

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RH8-B0245C/J	Rev.	第3版
題名	RH850/C1x ユーザーズマニュアルハードウェア編 Rev1.60 正誤表		情報分類	技術情報	
適用製品	RH850/C1x	対象ロット等	関連資料	下記関連資料参照	
		—			

1. 説明

RH850/C1x ユーザーズマニュアル ハードウェア編 Rev1.60 に対する正誤表を示します。

No.1～No.9 は前版(TN-RH8-B0245A/J)で通知済の項目です。

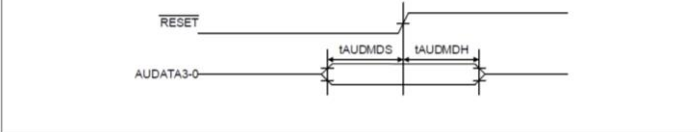
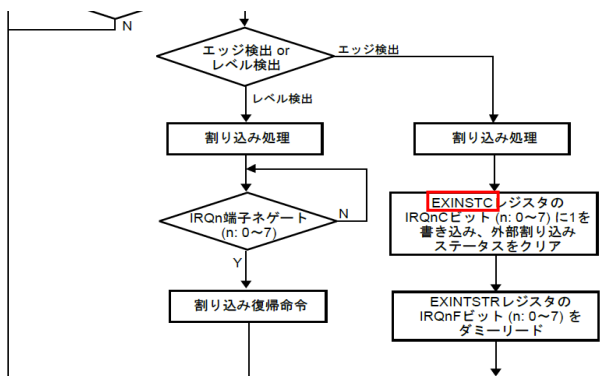
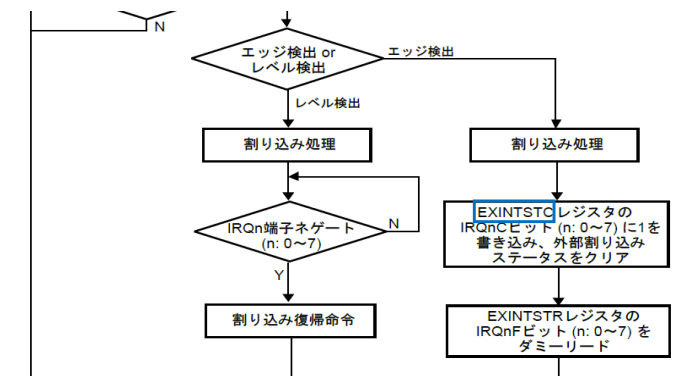
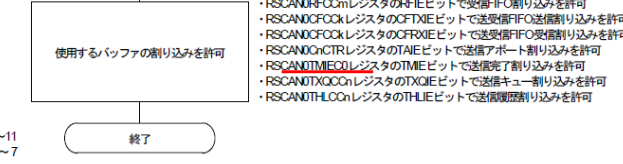
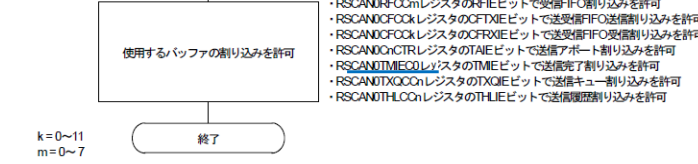
No.10～No.36 は前版(TN-RH8-B0245B/J)で通知済の項目です。

No.37～No.47 は新規追加した項目です。

【関連資料】

シリーズ	グループ	関連資料	Rev.	管理番号
RH850	C1x	RH850/C1x ユーザーズマニュアル ハードウェア編	1.60	R01UH0414JJ0160

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																																																																																								
5	2255	OCD	30.4.4.3 AUDR 機能に関する使用上の注意事項	<p>30.4.4.3 AUDR 機能に関する使用上の注意事項</p> <ul style="list-style-type: none"> AUDSYNC 端子は AUDATA 端子にコマンドが入力されて、Ready 返却後の 1AUDCK 期間までネゲートしないでください。 未初期化のメモリへ AUDR でアクセスした場合、ECC エラーの検出によりバスマスターとなる場合があります。 	<p>30.4.4.3 AUDR 機能に関する使用上の注意事項</p> <ul style="list-style-type: none"> AUDSYNC 端子は AUDATA 端子にコマンドが入力されて、Ready 返却後の 1AUDCK 期間までネゲートしないでください。 未初期化のメモリへ AUDR でアクセスした場合、ECC エラーの検出によりバスマスターとなる場合があります。 AUDR によるデータ転送中($\overline{\text{AUDSYNC}} = \text{L}$)に、 $\overline{\text{AUDRST}} = \text{L}$ で AUDR をリセット状態にしないでください。System Interconnect で、AUDR のデータ転送が完了せず、他バスマスタのデータ転送を阻害する可能性があります。 外部/内部リセット状態の時、AUDR によるデータ転送は出来ません。 $\overline{\text{AUDRST}} = \text{H}$ で AUDR リセット解除後、2AUDCK サイクル以上の期間、 $\overline{\text{AUDSYNC}}$ 端子をアサートしないでください。 電源投入からデータ転送までのタイミングを図 30.xx に示します。 <p>図 30.xx 電源投入からデータ転送までのタイミング</p>	説明変更	TN-RH8-B0228A/J	-																																																																																																																								
6	2255	OCD	30.5 オンチップデバグ使用上の注意	記載なし	(5)電源投入時の/DCUTRST端子処理 オンチップデバグ機能の利用有無にかかわらず、電源投入時に/DCUTRST端子をロウレベルにしてください。	追加説明	-	-																																																																																																																								
7	2312	電気的特性	図35.6 制御信号タイミング	<p>図 35.6 制御信号タイミング</p>	<p>図 35.6 制御信号タイミング</p>	誤記	-	-																																																																																																																								
8	2328	電気的特性	表35.31 AUD RAM モニタタイミング	<p>表 35.31 AUD RAM モニタタイミング</p> <p>条件：Tj = -40℃～150℃、CL = 30 pF</p> <table border="1"> <thead> <tr> <th>項目</th> <th>略号</th> <th>Min.</th> <th>Max.</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>AUDCK 周期 (モニタモード)</td> <td>tAUCKMyc</td> <td>50</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDCK ハイレベル幅 (モニタモード)</td> <td>tAUCKMH</td> <td>0.4 × tAUCKMyc</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDCK ロウレベル幅 (モニタモード)</td> <td>tAUCKML</td> <td>0.4 × tAUCKMyc</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDRST セットアップ時間 (モニタモード、対 AUDCK ↑)</td> <td>tAURSTMS</td> <td>30</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDRST 入力バルス幅 (モニタモード)</td> <td>tAURSTMW</td> <td>5 × tAUCKMyc</td> <td>—</td> <td>ns</td> </tr> <tr> <td>モニタデータ出力遅延時間 (対 AUDCK ↑)</td> <td>tAUDTMD</td> <td>—</td> <td>35</td> <td>ns</td> </tr> <tr> <td>モニタデータ入力セットアップ時間 (対 AUDCK ↑)</td> <td>tAUDTMS</td> <td>15</td> <td>—</td> <td>ns</td> </tr> <tr> <td>モニタデータ入力ホールド時間 (対 AUDCK ↓)</td> <td>tAUDTMH</td> <td>5</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDSYNC 入力セットアップ時間 (対 AUDCK ↑)</td> <td>tAUDSYS</td> <td>15</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDSYNC 入力ホールド時間 (対 AUDCK ↓)</td> <td>tAUDSYH</td> <td>5</td> <td>—</td> <td>ns</td> </tr> </tbody> </table>	項目	略号	Min.	Max.	単位	AUDCK 周期 (モニタモード)	tAUCKMyc	50	—	ns	AUDCK ハイレベル幅 (モニタモード)	tAUCKMH	0.4 × tAUCKMyc	—	ns	AUDCK ロウレベル幅 (モニタモード)	tAUCKML	0.4 × tAUCKMyc	—	ns	AUDRST セットアップ時間 (モニタモード、対 AUDCK ↑)	tAURSTMS	30	—	ns	AUDRST 入力バルス幅 (モニタモード)	tAURSTMW	5 × tAUCKMyc	—	ns	モニタデータ出力遅延時間 (対 AUDCK ↑)	tAUDTMD	—	35	ns	モニタデータ入力セットアップ時間 (対 AUDCK ↑)	tAUDTMS	15	—	ns	モニタデータ入力ホールド時間 (対 AUDCK ↓)	tAUDTMH	5	—	ns	AUDSYNC 入力セットアップ時間 (対 AUDCK ↑)	tAUDSYS	15	—	ns	AUDSYNC 入力ホールド時間 (対 AUDCK ↓)	tAUDSYH	5	—	ns	<p>表 35.31 AUD RAM モニタタイミング</p> <p>条件：Tj = -40℃～150℃、CL = 30 pF</p> <table border="1"> <thead> <tr> <th>項目</th> <th>略号</th> <th>Min.</th> <th>Max.</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>AUDCK 周期 (モニタモード)</td> <td>tAUCKMyc</td> <td>50</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDCK ハイレベル幅 (モニタモード)</td> <td>tAUCKMH</td> <td>0.4 × tAUCKMyc</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDCK ロウレベル幅 (モニタモード)</td> <td>tAUCKML</td> <td>0.4 × tAUCKMyc</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDRST セットアップ時間 (モニタモード、対 AUDCK ↑)</td> <td>tAURSTMS</td> <td>30</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDRST 入力バルス幅 (モニタモード)</td> <td>tAURSTMW</td> <td>5 × tAUCKMyc</td> <td>—</td> <td>ns</td> </tr> <tr> <td>モニタデータ出力遅延時間 (対 AUDCK ↑)</td> <td>tAUDTMD</td> <td>—</td> <td>35</td> <td>ns</td> </tr> <tr> <td>モニタデータ入力セットアップ時間 (対 AUDCK ↑)</td> <td>tAUDTMS</td> <td>15</td> <td>—</td> <td>ns</td> </tr> <tr> <td>モニタデータ入力ホールド時間 (対 AUDCK ↓)</td> <td>tAUDTMH</td> <td>5</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDSYNC 入力セットアップ時間 (対 AUDCK ↑)</td> <td>tAUDSYS</td> <td>15</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDSYNC 入力ホールド時間 (対 AUDCK ↓)</td> <td>tAUDSYH</td> <td>5</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDISR セットアップ時間</td> <td>tAUDMS</td> <td>1</td> <td>—</td> <td>ns</td> </tr> <tr> <td>AUDISR ホールド時間</td> <td>tAUDMCH</td> <td>1</td> <td>—</td> <td>ns</td> </tr> </tbody> </table>	項目	略号	Min.	Max.	単位	AUDCK 周期 (モニタモード)	tAUCKMyc	50	—	ns	AUDCK ハイレベル幅 (モニタモード)	tAUCKMH	0.4 × tAUCKMyc	—	ns	AUDCK ロウレベル幅 (モニタモード)	tAUCKML	0.4 × tAUCKMyc	—	ns	AUDRST セットアップ時間 (モニタモード、対 AUDCK ↑)	tAURSTMS	30	—	ns	AUDRST 入力バルス幅 (モニタモード)	tAURSTMW	5 × tAUCKMyc	—	ns	モニタデータ出力遅延時間 (対 AUDCK ↑)	tAUDTMD	—	35	ns	モニタデータ入力セットアップ時間 (対 AUDCK ↑)	tAUDTMS	15	—	ns	モニタデータ入力ホールド時間 (対 AUDCK ↓)	tAUDTMH	5	—	ns	AUDSYNC 入力セットアップ時間 (対 AUDCK ↑)	tAUDSYS	15	—	ns	AUDSYNC 入力ホールド時間 (対 AUDCK ↓)	tAUDSYH	5	—	ns	AUDISR セットアップ時間	tAUDMS	1	—	ns	AUDISR ホールド時間	tAUDMCH	1	—	ns	追加説明	-	-
項目	略号	Min.	Max.	単位																																																																																																																												
AUDCK 周期 (モニタモード)	tAUCKMyc	50	—	ns																																																																																																																												
AUDCK ハイレベル幅 (モニタモード)	tAUCKMH	0.4 × tAUCKMyc	—	ns																																																																																																																												
AUDCK ロウレベル幅 (モニタモード)	tAUCKML	0.4 × tAUCKMyc	—	ns																																																																																																																												
AUDRST セットアップ時間 (モニタモード、対 AUDCK ↑)	tAURSTMS	30	—	ns																																																																																																																												
AUDRST 入力バルス幅 (モニタモード)	tAURSTMW	5 × tAUCKMyc	—	ns																																																																																																																												
モニタデータ出力遅延時間 (対 AUDCK ↑)	tAUDTMD	—	35	ns																																																																																																																												
モニタデータ入力セットアップ時間 (対 AUDCK ↑)	tAUDTMS	15	—	ns																																																																																																																												
モニタデータ入力ホールド時間 (対 AUDCK ↓)	tAUDTMH	5	—	ns																																																																																																																												
AUDSYNC 入力セットアップ時間 (対 AUDCK ↑)	tAUDSYS	15	—	ns																																																																																																																												
AUDSYNC 入力ホールド時間 (対 AUDCK ↓)	tAUDSYH	5	—	ns																																																																																																																												
項目	略号	Min.	Max.	単位																																																																																																																												
AUDCK 周期 (モニタモード)	tAUCKMyc	50	—	ns																																																																																																																												
AUDCK ハイレベル幅 (モニタモード)	tAUCKMH	0.4 × tAUCKMyc	—	ns																																																																																																																												
AUDCK ロウレベル幅 (モニタモード)	tAUCKML	0.4 × tAUCKMyc	—	ns																																																																																																																												
AUDRST セットアップ時間 (モニタモード、対 AUDCK ↑)	tAURSTMS	30	—	ns																																																																																																																												
AUDRST 入力バルス幅 (モニタモード)	tAURSTMW	5 × tAUCKMyc	—	ns																																																																																																																												
モニタデータ出力遅延時間 (対 AUDCK ↑)	tAUDTMD	—	35	ns																																																																																																																												
モニタデータ入力セットアップ時間 (対 AUDCK ↑)	tAUDTMS	15	—	ns																																																																																																																												
モニタデータ入力ホールド時間 (対 AUDCK ↓)	tAUDTMH	5	—	ns																																																																																																																												
AUDSYNC 入力セットアップ時間 (対 AUDCK ↑)	tAUDSYS	15	—	ns																																																																																																																												
AUDSYNC 入力ホールド時間 (対 AUDCK ↓)	tAUDSYH	5	—	ns																																																																																																																												
AUDISR セットアップ時間	tAUDMS	1	—	ns																																																																																																																												
AUDISR ホールド時間	tAUDMCH	1	—	ns																																																																																																																												

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考						
9	2328	電気的特性	35.3.13 AUD RAM モニタ	記載なし	 <p>図 35.xx AUDISR 反映タイミング</p>	追加説明	-	-						
10	70	端子	2.1.2.3 端子データ入力/出力	<p>・PBDCn.PBDCn.m 出力モード時、このビットを1に設定すると、ポートは双方向モードになります。双方向モード時、PPRn.PPRn.m からPn.m 端子のレベルを読み出すことができます。</p>	<p>・PBDCn.PBDCn.m 出力モード時、このビットを1に設定すると、ポートは双方向モードになります。双方向モード時、PPRn.PPRn.m からPn.m 端子のレベルを読み出すことができます。</p>	誤記	-	-						
11	245	割り込み	図6.2 外部割り込み処理フロー例			誤記	-	-						
12	688	RS-CAN	14.3.34 RSCAN0CFIDk	<table border="1" data-bbox="441 901 1060 1071"> <tr> <td>28 ~ 0</td> <td>CFID [28:0]</td> <td> <p>送受信 FIFO バッファ ID データ</p> <ul style="list-style-type: none"> CFM[1:0] ビットが "01_b" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 CFM[1:0] ビットが "00_b" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでもください。b28 ~ b11 は "0" が読めます。 <p>備考 CFM[1:0]、CFR[X]F、CFMLT フラグを "0" にする場合は、プログラムで "0" を書いてください。"0" を書く場合はストア命令を使用し、それ以外のフラグには "1" を書いてください。</p> </td> </tr> </table>	28 ~ 0	CFID [28:0]	<p>送受信 FIFO バッファ ID データ</p> <ul style="list-style-type: none"> CFM[1:0] ビットが "01_b" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 CFM[1:0] ビットが "00_b" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでもください。b28 ~ b11 は "0" が読めます。 <p>備考 CFM[1:0]、CFR[X]F、CFMLT フラグを "0" にする場合は、プログラムで "0" を書いてください。"0" を書く場合はストア命令を使用し、それ以外のフラグには "1" を書いてください。</p>	<table border="1" data-bbox="1144 901 1774 1015"> <tr> <td>28 ~ 0</td> <td>CFID [28:0]</td> <td> <p>送受信 FIFO バッファ ID データ</p> <ul style="list-style-type: none"> CFM[1:0] ビットが "01_b" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 CFM[1:0] ビットが "00_b" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでもください。b28 ~ b11 は "0" が読めます。 </td> </tr> </table>	28 ~ 0	CFID [28:0]	<p>送受信 FIFO バッファ ID データ</p> <ul style="list-style-type: none"> CFM[1:0] ビットが "01_b" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 CFM[1:0] ビットが "00_b" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでもください。b28 ~ b11 は "0" が読めます。 	誤記	-	-
28 ~ 0	CFID [28:0]	<p>送受信 FIFO バッファ ID データ</p> <ul style="list-style-type: none"> CFM[1:0] ビットが "01_b" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 CFM[1:0] ビットが "00_b" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでもください。b28 ~ b11 は "0" が読めます。 <p>備考 CFM[1:0]、CFR[X]F、CFMLT フラグを "0" にする場合は、プログラムで "0" を書いてください。"0" を書く場合はストア命令を使用し、それ以外のフラグには "1" を書いてください。</p>												
28 ~ 0	CFID [28:0]	<p>送受信 FIFO バッファ ID データ</p> <ul style="list-style-type: none"> CFM[1:0] ビットが "01_b" (送信モード) 時 標準 ID または拡張 ID を設定してください。標準 ID の場合、b10 ~ b0 に ID を設定してください。b28 ~ b11 は "0" にしてください。 CFM[1:0] ビットが "00_b" (受信モード) 時 受信メッセージの標準 ID または拡張 ID が読めます。標準 ID の場合、b10 ~ b0 を読んでもください。b28 ~ b11 は "0" が読めます。 												
13	757	RS-CAN	14.4.4.1 送信の優先順位判定	<p>TPRI ビットの設定にかかわらず、アービトラージロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。</p>	<p>TPRI ビットの設定に従って、アービトラージロストまたはエラーが発生し、再送信される場合、送信の優先順位判定が再度実行されます。</p>	誤記	-	-						
14	772	RS-CAN	図14.21 各種バッファの設定手順			誤記	-	-						

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考								
15	791	RS-CAN	14.6 注意事項 (図表タイトル)	<p>・送信バッファを送受信FIFO バッファにリンクしたり、送信キューに割り当てた場合、対応する送信バッファの制御レジスタ (RSCAN0TM0p レジスタ) は "00H" にしてください。また、対応する送信バッファのステータスレジスタ (RSCAN0TMSTSp レジスタ) は使用しないでください。そのほかのステータスレジスタ (RSCAN0TMTRSTS0 ~ RSCAN0TMTRSTS2、RSCAN0MTARSTS0 ~ RSCAN0MTARSTS2、RSCAN0TMTCSTS0 ~ RSCAN0TMTCSTS2、RSCAN0MTASTS0 ~ RSCAN0MTASTS2 レジスタ) は、送受信FIFO にリンクした、または送信キューに割り当てた送信バッファに対応するフラグは変化しません。対応する割り込み許可レジスタ (RSCAN0TMIEC0 ~ RSCAN0TMIEC2 レジスタ) の許可ビットは "0" (割り込み禁止) にしてください。</p>	<p>・送信バッファを送受信FIFO バッファにリンクしたり、送信キューに割り当てた場合、対応する送信バッファの制御レジスタ (RSCAN0TM0p レジスタ) は "00H" にしてください。また、対応する送信バッファのステータスレジスタ (RSCAN0TMSTSp レジスタ) は使用しないでください。そのほかのステータスレジスタ (RSCAN0TMTRSTS0、RSCAN0TMTRSTS1、RSCAN0MTARSTS0、RSCAN0MTARSTS1、RSCAN0MTTCSTS0、RSCAN0MTTCSTS1、RSCAN0MTASTS0、RSCAN0MTASTS1 レジスタ) は、送受信FIFO にリンクした、または送信キューに割り当てた送信バッファに対応するフラグは変化しません。対応する割り込み許可レジスタ (RSCAN0TMIEC0 ~ RSCAN0TMIEC2 レジスタ) の許可ビットは "0" (割り込み禁止) にしてください。</p>	誤記	-	-								
16	809	OSタイマ	16.2.2 ブロック図	OSTM の主な構成要素を次のブロック図に示します。	OSTM の主な構成要素を次のブロック図に示します。本製品は、OSTMnTTOUT 出力を実装していません。	誤記	-	-								
17	1355	TSG3	図19.47 エラー割り込み (INTTSG3nIER) 発生例 (PWM モード時)	<p>図 19.47 エラー割り込み (INTTSG3nIER) 発生例 (PWM モード時)</p>	<p>図 19.47 エラー割り込み (INTTSG3nIER) 発生例 (PWM モード時)</p>	誤記	-	-								
18	1367	TSG3	図19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	$TSG3nCMP1E + TSG3nDTC1 \geq TSG3nCMP0E + TSG3nCMP2E$ (TSG3nO2 はインアクティブを継続) $TSG3nCMP2E + TSG3nDTC0 \geq TSG3nCMP0E + TSG3nCMP1E$ (TSG3nO1 はインアクティブを継続)	$TSG3nCMP1E + TSG3nDTC1 \geq TSG3nCMP0E + TSG3nCMP3E$ (TSG3nO2 はインアクティブを継続) $TSG3nCMP3E + TSG3nDTC0 \geq TSG3nCMP0E + TSG3nCMP1E$ (TSG3nO1 はインアクティブを継続)	誤記	-	-								
19	1367	TSG3	図19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	④の箇所では、同時アクティブによりTSG3nO1 端子の立ち下がり(インアクティブ)となり、デッドタイムカウンタがスタートします。その後、デッドタイム・カウンタの動作終了後にTSG3nO2 端子がアクティブとなります。	④の箇所では、同時アクティブによりTSG3nO1 端子が立ち下がり(インアクティブ)します。デッドタイムカウンタは、TSG3nCMP1Eレジスタのコンパレー一致後にスタートします。その後、デッドタイム・カウンタの動作終了後にTSG3nO2 端子がアクティブとなります。	誤記	-	-								
20	1367	TSG3	図19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)	<p>図 19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)</p>	<p>図 19.53 TSG3nO1 端子、TSG3nO2 端子間のデッドタイム制御例 (2/2)</p>	誤記	-	-								
21	1484	TAPA	20.4.1.4 ソフトウェアトリガによる非同期Hi-Z 制御	<table border="1"> <thead> <tr> <th>TAPAnDCM</th> <th>動作</th> </tr> </thead> <tbody> <tr> <td>0/1</td> <td>TAPAnOPHS0 ビットに "1" を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がロウレベルとなります。</td> </tr> </tbody> </table>	TAPAnDCM	動作	0/1	TAPAnOPHS0 ビットに "1" を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がロウレベルとなります。	<table border="1"> <thead> <tr> <th>TAPAnDCM</th> <th>動作</th> </tr> </thead> <tbody> <tr> <td>0/1</td> <td>TAPAnOPHS0 ビットに "1" を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がロウレベルとなります。</td> </tr> </tbody> </table>	TAPAnDCM	動作	0/1	TAPAnOPHS0 ビットに "1" を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がロウレベルとなります。	誤記	-	-
TAPAnDCM	動作															
0/1	TAPAnOPHS0 ビットに "1" を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がロウレベルとなります。															
TAPAnDCM	動作															
0/1	TAPAnOPHS0 ビットに "1" を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がロウレベルとなります。															

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																														
22	1484	TAPA	20.4.1.4 ソフトウェアトリガによる非同期Hi-Z 制御	<table border="1"> <thead> <tr> <th>TAPAnDCM</th> <th>動作</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。</td> </tr> <tr> <td>1</td> <td>TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの"1"の書き込みは無視されます。</td> </tr> </tbody> </table>	TAPAnDCM	動作	0	TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。	1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの"1"の書き込みは無視されます。	<table border="1"> <thead> <tr> <th>TAPAnDCM</th> <th>動作</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。</td> </tr> <tr> <td>1</td> <td>TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの"1"の書き込みは無視されます。</td> </tr> </tbody> </table>	TAPAnDCM	動作	0	TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。	1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの"1"の書き込みは無視されます。	誤記	-	-																																																		
TAPAnDCM	動作																																																																					
0	TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。																																																																					
1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの"1"の書き込みは無視されます。																																																																					
TAPAnDCM	動作																																																																					
0	TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。																																																																					
1	TAPAnTHASIN がインアクティブ中、TAPAnOPHT0 ビットに"1"を書き込むことによって、TAPAnTHZOUT0、TAPAnTHZOUT1、TAPAnTHZOUT2 がハイレベルとなります。TAPAnTHASIN がアクティブ中は、TAPAnOPHT0 ビットへの"1"の書き込みは無視されます。																																																																					
23	1788	EMU2	24.3.42 EMU2nADDOFSmk	リセット後の値 0000 _H	リセット後の値 0800 _H	誤記	-	-																																																														
24	1924	RDC2	表25.23 RDC2nMNTC レジスタの内容	<p>25.3.7 RDC2nMNTC — RDC2n モニタ端子設定レジスタ (n = 0, 1)</p> <p>アクセス 16ビット単位でリード/ライト可能です。 アドレス -RDC2n_base + 001A_H リセット後の値 00x0_H</p> <p>ビット 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0</p> <table border="1"> <tr> <td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td> </tr> </table> <p>リセット後の値 0 0 0 0 0 0 0 0 0 0 x x x 0 0 0 0 0 0</p> <p>R/W R R R R R W R R R R R R R R R R R R</p> <p>表 25.23 RDC2nMNTC レジスタの内容</p> <table border="1"> <thead> <tr> <th>ビット位置</th> <th>ビット名</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15 ~ 13</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> <tr> <td>12</td> <td>MNTC</td> <td>モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td> </tr> <tr> <td>11 ~ 0</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> </tbody> </table>	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	ビット位置	ビット名	機能	15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	<p>25.3.7 RDC2nMNTC — RDC2n モニタ端子設定レジスタ (n = 0, 1)</p> <p>アクセス 16ビット単位でリード/ライト可能です。 アドレス -RDC2n_base + 001A_H リセット後の値 00x0_H</p> <p>ビット 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0</p> <table border="1"> <tr> <td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td> </tr> </table> <p>リセット後の値 0 0 0 0 0 0 0 0 0 0 x x x 0 0 0 0 0 0</p> <p>R/W R R R R R W R R R R R R R R R R R R</p> <p>表 25.23 RDC2nMNTC レジスタの内容</p> <table border="1"> <thead> <tr> <th>ビット位置</th> <th>ビット名</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15 ~ 13</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> <tr> <td>12</td> <td>MNTC</td> <td>モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td> </tr> <tr> <td>11 ~ 8</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> <tr> <td>7 ~ 5</td> <td>予約ビット</td> <td>読み出し値は不定です。書き込みは"0"としてください。</td> </tr> <tr> <td>4 ~ 0</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> </tbody> </table>	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	ビット位置	ビット名	機能	15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ~ 8	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	7 ~ 5	予約ビット	読み出し値は不定です。書き込みは"0"としてください。	4 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	誤記	-	-
—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																							
ビット位置	ビット名	機能																																																																				
15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																				
11 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																							
ビット位置	ビット名	機能																																																																				
15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																				
11 ~ 8	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
7 ~ 5	予約ビット	読み出し値は不定です。書き込みは"0"としてください。																																																																				
4 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
25	1924	RDC2	25.3.7 RDC2nMNTC	リセット後の値 00x0 _H	リセット後の値 00x0 _H	誤記	-	-																																																														
26	1924	RDC2	25.3.7 RDC2nMNTC	<p>ビット 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0</p> <table border="1"> <tr> <td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td> </tr> </table> <p>リセット後の値 0 0 0 0 0 0 0 0 0 0 x x x 0 0 0 0 0 0</p> <p>R/W R R R R R W R R R R R R R R R R R R</p>	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	<p>ビット 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0</p> <table border="1"> <tr> <td>—</td><td>—</td><td>—</td><td>MNTC</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td><td>—</td> </tr> </table> <p>リセット後の値 0 0 0 0 0 0 0 0 0 0 x x x 0 0 0 0 0 0</p> <p>R/W R R R R R W R R R R R R R R R R R R</p>	—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—	誤記	-	-																														
—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																							
—	—	—	MNTC	—	—	—	—	—	—	—	—	—	—	—	—																																																							
27	1924	RDC2	表25.23 RDC2nMNTC レジスタの内容	<p>表 25.23 RDC2nMNTC レジスタの内容</p> <table border="1"> <thead> <tr> <th>ビット位置</th> <th>ビット名</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15 ~ 13</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> <tr> <td>12</td> <td>MNTC</td> <td>モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td> </tr> <tr> <td>11 ~ 0</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> </tbody> </table>	ビット位置	ビット名	機能	15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	<p>表 25.23 RDC2nMNTC レジスタの内容</p> <table border="1"> <thead> <tr> <th>ビット位置</th> <th>ビット名</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15 ~ 13</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> <tr> <td>12</td> <td>MNTC</td> <td>モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する</td> </tr> <tr> <td>11 ~ 8</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> <tr> <td>7 ~ 5</td> <td>予約ビット</td> <td>読み出し値は不定です。書き込みは"0"としてください。</td> </tr> <tr> <td>4 ~ 0</td> <td>予約ビット</td> <td>読むと"0"が読み出されます。書き込みは"0"としてください。</td> </tr> </tbody> </table>	ビット位置	ビット名	機能	15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する	11 ~ 8	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	7 ~ 5	予約ビット	読み出し値は不定です。書き込みは"0"としてください。	4 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。	誤記	-	-																																
ビット位置	ビット名	機能																																																																				
15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																				
11 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
ビット位置	ビット名	機能																																																																				
15 ~ 13	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
12	MNTC	モニタ端子制御ビット 0: RDC2nSINMNT、RDC2nCOSMNT 端子をオープンにする 1: RDC2nSINMNT、RDC2nCOSMNT 端子から出力する																																																																				
11 ~ 8	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
7 ~ 5	予約ビット	読み出し値は不定です。書き込みは"0"としてください。																																																																				
4 ~ 0	予約ビット	読むと"0"が読み出されます。書き込みは"0"としてください。																																																																				
28	1958	RDC2	図25.12 RDC2 初期動作フロー	備考 n = 0, 1 注1. 「図25.13 レジスタ初期設定フロー」を参照 注2. BIST 判定時間は「35.5.1 RDC 変換性能」を参照 注3. BIST 復帰時間は「35.5.1 RDC 変換性能」を参照 注4. セトリングタイムは「35.5.1 RDC 変換性能」を参照	備考 n = 0, 1 備考2. R/D 起動時に角度追従ができない場合は、RDC2nSINMNT、RDC2nCOSMNT の振幅が1V _{pp} 以上、かつ RDC2nRSO の振幅が200mV _{pp} 以上となった後に「ki」リセットを行うようにしてください。 注1. 「図25.13 レジスタ初期設定フロー」を参照 注2. BIST 判定時間は「35.5.1 RDC 変換性能」を参照 注3. BIST 復帰時間は「35.5.1 RDC 変換性能」を参照 注4. セトリングタイムは「35.5.1 RDC 変換性能」を参照	誤記	-	-																																																														
29	1960	RDC2	25.6.1 レゾルバ信号入力(差動)回路	(1)RH ≙ [(RVDD-VCOM)/(22.0 × 10 ⁻⁶)-RIN] ただし、VCOM = RVDD/2[V]	(1)RH ≙ [(+VEXT-VCOM)/(22.0 × 10 ⁻⁶)-RIN] ただし、VCOM = RVDD/2[V]	誤記	-	-																																																														

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																																								
30	1976	ADCC	図26.3 ADCC の機能ブロック図	<p>(*) T&Hコントローラ</p>	<p>(*) T&Hコントローラ</p>	誤記	-	-																																																																								
31	2037	ADCC	表26.49 レジスタ設定上の注意事項 (2/2)	<p>ADCCnTHCR ADCCnTHACR ADCCnTHBCR ADCCnTHER ADCCnTHGSR ADCCnSGCRx ADCCnSGVCSpx ADCCnSGVCEPx</p> <p>左記レジスタを設定する場合には、該当レジスタを読み出した後、書き込みを行ってください。本手順を実施しない場合には、書き込んだレジスタ値が、動作に正しく反映されない場合があります。</p>	<p>ADCCnTHCR ADCCnTHACR ADCCnTHBCR ADCCnTHER ADCCnTHGSR ADCCnSGCRx ADCCnSGVCSpx ADCCnSGVCEPx</p> <p>左記レジスタを設定する場合には、当該レジスタを読み出した後、書き込みを行ってください。本手順を実施せず、左記レジスタに対して連続で書き込みが発生した場合、書き込んだレジスタ値が、動作に正しく反映されない場合があります。</p>	追加説明	-	-																																																																								
32	2039	ADCC	表26.52 A/D 変換影響算出式	<p>表 26.52 A/D 変換影響算出式</p> <table border="1"> <thead> <tr> <th>項目</th> <th>記号</th> <th>参考値</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>信号源インピーダンス</td> <td>Re</td> <td>ユーザ基板依存</td> <td>kΩ</td> </tr> <tr> <td>T&H 回路の変換周期</td> <td>T2</td> <td></td> <td>ms</td> </tr> <tr> <td>AnVREFH 電圧 (n = 0, 1)</td> <td>Vavrefh</td> <td></td> <td>V</td> </tr> <tr> <td>チャンネルマルチプレクサ内の寄生容量</td> <td>C1</td> <td>10</td> <td>pF</td> </tr> <tr> <td> AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)</td> <td>V3</td> <td>ユーザ基板依存</td> <td>V</td> </tr> </tbody> </table>	項目	記号	参考値	単位	信号源インピーダンス	Re	ユーザ基板依存	kΩ	T&H 回路の変換周期	T2		ms	AnVREFH 電圧 (n = 0, 1)	Vavrefh		V	チャンネルマルチプレクサ内の寄生容量	C1	10	pF	AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V	<p>表 26.52 A/D 変換影響算出式 : C1M (R7F701271EAFP #**0) / C1H (R7F701270EABG #**0)</p> <table border="1"> <thead> <tr> <th>項目</th> <th>記号</th> <th>参考値</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>信号源インピーダンス</td> <td>Re</td> <td>ユーザ基板依存</td> <td>kΩ</td> </tr> <tr> <td>T&H 回路の変換周期</td> <td>T2</td> <td></td> <td>ms</td> </tr> <tr> <td>AnVREFH 電圧 (n = 0, 1)</td> <td>Vavrefh</td> <td></td> <td>V</td> </tr> <tr> <td>チャンネルマルチプレクサ内の寄生容量</td> <td>C1</td> <td>10</td> <td>pF</td> </tr> <tr> <td> AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)</td> <td>V3</td> <td>ユーザ基板依存</td> <td>V</td> </tr> </tbody> </table> <p>表 26.xx A/D 変換影響算出式 : C1M (R7F701271EAFP #**4) / C1H (R7F701270EABG-C #**4)</p> <table border="1"> <thead> <tr> <th>項目</th> <th>記号</th> <th>参考値</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>信号源インピーダンス</td> <td>Re</td> <td>ユーザ基板依存</td> <td>kΩ</td> </tr> <tr> <td>T&H 回路の変換周期</td> <td>T2</td> <td></td> <td>ms</td> </tr> <tr> <td>AnVREFH 電圧 (n = 0, 1)</td> <td>Vavrefh</td> <td></td> <td>V</td> </tr> <tr> <td>チャンネルマルチプレクサ内の寄生容量</td> <td>C1</td> <td>2</td> <td>pF</td> </tr> <tr> <td> AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)</td> <td>V3</td> <td>ユーザ基板依存</td> <td>V</td> </tr> </tbody> </table>	項目	記号	参考値	単位	信号源インピーダンス	Re	ユーザ基板依存	kΩ	T&H 回路の変換周期	T2		ms	AnVREFH 電圧 (n = 0, 1)	Vavrefh		V	チャンネルマルチプレクサ内の寄生容量	C1	10	pF	AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V	項目	記号	参考値	単位	信号源インピーダンス	Re	ユーザ基板依存	kΩ	T&H 回路の変換周期	T2		ms	AnVREFH 電圧 (n = 0, 1)	Vavrefh		V	チャンネルマルチプレクサ内の寄生容量	C1	2	pF	AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V	誤記	-	-
項目	記号	参考値	単位																																																																													
信号源インピーダンス	Re	ユーザ基板依存	kΩ																																																																													
T&H 回路の変換周期	T2		ms																																																																													
AnVREFH 電圧 (n = 0, 1)	Vavrefh		V																																																																													
チャンネルマルチプレクサ内の寄生容量	C1	10	pF																																																																													
AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V																																																																													
項目	記号	参考値	単位																																																																													
信号源インピーダンス	Re	ユーザ基板依存	kΩ																																																																													
T&H 回路の変換周期	T2		ms																																																																													
AnVREFH 電圧 (n = 0, 1)	Vavrefh		V																																																																													
チャンネルマルチプレクサ内の寄生容量	C1	10	pF																																																																													
AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V																																																																													
項目	記号	参考値	単位																																																																													
信号源インピーダンス	Re	ユーザ基板依存	kΩ																																																																													
T&H 回路の変換周期	T2		ms																																																																													
AnVREFH 電圧 (n = 0, 1)	Vavrefh		V																																																																													
チャンネルマルチプレクサ内の寄生容量	C1	2	pF																																																																													
AnVCC 電圧 /2- 測定端子電圧 (n = 0, 1)	V3	ユーザ基板依存	V																																																																													
33	2192	ECM	表28.8 エラー要因とセーフティ処理一覧 (1/2)	<table border="1"> <tr> <td>6</td> <td>RAM</td> <td>Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー^{注3}</td> </tr> <tr> <td>7</td> <td></td> <td>Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー^{注3}</td> </tr> </table>	6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー ^{注3}	7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー ^{注3}	<table border="1"> <tr> <td>6</td> <td>RAM</td> <td>Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1、CPU2) のアドレスパリティエラー^{注3}</td> </tr> <tr> <td>7</td> <td></td> <td>Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1、CPU2) のパリティビットエラー^{注3}</td> </tr> </table>	6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1、CPU2) のアドレスパリティエラー ^{注3}	7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1、CPU2) のパリティビットエラー ^{注3}	誤記	-	-																																																												
6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー ^{注3}																																																																														
7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー ^{注3}																																																																														
6	RAM	Local RAM (CPU1、CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1、CPU2) のアドレスパリティエラー ^{注3}																																																																														
7		Local RAM (CPU1、CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1、CPU2) のパリティビットエラー ^{注3}																																																																														

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																																																						
34	2194	EOM	表28.9 エラー要因集約	<table border="1"> <tr> <td>6</td> <td>RAM</td> <td>Local RAM (CPU1, CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー</td> <td>CPU1, CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。</td> </tr> <tr> <td>7</td> <td></td> <td>Local RAM (CPU1, CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー</td> <td>CPU1, CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。</td> </tr> </table>	6	RAM	Local RAM (CPU1, CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー	CPU1, CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。	7		Local RAM (CPU1, CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー	CPU1, CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。	<table border="1"> <tr> <td>6</td> <td>RAM</td> <td>Local RAM (CPU1, CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1, CPU2) のアドレスパリティエラー</td> <td>CPU1, CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。</td> </tr> <tr> <td>7</td> <td></td> <td>Local RAM (CPU1, CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1, CPU2) のパリティビットエラー</td> <td>CPU1, CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。</td> </tr> </table>	6	RAM	Local RAM (CPU1, CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1, CPU2) のアドレスパリティエラー	CPU1, CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。	7		Local RAM (CPU1, CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1, CPU2) のパリティビットエラー	CPU1, CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。	誤記	-	-																																						
6	RAM	Local RAM (CPU1, CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1) のアドレスパリティエラー	CPU1, CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。																																																											
7		Local RAM (CPU1, CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1) のパリティビットエラー	CPU1, CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。																																																											
6	RAM	Local RAM (CPU1, CPU2) の ECC 2 ビットエラーおよび Local RAM (CPU1, CPU2) のアドレスパリティエラー	CPU1, CPU2 の Local RAM の、ECC 2 ビットエラーおよびアドレスパリティエラーを集約する。																																																											
7		Local RAM (CPU1, CPU2) の ECC 1 ビットエラーおよび Local RAM (CPU1, CPU2) のパリティビットエラー	CPU1, CPU2 の Local RAM の、ECC 1 ビットエラーおよびパリティビットエラーを集約する。																																																											
35	2277	フラッシュ	31.11 注意事項	7. 書き込み/消去中の禁止事項 フラッシュメモリの書き込み/消去中は、以下の動作は行わないでください。	7. 書き込み/消去/ブランクチェック中の禁止事項 フラッシュメモリの書き込み/消去/ブランクチェック中は、以下の動作は行わないでください。	誤記	-	-																																																						
36	2332	電気的特性	表35.35 RDC 変換性能	<table border="1"> <tr> <td>BIST 判定時間^{注5}</td> <td>角度変換 BIST (角度判定閾値 ±8LSB 以内)</td> <td>-</td> <td>-</td> <td>10</td> <td>ms</td> </tr> <tr> <td></td> <td>レベルパルス異常検出 BIST</td> <td>-</td> <td>-</td> <td>1.5</td> <td>ms</td> </tr> <tr> <td></td> <td>レベルパルス断線検出 BIST</td> <td>-</td> <td>-</td> <td>1</td> <td>ms</td> </tr> <tr> <td></td> <td>変換異常 BIST</td> <td>-</td> <td>-</td> <td>10</td> <td>ms</td> </tr> </table>	BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±8LSB 以内)	-	-	10	ms		レベルパルス異常検出 BIST	-	-	1.5	ms		レベルパルス断線検出 BIST	-	-	1	ms		変換異常 BIST	-	-	10	ms	<table border="1"> <tr> <td>BIST 判定時間^{注5}</td> <td>角度変換 BIST (角度判定閾値 ±16LSB 以内)</td> <td>-</td> <td>-</td> <td>10</td> <td>ms</td> </tr> <tr> <td></td> <td>レベルパルス異常検出 BIST</td> <td>-</td> <td>-</td> <td>1.5</td> <td>ms</td> </tr> <tr> <td></td> <td>レベルパルス断線検出 BIST</td> <td>-</td> <td>-</td> <td>1</td> <td>ms</td> </tr> <tr> <td></td> <td>変換異常 BIST</td> <td>-</td> <td>-</td> <td>10</td> <td>ms</td> </tr> </table>	BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±16LSB 以内)	-	-	10	ms		レベルパルス異常検出 BIST	-	-	1.5	ms		レベルパルス断線検出 BIST	-	-	1	ms		変換異常 BIST	-	-	10	ms	誤記	-	-						
BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±8LSB 以内)	-	-	10	ms																																																									
	レベルパルス異常検出 BIST	-	-	1.5	ms																																																									
	レベルパルス断線検出 BIST	-	-	1	ms																																																									
	変換異常 BIST	-	-	10	ms																																																									
BIST 判定時間 ^{注5}	角度変換 BIST (角度判定閾値 ±16LSB 以内)	-	-	10	ms																																																									
	レベルパルス異常検出 BIST	-	-	1.5	ms																																																									
	レベルパルス断線検出 BIST	-	-	1	ms																																																									
	変換異常 BIST	-	-	10	ms																																																									
37	421	CSIH	表 11.25 CSIHnTX0W レジスタの内容 (1/2)	<table border="1"> <tr> <td>29</td> <td>CSIHnEDL</td> <td> <p>関連付けられたデータが拡張データ長 (EDL) オプションを必要とするかどうかを指定します。</p> <p>0: 通常の動作。</p> <p>1: 拡張データ長を有効にします。</p> <p>関連付けられたデータは 16 ビットのバケットとして送信されます。データ送信後にデータ間時間またはアイドル時間は挿入されません。</p> <p>CSIHnCTL1.CSIHnEDLE = 1 かつ CSIHnTX0W.CSIHnEDL = 1 の場合は、次のデータに対しても同じ CS を選択しなければなりません。次のデータに対して CS を変更した場合、正しい動作は保証されません。</p> <p>注意</p> <p>このビットは CSIHnCTL1.CSIHnEDLE = 1 のときにのみ利用できます。</p> </td> </tr> <tr> <td>28 ~ 20</td> <td>予約ビット</td> <td>リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。</td> </tr> </table>	29	CSIHnEDL	<p>関連付けられたデータが拡張データ長 (EDL) オプションを必要とするかどうかを指定します。</p> <p>0: 通常の動作。</p> <p>1: 拡張データ長を有効にします。</p> <p>関連付けられたデータは 16 ビットのバケットとして送信されます。データ送信後にデータ間時間またはアイドル時間は挿入されません。</p> <p>CSIHnCTL1.CSIHnEDLE = 1 かつ CSIHnTX0W.CSIHnEDL = 1 の場合は、次のデータに対しても同じ CS を選択しなければなりません。次のデータに対して CS を変更した場合、正しい動作は保証されません。</p> <p>注意</p> <p>このビットは CSIHnCTL1.CSIHnEDLE = 1 のときにのみ利用できます。</p>	28 ~ 20	予約ビット	リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。	<table border="1"> <tr> <td>29</td> <td>CSIHnEDL</td> <td> <p>関連付けられたデータが拡張データ長 (EDL) オプションを必要とするかどうかを指定します。</p> <p>0: 通常の動作。</p> <p>1: 拡張データ長を有効にします。</p> <p>関連付けられたデータは 16 ビットのバケットとして送信されます。データ送信後にデータ間時間またはアイドル時間は挿入されません。</p> <p>CSIHnCTL1.CSIHnEDLE = 1 かつ CSIHnTX0W.CSIHnEDL = 1 の場合は、次のデータに対しても同じ CS を選択しなければなりません。次のデータに対して CS を変更した場合、正しい動作は保証されません。</p> <p>注意</p> <p>このビットは CSIHnCTL1.CSIHnEDLE = 1 のときにのみ利用できます。</p> </td> </tr> <tr> <td>28 ~ 20</td> <td>予約ビット</td> <td> <p>リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。</p> <p>但し、CS[n:0-3]のいずれかかをマスターモードで使用しているときは、00Fhを書いてください。</p> </td> </tr> </table>	29	CSIHnEDL	<p>関連付けられたデータが拡張データ長 (EDL) オプションを必要とするかどうかを指定します。</p> <p>0: 通常の動作。</p> <p>1: 拡張データ長を有効にします。</p> <p>関連付けられたデータは 16 ビットのバケットとして送信されます。データ送信後にデータ間時間またはアイドル時間は挿入されません。</p> <p>CSIHnCTL1.CSIHnEDLE = 1 かつ CSIHnTX0W.CSIHnEDL = 1 の場合は、次のデータに対しても同じ CS を選択しなければなりません。次のデータに対して CS を変更した場合、正しい動作は保証されません。</p> <p>注意</p> <p>このビットは CSIHnCTL1.CSIHnEDLE = 1 のときにのみ利用できます。</p>	28 ~ 20	予約ビット	<p>リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。</p> <p>但し、CS[n:0-3]のいずれかかをマスターモードで使用しているときは、00Fhを書いてください。</p>	追加説明	-	TN-RH8-B0303A/J																																										
29	CSIHnEDL	<p>関連付けられたデータが拡張データ長 (EDL) オプションを必要とするかどうかを指定します。</p> <p>0: 通常の動作。</p> <p>1: 拡張データ長を有効にします。</p> <p>関連付けられたデータは 16 ビットのバケットとして送信されます。データ送信後にデータ間時間またはアイドル時間は挿入されません。</p> <p>CSIHnCTL1.CSIHnEDLE = 1 かつ CSIHnTX0W.CSIHnEDL = 1 の場合は、次のデータに対しても同じ CS を選択しなければなりません。次のデータに対して CS を変更した場合、正しい動作は保証されません。</p> <p>注意</p> <p>このビットは CSIHnCTL1.CSIHnEDLE = 1 のときにのみ利用できます。</p>																																																												
28 ~ 20	予約ビット	リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。																																																												
29	CSIHnEDL	<p>関連付けられたデータが拡張データ長 (EDL) オプションを必要とするかどうかを指定します。</p> <p>0: 通常の動作。</p> <p>1: 拡張データ長を有効にします。</p> <p>関連付けられたデータは 16 ビットのバケットとして送信されます。データ送信後にデータ間時間またはアイドル時間は挿入されません。</p> <p>CSIHnCTL1.CSIHnEDLE = 1 かつ CSIHnTX0W.CSIHnEDL = 1 の場合は、次のデータに対しても同じ CS を選択しなければなりません。次のデータに対して CS を変更した場合、正しい動作は保証されません。</p> <p>注意</p> <p>このビットは CSIHnCTL1.CSIHnEDLE = 1 のときにのみ利用できます。</p>																																																												
28 ~ 20	予約ビット	<p>リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。</p> <p>但し、CS[n:0-3]のいずれかかをマスターモードで使用しているときは、00Fhを書いてください。</p>																																																												
38	1233	TAUJ	表18.64 PWM 出力機能のスレーブチャンネルの TAUJnCMORm レジスタの内容	<table border="1"> <thead> <tr> <th>ビット位置</th> <th>ビット名</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15, 14</td> <td>TAUJnCKS[1:0]</td> <td>動作クロックの選択 00: プリスケアラ出力 CK0 01: プリスケアラ出力 CK1 10: プリスケアラ出力 CK2 11: プリスケアラ出力 CK3 マスタチャンネルとスレーブチャンネルの TAUJnCKS[1:0] ビット値は同一である必要があります。</td> </tr> <tr> <td>13, 12</td> <td>TAUJnCCS[1:0]</td> <td>00: 動作クロックをカウンタクロックとして使用</td> </tr> <tr> <td>11</td> <td>TAUJnMAS</td> <td>0: チャンネルはスレーブチャンネル</td> </tr> <tr> <td>10~8</td> <td>TAUJnSTS[2:0]</td> <td>100: マスタチャンネルの INTTAUJnIm がスタートトリガ</td> </tr> <tr> <td>7, 6</td> <td>TAUJnCOS[1:0]</td> <td>00: 未使用、00 を設定</td> </tr> <tr> <td>5</td> <td>予約ビット</td> <td>リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。</td> </tr> <tr> <td>4~1</td> <td>TAUJnMD[4:1]</td> <td>0100: ワンカウントモード</td> </tr> <tr> <td>0</td> <td>TAUJnMD0</td> <td>1: 動作開始時に INTTAUJnIm が発生する</td> </tr> </tbody> </table>	ビット位置	ビット名	機能	15, 14	TAUJnCKS[1:0]	動作クロックの選択 00: プリスケアラ出力 CK0 01: プリスケアラ出力 CK1 10: プリスケアラ出力 CK2 11: プリスケアラ出力 CK3 マスタチャンネルとスレーブチャンネルの TAUJnCKS[1:0] ビット値は同一である必要があります。	13, 12	TAUJnCCS[1:0]	00: 動作クロックをカウンタクロックとして使用	11	TAUJnMAS	0: チャンネルはスレーブチャンネル	10~8	TAUJnSTS[2:0]	100: マスタチャンネルの INTTAUJnIm がスタートトリガ	7, 6	TAUJnCOS[1:0]	00: 未使用、00 を設定	5	予約ビット	リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。	4~1	TAUJnMD[4:1]	0100: ワンカウントモード	0	TAUJnMD0	1: 動作開始時に INTTAUJnIm が発生する	<table border="1"> <thead> <tr> <th>ビット位置</th> <th>ビット名</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15, 14</td> <td>TAUJnCKS[1:0]</td> <td>動作クロックの選択 00: プリスケアラ出力 CK0 01: プリスケアラ出力 CK1 10: プリスケアラ出力 CK2 11: プリスケアラ出力 CK3 マスタチャンネルとスレーブチャンネルの TAUJnCKS[1:0] ビット値は同一である必要があります。</td> </tr> <tr> <td>13, 12</td> <td>TAUJnCCS[1:0]</td> <td>00: 動作クロックをカウンタクロックとして使用</td> </tr> <tr> <td>11</td> <td>TAUJnMAS</td> <td>0: チャンネルはスレーブチャンネル</td> </tr> <tr> <td>10~8</td> <td>TAUJnSTS[2:0]</td> <td>100: マスタチャンネルの INTTAUJnIm がスタートトリガ</td> </tr> <tr> <td>7, 6</td> <td>TAUJnCOS[1:0]</td> <td>00: 未使用、00 を設定</td> </tr> <tr> <td>5</td> <td>予約ビット</td> <td>リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。</td> </tr> <tr> <td>4~1</td> <td>TAUJnMD[4:1]</td> <td>0100: ワンカウントモード</td> </tr> <tr> <td>0</td> <td>TAUJnMD0</td> <td>1: 動作開始時には INTTAUJnIm は発生しません</td> </tr> </tbody> </table>	ビット位置	ビット名	機能	15, 14	TAUJnCKS[1:0]	動作クロックの選択 00: プリスケアラ出力 CK0 01: プリスケアラ出力 CK1 10: プリスケアラ出力 CK2 11: プリスケアラ出力 CK3 マスタチャンネルとスレーブチャンネルの TAUJnCKS[1:0] ビット値は同一である必要があります。	13, 12	TAUJnCCS[1:0]	00: 動作クロックをカウンタクロックとして使用	11	TAUJnMAS	0: チャンネルはスレーブチャンネル	10~8	TAUJnSTS[2:0]	100: マスタチャンネルの INTTAUJnIm がスタートトリガ	7, 6	TAUJnCOS[1:0]	00: 未使用、00 を設定	5	予約ビット	リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。	4~1	TAUJnMD[4:1]	0100: ワンカウントモード	0	TAUJnMD0	1: 動作開始時には INTTAUJnIm は発生しません	誤記	-	-
ビット位置	ビット名	機能																																																												
15, 14	TAUJnCKS[1:0]	動作クロックの選択 00: プリスケアラ出力 CK0 01: プリスケアラ出力 CK1 10: プリスケアラ出力 CK2 11: プリスケアラ出力 CK3 マスタチャンネルとスレーブチャンネルの TAUJnCKS[1:0] ビット値は同一である必要があります。																																																												
13, 12	TAUJnCCS[1:0]	00: 動作クロックをカウンタクロックとして使用																																																												
11	TAUJnMAS	0: チャンネルはスレーブチャンネル																																																												
10~8	TAUJnSTS[2:0]	100: マスタチャンネルの INTTAUJnIm がスタートトリガ																																																												
7, 6	TAUJnCOS[1:0]	00: 未使用、00 を設定																																																												
5	予約ビット	リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。																																																												
4~1	TAUJnMD[4:1]	0100: ワンカウントモード																																																												
0	TAUJnMD0	1: 動作開始時に INTTAUJnIm が発生する																																																												
ビット位置	ビット名	機能																																																												
15, 14	TAUJnCKS[1:0]	動作クロックの選択 00: プリスケアラ出力 CK0 01: プリスケアラ出力 CK1 10: プリスケアラ出力 CK2 11: プリスケアラ出力 CK3 マスタチャンネルとスレーブチャンネルの TAUJnCKS[1:0] ビット値は同一である必要があります。																																																												
13, 12	TAUJnCCS[1:0]	00: 動作クロックをカウンタクロックとして使用																																																												
11	TAUJnMAS	0: チャンネルはスレーブチャンネル																																																												
10~8	TAUJnSTS[2:0]	100: マスタチャンネルの INTTAUJnIm がスタートトリガ																																																												
7, 6	TAUJnCOS[1:0]	00: 未使用、00 を設定																																																												
5	予約ビット	リードした場合はリセット後の値が読めます。ライトする場合はリセット後の値を書いてください。																																																												
4~1	TAUJnMD[4:1]	0100: ワンカウントモード																																																												
0	TAUJnMD0	1: 動作開始時には INTTAUJnIm は発生しません																																																												
39	234	割り込み	6.4 割り込み例外ハンドラと優先順位動作説明	<p>注意</p> <p>FENMI, FEINT, EIINT (直接ベクタ方式)、SYSERR, FPI の例外ハンドラの先頭には、必ず SYNCOP 命令を配置して下さい。</p> <p>詳細については、「RH850G3M ユーザーズマニュアルソフトウェア編」を参照して下さい。</p>	<p>注意</p> <p>FENMI, FEINT, EIINT (直接ベクタ方式)、SYSERR, FPI の例外ハンドラの先頭には、必ず SYNCOP 命令を配置して下さい。</p> <p>また、EIINT 例外よりも高優先度の SYSERR, FENMI, FEINT, FPI 例外を使用する際は、注意事項があります。</p> <p>詳細については、「RH850G3M ユーザーズマニュアルソフトウェア編」を参照して下さい。</p>	追加説明	-	TN-RH8-B0402A/J																																																						
40	1255	TSG3	表19.13 TSG3nCTL5 レジスタの内容 (2/2)	記載なし	<p>注意</p> <p>TSG3nATxxレジスタビットの設定はタイマー停止中 (TSG3nSTR0.TSG3nTE = 0) に設定してください。</p> <p>タイマ動作中 (TSG3nSTR0.TSG3nTE = 1) のとき、同一値であればライトアクセスが可能です。</p> <p>TSG3nSTR0.TSG3nTE = 1 のときに書き換えた場合の動作は保証できません。</p>	追加説明	-	TN-RH8-B0468A/J																																																						

No.	PDF頁 (Rev.1.60)	章	節タイトル (図表タイトル)	誤	正	変更理由	通知状況	備考																												
41	1257	TSG3	表19.14 TSG3nCTL6 レジスタの内容 (2/2)	記載なし	注意 TSG3nATxレジスタビットの設定はタイマー停止中(TSG3nSTR0.TSG3nTE = 0)に設定してください。 タイマ動作中(TSG3nSTR0.TSG3nTE = 1)のとき、同一値であればライトアクセスが可能です。 TSG3nSTR0.TSG3nTE = 1 のときに書き換えた場合の動作は保証できません。	追加説明	TN-RH8-B0468A/J	-																												
42	2263	フラッシュメモリ	31.4 機能概要	シリアルプログラミング時は、ID 認証、専用フラッシュメモリプログラマ接続禁止、コマンド禁止 (ブロック消去コマンド禁止/プログラムコマンド禁止/リードコマンド禁止)のいずれかのセキュリティ機能を使用可能です。	シリアルプログラミング時は、ID 認証、専用フラッシュメモリプログラマ接続禁止、コマンド禁止 (ブロック消去コマンド禁止/プログラムコマンド禁止/リードコマンド禁止)のいずれかの各セキュリティ機能を使用可能です。	説明変更	TN-RH8-B0463A/E	-																												
43	2263	フラッシュメモリ	表31.4 セキュリティ機能一覧	<table border="1"> <thead> <tr> <th>機能</th> <th>機能概要</th> </tr> </thead> <tbody> <tr> <td>OTP</td> <td>Code Flash メモリのユーザ領域の各ブロック、ユーザブート領域に対して、個別に OTP を設定可能です。OTP 設定された領域は、シリアルプログラミングおよびセルフプログラミングで書き換え禁止となり、それ以降 OTP 設定は解除できません。また、いずれかの領域に対して OTP が設定された場合、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。</td> </tr> <tr> <td>ID 認証</td> <td>シリアルプログラミング時の専用フラッシュメモリプログラマ接続を ID 認証結果で制御可能です。また、セルフプログラミングによる Code Flash メモリ書き込みの有効性を ID 認証結果で制御可能です。</td> </tr> <tr> <td>専用フラッシュメモリプログラマ接続禁止</td> <td>シリアルプログラミング時の専用フラッシュメモリプログラマ接続を禁止します。専用フラッシュメモリプログラマ接続を禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。</td> </tr> <tr> <td>ブロック消去コマンド禁止</td> <td>シリアルプログラミング時のブロック消去コマンドの実行を禁止します。ブロック消去コマンドを禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。</td> </tr> <tr> <td>プログラムコマンド禁止</td> <td>シリアルプログラミング時のプログラムコマンドとブロック消去コマンドの実行を禁止します。ブロック消去コマンドは、ユーザ領域をブロック 0 から順番に全領域消去→ユーザブート領域を消去→データ領域をブロック 0 から順番に全領域消去する使用方法でのみ実行可能です。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。</td> </tr> <tr> <td>リードコマンド禁止</td> <td>シリアルプログラミング時のリードコマンドの実行を禁止します。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。</td> </tr> </tbody> </table>	機能	機能概要	OTP	Code Flash メモリのユーザ領域の各ブロック、ユーザブート領域に対して、個別に OTP を設定可能です。OTP 設定された領域は、シリアルプログラミングおよびセルフプログラミングで書き換え禁止となり、それ以降 OTP 設定は解除できません。また、いずれかの領域に対して OTP が設定された場合、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。	ID 認証	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を ID 認証結果で制御可能です。また、セルフプログラミングによる Code Flash メモリ書き込みの有効性を ID 認証結果で制御可能です。	専用フラッシュメモリプログラマ接続禁止	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を禁止します。専用フラッシュメモリプログラマ接続を禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。	ブロック消去コマンド禁止	シリアルプログラミング時のブロック消去コマンドの実行を禁止します。ブロック消去コマンドを禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。	プログラムコマンド禁止	シリアルプログラミング時のプログラムコマンドとブロック消去コマンドの実行を禁止します。ブロック消去コマンドは、ユーザ領域をブロック 0 から順番に全領域消去→ユーザブート領域を消去→データ領域をブロック 0 から順番に全領域消去する使用方法でのみ実行可能です。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。	リードコマンド禁止	シリアルプログラミング時のリードコマンドの実行を禁止します。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。	<table border="1"> <thead> <tr> <th>機能</th> <th>機能概要</th> </tr> </thead> <tbody> <tr> <td>OTP</td> <td>Code Flash メモリのユーザ領域の各ブロック、ユーザブート領域に対して、個別に OTP を設定可能です。OTP 設定された領域は、シリアルプログラミングおよびセルフプログラミングで書き換え禁止となり、それ以降 OTP 設定は解除できません。また、いずれかの領域に対して OTP が設定された場合、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。</td> </tr> <tr> <td>ID 認証</td> <td>シリアルプログラミング時の専用フラッシュメモリプログラマ接続を ID 認証結果で制御可能です。また、セルフプログラミングによる Code Flash メモリ書き込みの有効性を ID 認証結果で制御可能です。</td> </tr> <tr> <td>専用フラッシュメモリプログラマ接続禁止</td> <td>シリアルプログラミング時の専用フラッシュメモリプログラマ接続を禁止します。専用フラッシュメモリプログラマ接続を禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。</td> </tr> <tr> <td>ブロック消去コマンド禁止</td> <td>シリアルプログラミング時のブロック消去コマンドの実行を禁止します。ブロック消去コマンドを禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。</td> </tr> <tr> <td>プログラムコマンド禁止</td> <td>シリアルプログラミング時のプログラムコマンドとブロック消去コマンドの実行を禁止します。ブロック消去コマンドは、ユーザ領域をブロック 0 から順番に全領域消去→ユーザブート領域を消去→データ領域をブロック 0 から順番に全領域消去する使用方法でのみ実行可能です。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。</td> </tr> <tr> <td>リードコマンド禁止</td> <td>シリアルプログラミング時のリードコマンドの実行を禁止します。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。</td> </tr> </tbody> </table> <p>注1. 専用フラッシュメモリ・プログラマ接続禁止は、ID認証または、コマンド禁止(注2)との併用が可能です。 注2. コマンド禁止(ブロック消去コマンド禁止/プログラム・コマンド禁止/リード・コマンド禁止)は、個別に設定が可能です。</p>	機能	機能概要	OTP	Code Flash メモリのユーザ領域の各ブロック、ユーザブート領域に対して、個別に OTP を設定可能です。OTP 設定された領域は、シリアルプログラミングおよびセルフプログラミングで書き換え禁止となり、それ以降 OTP 設定は解除できません。また、いずれかの領域に対して OTP が設定された場合、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。	ID 認証	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を ID 認証結果で制御可能です。また、セルフプログラミングによる Code Flash メモリ書き込みの有効性を ID 認証結果で制御可能です。	専用フラッシュメモリプログラマ接続禁止	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を禁止します。専用フラッシュメモリプログラマ接続を禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。	ブロック消去コマンド禁止	シリアルプログラミング時のブロック消去コマンドの実行を禁止します。ブロック消去コマンドを禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。	プログラムコマンド禁止	シリアルプログラミング時のプログラムコマンドとブロック消去コマンドの実行を禁止します。ブロック消去コマンドは、ユーザ領域をブロック 0 から順番に全領域消去→ユーザブート領域を消去→データ領域をブロック 0 から順番に全領域消去する使用方法でのみ実行可能です。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。	リードコマンド禁止	シリアルプログラミング時のリードコマンドの実行を禁止します。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。	説明変更	TN-RH8-B0463A/E	-
機能	機能概要																																			
OTP	Code Flash メモリのユーザ領域の各ブロック、ユーザブート領域に対して、個別に OTP を設定可能です。OTP 設定された領域は、シリアルプログラミングおよびセルフプログラミングで書き換え禁止となり、それ以降 OTP 設定は解除できません。また、いずれかの領域に対して OTP が設定された場合、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。																																			
ID 認証	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を ID 認証結果で制御可能です。また、セルフプログラミングによる Code Flash メモリ書き込みの有効性を ID 認証結果で制御可能です。																																			
専用フラッシュメモリプログラマ接続禁止	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を禁止します。専用フラッシュメモリプログラマ接続を禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。																																			
ブロック消去コマンド禁止	シリアルプログラミング時のブロック消去コマンドの実行を禁止します。ブロック消去コマンドを禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。																																			
プログラムコマンド禁止	シリアルプログラミング時のプログラムコマンドとブロック消去コマンドの実行を禁止します。ブロック消去コマンドは、ユーザ領域をブロック 0 から順番に全領域消去→ユーザブート領域を消去→データ領域をブロック 0 から順番に全領域消去する使用方法でのみ実行可能です。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。																																			
リードコマンド禁止	シリアルプログラミング時のリードコマンドの実行を禁止します。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。																																			
機能	機能概要																																			
OTP	Code Flash メモリのユーザ領域の各ブロック、ユーザブート領域に対して、個別に OTP を設定可能です。OTP 設定された領域は、シリアルプログラミングおよびセルフプログラミングで書き換え禁止となり、それ以降 OTP 設定は解除できません。また、いずれかの領域に対して OTP が設定された場合、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。																																			
ID 認証	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を ID 認証結果で制御可能です。また、セルフプログラミングによる Code Flash メモリ書き込みの有効性を ID 認証結果で制御可能です。																																			
専用フラッシュメモリプログラマ接続禁止	シリアルプログラミング時の専用フラッシュメモリプログラマ接続を禁止します。専用フラッシュメモリプログラマ接続を禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。																																			
ブロック消去コマンド禁止	シリアルプログラミング時のブロック消去コマンドの実行を禁止します。ブロック消去コマンドを禁止すると、コンフィグレーションクリアコマンドの実行が禁止されるため、セキュリティ設定を禁止から許可に変更できなくなります。																																			
プログラムコマンド禁止	シリアルプログラミング時のプログラムコマンドとブロック消去コマンドの実行を禁止します。ブロック消去コマンドは、ユーザ領域をブロック 0 から順番に全領域消去→ユーザブート領域を消去→データ領域をブロック 0 から順番に全領域消去する使用方法でのみ実行可能です。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。																																			
リードコマンド禁止	シリアルプログラミング時のリードコマンドの実行を禁止します。コンフィグレーションクリアコマンドの実行によってのみ、禁止設定の初期化が可能です。																																			
44	2281	フラッシュセキュリティ	32.1.1.2 シリアルプログラミングモード固有機能	シリアルプログラミングモードでの固有セキュリティ機能として、下記、3 つの機能が搭載されています。これらのセキュリティ機能を併用することはできません。	シリアルプログラミングモードでの固有セキュリティ機能として、下記、3 つの機能が搭載されています。	説明変更	TN-RH8-B0463A/E	-																												
45	2282	フラッシュセキュリティ	表32.1 各モードのセキュリティ機能	<table border="1"> <thead> <tr> <th>動作モード</th> <th>コードフラッシュおよびデータフラッシュ、ID コード保護</th> <th>デバッグインターフェース接続制限機能</th> </tr> </thead> <tbody> <tr> <td>ユーザブートモード</td> <td> <ul style="list-style-type: none"> SELF ID 認証 OTP (併用可能) </td> <td> <ul style="list-style-type: none"> セキュリティレベル 1 (OCD ID 認証) セキュリティレベル 2 (デバッグインターフェース接続禁止設定) </td> </tr> <tr> <td>シリアルプログラミングモード</td> <td> <ul style="list-style-type: none"> ID 認証 プログラムコマンド/ブロック消去コマンド/リードコマンド禁止 シリアルプログラマ接続禁止 (上記 3 つは併用できません) OTP (併用可能) </td> <td> <ul style="list-style-type: none"> 機能なし (常にデバッグインターフェース接続禁止) </td> </tr> </tbody> </table>	動作モード	コードフラッシュおよびデータフラッシュ、ID コード保護	デバッグインターフェース接続制限機能	ユーザブートモード	<ul style="list-style-type: none"> SELF ID 認証 OTP (併用可能) 	<ul style="list-style-type: none"> セキュリティレベル 1 (OCD ID 認証) セキュリティレベル 2 (デバッグインターフェース接続禁止設定) 	シリアルプログラミングモード	<ul style="list-style-type: none"> ID 認証 プログラムコマンド/ブロック消去コマンド/リードコマンド禁止 シリアルプログラマ接続禁止 (上記 3 つは併用できません) OTP (併用可能) 	<ul style="list-style-type: none"> 機能なし (常にデバッグインターフェース接続禁止) 	<table border="1"> <thead> <tr> <th>動作モード</th> <th>コードフラッシュおよびデータフラッシュ、ID コード保護</th> <th>デバッグインターフェース接続制限機能</th> </tr> </thead> <tbody> <tr> <td>ユーザブートモード</td> <td> <ul style="list-style-type: none"> SELF ID 認証 OTP (併用可能) </td> <td> <ul style="list-style-type: none"> セキュリティレベル 1 (OCD ID 認証) セキュリティレベル 2 (デバッグインターフェース接続禁止設定) </td> </tr> <tr> <td>シリアルプログラミングモード</td> <td> <ul style="list-style-type: none"> ID 認証 プログラムコマンド/ブロック消去コマンド/リードコマンド禁止 シリアルプログラマ接続禁止 OTP (併用可能) </td> <td> <ul style="list-style-type: none"> 機能なし (常にデバッグインターフェース接続禁止) </td> </tr> </tbody> </table>	動作モード	コードフラッシュおよびデータフラッシュ、ID コード保護	デバッグインターフェース接続制限機能	ユーザブートモード	<ul style="list-style-type: none"> SELF ID 認証 OTP (併用可能) 	<ul style="list-style-type: none"> セキュリティレベル 1 (OCD ID 認証) セキュリティレベル 2 (デバッグインターフェース接続禁止設定) 	シリアルプログラミングモード	<ul style="list-style-type: none"> ID 認証 プログラムコマンド/ブロック消去コマンド/リードコマンド禁止 シリアルプログラマ接続禁止 OTP (併用可能) 	<ul style="list-style-type: none"> 機能なし (常にデバッグインターフェース接続禁止) 	説明変更	TN-RH8-B0463A/E	-										
動作モード	コードフラッシュおよびデータフラッシュ、ID コード保護	デバッグインターフェース接続制限機能																																		
ユーザブートモード	<ul style="list-style-type: none"> SELF ID 認証 OTP (併用可能) 	<ul style="list-style-type: none"> セキュリティレベル 1 (OCD ID 認証) セキュリティレベル 2 (デバッグインターフェース接続禁止設定) 																																		
シリアルプログラミングモード	<ul style="list-style-type: none"> ID 認証 プログラムコマンド/ブロック消去コマンド/リードコマンド禁止 シリアルプログラマ接続禁止 (上記 3 つは併用できません) OTP (併用可能) 	<ul style="list-style-type: none"> 機能なし (常にデバッグインターフェース接続禁止) 																																		
動作モード	コードフラッシュおよびデータフラッシュ、ID コード保護	デバッグインターフェース接続制限機能																																		
ユーザブートモード	<ul style="list-style-type: none"> SELF ID 認証 OTP (併用可能) 	<ul style="list-style-type: none"> セキュリティレベル 1 (OCD ID 認証) セキュリティレベル 2 (デバッグインターフェース接続禁止設定) 																																		
シリアルプログラミングモード	<ul style="list-style-type: none"> ID 認証 プログラムコマンド/ブロック消去コマンド/リードコマンド禁止 シリアルプログラマ接続禁止 OTP (併用可能) 	<ul style="list-style-type: none"> 機能なし (常にデバッグインターフェース接続禁止) 																																		
46	1945	RDC2	25.4.1.4 使用センサ選択機能	レゾルバ信号 (f(t)・sin θ、f(t)・cos θ) は励磁成分を含みますが、RDC2nCON レジスタの SENS ビットを “0” に設定することにより励磁成分を含まない DC レゾルバ信号 (E・sin θ、E・cos θ) も使用することができます。DC レゾルバ信号を使用する場合、励磁成分抽出機能は無効になります	レゾルバ信号 (f(t)・sin θ、f(t)・cos θ) は励磁成分を含みますが、RDC2nCON レジスタの SENS ビットを “0” に設定することにより励磁成分を含まない DC レゾルバ信号 (E・sin θ、E・cos θ) も使用することができます。DC レゾルバ信号を使用する場合、励磁信号出力機能(RDC2nRSO 端子、RDC2nCOM 端子)、および励磁成分抽出機能は無効になります	追加説明	-	-																												
47	1951	RDC2	25.4.2.1 励磁信号出力 (RDC2nRSO、RDC2nCOM) 機能	RDC2nRSO 端子より出力される正弦波信号振幅は RDC2nEXAAT レジスタの EXOC[1:0]ビットで設定します。標準値の振幅は 0.4 × RVDD [Vp-p] です。	RDC2nRSO 端子より出力される正弦波信号振幅は RDC2nEXAAT レジスタの EXOC[1:0]ビットで設定します。標準値の振幅は 0.4 × RVDD [Vp-p] です。 DC レゾルバ設定(EXIO = 1,SENS = 0 設定時)を選択している場合、励磁信号出力機能(RDC2nRSO 端子、RDC2nCOM 端子)は無効となります。	追加説明	-	-																												

以上