

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社問合せ窓口 <http://japan.renesas.com/contact/>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-R8C-A058B/J	Rev.	第2版
題名	ウェイトモード/ストップモード使用時の注意事項		情報分類	技術情報	
適用製品	R8C/54E, R8C/54F, R8C/54G, R8C/54H, R8C/56E, R8C/56F, R8C/56G, R8C/56H	対象ロット等	関連資料	適用製品のユーザーズマニュアル ハードウェア編	
		全ロット			

上記適用製品におきまして、ウェイトモード/ストップモードを使用する場合、以下の内容に注意してください。

## 1. ウェイトモード/ストップモード使用時の注意事項

ウェイトモード/ストップモード時に動作を許可<sup>(注1)</sup>している周辺機能が複数ある場合、割り込み要因発生タイミングが重なると割り込み制御レジスタの割り込み要求ビット (IR ビット) が “1” (割り込み要求あり) にならない場合があります。この場合、新たな同じ割り込み要因が発生しても、その割り込み要求ビットは “1” になりません。

注 1. ウェイトモード/ストップモード時に割り込み制御レジスタの割り込み要求ビットが “1” (割り込み要求あり) になる周辺機能を指します。

## 2. 発生条件

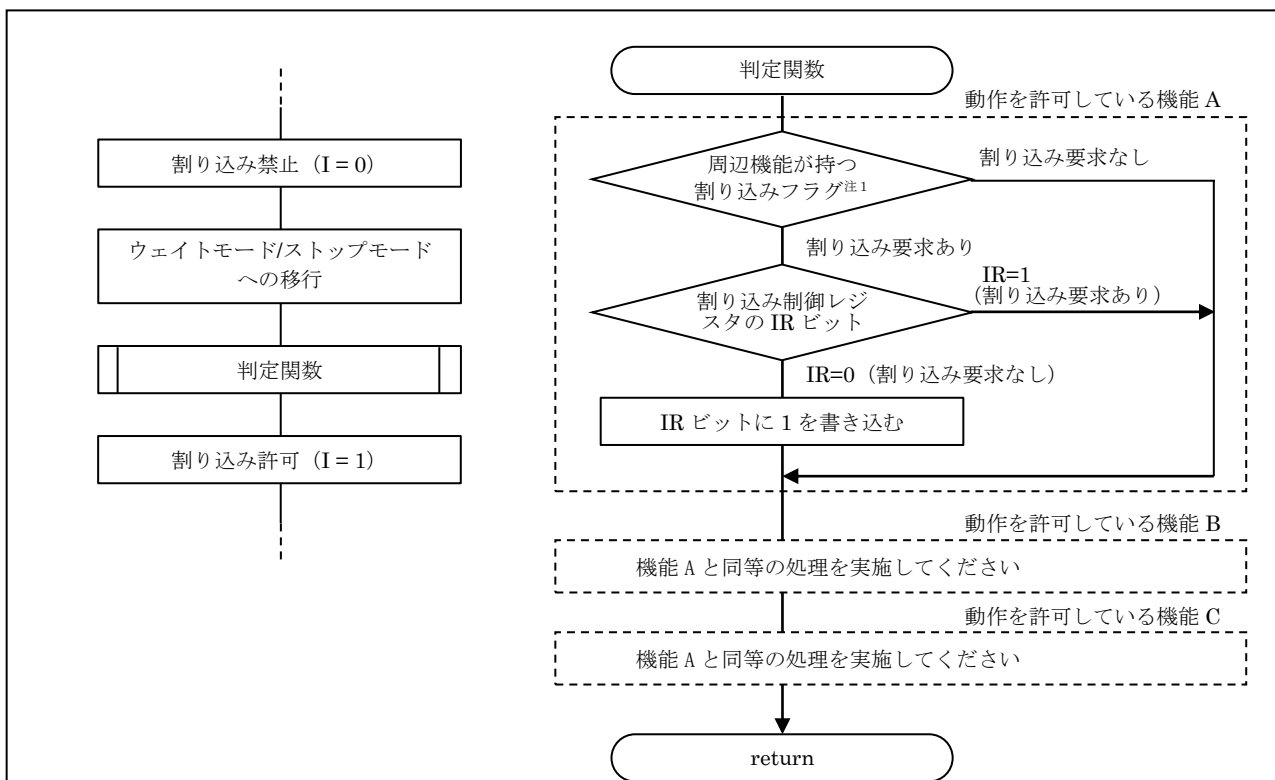
本注意事項は、以下の条件すべてが成立した場合に対象となります。

- (1) ウェイトモード/ストップモードを使用している
- (2) ウェイトモード/ストップモード時に動作を許可している周辺機能が複数ある
- (3) ウェイトモード/ストップモードの復帰要因として許可している割り込み要因 A が発生し、CPU が動作を開始するタイミングで動作を許可している周辺機能の割り込み要因 B が発生

## 3. 対策

ソフトウェアで以下の対策を実施ください。

- ・割り込みを禁止 (フラグレジスタ (FLG) の I フラグが “0”) してウェイトモード/ストップモードに移行します。ウェイトモード/ストップモードから復帰後、動作を許可している周辺機能の割り込みフラグとその周辺機能に対応した割り込み要求ビットを比較します。周辺機能の割り込みフラグが “1” (割り込み要求あり) かつ割り込み制御レジスタの IR ビットが “0” (割り込み要求なし) の場合、割り込み制御レジスタの IR ビットに “1” を書き込みます。その後、割り込みを許可 (I フラグを “1”) することで、発生した割り込みを正しく処理することができます。



注 1. タイマ RC 割り込み、タイマ RD 割り込み、タイマ RE2 割り込み、タイマ RF 割り込み、タイマ RG 割り込み、シンクロナスシリアルコミュニケーションユニット/PC バスインタフェース割り込み、CAN エラー割り込みは、それぞれ複数の割り込み要求要因を持ち、それらの論理和が割り込み要求になります。割り込み要求要因の許可レジスタで許可している割り込み要求要因のステータスレジスタのビットを判定してください。割り込み要求要因の許可レジスタで許可していない場合、“割り込み要求なし”として分岐します。

図. フローチャート (対策)

### 3.1 ソフトウェア対策の注意点

- ・ウェイトモードを使用する場合、割り込み禁止 (フラグレジスタ (FLG) の I フラグが“0”) で、CM3 レジスタの CM30 ビットに“1”を書き込みウェイトモードに移行してください。なお、WAIT 命令は使用しないでください。
- ・ストップモードを使用する場合、割り込み禁止の状態に移行してください。
- ・注意事項の対策として割り込み制御レジスタの IR ビットに“1”を書き込む場合、MOV 命令を使用してください。
- ・注意事項の対策として「判定関数」を呼び出すと、スタック領域を使用します。

3.2 判定フラグ説明

下表に、対象となる周辺機能の割り込み要因およびその周辺機能が持つ割り込みフラグを示します。

表. 周辺機能が持つ割り込みフラグ

対象の割り込み要因	周辺機能が持つ割り込みフラグ	割り込み要求ビット
タイマ RJ_1	LINIR_1 の LINIF ビット (注2)	TRJIC_1 の IR ビット
INT4	INTSTS の INT4S ビット (注2)	INT4IC の IR ビット
タイマ RC_0	TRCSR_0 の各ビット (注4)	TRCIC_0 の IR ビット
タイマ RD0_0	TRDSR0_0 の各ビット (注4)	TRD0IC_0 の IR ビット
タイマ RD1_0	TRDSR1_0 の各ビット (注4)	TRD1IC_0 の IR ビット
UART2 送信	U2IR の U2TIF ビット (注2)	U2TIC の IR ビット
UART2 受信	U2IR の U2RIF ビット (注2)	U2RIC の IR ビット
キー入力	KIS の KIS ビット (注2)	KUPIC の IR ビット
シンクロナスシリアルコミュニケーションユニット/I <sup>2</sup> C バスインタフェース (SSU0/IIC0)	SISR_0 の各ビット (注4)	SSUIC_0/IICIC_0 の IR ビット
タイマ RF/ コンペア 0/ コンペア 1/ キャプチャ (注1)	TRFSR の各ビット (注4)	TRFIC の IR ビット
UART0_0 送信	U0IR_0 の U0TIF ビット (注2)	U0TIC_0 の IR ビット
UART0_0 受信	U0IR_0 の U0RIF ビット (注2)	U0RIC_0 の IR ビット
UART0_1 送信	U0IR_1 の U0TIF ビット (注2)	U0TIC_1 の IR ビット
UART0_1 受信	U0IR_1 の U0RIF ビット (注2)	U0RIC_1 の IR ビット
INT2	INTSTS の INT2S ビット (注2)	INT2IC の IR ビット
タイマ RJ_0	LINIR_0 の LINIF ビット (注2)	TRJIC_0 の IR ビット
タイマ RB2_0	TRBIR_0 の TRBIF ビット	TRB2IC_0 の IR ビット
INT1	INTSTS の INT1S ビット (注2)	INT1IC の IR ビット
INT3	INTSTS の INT3S ビット (注2)	INT3IC の IR ビット
INT0	INTSTS の INT0S ビット (注2)	INT0IC の IR ビット
UART2 バス衝突検出	U2IR の U2BCNIF ビット (注2)	U2BCNIC の IR ビット
タイマ RG (注1)	TRGSR の各ビット (注4)	TRGIC の IR ビット
CAN_0 エラー	CANISR_0 の WKUP ビット (注4)	CANERIC_0 の IR ビット
電圧監視 1 (注3)	VW1C の VW1C2 ビット	VCMP1IC の IR ビット
電圧監視 2 (注3)	VW2C の VW2C2 ビット	VCMP2IC の IR ビット
シンクロナスシリアルコミュニケーションユニット/I <sup>2</sup> C バスインタフェース (SSU1/IIC1)	SISR_1 の各ビット (注4)	SSUIC_1/IICIC_1 の IR ビット
タイマ RC_1 (注1)	TRCSR_1 の各ビット (注4)	TRCIC_1 の IR ビット

注 1. R8C/56E, R8C/56F, R8C/56G, R8C/56H グループの製品のみ。

注 2. 対象のレジスタ、ビットについては、「3.3 判定で使用するレジスタ/フラグ説明」を参照ください。

注 3. マスカブル割り込み選択時のみ。

注 4. 割り込みを許可しているステータスレジスタのビット。

3.3 判定で使用するレジスタ／フラグ説明

赤字は対象製品のユーザーズマニュアル ハードウェア編に記載していないレジスタおよびビットです。

本注意事項に該当しない場合、赤字で記載したレジスタおよびビットへの設定は不要です。

(1) UART0 割り込みフラグと許可レジスタ (U0IR)

アドレス：00088h (U0IR\_0)、00098h (U0IR\_1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	U0TIF	U0RIF	—	—	U0TIE	U0RIE	—	—
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0-b1	—	何も配置されていない。書く場合、0を書いてください。読んだ場合、その値は0。		—
b2	U0RIE	UART0 受信割り込み許可ビット	0：受信割り込み禁止 1：受信割り込み許可	R/W
b3	U0TIE	UART0 送信割り込み許可ビット	0：送信割り込み禁止 1：送信割り込み許可	R/W
b4-b5	—	何も配置されていない。書く場合、0を書いてください。読んだ場合、その値は0。		—
b6	U0RIF	UART0 受信割り込みフラグ	[0 になる条件] ・対応する IR ビットが 1 から 0 になったとき ・1 を読んだ後、0 を書いたとき [1 になる条件] ・対応する割り込み要求が発生したとき	R/W
b7	U0TIF	UART0 送信割り込みフラグ		R/W

(2) タイマ RJ/LIN 割り込み要求レジスタ (LINIR)

アドレス：0008Dh (LINIR\_0)、0009Dh (LINIR\_1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	—	—	—	—	—	LINIF
リセット後の値	X	X	X	X	X	X	X	0

ビット	シンボル	ビット名	機能	R/W
b0	LINIF	タイマ RJ/LIN 割り込みフラグ	[0 になる条件] ・該当する IR ビットが 1 から 0 になったとき ・1 を読んだ後、0 を書いたとき [1 になる条件] ・割り込み要求が発生したとき	R/W
b1-b7	—	何も配置されていない。書く場合、0を書いてください。		—

(3) UART2 割り込みステータスレジスタ (U2IR)

アドレス：000D8h (U2IR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	U2TIF	U2RIF	—	U2BCNIF	—	—	—	—
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0-b3	—	予約ビット	0 にしてください。	R/W
b4	U2BCNIF	バス衝突/コンディション生成・検知割り込みフラグ	0：割り込み要求なし (注1) 1：割り込み要求あり	R/W
b5	—	予約ビット	0 にしてください。	R/W
b6	U2RIF	受信割り込みフラグ	0：割り込み要求なし (注1) 1：割り込み要求あり	R/W
b7	U2TIF	送信割り込みフラグ		R/W

注 1. [0 になる条件]

- ・該当する IR ビットが 1 から 0 になったとき
- ・1 を読んだ後、0 を書いたとき

[1 になる条件]

- ・割り込み要求が発生したとき

(4) INT 割り込みステータスレジスタ (INTSTS)

アドレス：00235h (INTSTS)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	—	INT4S	INT3S	INT2S	INT1S	INT0S
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	INT0S	INT0 割り込みフラグ	[0 になる条件] ・該当する IR ビットが 1 から 0 になったとき ・1 を読んだ後、0 を書いたとき [1 になる条件] ・割り込み要求が発生したとき	R/W
b1	INT1S	INT1 割り込みフラグ		R/W
b2	INT2S	INT2 割り込みフラグ		R/W
b3	INT3S	INT3 割り込みフラグ		R/W
b4	INT4S	INT4 割り込みフラグ		R/W
b5-b7	—	予約ビット		0 にしてください

(5) キー入力割り込みステータスレジスタ (KIS)

アドレス：00237h (KIS)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	KIIS	—	—	—	—	—	—	—
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0-b6	—	予約ビット	0 にしてください	R
b7	KIIS	キー入力割り込みフラグ	[0 になる条件] ・該当する IR ビットが 1 から 0 になったとき ・1 を読んだ後、0 を書いたとき [1 になる条件] ・割り込み要求が発生したとき	R/W

(6) 電圧監視 1 回路制御レジスタ (VW1C)

アドレス：00039h (VW1C)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	VW1C7	—	VW1F1	VW1F0	VW1C3	VW1C2	VW1C1	VW1C0
リセット後の値	1	0	0	0	1	0	1	0

ビット	シンボル	ビット名	機能	R/W
b0	VW1C0	電圧監視 1 割り込み許可ビット	0：禁止 1：許可	R/W
b1	VW1C1	電圧監視 1 デジタルフィルタ無効モード選択ビット	0：デジタルフィルタ有効モード 1：デジタルフィルタ無効モード	R/W
b2	VW1C2	電圧変化検出フラグ	0：未検出 1：Vdet1 通過検出	R/W
b3	VW1C3	電圧検出 1 信号モニタフラグ	0：VCC < Vdet1 1：VCC ≥ Vdet1 または電圧検出 1 回路無効	R
b4	VW1F0	サンプリングクロック選択ビット	00b：fLOCO の 1 分周 01b：fLOCO の 2 分周	R/W
b5	VW1F1		10b：fLOCO の 4 分周 11b：fLOCO の 8 分周	R/W
b6	—	予約ビット	0 にしてください	R/W
b7	VW1C7	電圧監視 1 割り込み発生条件選択ビット	0：VCC が Vdet1 以上になるとき 1：VCC が Vdet1 以下になるとき	R/W

(7) 電圧監視 2 回路制御レジスタ (VW2C)

アドレス：0003Ah (VW2C)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	VW2C7	—	VW2F1	VW2F0	VW2C3	VW2C2	VW2C1	VW2C0
リセット後の値	1	0	0	0	1	0	1	0

ビット	シンボル	ビット名	機能	R/W
b0	VW2C0	電圧監視 2 割り込み許可ビット	0：禁止 1：許可	R/W
b1	VW2C1	電圧監視 2 デジタルフィルタ無効モード選択ビット	0：デジタルフィルタ有効モード 1：デジタルフィルタ無効モード	R/W
b2	VW2C2	電圧変化検出フラグ	0：未検出 1：Vdet2 通過検出	R/W
b3	VW2C3	電圧検出 2 信号モニタフラグ	0：VCC<Vdet2 1：VCC≥Vdet2 または電圧検出 2 回路無効	R
b4	VW2F0	サンプリングクロック選択ビット	00b：fLOCO の 1 分周	R/W
b5	VW2F1		01b：fLOCO の 2 分周 10b：fLOCO の 4 分周 11b：fLOCO の 8 分周	R/W
b6	—	予約ビット	0 にしてください	R/W
b7	VW2C7	電圧監視 2 割り込み発生条件選択ビット	0：VCC が Vdet2 以上になるとき 1：VCC が Vdet2 以下になるとき	R/W

(8) SI ステータスレジスタ (SISR)

SSU 機能：

アドレス：000EAh (SISR\_0)、000FAh (SISR\_1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	TDRE	TEND	RDRF	NACKF	STOP	ORER_AL	AAS	CE_ADZ
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	CE_ADZ	コンフリクトエラーフラグ	0：コンフリクトエラーなし 1：コンフリクトエラー発生	R/W
b1	AAS	予約ビット	0 にしてください	R/W
b2	ORER_AL	オーバランエラーフラグ	0：オーバランエラーなし 1：オーバランエラー発生	R/W
b3	STOP	予約ビット	0 にしてください	R/W
b4	NACKF	予約ビット	0 にしてください	R/W
b5	RDRF	受信データレジスタフルフラグ	0：SIRDRレジスタにデータなし 1：SIRDR レジスタにデータあり	R/W
b6	TEND	送信終了フラグ	0：送信データの最後尾ビットの送信時、TDRE ビットが0 1：送信データの最後尾ビットの送信時、TDRE ビットが1	R/W
b7	TDRE	送信データ空フラグ	0：SITDRレジスタからSISDRレジスタにデータ転送されていない 1：SITDRレジスタからSISDRレジスタにデータ転送された	R/W

I<sup>2</sup>C バス機能：

アドレス：000EAh (SISR\_0)、000FAh (SISR\_1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	TDRE	TEND	RDRF	NACKF	STOP	ORER_AL	AAS	CE_ADZ
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	CE_ADZ	ゼネラルコールアドレス認識フラグ	ゼネラルコールアドレス検出したとき、1 になります。	R/W
b1	AAS	スレーブアドレス認識フラグ	スレーブ受信モードで開始条件直後の第 1 フレームが SIMR2 レジスタの SVA0~SVA6 と一致した場合、1 になります (スレーブアドレス検出、ゼネラルコールアドレス検出)。	R/W
b2	ORER_AL	アービトレーションロストフラグ/オーバーランエラーフラグ	I <sup>2</sup> C バスインタフェースモードの場合、マスタモード時にバス競合負けしたことを示します。次のときに 1 になります。 <ul style="list-style-type: none"> <li>マスタ送信モード時、SCL 信号の立ち上がりで内部 SDA 信号と SDA 端子のレベルが不一致のとき</li> <li>マスタ送信/受信モード時、開始条件検出時に SDA 端子が H のとき</li> </ul> クロック同期式シリアルモードの場合、オーバーランエラーが発生したことを示します。次のときに 1 になります。 <ul style="list-style-type: none"> <li>RDRF ビットが 1 の状態で、次のデータの最終ビットを受信したとき</li> </ul>	R/W
b3	STOP	停止条件検出フラグ	フレーム転送の完了後に停止条件を検出したとき、1 になります。	R/W
b4	NACKF	ノーアクノリッジ検出フラグ	送信時、受信デバイスからアクノリッジがなかったとき、1 になります。	R/W
b5	RDRF	受信データレジスタフルフラグ	SISDR レジスタから SIRDR レジスタに受信データが転送されたとき、1 になります。	R/W
b6	TEND	送信終了フラグ	I <sup>2</sup> C バスインタフェースモードの場合、TDRE ビットが 1 の状態で SCL 信号の 9 クロック目が立ち上がったとき、1 になります。 クロック同期モードの場合、送信フレームの最終ビットを送出したとき、1 になります。	R/W
b7	TDRE	送信データ空フラグ	次のときに 1 になります。 <ul style="list-style-type: none"> <li>SITDR レジスタから SISDR レジスタにデータ転送されて、SITDR レジスタが空になったとき</li> <li>SICR1 レジスタの TRS ビットを 1 (送信モード) にしたとき</li> <li>開始条件 (再送含む) を発行したとき</li> <li>スレーブ受信モードからスレーブ送信モードに変わったとき</li> </ul>	R/W

(9) タイマ RB2 割り込み要求レジスタ (TRBIR)

アドレス：00137h (TRBIR\_0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	TRBIE	TRBIF	—	—	—	—	—	—
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0-b5	—	何も配置されていない。書く場合、0 を書いてください。読んだ場合、その値は 0。	—	—
b6	TRBIF	タイマ RB2 割り込み要求フラグ	0：割り込み要求なし 1：割り込み要求あり	R/W
b7	TRBIE	タイマ RB2 割り込み許可ビット	0：割り込み禁止 1：割り込み許可	R/W

(10) タイマ RC ステータスレジスタ (TRCSR)

アドレス：00145h (TRCSR\_0)、00165h (TRCSR\_1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	OVF	—	—	—	IMFD	IMFC	IMFB	IMFA
リセット後の値	0	1	1	1	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	IMFA	インプットキャプチャ/コンペア一致 A フラグ	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき ・ IMFi 割り込み (i = A~D) で DTC を起動した場合、DTC のアクノリッジで 0 になる [1 になる条件] ・ インプットキャプチャ機能 入力エッジで TRCCNT レジスタの値を転送されたとき ・ アウトプットコンペア機能/PWM モード/ PWM2 モード TRCCNT レジスタとコンペア一致したとき	R/W
b1	IMFB	インプットキャプチャ/コンペア一致 B フラグ		R/W
b2	IMFC	インプットキャプチャ/コンペア一致 C フラグ		R/W
b3	IMFD	インプットキャプチャ/コンペア一致 D フラグ		R/W
b4-b6	—	何も配置されていない。書く場合、1 を書いてください。読んだ場合、その値は 1。		—
b7	OVF	タイマオーバフローフラグ	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき [1 になる条件] ・ TRCCNT レジスタが FFFFh から 0000h にオーバフローしたとき	R/W

(11) タイマ RD ステータスレジスタ 0 (TRDSR0)

アドレス：00193h (TRDSR0\_0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	—	OVF	IMFD	IMFC	IMFB	IMFA
リセット後の値	1	1	1	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	IMFA	インプットキャプチャ/コンペア一致フラグ A	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき [1 になる条件] ・ インプットキャプチャ機能 入力エッジで TRD0 の値を転送されたとき ・ インプットキャプチャ機能以外 TRD0 とコンペア一致したとき	R/W
b1	IMFB	インプットキャプチャ/コンペア一致フラグ B		R/W
b2	IMFC	インプットキャプチャ/コンペア一致フラグ C		R/W
b3	IMFD	インプットキャプチャ/コンペア一致フラグ D		R/W
b4	OVF	オーバフローフラグ	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき [1 になる条件] ・ TRD0 がオーバフローしたとき	R/W
b5-b7	—	何も配置されていない。書く場合、1 を書いてください。読んだ場合、その値は 1。		—



(12) タイマ RD ステータスレジスタ 1 (TRDSR1)

アドレス：001A3h (TRDSR1\_0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	UDF	OVF	IMFD	IMFC	IMFB	IMFA
リセット後の値	1	1	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	IMFA	インプットキャプチャ/コンペア一致フラグ A	[0 になる条件] ・1 を読んだ後、0 を書いたとき [1 になる条件] ・インプットキャプチャ機能 入力エッジで TRD1 の値を転送されたとき ・インプットキャプチャ機能以外 TRD1 とコンペア一致したとき	R/W
b1	IMFB	インプットキャプチャ/コンペア一致フラグ B		R/W
b2	IMFC	インプットキャプチャ/コンペア一致フラグ C		R/W
b3	IMFD	インプットキャプチャ/コンペア一致フラグ D		R/W
b4	OVF	オーバフローフラグ	[0 になる条件] ・1 を読んだ後、0 を書いたとき [1 になる条件] ・TRD1 がオーバフローしたとき	R/W
b5	UDF	アンダフローフラグ	相補 PWM モードのみ (他のモードでは無効) [0 になる条件] ・1 を読んだ後、0 を書いたとき [1 になる条件] ・TRD1 がアンダフローしたとき	R/W
b6, b7	—	何も配置されていない。書く場合、1 を書いてください。読んだ場合、その値は 1。		—

(13) タイマ RF ステータスレジスタ (TRFSR)

アドレス：001B4h (TRFSR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	—	—	OVF	ICF	CMP1F	CMP0F
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	CMP0F	コンペア 0 一致フラグ	[0 になる条件] ・1 を読んだ後、0 を書いたとき [1 になる条件] アウトプットコンペアモード ・TRF レジスタと値が一致したとき	R/W
b1	CMP1F	コンペア 1 一致フラグ		R/W
b2	ICF	インプットキャプチャフラグ	[0 になる条件] ・1 を読んだ後、0 を書いたとき [1 になる条件] インプットキャプチャモード ・TRFI 端子のエッジを検出したとき	R/W
b3	OVF	オーバフローフラグ	[0 になる条件] ・1 を読んだ後、0 を書いたとき [1 になる条件] 全モード ・TRF レジスタがオーバフローしたとき	R/W
b4-b7	—	何も配置されていない。書く場合、0 を書いてください。読んだ場合、その値は 0。		—

(14) タイマ RG ステータスレジスタ (TRGSR)

アドレス：001F4h (TRGSR)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	—	DIRF	OVF	UDF	IMFB	IMFA
リセット後の値	1	1	1	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	IMFA	インプットキャプチャ/コンペア一致フラグ A	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき [1 になる条件] ・ インプットキャプチャモード 入力エッジを検出したとき	R/W
b1	IMFB	インプットキャプチャ/コンペア一致フラグ B	・ アウトプットコンペアモード TRG レジスタと値が一致したとき	R/W
b2	UDF	アンダフローフラグ	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき [1 になる条件] ・ TRG レジスタがアンダフローしたとき	R/W
b3	OVF	オーバフローフラグ	[0 になる条件] ・ 1 を読んだ後、0 を書いたとき [1 になる条件] ・ TRG レジスタがオーバフローしたとき	R/W
b4	DIRF	カウント方向フラグ	0 : TRG レジスタはダウンカウント 1 : TRG レジスタはアップカウント	R
b5-b7	—	何も配置されていない。書く場合、1 を書いてください。読んだ場合、その値は 1。		—

(15) CAN 割り込みステータスレジスタ (CANISR)

アドレス：06F7Eh (CANISR\_0)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	WKUP	ERR	TFIFO	TE	RFIFO	RE	—	—
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0-b1	—	何も配置されていない。書く場合、0 を書いてください。読んだ場合、その値は 0。		—
b2	RE	受信完了割り込みフラグ	0 : 割り込み要求なし 1 : 割り込み要求あり	R
b3	RFIFO	受信 FIFO 割り込みフラグ 注1		R/W
b4	TE	送信完了割り込みフラグ		R
b5	TFIFO	送信 FIFO 割り込みフラグ 注1		R/W
b6	ERR	バスエラー、ワーニング、エラーパッシブ、バスオフ開始、バスオフ復帰、オーバラン、オーバロード、バスロック割り込みフラグ 注1		R/W
b7	WKUP	ウェイクアップ割り込みフラグ 注1		R/W

注 1. 1 を読んだ後、0 を書いた場合のみ 0 になります。

(16) 割り込み制御レジスタ

アドレス: 00041H (FMRDYIC)、00042H (TRJIC\_1)、00046H (INT4IC)、00047H (TRCIC\_0)、00048H (TRD0IC\_0)、00049H (TRD1IC\_0)、0004AH (TRE2IC)、0004BH (U2TIC)、0004CH (U2RIC)、0004DH (KUPIC)、0004EH (ADIC)、0004FH (SSUIC\_0/IICIC\_0)、00050H (TRFIC)、00051H (U0TIC\_0)、00052H (U0RIC\_0)、00053H (U0TIC\_1)、00054H (U0RIC\_1)、00055H (INT2IC)、00056H (TRJIC\_0)、00058H (TRB2IC\_0)、00059H (INT1IC)、0005AH (INT3IC)、0005DH (INT0IC)、0005EH (U2BCNIC)、0006BH (TRGIC)、0006CH (CANRXIC\_0)、0006DH (CANTXIC\_0)、0006EH (CANERIC\_0)、00072H (VCMP1IC)、00073H (VCMP2IC)、00079H (SSUIC\_1/IICIC\_1)、0007FH (TRCIC\_1)

ビット	b7	b6	b5	b4	b3	b2	b1	b0
シンボル	—	—	—	—	IR	ILVL2	ILVL1	ILVL0
リセット後の値	0	0	0	0	0	0	0	0

ビット	シンボル	ビット名	機能	R/W
b0	ILVL0	割り込み優先レベル選択ビット	000B：レベル 0 (割り込み禁止) 001B～111B：レベル 1～レベル 7	R/W
b1	ILVL1			R/W
b2	ILVL2			R/W
b3	IR	割り込み要求ビット	0：割り込み要求なし 1：割り込み要求あり	R/W (注 1)
b4-b7	—	何も配置されていない。書く場合、0を書いてください。読んだ場合、その値は0。		—

注 1. IR ビットは 0 のみ書けます (1 を書かないでください)。ただし、ウェイトモード/ストップモード注意事項の対策として、割り込み制御レジスタへの書き込みを行う場合を除きます。この場合、MOV 命令を使用して IR ビットに 1 を書いてください。

3.4 ソフトウェア対策例（ウェイトモード）

以下に、ウェイトモード使用時のソフトウェア対策例を示します。

ウェイトモード復帰用割り込み：タイマ RB2 割り込み（割り込みレベル=1）、

CAN ウェイクアップ割り込み（割り込みレベル=6）

ウェイトモード時に動作を許可している周辺機能：INT1 割り込み（割り込みレベル=0）

・ソフトウェア対策例（ウェイトモード）

ウェイトモード移行処理	説明
BCLR 1, FMR0;	CPU 書き換えモード無効
BSET 0, PRCR;	CM3 レジスタへの書き込み許可
FCLR I;	割り込み禁止
BSET 0, CM3;	ウェイトモード (CM30=1)
NOP;	命令キュークリア (NOP 命令)
NOP;	命令キュークリア (NOP 命令)
NOP;	命令キュークリア (NOP 命令)
NOP;	命令キュークリア (NOP 命令)
BCLR 0, PRCR;	CM3 レジスタへの書き込み禁止
JSR CHECK_ICU;	判定関数
FSET I;	割り込み許可
NOP;	NOP 命令実行後、割り込み処理を実行します

判定関数	説明
CHECK_ICU:	
BTST 6, TRBIF_0;	TRBIF ビット判定
JNC CHK_ICU001;	TRBIF=0 なら分岐 (注意事項非該当)
BTST 3, TRB2IC_0;	TRB2IC_0 レジスタの IR ビット判定
JC CHK_ICU001;	IR=1 なら分岐 (注意事項非該当)
MOV.B #009H, TRB2IC_0;	IR ビットに“1”を書き込む (回避策)
CHK_ICU001:	
TST.B #080H, CANISR_0;	WKUP ビット判定
JEQ CHK_ICU002;	WKUP=0 なら分岐 (注意事項非該当)
BTST 3, CANERIC_0;	CANERIC_0 レジスタの IR ビット判定
JC CHK_ICU002;	IR=1 なら分岐 (注意事項非該当)
MOV.B #00EH, CANERIC_0;	IR ビットに“1”を書き込む (回避策)
CHK_ICU002:	
BTST 1, INT1S;	INT1S ビット判定
JNC CHK_ICU003;	INT1S=0 なら分岐 (注意事項非該当)
BTST 3, INT1IC;	INT1IC レジスタの IR ビット判定
JC CHK_ICU003;	IR=1 なら分岐 (注意事項非該当)
MOV.B #008H, INT1IC;	IR ビットに“1”を書き込む (回避策)
CHK_ICU003:	
RTS;	割り込み判定関数終了

3.5 ソフトウェア対策例（ストップモード）

以下に、ストップモード使用時のソフトウェア対策例を示します。

ストップモード復帰用割り込み：CAN ウェイクアップ割り込み（割り込みレベル=7）、  
INT0 割り込み（割り込みレベル=5）

・ソフトウェア対策例（ストップモード）

ストップモード移行処理	説明
BCLR 1, FMR0;	CPU 書き換えモード無効
BSET 0, PRCR;	CM1 レジスタへの書き込み許可
FCLR I;	割り込み禁止
BSET 0, CM1;	ストップモード (CM10=1)
JMP.B LABEL_001;	分岐命令 (命令キュークリア)
LABEL_001:	
NOP;	命令キュークリア (NOP 命令)
NOP;	命令キュークリア (NOP 命令)
NOP;	命令キュークリア (NOP 命令)
NOP;	命令キュークリア (NOP 命令)
BCLR 0, PRCR;	CM1 レジスタへの書き込み禁止
JSR CHECK_ICU;	判定関数
FSET I;	割り込み許可
NOP;	NOP 命令実行後、割り込み処理を実行します

判定関数	説明
CHECK_ICU:	
TST.B #080H, CANISR_0;	WKUP ビット判定
JEQ CHK_ICU001;	WKUP=0 なら分岐 (注意事項非該当)
BTST 3, CANERIC_0;	CANERIC_0 レジスタの IR ビット判定
JC CHK_ICU001;	IR=1 なら分岐 (注意事項非該当)
MOV.B #00FH, CANERIC_0;	IR ビットに“1”を書き込む (回避策)
CHK_ICU001:	
BTST 0, INTSTS;	INT0S ビット判定
JNC CHK_ICU002;	INT0S=0 なら分岐 (注意事項非該当)
BTST 3, INTOIC;	INT0IC レジスタの IR ビット判定
JC CHK_ICU002;	IR=1 なら分岐 (注意事項非該当)
MOV.B #00DH, INTOIC;	IR ビットに“1”を書き込む (回避策)
CHK_ICU002:	
RTS;	割り込み判定関数終了