

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

製品分類	MPU & MCU	発行番号	TN-RA*-A0136A/J	Rev.	第1版
題名	RA8T1 グループ、FSBL 実行時の表とレジスタの記載の修正		情報分類	技術情報	
適用製品	RA8T1 グループ	対象ロット等 すべて	関連資料	RA8T1 グループ ユーザーズマニュアル ハードウェア編 Rev1.20	

表とレジスタについて FSBL が実行された場合の記載について修正が入ります。

目次

1. 2.6 初期ベクタテーブルベースアドレス.....	2
2. 6.2.5 OFS1, OFS1_SEC : 非セキュアおよびセキュア用オプション機能選択レジスタ 1	2
3. 6.2.6 OFS1_SEL : セキュリティ属性用オプション機能選択レジスタ 1	3
4. 6.2.16 SAMR : 測定報告の開始アドレスレジスタ.....	3
5. 10.2.6 MSTPCRC : モジュールストップコントロールレジスタ C.....	4
6. 35.2.4 CRCDOR/CRCDOR_HA/CRCDOR_BY : CRC データ出力レジスタ	5
7. FSBL 実行時の設定について	6
8. FSBL 実行時の回避策について.....	6

1. 2.6 初期ベクタテーブルベースアドレス

[Page 88]

表 2.5 に修正が入ります。セキュアな初期ベクタテーブルベースアドレスは FSBL 実行有無にかかわらず 0x0200_0000 です。

Before correction

表 2.5 初期ベクタテーブルベースアドレス

動作モード	CPU INITSVTOR
シングルチップモード (FSBL を実行しない)	0x0200_0000
シングルチップモード (FSBL を実行する)	0x0700_0000

After correction

表 2.5 初期ベクタテーブルベースアドレス

動作モード	CPU INITSVTOR
シングルチップモード	0x0200_0000

2. 6.2.5 OFS1, OFS1_SEC：非セキュアおよびセキュア用オプション機能選択レジスタ 1

OFS1. HOCOEN のレジスタ機能説明について修正が入ります。

[Page 154]

修正前

Address: OFS1: 0x1300_A180 (非セキュア)
OFS1_SEC: 0x0300_A200 (セキュア)

ビット	シンボル	機能	R/W
8	HOCOEN	HOCO 発振有効 0: リセット後、HOCO 発振が有効 1: リセット後、HOCO 発振が無効	R

修正後

Address: OFS1: 0x1300_A180 (非セキュア)

ビット	シンボル	機能	R/W
8	HOCOEN	HOCO 発振有効 0: リセット後、HOCO 発振が有効 1: リセット後、HOCO 発振が無効 FSBL実行の場合は、OFS1.HOCOENの値を1にしてください。	R

Address: OFS1_SEC: 0x0300_A200 (セキュア)

ビット	シンボル	機能	R/W
8	HOCOEN	HOCO 発振有効 0: リセット後、HOCO 発振が有効 1: リセット後、HOCO 発振が無効	R

3. 6.2.6 OFS1_SEL：セキュリティ属性用オプション機能選択レジスタ 1

OFS1_SEL のレジスタ機能説明について修正が入ります。

[Page 155]

修正前

ビット	シンボル	機能	R/W
8	HOCOEN	HOCO 発振有効のセキュリティ属性 0: OFS1_SEC.HOCOEN を選択 1: OFS1.HOCOEN を選択	R
11:9	HOCOFRQ0[2:0]	HOCO 周波数設定 0 のセキュリティ属性 0 0 0: OFS1_SEC.HOCOFRQ0[2:0]を選択 1 1 1: OFS1.HOCOFRQ0[2:0]を選択 その他: 予約	R

修正後

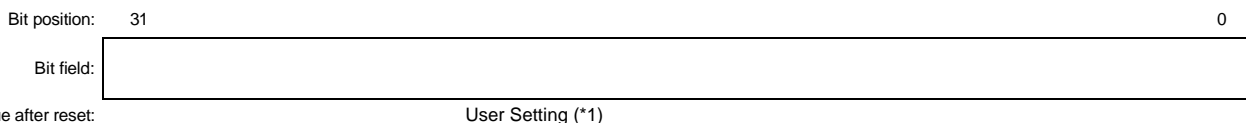
ビット	シンボル	機能	R/W
8	HOCOEN	HOCO 発振有効のセキュリティ属性 0: OFS1_SEC.HOCOEN を選択 1: OFS1.HOCOEN を選択 注) FSBL実行の場合、このビットの値にかかわらずOFS1.HOCOENが常に選択されます。	R
11:9	HOCOFRQ0[2:0]	HOCO 周波数設定 0 のセキュリティ属性 0 0 0: OFS1_SEC.HOCOFRQ0[2:0]を選択 1 1 1: OFS1.HOCOFRQ0[2:0]を選択 その他: 予約 注) FSBL実行の場合、これらのビットの値にかかわらずOFS1.HOCOFREQ[2:0]が常に選択されます。	R

4. 6.2.16 SAMR：測定報告の開始アドレスレジスタ

SAMR の設定値の説明に修正が入ります。このレジスタは FSBL 実行時にのみ使用されます。

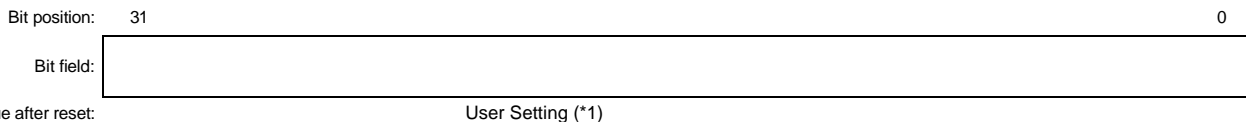
[Page 165]

修正前



注 1. ブランク品の値は、0xFFFFFFFF です。ユーザーがプログラムした値になります。

修正後



注 1. ブランク品の値は、0xFFFFFFFF です。ユーザーがプログラムした値になります。

SAMR は測定報告の開始アドレスを指定し、図 37.14 測定レポートの形式と場所 に示す SRAM 領域に値を格納します。SRAM0、SRAM1、スタンバイ SRAM のいずれかを指定してください。

SRAM0 領域を指定する場合は、SAMR には 0x22007780-0x22007BFF 以外のアドレスを指定してください。SRAM0 領域の測定報告を読み出すときは、SRAMCR0.ECCMOD[1:0]=b00 に設定して ECC 無効にしてください。

5. 10.2.6 MSTPCRC：モジュールストップコントロールレジスタ C

MSTPCRC の FSBL 実行時の初期値が修正されます。

[Page 280]

修正前

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:	MSTP C31	—	—	—	MSTP C27	MSTP C26	—	—	—	—	—	—	—	—	—	—
Value after reset:	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:	—	MSTP C14	MSTP C13	MSTP C12	MSTP C11	—	—	—	—	—	—	—	—	—	MSTP C1	MSTP C0
Value after reset:	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

ビット	シンボル	機能	R/W
7	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
8	—	読むと 1 が読めます。書く場合、1 としてください。	R/W
16	—	読むと 1 が読めます。書く場合、1 としてください。	R/W

修正後

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:	MSTP C31	—	—	—	MSTP C27	MSTP C26	—	—	—	—	—	—	—	—	—	MSTP C16
Value after reset:	1/0 ^(*)	1	1	1	1/0 ^(*)	1/0 ^(*)	1	1	1	1	1	1	1	1	1	1/0 ^(*)
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:	—	MSTP C14	MSTP C13	MSTP C12	MSTP C11	—	—	MSTP C8	MSTP C7	—	—	—	—	—	MSTP C1	MSTP C0
Value after reset:	1	1/0 ^(*)	1/0 ^(*)	1/0 ^(*)	1/0 ^(*)	1	1	1/0 ^(*)	1/0 ^(*)	1	1	1	1	1	1/0 ^(*)	1/0 ^(*)

注 *1): FSBL スキップの場合 初期値は 1 になります。FSBL 実行の場合初期値は 0 になります。

Bit	Symbol	Function	R/W
7	MSTPC7	対象モジュール：内部回路につき使用できません。初期値が1でない場合は、消費電流削減のためには1を設定してお使いください。 0: モジュールストップ状態の解除 1: モジュールストップ状態へ遷移	R/W
8	MSTPC8	対象モジュール：内部回路につき使用できません。初期値が1でない場合は、消費電流削減のためには1を設定してお使いください。 0: モジュールストップ状態の解除 1: モジュールストップ状態へ遷移	R/W
16	MSTPC16	対象モジュール：内部回路につき使用できません。初期値が1でない場合は、消費電流削減のためには1を設定してお使いください。 0: モジュールストップ状態の解除 1: モジュールストップ状態へ遷移	R/W

本修正に関するユーザーズマニュアル ハードウェア編の修正

CAC, CRC, SDHI/MMC1, SDHI/MMC0, DOC, ELC, CEU, CANFD1, CANFD0, RSIP-E51A の機能説明の各章の説明に、リセット後の初期状態はモジュール停止している旨の記載があります。各機能についてリセット後のモジュール状態は MSTPCRC の値により決まると修正されます。

6. 35.2.4 CRCDOR/CRCDOR_HA/CRCDOR_BY：CRC データ出力レジスタ

CRCDOR/CRCDOR_HA/CRCDOR_BY の FSBL 実行時の初期値と機能説明が修正されます。

[Page 1891]

修正前

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:																
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:																
Value after reset:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

ビット	シンボル	機能	R/W
31:0	n/a	CRC 出力データ CRCDOR レジスタは、CRC-32 または CRC-32C 用の 32 ビットの読み出し/書き込みレジスタです。 CRCDOR_HA (CRCDOR[31:16]) レジスタは、CRC-16 または CRC-CCITT 演算用の 16 ビットの読み出し/書き込みレジスタです。 CRCDOR_BY (CRCDOR[31:24]) レジスタは、CRC-8 演算用の 8 ビットの読み出し/書き込みレジスタです。初期値は 0x00000000 ですので、初期値以外を用いて演算する場合は、CRCDOR レジスタ、CRCDOR_HA レジスタ、または CRCDOR_BY レジスタを書き換えてください。 CRCDIR/CRCDIR_BY レジスタに書き込まれたデータに対して CRC 演算が実行され、結果が CRCDOR/CRCDOR_HA/CRCDOR_BY レジスタに格納されます。転送されたデータに続いてCRC コードを計算し、その結果が 0x00000000 であると、CRC エラーがないと判断できます。	R/W

修正後

Bit position:	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
Bit field:																
Value after reset:	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)
Bit position:	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Bit field:																
Value after reset:	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)	0/1(*)

注 1)FSBL 実行時は 1、FSBL スキップの場合は 0 になります。

ビット	シンボル	機能	R/W
31:0	n/a	CRC 出力データ CRCDOR レジスタは、CRC-32 または CRC-32C 用の 32 ビットの読み出し/書き込みレジスタです。 CRCDOR_HA (CRCDOR[31:16]) レジスタは、CRC-16 または CRC-CCITT 演算用の 16 ビットの読み出し/書き込みレジスタです。 CRCDOR_BY (CRCDOR[31:24]) レジスタは、CRC-8 演算用の 8 ビットの読み出し/書き込みレジスタです。初期値以外を用いて演算する場合は、CRCDOR レジスタ、CRCDOR_HA レジスタ、または CRCDOR_BY レジスタを書き換えてください。 CRCDIR/CRCDIR_BY レジスタに書き込まれたデータに対して CRC 演算が実行され、結果が CRCDOR/CRCDOR_HA/CRCDOR_BY レジスタに格納されます。転送されたデータに続いてCRC コードを計算し、その結果が 0x00000000 であると、CRC エラーがないと判断できます。	R/W

7. FSBL 実行時の設定について

FSBL 実行時は以下の設定をしてください。

1. リセット時には OFS1.HOCOEN を発振無効にする必要があります。そのため、OFS1.HOCOEN を 1 に設定してください。

8. FSBL 実行時の回避策について

FSBL 実行時は以下の回避策を実行してください。 FSBL スキップの場合は特別な回避策は不要です。

1. セキュアな初期ベクタテーブルベースアドレスは FSBL 実行有無にかかわらず 0x0200_0000 です。
2. OFS1_SEL.HOCOEN と OFS1_SEL.HOCOFREQ0 は常に OFS1.HOCOEN と OFS1.HOCOFREQ0 を選択します。したがって、HOCO の開始、停止、周波数設定には HOCOCR レジスタ、HOCOCR2 レジスタ または OFS1.HOCOFREQ0 を使用してください。
3. SAMR に SRAM0 領域を指定する場合は、SAMR には 0x22007780-0x22007BFF 以外のアドレスを指定してください。SRAM0 領域の測定報告を読み出すときは、SRAMCR0.ECCMOD[1:0]=b00 に設定して ECC 無効にしてください。
4. MSTPC0, MSTPC1, MSTPC7, MSTPC8, MSTPC11, MSTPC12, MSTPC13, MSTPC14, MSTPC16, MSTPC26, MSTPC27, MSTPC31 の初期値は 0 になります。該当する機能はリセット後の初期状態はモジュールストップモードではありません。該当する機能を使用しない場合、低消費電力実現のためには MSTPC レジスタの該当するビットの値を 1 に設定してご使用ください。MSTPC7, MSTPC8, MSTPC16 については低消費電力実現のためには 1 を設定してご使用ください。
5. CRCDOR レジスタの値は 0x00000000 ではありません。初期値以外を用いて演算する場合は、CRCDOR レジスタまたは CRCDOR_HA レジスタまたは CRCDOR_BY レジスタの値を書き換えてください。