

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RL*-A0136A/J	Rev.	第1版
題名	誤記訂正通知 静電容量センサユニットに関する記載変更および制限事項		情報分類	技術情報	
適用製品	RL78/G22 グループ、RL78/G23 グループ	対象ロット等 全ロット	関連資料	RL78/G22 ユーザーズマニュアル ハードウェア編 Rev.1.00 R01UH0978JJ0100 (Dec.2022) RL78/G23 ユーザーズマニュアル ハードウェア編 Rev.1.30 R01UH0896JJ0130 (Jan.2024)	

## 1. 誤記訂正について

RL78/G22 ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0978JJ0100) および RL78/G23 ユーザーズマニュアル ハードウェア編 Rev.1.30 (R01UH0896JJ0130) において、下記訂正がございます。

### 今回通知する訂正内容

訂正箇所	該当ページ		内容
	R01UH0978 JJ0100 (RL78/G22)	R01UH0896 JJ0130 (RL78/G23)	
センサドライブパルス出力のクロック構成	p.1056	p.1275	誤記訂正
CTSU 制御レジスタ AL, AH (CTSUCRAL, CTSUCRAH)	p.1060, p.1062, p.1063	p.1279, p.1281	誤記訂正
CTSU ステータスレジスタ L (CTSUSRL)	p.1079	p.1296	誤記訂正
CTSU センサオフセットレジスタ 0, 1 (CTSUSO0, CTSUSO1)	p.1080	p.1297	誤記訂正
CTSU センサユニットクロック制御レジスタ AL, AH, BL, BH (CTSUSUCLK0, CTSUSUCLK1, CTSUSUCLK2, CTSUSUCLK3)	p.1087	p.1304	誤記訂正
CTSU トリミングレジスタ AL, AH (CTSUTRIM0, CTSUTRIM1)	p.1088	p.1305	誤記訂正

### ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

## 2. 誤記による適用製品への影響について

上記適用製品の静電容量センサユニットにおいて、SUCLKに動作可能周波数の範囲外となる周波数が記載されていました。この誤記により、SUCLKを動作可能周波数の範囲外の周波数に設定していた場合は、タッチの測定結果が異常となる可能性があります。

ただし、静電容量式タッチセンサ対応開発支援ツール QE for Capacitive Touch V3.3.0 以前を使用し、デフォルト設定でマルチ周波数計測を実施されている場合は、多数決判定を行っているため、最終的なタッチの測定結果が異常になる可能性は低いと考えられます。詳細は、「2.1 タッチ検出への影響」を参照してください。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所				本通知での 該当ページ
	ドキュメント No.	和文	R01UH0978 JJ0100 (RL78/G22)	R01UH0896 JJ0130 (RL78/G23)	
1.1		センサドライブパルス出力のクロック構成	p.1056	p.1275	p.3
1.2		CTSU制御レジスタAL, AH (CTSUCRAL, CTSUCRAH)	p.1060, p.1062, p.1063	p.1279, p.1281	p.4 ~ p.6
1.3		CTSUステータスレジスタL (CTSUSRL)	p.1079	p.1296	p.7
1.4		CTSUセンサオフセットレジスタ0, 1 (CTSUSO0, CTSUSO1)	p.1080	p.1297	p.8
1.5		CTSUセンサユニットクロック制御レジスタAL, AH, BL, BH (CTSUSUCLK0, CTSUSUCLK1, CTSUSUCLK2, CTSUSUCLK3)	p.1087	p.1304	p.9
1.6		CTSUトリミングレジスタAL, AH (CTSUTRIM0, CTSUTRIM1)	p.1088	p.1305	p.10

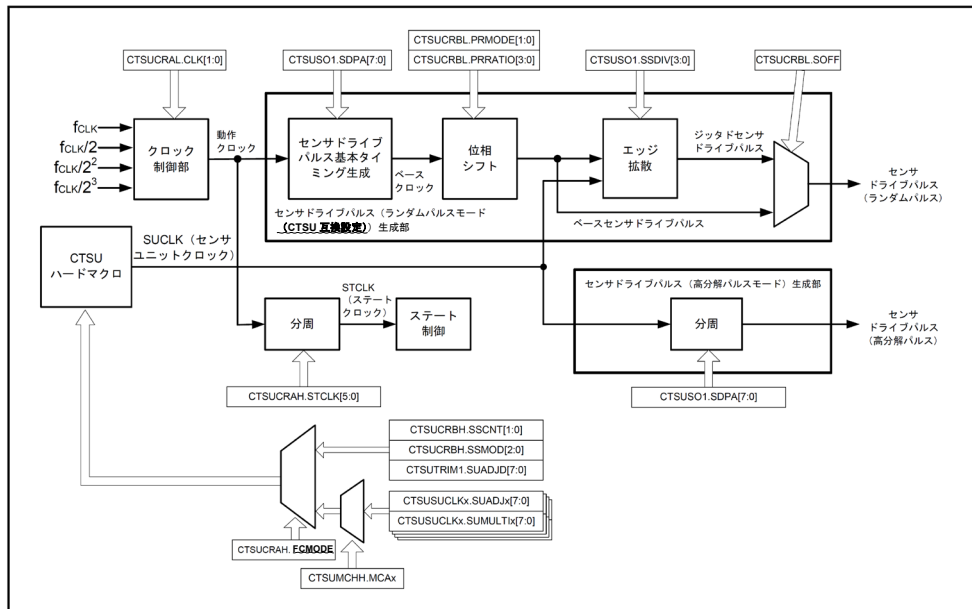
誤記訂正の該当箇所は、誤 太字下線、正 グレー・ハッチングで記載します

1.1 センサドライブパルス出力のクロック構成

誤)

p.1056 (RL78/G22) 、 p.1275 (RL78/G23)

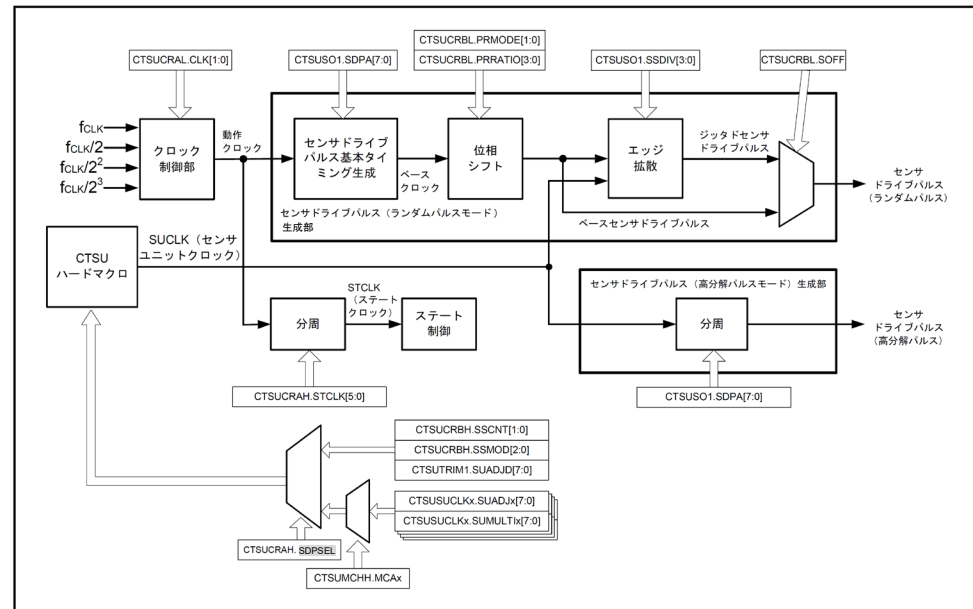
(略)



(略)

正)

(略)



(略)

1.2 CTSU 制御レジスタ AL, AH (CTSUCRAL, CTSUCRAH)

誤)

p.1060 (RL78/G22) 、 p.1279 (RL78/G23)

(略)

アドレス : F0500H, F0501H (CTSUCRAL), F0502H, F0503H (CTSUCRAH)

リセット時: 0000H

R/W属性 : R/W

略号	15	14	13	12	11	10	9	8
CTSUCRAH	DCBACK	DCMODE	STCLK[5:0]					
	7	6	5	4	3	2	1	0
	FCMODE	SDPSEL	POSEL[1:0]	LOAD1	LOAD0	ATUNE2	0	

正)

(略)

アドレス : F0500H, F0501H (CTSUCRAL), F0502H, F0503H (CTSUCRAH)

リセット時: 0000H

R/W属性 : R/W

略号	15	14	13	12	11	10	9	8
CTSUCRAH	DCBACK	DCMODE	STCLK[5:0]					
	7	6	5	4	3	2	1	0
	PCSEL	SDPSEL	POSEL[1:0]	LOAD1	LOAD0	ATUNE2	0	

p.1062 (RL78/G22) 、 p.1281 (RL78/G23)

(略)

FCMODE	センサユニットクロック (SUCLK) 選択												
0	周波数拡散クロックとして使用												
1	マルチクロック計測用リカバリクロックとして使用 リカバリクロックとして使用する場合は、 <u>CTSUDBGR1.CCOCLK = 1</u> を設定してください。												
<p>• FCMODE = 0 のとき (SUCLK を周波数拡散クロックとして使用)  <u>CTSUTRIM1.SUADJDI[7:0]、CTSUCRBH.SSCNTI[1:0]、CTSUCRBH.SSMOD[2:0]</u> 設定で、デジタル発振器を発振させ、周波数をスペクトラム拡散させた、SUCLK を生成します。</p> <p>• FCMODE = 1 のとき (SUCLK をマルチクロック計測時のリカバリクロックとして使用)  <u>CTSUSUCLK0 レジスタ</u>にFCMODE = 1を設定する前に、<u>CTSUSUCLK0 レジスタ、CTSUSUCLK1 レジスタ、CTSUSUCLK2 レジスタ</u>または<u>CTSUSUCLK3 レジスタ</u>の設定を実施してください。                      計測中は全選択クロックに対し、非計測期間中 (status0) にリカバリを実施します。リカバリによって <u>CTSUSUCLK0 レジスタ、CTSUSUCLK1 レジスタ、CTSUSUCLK2 レジスタ</u>または<u>CTSUSUCLK3 レジスタ</u>の <u>SUADJx</u> ビットは更新されます。(x = 0 ~ 3)                      FCMODE = 1 のとき、<u>CTSUSUCLK0 レジスタ、CTSUSUCLK1 レジスタ、CTSUSUCLK2 レジスタ</u>または <u>CTSUSUCLK3 レジスタ</u>を変更しないでください。</p> <p>&lt;SDPSEL、FCMODE の関係&gt;</p> <table border="1"> <thead> <tr> <th>SDPSEL</th> <th>FCMODE</th> <th>動作</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>ランダムパルスモード (CTSUSU 互換設定)</td> </tr> <tr> <td>1</td> <td>1</td> <td>センサユニットクロック (SUCLK) モードマルチクロック計測時使用</td> </tr> <tr> <td colspan="2">上記以外</td> <td>設定禁止</td> </tr> </tbody> </table>		SDPSEL	FCMODE	動作	0	0	ランダムパルスモード (CTSUSU 互換設定)	1	1	センサユニットクロック (SUCLK) モードマルチクロック計測時使用	上記以外		設定禁止
SDPSEL	FCMODE	動作											
0	0	ランダムパルスモード (CTSUSU 互換設定)											
1	1	センサユニットクロック (SUCLK) モードマルチクロック計測時使用											
上記以外		設定禁止											

(略)

PCSEL	昇圧クロック選択
0	センサドライブパルス
1	STCLK
このビットは昇圧回路のクロックを選択します。	

p.1063 (RL78/G22) 、 p.1281 (RL78/G23)

SDPSEL	センサドライブパルス選択
0	<p>ランダムパルスモード (CTSU 互換設定)</p> <p>動作クロックをCTSUSO1.SDPA[7:0]ビットの設定によって分周したベースクロックに、CTSUCRBL.PRMODE[1:0] およびCTSUCRBL.PRRATIO[3:0] ビットの設定によって生成される乱数で位相シフトを行ったセンサドライブパルスを選択します。また、周波数拡散クロックによるジッタリング印加が可能です。</p>
1	<p>センサユニットクロック (SUCLK) モード</p> <p>fCLK を基準に周波数リカバリを行ったSUCLKに、CTSUSO1.SDPA[7:0]ビットの設定によって分周を行ったセンサドライブパルスを選択します。</p>
センサドライブパルスを選択します。	

(略)

SDPSEL	センサドライブパルスおよびSUCLK 選択
0	<p>ランダムパルスモード</p> <ul style="list-style-type: none"> <li>センサドライブパルス fCLK を CTSUCRAL.CLK[1:0]ビットおよび CTSUSO1.SDPA[7:0] ビット設定によって分周したベースクロックに、CTSUCRBL.PRMODE[1:0] および CTSUCRBL.PRRATIO[3:0] ビット設定によって生成される乱数で位相シフトを行ったセンサドライブパルスを選択します。また、周波数拡散クロックによるジッタリング印加が可能です。</li> <li>SUCLK CTSUCRBH.SSCNT[1:0], CTSUCRBH.SSMOD[2:0], CTSUTRIM1.SUADJD[7:0]の設定で内蔵発振器を動作させ、周波数拡散したSUCLKを生成します。</li> </ul>
1	<p>高分解能パルスモード</p> <ul style="list-style-type: none"> <li>センサドライブパルス センサドライブパルスとしてSUCLK を CTSUSO1.SDPA[7:0] ビットで分周したクロック (ベース・クロック) を使用します。</li> <li>SUCLK CTSUSUCLKx レジスタ (x=0-3) を設定することで、クロックリカバリ制御が行われ、SUCLKが生成されます。 リカバリにより、CTSUSUCLKx.SUADJx[7:0] ビットが更新されます。 このビットを 1 に設定する前に、CTSUSUCLKxレジスタを設定してください。 このビットが 1 の間は、CTSUSUCLKxレジスタを変更しないでください。</li> </ul>
SDPSELビットは、ランダムパルスモードと高分解能パルスモードを切り替えます。この選択により、センサドライブパルスとSUCLKの生成方法が変わります。	

(略)

1.3 CTSUSRL ステータスレジスタ L (CTSUSRL)

誤)

p.1079 (RL78/G22) 、 p.1296 (RL78/G23)

(略)

MFC[1:0]		マルチクロックカウンタ
0	0	マルチクロック0
0	1	マルチクロック1
1	0	マルチクロック2
1	1	マルチクロック3
マルチクロック計測 (CTSUCRAH.FCMODE = 1) での計測中クロックを示します。		

正)

(略)

MFC[1:0]		マルチクロックカウンタ
0	0	マルチクロック0
0	1	マルチクロック1
1	0	マルチクロック2
1	1	マルチクロック3
マルチクロック計測 (CTSUCRAH.SDPSEL = 1) での計測中クロックを示します。		

1.4 CTSU センサオフセットレジスタ 0, 1 (CTSUSO0, CTSUSO1)

誤)

p.1080 (RL78/G22) 、 p.1297 (RL78/G23)

(略)

SDPA[7:0]								センサドライブパルス分周設定																																																															
<p>• <b>CTSUCRAH.SDPSEL = 0の場合</b></p> <p>動作クロックを分周して、センサドライブパルスの元となるベースクロックを生成します。また本ビットは、CTSUSO0 ハードマクロの電圧安定時間の設定としても使用します。</p> <table border="1"> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>動作クロックの2分周<sup>注</sup></td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>動作クロックの4分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>動作クロックの6分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>動作クロックの8分周</td></tr> <tr><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>動作クロックの510分周</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>動作クロックの512分周</td></tr> </table> <p><b>注</b> 相互容量方式のジッタ印加 OFF 状態 (CTSUCRBL.SOFF = 1) では、SDPA[7:0] = 00000000Bは設定禁止です。</p>									0	0	0	0	0	0	0	0	動作クロックの2分周 <sup>注</sup>	0	0	0	0	0	0	0	1	動作クロックの4分周	0	0	0	0	0	0	1	0	動作クロックの6分周	0	0	0	0	0	0	1	1	動作クロックの8分周	:	:	:	:	:	:	:	:	:	1	1	1	1	1	1	1	0	動作クロックの510分周	1	1	1	1	1	1	1	1	動作クロックの512分周
0	0	0	0	0	0	0	0	動作クロックの2分周 <sup>注</sup>																																																															
0	0	0	0	0	0	0	1	動作クロックの4分周																																																															
0	0	0	0	0	0	1	0	動作クロックの6分周																																																															
0	0	0	0	0	0	1	1	動作クロックの8分周																																																															
:	:	:	:	:	:	:	:	:																																																															
1	1	1	1	1	1	1	0	動作クロックの510分周																																																															
1	1	1	1	1	1	1	1	動作クロックの512分周																																																															
<p>• <b>CTSUCRAH.SDPSEL = 1の場合</b></p> <p>SUCLKを分周して、センサドライブパルスを生成します。</p> <table border="1"> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>SUCLKの1分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>SUCLKの2分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>SUCLKの3分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>SUCLKの4分周</td></tr> <tr><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>SUCLKクロックの255分周</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>SUCLKクロックの256分周</td></tr> </table>									0	0	0	0	0	0	0	0	SUCLKの1分周	0	0	0	0	0	0	0	1	SUCLKの2分周	0	0	0	0	0	0	1	0	SUCLKの3分周	0	0	0	0	0	0	1	1	SUCLKの4分周	:	:	:	:	:	:	:	:	:	1	1	1	1	1	1	1	0	SUCLKクロックの255分周	1	1	1	1	1	1	1	1	SUCLKクロックの256分周
0	0	0	0	0	0	0	0	SUCLKの1分周																																																															
0	0	0	0	0	0	0	1	SUCLKの2分周																																																															
0	0	0	0	0	0	1	0	SUCLKの3分周																																																															
0	0	0	0	0	0	1	1	SUCLKの4分周																																																															
:	:	:	:	:	:	:	:	:																																																															
1	1	1	1	1	1	1	0	SUCLKクロックの255分周																																																															
1	1	1	1	1	1	1	1	SUCLKクロックの256分周																																																															

正)

(略)

SDPA[7:0]								ベースクロック (センサドライブパルス分周) 設定																																																															
<p>• <b>ランダムパルスモード: CTSUCRAH.SDPSEL = 0 の場合</b></p> <p>動作クロックを分周して、センサドライブパルスの元となるベースクロックを生成します。また本ビットは、CTSUSO1 ハードマクロの電圧安定時間の設定としても使用します。</p> <p>CTSUSO1.SDPA[7:0]ビットの設定値をnとすると、ベースクロックは動作クロックの2(n+1)分周になります。</p> <table border="1"> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>動作クロックの2分周<sup>注</sup></td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>動作クロックの4分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>動作クロックの6分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>動作クロックの8分周</td></tr> <tr><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>動作クロックの510分周</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>動作クロックの512分周</td></tr> </table> <p><b>注</b> 相互容量方式のジッタ印加 OFF 状態 (CTSUCRBL.SOFF = 1) では、SDPA[7:0] = 00000000Bは設定禁止です。</p>									0	0	0	0	0	0	0	0	動作クロックの2分周 <sup>注</sup>	0	0	0	0	0	0	0	1	動作クロックの4分周	0	0	0	0	0	0	1	0	動作クロックの6分周	0	0	0	0	0	0	1	1	動作クロックの8分周	:	:	:	:	:	:	:	:	:	1	1	1	1	1	1	1	0	動作クロックの510分周	1	1	1	1	1	1	1	1	動作クロックの512分周
0	0	0	0	0	0	0	0	動作クロックの2分周 <sup>注</sup>																																																															
0	0	0	0	0	0	0	1	動作クロックの4分周																																																															
0	0	0	0	0	0	1	0	動作クロックの6分周																																																															
0	0	0	0	0	0	1	1	動作クロックの8分周																																																															
:	:	:	:	:	:	:	:	:																																																															
1	1	1	1	1	1	1	0	動作クロックの510分周																																																															
1	1	1	1	1	1	1	1	動作クロックの512分周																																																															
<p>• <b>高分解パルスモード: CTSUCRAH.SDPSEL = 1 の場合</b></p> <p>SUCLKを分周して、センサドライブパルスを生成します。</p> <p>SUCLKの周波数は、下記の式にて算出できます。</p> <p><math>SUCLK = STCLK \times CTSUSUCLKx.SUMMULTIx[7:0]</math>ビットでのSUCLK通倍率設定</p> <p>CTSUSO1.SDPA[7:0]ビットの設定値をnとすると、センサドライブパルスはSUCLKの2(n+1)分周になります。</p> <table border="1"> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>SUCLKの2分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>SUCLKの4分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>SUCLKの6分周</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>SUCLKの8分周</td></tr> <tr><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td><td>:</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>SUCLKクロックの510分周</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>SUCLKクロックの512分周</td></tr> </table>									0	0	0	0	0	0	0	0	SUCLKの2分周	0	0	0	0	0	0	0	1	SUCLKの4分周	0	0	0	0	0	0	1	0	SUCLKの6分周	0	0	0	0	0	0	1	1	SUCLKの8分周	:	:	:	:	:	:	:	:	:	1	1	1	1	1	1	1	0	SUCLKクロックの510分周	1	1	1	1	1	1	1	1	SUCLKクロックの512分周
0	0	0	0	0	0	0	0	SUCLKの2分周																																																															
0	0	0	0	0	0	0	1	SUCLKの4分周																																																															
0	0	0	0	0	0	1	0	SUCLKの6分周																																																															
0	0	0	0	0	0	1	1	SUCLKの8分周																																																															
:	:	:	:	:	:	:	:	:																																																															
1	1	1	1	1	1	1	0	SUCLKクロックの510分周																																																															
1	1	1	1	1	1	1	1	SUCLKクロックの512分周																																																															



1.5 CTSU センサユニットクロック制御レジスタ AL, AH, BL, BH

(CTSUSUCLK0,CTSUSUCLK1, CTSUSUCLK2, CTSUSUCLK3)

誤)

p.1087 (RL78/G22) 、 p.1304 (RL78/G23)

(略)

SUMMULTIx[7:0]	SUCLK 通倍率設定							
SUCLKのSTCLK (fclkの分周0.5 MHzを想定) に対する通倍率を設定します。								
この設定で分周されたSUCLKと比較し、比較結果によって、SUADJx[7:0] ビットが更新されます。								
クロックのターゲットは32 ~80 MHzです。								
0	0	0	0	0	0	0	0	1通倍
:	:	:	:	:	:	:	:	:
0	0	1	1	1	1	1	1	64通倍
:	:	:	:	:	:	:	:	:
0	1	1	1	1	1	1	1	128通倍
:	:	:	:	:	:	:	:	:
1	1	1	1	1	1	1	1	256通倍

SUADJx[7:0]	SUCLK 周波数調整							
SUCLK 周波数の初期値を設定します。								
クロックリカバリ機能により、ドリフト調整され、更新されます。								
設定値に対して出力周波数はMCU ごとにバラツキがあります。レジスタ設定値を初期値として、クロックリカバリ制御によって調整され、レジスタ値は更新されます。								

正)

(略)

SUMMULTIx[7:0]	STCLK 通倍率設定							
SUCLKを生成するために、STCLK (fclkから分周した0.5 MHzを想定) に対する通倍率を設定します。								
SUCLKクロックの動作可能周波数は、16MHz~ 32 MHzです。								
SUCLKクロックが動作可能周波数(16 MHz~32 MHz)の範囲内となる設定でご使用ください。								
また、本設定で生成されるSUCLKに応じてSUADJx[7:0]ビットが更新されます。								
SUCLKの周波数は、下記の式にて算出できます。								
SUCLK = STCLK × CTSUSUCLKx.SUMMULTIx[7:0]ビットでのSUCLK通倍率設定								
0	0	0	0	0	0	0	0	1通倍
:	:	:	:	:	:	:	:	:
0	0	1	1	1	1	1	1	64通倍
:	:	:	:	:	:	:	:	:
0	1	1	1	1	1	1	1	128通倍
:	:	:	:	:	:	:	:	:
1	1	1	1	1	1	1	1	256通倍

SUADJx[7:0]	SUCLK 周波数調整							
SUCLK周波数の初期値が設定されます。								
SUCLKはクロックリカバリ機能によりドリフト調整され、本レジスタ値は更新されます。								
値を書き換えしないでください。								

1.6 CTSU トリミングレジスタ AL, AH (CTSUTRIM0, CTSUTRIM1)

誤)

p.1088 (RL78/G22) 、 p.1305 (RL78/G23)

(略)

SUADJD[7:0]	SUCLK の周波数調整
出荷時に設定された、約64 MHzとなる初期値が書かれています。	
FCMODE = 0 のとき、この設定がデジタル発振器に入力されます。	
出荷時に設定された、初期値が書かれています。書き換えないでください。	

(略)

正)

(略)

SUADJD[7:0]	SUCLK の周波数調整
ランダムパルスモード (CTSUCRAH.SDPSEL = 0) のときSUCLK周波数を調整するために使用されます。	
出荷時に設定された初期値が書かれています。値を書き換えないでください。	

(略)

## 2.1 タッチ検出への影響

### 2.1.1 現象

SUCLK の周波数は 32MHz ~ 80MHz と記載されていますが、動作可能周波数は 16MHz ~ 32MHz になります。SUCLK の周波数が 16MHz ~ 32MHz の範囲外となった状態でタッチの計測を実施すると、SUCLK の 1 クロック目のタッチ検出が不定となり、タッチ計測結果のカウント値に±1 の誤差が発生する可能性があります。タッチ計測結果に対する影響は微小と考えられます。

### 2.1.2 回避方法

SUCLK の周波数は、下記の式によって決まります。SUCLK の周波数が 16MHz ~ 32MHz となるように、CTSUCRAL.CLK[1:0]ビット、CTSUCRAH.STCLK[5:0]ビット、CTSUSUCLK0-1.SUMMULTIx[7:0]ビットを設定してください。

$$\text{SUCLK} = (f_{\text{CLK}} \text{ 周波数} / \text{CLK} / \text{STCLK}) \times \text{SUMMULTIx}$$

CLK : CTSUCRAL.CLK[1:0]ビット。f<sub>CLK</sub>周波数を分周した動作クロックを設定

STCLK : CTSUCRAH.STCLK[5:0]ビット。動作クロックを分周した STCLK (ステートクロック) を設定

SUMMULTIx : CTSUSUCLK0-1.SUMMULTIx[7:0]ビット。STCLK を逡倍した SUCLK を設定

2.1.3 静電容量式タッチセンサ対応開発支援ツール QE for Capacitive Touch V3.3.0 以前を使用している場合の影響

静電容量式タッチセンサ対応開発支援ツール QE for Capacitive Touch では、SUCLK に動作可能周波数の範囲外の周波数も設定可能になっています。

図 2-1 に QE V3.3.0 以前の 3 周波計測設定(デフォルト設定)を示します。  
 SIS driver (RL78 タッチドライバ)の CTSU モジュールはマルチ周波数計測が可能であり、デフォルト設定で 3 周波計測を実施しています(3 種類の周波数[nMHz, (n-x)MHz, (n+x)MHz]で計測して多数決判定を行っています)。  
 QE V3.3.0 以前では図 2-1 の赤文字部分に示すように、デフォルト設定で計測 3 の SUCLK 周波数が動作可能周波数の範囲外となる 36.5MHz になっています。

36.5MHz に設定されている場合、タッチ計測結果のカウント値に±1 の誤差が発生する可能性があります。しかし、マルチ周波数計測で多数決判定を行っているため、最終的なタッチの測定結果が異常になる可能性は低いと考えられます。この問題に関しては、次回の QE 改版時に修正を行います。  
 また、32MHz より大きい周波数に設定されていてもマイコンが破壊に至る恐れはございません。

図2-1 QE V3.3.0以前の3周波計測設定(デフォルト設定)

自動調整処理中

各メソッドおよびタッチインタフェースの設定値を選択してください。

⚠ これらの値を誤って設定したり、明確な理解なしに設定したりすると、調整結果が悪くなる可能性があります。

メソッド	静電容量方式	シールド端子	オフセットチューニング目標値	計測電流レンジ	非計測チャンネル出力選択	送信端子電源
config01	自己容量	なし	自動	自動	自動	自動

	マルチクロック計測	通信比 1	通信比 2	通信比 3	タッチ判定方法
システム	3周波数	64	55	73	デフォルト

$SUCLK = STCLK \times \text{通信比設定}$   
 デフォルト設定では、STCLK は 0.5MHz

デフォルト設定例：

SUCLK周波数が32MHzの場合

	計測1	計測2	計測3
通信比	64	55	73
SUCLK周波数[MHz]	32.0	27.5	36.5
CTSUSO1.SDPA[7:0]ビットの設定値	3	3	3
ドライブパルス分周比	8	8	8
ドライブパルス周波数[MHz]	4.000	3.438	4.563