

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社

問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RA*-A0147A/J	Rev.	第1版
題名	周辺クロックの分周比を1以外から切替える際の注意点		情報分類	技術情報	
適用製品	RA6M4, RA6M5, RA4M2, RA4M3, RA6E1, RA4E1, RA6T2, RA6T3, RA6E2, RA4E2, RA8M1, RA8D1, RA8E1, RA8T1, RA8E2 Group	対象ロット等	関連資料	末尾の表を参照	
		全てのロット			

以下のユーザーズマニュアル ハードウェアに修正が入ります。

- 1) RA6M4
- 2) RA6M5
- 3) RA4M2, RA4M3, RA6E1, RA4E1
- 4) RA6T2
- 5) RA6T3
- 6) RA6E2, RA4E2
- 7) RA8M1
- 8) RA8D1
- 9) RA8E1
- 10) RA8T1
- 11) RA8E2

8. Clock Generation Circuit

- 1) RA6M4
- 2) RA6M5
- 3) RA4M2, RA4M3, RA6E1, RA4E1
- 5) RA6T3
- 6) RA6E2, RA4E2
- 7) RA8M1
- 8) RA8D1
- 9) RA8E1
- 10) RA8T1
- 11) RA8E2

8.2.28 USBCKDIVCR：USB クロック分周コントロールレジスタ (RA6M4, RA6M5 向け)

8.2.26 USBCKDIVCR：USB クロック分周コントロールレジスタ (RA4M2, RA4M3, RA6E1, RA4E1 向け)

8.2.24 USBCKDIVCR：USB クロック分周コントロールレジスタ (RA6T3, RA6E2, RA4E2 向け)

8.2.36 USBCKDIVCR：USB クロック分周コントロールレジスタ (RA8M1, RA8D1, RA8T1, RA8E2 向け)

8.2.33 USBCKDIVCR：USB クロック分周コントロールレジスタ (RA8E1 向け)

修正前

USBCKDIV[2:0] ビット (USB クロック (USBCLK)分周比選択)

本ビットは、USB クロック (USBCLK) の周波数を選択します。書き換えは、USBCKCR.USBCKSRDY が 1 の時に行ってください。

修正後

USBCKDIV[2:0] ビット (USB クロック(USBCLK)分周比選択)

本ビットは、USB クロック (USBCLK) の周波数を選択します。書き換えは、USBCKCR.USBCKSRDY が 1 の時に行ってください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、USBCKCR.USBCKSREQ に 1 を設定する前に、MSTPCRB.MSTPBi ($i=11,12$) の全てを 1 に設定してください。

8.2.30 USBCKCR：USB クロックコントロールレジスタ (RA6M4 向け)

8.2.33 USBCKCR：USB クロックコントロールレジスタ (RA6M5 向け)

8.2.27 USBCKCR：USB クロックコントロールレジスタ (RA4M2, RA4M3, RA6E1, RA4E1 向け)

8.2.27 USBCKCR：USB クロックコントロールレジスタ (RA6T3 向け)

8.2.28 USBCKCR：USB クロックコントロールレジスタ (RA6E2, RA4E2 向け)

8.2.41 USBCKCR：USB クロックコントロールレジスタ (RA8M1, RA8D1 向け)

8.2.36 USBCKCR：USB クロックコントロールレジスタ (RA8E1 向け)

8.2.39 USBCKCR：USB クロックコントロールレジスタ (RA8T1, RA8E2 向け)

修正前

USBCKCR レジスタは、USB クロックを制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

USBCKDIVCR.USBCKDIV[2:0]ビットと USBCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. USBCKSREQ に 1 を書き込み
2. USBCKSRDY フラグが 1 になるまでポーリングする USBCKSRDY が 1 である間、USBCLK にクロックが出力されない
3. USBCKDIVCR.USBCKDIV[2:0]ビットと USBCKSEL[2:0]ビットに書き込み
4. USBCKSREQ に 0 を書き込み
5. USBCKSRDY フラグが 0 になるまでポーリングする
6. USBCKSRDY フラグが 0 になると、USBCLK 出力を開始するクロック切り替えが完了する

修正後

USBCKCR レジスタは、USB クロックを制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

USBCKDIVCR.USBCKDIV[2:0]ビットと USBCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRB.MSTPBi (i=11,12)全ビットに 1 を書き込み (n (n≠1)分周から m (m≠1)分周に切り替えるときのみ)
2. USB クロック 2 サイクル経過するのを待つ (n (n≠1)分周から m (m≠1)分周に切り替えるときのみ)
3. USBCKSREQ に 1 を書き込み
4. USBCKSRDY フラグが 1 になるまでポーリングする USBCKSRDY が 1 である間、USBCLK にクロックが出力されない
5. USBCKDIVCR.USBCKDIV[2:0]ビットと USBCKSEL[2:0]ビットに書き込み
6. USBCKSREQ に 0 を書き込み
7. USBCKSRDY フラグが 0 になるまでポーリングする
8. USBCKSRDY フラグが 0 になると、USBCLK 出力を開始するクロック切り替えが完了する

1) RA6M4

2) RA6M5

8.2.29 OCTACKDIVCR : Octal-SPI クロック分周コントロールレジスタ (RA6M4, RA6M5 向け)

修正前

OCTACKDIV[2:0] ビット (Octal-SPI クロック(OCTACKL)分周選択)

本ビットは、Octal-SPI クロック (OCTACKL) の周波数を選択します。書き換えは、OCTACKCR.OCTACKSRDY が 1 の時に行ってください。

修正後

OCTACKDIV[2:0] ビット (Octal-SPI クロック(OCTACKL)分周選択)

本ビットは、Octal-SPI クロック (OCTACKL) の周波数を選択します。書き換えは、OCTACKCR.OCTACKSRDY が 1 の時に行ってください。

分周比を n (n≠1)分周から m (m≠1)分周に切り替える場合は、OCTACKCR.OCTACKSREQ に 1 を設定する前に、MSTPCRB.MSTPB16 を 1 に設定してください。

8.2.31 OCTACKCR : Octal-SPI クロックコントロールレジスタ (RA6M4 向け)

8.2.34 OCTACKCR : Octal-SPI クロックコントロールレジスタ (RA6M5 向け)

修正前

OCTACKCR レジスタは、Octal-SPI クロックを制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. OCTACKSREQ に 1 を書き込み
2. OCTACKSRDY フラグが 1 になるまでポーリングする OCTACKSRDY が 1 である間、OCTACK にはクロック が出力されない
3. OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットに書き込み
4. OCTACKSREQ に 0 を書き込み
5. OCTACKSRDY フラグが 0 になるまでポーリングする
6. OCTACKSRDY フラグが 0 になると、OCTACK 出力を開始するクロック切り替えが完了する

修正後

OCTACKCR レジスタは、Octal-SPI クロックを制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. Write 1 to MSTPCRB.MSTPB16 に 1 を書き込み (n (n≠1)分周から m (m≠1)分周に切り替えるときのみ)
2. OCTA クロック 2 サイクル経過を待つ (n (n≠1)分周から m (m≠1)分周に切り替えるときのみ)
3. OCTACKSREQ に 1 を書き込み
4. OCTACKSRDY フラグが 1 になるまでポーリングする OCTACKSRDY が 1 である間、OCTACK にはクロック が出力されない
5. OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットに書き込み
6. OCTACKSREQ に 0 を書き込み
7. OCTACKSRDY フラグが 0 になるまでポーリングする
8. OCTACKSRDY フラグが 0 になると、OCTACK 出力を開始するクロック切り替えが完了する

7) RA8M1

8) RA8D1

9) RA8E1

8.2.37 OCTACKDIVCR： Octal-SPI クロック分周選択レジスタ (RA8M1, RA8D1 向け)

8.2.34 OCTACKDIVCR： Octal-SPI クロック分周選択レジスタ (RA8E1 向け)

修正前

OCTACKDIV[2:0]ビット (Octal-SPI クロック(OCTACK)分周選択)

本ビットは、Octal-SPI クロック (OCTACK) の周波数を選択します。書き換えは、OCTACKCR.OCTACKSRDY が 1 の時に行ってください。

修正後

OCTACKDIV[2:0]ビット (Octal-SPI クロック(OCTACK)分周選択)

本ビットは、Octal-SPI クロック (OCTACK) の周波数を選択します。書き換えは、OCTACKCR.OCTACKSRDY が 1 の時に行ってください。

分周比を n (n≠1)分周から切り替える場合は、OCTACKCR.OCTACKSREQ に 1 を設定する前に、MSTPCRB.MSTPB16 を 1 に設定してください。

8.2.42 OCTACKCR : Octal-SPI クロックコントロールレジスタ (RA8M1, RA8D1 向け)

8.2.37 OCTACKCR : Octal-SPI クロックコントロールレジスタ (RA8E1 向け)

修正前

OCTACKCR レジスタは、Octal-SPI クロックを制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. OCTACKSREQ に 1 を書き込み
2. OCTACKSRDY フラグが 1 になるまでポーリングする OCTACKSRDY が 1 である間、OCTACK にはクロック が出力されない
3. OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットに書き込み
4. OCTACKSREQ に 0 を書き込み
5. OCTACKSRDY フラグが 0 になるまでポーリングする
6. OCTACKSRDY フラグが 0 になると、OCTACK 出力を開始するクロック切り替えが完了する

修正後

OCTACKCR レジスタは、Octal-SPI クロックを制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従 ってください。

1. Write 1 to MSTPCRB.MSTPB16 に 1 を書き込み (n (n≠1)分周から切り替えるときのみ)
2. OCTA クロック 2 サイクル経過を待つ (n (n≠1)分周から切り替えるときのみ)
3. OCTACKSREQ に 1 を書き込み
4. OCTACKSRDY フラグが 1 になるまでポーリングする OCTACKSRDY が 1 である間、OCTACK にはクロック が出力されない
5. OCTACKDIVCR.OCTACKDIV[2:0]ビットと OCTACKSEL[2:0]ビットに書き込み
6. OCTACKSREQ に 0 を書き込み
7. OCTACKSRDY フラグが 0 になるまでポーリングする
8. OCTACKSRDY フラグが 0 になると、OCTACK 出力を開始するクロック切り替えが完了する

2) RA6M5

4) RA6T2

5) RA6T3

6) RA6E2, RA4E2

8.2.30 CANFDCKDIVCR : CANFD クロック分周選択レジスタ (RA6M5 向け)

8.2.25 CANFDCKDIVCR : CANFD クロック分周選択レジスタ (RA6T3 向け)

8.2.23 CANFDCKDIVCR : CANFD クロック分周選択レジスタ (RA6T2 向け)

8.2.25 CANFDCKDIVCR : CANFD クロック分周選択レジスタ (RA6E2, RA4E2 向け)

修正前

CANFDCKDIV[2:0] ビット(CANFD クロック(CANFDCLK)分周選択)

本ビットは、CANFD クロック (CANFDCLK) の周波数を選択します。本ビットは、必ず CANFDCKCR.CANFDCKSRDY = 1 のときに書き換えてください。

修正後

CANFDCKDIV[2:0] bits (CANFD クロック(CANFDCLK)分周選択)

本ビットは、CANFD クロック (CANFDCLK) の周波数を選択します。本ビットは、必ず CANFDCKCR.CANFDCKSRDY = 1 のときに書き換えてください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、CANFDCKCR.CANFDCKSREQ に 1 を設定する前に、MSTPCRC.MSTPC27 を 1 に設定してください。

8.2.35 CANFDCKCR : CANFD クロックコントロールレジスタ (RA6M5 向け)

8.2.28 CANFDCKCR : CANFD クロックコントロールレジスタ (RA6T3 向け)

8.2.27 CANFDCKCR : CANFD クロックコントロールレジスタ (RA6T2 向け)

8.2.29 CANFDCKCR : CANFD クロックコントロールレジスタ (RA6E2,RA4E2 向け)

修正前

CANFDCKCR レジスタは、CANFD クロック (CANFDCLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. CANFDCKSREQ に 1 を書き込み
2. CANFDCKSRDY フラグが 1 になるまでポーリングする CANFDCKSRDY が 1 である間、CANFDCLK にクロックが出力されない
3. CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットに書き込み
4. CANFDCKSREQ に 0 を書き込み
5. CANFDCKSRDY フラグが 0 になるまでポーリングする
6. CANFDCKSRDY フラグが 0 になると、CANFDCLK 出力を開始するクロック切り替えが完了する

修正後

CANFDCKCR レジスタは、CANFD クロック (CANFDCLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRC.MSTPC27 に 1 を書き込み (n ($n \neq 1$) 分周から切り替えるときのみ)
2. CANFD クロック 2 サイクル経過を待つ (n ($n \neq 1$) 分周から切り替えるときのみ)
3. CANFDCKSREQ に 1 を書き込み
4. CANFDCKSRDY フラグが 1 になるまでポーリングする CANFDCKSRDY が 1 である間、CANFDCLK にクロックが出力されない
5. CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットに書き込み
6. CANFDCKSREQ に 0 を書き込み
7. CANFDCKSRDY フラグが 0 になるまでポーリングする
8. CANFDCKSRDY フラグが 0 になると、CANFDCLK 出力を開始するクロック切り替えが完了する

7) RA8M1

8) RA8D1

9) RA8E1

10) RA8T1

11) RA8E2

8.2.38 CANFDCKDIVCR：CANFD コアクロック分周選択レジスタ (RA8M1, RA8D1, RA8E2 向け)

8.2.35 CANFDCKDIVCR：CANFD コアクロック分周選択レジスタ (RA8E1 向け)

8.2.37 CANFDCKDIVCR：CANFD コアクロック分周選択レジスタ (RA8T1 向け)

修正前

CANFDCKDIV[2:0] ビット(CANFD コアクロック(CANFDCLK)分周選択)

本ビットは、CANFD コアクロック (CANFDCLK) の周波数を選択します。本ビットは、必ず CANFDCKCR.CANFDCKSRDY = 1 のときに書き換えてください。

修正後

CANFDCKDIV[2:0] bits (CANFD Clock (CANFDCLK) Division Select)

本ビットは、CANFD コアクロック (CANFDCLK) の周波数を選択します。本ビットは、必ず CANFDCKCR.CANFDCKSRDY = 1 のときに書き換えてください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、CANFDCKCR.CANFDCKSREQ に 1 を設定する前に、MSTPCRC.MSTPC27 を 1 に設定してください。

8.2.43 CANFDCKCR：CANFD コアクロックコントロールレジスタ (RA8M1, RA8D1 向け)

8.2.38 CANFDCKCR：CANFD コアクロックコントロールレジスタ (RA8E1 向け)

8.2.40 CANFDCKCR：CANFD コアクロックコントロールレジスタ (RA8T1 向け)

8.2.41 CANFDCKCR：CANFD コアクロックコントロールレジスタ (RA8E2 向け)

修正前

CANFDCKCR レジスタは、CANFD コアクロック (CANFDCLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. CANFDCKSREQ に 1 を書き込み
2. CANFDCKSRDY フラグが 1 になるまでポーリングする CANFDCKSRDY が 1 である間、CANFDCLK にクロックが出力されない
3. CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットに書き込み
4. CANFDCKSREQ に 0 を書き込み
5. CANFDCKSRDY フラグが 0 になるまでポーリングする
6. CANFDCKSRDY フラグが 0 になると、CANFDCLK 出力を開始するクロック切り替えが完了する

修正後

CANFDCKCR レジスタは、CANFD コアクロック (CANFDCLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRC.MSTPC27 に 1 を書き込み (n (n≠1)分周から切り替えるときのみ)
2. CANFD コアクロック 2 サイクル経過を待つ (n (n≠1)分周から切り替えるときのみ)
3. CANFDCKSREQ に 1 を書き込み
4. CANFDCKSRDY フラグが 1 になるまでポーリングする CANFDCKSRDY が 1 である間、CANFDCLK にクロックが出力されない
5. CANFDCKDIVCR.CANFDCKDIV[2:0]ビットと CANFDCKSEL[3:0]ビットに書き込み
6. CANFDCKSREQ に 0 を書き込み
7. CANFDCKSRDY フラグが 0 になるまでポーリングする
8. CANFDCKSRDY フラグが 0 になると、CANFDCLK 出力を開始するクロック切り替えが完了する

2) RA6M5

7) RA8M1

8) RA8D1

8.2.31 USB60CKDIVCR：USB60 クロック分周コントロールレジスタ (RA6M5 向け)

8.2.36 USB60CKDIVCR：USB60 クロック分周コントロールレジスタ (RA8M1, RA8D1 向け)

修正前

USB60CKDIV[2:0]ビット (USB60 クロック(USB60CLK)分周選択)

これらのビットは、USB クロック (USB60CKDIV) の周波数を選択します。書き換えは、USB60CKCR.USB60CKSRDY が 1 のときに行ってください。

修正後

USB60CKDIV[2:0]ビット (USB60 クロック(USB60CLK)分周選択)

これらのビットは、USB クロック (USB60CKDIV) の周波数を選択します。書き換えは、USB60CKCR.USB60CKSRDY が 1 のときに行ってください。

分周比を n (n≠1)分周から切り替える場合は、USB60CKCR.USB60CKSREQ に 1 を設定する前に、MSTPCRB.MSTPB12 を 1 に設定してください。

8.2.39 USB60CKCR：USB60 クロックコントロールレジスタ (RA6M5 向け)

8.2.44 USB60CKCR：USB60 クロックコントロールレジスタ (RA8M1, RA8D1 向け)

修正前

USB60CKCR レジスタは、USB60 クロックを制御します。

USB60CKDIVCR.USB60CKDIV[2:0]ビットと USB60CKDIVCR.USB60CKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

1. USB60CKSREQ に 1 を書き込み
2. USB60CKSRDY フラグが 1 になるまでポーリングする。USB60CKSRDY が 1 である間、USB60CLK にクロックが出力されない
3. USB60CKDIVCR.USB60CKDIV[2:0]ビットと USB60CKSEL[3:0]に書き込み
4. USB60CKSREQ に 0 を書き込み
5. USB60CKSRDY が 0 になるまでポーリングする
6. USB60CKSRDY が 0 になると、USB60CLK 出力を開始する。クロック切り替えが完了する。

修正後

USB60CKCR レジスタは、USB60 クロックを制御します。

USB60CKDIVCR.USB60CKDIV[2:0]ビットと USB60CKDIVCR.USB60CKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. MSTPCRB.MSTPB12 に 1 を書き込み (n (n≠1)分周から切り替えるときのみ)
2. USB60 クロック 2 サイクル経過を待つ (n (n≠1)分周から切り替えるときのみ)
3. USB60CKSREQ に 1 を書き込み
4. USB60CKSRDYY フラグが 1 になるまでポーリングする。USB60CKSRDY が 1 である間、USB60CLK にクロックが出力されない
5. USB60CKDIVCR.USB60CKDIV[2:0]ビットと USB60CKSEL[3:0]に書き込み
6. USB60CKSREQ に 0 を書き込み
7. USB60CKSRDY が 0 になるまでポーリングする
8. USB60CKSRDY が 0 になると、USB60CLK 出力を開始する。クロック切り替えが完了する。

5) RA6T3

6) RA6E2, RA4E2

7) RA8M1

8) RA8D1

10) RA8T1

8.2.26 I3CCKDIVCR：I3C クロック分周選択レジスタ (RA6T3 向け)

8.2.27 I3CCKDIVCR：I3C クロック分周選択レジスタ (RA6E2, RA4E2 向け)

8.2.40 I3CCKDIVCR：I3C クロック分周選択レジスタ (RA8M1, RA8D1 向け)

8.2.38 I3CCKDIVCR：I3C クロック分周選択レジスタ (RA8T1 向け)

修正前

I3CCKDIV[2:0]ビット(I3C クロック(I3CCLK)分周選択)

本ビットは、I3C クロック (I3CCLK) の周波数を選択します。本ビットは、必ず I3CCKCR.I3CCKSRDY = 1 のときに書き換えてください。

修正後

I3CCKDIV[2:0]ビット(I3C クロック(I3CCLK)分周選択)

本ビットは、I3C クロック (I3CCLK) の周波数を選択します。本ビットは、必ず I3CCKCR.I3CCKSRDY = 1 のときに書き換えてください。

分周比を n (n≠1)分周から切り替える場合は、I3CCKCR.I3CCKSREQ に 1 を設定する前に、MSTPCRB.MSTPB4 を 1 に設定してください。

8.2.29 I3CCKCR：I3C クロックコントロールレジスタ (RA6T3 向け)

8.2.31 I3CCKCR：I3C クロックコントロールレジスタ (RA6E2, RA4E2 向け)

8.2.45 I3CCKCR：I3C クロックコントロールレジスタ (RA8M1, RA8D1 向け)

8.2.41 I3CCKCR：I3C クロックコントロールレジスタ (RA8T1 向け)

修正前

I3CCKCR は、I3C クロックを制御します。

I3CCKDIVCR.I3CCKDIV[2:0]ビットと I3CCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. I3CCKSREQ に 1 を書き込む
2. I3CCKSRDY が 1 になるまでポーリングする I3CCKSRDY が 1 である間、I3CCLK にクロックが出力されません。
3. 設定値を I3CCKDIVCR.I3CCKDIV[2:0]と I3CCKSEL[2:0]に書き込む
4. I3CCKSREQ に 0 を書き込む
5. I3CCKSRDY が 0 になるまでポーリングする I3CCKSRDY が 0 になると、I3CCLK 出力を開始する
6. クロック切り替えが完了する

修正後

I3CCKCR は、I3C クロックを制御します。

I3CCKDIVCR.I3CCKDIV[2:0]ビットと I3CCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

クロックソース替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. MSTPCRB.MSTPB4 に 1 を書き込む (n (n≠1)分周から切り替えるときのみ)
2. I3C クロック 2 サイクル経過を待つ (n (n≠1)分周から切り替えるときのみ)

1. I3CCKSREQ に 1 を書き込む
2. I3CCKSRDY が 1 になるまでポーリングする I3CCKSRDY が 1 である間、I3CCLK にクロックが出力されません。
3. 設定値を I3CCKDIVCR.I3CCKDIV[2:0]と I3CCKSEL[2:0]に書き込む
4. I3CCKSREQ に 0 を書き込む
5. I3CCKSRDY が 0 になるまでポーリングする I3CCKSRDY が 0 になると、I3CCLK 出力を開始する
6. クロック切り替えが完了する

4) RA6T2

8.2.22 SCISPICKDIVCR：SCISPI クロック分周選択レジスタ (RA6T2 向け)

修正前

SCISPICKDIV[2:0]ビット (SCISPI クロック(SCISPICKL)分周選択)

本ビットは、SCI SPI クロック (SCISPICKL) の周波数を選択します。書き換えは、SCISPICKCR.SCISPICKSRDY が 1 のときに行ってください。

修正後

SCISPICKDIV[2:0]ビット (SCISPI クロック(SCISPICKL)分周選択)

本ビットは、SCI SPI クロック (SCISPICKL) の周波数を選択します。書き換えは、SCISPICKCR.SCISPICKSRDY が 1 のときに行ってください。

分周比を n (n ≠ 1) 分周から切り替える場合は、SCISPICKCR.SCISPICKSREQ に 1 を設定する前に、MSTPCRB.MSTPBi(i=18,19,22,27,28,29,30,31) の全てを 1 に設定してください。

8.2.26 SCISPICKCR：SCISPI クロックコントロールレジスタ (RA6T2 向け)

修正前

SCISPICKCR レジスタは、SCI SPI クロック (SCISPICKL) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

SCISPICKDIVCR.SCISPICKDIV[2:0]ビットと SCISPICKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. SCISPICKSREQ に 1 を書き込む
2. SCISPICKSRDY フラグが 1 になるまでポーリングする SCISPICKSRDY が 1 である間、SCISPICKLK にクロックが出力されない
3. SCISPICKDIVCR.SCISPICKDIV[2:0]および SCISPICKSEL[2:0]に書き込む
4. SCISPICKSREQ に 0 を書き込む
5. SCISPICKSRDY フラグが 0 になるまでポーリングする
6. SCISPICKSRDY フラグが 0 になると、SCISPICKLK 出力を開始するクロック切り替えが完了する

修正後

The SCISPICKCR register controls the SCISPI clock.

SCISPICKCR レジスタは、SCI SPI クロック (SCISPICKLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

SCISPICKDIVCR.SCISPICKDIV[2:0]ビットと SCISPICKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRB.MSTPBi (i=18,19,22,27,28,29,30,31)の全てに 1 を書き込む (n (n≠1)分周から切り替えるときのみ)
2. SCISPI クロック 2 サイクル経過を待つ (n (n≠1)分周から切り替えるときのみ)
3. SCISPICKSREQ に 1 を書き込む
4. SCISPICKSRDY フラグが 1 になるまでポーリングする SCISPICKSRDY が 1 である間、SCISPICKLK にクロックが出力されない
5. SCISPICKDIVCR.SCISPICKDIV[2:0]および SCISPICKSEL[2:0]に書き込む
6. SCISPICKSREQ に 0 を書き込む
7. SCISPICKSRDY フラグが 0 になるまでポーリングする
8. SCISPICKSRDY フラグが 0 になると、SCISPICKLK 出力を開始するクロック切り替えが完了する

7) RA8M1

8) RA8D1

9) RA8E1

10) RA8T1

11) RA8E2

8.2.46 SCICKDIVCR：SCI クロック分周コントロールレジスタ (RA8M1, RA8D1 向け)

8.2.42 SCICKDIVCR：SCI クロック分周コントロールレジスタ (RA8T1, RA8E2 向け)

8.2.39 SCICKDIVCR：SCI クロック分周コントロールレジスタ (RA8E1 向け)

修正前

SCICKDIV[2:0]ビット (SCI クロック(SCICLK)分周比選択)

これらのビットは、SCI クロック (SCICLK) の周波数を選択します。書き換えは、SCICKCR.CKSRDY が 1 の時に 行ってください。

修正後

SCICKDIV[2:0]ビット (SCI クロック(SCICLK)分周比選択)

これらのビットは、SCI クロック (SCICLK) の周波数を選択します。書き換えは、SCICKCR.CKSRDY が 1 の時に 行ってください。

分周比を n (n ≠ 1) 分周から切り替える場合は、SCICKCR.SCICKSREQ に 1 を設定する前に、MSTPCRB.MSTPBi(i=22,27,28,29,30,31) の全てを 1 に設定してください。

8.2.48 SCICKCR : SCI クロックコントロールレジスタ (RA8M1 向け)

8.2.49 SCICKCR : SCI クロックコントロールレジスタ (RA8D1 向け)

8.2.44 SCICKCR : SCI クロックコントロールレジスタ (RA8T1 向け)

8.2.41 SCICKCR : SCI クロックコントロールレジスタ (RA8E1 向け)

8.2.45 SCICKCR : SCI クロックコントロールレジスタ (RA8E2 向け)

修正前

SCICKCR は SCI クロックを制御します。

SCICKDIVCR.SCICKDIV[2:0]ビットと SCICKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. SCICKSREQ に 1 を書き込み
2. SCICKSRDY が 1 になるまでポーリングする。SCICKSRDY が 1 である間、SCICLK にクロックが出力されない
3. 設定値を SCICKDIVCR.SCICKDIV[2:0]と SCICKSEL[3:0]に書き込み
4. SCICKSREQ に 0 を書き込み
5. SCICKSRDY が 0 になるまでポーリングする
6. SCICKSRDY が 0 になると、SCICLK 出力を開始する。クロック切り替えが完了する

修正後

SCICKCR は SCI クロックを制御します。

SCICKDIVCR.SCICKDIV[2:0]ビットと SCICKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. MSTPCRB.MSTPBi (i=22,27,28,29,30,31)の全てに 1 を書き込み (n (n≠1)分周から切り替えるときのみ)
2. SCI クロック 2 サイクル経過を待つ (n (n≠1)分周から切り替えるときのみ)
3. SCICKSREQ に 1 を書き込み
4. SCICKSRDY が 1 になるまでポーリングする。SCICKSRDY が 1 である間、SCICLK にクロックが出力されない
5. 設定値を SCICKDIVCR.SCICKDIV[2:0]と SCICKSEL[3:0]に書き込み
6. SCICKSREQ に 0 を書き込み
7. SCICKSRDY が 0 になるまでポーリングする
8. SCICKSRDY が 0 になると、SCICLK 出力を開始する。クロック切り替えが完了する

7) RA8M1

8) RA8D1

9) RA8E1

10) RA8T1

11) RA8E2

8.2.47 SPICKDIVCR : SPI クロック分周コントロールレジスタ (RA8M1, RA8D1 向け)

8.2.43 SPICKDIVCR : SPI クロック分周コントロールレジスタ (RA8T1, RA8E2 向け)

8.2.40 SPICKDIVCR : SPI クロック分周コントロールレジスタ (RA8E1 向け)

修正前

SPICKDIV[2:0]ビット (SPI クロック (SPICLK) 分周比選択)

これらのビットは、SPI クロック (SPICLK) の周波数を選択します。書き換えは、SPICKCR.CKSRDY が 1 のときに行ってください。

修正後

SPICKDIV[2:0] bits (SPI Clock (SPICLK) Division Select)

これらのビットは、SPI クロック (SPICLK) の周波数を選択します。書き換えは、SPICKCR.CKSRDY が 1 のときに行ってください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、SPICKCR.SPICKSREQ に 1 を設定する前に、MSTPCRB.MSTPBi($i=18,19$) の全てを 1 に設定してください。

8.2.49 SPICKCR : SPI クロックコントロールレジスタ (RA8M1 向け)

8.2.50 SPICKCR : SPI クロックコントロールレジスタ (RA8D1 向け)

8.2.45 SPICKCR : SPI クロックコントロールレジスタ (RA8T1 向け)

8.2.42 SPICKCR : SPI クロックコントロールレジスタ (RA8E1 向け)

8.2.46 SPICKCR : SPI クロックコントロールレジスタ (RA8E2 向け)

修正前

SPICKCR は SPI クロックを制御します。

SPICKDIVCR.SPICKDIV[2:0]ビットと SPICKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. SPICKSREQ に 1 を書き込み
2. SPICKSRDY が 1 になるまでポーリングする。SPICKSRDY が 1 である間、SPICLK にクロックが出力されない
3. 設定値を SPICKDIVCR.SPICKDIV[2:0]と SPICKSEL[3:0]に書き込み
4. SPICKSREQ に 0 を書き込み
5. SPICKSRDY が 0 になるまでポーリングする
6. SPICKSRDY が 0 になると、SPICLK 出力を開始する。クロック切り替えが完了する

修正後

SPICKCR は SPI クロックを制御します。

SPICKDIVCR.SPICKDIV[2:0]ビットと SPICKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. MSTPCRB.MSTPBi ($i=18,19$)の全てに 1 を書き込み (n ($n \neq 1$)分周から切り替えるときのみ)
2. SPI クロック 2 サイクル経過を待つ (n ($n \neq 1$)分周から切り替えるときのみ)
3. SPICKSREQ に 1 を書き込み
4. SPICKSRDY が 1 になるまでポーリングする。SPICKSRDY が 1 である間、SPICLK にクロックが出力されない
5. 設定値を SPICKDIVCR.SPICKDIV[2:0]と SPICKSEL[3:0]に書き込み
6. SPICKSREQ に 0 を書き込み
7. SPICKSRDY が 0 になるまでポーリングする
8. SPICKSRDY が 0 になると、SPICLK 出力を開始する。クロック切り替えが完了する

4) RA6T2

8.2.24 GPTCKDIVCR：GPT クロック分周コントロールレジスタ (RA6T2 向け)

修正前

GPTCKDIV[2:0]ビット (GPT クロック(GPTCLK)分周比選択)

本ビットは、GPT クロック (GPTCLK) の周波数を選択します。本ビットは、必ず GPTCKCR.GPTCKCRSRDY = 1 のときに書き換えてください。

修正後

GPTCKDIV[2:0]ビット (GPT クロック(GPTCLK) 分周比選択)

本ビットは、GPT クロック (GPTCLK) の周波数を選択します。本ビットは、必ず GPTCKCR.GPTCKCRSRDY = 1 のときに書き換えてください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、GPTCKCR.GPTCKSREQ に 1 を設定する前に、MSTPCRE.MSTPE31 を 1 に設定してください。

8.2.28 GPTCKCR：GPT クロックコントロールレジスタ (RA6T2 向け)

修正前

GPTCKCR レジスタは、GPT クロック (GPTCLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

GPTCKDIVCR.GPTCKDIV[2:0]ビットと GPTCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. GPTCKSREQ に 1 を書き込む
2. GPTCKSRDY フラグが 1 になるまでポーリングする GPTCKSRDY が 1 である間、GPTCLK にクロックが出力 されません。
3. GPTCKDIVCR.GPTCKDIV[2:0]と GPTCKSEL[2:0]に書き込む
4. GPTCKSREQ に 0 を書き込む
5. GPTCKSRDY フラグが 0 になるまでポーリングする
6. GPTCKSRDY フラグが 0 になると、GPTCLK 出力を開始するクロック切り替えが完了する

修正後

GPTCKCR レジスタは、GPT クロック (GPTCLK) を制御します。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

GPTCKDIVCR.GPTCKDIV[2:0]ビットと GPTCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRE.MSTPE31 に 1 を書き込み (n ($n \neq 1$) 分周から切り替えるときのみ)
2. GPT クロック 2 サイクル経過を待つ (n ($n \neq 1$) 分周から切り替えるときのみ)
3. GPTCKSREQ に 1 を書き込む
4. GPTCKSRDY フラグが 1 になるまでポーリングする GPTCKSRDY が 1 である間、GPTCLK にクロックが出力 されません。
5. GPTCKDIVCR.GPTCKDIV[2:0]と GPTCKSEL[2:0]に書き込む
6. GPTCKSREQ に 0 を書き込む
7. GPTCKSRDY フラグが 0 になるまでポーリングする
8. GPTCKSRDY フラグが 0 になると、GPTCLK 出力を開始するクロック切り替えが完了する

8) RA8D1

11) RA8E2

8.2.48 LCDCKDIVCR：LCD クロック分周コントロールレジスタ (RA8D1 向け)

8.2.44 LCDCKDIVCR：LCD クロック分周コントロールレジスタ (RA8E2 向け)

修正前

LCDCKDIV[2:0]ビット (LCD クロック (LCDCLK) 分周比選択)

これらのビットは、LCD クロック (LCDCLK) の周波数を選択します。書き換えは、LCDCKCR.CKSRDY が 1 の時に行ってください。

修正後

LCDCKDIV[2:0] bits (LCD Clock (LCDCLK) Division Select)

これらのビットは、LCD クロック (LCDCLK) の周波数を選択します。書き換えは、LCDCKCR.CKSRDY が 1 の時に行ってください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、LCDCKCR.LCDCKSREQ に 1 を設定する前に、MSTPCRC.MSTPC4 を 1 に設定してください。

8.2.51 LCDCKCR：LCD クロックコントロールレジスタ (RA8D1 向け)

8.2.47 LCDCKCR：LCD Clock Control Register (RA8E2 向け)

修正前

LCDCKCR は、LCD クロックを制御します。

LCDCKDIVCR.LCDCKDIV[2:0]ビットと LCDCKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. LCDCKSREQ に 1 を書き込み
2. LCDCKSRDY が 1 になるまでポーリングする。LCDCKSRDY が 1 である間、LCDCLK にクロックが出力されない
3. 設定値を LCDCKDIVCR.LCDCKDIV[2:0]と LCDCKSEL[3:0]に書き込み
4. LCDCKSREQ に 0 を書き込み
5. LCDCKSRDY が 0 になるまでポーリングする
6. LCDCKSRDY が 0 になると、LCDCLK 出力を開始するクロック切り替えが完了する

修正後

LCDCKCR は、LCD クロックを制御します。

LCDCKDIVCR.LCDCKDIV[2:0]ビットと LCDCKSEL[3:0]ビットの設定値を書き換えるには、以下の手順に従ってください。クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにする必要があります。

クロック選択の切り替え手順：

1. MSTPCRC.MSTPC4 に 1 を書き込み (n ($n \neq 1$) 分周から切り替えるときのみ)
2. LCD クロック 2 サイクル経過を待つ (n ($n \neq 1$) 分周から切り替えるときのみ)
3. LCDCKSREQ に 1 を書き込み
4. LCDCKSRDY が 1 になるまでポーリングする。LCDCKSRDY が 1 である間、LCDCLK にクロックが出力されない
5. 設定値を LCDCKDIVCR.LCDCKDIV[2:0]と LCDCKSEL[3:0]に書き込み
6. LCDCKSREQ に 0 を書き込み
7. LCDCKSRDY が 0 になるまでポーリングする
8. LCDCKSRDY が 0 になると、LCDCLK 出力を開始するクロック切り替えが完了する

4) RA6T2

8.2.25 IICCKDIVCR：IIC クロック分周コントロールレジスタ (RA6T2 向け)

修正前

IICCKDIV[2:0]ビット (IIC クロック (IICCLK) 分周比選択)

本ビットは、IIC クロック (IICCLK) の周波数を選択します。本ビットは、必ず IICCKCR.IICCKSRDY = 1 のときに書き換えてください。

修正後

IICCKDIV[2:0]ビット (IIC クロック (IICCLK) 分周比選択)

本ビットは、IIC クロック (IICCLK) の周波数を選択します。本ビットは、必ず IICCKCR.IICCKSRDY = 1 のときに書き換えてください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、IICCKCR.IICCKSREQ に 1 を設定する前に、MSTPCRB.MSTPBi($i=8,9$) の全てを 1 に設定してください。

8.2.29 IICCKCR：IIC クロックコントロールレジスタ (RA6T2 向け)

修正前

IICCKCR レジスタは、IIC クロック (IICCLK) を制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。IICCKDIVCR.IICCKDIV[2:0] ビットと IICCKSEL[2:0] ビットの設定値を書き換えるには、以下の手順に従ってください。

1. IICCKSREQ に 1 を書き込む
2. IICCKSRDY フラグが 1 になるまでポーリングする IICCKSRDY が 1 である間、IICCLK にクロックが出力されません。
3. IICCKDIVCR.IICCKDIV[2:0] ビットと IICCKSEL[2:0] ビットに書き込む
4. IICCKSREQ に 0 を書き込む
5. IICCKSRDY フラグが 0 になるまでポーリングする
6. IICCKSRDY フラグが 0 になると、IICCLK 出力を開始するクロック切り替えが完了する

修正後

IICCKCR レジスタは、IIC クロック (IICCLK) を制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。IICCKDIVCR.IICCKDIV[2:0] ビットと IICCKSEL[2:0] ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRB.MSTPBi($i=8,9$) の全てに 1 を書き込み (n ($n \neq 1$) 分周から切り替えるときのみ)
2. IIC クロック 2 サイクル経過を待つ (n ($n \neq 1$) 分周から切り替えるときのみ)
3. IICCKSREQ に 1 を書き込む
4. IICCKSRDY フラグが 1 になるまでポーリングする IICCKSRDY が 1 である間、IICCLK にクロックが出力されません。
5. IICCKDIVCR.IICCKDIV[2:0] ビットと IICCKSEL[2:0] ビットに書き込む
6. IICCKSREQ に 0 を書き込む
7. IICCKSRDY フラグが 0 になるまでポーリングする
8. IICCKSRDY フラグが 0 になると、IICCLK 出力を開始するクロック切り替えが完了する

6) RA6E2, RA4E2

8.2.26 CECCKDIVCR：CEC クロック分周コントロールレジスタ (RA6E2, RA4E2 向け)

修正前

CECCKDIV[2:0]ビット (CEC クロック(CECCLK)分周比選択)

本ビットは、CEC クロック (CECCLK) の周波数を選択します。本ビットは、必ず CECCKCR.CECCKSRDY = 1 のときに書き換えてください。

修正後

CECCKDIV[2:0] ビット (CEC クロック(CECCLK)分周比選択)

本ビットは、CEC クロック (CECCLK) の周波数を選択します。本ビットは、必ず CECCKCR.CECCKSRDY = 1 のときに書き換えてください。

分周比を n ($n \neq 1$) 分周から切り替える場合は、CECCKCR.CECCKSREQ に 1 を設定する前に、MSTPCRB.MSTPB3 を 1 に設定してください。

8.2.30 CECCKCR : CEC クロックコントロールレジスタ (RA6E2, RA4E2 向け)

修正前

CECCKCR レジスタは、CEC クロック (CECCLK) を制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

CECCKDIVCR.CECCKDIV[2:0]ビットと CECCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. CECCKSREQ に 1 を書き込み
2. CECCKSRDY フラグが 1 になるまでポーリングする CECCKSRDY が 1 である間、CECCLK にクロックが出力されない
3. CECCKDIVCR.CECCKDIV[2:0]ビットと CECCKSEL[2:0]ビットに書き込み
4. CECCKSREQ に 0 を書き込み
5. CECCKSRDY フラグが 0 になるまでポーリングする
6. CECCKSRDY フラグが 0 になると、CECCLK 出力を開始するクロック切り替えが完了する

修正後

CECCKCR レジスタは、CEC クロック (CECCLK) を制御するレジスタです。

クロックソース切り替え時、切り替え前と切り替え後にクロックが安定して出力されるようにしなければなりません。

CECCKDIVCR.CECCKDIV[2:0]ビットと CECCKSEL[2:0]ビットの設定値を書き換えるには、以下の手順に従ってください。

1. MSTPCRB.MSTPB3 に 1 を書き込み (n ($n \neq 1$) 分周から切り替えるときのみ)
2. CEC クロック 2 サイクル経過を待つ (n ($n \neq 1$) 分周から切り替えるときのみ)
3. CECCKSREQ に 1 を書き込み
4. CECCKSRDY フラグが 1 になるまでポーリングする CECCKSRDY が 1 である間、CECCLK にクロックが出力されない
5. CECCKDIVCR.CECCKDIV[2:0]ビットと CECCKSEL[2:0]ビットに書き込み
6. CECCKSREQ に 0 を書き込み
7. CECCKSRDY フラグが 0 になるまでポーリングする
8. CECCKSRDY フラグが 0 になると、CECCLK 出力を開始するクロック切り替えが完了する

関連資料

製品	資料名
RA6M4 グループ	Renesas RA6M4 グループ ユーザーズマニュアル ハードウェア編 Rev.1.40
RA6M5 グループ	Renesas RA6M5 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30
RA4M2 グループ	Renesas RA4M2 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.30
RA4M3 グループ	Renesas RA4M3 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.40
RA6E1 グループ	Renesas RA6E1 グループ ユーザーズマニュアル ハードウェア編 Rev.1.20
RA4E1 グループ	Renesas RA4E1 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.20
RA6T2 グループ	Renesas RA6T2 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.40
RA6T3 グループ	Renesas RA6T3 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.20
RA6E2 グループ	Renesas RA6E2 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.30
RA4E2 グループ	Renesas RA4E2 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.30
RA8M1 グループ	Renesas RA8M1 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.20
RA8D1 グループ	Renesas RA8D1 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.20
RA8E1 グループ	Renesas RA8E1 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.00
RA8T1 グループ	Renesas RA8T1 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.20
RA8E2 グループ	Renesas RA8E2 グループ ユーザーズマニュアル ハードウェア編 Rev. 1.00