

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシアル
ルネサス エレクトロニクス株式会社
問合せ窓口 <https://www.renesas.com/jp/ja/support/contact/>

製品分類	MPU & MCU	発行番号	TN-RX*-A0275A/J	Rev.	第1版
題名	RX26T グループ RSCI8、RSCI9 におけるクロックソースの選択に関する注意事項		情報分類	技術情報	
適用製品	RX26T グループ	対象ロット等	関連資料	RX26T グループ ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0979JJ0110)	
		全ロット			

RX26T グループにおいて、シリアルコミュニケーションインタフェース(RSCI)のチャンネル 8、チャンネル 9 の内蔵ボーレートジェネレータ、およびチャンネル 9 の Break Field 送出/検出タイマのクロックソースに関する注意事項がありますので、以下のとおり連絡いたします。

1. 注意事項

RSCI8、RSCI9 の SCR2.CKS[1:0]ビットを“00b”以外にすると、ボーレートジェネレータが正常に動作いたしません。また、RSCI9 の XCR0.TCSS[1:0]ビットを“00b”以外にすると、Break Field 送出/検出タイマが正常に動作いたしません。

なお、RSCI11 には、本問題はございません。

2. 対策

RSCI8.SCR2.CKS[1:0]ビット、RSCI9.SCR2.CKS[1:0]ビット、RSCI9.XCR0.TCSS[1:0]ビットは”00b”のまま変更しないでください。

3. ユーザーズマニュアルの変更

本問題に関し、ユーザーズマニュアルを以下のとおり変更いたします。

● Page 1637, 1638 of 2956

「33.2.7 制御レジスタ 2 (SCR2)」の CKS[1:0]ビットに、以下のとおり脚注を追加いたします。

【変更前】

ビット	シンボル	ビット名	機能	R/W
(省略)				
b21-b20	CKS[1:0]	クロック選択ビット	b21 b20 0 0 : PCLK (n = 0) (注 3) 0 1 : PCLK/4 (n = 1) (注 3) 1 0 : PCLK/16 (n = 2) (注 3) 1 1 : PCLK/64 (n = 3) (注 3)	R/W (注 1)
(省略)				

注 1. SCR0.TE ビット= 0、SCR0.RE ビット= 0 のとき、書き込み可能です。

注 2. S は BRR[7:0]ビット説明中の S の値を表します。

注 3. n は設定値の 10 進表示で、BRR[7:0]ビット説明中の n の値を表します。

【変更後】

ビット	シンボル	ビット名	機能	R/W
(省略)				
b21-b20	CKS[1:0]	クロック選択ビット	b21 b20 0 0 : PCLK (n = 0) (注 3) 0 1 : PCLK/4 (n = 1) (注 3、注 4) 1 0 : PCLK/16 (n = 2) (注 3、注 4) 1 1 : PCLK/64 (n = 3) (注 3、注 4)	R/W (注 1)
(省略)				

注 1. SCR0.TE ビット= 0、SCR0.RE ビット= 0 のとき、書き込み可能です。
注 2. S は BRR[7:0]ビット説明中の S の値を表します。
注 3. n は設定値の 10 進表示で、BRR[7:0]ビット説明中の n の値を表します。
注 4. RSCI8、RSCI9 では設定禁止です。

● Page 1640 of 2956

「表 33.12 クロックソースの設定」に、以下のとおり脚注を追加いたします。

【変更前】

表 33.12 クロックソースの設定

SCR2 レジスタの設定値	クロックソース	n
CKS[1:0]ビット		
0 0	PCLK	0
0 1	PCLK/4	1
1 0	PCLK/16	2
1 1	PCLK/64	3

【変更後】

表 33.12 クロックソースの設定

SCR2 レジスタの設定値	クロックソース	n
CKS[1:0]ビット		
0 0	PCLK	0
0 1 (注 1)	PCLK/4	1
1 0 (注 1)	PCLK/16	2
1 1 (注 1)	PCLK/64	3

注 1. RSCI8、RSCI9 では設定禁止です。

● Page 1668, 1669 of 2956

「33.2.14 拡張シリアルモード制御レジスタ 0 (XCR0)」の TCSS[1:0]ビットに、以下のとおり脚注を追加いたします。

【変更前】

ビット	シンボル	ビット名	機能	R/W
b1-b0	TCSS[1:0]	タイマカウントクロックソース選択ビット	拡張シリアルモジュール内のタイマカウントのクロックソースを選択します b1 b0 0 0 : PCLK 0 1 : PCLK/4 1 0 : PCLK/16 1 1 : PCLK/64	R/W (注 1、 注 2)
(省略)				

- 注 1. SCR0.TE ビット= 0、SCR0.RE ビット= 0 のとき、書き込み可能です。
- 注 2. TCSS[1:0]ビットの書き替えはタイマ停止時(XCR1.TCST ビット= 0、XCR1.SDST ビット= 0、かつ XCR1.BRME ビット= 0)に行ってください。
- 注 3. RSCI 基本クロック : SCR2.ABCS ビット= 0 の場合、1 ビット期間の 1/16 の周期、SCR2.ABCS ビット= 1 の場合、1 ビット期間の 1/8 の周期。
- 注 4. 本ビットは、Start Frame 受信動作に必要な設定ビットです。Start Frame 受信動作、送信動作していない時(XCR1.SDST ビット= 0 かつ XCR1.TCST ビット= 0)に書き換えてください。

【変更後】

ビット	シンボル	ビット名	機能	R/W
b1-b0	TCSS[1:0]	タイマカウントクロックソース選択ビット	拡張シリアルモジュール内のタイマカウントのクロックソースを選択します b1 b0 0 0 : PCLK 0 1 : PCLK/4 (注 5) 1 0 : PCLK/16 (注 5) 1 1 : PCLK/64 (注 5)	R/W (注 1、 注 2)
(省略)				

- 注 1. SCR0.TE ビット= 0、SCR0.RE ビット= 0 のとき、書き込み可能です。
- 注 2. TCSS[1:0]ビットの書き替えはタイマ停止時(XCR1.TCST ビット= 0、XCR1.SDST ビット= 0、かつ XCR1.BRME ビット= 0)に行ってください。
- 注 3. RSCI 基本クロック : SCR2.ABCS ビット= 0 の場合、1 ビット期間の 1/16 の周期、SCR2.ABCS ビット= 1 の場合、1 ビット期間の 1/8 の周期。
- 注 4. 本ビットは、Start Frame 受信動作に必要な設定ビットです。Start Frame 受信動作、送信動作していない時(XCR1.SDST ビット= 0 かつ XCR1.TCST ビット= 0)に書き換えてください。
- 注 5. RSCI9 では設定禁止です。

以上