

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MSC TECHNICAL NEWS

No. M7700-39-9211

M37732 Group, M37730 Group ユーザーズマニュアル 追加情報 (REV.A)

1992年6月に発行されました『M37732 Group, M37730 Group ユーザーズマニュアル』に、一部内容の訂正がありましたのでお知らせいたします。

なお、改訂ページを添付していますので、本マニュアルをご使用の際は、留意の程よろしくお願いいたします。

改訂箇所

- P2-50 『2.6.7 割り込み処理シーケンス (2)レジスタ退避』の記述 (8行目)
- P2-163 『2.10.4 クロック非同期形シリアルI/O(UART) ポートP8方向レジスタ』の記述 (3行目)
- P9-69 『9.7.5 シリアルI/Oモード設定例 (4)繰り返し掃引モード』の記述及びプログラムリスト
- P10-33 『付録6 4. M37730S2/S2A/S2BFP(パッケージ:64P6N) (1)プリントフットパターン例』の図13.

添付：「M37732 Group, M37730Group ユーザーズ マニュアル」改訂ページ 4枚

添付の改訂ページには、改訂箇所の左端、又は右端に矢印(,)を記載しています。

(2) レジスタ退避

INTACKシーケンスで行われるレジスタ退避は、割り込み受付時のスタックポインタSの内容が偶数の場合と、奇数の場合でその退避動作が異なります。

スタックポインタSの内容が偶数のとき、プログラムカウンタPC及びプロセッサステータスレジスタPSの内容はそれぞれ16ビット同時に退避されます。奇数のときはそれぞれ8ビットずつ退避されます。図2.6.11にレジスタ退避動作を示します。

INTACKシーケンスではプログラムバンクレジスタPG、プログラムカウンタPC、及びプロセッサステータスレジスタPSの内容のみをスタック領域に退避します。その他の必要なレジスタの内容は、割り込みサービスルーチンの最初でプログラムにより退避してください。

M37732グループはPSH命令を用いて、1命令でスタックポインタを除くすべてのCPUレジスタを退避することができます。

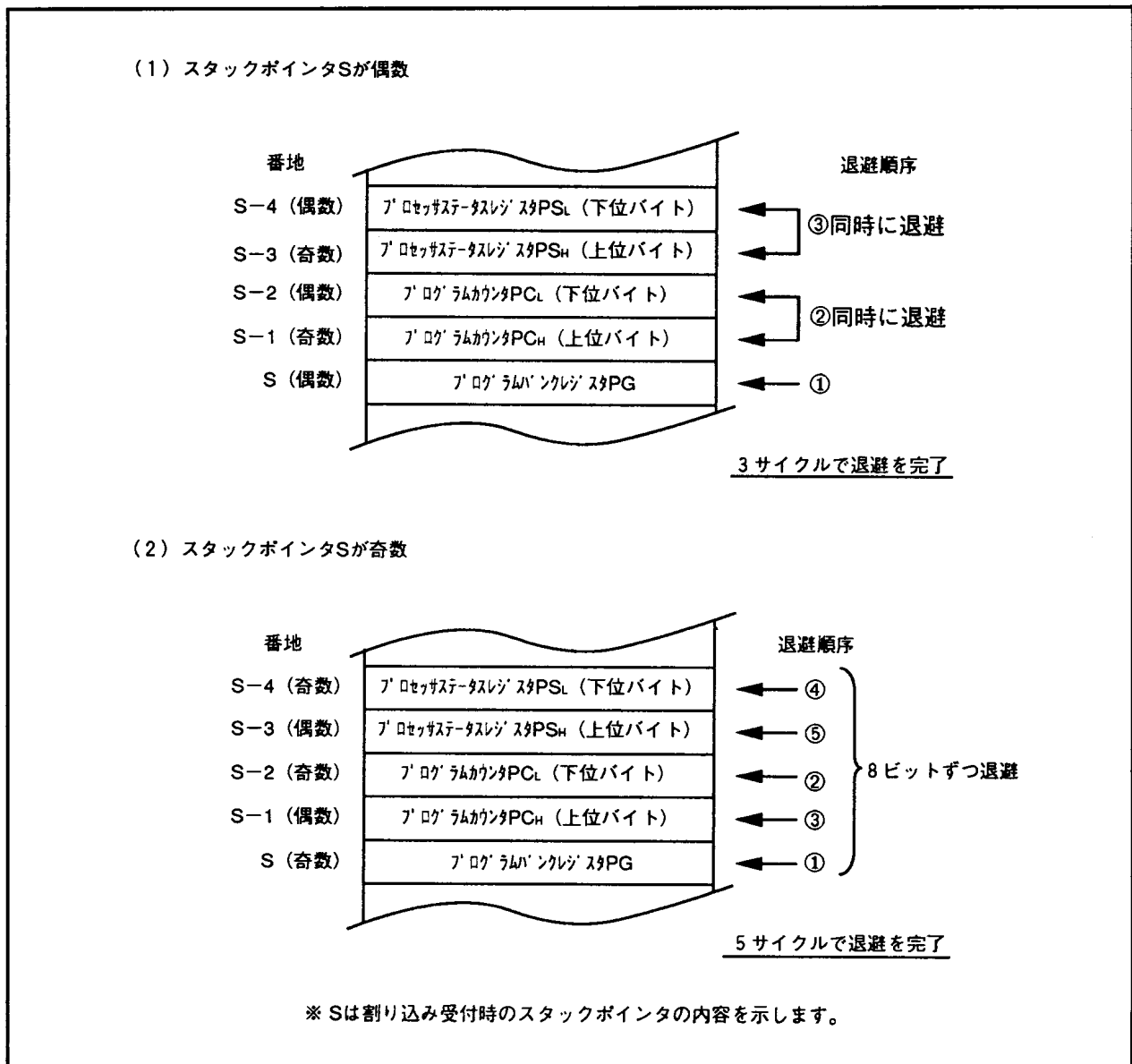


図2.6.11 レジスタ退避動作

■ポート P8 方向レジスタ

- ポート入出力方向選択ビットの設定

RxD_i 端子及び外部クロックを選択したときの、CLK_i 端子に対応するビットを“0”にして入力モードに設定してください。

■UART_i 受信割り込み制御レジスタ

- 割り込み優先レベル選択ビットの設定

UART_i 受信割り込みを使用するときはレベル 1～7 に設定してください。

UART_i 受信割り込みを禁止するときは、レベル 0 に設定してください。

■UART_i 送受信制御レジスタ 1

- 受信許可ビットの設定

ビット 2 を“1”にして受信許可状態にします。

図 2.10.23 に UART の関連レジスタの設定例（受信時）を示します。シリアルデータの受信動作は次の条件が満たされたとき、開始します。

- ① 受信許可状態（受信許可ビットが“1”）
- ② スタートビットの検出

(4) 繰り返し掃引モード

このプログラム例はA-D変換開始フラグを“1”にセットすると発生する内部トリガにより、アナログ入力端子のAN₀~AN₇端子の入力電圧を、AN₀端子から順番にA-D変換するための設定例です（A-D変換器については2-169ページを参照してください）。

```

SEQ. LOC.  OBJ.      ....*....1....*....2....*....SOURCE STATEMENT....5....*....6....*....7....*....8....*....9....*....
1195      1 ; =====
1196      1 ;      「A-D変換（繰り返し掃引モード）」 =
1197      1 ; =====
1198      1 ;      A-D変換モード：繰り返し掃引モード
1199      1 ;      アナログ入力端子：AN0~AN7
1200      1 ;      開始トリガ      :内部トリガ
1201      1 ;      A-D変換周波数：f(Xin)/4
1202      1 ;
1203 00E03A  1 SUB_AD4:
1204      1      .DATA  8
1205 00E03A  F8      1      SEM      ; データ長8ビット
1206 00E03B  *841100 L1      LDM      #00H,P7D      ; AN0~AN7端子を入力モードに設定
1207 00E03E  *641F03 L1      LDM      #00000011B,ADSPS ; AN0~AN7端子の掃引を選択
1208 00E041  *641E98 L1      LDM      #10011000B,ADCON ; 繰り返し掃引モード、内部トリガ、A-D変換周波数=f(Xin)/4
1209 00E044  *041E40 L1      SEB      #01000000B,ADCON ; A-D変換開始
1210      1 ;
1211      1 ;      ※1回目のA-D掃引後（228μs:8MHz時）は、任意のタイミングで
1212      1 ;      A-Dレジスタ0~7を読み出すことで、最新の変換結果を得る
1213      1 ;      ことができます。
1214      1 ;
1215 00E047  60      1      RTS

```

付録 6

プリントフットパターン例

4. M37730S2/S2A/S2BFP(パッケージ:64P6N)

(1) プリントフットパターン例

図13に64P6Nパッケージ用プリントフットパターン例を示します。このパターンは64P6Nパッケージ、及び「(2) ICソケット」で紹介する山一電機(株)製ICソケット(IC61-0644-052)を実装することができます。

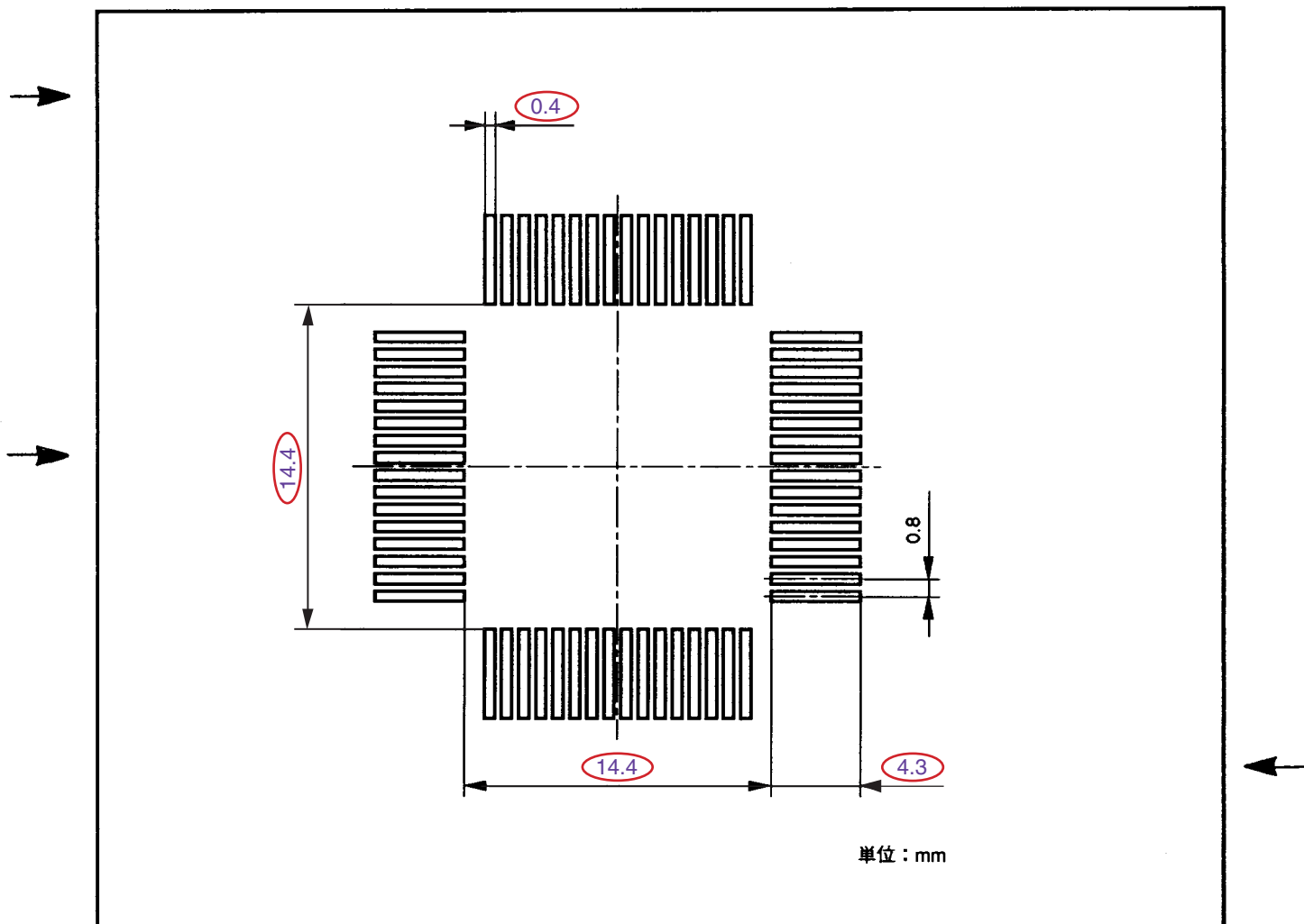


図13. 64P6Nパッケージ用プリントフットパターン例