

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## MSC TECHNICAL NEWS

No.M720-24-8903

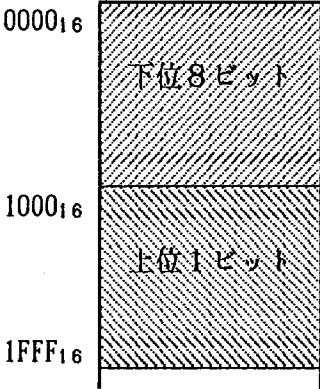
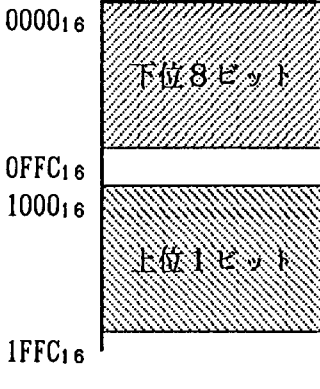
M34201M4-XXXFP ユーザーズマニュアル

正誤表 (REV. A)

M34201M4-XXXFP ユーザーズマニュアルの正誤表 (REV. A) を  
掲載致します。

お手数をかけますが、次ページの内容の変更をお願い致します。

ページ	誤	正	参照図
5 ページ 図3.1 M34201M4-XXXXFP のブロック図	入出力ポートの部分 • ポートGのラッチ • ポートDのデータバス	図1 参照	図1
18 ページ 図4.20 タイマの基本 ブロック図	①データの設定命令の部分 TAB3	T3AB	図2
40 ページ 24行より27行の記載内 容差替え	※キーオンウエイクアップ入力としてポートG、もしくはポートFとポートGを使用される場合、パワーダウン状態に入る前にポートF又はGをすべて”H”入力状態にしてください。	※キーオンウエイクアップ入力としてポートG、もしくはポートFとポートGを使用される場合、ポートF又はGの立ち下がりエッジでウエイクアップしますので、パワーダウン状態に入る前にポートF又はGをすべて”H”入力状態にしてください。	-
40 ページ ”(4) ウォームスタート条件”	図追加	<p>パワーダウン キー入力処理</p> <p>パワーダウン状態にはいる前のポートF、G入力状態識別例</p>	-
43 ページ 図4.42 状態遷移図の POF1 実行時	LCD 停止	LCD 動作	図3
43 ページ 図4.42 状態遷移図	状態Dから状態Cへの遷移 外部ウエイクアップ	外部ウエイクアップ信号 (注3)	図3
44 ページ 図4.43 C端子周辺の ブロック図			-
46 ページ 図4.48 ポートD10/BEEP の構成	C <sub>2</sub> (レジスタCのビット3)	C <sub>2</sub> (レジスタCのビット2)	-
52 ページ ”(7) A-D変換に 関するもの”	文章、図追加	<p>3. A-D変換実行中以外でも、V<sub>REF</sub>端子より電流が流れ込みますので、ポートによりV<sub>REF</sub>端子に供給する電圧を制御してください。</p> <p>ポートによる制御例</p>	-

ページ	誤	正	参照図
53 ページ ”<2>POF2命令 を使用する場合”の記 載内容差替え	POF2命令をソフトウェア中 で一度でも使用される場合には、 POF1命令、POF2命令を実 行する前には、タイマ3を停止し てください。これはパワーダウ ン状態からの復帰時にシステムク ロックの発振が安定するまでの間に タイマが動作した場合、ウォッチ ドッグ機能によりリセットがかか る場合があるためです。 なおこの時C端子には、 $f(X_{IN})$ 、 $f(X_{CIN})$ クロックの発振が安定 するまでの時間をハードウェアで 生成するためコンデンサを接続し てください。	POF2命令をソフトウェア中 で一度でも使用される場合には、 C端子に、 $f(X_{IN})$ 、 $f(X_{CIN})$ クロ ックの発振が安定するまでの時間 をハードウェアで生成するためコ ンデンサを接続してください。こ の場合POF1命令、POF2命 令を実行する前に、タイマ3を停 止してください。これはパワーダ ウン状態からの復帰時にシステム クロックの発振が安定するまで の間にタイマが動作した場合、ウ ォッチドッグ機能によりリセット がかかる場合があるためです。	-
52~53 ページ ”(10) パワーダウ ン機能に関するもの”	文章追加	3. C端子にコンデンサを接続し ている場合、発振子の停止/ 発振状態に関わらず、パワー ダウンモードからの復帰時は C端子のコンデンサにより待 ち時間が生成されます。	-
55 ページ 図5.8 状態遷移図の POF1実行時	LCD停止	LCD動作	図3
55 ページ 図5.8 状態遷移図	状態Dから状態Cへの遷移 外部ウエイクアップ	外部ウエイクアップ信号 (注3)	図3
128 ページ 図10.2 EPROMのメモリ マップ			-
129 ページ 応用回路	<ul style="list-style-type: none"> <li>発振回路</li> <li><math>V_{REF}</math>端子</li> </ul>	帰還抵抗とダンピング抵抗外付け ポートによる制御	図4
153 ページ マスク化確認書	EPROMの種類 斜線領域	図5参照	図5

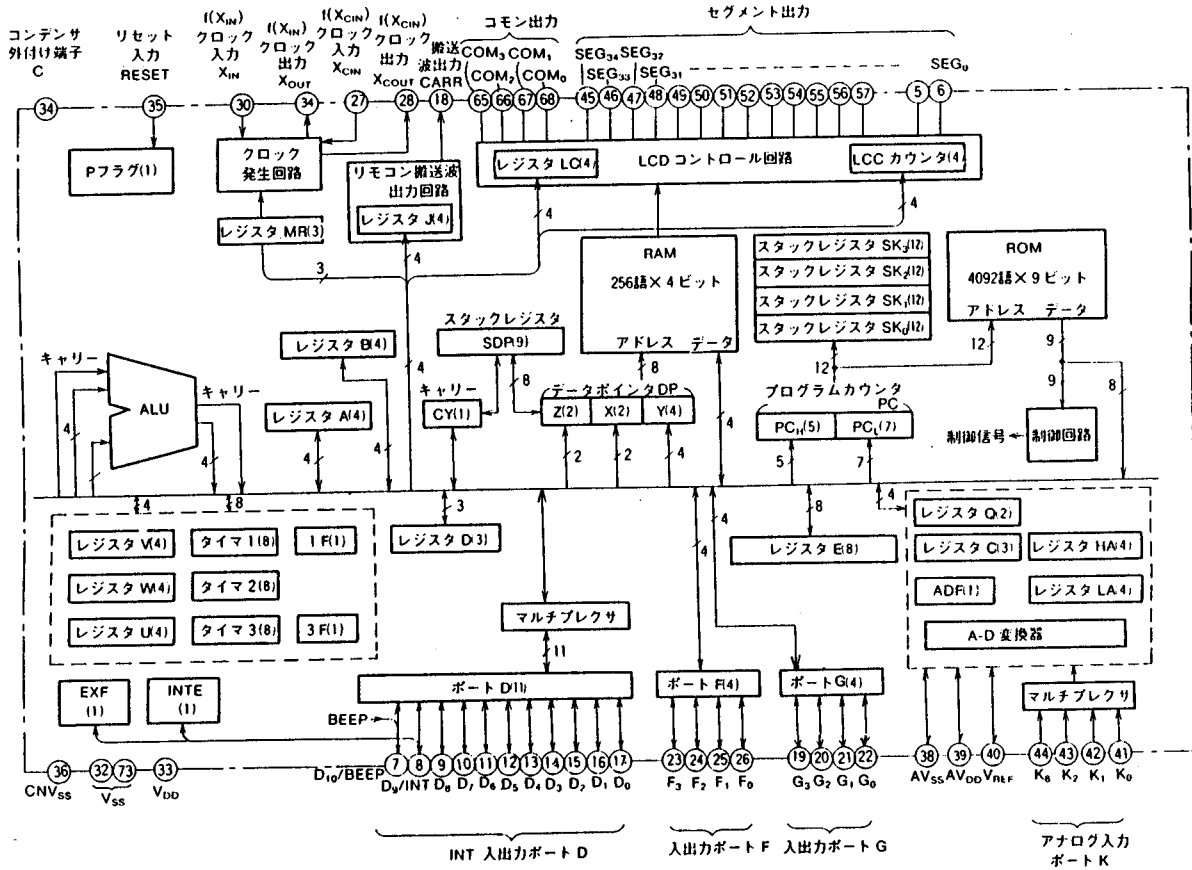


図 1

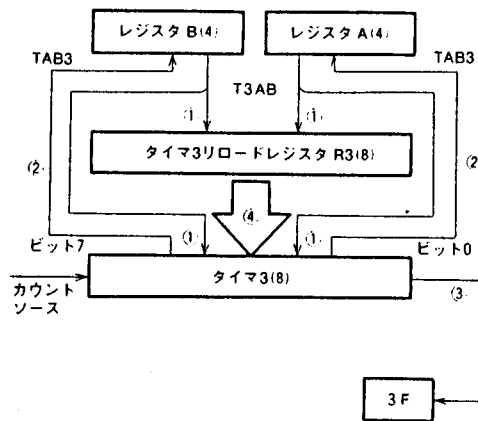
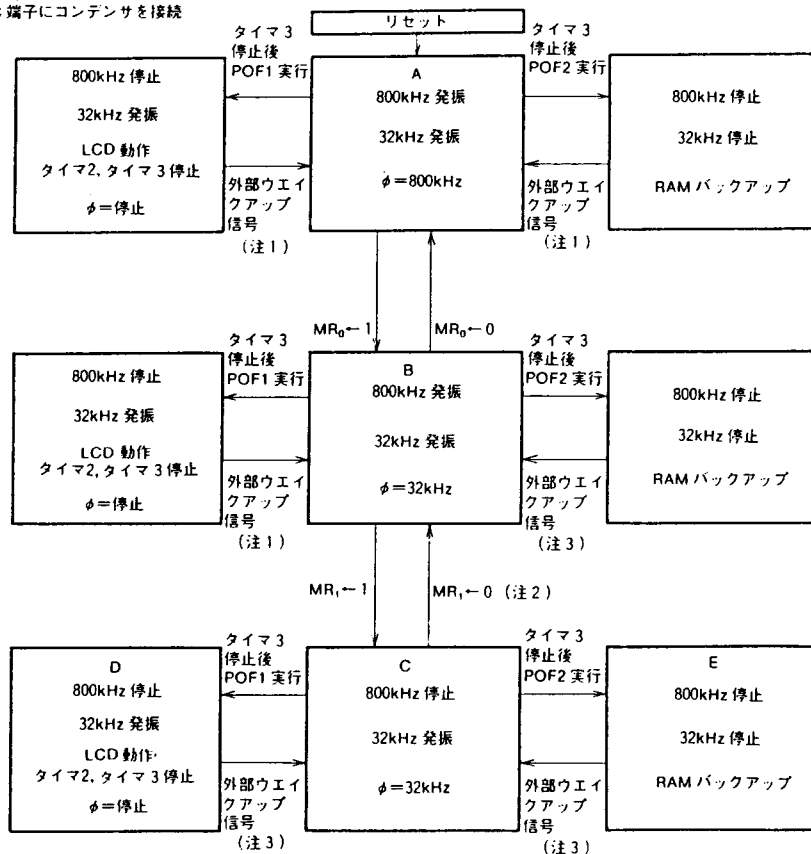


図 2

- $f(X_{IN}) = 800\text{kHz}$
- $f(X_{CIN}) = 32\text{kHz}$
- C 端子にコンデンサを接続



- 注1. 800kHz 発振が安定するまでの時間はハードウェアによって自動的に生成されます(C 端子)。
2. 800kHz 発振が安定するまでの時間(数百  $\mu\text{s}$ ~数 ms)をソフトウェアで生成してください。
3. 32kHz 発振が安定するまでの時間はハードウェアによって自動的に生成されます。

図3

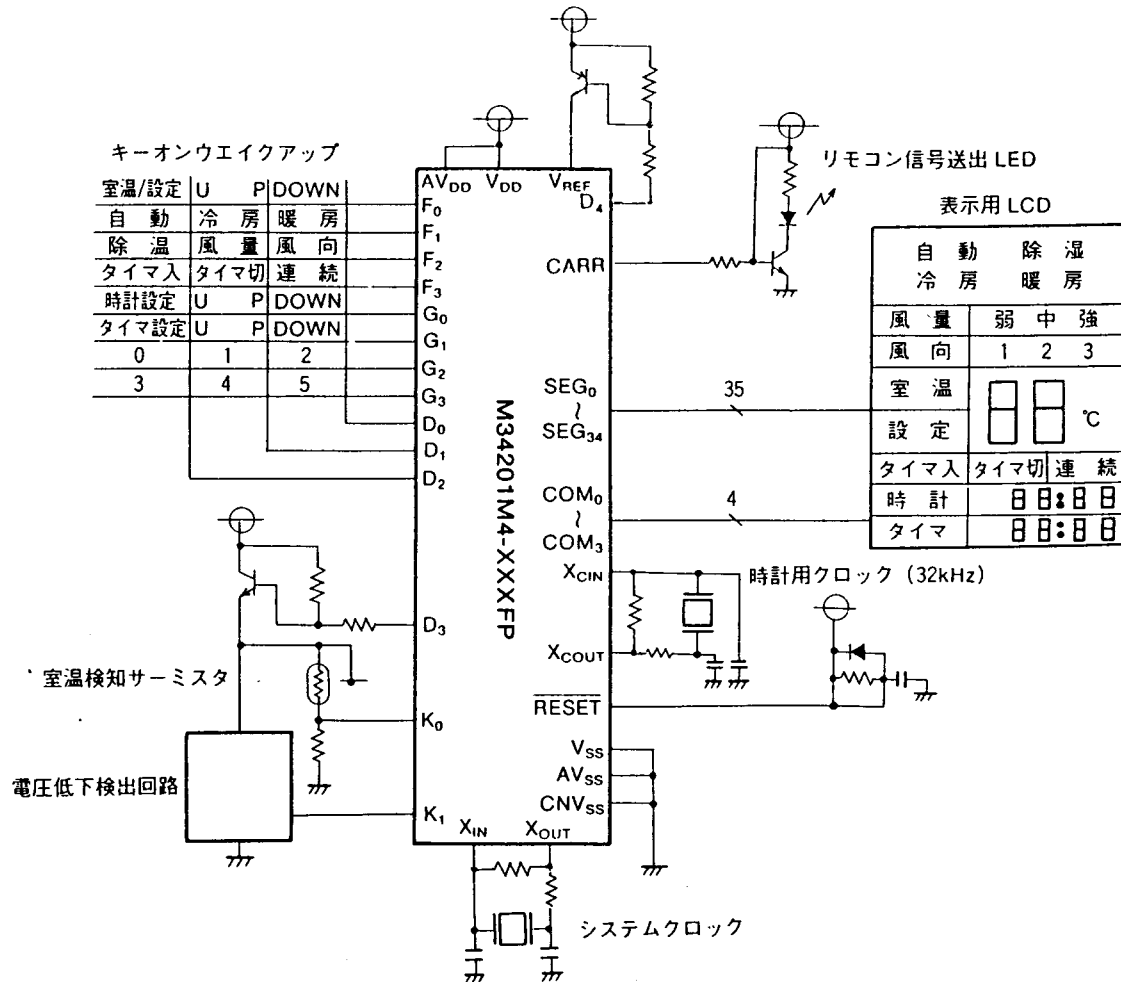


図4