

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
 株式会社 ルネサス テクノロジ
 問合せ窓口 <http://japan.renesas.com/inquiry>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-SH7-A753A/J	Rev.	第1版
題名	SH7730 PLL 回路の出力クロックに関する制限事項		情報分類	技術情報	
適用製品	SH7730 グループ	対象ロット等	関連資料	SH7730 ハードウェアマニュアル (RJJ09B0339)	
		全ロット			

SH7730 ハードウェアマニュアル (図 13.1 CPG のブロック図) の PLL 回路の出力クロック (*) に関しまして、下記の制限事項がございますのでご案内いたします。

【制限事項】

PLL 回路の出力クロックの周波数範囲は以下のようになります。

周波数制御レジスタ (FRQCR) の STC[4:0] の設定により、PLL 回路の出力クロックが以下の範囲内になるようにご使用ください。

266MHz 品 : 75MHz ~ 266.67MHz

200MHz 品 : 75MHz ~ 200MHz

(*)

SH7730 ハードウェアマニュアル (図 13.1 CPG のブロック図) において、EXTAL 端子からの入力クロック

または、水晶発振回路が出力するクロックが PLL 回路に入力されます。

PLL 回路は、入力されたクロック周波数を 2 倍 ~ 16 倍に逡倍し出力します。

これが、PLL 回路の出力クロックとなります。

- 以上 -