

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

— 日立半導体技術情報 —

前略、下記日立マイクロコンピュータ技術情報をお送り致しますので、御検討よろしくお願ひ申し上げます。

〒 1 0 0

東京都千代田区大手町 2 丁目 6 番 2 号

(日本ビル)

TEL (03)5201-5022 (ダイヤルイン)

株式会社 日立製作所 半導体事業部 マイコン製品技術部

題 目	H8S/2148 用 E6000 エミュレータの 制限事項について		発行番号	TN- EML- 031A	
			分 類	1. 仕様変更 2. ドキュメント訂正追加等 ③ 使用上の注意事項	
適 用 製 品	HS2148EP160H	対象ロット等	関 連 資 料	E6000 H8S/2148 シリーズ エミュレータ ユーザーズマニュアル	有効期限
		全ロット			永年

本エミュレータ使用しております H8S/2148 エバチップには制限事項がありますので、次ページ以降に記載の「H8S/2148 用エバチップにおける制限事項」をよくお読みの上、ご使用下さるようお願いいたします。

— 以上 —

H8S/2148用エバチップにおける制限事項

本エミュレータに使用しておりますH8S/2148用エバチップには、以下に示す制限事項がありますので、ご使用になる際には十分に注意してください。

【該当製品：H8S/2148シリーズ】

No.	項目	製品チップ及びハードウェア マニュアルの記載事項	エミュレータ	開発上の注意事項、対策
1	拡張モード時のIOSEビットによるポート2、ポートAのデータ出力機能	モード2の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27)、ポートA (PA0~PA7) が出力ポートとして機能します。 また、モード3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) が出力ポートとして機能します。	サポートしていません。モード2の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27)、ポートA (PA0~PA7) はアドレス出力として機能します。 また、モード3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) がアドレス出力として機能します。	出力ポートが必要な場合、暫定的に他のポートをご使用願います。
2	アドレスブレイク機能の割り込みマスク	CCRの1ビットにより割り込みはマスクされません。	CCRの1ビットにより割り込みがマスクされます。	アドレスブレイクを使用されるときは、必ずプログラム上で割り込みマスクがされていない領域を設定してください。
3	HIEビットの機能制限と、これに伴うポート6のプルアップ機能およびキー入力割り込み機能	HIEビットは同じアドレスにマルチプレクスされているレジスタの選択に使用します。	HIEビットは同じアドレスにマルチプレクスされているレジスタの選択のほか、シングルチップモードではスリープモードへの切替に使用します。	シングルチップモードでHIEビットを1にセットした時点でスリープモードになりますので注意が必要です。ポート6のプルアップ、キー入力割り込み機能を使用する場合も同様です。
4	SYSCR2レジスタのHI12Eビットの機能	SYSCR2レジスタのHI12Eビットは、内蔵ホストインタフェース機能を制御します。シングルチップモードでホストインタフェースのモジュールストップビットをクリアし、HI12Eビットを1にセットするとスリープモードになります。	SYSCR2レジスタはアクセスできません。ホストインタフェースを使用する場合は、シングルチップモードでホストインタフェースのモジュールストップビットをクリアし、SYSCRレジスタのHI12Eビットを1にセットすることによりスリープモードとして動作します。	ホストインタフェースを使用するときには、SYSCR2レジスタのHI12Eビットを1にセットしてください。(ダミーライト)。エバチップでは本レジスタはアクセスできませんので、当該レジスタをリードおよび判定しないでください。
5	タイマコネクシオンのHSYNCOの出力選択 (P44)	TMR1のTCSRのOS3~OS0ビット、およびTMRXのTCSRのOS3~OS0ビットの値によらずHSYNCO出力端子として使用することができます。	HSYNCO出力端子として使用するときには、TMR1のTCSRのOS3~OS0ビット、およびTMRXのTCSRのOS3~OS0ビットを必ずすべて0にする必要があります。	HSYNCO出力端子として使用するときには、TMR1のTCSRのOS3~OS0ビット、およびTMRXのTCSRのOS3~OS0ビットを必ずすべて0にしてください。
6	タイマコネクシオンのクランプ信号のアサート/ネゲート競合	-	クランプ信号のセット条件の成立と、複数回目のコンペアマッチ信号が競合した場合、クランプ信号が異常波形となる場合があります。	クランプ信号の幅の調整、あるいはコンペアマッチタイミングの変更などにより、競合が起こらない条件を設定してください。
7	タイマコネクシオンのレジスタのフラグセットとリードの競合	-	タイマコネクシオンのレジスタのフラグセットとリードの競合が起こると、レジスタのクリア条件であるフラグの1リードが認識されない場合があります。	フラグを確実にクリアする場合、1データを2度リードする、あるいはクリアされていない場合に再度1をリード後クリア動作を行なうなどの対応が必要です。

[該当製品：H8S/2144シリーズ]

No.	項目	製品チップ及びハードウェア マニュアルの記載事項	エミュレータ	開発上の注意事項、対策
1	拡張モード時のIOSEビットによるポート2、ポートAのデータ出力機能	<p>モード2の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27)、ポートA (PA0~PA7) が出力ポートとして機能します。</p> <p>また、モード3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) が出力ポートとして機能します。</p>	<p>サポートしていません。モード2の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27)、ポートA (PA0~PA7) はアドレス出力として機能します。</p> <p>また、モード3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) がアドレス出力として機能します。</p>	<p>出力ポートが必要な場合、暫定的に他のポートをご使用願います。</p>
2	アドレスブレイク機能の割り込みマスク	CCRの1ビットにより割り込みはマスクされません。	CCRの1ビットにより割り込みがマスクされます。	アドレスブレイクを使用されるときは、必ずプログラム上で割り込みマスクがされていない領域を設定してください。
3	TMRVのレジスタのアクセス方法	TCONRSレジスタのTMRX/Yビット=1は存在せず、MSTP8=0、HIE=0の設定によりレジスタをアクセスすることができます。	MSTP8=0、HIE=0の設定ほかTCONRSレジスタのTMRX/Yビット=1にする必要があります。	<p>タイマコネクション機能をイネーブルに設定する必要がありますので、エミュレータでの製品設定をH8S/2148シリーズにしてください。その後、TCONRSレジスタのTMRX/Yビットを1に設定してください。(ダミーライト)。</p> <p>製品チップでは本レジスタはアクセスできませんので、プログラム上で当該レジスタをリードおよび判定しないでください。</p>

【該当製品：H8S/2138シリーズ】

No.	項目	製品チップ及びハードウェア マニュアルの記載事項	エミュレータ	開発上の注意事項、対策
1	拡張モード時のIOSEビットによるポート2のデータ出力機能	モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) が出力ポートとして機能します。	サポートしていません。モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) はアドレス出力として機能します。	出力ポートが必要な場合、暫定的に他のポートをご使用願います。
2	アドレスブレイク機能の割り込みマスク	CCRの1ビットにより割り込みはマスクされません。	CCRの1ビットにより割り込みがマスクされます。	アドレスブレイクを使用されるときは、必ずプログラム上で割り込みマスクがされていない領域を設定してください。
3	HIEビットの機能制限と、これに伴うポート6のプルアップ機能およびキー入力割り込み機能	HIEビットは同じアドレスにマルチプレクスされているレジスタの選択に使用します。	HIEビットは同じアドレスにマルチプレクスされているレジスタの選択のほか、シングルチップモードではスレープモードへの切替に使用します。	シングルチップモードでHIEビットを1にセットした時点でスレープモードになりますので注意が必要です。ポート6のプルアップ、キー入力割り込み機能を使用する場合も同様です。
4	SYSCR2レジスタのHI12Eビットの機能	SYSCR2レジスタのHI12Eビットは、内蔵ホストインタフェース機能を制御します。シングルチップモードでホストインタフェースのモジュールストップビットをクリアし、HI12Eビットを1にセットするとスレープモードになります。	SYSCR2レジスタはアクセスできません。ホストインタフェースを使用する場合は、シングルチップモードでホストインタフェースのモジュールストップビットをクリアし、SYSCRレジスタのHI12Eビットを1にセットすることによりスレープモードとして動作します。	ホストインタフェースを使用するときは、SYSCR2レジスタのHI12Eビットを1にセットしてください。(デミラライト)。エバチップでは本レジスタはアクセスできませんので、当該レジスタをリードおよび判定しないでください。
5	タイマコネクシオンのHSYNCOの出力選択 (P44)	TMR1のTCSRのOS3~OS0ビット、およびTMRXのTCSRのOS3~OS0ビットの値によらずHSYNCO出力端子として使用することができます。	HSYNCO出力端子として使用するときには、TMR1のTCSRのOS3~OS0ビット、およびTMRXのTCSRのOS3~OS0ビットを必ずすべて0にする必要があります。	HSYNCO出力端子として使用するときには、TMR1のTCSRのOS3~OS0ビット、およびTMRXのTCSRのOS3~OS0ビットを必ずすべて0にしてください。
6	タイマコネクシオンのCBLANK信号出力条件	CBLANK信号は、HFBACK1、VFBACK1、IVO信号およびVFBACK1の立下がりエッジセンスでセットされIVO信号立上がりエッジセンスでリセットされるRS-F/Fの出力の4入力ORで生成されます。	←	現行エバチップを使用したエミュレータではタイマコネクシオンのCBLANK信号出力はサポートできません。
7	タイマコネクシオンのクランプ信号のアサート/ネゲート競合	-	クランプ信号のセット条件の成立と、複数回目のコンパスマッチ信号が競合した場合、クランプ信号が異常波形となる場合があります。	クランプ信号の幅の調整、あるいはコンパスマッチタイミングの変更などにより、競合が起こらない条件を設定してください。
8	タイマコネクシオンのレジスタのフラグセットとリードの競合	-	タイマコネクシオンのレジスタのフラグセットとリードの競合が起こると、レジスタのクリア条件であるフラグの1リードが認識されない場合があります。	フラグを確実にクリアする場合、1データを2度リードする、あるいはクリアされていない場合に再度1をリード後クリア動作を行うなどの対応が必要です。

【該当製品：H8S/2134シリーズ】

No.	項目	製品チップ及びハードウェア マニュアルの記載事項	エミュレータ	開発上の注意事項、対策
1	拡張モード時のIOSEビットによるポート2のデータ出力機能	モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) が出力ポートとして機能します。	サポートしていません。モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2 (P24~P27) はアドレス出力として機能します。	出力ポートが必要な場合、暫定的に他のポートをご使用願います。
2	アドレスブレイク機能の割り込みマスク	CCRの1ビットにより割り込みはマスクされません。	CCRの1ビットにより割り込みがマスクされます。	アドレスブレイクを使用されるときは、必ずプログラム上で割り込みマスクがされていない領域を設定してください。
3	TMRXのレジスタのアクセス方法	TCONRSレジスタのTMRX/Yビット=1は存在せず、MSTP8=0、HIE=0の設定によりレジスタをアクセスすることができます。	MSTP8=0、HIE=0の設定ほかTCONRSレジスタのTMRX/Yビット=1にする必要があります。	タイマコネクション機能をイネーブルに設定する必要がありますので、エミュレータでの製品設定をH8S/2138シリーズにしてください。その後、TCONRSレジスタのTMRX/Yビットを1に設定してください。(ダミーライト)。 製品チップでは本レジスタはアクセスできませんので、プログラム上で当該レジスタをリードおよび判定しないでください。

【該当製品：H8S/2128シリーズ】

No.	項目	製品チップ及びハードウェア マニュアルの記載事項	エミュレータ	開発上の注意事項、対策
1	拡張モード時のIOSEビットによるポート2のデータ出力機能	モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2（P24～P27）が出力ポートとして機能します。	サポートしていません。モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2（P24～P27）はアドレス出力として機能します。	出力ポートが必要な場合、暫定的に他のポートをご使用願います。
2	アドレスブレイク機能の割り込みマスク	CCRのIビットにより割り込みはマスクされません。	CCRのIビットにより割り込みがマスクされます。	アドレスブレイクを使用されるときは、必ずプログラム上で割り込みマスクがされていない領域を設定してください。
3	タイマコネクシオンのHSYNCOの出力選択（P67）	TMRXのTCSRのOS3～OS0ビットの値によらずHSYNCO出力端子として使用することができます。	HSYNCO出力端子として使用するときには、TMRXのTCSRのOS3～OS0ビットを必ずすべて0にする必要があります。	HSYNCO出力端子として使用するときには、TMRXのTCSRのOS3～OS0ビットを必ずすべて0にしてください。
4	タイマコネクシオンのクランプ信号のアサート/ネゲート競合	-	クランプ信号のセット条件の成立と、複数回目のコンペアマッチ信号が競合した場合、クランプ信号が異常波形となる場合があります。	クランプ信号の幅の調整、あるいはコンペアマッチタイミングの変更などにより、競合が起こらない条件を設定してください。
5	タイマコネクシオンのレジスタのフラグセットとリードの競合	-	タイマコネクシオンのレジスタのフラグセットとリードの競合が起こると、レジスタのクリア条件であるフラグのリードが認識されない場合があります。	フラグを確実にクリアする場合、1データを2度リードする、あるいはクリアされていない場合に再度1をリード後クリア動作を行うなどの対応が必要です。

【該当製品：H8S/2124シリーズ】

No.	項目	製品チップ及びハードウェア マニュアルの記載事項	エミュレータ	開発上の注意事項、対策
1	拡張モード時のIOSEビットによるポート2のデータ出力機能	モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2（P24～P27）が出力ポートとして機能します。	サポートしていません。モード2、3の拡張モード時、ポートのDDR=1かつIOSEビット=1にセットするとポート2（P24～P27）はアドレス出力として機能します。	出力ポートが必要な場合、暫定的に他のポートをご使用願います。
2	アドレスブレイク機能の割り込みマスク	CCRのIビットにより割り込みはマスクされません。	CCRのIビットにより割り込みがマスクされます。	アドレスブレイクを使用されるときは、必ずプログラム上で割り込みマスクがされていない領域を設定してください。
3	TMRXのレジスタのアクセス方法	TCONRSレジスタのTMRX/Yビット=1は存在せず、MSTP8=0、HIE=0の設定によりレジスタをアクセスすることができます。	MSTP8=0、HIE=0の設定ほかTCONRSレジスタのTMRX/Yビット=1にする必要があります。	タイマコネクション機能をイネーブルに設定する必要がありますので、エミュレータでの製品設定をH8S/2128シリーズにしてください。その後、TCONRSレジスタのTMRX/Yビットを1に設定してください。（ダミーライト）。 製品チップでは本レジスタはアクセスできませんので、プログラム上で当該レジスタをリードおよび判定しないでください。