

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル  
株式会社 ルネサス テクノロジ問合せ窓口 <http://japan.renesas.com/inquiry>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU&MCU	発行番号	TN-SH7-A607A/J	Rev.	第1版
題名	IIC3 ビット同期回路に関する誤記訂正および記述変更		情報分類	技術情報	
適用製品	SH7200 シリーズ SH7210 シリーズ SH7260 シリーズ	対象ロット等	関連資料	下記参照	
		全ロット			

下記適用製品に内蔵されているI<sup>2</sup>Cバスインタフェース 3 (IIC3) において、ビット同期回路に関する誤記訂正および記述変更がありますのでご連絡いたします。

## 1. SCLをモニタする時間の誤記訂正

下記の通り、CKS[3]が"1"の時の値を訂正します。

誤)

CKS[3]	CKS[2]	SCLをモニタする時間
0	0	9 tpeyc
	1	21 tpeyc
1	0	19 tpeyc
	1	43 tpeyc

正)

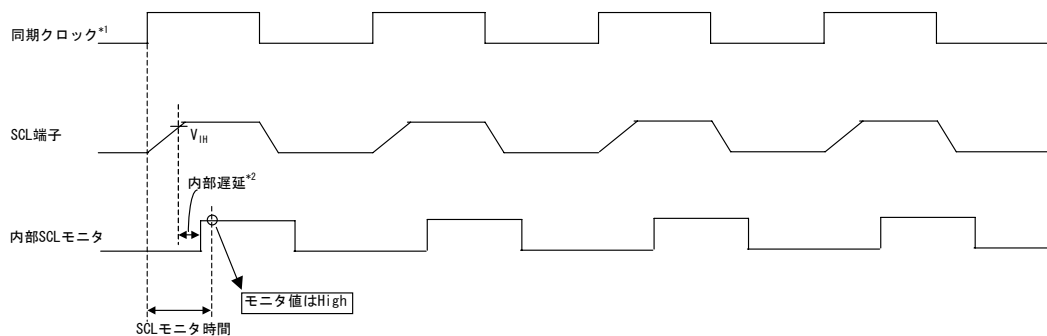
CKS[3]	CKS[2]	SCLをモニタする時間
0	0	9 tpeyc
	1	21 tpeyc
1	0	33 tpeyc
	1	81 tpeyc

2. ビット同期回路のタイミング図の記述変更

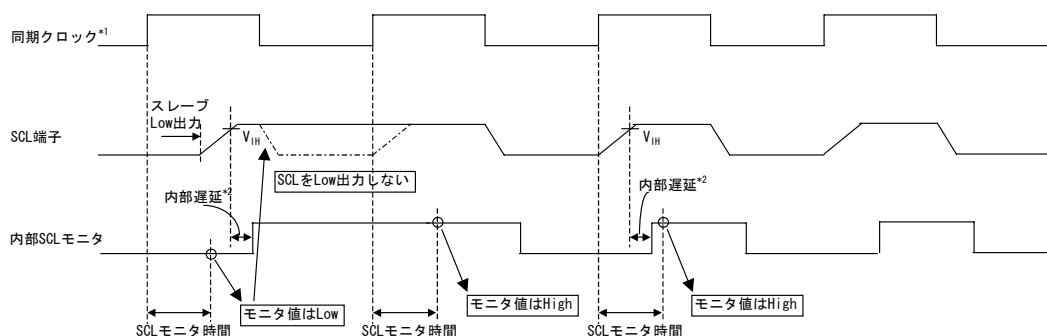
下記のように、ビット同期回路のタイミング図を変更します。

- ・ 「正常な場合」と「最初スレーブデバイスがLowに引っ張った場合」を追加
- ・ 補足説明を追加

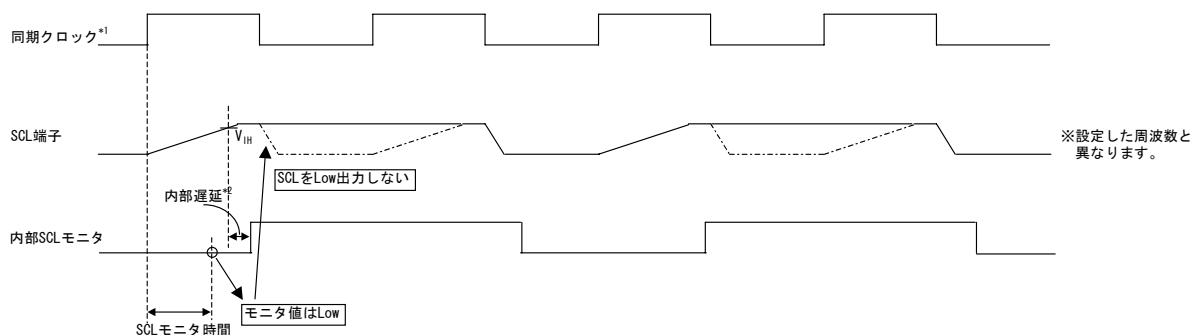
(a) 正常な場合



(b) 最初スレーブデバイスがLowに引っ張った場合



(c) SCLの立ち上がりがなまった場合



【注】 \*1 I<sup>2</sup>Cバスコントロールレジスタ (ICCR1) のCKS[3:0]ビットで設定した転送レートのクロック。  
 \*2 NF2CYCレジスタ (NF2CYC) のNF2CYCビットが0のときは 3~4 t<sub>pevc</sub>、1のときは 4~5 t<sub>pevc</sub>。

## ■ 適用製品および関連資料

適用製品		関連資料	Rev.	管理番号
シリーズ	グループ			
SH7200 シリーズ	SH7201	SH7201 グループハードウェアマニュアル	Rev.1.0	RJJ09B0350-0100
	SH7203	SH7203 グループハードウェアマニュアル	Rev.1.0	RJJ09B0341-0100
	SH7206	SH7206 グループハードウェアマニュアル	Rev.2.0	RJJ09B0183-0200
SH7210 シリーズ	SH7211	SH7211 グループハードウェアマニュアル	Rev.1.0	RJJ09B0338-0100
SH7260 シリーズ	SH7261	SH7261 グループハードウェアマニュアル	Rev.1.0	RJJ09B0349-0100
	SH7263	SH7263 グループハードウェアマニュアル	Rev.1.0	RJJ09B0284-0100

以上