

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部1753  
 ルネサス エレクトロニクス株式会社  
 問合せ窓口 <http://japan.renesas.com/contact/>  
 E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RX*-A108A/J	Rev.	第1版
題名	RX63Nグループ、RX631グループ USB2.0ホスト/ファンクションモジュール(USBa)に関するマニュアルの誤記訂正		情報分類	技術情報	
適用製品	RX63Nグループ、RX631グループ	対象ロット等	関連資料	RX63Nグループ、RX631グループ ユーザーズマニュアルハードウェア編 Rev.1.80 (R01UH0041JJ0180)	
		全ロット			

RX63Nグループ、RX631グループ ユーザーズマニュアルハードウェア編のUSB2.0ホスト/ファンクションモジュール(USBa)章において誤記がありましたので、以下のとおり訂正いたします。

## 〈訂正内容〉

### •用語変更

以下の用語を変更いたします。

#### 【誤】

SOF 補間機能

#### 【正】

SOF 補完機能

### •Page 1244 of 2076

表34.1 に以下のとおり注記を追加いたします。

#### 【正】

表 34.1 USBの仕様

項目	内容
特長	<ul style="list-style-type: none"> <li>•</li> <li>•</li> </ul>
	ホストコントローラ機能選択時 <ul style="list-style-type: none"> <li>•フルスピード転送 (12Mbps) に対応 (注1)</li> <li>•</li> </ul>
	ファンクションコントローラ機能選択時 <ul style="list-style-type: none"> <li>•フルスピード転送 (12Mbps) に対応 (注1)</li> <li>•</li> </ul>
以下省略	

注1. ロースピード転送 (1.5Mbps) には対応していません。

•Page 1250 of 2076

34.2.3 DVSTCTR0レジスタのRHST[2:0]ビットの機能欄を以下のとおり訂正いたします。

【誤】

ビット	シンボル	ビット名	機能	R/W
b2-b0	RHST[2:0]	USBバスリセットステータスビット	<ul style="list-style-type: none"> <li>•ホストコントローラ機能選択時</li> </ul> b2 b0 000: 通信速度不定 (パワード時あるいは非接続時) 1xx: USBバスリセット処理中 001: ロースピード接続時 (注12) 010: フルスピード接続時  x: Don't care	R
			<ul style="list-style-type: none"> <li>•ファンクションコントローラ機能選択時</li> </ul> b2 b0 000: 通信速度不定 100: USBバスリセット処理中 010: フルスピード接続時	

【正】

ビット	シンボル	ビット名	機能	R/W
b2-b0	RHST[2:0]	USBバスリセットステータスビット	<ul style="list-style-type: none"> <li>•ホストコントローラ機能選択時</li> </ul> b2 b0 000: 通信速度不定 (パワード時あるいは非接続時) 1xx: USBバスリセット処理中 001: ロースピード接続時 (注2) 010: フルスピード接続時  x: Don't care	R
			<ul style="list-style-type: none"> <li>•ファンクションコントローラ機能選択時</li> </ul> b2 b0 000: 通信速度不定 010: USBバスリセット処理中 またはフルスピード接続時	

•Page 1250 of 2076

34.2.3 DVSTCTR0レジスタのWKUPビットに関する注意事項を削除いたします。

【誤】

注3. “1”のみ書けます。

## •Page 1251 of 2076

34.2.3 DVSTCTR0レジスタのRESUMEビットの説明文を以下のとおり変更いたします。

**【誤】**

ホストコントローラ機能選択時に、レジューム信号の出力制御を行います。  
RESUMEビットを“1”にすると、USB0はポートをK-Stateドライブし、レジューム出力を行います。  
—(省略)—

**【正】**

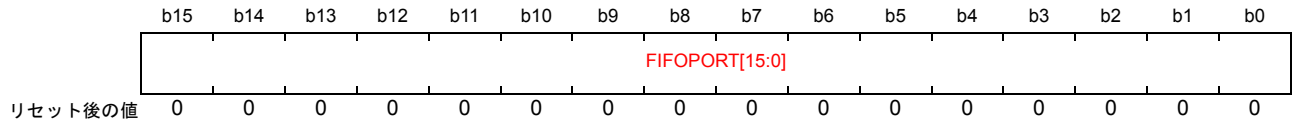
ホストコントローラ機能選択時に、レジューム信号の出力制御を行います。  
RESUMEビットを“1”にすると、USB0はポートをK-Stateドライブし、レジューム出力を行います。また、RWUPEビットが“1”かつサスペンド中にリモートウェイクアップ信号を検出すると、USB0はRESUMEビットを”1”にし、同様の動作を行います。  
—(省略)—

•Page 1253, 1254 of 2076

34.2.4 CFIFO、D0FIFO、D1FIFOレジスタに関する記載内容を以下のとおり変更いたします。

【誤】

アドレス USB0.CFIFO 000A 0014h, USB0.D0FIFO 000A 0018h, USB0.D1FIFO 000A 001Ch  
 USB1.CFIFO 000A 0214h, USB1.D0FIFO 000A 0218h, USB1.D1FIFO 000A 021Ch



ビット	シンボル	ビット名	機能	R/W
b15-b0	FIFOPORT[15:0]	FIFOポートビット	FIFOポートレジスタの有効ビットは、MBWビットの設定値およびBIGENDビットの設定値により異なります。有効ビットを、表34.4、表34.5に示します	R/W

**FIFOPORTT[15:0]ビット (FIFOポートビット)**

FIFOPORT[15:0]ビットにアクセスすることにより、FIFOバッファからの受信データを読み出し、もしくはFIFOバッファへの送信データの書き込みを行います。

FIFOポートレジスタへのアクセスは、ポートコントロールレジスタ (CFIFOCTR、D0FIFOCTR、D1FIFOCTR) のFRDYビットが“1”を示しているときのみ可能です。

FIFOポートレジスタの有効ビットは、ポート選択レジスタ (CFIFOSEL、D0FIFOSEL、D1FIFOSEL) のMBWビットおよびBIGENDビットの設定値により異なります。有効ビットを表34.4、表34.5に示します。

表34.4 16ビットアクセス時のエンディアン動作表

CFIFOSEL.BIGENDビット D0FIFOSEL.BIGENDビット D1FIFOSEL.BIGENDビット	ビット15~8	ビット7~0
0	N+1データ	N+0データ
1	N+0データ	N+1データ

表34.5 8ビットアクセス時のエンディアン動作表

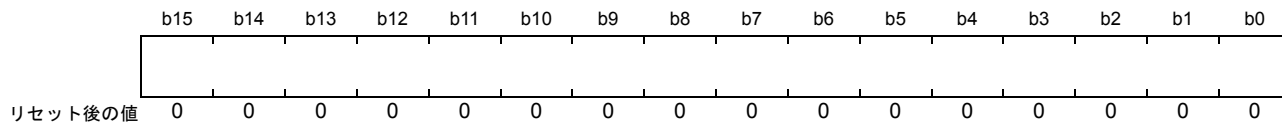
CFIFOSEL.BIGENDビット D0FIFOSEL.BIGENDビット D1FIFOSEL.BIGENDビット	ビット15~8	ビット7~0
0	アクセス禁止 (注1)	N+0データ
1	アクセス禁止 (注1)	N+0データ

注1. 禁止領域を読むことは禁止です。

【正】

(1) MBWビットが“1”の場合

アドレス USB0.CFIFO 000A 0014h, USB0.D0FIFO 000A 0018h, USB0.D1FIFO 000A 001Ch  
 USB1.CFIFO 000A 0214h, USB1.D0FIFO 000A 0218h, USB1.D1FIFO 000A 021Ch



ビット	シンボル	ビット名	機能	R/W
b15-b0	—	FIFOポートビット	FIFOバッファからの受信データの読み出し、FIFOバッファへの送信データの書き込みを行うポートです	R/W

(2) MBWビットが“0”の場合

アドレス USB0.CFIFO 000A 0014h, USB0.D0FIFO 000A 0018h, USB0.D1FIFO 000A 001Ch  
 USB1.CFIFO 000A 0214h, USB1.D0FIFO 000A 0218h, USB1.D1FIFO 000A 021Ch



ビット	シンボル	ビット名	機能	R/W
b7-b0	L[7:0]	FIFOポートビット	FIFOバッファからの受信データの読み出し、FIFOバッファへの送信データの書き込みを行うポートです	R/W

FIFOポートビット

FIFOポートビットにアクセスすることにより、FIFOバッファからの受信データの読み出し、もしくはFIFOバッファへの送信データの書き込みを行います。

FIFOポートレジスタへのアクセスは、FIFOポートコントロールレジスタ (CFIFOCTR、D0FIFOCTR、D1FIFOCTR) のFRDYビットが“1”を示しているときのみ可能です。

FIFOポートレジスタの有効ビットは、ポート選択レジスタ (CFIFOSEL、D0FIFOSEL、D1FIFOSEL) のMBWビットの設定値により異なります。

MBWビットが“1” (16ビット幅) の場合は、MDEB.MDE[2:0]ビットまたはMDES.MDE[2:0]ビットの値と、BIGENDビット (CFIFOSEL.BIGEND、D0FIFOSEL.BIGEND、D1FIFOSEL.BIGEND) の設定値との関係により、RAM上とデータ配置が変わる場合があります。16ビットアクセス時のエンディアン動作を表34.4に示します。なお、送信データ総数が奇数バイトの場合、最後のデータを書くときはL[7:0]ビットにバイトアクセスしてください。

MBWビットが“0” (8ビット幅) の場合は、L[7:0]ビットにバイトアクセスしてください。

表34.4 16ビットアクセス時のエンディアン動作

MDEB.MDE[2:0]ビット MDES.MDE[2:0]ビット	CFIFOSEL.BIGENDビット D0FIFOSEL.BIGENDビット D1FIFOSEL.BIGENDビット	ビット15~8	ビット7~0	備考
000b (ビッグエンディアン)	0 (リトルエンディアン)	N+1番地のデータ	N番地のデータ	バイト逆転あり
	1 (ビッグエンディアン)	N番地のデータ	N+1番地のデータ	
111b (リトルエンディアン)	0 (リトルエンディアン)	N+1番地のデータ	N番地のデータ	
	1 (ビッグエンディアン)	N番地のデータ	N+1番地のデータ	バイト逆転あり

•Page 1259 of 2076

34.2.6 CFIFOCTR、D0FIFOCTR、D1FIFOCTR レジスタのBCLRビットに関する注意事項を以下のとおり訂正いたします。

【誤】

注1. “0”を読んだ後、“1”のみ書けます。

【正】

注1. 読むと“0”が読めます。

•Page 1259 of 2076

34.2.6 CFIFOCTR、D0FIFOCTR、D1FIFOCTR レジスタのBVALビットに関する注意事項を削除いたします。

【誤】

注2. “1”のみ書けます。

•Page 1266 of 2076

34.2.12 SOFCFG レジスタのTRNENSEL ビットを以下のとおり予約ビットに訂正いたします。

【誤】

ビット	シンボル	ビット名	機能	R/W
b8	TRNENSEL (注1)(注2)	トランザクション有効期間切り替えビット	0: ロースピード未対応 1: 設定しないでください	R/W

【正】

ビット	シンボル	ビット名	機能	R/W
b8	—	予約ビット	読むと"0"が読めます。書く場合、“0”としてください	R/W

•Page 1266 of 2076

34.2.12 SOFCFG レジスタのTRNENSEL ビットの説明文を削除いたします。

【誤】

TRNENSEL ビット (トランザクション有効期間切り替えビット)

フルスピードまたはロースピード通信中のポートにおいて、1 フレーム中に USB0 がトークン発行を行う期間 (トランザクション有効期間) を指定します。

TRNENSEL ビットには、HUB 経由でロースピードデバイスが接続されたときに“1”にしてください。

TRNENSEL ビットは、ホストコントローラ機能選択時のみ有効です。

ファンクションコントローラ機能選択時は、“0”にしてください。

•Page 1267 of 2076

34.2.13 INTSTS0レジスタのリセット後の値に関する注意事項を以下のとおり訂正いたします。

【誤】

	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
	VBINT	RESM	SOFR	DVST	CTRT	BEMP	NRDY	BRDY	VBSTS	DVSQ[2:0]		VALID	CTSQ[2:0]			
リセット後の値	0	0	0	0/1 (注1)	0	0	0	0	0 (注2)	0	0	0/1 (注3)	0	0	0	0

- 注1. **パワーオンリセット**のとき“0”、USBバスリセットのとき“1”になります。
- 注2. USBm\_VBUS端子がHighのとき“1”、Lowのとき“0”です。
- 注3. **パワーオンリセット**のとき“000b”、USBバスリセットのとき“001b”になります。

【正】

	b15	b14	b13	b12	b11	b10	b9	b8	b7	b6	b5	b4	b3	b2	b1	b0
	VBINT	RESM	SOFR	DVST	CTRT	BEMP	NRDY	BRDY	VBSTS	DVSQ[2:0]		VALID	CTSQ[2:0]			
リセット後の値	0	0	0	0/1 (注1)	0	0	0	0	0 (注2)	0	0	0/1 (注3)	0	0	0	0

- 注1. **MCUがリセット**されると“0”、USBバスリセットが起こると“1”になります。
- 注2. USBm\_VBUS端子がHighのとき“1”、Lowのとき“0”になります。
- 注3. **MCUがリセット**されると“000b”、USBバスリセットが起こると“001b”になります。

•Page 1267 of 2076

34.2.13 INTSTS0レジスタのDVSQ[2:0]ビットの機能欄を以下のとおり訂正いたします。

【誤】

ビット	シンボル	ビット名	機能	R/W
b6-b4	DVSQ[2:0]	デバイスステートビット	b6 b4 0 0 0: <b>パワード</b> ステート 0 0 1: <b>デフォルト</b> ステート 0 1 0: <b>アドレス</b> ステート 0 1 1: <b>コンフィギュレーション</b> ステート 1 x x: <b>サスペンド</b> ステート (x: Don't care)	R

【正】

ビット	シンボル	ビット名	機能	R/W
b6-b4	DVSQ[2:0]	デバイスステートビット	b6 b4 0 0 0: <b>Powered</b> ステート 0 0 1: <b>Default</b> ステート 0 1 0: <b>Address</b> ステート 0 1 1: <b>Configured</b> ステート 1 x x: <b>Suspended</b> ステート (x: Don't care)	R

## •Page 1276 of 2076

34.2.18 FRMNUMレジスタのCRCEビット、OVRNビットに関する注意事項を以下のとおり訂正いたします。

【誤】

注1. “0”のみ書けます。

【正】

注1. 各ステータスを“0”にする場合は、クリアしたいビットに“0”を、その他のビットには“1”を書いてください。

## •Page 1276 of 2076

34.2.18 FRMNUMレジスタのCRCEビットの説明文、5行目以降を以下のとおり訂正いたします。

【誤】

## (1) ホストコントローラ機能選択時

CRCエラーの検出時には、USBは内部NRDY割り込み要求を発生させます。

## (2) ファンクションコントローラ機能選択時

CRCエラーの検出時には、USBは内部NRDY割り込み要求を発生させません。

【正】

CRCエラーの検出時には、USBは内部NRDY割り込み要求を発生させます。

## •Page 1286 of 2076

34.2.27 DCPCTRレジスタのSQSET、SQCLRビットに関する注意事項を以下のとおり訂正いたします。

【誤】

注2. 読むと“0”が読めます。“1”のみ書けます。

【正】

注2. 読むと“0”が読めます。

## •Page 1286 of 2076

34.2.27 DCPCTRレジスタのSUREQCLR、SUREQビットに関する注意事項を削除いたします。

【誤】

注3. “1”のみ書けます。



## •Page 1293 of 2076

34.2.30 PIPEMAXP レジスタのMXPS[8:0] ビットに関する説明文を以下のとおり訂正いたします。

## 【誤】

選択パイプの最大データペイロード(マックスパケットサイズ)を指定します。

MXPS[8:0]ビットの設定は、転送タイプごとにUSB規格に準拠した値を設定してください。MXPS[8:0]ビットが“0”のとき、FIFOバッファへの書き込み、または**PID = BUF**の設定は行わないでください。

## 【正】

選択パイプの最大データペイロード(マックスパケットサイズ)を指定します。

MXPS[8:0]ビットの設定は、転送タイプごとにUSB規格に準拠した値を設定してください。ただし、パイプ1,2の最大値は“256”です。MXPS[8:0]ビットが“000h”のとき、FIFOバッファにデータを書いたり、**PID[1:0]ビットを“01b”(BUF)**にしないでください。

## •Page 1295, 1300 of 2076

34.2.32 PIPEnCTR レジスタのSQSET、SQCLR ビットに関する注意事項を以下のとおり訂正いたします。

## 【誤】

注1. 読むと“0”が読めます。“1”のみ書けます。

## 【正】

注1. 読むと“0”が読めます。

## •Page 1310 of 2076

34.3.1.2 の本文を以下のとおり訂正いたします。

## 【誤】

USB0 は、ホストコントローラ機能またはファンクションコントローラ機能を選択することができます。コントローラ機能の選択は、SYSCFG.DCFMビットで行います。ただし、DCFMビットの設定は、**パワーオンリセット直後の初期設定またはD+のプルアップ禁止状態(SYSCFG.DPRPUビットが“0”)**で**D+/D-のプルダウン禁止状態(SYSCFG.DRPDビットが“0”)**ときに行ってください。

## 【正】

USB0 は、ホストコントローラ機能またはファンクションコントローラ機能を選択することができます。コントローラ機能の選択は、SYSCFG.DCFMビットで行います。ただし、DCFMビットの設定は、**リセット解除直後の初期設定時**、または**D+のプルアップとD+/D-のプルダウンがともに禁止(SYSCFG.DPRPU = 0かつDRPD = 0)**のときに行ってください。

•Page 1326 of 2076

図34.13を以下のとおり訂正いたします。

【誤】

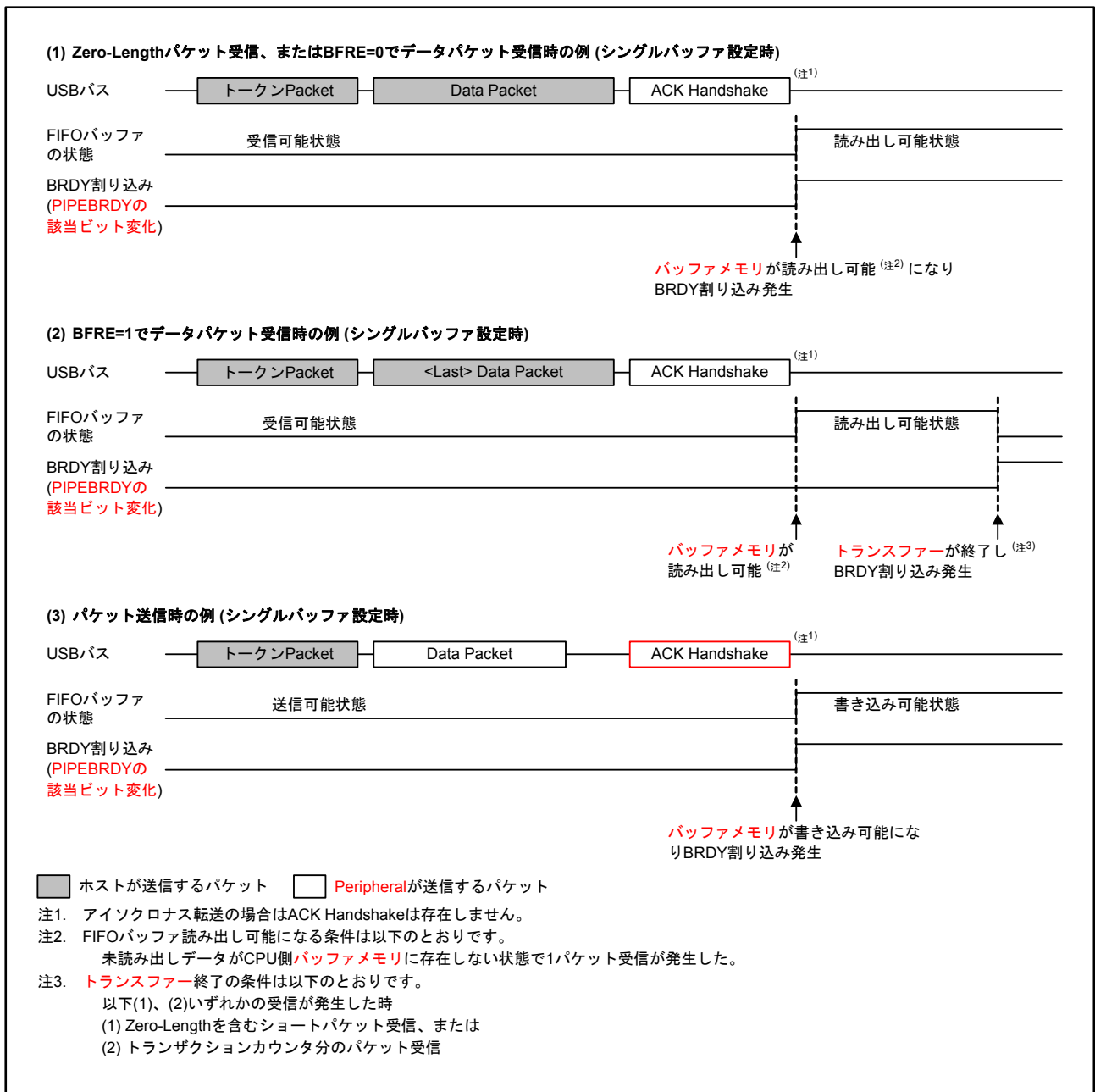


図34.13 BRDY割り込み発生タイミング図

【正】

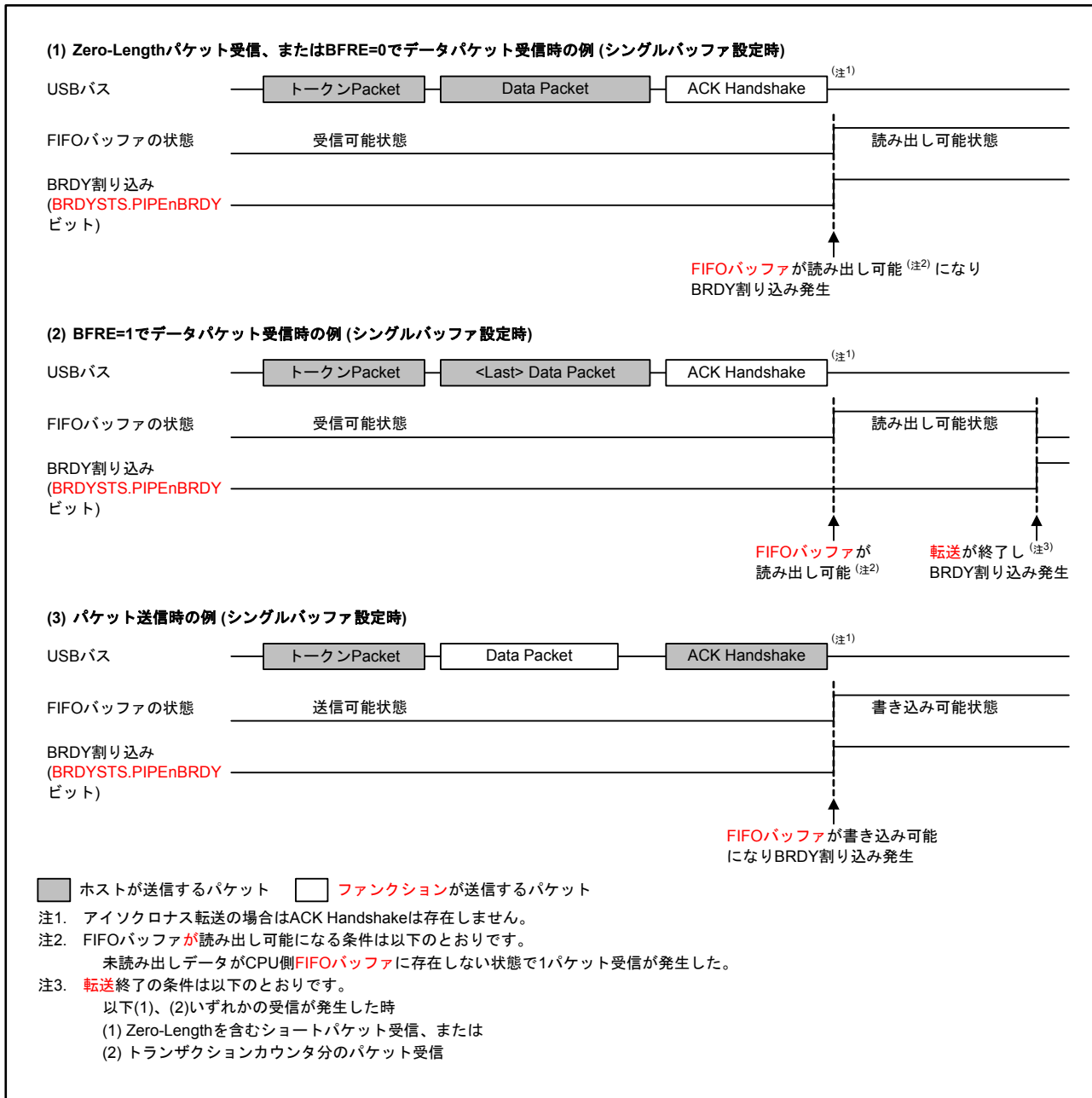


図34.13 BRDY割り込み発生タイミング図

•Page 1329 of 2076

図34.14を以下のとおり訂正いたします。

【誤】

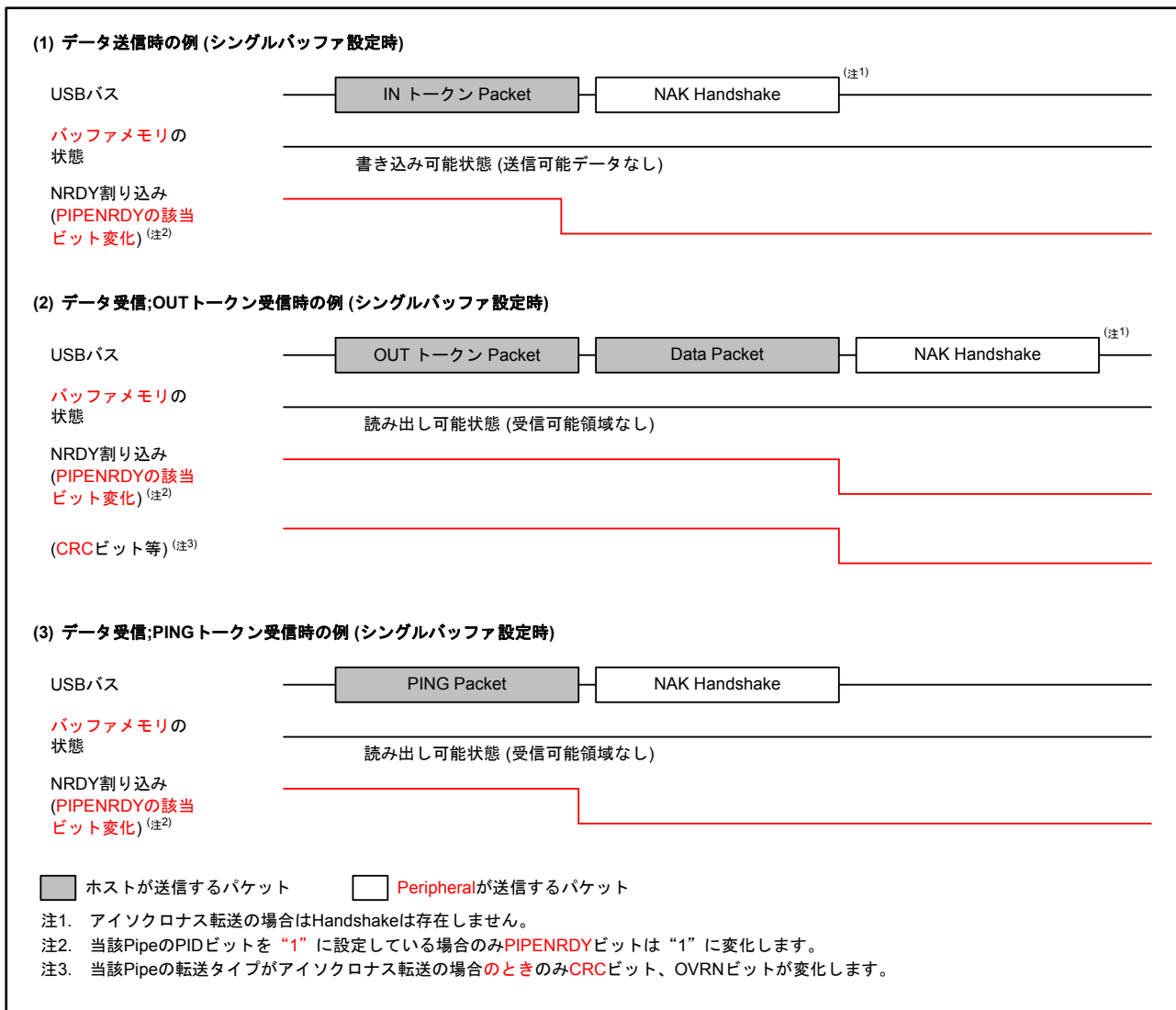


図34.14 NRDY割り込み発生タイミング図 (ファンクションコントローラ機能選択時)

【正】

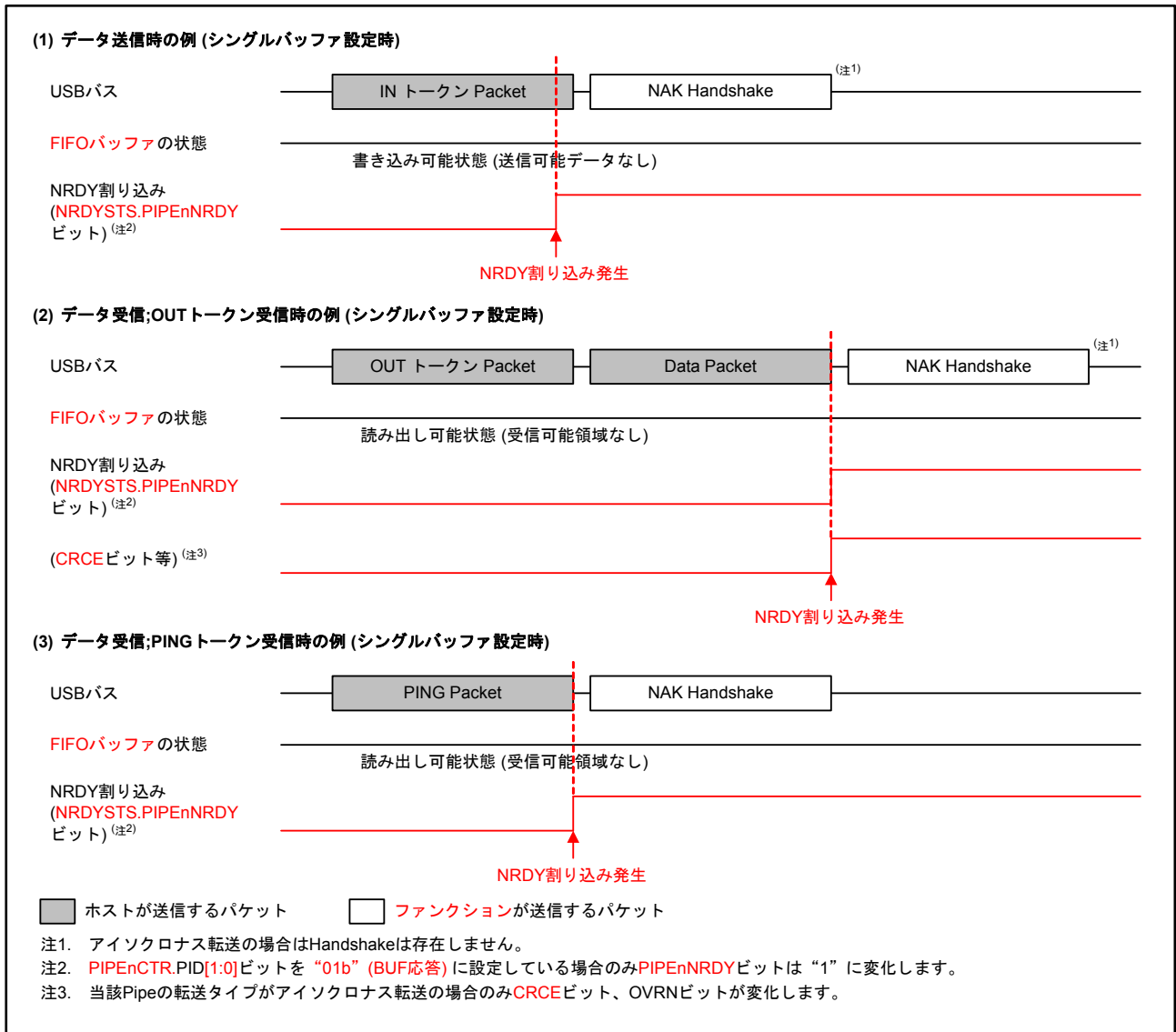


図 34.14 NRDY 割り込み発生タイミング図 (ファンクションコントローラ機能選択時)

•Page 1330 of 2076

図34.15を以下のとおり訂正いたします。

【誤】

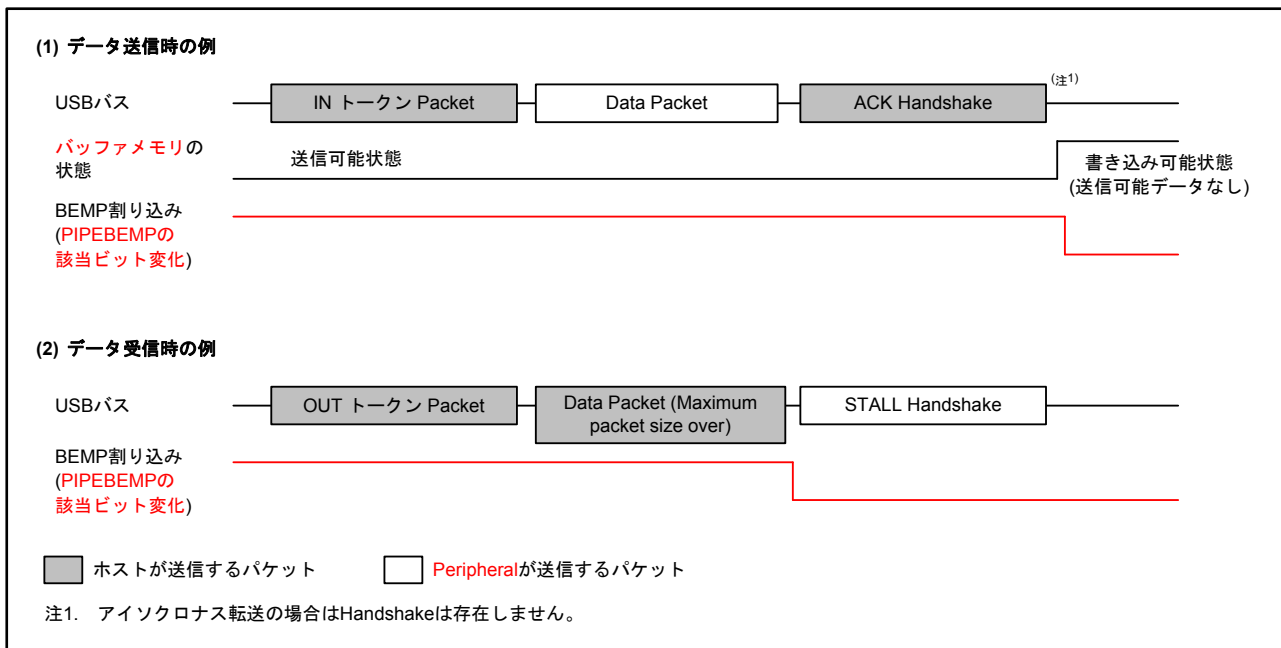


図34.15 ファンクションコントローラ機能選択時のBEMP割り込み発生タイミング図

【正】

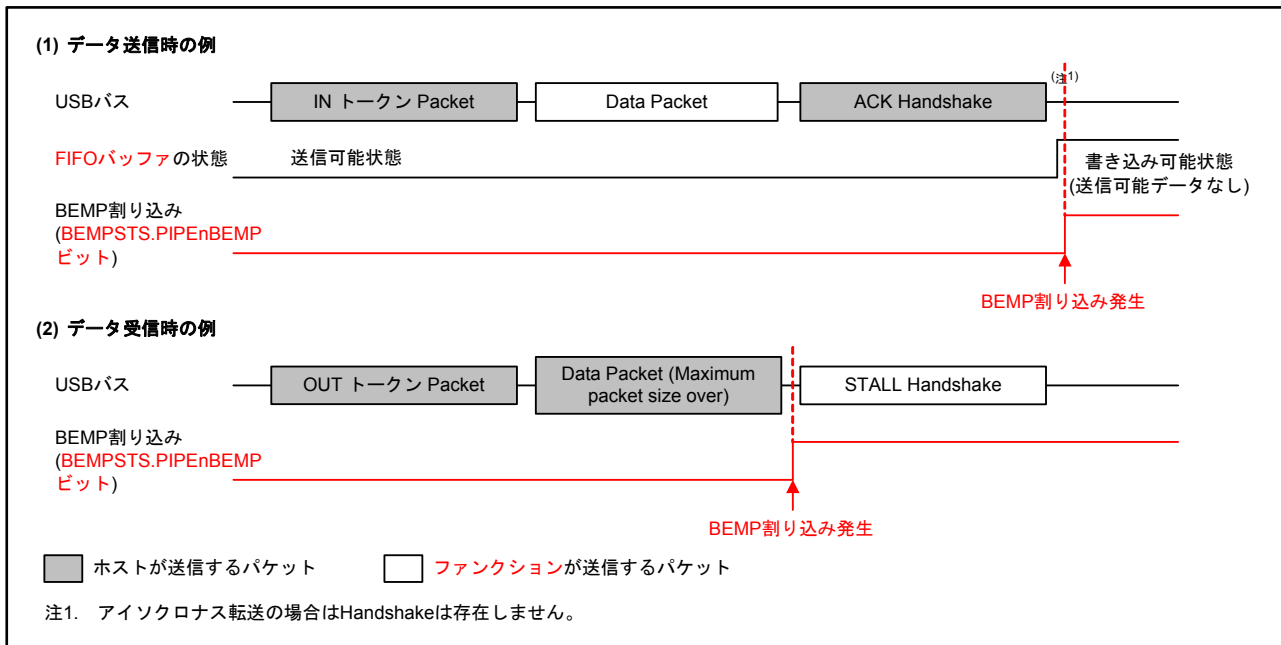


図34.15 ファンクションコントローラ機能選択時のBEMP割り込み発生タイミング図

## •Page 1346 of 2076

34.3.6.2 (4) 「コントロール転送自動応答機能」の説明文を以下のとおり訂正いたします。

## 【誤】

## (4) コントロール転送自動応答機能

USBは、正常なSET\_ADDRESS リクエストに自動応答します。SET\_ADDRESS リクエストに下記のエラーがある場合はソフトウェアによる応答が必要です。

- コントロール**リ**ード転送以外の場合：bmRequestType ≠ 00h
- リクエストエラーの場合：wIndex ≠ 00h
- ノーデータコントロール転送以外の場合：wLength ≠ 00h
- リクエストエラーの場合：wValue > 7Fh
- デバイスステートエラーのコントロール転送：DVSQ[2:0] = 011b (Configured)

SET\_ADDRESS 以外のすべてのリクエストには対応するソフトウェアによる応答が必要です。

## 【正】

## (4) コントロール転送自動応答機能

USBは、正常なSET\_ADDRESS リクエストに自動応答します。SET\_ADDRESS リクエストに下記のエラーがある場合はソフトウェアによる応答が必要です。

- bmRequestType が“00h”でない場合：コントロール**ラ**イト転送以外
- wIndex が“00h”でない場合：リクエストエラー
- wLength が“00h”でない場合：ノーデータコントロール転送以外
- wValue が“7Fh”より大きい場合：リクエストエラー
- INTSTS0.DVSQ[2:0] ビットが“011b”(Configured **ス**テート)の場合：デバイスステートエラーのコントロール転送

SET\_ADDRESS 以外のすべてのリクエストには対応するソフトウェアによる応答が必要です。

## •Page 1346 of 2076

34.3.8.1 (1) 「カウンタの初期化」の説明文を以下のとおり訂正いたします。

## 【誤】

## (1) カウンタの初期化

USB コントローラがインターバルカウンタを初期化する条件は以下のとおりです。

- **パワーオンリセット**：  
IITV[2:0] ビットが初期化されます。
- **PIPEnCTR.ACLRM** ビットによるバッファメモリ初期化  
IITV[2:0] ビットは初期化されませんがカウントは初期化されます。**PIPEnCTR.ACLRM** ビットを“0”にすることにより、**IITV** の設定値を最初からカウントします。

## 【正】

## (1) カウンタの初期化

インターバルカウンタは、MCU がリセットされたとき、または PIPEnCTR.ACLRM ビットを“1”にしたときに初期化されます。なお、ACLRM ビットによる初期化時は、PIPEPERI.IITV[2:0] ビットは初期化されません。

## •Page 1349 of 2076

34.3.9.3 (1) 「ファンクションコントローラ機能選択時でのカウンタの初期化」の説明文を以下のとおり訂正いたします。

## 【誤】

## (1) ファンクションコントローラ機能選択時でのカウンタの初期化

USB は、下記の条件でインターバルカウンタを初期化します。

- **パワーオンリセット**  
PIPEPERI.IITV[2:0] ビットが初期化されます。
- **ACLRM** によるバッファメモリ初期化  
IITV[2:0] ビットは初期化されませんがカウントは初期化されます。**PIPEnCTR.ACLRM** ビットを“0”にすることにより、**IITV** の設定値からカウントを開始します。

## 【正】

## (1) ファンクションコントローラ機能選択時でのカウンタの初期化

インターバルカウンタは、MCU がリセットされたとき、または PIPEnCTR.ACLRM ビットを“1”にしたときに初期化されます。なお、ACLRM ビットによる初期化時は、PIPEPERI.IITV[2:0] ビットは初期化されません。



•Page 1351 of 2076

34.3.9.3 (3) (a) の「IITV=0のとき」の説明文と図34.20を以下のとおり訂正いたします。

**【誤】**

- IITV=0のとき：選択パイプのPID[1:0]ビットをBUFに変更した**次のフレームから**インターバルのカウントを開始します。

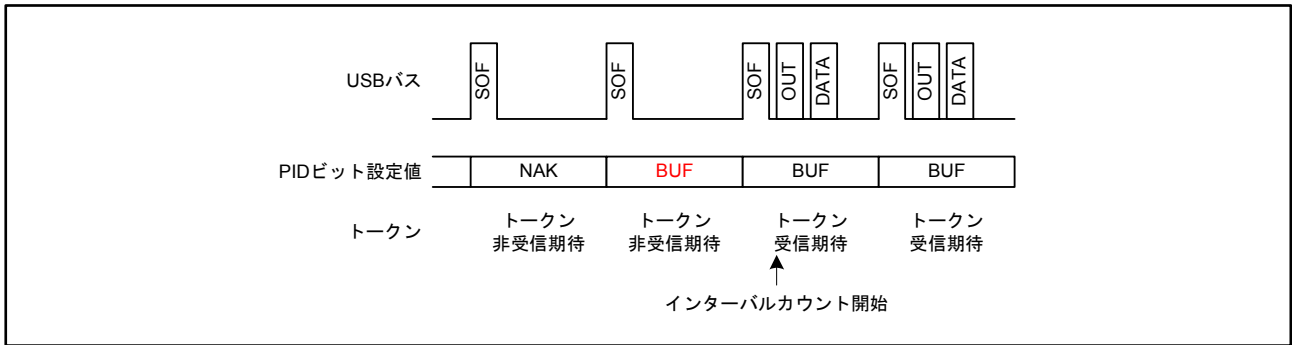


図34.20 IITV=0の場合のフレームとトークン受信期待有無の関係

**【正】**

- IITV = 0 の場合  
選択パイプのPID[1:0]ビットをBUFに変更した**時点で**インターバルのカウントを開始します。

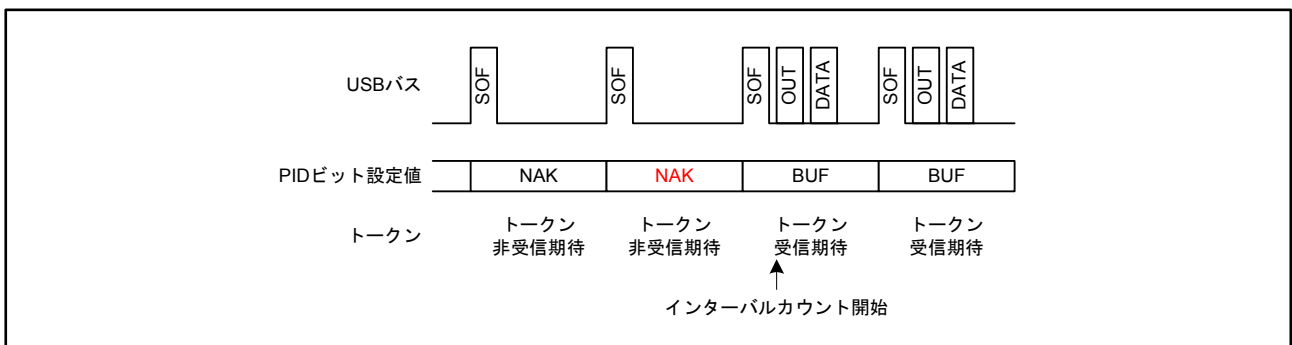


図34.20 IITV = 0 の場合のフレームとトークン受信期待有無の関係

## •Page 1355 of 2076

34.3.10 「SOF補間機能」の説明文を以下のとおり訂正いたします。

## 【誤】

ファンクションコントローラ機能を選択時にSOFパケットの破損または欠落のために、1ms間隔でSOFパケットを受信できなかった場合に、USBはSOFを補間します。SOF補間動作の開始はSYSCFG.USBEビットが“1”、SYSCFG.SCKEビットが“1”かつSOFパケット受信となります。また、下記の条件で補間機能が初期化されます。

- パワーオンリセット
- USBバスリセット
- サスペンド検出

## 【正】

ファンクションコントローラ機能を選択時にSOFパケットの破損または欠落のために、1ms間隔でSOFパケットを受信できなかった場合に、USBはSOFを補完します。SOF補完動作の開始はSYSCFG.USBEビットが“1”、SYSCFG.SCKEビットが“1”かつSOFパケット受信となります。また、下記の条件で補完機能が初期化されます。

- MCUのリセット
- USBバスリセット
- サスペンド検出

以上