

RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753
 ルネサス エレクトロニクス株式会社
 問合せ窓口 <http://japan.renesas.com/contact/>
 E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-AEG A/JA/XXXXXXXXXXXXXXXXXXXX Rev. A/XXXX 1版
題名	誤記訂正通知 RL78/G13 ユーザーズマニュアル Rev.3.10 の記載変更		情報分類 技術情報
適用製品	RL78/G13 グループ : R5F100xxx, R5F101xxx	対象ロット等 全ロット	関連資料 RL78/G13 ユーザーズマニュアル ハードウェア編 Rev.3.10 R01UH0146JJ0310 (Nov. 2013)

RL78/G13 ユーザーズマニュアル ハードウェア編 Rev.3.10 (R01UH0146JJ0310)において、下記訂正がごさいます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
12.5.7 SNOOZEモード機能 SNOOZEモード動作時のタイミング・チャート(図12-71, 図12-73)	p.576, p.578	誤記訂正
12.6.3 SNOOZEモード機能	p.602	注意追加
12.6.3 SNOOZEモード機能 SNOOZEモード動作時のタイミング・チャート(図12-90, 図12-91, 図12-93)	p.604, p.605, p.607	誤記訂正
16.4.3 多重割り込み処理 表16-5 割り込み処理中に多重割り込み可能な割り込み要求の関係	p.794	誤記訂正
29.5.1 シリアル・アレイ・ユニット (9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)	p.978	誤記訂正
29.7 データ・メモリSTOPモード低電源電圧データ保持特性	p.997	記載変更
30.5.1 シリアル・アレイ・ユニット (7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)	p.1036	誤記訂正
30.7 データ・メモリSTOPモード低電源電圧データ保持特性	p.1049	記載変更

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメントNo.	和文	R01UH0146JJ0310	
1	12.5.7 SNOOZEモード機能	SNOOZEモード動作時のタイミング・チャート(図12-71, 図12-73)の誤記訂正	p.576, p.578	p.3, p.4
2	12.6.3 SNOOZEモード機能	機能の注意追加	p.602	p.5
3	12.6.3 SNOOZEモード機能	SNOOZEモード動作時のタイミング・チャート(図12-90, 図12-91, 図12-93)の誤記訂正	p.604, p.605, p.607	p.6 – p.8
4	16.4.3 多重割り込み処理	表16-5 割り込み処理中に多重割り込み可能な割り込み要求の関係の誤記訂正	p.794	p.9
5	29.5.1 シリアル・アレイ・ユニット	(9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)の誤記訂正	p.978	p.10
6	29.7 データ・メモリSTOPモード	低電源電圧データ保持特性の記載変更	p.997	p.11
7	30.5.1 シリアル・アレイ・ユニット	(7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp…外部クロック入力)の誤記訂正	p.1036	p.12
8	30.7 データ・メモリSTOPモード	低電源電圧データ保持特性の記載変更	p.1049	p.13

誤記訂正の該当箇所は、誤)太字下線、正)グレー・ハッチングで記載します。

発行文書履歴

RL78/G13 ユーザーズマニュアル Rev.3.10 誤記訂正通知 発行文書履歴

文書番号	発行日	記事
TN-RL*-A026A/J	2014年5月21日	初版発行 訂正一覧の No.1 ~ No.8 の誤記訂正(本通知です。)

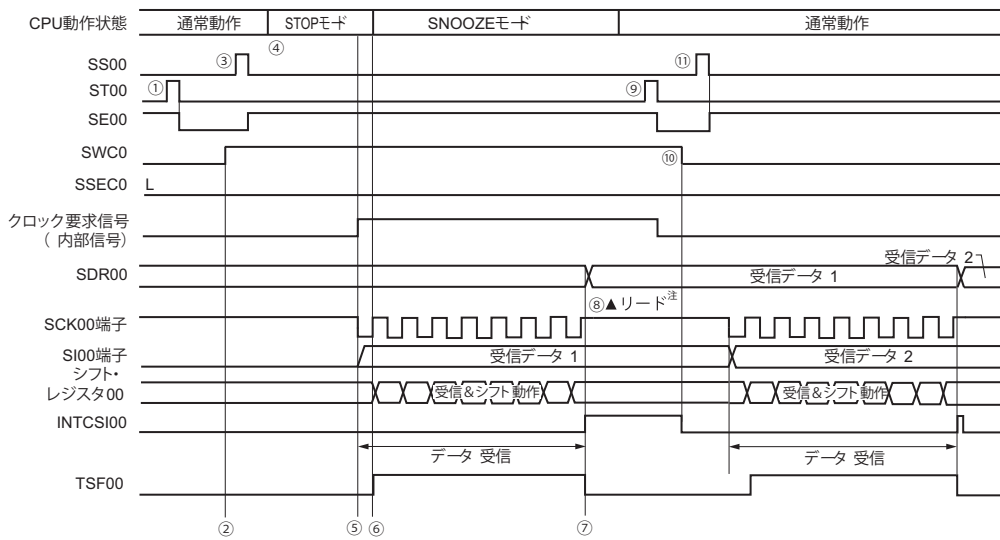
1. 12.5.7 SNOOZE モード機能

SNOOZE モード動作時のタイミング・チャート(図 12-71, 図 12-73) (p.576, p.578)

CPU動作状態、クロック要求信号(内部信号)とTSF00のタイミング・チャートの誤記訂正

誤)

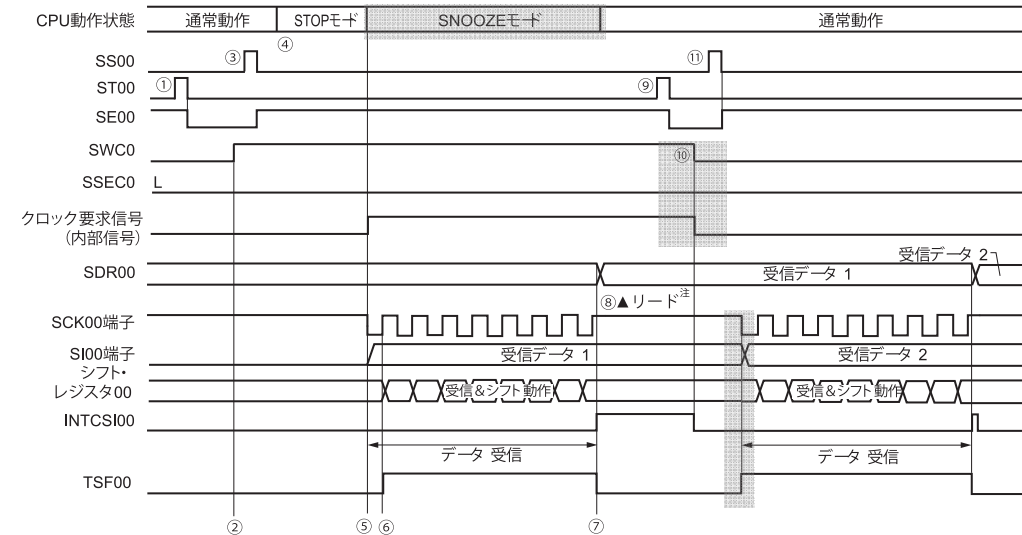
図 12 - 71 SNOOZE モード動作 (1 回起動) 時のタイミング・チャート (タイプ 1 : DAPmn =0, CKPmn = 0)



(省略)

正)

図 12 - 71 SNOOZE モード動作 (1 回起動) 時のタイミング・チャート (タイプ 1 : DAPmn =0, CKPmn = 0)

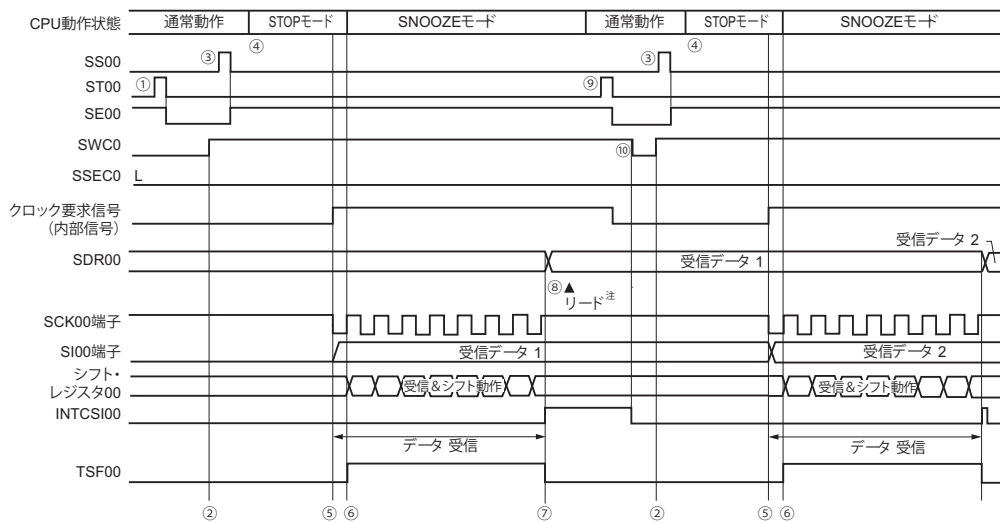


(省略)

CPU動作状態、クロック要求信号（内部信号）とINTCSI00のタイミング・チャートの誤記訂正

誤)

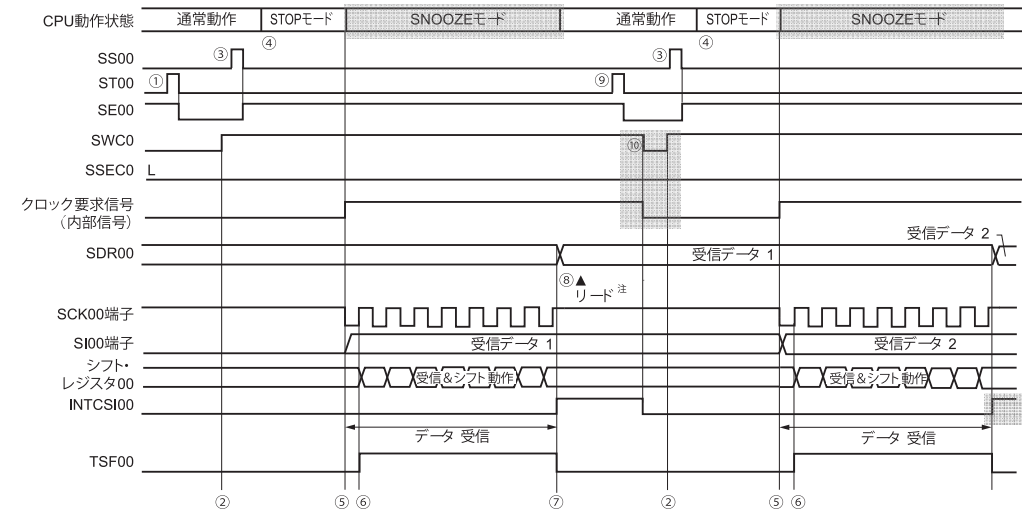
図 12 - 73 SNOOZE モード動作（連続起動）時のタイミング・チャート
（タイプ 1：DAPmn = 0, CKPmn = 0）



(省略)

正)

図 12 - 73 SNOOZE モード動作（連続起動）時のタイミング・チャート
（タイプ 1：DAPmn = 0, CKPmn = 0）



(省略)

2. 12.6.3 SNOOZE モード機能の注意追加(p.602)

誤)

12.6.3 SNOOZEモード機能

STOPモード時にRxDq端子入力の検出により、UART受信を動作させるモードです。通常STOPモード時はUARTの通信動作を停止しますが、SNOOZEモード機能を使用することで、CPUを動作させずにUART受信を行うことができます。

(省略)

注意1. SNOOZEモードは、 f_{CLK} に高速オンチップ・オシレータ・クロック (f_{IH}) を選択している場合のみ使用できます。

(省略)

4. SSECm=1の設定では、パリティ・エラー、フレーミング・エラー、オーバラン・エラー時にPEFmn、FEFmn、OVFmnフラグはセットされず、エラー割り込み (INTSREq) も発生しません。そのため、SSECm = 1 で使用するときには、SWC0= 1 に設定する前にPEFmn、FEFmn、OVFmnフラグをクリアし、また、SDRm1レジスタのビット7-0 (RxDq) を読み出してください。

正)

12.6.3 SNOOZEモード機能

STOPモード時にRxDq端子入力の検出により、UART受信を動作させるモードです。通常STOPモード時はUARTの通信動作を停止しますが、SNOOZEモード機能を使用することで、CPUを動作させずにUART受信を行うことができます。

(省略)

注意1. SNOOZEモードは、 f_{CLK} に高速オンチップ・オシレータ・クロック (f_{IH}) を選択している場合のみ使用できます。

(省略)

4. SSECm=1の設定では、パリティ・エラー、フレーミング・エラー、オーバラン・エラー時にPEFmn、FEFmn、OVFmnフラグはセットされず、エラー割り込み (INTSREq) も発生しません。そのため、SSECm = 1 で使用するときには、SWC0= 1 に設定する前にPEFmn、FEFmn、OVFmnフラグをクリアし、また、SDRm1レジスタのビット7-0 (RxDq) を読み出してください。

5. RxDq端子の有効エッジ検出によりSNOOZEモードへ移行します。

また、スタート・ビット入力を検出できないような短いパルスを受けるとUART受信が開始されず、SNOOZEモードを継続することがあります。この場合、次のUART受信で正しくデータ受信できず、フレーミング・エラーもしくはパリティ・エラーが発生することがあります。

3. 12.6.3 SNOOZE モード機能

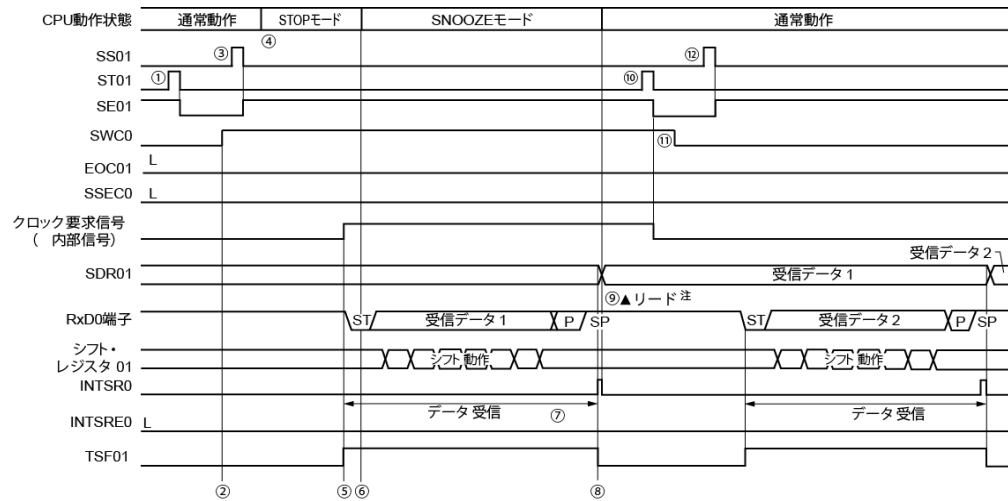
SNOOZE モード動作時のタイミング・チャート(図 12-90, 図 12-91,

図 12-93) (p.604, p.605, p.607)

CPU動作状態、クロック要求信号(内部信号)、INTSR0とTSF01のタイミング・チャートの誤記訂正

誤)

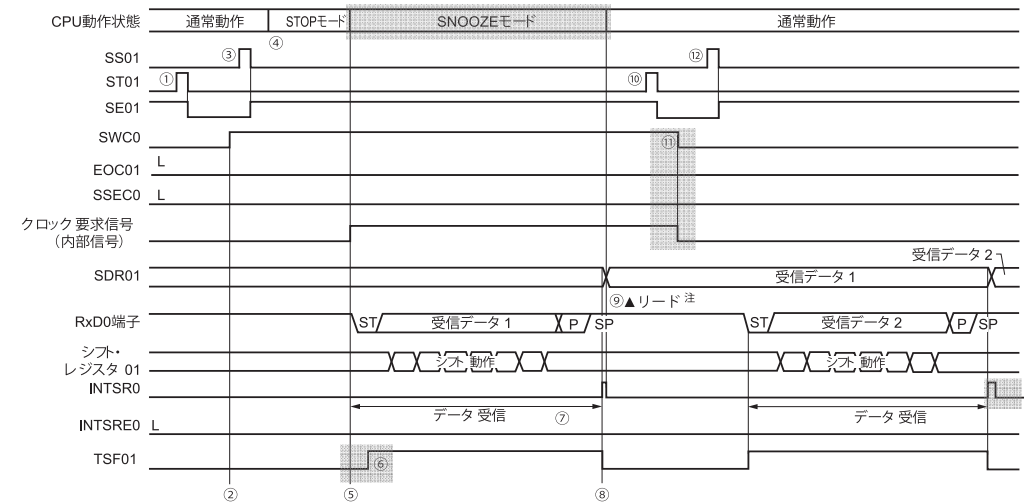
図 12 - 90 SNOOZE モード動作 (EOCm1 = 0, SSECm = 0/1) 時のタイミング・チャート



(省略)

正)

図 12 - 90 SNOOZE モード動作 (EOCm1 = 0, SSECm = 0/1) 時のタイミング・チャート

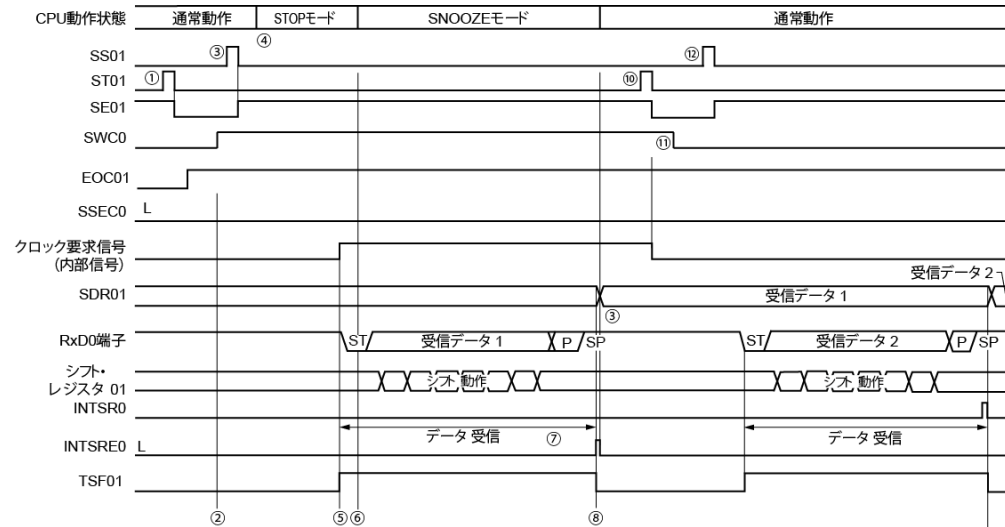


(省略)

CPU動作状態、クロック要求信号(内部信号)、SDR01、INTSR0とTSF01のタイミング・チャートの誤記訂正

誤)

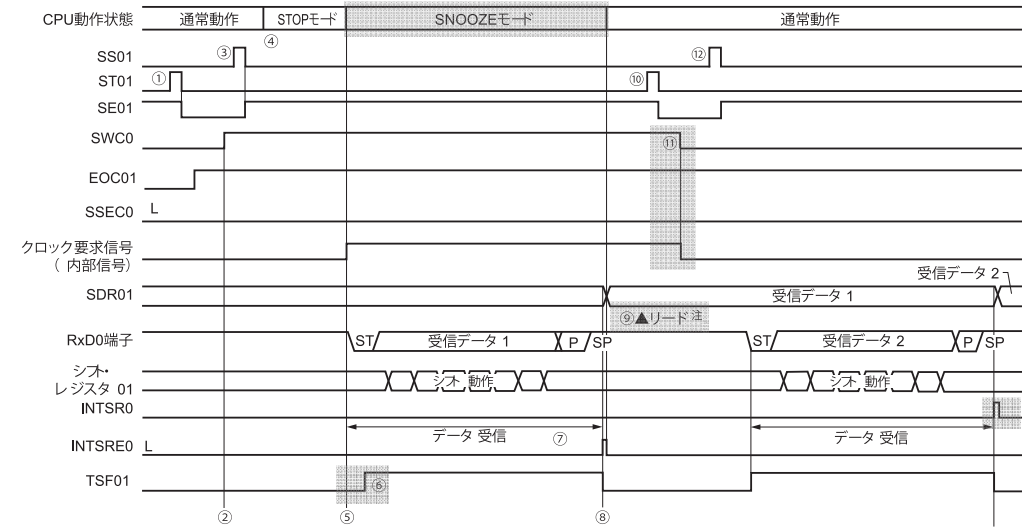
図 12 - 91 SNOOZE モード動作 (EOCm1 = 1, SSECm = 0) 時のタイミング・チャート



(省略)

正)

図 12 - 91 SNOOZE モード動作 (EOCm1 = 1, SSECm = 0) 時のタイミング・チャート

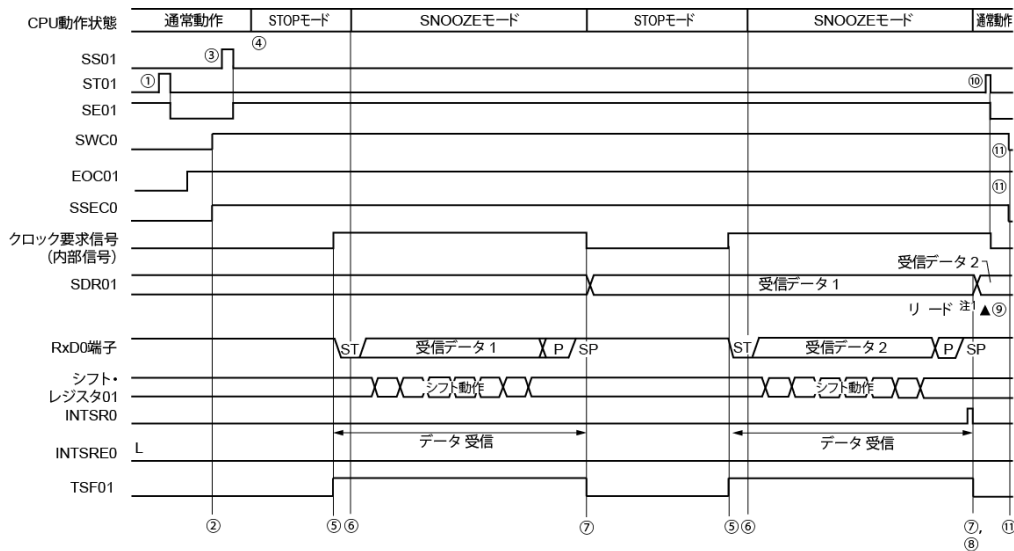


(省略)

CPU動作状態、クロック要求信号(内部信号)、INTSR0とTSF01のタイミング・チャートの誤記訂正

誤)

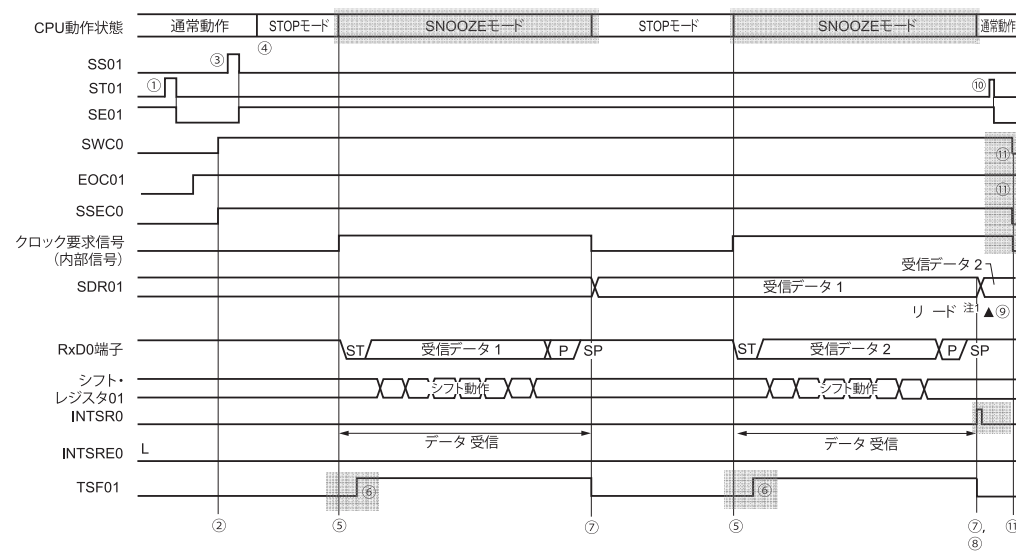
図12 - 93 SNOOZEモード動作 (EOCm1 = 1, SSECM = 1) 時のタイミング・チャート



(省略)

正)

図12 - 93 SNOOZEモード動作 (EOCm1 = 1, SSECM = 1) 時のタイミング・チャート



(省略)

4. 16.4.3 多重割り込み処理

表 16-5 割り込み処理中に多重割り込み可能な割り込み要求の関係

(p.794)

誤)

表16-5 割り込み処理中に多重割り込み可能な割り込み要求の関係

多重割り込み要求 処理中の割り込み		マスカブル割り込み要求								ソフト ウェア 割り込 み要求
		優先順位レベル0 (PR = 00)		優先順位レベル1 (PR = 01)		優先順位レベル2 (PR = 10)		優先順位レベル3 (PR = 11)		
		IE = 1	IE = 0	IE = 1	IE = 0	IE = 1	IE = 0	IE = 1	IE = 0	
マスカブル 割り込み	ISP1 = 0 ISP0 = 0		x	x	x	x	x	x	x	
	ISP1 = 0 ISP0 = 1		x		x	x	x	x	x	
	ISP1 = 1 ISP0 = 0		x		x		x	x	x	
	ISP1 = 1 ISP0 = 1		~		~		~		~	
	ソフトウエア割り込み		x		x		x		x	

(省略)

正)

表16-5 割り込み処理中に多重割り込み可能な割り込み要求の関係

多重割り込み要求 処理中の割り込み		マスカブル割り込み要求								ソフト ウェア 割り込 み要求
		優先順位レベル0 (PR = 00)		優先順位レベル1 (PR = 01)		優先順位レベル2 (PR = 10)		優先順位レベル3 (PR = 11)		
		IE = 1	IE = 0	IE = 1	IE = 0	IE = 1	IE = 0	IE = 1	IE = 0	
マスカブル 割り込み	ISP1 = 0 ISP0 = 0		x	x	x	x	x	x	x	
	ISP1 = 0 ISP0 = 1		x		x	x	x	x	x	
	ISP1 = 1 ISP0 = 0		x		x		x	x	x	
	ISP1 = 1 ISP0 = 1		x		x		x		x	
	ソフトウエア割り込み		x		x		x		x	

(省略)

5. 29. 5. 1 シリアル・アレイ・ユニット (9)異電位(1.8 V系, 2.5 V系, 3 V系)

通信時(CSI モード)(スレープ・モード, SCKp…外部クロック入力)(2/2)

(p.978)

誤)

(9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレープ・モード, SCKp…外部クロック入力)(2/2)

(TA = -40 ~ +85 , 1.8 V EVDD0 = EVDD1 VDD 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイ ン)モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			(省略)						
Slpセットア ップ時間 (対SCKp) 注3	tSIK2	4.0 V EVDD0 5.5 V, 2.7 V Vb 4.0 V	1/fMCK +20		1/fMCK +30		1/fMCK +30		ns
		2.7 V EVDD0 4.0 V, 2.3 V Vb 2.7 V	1/fMCK +20		1/fMCK +30		1/fMCK +30		ns
		1.8 V EVDD0 3.3 V, 1.6 V Vb 2.0 V注2	1/fMCK +30		1/fMCK +30		1/fMCK +30		ns
(省略)									

(省略)

正)

(9)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレープ・モード, SCKp…外部クロック入力)(2/2)

(TA = -40 ~ +85 , 1.8 V EVDD0 = EVDD1 VDD 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	HS (高速メイン) モード		LS (低速メイン) モード		LV (低電圧メイ ン)モード		単位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			(省略)						
Slpセットア ップ時間 (対SCKp) 注3	tSIK2	4.0 V EVDD0 5.5 V, 2.7 V Vb 4.0 V	1/fMCK +20		1/fMCK +30		1/fMCK +30		ns
		2.7 V EVDD0 < 4.0 V, 2.3 V Vb 2.7 V	1/fMCK +20		1/fMCK +30		1/fMCK +30		ns
		1.8 V EVDD0 < 3.3 V, 1.6 V Vb 2.0 V注2	1/fMCK +30		1/fMCK +30		1/fMCK +30		ns
(省略)									

(省略)

6. 29.7 データ・メモリ STOP モード低電源電圧データ保持特性(p.997)

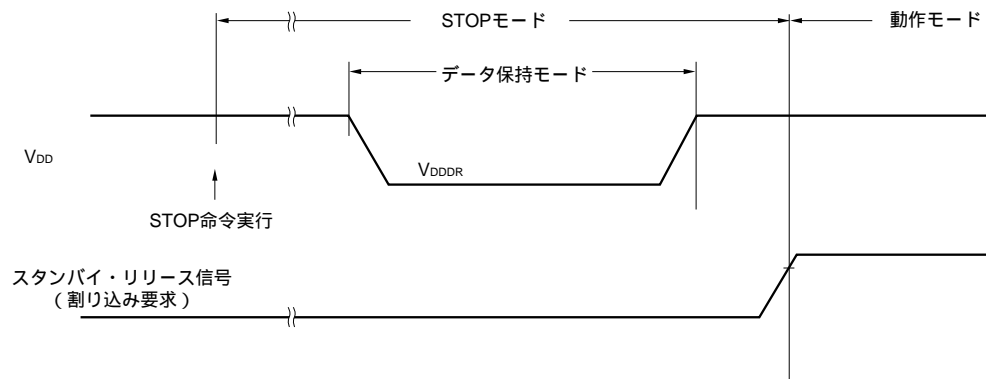
旧)

29.7 データ・メモリSTOPモード低電源電圧データ保持特性

($T_A = -40 \sim +85$, $V_{SS} = 0V$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.46 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



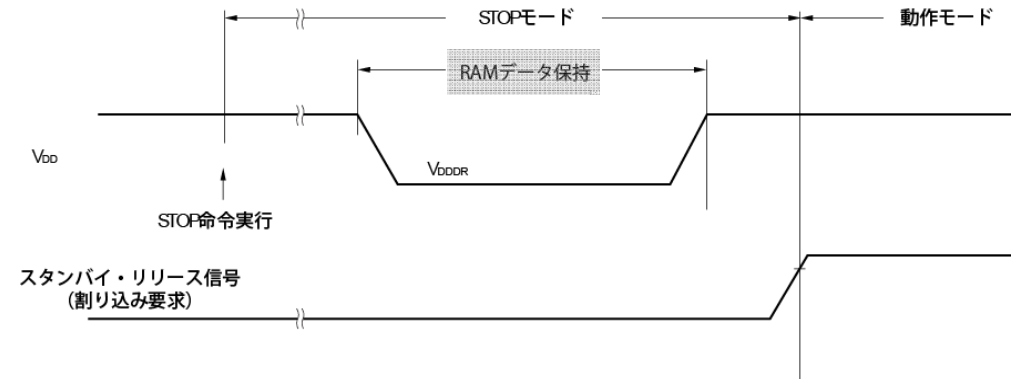
新)

29.7 RAMデータ保持特性

($T_A = -40 \sim +85$, $V_{SS} = 0V$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.46 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



7. 30. 5. 1 シリアル・アレイ・ユニット (7)異電位(1.8 V系, 2.5 V系, 3 V系)

通信時(CSIモード)(スレーブ・モード, SCKp...外部クロック入力)(p.1036)

誤)

(7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp...外部クロック入力)

(TA = -40 ~ +105 , 2.4 V EVDD0 = EVDD1 VDD 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	HS (高速メイン)モード		単位
			MIN.	MAX.	
(省略)					
Slpセットアップ時間 (対SCKp) 注2	tSIK2	4.0 V EVDD0 5.5 V, 2.7 V Vb 4.0 V	1/fMCK + 40		ns
		2.7 V EVDD0 4.0 V, 2.3 V Vb 2.7 V	1/fMCK + 40		ns
		2.4 V EVDD0 3.3 V, 1.6 V Vb 2.0 V	1/fMCK + 60		ns
		(省略)			

(省略)

正)

(7)異電位(1.8 V系, 2.5 V系, 3 V系)通信時(CSIモード)(スレーブ・モード, SCKp...外部クロック入力)

(TA = -40 ~ +105 , 2.4 V EVDD0 = EVDD1 VDD 5.5 V, VSS = EVSS0 = EVSS1 = 0 V)

項目	略号	条件	HS (高速メイン)モード		単位	
			MIN.	MAX.		
(省略)						
Slpセットアップ時間 (対SCKp) 注2	tSIK2	4.0 V EVDD0 5.5 V, 2.7 V Vb 4.0 V	1/fMCK + 40		ns	
		2.7 V EVDD0 < 4.0 V, 2.3 V Vb 2.7 V	1/fMCK + 40		ns	
		2.4 V EVDD0 < 3.3 V, 1.6 V Vb 2.0 V	1/fMCK + 60		ns	
		(省略)				
		(省略)				

(省略)

8. 30.7 データ・メモリ STOP モード低電源電圧データ保持特性(p.1049)

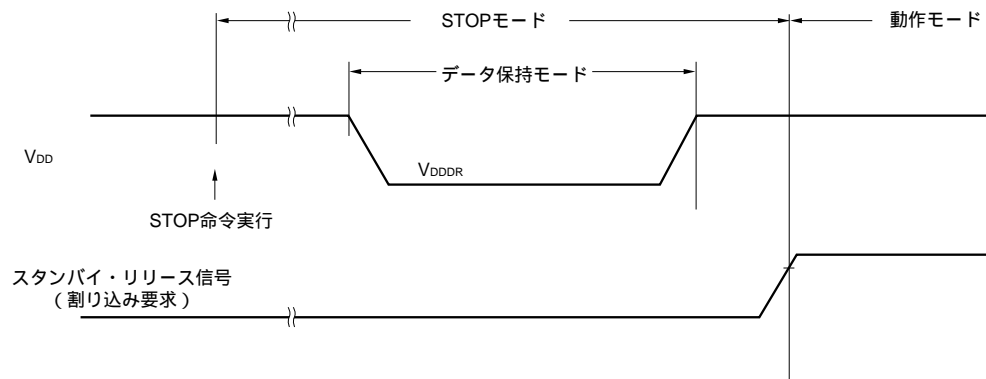
旧)

30.7 データ・メモリSTOPモード低電源電圧データ保持特性

($T_A = -40 \sim +105$, $V_{SS} = 0V$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.44 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではデータを保持しますが、PORリセットがかかった場合のデータは保持されません。



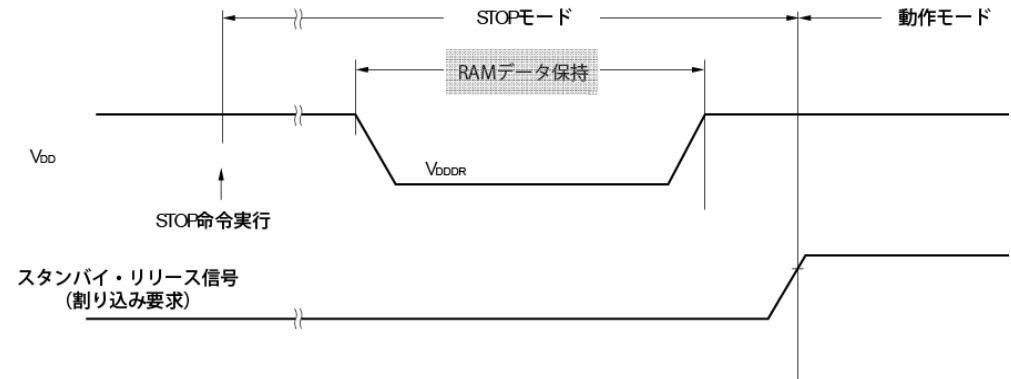
新)

30.7 RAMデータ保持特性

($T_A = -40 \sim +105$, $V_{SS} = 0V$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
データ保持電源電圧	V_{DDDR}		1.44 ^注		5.5	V

注 POR検出電圧に依存します。電圧降下時、PORリセットがかかるまではRAMのデータを保持しますが、PORリセットがかかった場合のRAMのデータは保持されません。



以上