

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A077A/J	Rev.	第1版
題名	誤記訂正通知 RL78/G12 ユーザーズマニュアル Rev.2.10 の記載変更		情報分類	技術情報	
適用製品	RL78/G12 グループ	対象ロット等 全ロット	関連資料	RL78/G12 ユーザーズマニュアル ハードウェア編 Rev.2.10 R01UH0200JJ0210 (Mar.2016)	

RL78/G12 ユーザーズマニュアル ハードウェア編 Rev.2.10 (R01UH0200JJ0210)において、下記訂正がごさいます。

今回通知する訂正内容

訂正内容	該当ページ	内容
1.3. 型名一覧 表1-1 発注型名一覧 (1/2)	p.7	誤記訂正
2.3. 未使用端子の処理 表2-3 未使用端子の処理(30ピン製品)	p.24	誤記訂正
20.1. 電圧検出回路の機能	p.637	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容	該当ページ	本通知での 該当ページ
1	1.3. 型名一覧 表1-1 発注型名一覧 (1/2)	p.7	p.2
2	2.3. 未使用端子の処理 表2-3 未使用端子の処理(30ピン製品)	p.24	p.2
3	20.1. 電圧検出回路の機能	p.637	p.3

誤記訂正の該当箇所は、誤)太字下線、正)グレー・ハッチングで記載します。

発行文書履歴

RL78/G12 ユーザーズマニュアル Rev.2.10 誤記訂正通知 発行文書履歴

文書番号	発行日	記事
TN-RL*-A077A/J	2017年4月26日	1版発行 訂正一覧の No.1~No.3 の誤記訂正(本通知です。)

1. 1.3.型名一覧 (p.7)

表 1-1 発注型名一覧 (1/2)

誤)

ピン数	パッケージ	データ・フラッシュ	用途区分注	発注型名	
(省略)					
24 ピン	24ピン・プラスチック HWQFN (4 X4mm, 0.5mm ピッチ)	搭載	(省略)	(省略)	
		非搭載	A	R5F1037AANA#V5, R5F10379ANA#V5 R5F10378ANA#V5, R5F10377ANA#V5 R5F1037AANA#X5, R5F10379ANA#X5 R5F10378ANA#X5, R5F10377ANA#X5	
			D	R5F1037ADNA#V5, R5F10379DNA#V5 R5F10378DNA#V5, R5F10377DNA#V5 R5F1037ADNA#X5, R5F10379DNA#X5 R5F10378DNA#X5, R5F10377DNA#X5	
		(省略)			

2. 2.3.未使用端子の処理 (p.24)

表 2-3 未使用端子の処理 (30ピン製品)

誤)

端子名称	入出力	未使用時の推奨接続方法
P00, P01	入出力	入力時:個別に抵抗を介して, V_{DD} または V_{SS} に接続してください。 出力時:オープンにしてください。
P10-P17		
P20-P23		
P30, P31		
P40/TOOL0		
P50, P51		
(省略)		

正)

ピン数	パッケージ	データ・フラッシュ	用途区分注	発注型名	
(省略)					
24 ピン	24ピン・プラスチック HWQFN (4 X4mm, 0.5mm ピッチ)	搭載	(省略)	(省略)	
		非搭載	A	R5F1037AANA#U5, R5F10379ANA#U5 R5F10378ANA#U5, R5F10377ANA#U5 R5F1037AANA#W5, R5F10379ANA#W5 R5F10378ANA#W5, R5F10377ANA#W5	
			D	R5F1037ADNA#U5, R5F10379DNA#U5 R5F10378DNA#U5, R5F10377DNA#U5 R5F1037ADNA#W5, R5F10379DNA#W5 R5F10378DNA#W5, R5F10377DNA#W5	
		(省略)			

正)

端子名称	入出力	未使用時の推奨接続方法	
P00, P01	入出力	入力時:個別に抵抗を介して, V_{DD} または V_{SS} に接続してください。 出力時:オープンにしてください。	
P10-P17			
P20-P23			
P30, P31			
P40/TOOL0			入力時:個別に抵抗を介して, V_{DD} に接続かオープンにしてください。 出力時:オープンにしてください。
P50, P51			入力時:個別に抵抗を介して, V_{DD} または V_{SS} に接続してください。 出力時:オープンにしてください。
(省略)			

3. 20.1 電圧検出回路の機能(p.637)

誤)

(省略)

割り込み&リセット・モード (LVIMDS1, LVIMDS0 = 1, 0)	リセット・モード (LVIMDS1, LVIMDS0 = 1, 1)	割り込みモード (LVIMDS1, LVIMDS0 = 0, 1)
動作電圧降下時に、 $V_{DD} < V_{LVDH}$ を検出して割り込み要求信号を発生、 $V_{DD} < V_{LVDL}$ を検出して内部リセットを発生。 $V_{DD} \geq V_{LVDH}$ を検出して内部リセットを解除。	$V_{DD} \geq V_{LVD}$ を検出して内部リセットを解除。 $V_{DD} < V_{LVD}$ を検出して <u>割り込み要求信号を発生</u> 。	リセット発生直後、LVDの内部リセットは $V_{DD} \geq V_{LVD}$ になるまでリセット状態を継続します。 $V_{DD} \geq V_{LVD}$ を検出してLVDの内部リセットは解除されます。 LVDの内部リセット解除後は、 $V_{DD} < V_{LVD}$ または $V_{DD} \geq V_{LVD}$ を検出して割り込み要求信号 (INTLVI)を発生します。

(省略)

正)

(省略)

割り込み&リセット・モード (LVIMDS1, LVIMDS0 = 1, 0)	リセット・モード (LVIMDS1, LVIMDS0 = 1, 1)	割り込みモード (LVIMDS1, LVIMDS0 = 0, 1)
動作電圧降下時に、 $V_{DD} < V_{LVDH}$ を検出して割り込み要求信号を発生、 $V_{DD} < V_{LVDL}$ を検出して内部リセットを発生。 $V_{DD} \geq V_{LVDH}$ を検出して内部リセットを解除。	$V_{DD} \geq V_{LVD}$ を検出して内部リセットを解除。 $V_{DD} < V_{LVD}$ を検出して <u>内部リセットを発生</u> 。	リセット発生直後、LVDの内部リセットは $V_{DD} \geq V_{LVD}$ になるまでリセット状態を継続します。 $V_{DD} \geq V_{LVD}$ を検出してLVDの内部リセットは解除されます。 LVDの内部リセット解除後は、 $V_{DD} < V_{LVD}$ または $V_{DD} \geq V_{LVD}$ を検出して割り込み要求信号 (INTLVI)を発生します。

(省略)

以上