

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24

豊洲フォレシア

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

製品分類	MPU & MCU	発行番号	TN-RL*-A0130A/J	Rev.	第1版
題名	誤記訂正通知 RL78/G16 ユーザーズマニュアル Rev.1.10 の記載変更		情報分類	技術情報	
適用製品	RL78/G16 グループ	対象ロット等 全ロット	関連資料	RL78/G16 ユーザーズマニュアル ハードウェア編 Rev.1.10 R01UH0980JJ0110 (Aug.2023)	

RL78/G16 ユーザーズマニュアル ハードウェア編 Rev.1.10 (R01UH0980JJ0110) において、下記訂正がございます。

今回通知する訂正内容

訂正箇所	該当ページ	内容
1.2 型名一覧	p.25, p.26	誤記訂正
4.5.3 使用するポート機能および兼用機能のレジスタ設定例	p.158, p.161	誤記訂正
17.3.2 STOPモード	p.796 ~ p.798	誤記訂正
18.1 リセット動作のタイミング	p.802	誤記訂正
19.3 セレクタブル・パワーオン・リセット回路の動作	p.812	誤記訂正

ドキュメント改善計画

本訂正内容については、次回ユーザーズマニュアル改版時に修正を行います。

ユーザーズマニュアルの訂正一覧

No	訂正内容と該当箇所			本通知での 該当ページ
	ドキュメント No.	和文	R01UH0980JJ0110	
1	1.2 型名一覧		p.25, p.26	p.3
2	4.5.3 使用するポート機能および兼用機能のレジスタ設定例		p.158, p.161	p.4
3	17.3.2 STOPモード		p.796 ~ p.798	p.5, p.6
4	18.1 リセット動作のタイミング		p.802	p.7
5	19.3 セレクタブル・パワーオン・リセット回路の動作		p.812	p.8

誤記訂正の該当箇所は、誤) 太字下線、正) グレー・ハッチングで記載します。

発行文書履歴

RL78/G16 ユーザーズマニュアル Rev.1.10 誤記訂正通知 発行文書履歴

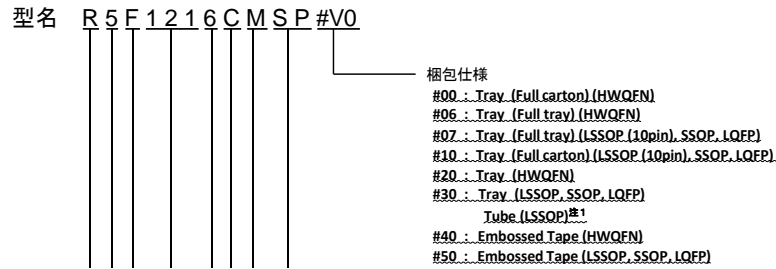
文書番号	発行日	記事
TN-RL*-A0130A/J	2023年12月19日	初版発行 訂正一覧の No.1~No.5 誤記訂正 (本通知です。)

1. 1.2 型名一覧 (p.25, p.26)

誤)

(p.25)

図 1-1 RL78/G16の型名とメモリ・サイズ、パッケージ



(略)

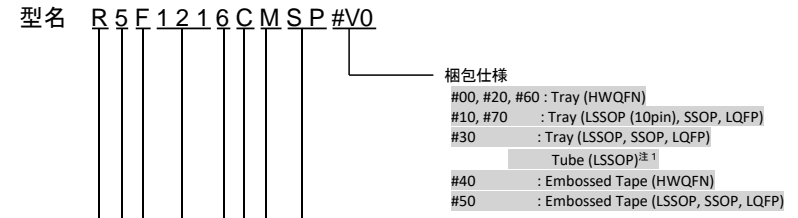
(p.26)

表 1-1 発注型名一覧

ピン数	パッケージ	用途・区分 ¹⁾	発注型名		ルネサス・コード
			品名	梱包仕様	
10ピン	10ピン・プラスチックLSSOP (4.4×3.6mm, 0.65mm ピッチ)	A	R5F1211CASP, R5F1211AASP	#07, #10, #30, #50	PLSP0010JA-A
		G	R5F1211CGSP, R5F1211AGSP		
		M	R5F1211CMSP, R5F1211AMSP		
16ピン	16ピン・プラスチックSSOP (4.4×5.0mm, 0.65mm ピッチ)	A	R5F1214CASP, R5F1214AASP	#07, #10, #30, #50	PRSP0016JC-B
		G	R5F1214CGSP, R5F1214AGSP		
		M	R5F1214CMSP, R5F1214AMSP		
16ピン	16ピン・プラスチックHWQFN (3×3mm, 0.5mm ピッチ)	A	R5F1214CANA, R5F1214AANA	#00, #06, #20, #40	PWQN0016KD-A
		G	R5F1214CGNA, R5F1214AGNA		
		M	R5F1214CMNA, R5F1214AMNA		
20ピン	20ピン・プラスチックLSSOP (4.4×6.5mm, 0.65mm ピッチ)	A	R5F1216CASP, R5F1216AASP	#30, #50	PLSP0020JB-A
		G	R5F1216CGSP, R5F1216AGSP		
		M	R5F1216CMSP, R5F1216AMSP		
24ピン	24ピン・プラスチックHWQFN (4.0×4.0mm, 0.5mm ピッチ)	A	R5F1217CANA, R5F1217AANA	#00, #06, #20, #40	PWQN0024KF-A
		G	R5F1217CGNA, R5F1217AGNA		
		M	R5F1217CMNA, R5F1217AMNA		
32ピン	32ピン・プラスチックHWQFN (5.0×5.0mm, 0.5mm ピッチ)	A	R5F121BCANA, R5F121BAANA	#00, #06, #20, #40	PWQN0032KE-A
		G	R5F121BCGNA, R5F121BAGNA		
		M	R5F121BCMNA, R5F121BAMNA		
32ピン	32ピン・プラスチックLQFP (7.0×7.0mm, 0.8mm ピッチ)	A	R5F121BCAFP, R5F121BAAFP	#07, #10, #30, #50	PLQP0032GB-A
		G	R5F121BCGFP, R5F121BAGFP		
		M	R5F121BCMFP, R5F121BAMFP		

正)

図 1-1 RL78/G16の型名とメモリ・サイズ、パッケージ



(略)

表 1-1 発注型名一覧

ピン数	パッケージ	用途・区分 ¹⁾	発注型名		ルネサス・コード
			品名	梱包仕様	
10ピン	10ピン・プラスチックLSSOP (4.4×3.6mm, 0.65mm ピッチ)	A	R5F1211CASP, R5F1211AASP	#70, #10, #30, #50	PLSP0010JA-A
		G	R5F1211CGSP, R5F1211AGSP		
		M	R5F1211CMSP, R5F1211AMSP		
16ピン	16ピン・プラスチックSSOP (4.4×5.0mm, 0.65mm ピッチ)	A	R5F1214CASP, R5F1214AASP	#70, #10, #30, #50	PRSP0016JC-B
		G	R5F1214CGSP, R5F1214AGSP		
		M	R5F1214CMSP, R5F1214AMSP		
16ピン	16ピン・プラスチックHWQFN (3×3mm, 0.5mm ピッチ)	A	R5F1214CANA, R5F1214AANA	#00, #60, #20, #40	PWQN0016KD-A
		G	R5F1214CGNA, R5F1214AGNA		
		M	R5F1214CMNA, R5F1214AMNA		
20ピン	20ピン・プラスチックLSSOP (4.4×6.5mm, 0.65mm ピッチ)	A	R5F1216CASP, R5F1216AASP	#30, #50	PLSP0020JB-A
		G	R5F1216CGSP, R5F1216AGSP		
		M	R5F1216CMSP, R5F1216AMSP		
24ピン	24ピン・プラスチックHWQFN (4.0×4.0mm, 0.5mm ピッチ)	A	R5F1217CANA, R5F1217AANA	#00, #60, #20, #40	PWQN0024KF-A
		G	R5F1217CGNA, R5F1217AGNA		
		M	R5F1217CMNA, R5F1217AMNA		
32ピン	32ピン・プラスチックHWQFN (5.0×5.0mm, 0.5mm ピッチ)	A	R5F121BCANA, R5F121BAANA	#00, #60, #20, #40	PWQN0032KE-A
		G	R5F121BCGNA, R5F121BAGNA		
		M	R5F121BCMNA, R5F121BAMNA		
32ピン	32ピン・プラスチックLQFP (7.0×7.0mm, 0.8mm ピッチ)	A	R5F121BCAFP, R5F121BAAFP	#70, #10, #30, #50	PLQP0032GB-A
		G	R5F121BCGFP, R5F121BAGFP		
		M	R5F121BCMFP, R5F121BAMFP		

2. 4.5.3 使用するポート機能および兼用機能のレジスタ設定例 (p.158, p.161)

誤)

(p.158)

表 4-8 端子機能使用時のレジスタ、出力ラッチの設定例 (3/14)

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32 ピン	24 ピン	20 ピン	16 ピン	10 ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P02	P02	入力	—	—	0	1	x	—	x	x	○	○	○	○	○
		出力	—	—	0	0	0/1	—	SCK00/SCL00=1 (SCK20/SCL20)=1 ^{3,4} (SO11)=1 ^{3,1} (TO02)=0 ^{3,1}	PCLBUZ0=0 VCOUT0=0 TO01=0 (TO02)=0 ^{3,1}					
P03	P03	入力	—	x	0	1	x	0	x	x	○	○	○	○	○
		出力	—	x	0	0	0/1	0	(SO00/TxD0)=1 ^{3,1}	TO00=0 (TO05)=0 ^{3,1} SCLA0=0 ^{3,5}					
		N-chOD 出力	—	1	0	0	0/1	0							
(SO00) (TxD0)	出力	出力	PIOR21=1 PIOR20=0	0/1	0	0	1	0	x	TO00=0 ^{3,1} TO05=0 ^{3,1} SCLA0=0 ^{3,5}	○	○	○	○	—
		出力	PIOR21=1 PIOR20=0	0/1	0	0	1	0	x	TO05=0 ^{3,1} SCLA0=0 ^{3,5}	○	○	○	○	—
RxD1	入力	PIOR31=0 PIOR30=0	x	0	1	1	0	x	x	○	○	○	○	—	
SCLA0	入出力	PIOR32=0	1	0	0	0	0	x	TO00=0 (TO05)=0 ^{3,1}	—	—	—	—	○	

(p.161)

表 4-8 端子機能使用時のレジスタ、出力ラッチの設定例 (6/14)

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32 ピン	24 ピン	20 ピン	16 ピン	10 ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P07	P07	入力	—	x	0	1	x	0	x	x	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SCK11/SCL11=1	VCOUT1=0 (TO03)=0 TO04=0 SDAA0=0 ^{3,6} (SDAA0)=0 ^{3,1}					
		N-chOD 出力	—	1	0	0	0/1	0							
P10	P10	入力	—	—	—	1	x	—	x	x	○	○	—	—	—
		出力	—	—	—	0	0/1	—	(SCK11/SCL11)=1	(TO03)=0 (PCLBUZ0)=0					
	INTP8	入力	PIOR56=0	—	—	1	x	—	x	x	○	○	—	—	—
	(TI03)	入力	PIOR12=1	—	—	1	x	—	—	x	○	○	—	—	—
	(TO03)	出力	PIOR11=0 PIOR10=0	—	—	0	0	—	x	(PCLBUZ0)=0	○	○	—	—	—
	(RxD1)	入力	PIOR31=1 PIOR30=0	—	—	0	1	—	x	x	○	○	—	—	—
	(PCLBUZ0)	出力	PIOR62=0 PIOR61=1 PIOR60=1	—	—	0	0	—	x	(TO03)=0	○	○	—	—	—
	(SCK11)	入力	PIOR24=1	—	—	1	x	—	x	x	○	○	—	—	—
(SCL11)	出力	PIOR23=0 PIOR22=0	—	—	0	1	—	x	(TO03)=0 (PCLBUZ0)=0	○	○	—	—	—	

正)

表 4-8 端子機能使用時のレジスタ、出力ラッチの設定例 (3/14)

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32 ピン	24 ピン	20 ピン	16 ピン	10 ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P02	P02	入力	—	—	0	1	x	—	x	x	○	○	○	○	○
		出力	—	—	0	0	0/1	—	SCK00/SCL00=1 (SCK20/SCL20)=1 ^{3,4} (SO11)=1 ^{3,1}	PCLBUZ0=0 VCOUT0=0 TO01=0 (TO02)=0 ^{3,1}					
P03	P03	入力	—	x	0	1	x	0	x	x	○	○	○	○	○
		出力	—	x	0	0	0/1	0	(SO00/TxD0)=1 ^{3,1}	TO00=0 (TO05)=0 ^{3,1} SCLA0=0 ^{3,5}					
		N-chOD 出力	—	1	0	0	0/1	0							
(SO00) (TxD0)	出力	出力	PIOR21=1 PIOR20=0	0/1	0	0	1	0	x	TO00=0 ^{3,1} TO05=0 ^{3,1} SCLA0=0 ^{3,5}	○	○	○	○	—
		出力	PIOR21=1 PIOR20=0	0/1	0	0	1	0	x	TO05=0 ^{3,1} SCLA0=0 ^{3,5}	○	○	○	○	—
RxD1	入力	PIOR31=0 PIOR30=0	x	0	1	x	0	x	x	○	○	○	○	—	
SCLA0	入出力	PIOR32=0	1	0	0	0	0	x	TO00=0 (TO05)=0 ^{3,1}	—	—	—	—	○	

表 4-8 端子機能使用時のレジスタ、出力ラッチの設定例 (6/14)

端子名称	使用機能		PIORr	POMp	PMCq	PMn	Pm	TSSELt	兼用機能出力		32 ピン	24 ピン	20 ピン	16 ピン	10 ピン
	機能名称	入出力							SAU の出力機能	SAU 以外					
P07	P07	入力	—	x	0	1	x	0	x	x	○	○	○	○	—
		出力	—	0	0	0	0/1	0	SCK11/SCL11=1	VCOUT1=0 (TO03)=0 TO04=0 SDAA0=0 ^{3,6} (SDAA0)=0 ^{3,1}					
		N-chOD 出力	—	1	0	0	0/1	0							
P10	P10	入力	—	—	—	1	x	—	x	x	○	○	—	—	—
		出力	—	—	—	0	0/1	—	(SCK11/SCL11)=1	(TO03)=0 (PCLBUZ0)=0					
	INTP8	入力	PIOR56=0	—	—	1	x	—	x	x	○	○	—	—	—
	(TI03)	入力	PIOR12=1	—	—	1	x	—	—	x	○	○	—	—	—
	(TO03)	出力	PIOR11=0 PIOR10=0	—	—	0	0	—	x	(PCLBUZ0)=0	○	○	—	—	—
	(RxD1)	入力	PIOR31=1 PIOR30=0	—	—	0	1	—	x	x	○	○	—	—	—
	(PCLBUZ0)	出力	PIOR62=0 PIOR61=1 PIOR60=1	—	—	0	0	—	x	(TO03)=0	○	○	—	—	—
	(SCK11)	入力	PIOR24=1	—	—	1	x	—	x	x	○	○	—	—	—
(SCL11)	出力	PIOR23=0 PIOR22=0	—	—	0	1	—	x	(TO03)=0 (PCLBUZ0)=0	○	○	—	—	—	

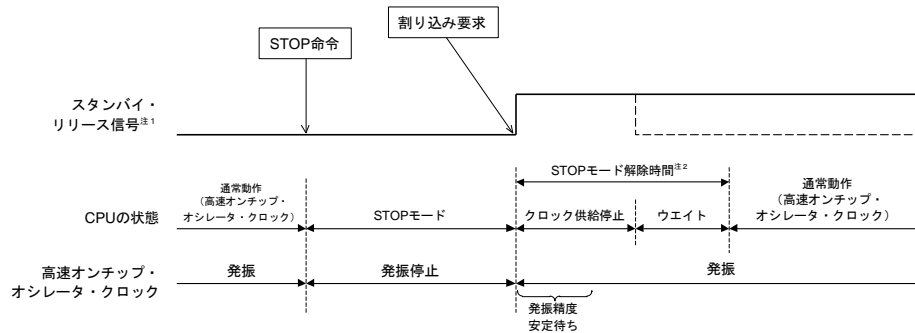
3. 17.3.2 STOP モード (p.796 ~ p.798)

誤)

(p.796)

図17-3 割り込み要求発生によるSTOP モードの解除 (1/3)

(1) CPU クロックが高速オンチップ・オシレータ・クロックの場合



注1. スタンバイ・リリース信号の詳細は、「**図 16-1 割り込み機能の基本構成**」を参照してください。

注2. STOP モード解除時間
クロック供給停止：1.8.0μs (TYP.)

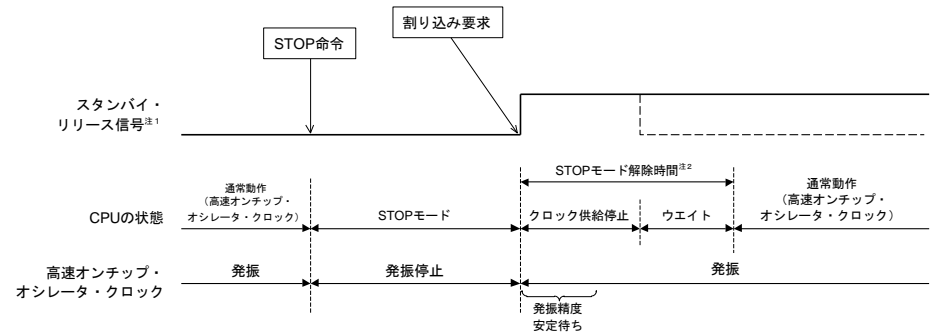
[ウエイト]

- ベクタ割り込み処理を行う場合：8クロック
- ベクタ割り込み処理を行わない場合：2クロック

正)

図17-3 割り込み要求発生によるSTOP モードの解除 (1/3)

(1) CPU クロックが高速オンチップ・オシレータ・クロックの場合



注1. スタンバイ・リリース信号の詳細は、「**図 16-1 割り込み機能の基本構成**」を参照してください。

注2. STOP モード解除時間
クロック供給停止：27 μs (TYP.)

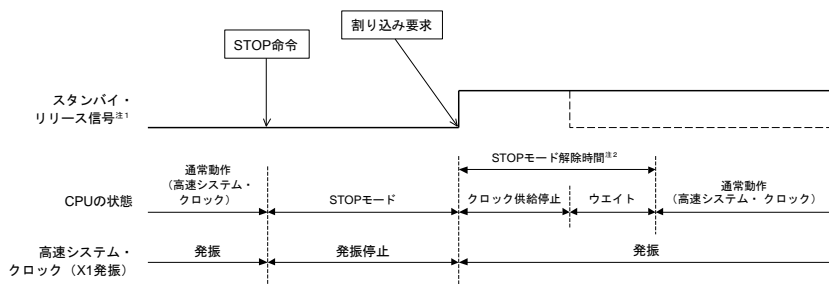
[ウエイト]

- ベクタ割り込み処理を行う場合：8クロック
- ベクタ割り込み処理を行わない場合：2クロック

(p.797)

図17-3 割り込み要求発生によるSTOPモードの解除 (2/3)

(2) CPUクロックが高速システム・クロック (X1発振) の場合 (10ピン製品以外)



注1. スタンバイ・リリース信号の詳細は、「図16-1 割り込み機能の基本構成」を参照してください。

注2. STOPモード解除時間：I.B.D_{μs} (TYP.) と発振安定時間 (OSTS で設定) の長い方

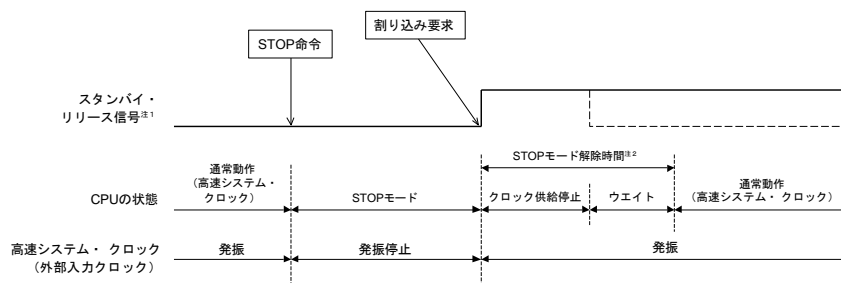
[ウエイト]

- ベクタ割り込み処理を行う場合：10~11クロック
- ベクタ割り込み処理を行わない場合：4~5クロック

(p.798)

図17-3 割り込み要求発生によるSTOPモードの解除 (3/3)

(3) CPUクロックが高速システム・クロック (外部クロック入力) の場合 (10ピン製品以外)



注1. スタンバイ・リリース信号の詳細は、「図16-1 割り込み機能の基本構成」を参照してください。

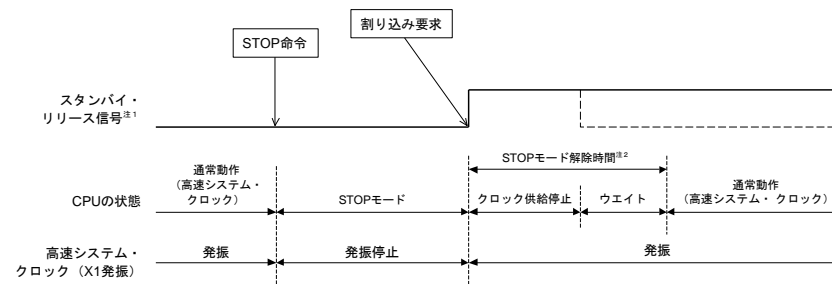
注2. STOPモード解除時間
クロック供給停止：I.B.D_{μs}

[ウエイト]

- ベクタ割り込み処理を行う場合：8クロック
- ベクタ割り込み処理を行わない場合：2クロック

図17-3 割り込み要求発生によるSTOPモードの解除 (2/3)

(2) CPUクロックが高速システム・クロック (X1発振) の場合 (10ピン製品以外)



注1. スタンバイ・リリース信号の詳細は、「図16-1 割り込み機能の基本構成」を参照してください。

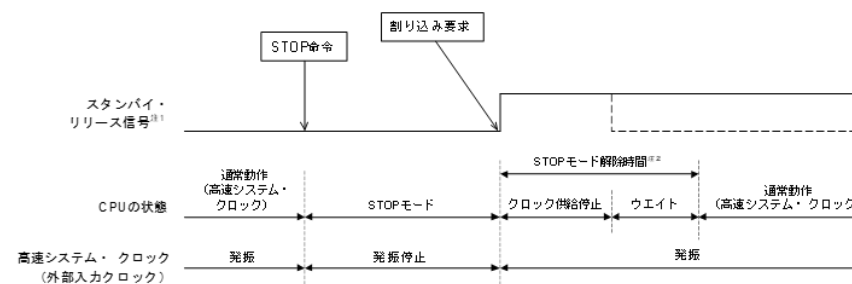
注2. STOPモード解除時間：27 μs (TYP.) と発振安定時間 (OSTS で設定) の長い方

[ウエイト]

- ベクタ割り込み処理を行う場合：10~11クロック
- ベクタ割り込み処理を行わない場合：4~5クロック

図17-3 割り込み要求発生によるSTOPモードの解除 (3/3)

(3) CPUクロックが高速システム・クロック (外部クロック入力) の場合 (10ピン製品以外)



注1. スタンバイ・リリース信号の詳細は、「図16-1 割り込み機能の基本構成」を参照してください。

注2. STOPモード解除時間
クロック供給停止：27 μs

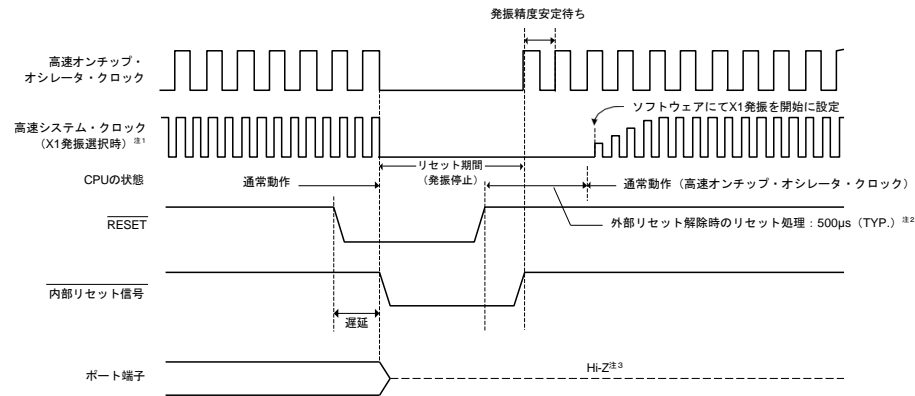
[ウエイト]

- ベクタ割り込み処理を行う場合：8クロック
- ベクタ割り込み処理を行わない場合：2クロック

4. 18.1 リセット動作のタイミング (p.802)

誤)

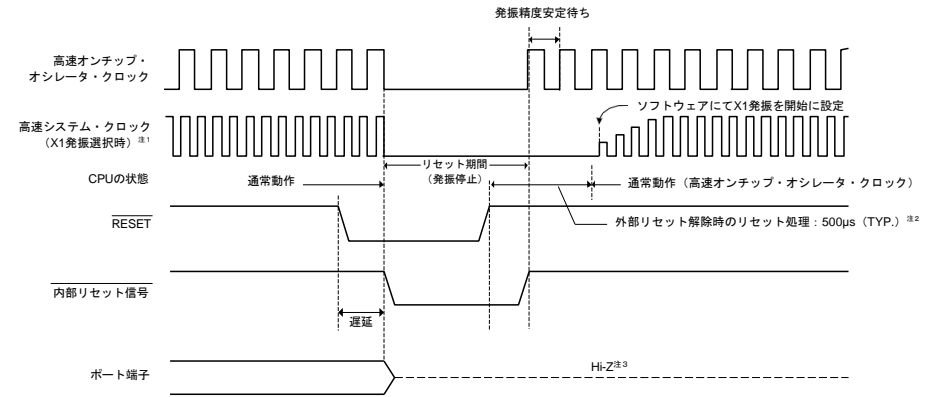
図18-2 RESET入力によるリセット・タイミング



- 注1. 10ピン製品以外
- 注2. 電源立ち上がり時は、外部リセット解除時のリセット処理時間の前に SPOR リセット処理時間 **T.B.D (MAX.)** がかかります。
- 注3. P40 端子は次の状態になります。
- 外部リセットかデータ保持電源電圧によるリセット期間中はハイ・インピーダンス
 - リセット受け付け後はハイ・レベル (内部プルアップ抵抗接続)

正)

図18-2 RESET入力によるリセット・タイミング

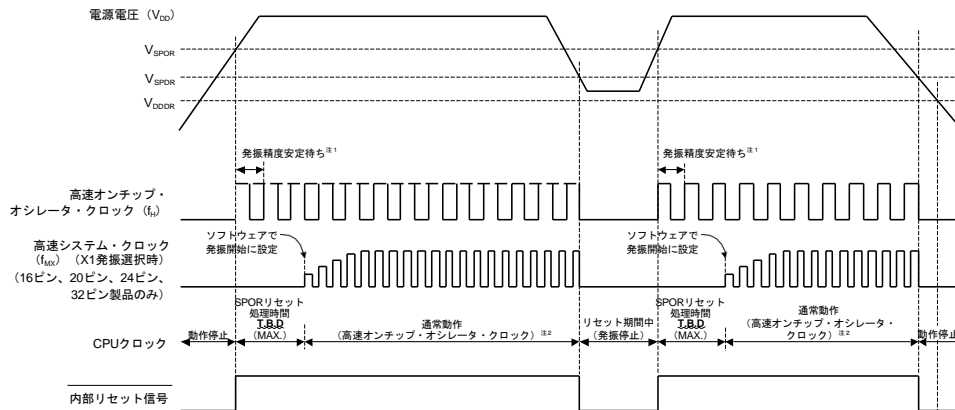


- 注1. 10ピン製品以外
- 注2. 電源立ち上がり時は、外部リセット解除時のリセット処理時間の前に SPOR リセット処理時間 **3.01 ms (MAX.)** がかかります。
- 注3. P40 端子は次の状態になります。
- 外部リセットかデータ保持電源電圧によるリセット期間中はハイ・インピーダンス
 - リセット受け付け後はハイ・レベル (内部プルアップ抵抗接続)

5. 19.3 セレクトابل・パワーオン・リセット回路の動作 (p.812)

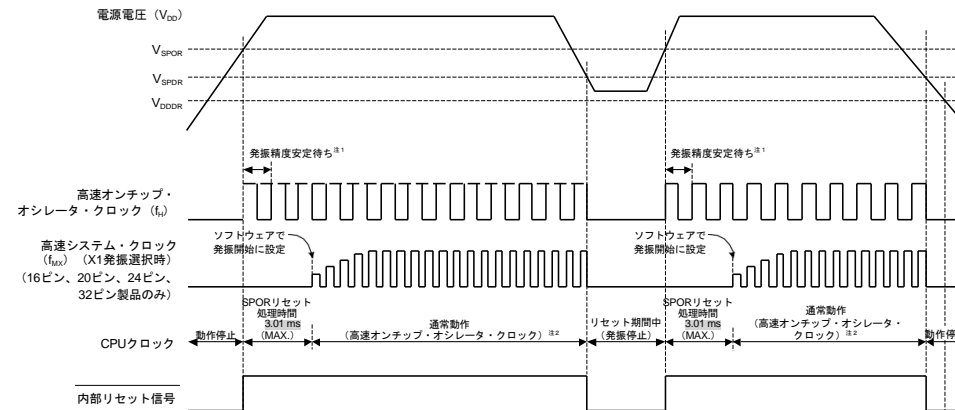
誤)

図 19-2 内部リセット信号発生のタイミング



正)

図 19-2 内部リセット信号発生のタイミング



以上