

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

お客様各位

資料中の「日立製作所」、「日立XX」等名称の株式会社ルネサス テクノロジへの変更について

2003年4月1日を以って三菱電機株式会社及び株式会社日立製作所のマイコン、ロジック、アナログ、ディスクリート半導体、及びDRAMを除くメモリ(フラッシュメモリ・SRAM等)を含む半導体事業は株式会社ルネサス テクノロジに承継されました。従いまして、本資料中には「日立製作所」、「株式会社日立製作所」、「日立半導体」、「日立XX」といった表記が残っておりますが、これらの表記は全て「株式会社ルネサス テクノロジ」に変更されておりますのでご理解の程お願い致します。尚、会社商標・ロゴ・コーポレートステートメント以外の内容については一切変更しておりませんので資料としての内容更新ではありません。

ルネサステクノロジ ホームページ (<http://www.renesas.com>)

2003年4月1日
株式会社ルネサス テクノロジ
カスタマサポート部

— 日立半導体技術情報 —

平成10年3月9日

〒100-0004

東京都千代田区大手町2丁目6番2号

(日本ビル)

TEL (03)5201-5016

(ダイヤルイン)

株式会社 日立製作所 半導体事業部

題 目	HD64572 SCA-II ユーザーズマニュアル誤記訂正		発行番号	TN- PSC-332A
			分 類	1. 仕様変更 ② ドキュメント訂正追加等 3. 使用上の注意事項
適 用 製 品	HD64572FL33	対象ロット等	関連資料	有効期限
	HD64572AFL33	全ロット		永年

日立 HD64572FL33,HD64572AFL33 SCA-II ユーザーズマニュアルにおきまして、誤記が有りましたのでお詫びと共に訂正させていただきます。

—記—

1. 概要

1.5 サポート・プロトコル概要 …(P12)

1.5.1 調歩同期モード

(訂正前)

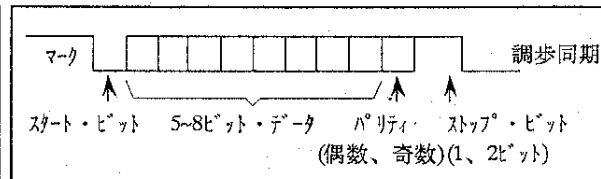
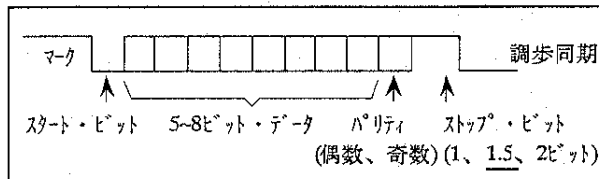
(訂正後)

項目	内容	項目	内容
ストップ・ビット	1、 <u>1.5</u> 、2ビット	ストップ・ビット	1、2ビット

1.7.2 伝送フォーマット …(P26)

(訂正前)

(訂正後)



5. MSCI

5.1 概要 …(P158)

5.1.1 特長と機能

(1)調歩同期モード

(訂正前)

- ・ストップ・ビット長は、1ビット、1.5ビット、または2ビットから選択できます。

(訂正後)

- ・ストップ・ビット長は、1ビット、または、2ビットから選択できます。

5.2 レジスタ

5.2.1 MSCIモード・レジスタ0 (MD0) …(P162)

	(訂正前)				(訂正後)			
ビット:	7	6	5	4	3	2	1	0
調歩同期:					*1	*1	STOP1	STOP0
バイト同期:	PRTCL2	PRTCL1	PRTCL0	AUTO	CRCC1	CRCC0	CRC1	CRC0
ビット同期:								
トランスバレット					*1	*1	*1	*1
初期値:	0	0	0	0	0	0	0	0
R/W:	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

ストップ・ビット長(調歩同期モード)

0	0	1ビット
1	0	1.5ビット
0	1	2ビット
1	1	予約済*2

ストップ・ビット長(調歩同期モード)

0	0	1ビット
0	1	予約済*2
1	0	2ビット
1	1	予約済*2

ビット1、0: STOP1、0/CRC1、0 (ストップ・ビット長/CRC 計算式および初期値) …(P165)

(訂正前)

(訂正後)

[調歩同期モード]

[調歩同期モード]

STOP1	STOP0	機能	STOP1	STOP0	機能
0	0	ストップ・ビット長は1ビットとなります。	0	0	ストップ・ビット長は1ビットとなります。
	1	ストップ・ビット長は1.5ビットとなります。		1	予約済。
1	0	ストップ・ビット長は2ビットとなります。	1	0	ストップ・ビット長は2ビットとなります。
	1	予約済。		1	予約済。

5.3 動作

5.3.1 調歩同期モード ... (P277)

(訂正前)

最後にストップ・ビットが1ビット、
1.5ビットないし2ビット付加されます。

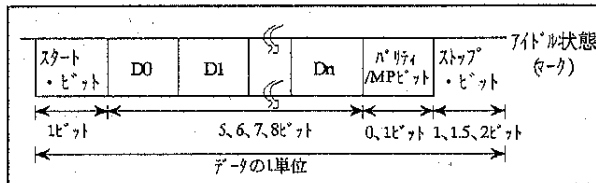


図5.11 調歩同期モードでのキャラクタ・フォーマット

(訂正後)

最後にストップ・ビットが1ビット、
または、2ビット付加されます。

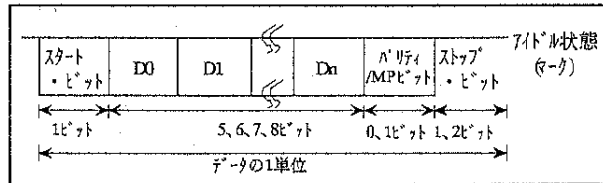


図5.11 調歩同期モードでのキャラクタ・フォーマット

(1)送信動作 ... (P280)

(訂正前)

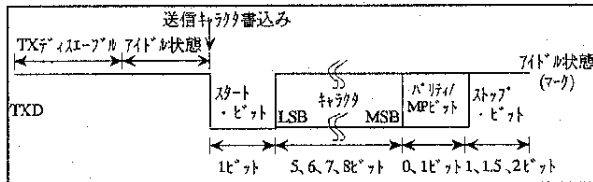


図5.14 調歩同期モードにおける送信状態遷移図

(訂正後)

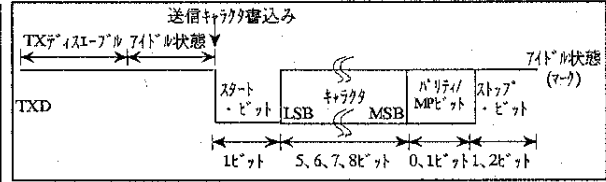


図5.14 調歩同期モードにおける送信状態遷移図

1/16、1/2、1/64のクロック・モードには、
ストップ・ビット長は1、1.5、2ビットの
いずれも設定できます。1/1クロック・モード
時には、ストップ・ビット長1、2は設定
できますが、1.5ビットを設定したときは
ストップ・ビット長は2ビットになります。

1/16、1/32、1/64のクロック・モードには、
ストップ・ビット長は1ビット、または、2ビット
に設定できます。

(4)エラー・チェック

(b)フレーミング・エラー ... (P287)

(訂正前)

ストップ・ビット・チェックの際、スペースを
検出するとフレーミング・エラーが発生したと
みなされます。
ストップ・ビット長が1.5、2ビットのときでも、
最初の1ビットのみチェックを行います。

(訂正後)

ストップ・ビット・チェックの際、スペースを
検出するとフレーミング・エラーが発生したと
みなされます。
ストップ・ビット長が2ビットのときでも、
最初の1ビットのみチェックを行います。

9.2 DC 特性

表 9.2 DC 特性 (1) ... (P482)

(訂正前)			(訂正後)		
項目		記号	項目		記号
入力Low レベル電圧	CLK,RESET	VIL1	入力Low レベル電圧	CLK,RESET	VIL1
	RESET以外 の端子	VIL2		CLK,RESET以外 の端子	VIL2

9.3 AC 特性

9.3.1 バスタイミング

表 9.3 スレーブモードバスタイミング (CPUモード0、1) ... (P484)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
6	RDアクティブホールド時間	tRDH	1	-	-	ns	6	RDアクティブホールド時間	tRDH	2	-	-	ns
7	RDインアクティブセットアップ時間	tRDS2	12	-	-	ns	7	RDインアクティブセットアップ時間	tRDS2	13	-	-	ns
9	DSホールド時間	tDSH	1	-	-	ns	9	DSホールド時間	tDSH	2	-	-	ns
10	WAIT Low遅延時間	tWTD1	-	-	20	ns	10	WAITアクティブ遅延時間	tWTD1	-	-	20	ns
11	WAITアクティブ遅延時間	tWTD2	-	-	20	ns	11	WAITインアクティブ遅延時間	tWTD2	-	-	20	ns
13	リードデータ有効遅延時間	tDBD1	-	-	20	ns	13	リードデータ有効遅延時間	tDBD1	-	-	22	ns
14	リードデータ無効遅延時間	tDBD2	-	-	20	ns	14	リードデータ無効遅延時間	tDBD2	-	-	24	ns
17	WRアクティブホールド時間	tWRH	0	-	-	ns	17	WRアクティブホールド時間	tWRH	2	-	-	ns
18	WRインアクティブセットアップ時間	tWRS2	10	-	-	ns	18	WRインアクティブセットアップ時間	tWRS2	13	-	-	ns

表 9.4 スレーブモードバスタイミング (CPUモード2、3) ... (P485)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
26	R/Wアクティブホールド時間	tRWH	1	-	-	ns	26	R/Wアクティブホールド時間	tRWH	2	-	-	ns
29	DSインアクティブセットアップ時間	tDSS2	14	-	-	ns	29	DSインアクティブセットアップ時間	tDSS2	16	-	-	ns
30	WAIT High遅延時間	tWTD1	-	-	20	ns	30	WAITアクティブ遅延時間	tWTD1	-	-	20	ns
31	WAITアクティブ遅延時間	tWTD2	-	-	20	ns	31	WAITインアクティブ遅延時間	tWTD2	-	-	20	ns
33	リードデータ有効遅延時間	tDBD1	-	-	20	ns	33	リードデータ有効遅延時間	tDBD1	-	-	22	ns
34	リードデータ無効遅延時間	tDBD2	-	-	20	ns	34	リードデータ無効遅延時間	tDBD2	-	-	24	ns

表 9.7 割込みタイミング (CPUモード0、1) …(P488)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
107	バスデータ有効遅延時間	tIDBD1	-	-	20	ns	107	バスデータ有効遅延時間	tIDBD1	-	-	22	ns

表 9.8 割込みタイミング (CPUモード2、3) …(P488)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
117	バスデータ有効遅延時間	tIDBD1	-	-	20	ns	117	バスデータ有効遅延時間	tIDBD1	-	-	22	ns

測定条件: 図9.10、図9.11

測定条件: 図9.11

表 9.9 バスヒートレクションタイミング (CPUモード0、1) …(P489)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
208	バス出力遅延時間	tAD	-	-	20	ns	208	バス出力遅延時間	tAD	-	-	22	ns

表 9.10 バスヒートレクションタイミング (CPUモード2、3) …(P490)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
226	バス出力遅延時間	tAD	-	-	20	ns	226	バス出力遅延時間	tAD	-	-	22	ns

表 9.11 MSCI タイミング (1) …(P491)

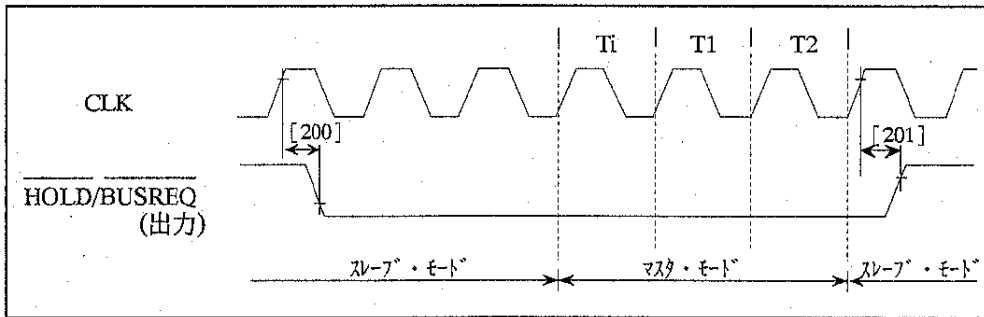
(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
312	RXD-RXCセットアップ時間 (RXC入力)	tRDS1	8	-	-	ns	312	RXD-RXCセットアップ時間 (RXC入力)	tRDS1	9	-	-	ns
316	ADPLL動作クロックサイクル時間	tPLCY	30	-	-	ns	316	ADPLL動作クロックサイクル時間	tPLCY	25	-	-	ns
321	CLK-BRG出力遅延時間	tBGD	-	-	22	ns	321	CLK-BRG出力遅延時間	tBGD	-	-	24	ns

表 9.11 MSCI タイミング (2) …(P492)

(訂正前)							(訂正後)						
No.	項目	記号	min	typ	max	単位	No.	項目	記号	min	typ	max	単位
325	RXC-SYNCホールド時間	tSYHD	10	-	-	ns	325	RXC-SYNCホールド時間	tSYHD	12	-	-	ns
330	CLK-RIS遅延時間	tRTSD	-	-	20	ns	330	CLK-RIS遅延時間	tRTSD	-	-	22	ns

図 9.12 ハスアビトレーションタイミング (CPU モード 0、1) …(P503)

(訂正前)



(訂正後)

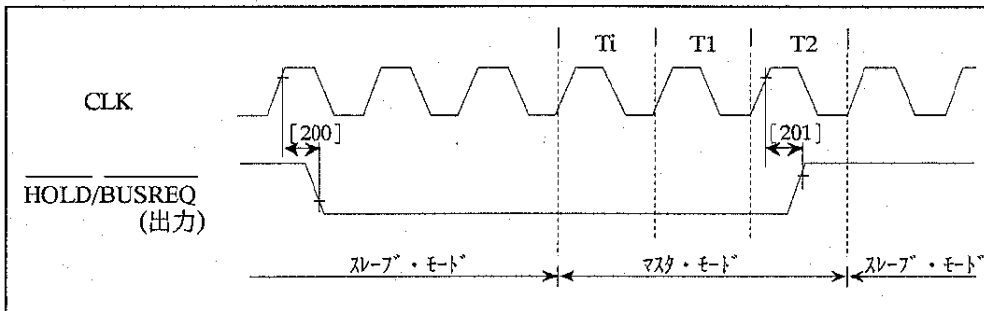
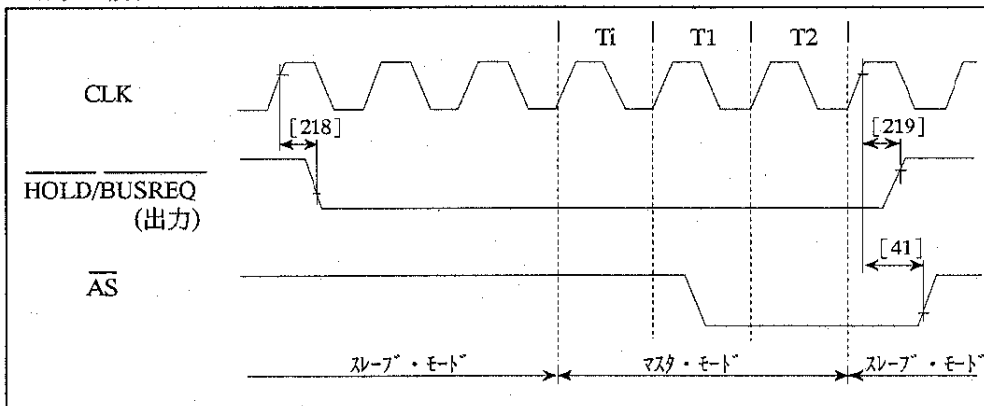


図 9.13 ハスアビトレーションタイミング (CPU モード 2、3) …(P504)

(訂正前)



(訂正後)

