

# RENESAS TECHNICAL UPDATE

〒211-8668 神奈川県川崎市中原区下沼部 1753

ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/inquiry>E-mail: [csc@renesas.com](mailto:csc@renesas.com)

|      |                             |        |                |   |     |
|------|-----------------------------|--------|----------------|---|-----|
| 製品分類 | MPU & MCU                   | 発行番号   | TN-SH7-A825A/J | Rev.  | 第1版 |
| 題名   | SH7730 ハードウェアマニュアルの誤記訂正について |        | 情報分類           | 技術情報  |     |
| 適用製品 | SH7730 グループ                 | 対象ロット等 | 関連資料           | SH7730 ハードウェアマニュアル<br>Rev.3.00 (RJ09B0339-0300) |     |
|      |                             | 全ロット   |                |   |     |

SH7730 のハードウェアマニュアル (Rev.3.00) に誤記がありましたので、訂正のご連絡を致します。

訂正内容については以下をご参照ください。

## 1. 11-13 ページ 「11.4.1 共通コントロールレジスタ(CMNCR)」の「DPRTY」ビットの誤記訂正

### 【誤】

|      |    |     |          |       |            |     |            |            |    |    |    |            |      |            |            |       |
|------|----|-----|----------|-------|------------|-----|------------|------------|----|----|----|------------|------|------------|------------|-------|
| ビット: | 31 | 30  | 29       | 28    | 27         | 26  | 25         | 24         | 23 | 22 | 21 | 20         | 19   | 18         | 17         | 16    |
|      | —  | —   | —        | —     | —          | —   | CKO<br>STP | CKO<br>DRV | —  | —  | —  | —          | —    | —          | —          | DMSTP |
| 初期値: | 0  | 0   | 0        | 0     | 0          | 0   | 0          | 0          | 0  | 0  | 0  | 0          | 0    | 0          | 0          | 0     |
| R/W: | R  | R   | R        | R     | R          | R   | R/W        | R/W        | R  | R  | R  | R          | R    | R          | R          | R/W   |
| ビット: | 15 | 14  | 13       | 12    | 11         | 10  | 9          | 8          | 7  | 6  | 5  | 4          | 3    | 2          | 1          | 0     |
|      | —  | BSD | MAP[1:0] | BLOCK | DPRTY[1:0] | —   | —          | —          | —  | —  | —  | END<br>IAN | —    | HIZ<br>MEM | HIZ<br>CNT |       |
| 初期値: | 0  | 0   | 0        | 0     | 0          | 0   | 0          | 0          | 0  | 0  | 0  | 1          | 0/1* | 0          | 0          | 0     |
| R/W: | R  | R/W | R/W      | R/W   | R/W        | R/W | R/W        | R          | R  | R  | R  | R          | R    | R          | R/W        | R/W   |

### 【正】

|      |    |     |          |       |            |    |            |            |    |    |    |            |      |            |            |       |
|------|----|-----|----------|-------|------------|----|------------|------------|----|----|----|------------|------|------------|------------|-------|
| ビット: | 31 | 30  | 29       | 28    | 27         | 26 | 25         | 24         | 23 | 22 | 21 | 20         | 19   | 18         | 17         | 16    |
|      | —  | —   | —        | —     | —          | —  | CKO<br>STP | CKO<br>DRV | —  | —  | —  | —          | —    | —          | —          | DMSTP |
| 初期値: | 0  | 0   | 0        | 0     | 0          | 0  | 0          | 0          | 0  | 0  | 0  | 0          | 0    | 0          | 0          | 0     |
| R/W: | R  | R   | R        | R     | R          | R  | R/W        | R/W        | R  | R  | R  | R          | R    | R          | R          | R/W   |
| ビット: | 15 | 14  | 13       | 12    | 11         | 10 | 9          | 8          | 7  | 6  | 5  | 4          | 3    | 2          | 1          | 0     |
|      | —  | BSD | MAP[1:0] | BLOCK | DPRTY[1:0] | —  | —          | —          | —  | —  | —  | END<br>IAN | —    | HIZ<br>MEM | HIZ<br>CNT |       |
| 初期値: | 0  | 0   | 0        | 0     | 0          | 0  | 0          | 0          | 0  | 0  | 0  | 1          | 0/1* | 0          | 0          | 0     |
| R/W: | R  | R/W | R/W      | R/W   | R/W        | R  | R          | R          | R  | R  | R  | R          | R    | R          | R/W        | R/W   |

2. 11-14 ページ 「11.4.1 共通コントロールレジスタ」の「DPRTY」ビットの誤記訂正

【誤】

|      |            |    |     |  |
|------|------------|----|-----|--|
| 10、9 | DPRTY[1:0] | 00 | R/W | <p>DMA バースト転送優先順位</p> <p>本ビットは、DMA バースト転送中に対するリフレッシュ要求 / バス権使用要求の優先順位を指定します。</p> <p>00: DMA バースト転送中にリフレッシュ要求とバス権使用要求を受け付ける。</p> <p>01: DMA バースト転送中にリフレッシュ要求を受け付け、バス権使用要求は受け付けない。</p> <p>10: DMA バースト転送中にリフレッシュ要求、バス権使用要求ともに受け付けない。</p> <p>11: 設定禁止</p> |
|------|------------|----|-----|--|

【正】

|      |   |    |   |  |
|------|---|----|---|--|
| 10、9 | - | 00 | R | <p>リザーブビット</p> <p>読み出すと常に0が読み出されます。書き込み時も常に0にしてください。</p> |
|------|---|----|---|--|

3. 11-97 ページ 「11.5.10 バスアービトラージョン」

【誤】

また、CMNCR レジスタの DPRTY[1:0]ビットによって、DMAC バースト転送中にバス権使用要求の受付の有無を選択可能です。

【正】

上記の記述を削除。

4. 11-40 ページ 「11.4.6 リフレッシュタイムコントロール/ステータスレジスタ(RTCSR)」の「CMIE」ビットの誤記訂正

【誤】

|      |    |    |    |    |    |    |    |    |     |      |          |     |          |     |     |     |
|------|----|----|----|----|----|----|----|----|-----|------|----------|-----|----------|-----|-----|-----|
| ビット: | 31 | 30 | 29 | 28 | 27 | 26 | 25 | 24 | 23  | 22   | 21       | 20  | 19       | 18  | 17  | 16  |
|      | —  | —  | —  | —  | —  | —  | —  | —  | —   | —    | —        | —   | —        | —   | —   | —   |
| 初期値: | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0   | 0    | 0        | 0   | 0        | 0   | 0   | 0   |
| R/W: | R  | R  | R  | R  | R  | R  | R  | R  | R   | R    | R        | R   | R        | R   | R   | R   |
| ビット: | 15 | 14 | 13 | 12 | 11 | 10 | 9  | 8  | 7   | 6    | 5        | 4   | 3        | 2   | 1   | 0   |
|      | —  | —  | —  | —  | —  | —  | —  | —  | CMF | CMIE | CKS[2:0] |     | RRC[2:0] |     |     |     |
| 初期値: | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0   | 0    | 0        | 0   | 0        | 0   | 0   | 0   |
| R/W: | R  | R  | R  | R  | R  | R  | R  | R  | R/W | R/W  | R/W      | R/W | R/W      | R/W | R/W | R/W |

【正】

|      |    |    |    |    |    |    |    |    |     |    |          |     |          |     |     |     |
|------|----|----|----|----|----|----|----|----|-----|----|----------|-----|----------|-----|-----|-----|
| ビット: | 31 | 30 | 29 | 28 | 27 | 26 | 25 | 24 | 23  | 22 | 21       | 20  | 19       | 18  | 17  | 16  |
|      | —  | —  | —  | —  | —  | —  | —  | —  | —   | —  | —        | —   | —        | —   | —   | —   |
| 初期値: | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0   | 0  | 0        | 0   | 0        | 0   | 0   | 0   |
| R/W: | R  | R  | R  | R  | R  | R  | R  | R  | R   | R  | R        | R   | R        | R   | R   | R   |
| ビット: | 15 | 14 | 13 | 12 | 11 | 10 | 9  | 8  | 7   | 6  | 5        | 4   | 3        | 2   | 1   | 0   |
|      | —  | —  | —  | —  | —  | —  | —  | —  | CMF | —  | CKS[2:0] |     | RRC[2:0] |     |     |     |
| 初期値: | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0  | 0   | 0  | 0        | 0   | 0        | 0   | 0   | 0   |
| R/W: | R  | R  | R  | R  | R  | R  | R  | R  | R/W | R  | R/W      | R/W | R/W      | R/W | R/W | R/W |

【誤】

|   |      |   |     |   |
|---|------|---|-----|---|
| 6 | CMIE | 0 | R/W | <p>コンペアマッチインタラプトイネーブル</p> <p>本ビットは、RTCSRのCMFビットが1にセットされたとき、CMFによる割り込み要求を許可するか禁止するかを設定します。</p> <p>0：CMFによる割り込み要求を禁止</p> <p>1：CMFによる割り込み要求を許可</p> |
|---|------|---|-----|---|

【正】

|   |  |   |   |  |
|---|--|---|---|--|
| 6 |  | 0 | R | <p>リザーブビット</p> <p>読み出すと常に0が読み出されます。書き込み時も常に0にしてください。</p> |
|---|--|---|---|--|

5. 11-42 ページ 「11.4.8 リフレッシュタイムコンスタントレジスタ(RTCOR)」の誤記訂正

【誤】

RTCSRのCMIEビットが1にセットされていると、この一致信号によって割り込み要求が発生します。割り込み要求は、RTCSRのCMFビットがクリアされるまで続けて出力されます。CMFビットのクリアは、割り込みのみに影響を及ぼし、リフレッシュ要求がこれによってクリアされることはありません。したがって、リフレッシュを行いながらリフレッシュ要求の数を割り込みを用いてカウントするなど、リフレッシュとインターバルタイマ割り込みの同時設定を行うことも可能です。

【正】

CMFビットのクリアによってリフレッシュ要求がクリアされることはありません。

以上