

# RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア  
ルネサス エレクトロニクス株式会社

問合せ窓口 <http://japan.renesas.com/contact/>

E-mail: [csc@renesas.com](mailto:csc@renesas.com)

製品分類	MPU & MCU	発行番号	TN-RA*-A0075A/J	Rev.	第1版
題名	RA6T2 グループ IIC に関する電氣的特性の追加		情報分類	技術情報	
適用製品	RA6T2 グループ	対象ロット等	関連資料	RA6T2グループ ユーザーズ マニュアル: ハードウェア Rev.1.30	
		全ロット			

RA6T2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.30 において、IIC の電氣的特性に関する仕様の追加がありますので連絡いたします。

「表 46.32 IIC タイミング(2)」に、以下のとおり SCL 出力最短 High パルス幅、SCL 出力最短 Low パルス幅、スタートコンディション入力ホールド時間の特性を追加いたします。また、一部用語も訂正いたします。

## 【訂正前】

表 46.29 IIC タイミング (1) -1

(1) 条件: 以下の端子は、PmnPFS レジスタのポート駆動能力ビットで中駆動出力が選択されています: SDA0\_B、SCL0\_B、SDA1\_B、SCL1\_B、SCL0\_C、SDA0\_C、SCL0\_D、SDA0\_D、SCL0\_E、SDA0\_E、SCL0\_F、SDA0\_F、SCL1\_C、SDA1\_C、SCL1\_D、SDA1\_D、SCL1\_E、SDA1\_E。

(2) 以下の端子の設定は必要ありません: SCL0\_A、SDA0\_A、SCL1\_A、SDA1\_A

(3) 所属グループを示すため、\_A、\_B、\_C、\_D、\_E、\_F などのように端子名の後ろに文字を付加した端子を使用してください。IIC インタフェースについては、電氣的特性の AC タイミングを各グループで測定しています。

項目	シンボル	Min	Max	単位	測定条件	
IIC (標準モード、 SMBus) BFCTL.FMPE = 0	SCL 入力サイクル時間	$t_{SCL}$	$10(18) \times t_{IICcyc} + 1300$	—	ns	図 46.47
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL、SDA 立ち上がり時間	$t_{Sr}$	—	1000	ns	
	SCL、SDA 立ち下がり時間	$t_{Sf}$	—	300	ns	
	SCL、SDA 入カスパイクパルス除去時間	$t_{SP}$	0	$1(4) \times t_{IICcyc}$	ns	
	SDA 入カバスフリー時間	$t_{BUF}$	$5(9) \times t_{IICcyc} + 300$	—	ns	
	開始条件入力ホールド時間	$t_{STAH}$	$t_{IICcyc} + 300$	—	Ns	
	再開条件入力セットアップ時間	$t_{STAS}$	1000	—	ns	
	停止条件入力セットアップ時間	$t_{STOS}$	1000	—	ns	
	データ入力セットアップ時間	$t_{SDAS}$	$t_{IICcyc} + 50$	—	ns	
	データ入力ホールド時間	$t_{SDAH}$	0	—	ns	
	SCL、SDA の容量性負荷	$C_D$ (注1)	—	400	pF	

表 46.30 IIC タイミング (1) -2

- (1) 条件：以下の端子は、PmnPFS レジスタのポート駆動能力ビットで中駆動出力が選択されています：SDA0\_B、SCL0\_B、SDA1\_B、SCL1\_B、SCL0\_C、SDA0\_C、SCL0\_D、SDA0\_D、SCL0\_E、SDA0\_E、SCL0\_F、SDA0\_F、SCL1\_C、SDA1\_C、SCL1\_D、SDA1\_D、SCL1\_E、SDA1\_E。  
 (2) 以下の端子の設定は必要ありません：SCL0\_A、SDA0\_A、SCL1\_A、SDA1\_A  
 (3) 所属グループを示すため、\_A、\_B、\_C、\_D、\_E、\_F などのように端子名の後に文字を付加した端子を使用してください。IIC インタフェースについては、電気的特性の AC タイミングを各グループで測定しています。

項目	シンボル	Min	Max	単位	測定条件	
IIC (ファストモード)	SCL 入力サイクル時間	$t_{SCL}$	$10(18) \times t_{IICcyc} + 600$	—	ns	図 46.47
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL、SDA 立ち上がり時間	$t_{Sr}$	$20 \times (\text{外付けプルアップ電圧}/5.5 \text{ V})$ (注 1)	300	ns	
	SCL、SDA 立ち下がり時間	$t_{Sf}$	$20 \times (\text{外付けプルアップ電圧}/5.5 \text{ V})$ (注 1)	300	ns	
	SCL、SDA 入カスパイクパルス除去時間	$t_{SP}$	0	$1(4) \times t_{IICcyc}$	ns	
	SDA 入カバスフリー時間	$t_{BUF}$	$5(9) \times t_{IICcyc} + 300$	—	ns	
	開始条件入力ホールド時間	$t_{STAH}$	$t_{IICcyc} + 300$	—	Ns	
	再開条件入力セットアップ時間	$t_{STAS}$	300	—	ns	
	停止条件入力セットアップ時間	$t_{STOS}$	300	—	ns	
	データ入力セットアップ時間	$t_{SDAS}$	$t_{IICcyc} + 50$	—	ns	
	データ入力ホールド時間	$t_{SDAH}$	0	—	ns	
	SCL、SDA の容量性負荷	$C_b$ (注 1)	—	400	pF	

表 46.31 IIC タイミング (1) -3

PmnPFS レジスタのポート駆動能力ビットでは、SCL0\_A 端子、SDA0\_A 端子の設定は必要ありません。

項目	シンボル	Min	Max	単位	測定条件	
IIC (ファストモード+) BFCTL.FMPE = 1	SCL 入力サイクル時間	$t_{SCL}$	$10(18) \times t_{IICcyc} + 240$	—	ns	図 46.47
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL、SDA 立ち上がり時間	$t_{Sr}$	—	120	ns	
	SCL、SDA 立ち下がり時間	$t_{Sf}$	—	120	ns	
	SCL、SDA 入カスパイクパルス除去時間	$t_{SP}$	0	$1(4) \times t_{IICcyc}$	ns	
	SDA 入カバスフリー時間	$t_{BUF}$	$5(9) \times t_{IICcyc} + 120$	—	ns	
	開始条件入力ホールド時間	$t_{STAH}$	$t_{IICcyc} + 120$	—	Ns	
	再開条件入力セットアップ時間	$t_{STAS}$	120	—	ns	
	停止条件入力セットアップ時間	$t_{STOS}$	120	—	ns	
	データ入力セットアップ時間	$t_{SDAS}$	$t_{IICcyc} + 30$	—	ns	
	データ入力ホールド時間	$t_{SDAH}$	0	—	ns	
	SCL、SDA の容量性負荷	$C_b$ (注 1)	—	550	pF	

表 46.32 IIC タイミング(2)

PmnPFS レジスタのポート駆動能力ビットでは、SCL0\_A 端子、SDA0\_A 端子の設定は必要ありません。

項目		シンボル	Min	Max	単位	測定条件	
IIC (Hs-モード) BFCTL.HSME = 1	SCL 入力サイクル時間	$t_{SCL}$	$10(12) \times t_{IICcyc} + 80$	—	ns	図 46.48	
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(6) \times t_{IICcyc}$	—	ns		
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(6) \times t_{IICcyc}$	—	ns		
	SCL 立ち上がり時間	$C_b=400pF$	$t_{SCL}$	—	80		ns
		$C_b=100pF$		—	40		
	SDA 立ち上がり時間	$C_b=400pF$	$t_{SDA}$	—	160		ns
		$C_b=100pF$		—	80		
	SCL 立ち下がり時間	$C_b=400pF$	$t_{SCL}$	—	80		ns
		$C_b=100pF$		—	40		
	SDA 立ち下がり時間	$C_b=400pF$	$t_{SDA}$	—	160		ns
		$C_b=100pF$		—	80		
	SCL、SDA 入力スパイクパルス除去時間		$t_{SP}$	0	$1(1) \times t_{IICcyc}$		ns
	再開条件入力セットアップ時間		$t_{STAS}$	40	—		ns
	停止条件入力セットアップ時間		$t_{STOS}$	40	—		ns
データ入力セットアップ時間		$t_{SDAS}$	10	—	ns		
データ入力ホールド時間	$C_b=400pF$	$t_{SDAH}$	0	150	ns		
	$C_b=100pF$		0	70			
SCL、SDA の容量性負荷		$C_b$ (注1)	—	400	pF		

【訂正後】

表 46.29 IIC タイミング (1) -1

(1) 条件：以下の端子は、PmnPFS レジスタのポート駆動能力ビットで中駆動出力が選択されています：SDA0\_B、SCL0\_B、SDA1\_B、SCL1\_B、SCL0\_C、SDA0\_C、SCL0\_D、SDA0\_D、SCL0\_E、SDA0\_E、SCL0\_F、SDA0\_F、SCL1\_C、SDA1\_C、SCL1\_D、SDA1\_D、SCL1\_E、SDA1\_E。

(2) 以下の端子の設定は必要ありません：SCL0\_A、SDA0\_A、SCL1\_A、SDA1\_A

(3) 所属グループを示すため、\_A、\_B、\_C、\_D、\_E、\_F などのように端子名の後ろに文字を付加した端子を使用してください。IIC インタフェースについては、電気的特性の AC タイミングを各グループで測定しています。

項目		シンボル	Min	Max	単位	測定条件
IIC (標準モード、 SMBus) BFCTL.FMPE = 0	SCL 入力サイクル時間	$t_{SCL}$	$10(18) \times t_{IICcyc} + 1300$	—	ns	図 46.47
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL、SDA 立ち上がり時間	$t_{Sf}$	—	1000	ns	
	SCL、SDA 立ち下がり時間	$t_{Sf}$	—	300	ns	
	SCL、SDA 入力スパイクパルス除去時間	$t_{SP}$	0	$1(4) \times t_{IICcyc}$	ns	
	SDA 入力バスフリー時間	$t_{BUF}$	$5(9) \times t_{IICcyc} + 300$	—	ns	
	スタートコンディション入力ホールド時間	$t_{STAH}$	$t_{IICcyc} + 300$	—	Ns	
	リスタートコンディション入力セットアップ時間	$t_{STAS}$	1000	—	ns	
	ストップコンディション入力セットアップ時間	$t_{STOS}$	1000	—	ns	
	データ入力セットアップ時間	$t_{SDAS}$	$t_{IICcyc} + 50$	—	ns	
	データ入力ホールド時間	$t_{SDAH}$	0	—	ns	
	SCL、SDA の容量性負荷		$C_b$ (注1)	—	400	

表 46.30 IIC タイミング (1) -2

- (1) 条件：以下の端子は、PmnPFS レジスタのポート駆動能力ビットで中駆動出力が選択されています：SDA0\_B、SCL0\_B、SDA1\_B、SCL1\_B、SCL0\_C、SDA0\_C、SCL0\_D、SDA0\_D、SCL0\_E、SDA0\_E、SCL0\_F、SDA0\_F、SCL1\_C、SDA1\_C、SCL1\_D、SDA1\_D、SCL1\_E、SDA1\_E。
- (2) 以下の端子の設定は必要ありません：SCL0\_A、SDA0\_A、SCL1\_A、SDA1\_A
- (3) 所属グループを示すため、\_A、\_B、\_C、\_D、\_E、\_F などのように端子名の後ろに文字を付加した端子を使用してください。IIC インタフェースについては、電気的特性の AC タイミングを各グループで測定しています。

項目	シンボル	Min	Max	単位	測定条件	
IIC (ファストモード)	SCL 入力サイクル時間	$t_{SCL}$	$10(18) \times t_{IICcyc} + 600$	—	ns	図 46.47
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL、SDA 立ち上がり時間	$t_{Sr}$	$20 \times$ (外付けプルアップ電圧/5.5 V) (注 1)	300	ns	
	SCL、SDA 立ち下がり時間	$t_{Sf}$	$20 \times$ (外付けプルアップ電圧/5.5 V) (注 1)	300	ns	
	SCL、SDA 入カスパイクパルス除去時間	$t_{SP}$	0	$1(4) \times t_{IICcyc}$	ns	
	SDA 入カバスフリー時間	$t_{BUF}$	$5(9) \times t_{IICcyc} + 300$	—	ns	
	スタートコンディション入力ホールド時間	$t_{STAH}$	$t_{IICcyc} + 300$	—	Ns	
	リスタートコンディション入力セットアップ時間	$t_{STAS}$	300	—	ns	
	ストップコンディション入力セットアップ時間	$t_{STOS}$	300	—	ns	
	データ入力セットアップ時間	$t_{SDAS}$	$t_{IICcyc} + 50$	—	ns	
	データ入力ホールド時間	$t_{SDAH}$	0	—	ns	
	SCL、SDA の容量性負荷	$C_b$ (注 1)	—	400	pF	

表 46.31 IIC タイミング (1) -3

PmnPFS レジスタのポート駆動能力ビットでは、SCL0\_A 端子、SDA0\_A 端子の設定は必要ありません。

項目	シンボル	Min	Max	単位	測定条件	
IIC (ファストモード+) BFCTL.FMPE = 1	SCL 入力サイクル時間	$t_{SCL}$	$10(18) \times t_{IICcyc} + 240$	—	ns	図 46.47
	SCL 入力 High レベルパルス幅	$t_{SCLH}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL 入力 Low レベルパルス幅	$t_{SCLL}$	$5(9) \times t_{IICcyc}$	—	ns	
	SCL、SDA 立ち上がり時間	$t_{Sr}$	—	120	ns	
	SCL、SDA 立ち下がり時間	$t_{Sf}$	—	120	ns	
	SCL、SDA 入カスパイクパルス除去時間	$t_{SP}$	0	$1(4) \times t_{IICcyc}$	ns	
	SDA 入カバスフリー時間	$t_{BUF}$	$5(9) \times t_{IICcyc} + 120$	—	ns	
	スタートコンディション入力ホールド時間	$t_{STAH}$	$t_{IICcyc} + 120$	—	Ns	
	リスタートコンディション入力セットアップ時間	$t_{STAS}$	120	—	ns	
	ストップコンディション入力セットアップ時間	$t_{STOS}$	120	—	ns	
	データ入力セットアップ時間	$t_{SDAS}$	$t_{IICcyc} + 30$	—	ns	
	データ入力ホールド時間	$t_{SDAH}$	0	—	ns	
	SCL、SDA の容量性負荷	$C_b$ (注 1)	—	550	pF	

表 46.32 IIC タイミング(2)

PmnPFS レジスタのポート駆動能力ビットでは、SCL0\_A 端子、SDA0\_A 端子の設定は必要ありません。

項目		シンボル	Min	Typ	Max	単位	測定条件	
IIC (Hs-mode) BFCTL.HSME = 1	SCL 入力サイクル時間	$t_{SCL}$	$10(12) \times t_{IICcyc} + 80$	—	—	ns	図 46.48	
	SCL 入力 High パルス幅	$t_{SCLH}$	$5(6) \times t_{IICcyc}$	—	—	ns		
	SCL 入力 Low パルス幅	$t_{SCLL}$	$5(6) \times t_{IICcyc}$	—	—	ns		
	SCL 立ち上がり時間	$C_b=400pF$	$t_{SrCL}$	—	—	80		ns
		$C_b=100pF$		—	—	40		
	SDA 立ち上がり時間	$C_b=400pF$	$t_{SrDA}$	—	—	160		ns
		$C_b=100pF$		—	—	80		
	SCL 立ち下がり時間	$C_b=400pF$	$t_{SiCL}$	—	—	80		ns
		$C_b=100pF$		—	—	40		
	SDA 立ち下がり時間	$C_b=400pF$	$t_{SiDA}$	—	—	160		ns
		$C_b=100pF$		—	—	80		
	SCL、SDA 入カスパイクパルス除去時間	$t_{SP}$	0	—	$1(1) \times t_{IICcyc}$	ns		
	SDAHS 入カバスフリー時間	$t_{BUF}$	$5(6) \times t_{IICcyc} + 40$	—	—	ns		
	スタートコンディション入カホールド時間	$t_{STAH}$	$t_{IICcyc} + 40$	—	—	ns		
	リスタートコンディション入カセットアップ時間	$t_{STAS}$	40	—	—	ns		
	ストップコンディション入カセットアップ時間	$t_{STOS}$	40	—	—	ns		
	データ入カセットアップ時間	$t_{SDAS}$	10	—	—	ns		
データ入カホールド時間	$C_b=400pF$	$t_{SDAH}$	0	—	150	ns		
	$C_b=100pF$		0	—	70			
SCL、SDA の容量性負荷	$C_b$ (注 1)	—	—	400	pF			
SCL 出力最短 High パルス幅	$C_b=400pF$	$t_{SCLH}$	—	120	225	ns		
	$C_b=100pF$		—	60	130			
SCL 出力最短 Low パルス幅	$C_b=400pF$	$t_{SCLL}$	—	—	320	ns		
	$C_b=100pF$		—	—	160			