発行日：2017 年 1 月 24 日

RENESAS TECHNICAL UPDATE

〒135-0061 東京都江東区豊洲 3-2-24 豊洲フォレシア
ルネサス エレクトロニクス株式会社
問合せ窓口　http://japan.renesas.com/contact/
E-mail: csc@renesas.com

製品分類	MPU & MCU	発行番号	TN-RL*-A071A/J	Rev.	第1版
題名	ユーザーズマニュアル記載追加 RAM ガード機能		情報分類	技術情報	
適用製品	RL78/F12 RAM 容量が 1.5KB の下記製品 R5F1096B, R5F109AB, R5F109BB, R5F109GB, R5F109LB	対象ロット等 全ロット	関連資料	RL78/F12 ユーザーズマニュアル ハードウェア編　Rev.1.10 （R01UH0231JJ0110）	

RL78/F12 ユーザーズマニュアル ハードウェア編 Rev.1.10（R01UH0231JJ0110）において、下記訂正がございます。

今回通知する訂正内容

訂正箇所と該当箇所	該当ページ （R01UH0231JJ0110）	内容
24.3.4　RAM ガード機能	p.929	記載追加

記載追加の該当箇所は、**正）グレー・ハッチング で記載します。**

以上

(c) 2017. Renesas Electronics Corporation. All rights reserved.

24.3.4　RAM ガード機能

24.3.4　RAM ガード機能

IEC61508 では動作中の安全を保証しなければならないため，CPU が暴走しても RAM に格納されている重要なデータを保護する必要があります。

この RAM ガード機能は，指定した空間のデータを保護するための機能です。

RAM ガード機能を設定すると，指定した空間への RAM 書き込みは無効になり，読み出しは通常通りに可能となります。

注意. RAM 容量が 1.5KB の製品は，RAM ガード機能を使用できません。

RAM 容量が 1.5KB の製品：R5F1096B, R5F109AB, R5F109BB, R5F109GB, R5F109LB

24.3.4.1　不正メモリ・アクセス検出制御レジスタ（IAWCTL）

不正メモリ・アクセスの検出可否，RAM/SFR ガード機能を制御するレジスタです。

RAM ガード機能では，GRAM1, GRAM0 ビットを使用します。

IAWCTL レジスタは，8 ビット・メモリ操作命令で設定します。

リセット信号の発生により，00H になります。

図 24－8　不正メモリ・アクセス検出制御レジスタ（IAWCTL）のフォーマット

アドレス：F0078H　リセット時：00H　R/W

略号	7	6	5	4	3	2	1	0
IAWCTL	IAWEN	0	GRAM1	GRAM0	0	GPORT	GINT	GCSC

GRAM1	GRAM0	RAM ガード空間[注]
0	0	無効。RAM へのライト可能
0	1	RAM 下位アドレスから 128 バイト
1	0	RAM 下位アドレスから 256 バイト
1	1	RAM 下位アドレスから 512 バイト

注　RAM の先頭アドレスは，製品の搭載 RAM サイズにより変わります。

RAM 容量が 1.5KB の製品は，RAM ガード機能を使用できません。