

技術通知  78K0/Kx2 マイクロコントローラ	発行番号	ZBG-CC-08-0013号	1/1
	発行日	2008年7月14日	
	発行元	NEC エレクトロニクス株式会社 マイクロコンピュータ事業本部 汎用マイコンシステム事業部 製品ソリューショングループ	
文書分類	使用制限事項	バージョン・アップ	○ ドキュメント誤記訂正
関連資料	78K0/Kx2 ユーザーズ・マニュアル		資料番号：U18598JJ1V0UD00 (第1版)

### 1. 対象製品

78K0/Kx2 マイクロコントローラ：

78K0/KB2：μPD78F0500A, μPD78F0501A, μPD78F0502A, μPD78F0503A, μPD78F0503DA

78K0/KC2：μPD78F0511A, μPD78F0512A, μPD78F0513A, μPD78F0514A, μPD78F0515A  
μPD78F0513DA, μPD78F0515DA

78K0/KD2：μPD78F0521A, μPD78F0522A, μPD78F0523A, μPD78F0524A, μPD78F0525A  
μPD78F0526A, μPD78F0527A, μPD78F0527DA

78K0/KE2：μPD78F0531A, μPD78F0532A, μPD78F0533A, μPD78F0534A, μPD78F0535A  
μPD78F0536A, μPD78F0537A, μPD78F0537DA

78K0/KF2：μPD78F0544A, μPD78F0545A, μPD78F0546A, μPD78F0547A, μPD78F0547DA

※拡張スペック品(μPD78F05xxA)のユーザーズ・マニュアルが対象です。従来スペック品(μPD78F05xx)のユーザーズ・マニュアルは本通知の対象ではありません。

### 2. 通知内容

78K0/Kx2 マイクロコントローラ ユーザーズ・マニュアルに以下の誤記訂正がございます。

#### 【誤記訂正の概要】

誤記内容：A/D コンバータ、シリアル・インタフェース IIC0、割り込み機能、スタンバイ機能に誤記がございます。詳細は別紙をご参照ください。

### 3. ドキュメント改善計画

今回誤記訂正内容につきましては、ユーザーズ・マニュアルの次回改版時に反映させます。

次回改版日程は以下を予定しております。

78K0/Kx2 ユーザーズ・マニュアル (U18598JJ2V0UD00 (第2版))・・・2008年8月

### 4. 発行文書履歴

78K0/Kx2 技術通知 発行文書履歴

文書番号	発行日	記事
ZBG-CC-08-0013	2008年7月14日	本通知です

## 78K0/Kx2 ユーザーズ・マニュアル第1版(U18598JJ1V0UD00)誤記訂正内容：

## 【訂正内容】

該当ページ	該当箇所	内 容	
p.409	第13章 ADコンバータ	表13 - 2 AD変換時間の選択を修正	<1>
p.581	第18章 シリアル・インタフェースIIC0	表18 - 4 拡張コードのピットの定義を修正，備考を追加	<2>
pp.619-624		図18 - 27 マスタ スレーブ通信例～図18 - 28 スレーブ マスタ通信例を修正	<3>
p.649	第20章 割り込み機能	図20 - 8 割り込みマスク・フラグ・レジスタ (MK0L, MK0H, MK1L, MK1H) のフォーマット (78K0/KC2) を修正	<4>
p.677	第22章 スタンバイ機能	図22 - 3 HALTモードの割り込み要求発生による解除の注1を修正	<5>
p.681		表22 - 3 STOPモード時の動作状態に注意文を追加	<6>
pp.681-683		図22 - 5 STOPモード解除時の動作タイミング (マスクされていない割り込み要求による解除の場合) の注2と図22 - 6 STOPモードの割り込み要求発生による解除の注を変更	<7>

<1> 表13-2 A/D変換時間の選択を修正 (p.409)

<誤>

表13-2 A/D変換時間の選択

(1) 2.7V  $AV_{REF}$  5.5V (LV0=0)

ADコンバータ・モード・レジスタ (ADM)					変換時間の選択				変換 クロック ( $f_{AD}$ )		
FR2	FR1	FR0	LV1	LV0	$f_{PRS}$ = 2 MHz	$f_{PRS}$ = 5 MHz	$f_{PRS}$ = 10 MHz	$f_{PRS}$ = 20 MHz <sup>注</sup>			
0	0	0	0	0	264/ $f_{PRS}$	設定禁止	設定禁止	26.4 $\mu$ s	13.2 $\mu$ s <sup>注</sup>	$f_{PRS}/12$	
0	0	1	0	0	176/ $f_{PRS}$	設定禁止	設定禁止	17.6 $\mu$ s	8.8 $\mu$ s <sup>注</sup>	$f_{PRS}/8$	
0	1	0	0	0	132/ $f_{PRS}$			26.4 $\mu$ s	13.2 $\mu$ s	6.6 $\mu$ s <sup>注</sup>	$f_{PRS}/6$
0	1	1	0	0	88/ $f_{PRS}$			17.6 $\mu$ s	8.8 $\mu$ s <sup>注</sup>	設定禁止	$f_{PRS}/4$
1	0	0	0	0	66/ $f_{PRS}$			33.0 $\mu$ s	13.2 $\mu$ s	6.6 $\mu$ s <sup>注</sup>	$f_{PRS}/3$
1	0	1	0	0	44/ $f_{PRS}$	22.0 $\mu$ s	8.8 $\mu$ s <sup>注</sup>	設定禁止		$f_{PRS}/2$	
上記以外					設定禁止						

注 4.0V  $AV_{REF}$  5.5V 時のみ設定可能

(2) 2.3V  $AV_{REF}$  5.5V (LV0=1)

ADコンバータ・モード・レジスタ (ADM)					変換時間の選択				変換 クロック ( $f_{AD}$ )		
FR2	FR1	FR0	LV1	LV0	$f_{PRS}$ = 2 MHz	$f_{PRS}$ = 5 MHz	$f_{PRS}$ = 10 MHz <sup>注2</sup>	$f_{PRS}$ = 20 MHz <sup>注1</sup>			
0	0	0	0	1	480/ $f_{PRS}$	設定禁止	設定禁止	48.0 $\mu$ s <sup>注2</sup>	24.0 $\mu$ s <sup>注1</sup>	$f_{PRS}/12$	
0	0	1	0	1	320/ $f_{PRS}$			64.0 $\mu$ s	32.0 $\mu$ s <sup>注2</sup>	16.0 $\mu$ s <sup>注1</sup>	$f_{PRS}/8$
0	1	0	0	1	240/ $f_{PRS}$			48.0 $\mu$ s	24.0 $\mu$ s <sup>注2</sup>	12.0 $\mu$ s <sup>注1</sup>	$f_{PRS}/6$
0	1	1	0	1	160/ $f_{PRS}$			32.0 $\mu$ s	16.0 $\mu$ s <sup>注2</sup>	8.0 $\mu$ s <sup>注1</sup>	$f_{PRS}/4$
1	0	0	0	1	120/ $f_{PRS}$	60.0 $\mu$ s	24.0 $\mu$ s <sup>注2</sup>	12.0 $\mu$ s <sup>注2</sup>	設定禁止	$f_{PRS}/3$	
1	0	1	0	1	80/ $f_{PRS}$	40.0 $\mu$ s	16.0 $\mu$ s <sup>注2</sup>	8.0 $\mu$ s <sup>注1</sup>		$f_{PRS}/2$	
上記以外					設定禁止						

注 1. 4.0V  $AV_{REF}$  5.5V 時のみ設定可能

2. 2.7V  $AV_{REF}$  5.5V 時のみ設定可能

注意 1. 変換時間は、次の条件で設定してください。

(1) 2.7V  $AV_{REF}$  5.5V (LV0=0)

・4.0V  $AV_{REF}$  5.5V の場合： $f_{AD}$  = 0.6 ~ 3.6 MHz

・2.7V  $AV_{REF}$  < 4.0V の場合： $f_{AD}$  = 0.6 ~ 1.8 MHz

(2) 2.3V  $AV_{REF}$  5.5V (LV0=1)

・4.0V  $AV_{REF}$  5.5V の場合： $f_{AD}$  = 0.6 ~ 7.2 MHz

・2.7V  $AV_{REF}$  < 4.0V の場合： $f_{AD}$  = 0.6 ~ 3.6 MHz

・2.3V  $AV_{REF}$  < 2.7V の場合： $f_{AD}$  = 0.6 ~ 1.48 MHz

&lt;正&gt;

表13-2 A/D変換時間の選択

(1) 2.7V  $AV_{REF}$  5.5V (LV0=0)

A/Dコンバータ・モード・レジスタ (ADM)					変換時間の選択				変換 クロック ( $f_{AD}$ )	
FR2	FR1	FR0	LV1	LV0	$f_{PRS}$ = 2 MHz	$f_{PRS}$ = 5 MHz	$f_{PRS}$ = 10 MHz	$f_{PRS}$ = 20 MHz		
0	0	0	0	0	264/ $f_{PRS}$	設定禁止	52.8 $\mu$ s	26.4 $\mu$ s	13.2 $\mu$ s	$f_{PRS}/12$
0	0	1	0	0	176/ $f_{PRS}$		35.2 $\mu$ s	17.6 $\mu$ s	8.8 $\mu$ s <sup>注</sup>	$f_{PRS}/8$
0	1	0	0	0	132/ $f_{PRS}$	66.0 $\mu$ s	26.4 $\mu$ s	13.2 $\mu$ s	6.6 $\mu$ s <sup>注</sup>	$f_{PRS}/6$
0	1	1	0	0	88/ $f_{PRS}$	44.0 $\mu$ s	17.6 $\mu$ s	8.8 $\mu$ s <sup>注</sup>	設定禁止	$f_{PRS}/4$
1	0	0	0	0	66/ $f_{PRS}$	33.0 $\mu$ s	13.2 $\mu$ s	6.6 $\mu$ s <sup>注</sup>		$f_{PRS}/3$
1	0	1	0	0	44/ $f_{PRS}$	22.0 $\mu$ s	8.8 $\mu$ s <sup>注</sup>	設定禁止		$f_{PRS}/2$
上記以外					設定禁止					

注 4.0V  $AV_{REF}$  5.5V時のみ設定可能(2) 2.3V  $AV_{REF}$  5.5V (LV0=1)

A/Dコンバータ・モード・レジスタ (ADM)					変換時間の選択				変換 クロック ( $f_{AD}$ )	
FR2	FR1	FR0	LV1	LV0	$f_{PRS}$ = 2 MHz	$f_{PRS}$ = 5 MHz	$f_{PRS}$ = 10 MHz <sup>注2</sup>	$f_{PRS}$ = 20 MHz <sup>注2</sup>		
0	0	0	0	1	480/ $f_{PRS}$	設定禁止	設定禁止	48.0 $\mu$ s <sup>注2</sup>	24.0 $\mu$ s <sup>注2</sup>	$f_{PRS}/12$
0	0	1	0	1	320/ $f_{PRS}$		64.0 $\mu$ s	32.0 $\mu$ s <sup>注2</sup>	16.0 $\mu$ s <sup>注1</sup>	$f_{PRS}/8$
0	1	0	0	1	240/ $f_{PRS}$		48.0 $\mu$ s	24.0 $\mu$ s <sup>注2</sup>	12.0 $\mu$ s <sup>注1</sup>	$f_{PRS}/6$
0	1	1	0	1	160/ $f_{PRS}$		32.0 $\mu$ s	16.0 $\mu$ s <sup>注1</sup>	設定禁止	$f_{PRS}/4$
1	0	0	0	1	120/ $f_{PRS}$	60.0 $\mu$ s	24.0 $\mu$ s <sup>注2</sup>	12.0 $\mu$ s <sup>注1</sup>		$f_{PRS}/3$
1	0	1	0	1	80/ $f_{PRS}$	40.0 $\mu$ s	16.0 $\mu$ s <sup>注1</sup>	設定禁止		$f_{PRS}/2$
上記以外					設定禁止					

注 1. 4.0V  $AV_{REF}$  5.5V時のみ設定可能2. 2.7V  $AV_{REF}$  5.5V時のみ設定可能

注意 1. 変換時間は、次の条件で設定してください。

(1) 2.7V  $AV_{REF}$  5.5V (LV0=0)・4.0V  $AV_{REF}$  5.5Vの場合： $f_{AD}$  = 0.33 ~ 3.6 MHz・2.7V  $AV_{REF}$  < 4.0Vの場合： $f_{AD}$  = 0.33 ~ 1.8 MHz(2) 2.3V  $AV_{REF}$  5.5V (LV0=1)・4.0V  $AV_{REF}$  5.5Vの場合： $f_{AD}$  = 0.6 ~ 3.6 MHz・2.7V  $AV_{REF}$  < 4.0Vの場合： $f_{AD}$  = 0.6 ~ 1.8 MHz・2.3V  $AV_{REF}$  < 2.7Vの場合： $f_{AD}$  = 0.6 ~ 1.48 MHz

<2> 表18-4 拡張コードのビットの定義を修正，備考を追加 (p.581)

<誤>

表18-4 拡張コードのビットの定義

スレーブ・アドレス	R/Wビット	説明
0000 000	0	ジェネラル・コール・アドレス
0000 000	1	スタート・バイト
0000 001	x	C-BUSアドレス
0000 010	x	異なるバス・フォーマット用に予約されているアドレス
1111 0 xx	<u>x</u>	10ビット・スレーブ・アドレス指定

<正>

表18-4 主な拡張コードのビットの定義

スレーブ・アドレス	R/Wビット	説明
0000 000	0	ジェネラル・コール・アドレス
1111 0 xx	<u>0</u>	10ビット・スレーブ・アドレス指定 (アドレス認証時)
1111 0 xx	<u>1</u>	10ビット・スレーブ・アドレス指定 (アドレス一致後，リード・コマンド発行時)

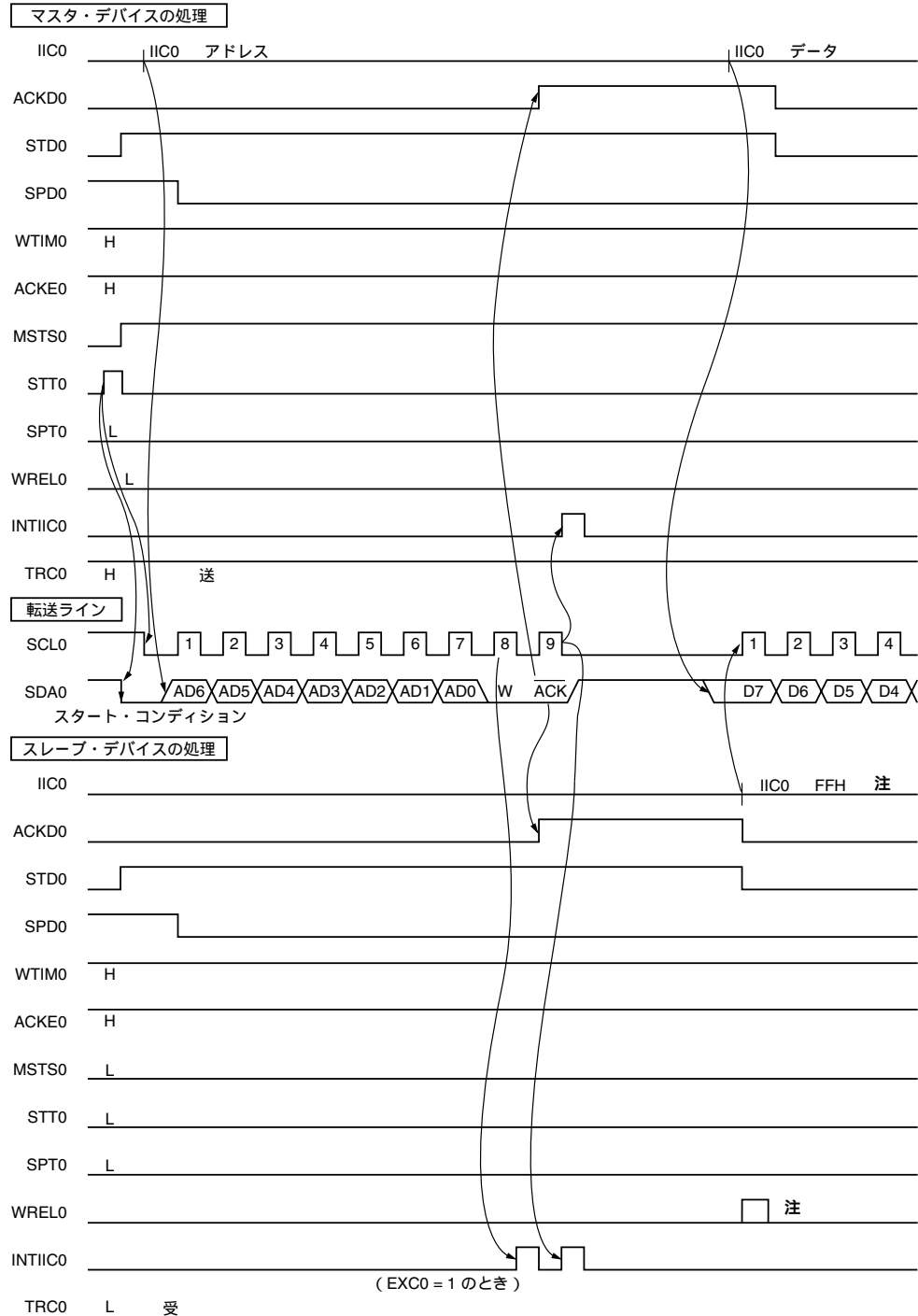
備考 上記以外の拡張コードについては，NXP社発行のI<sup>2</sup>Cバスの仕様書を参照してください。

<3> 図18-27 マスタ スレーブ通信例~図18-28 スレーブ マスタ通信例を修正 (pp.619-624)

<誤>

図18-27 マスタ スレーブ通信例 (マスタ, スレーブとも9クロック・ウェイト選択時) (1/3)

(1) スタート・コンディション~アドレス

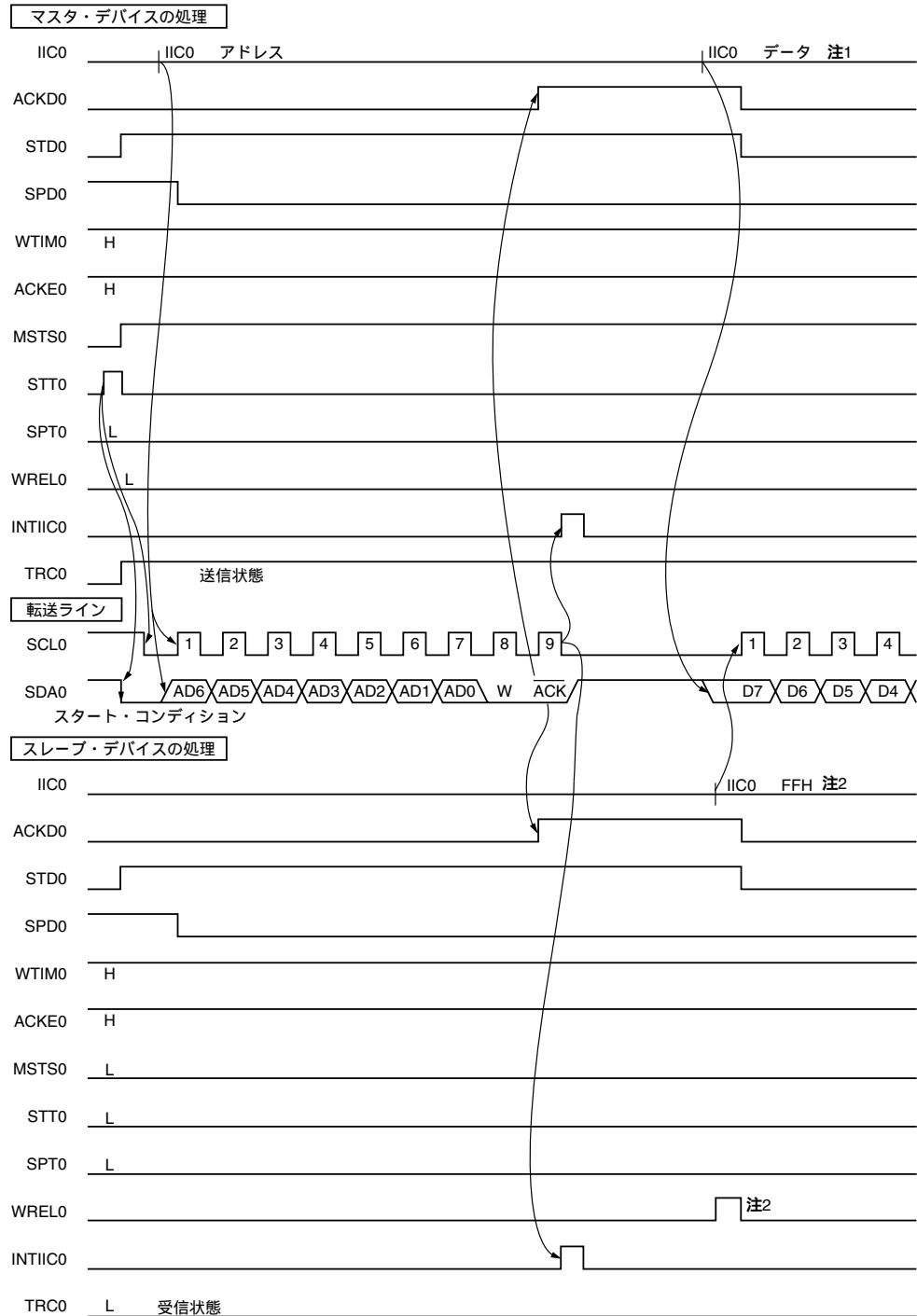


注 スレーブ・ウェイト解除は, IIC0 FFH または WRELO のセットのどちらかで行ってください。

&lt;正&gt;

図18-27 マスタ スレーブ通信例 (マスタ,スレーブとも9クロック・ウエイト選択時) (1/3)

## (1) スタート・コンディション~アドレス



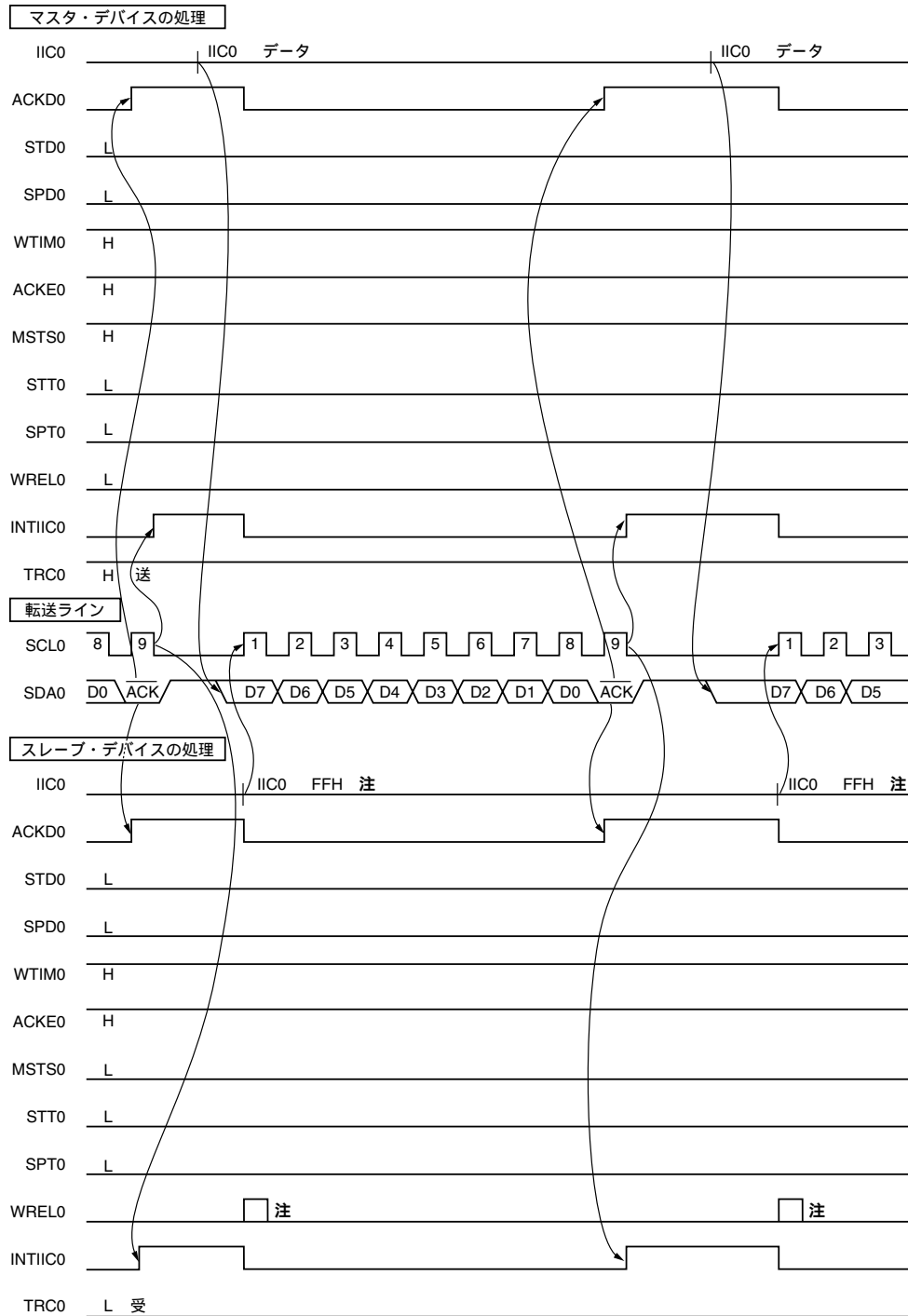
注1. マスタ送信時のウエイト解除は、WRELO のセットではなく、IIC0 へのデータ書き込みで行ってください。

2. スレーブ・ウエイト解除は、IIC0 FFH または WRELO のセットのどちらかで行ってください。

<誤>

図18-27 マスタ スレーブ通信例 (マスタ,スレーブとも9クロック・ウエイト選択時) (2/3)

(2) データ



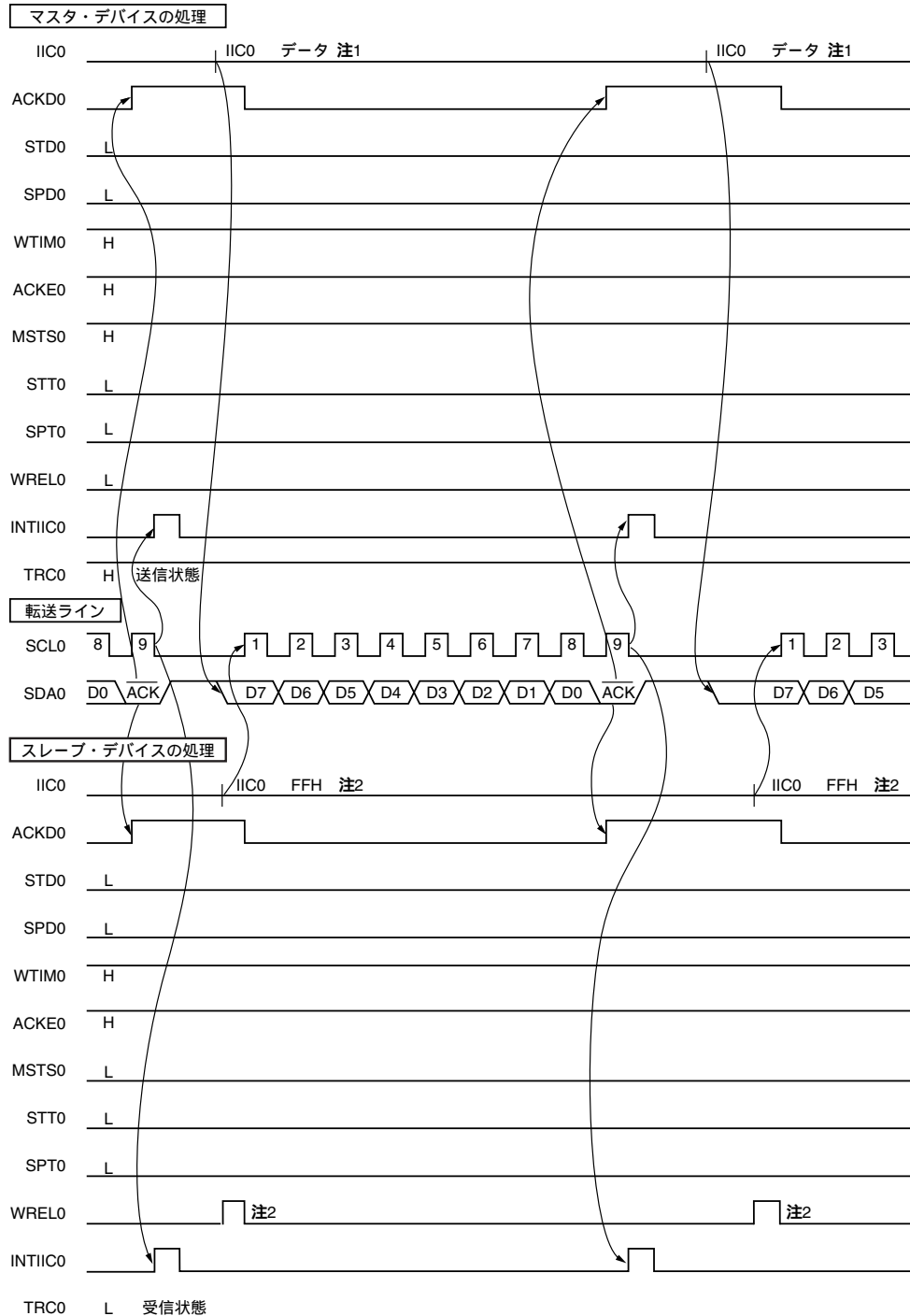
注 スレーブ・ウエイト解除は、IIC0 FFHまたはWRELOのセットのどちらかで行ってください。



&lt;正&gt;

図18-27 マスタ スレーブ通信例 (マスタ,スレーブとも9クロック・ウエイト選択時) (2/3)

## (2) データ

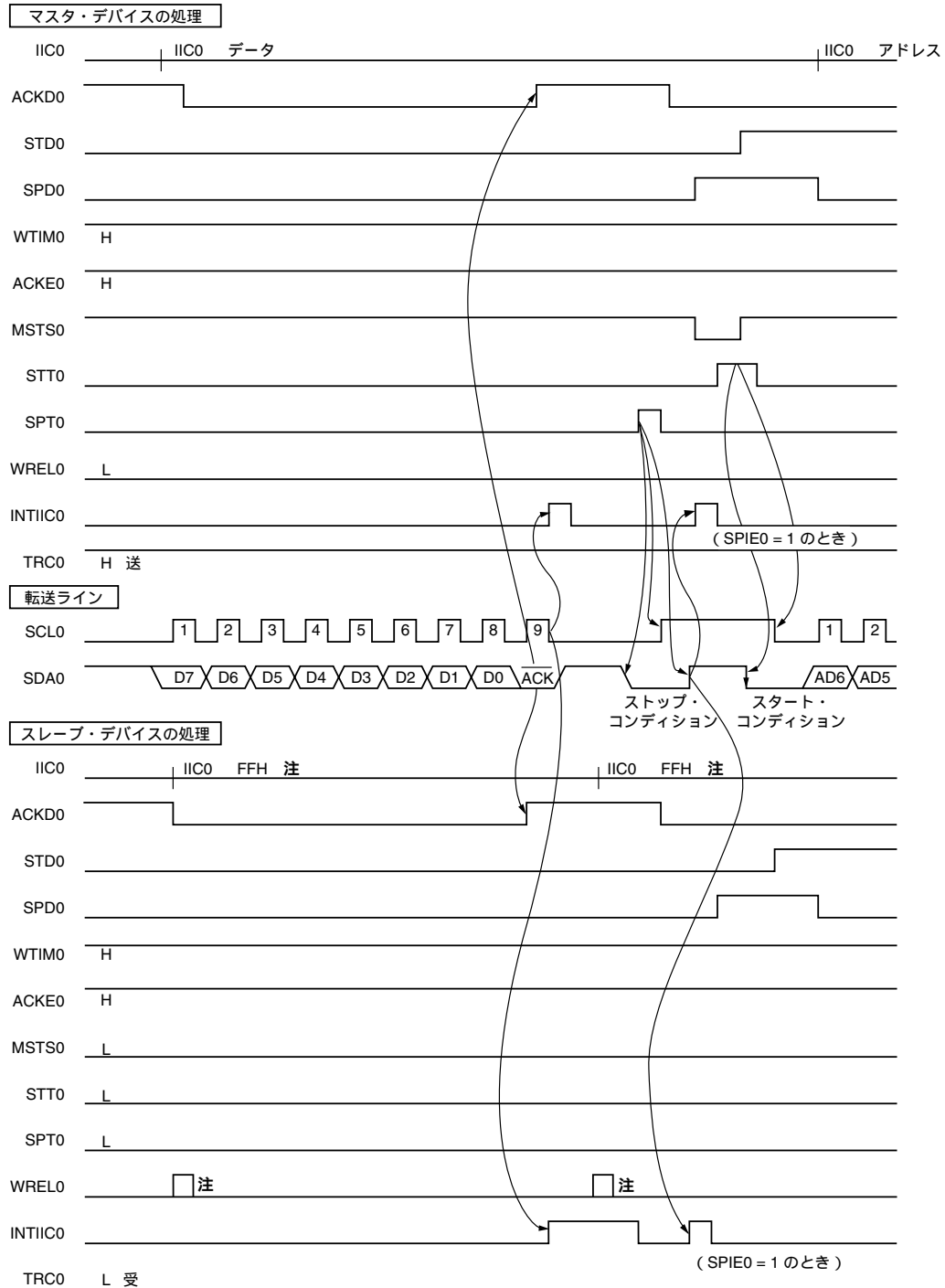


- 注1. マスタ送信時のウエイト解除は、WRELO のセットではなく、IIC0 へのデータ書き込みで行ってください。
2. スレーブ・ウエイト解除は、IIC0 FFH または WRELO のセットのどちらかで行ってください。

&lt;誤&gt;

図18-27 マスタ スレーブ通信例 (マスタ, スレーブとも9クロック・ウエイト選択時) (3/3)

## (3) ストップ・コンディション

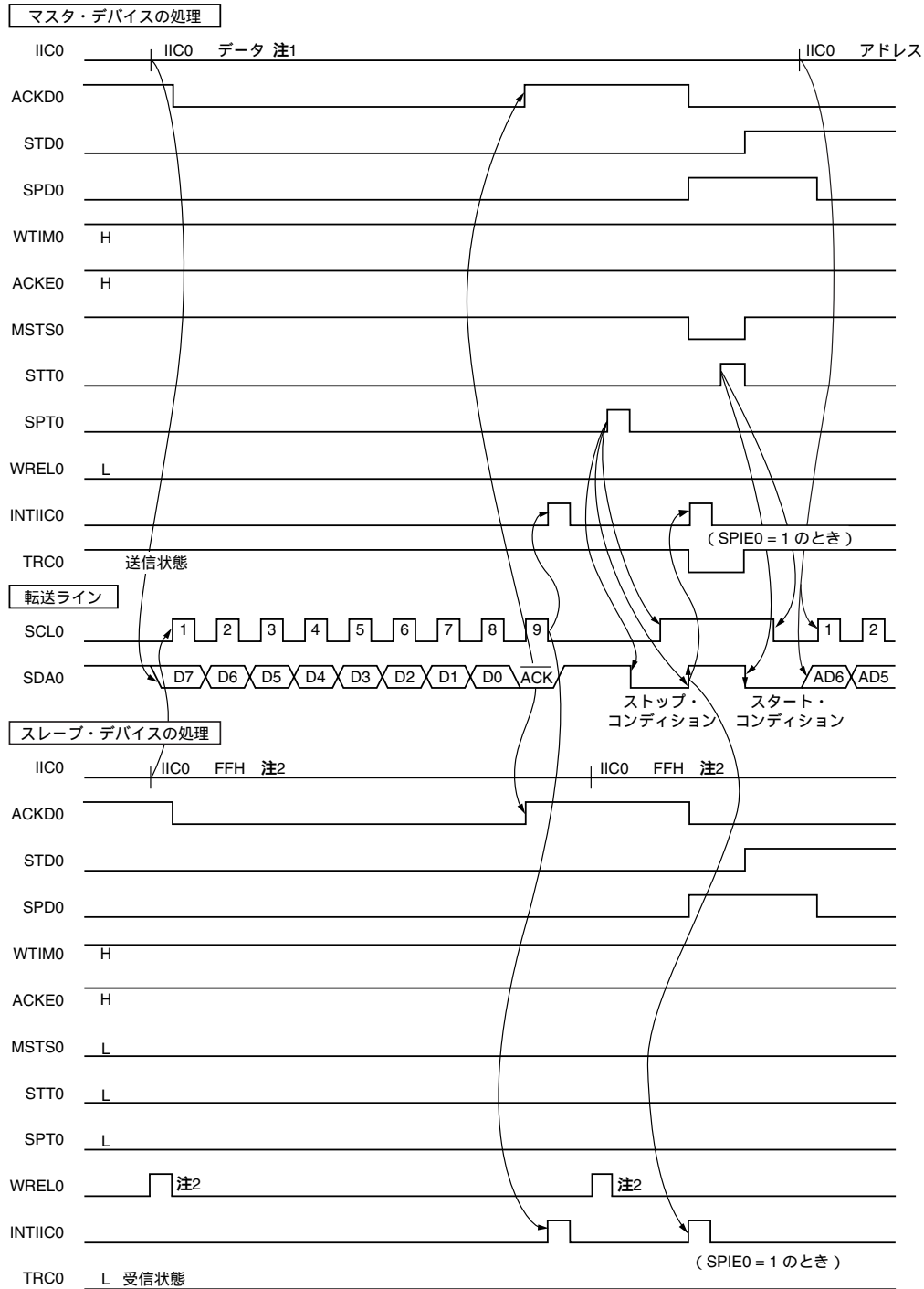


注 スレーブ・ウエイト解除は、IIC0 FFHまたはWREL0のセットのどちらかで行ってください。

&lt;正&gt;

図18-27 マスタ スレーブ通信例 (マスタ, スレーブとも9クロック・ウエイト選択時) (3/3)

## (3) ストップ・コンディション



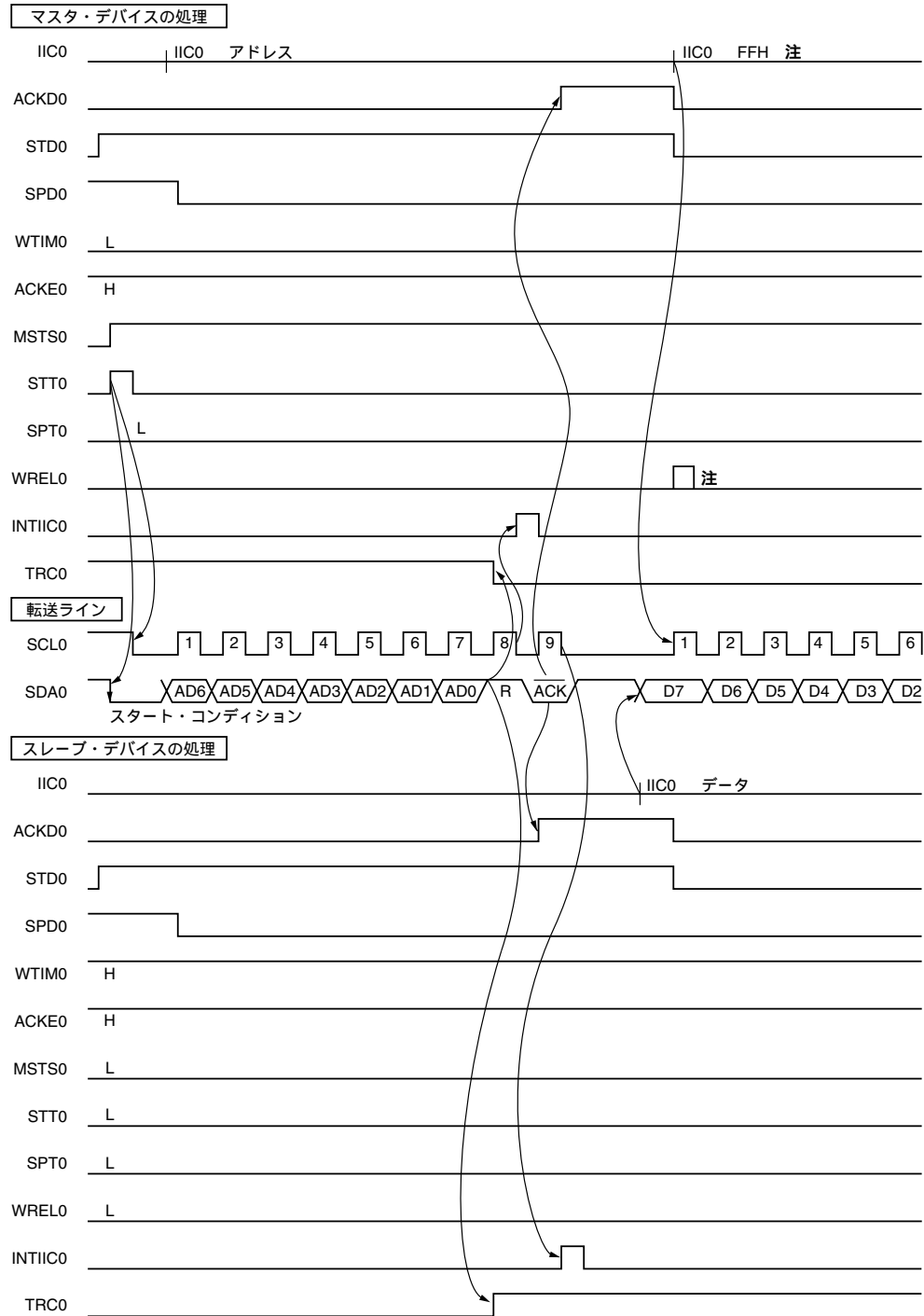
注1. マスタ送信時のウエイト解除は, WRELO のセットではなく, IIC0 へのデータ書き込みで行ってください。

注2. スレーブ・ウエイト解除は, IIC0 FFH または WRELO のセットのどちらかで行ってください。

&lt;誤&gt;

図18-28 スレーブ マスタ通信例 (マスタ:8クロック,スレーブ:9クロックでウェイト選択時) (1/3)

(1) スタート・コンディション~アドレス

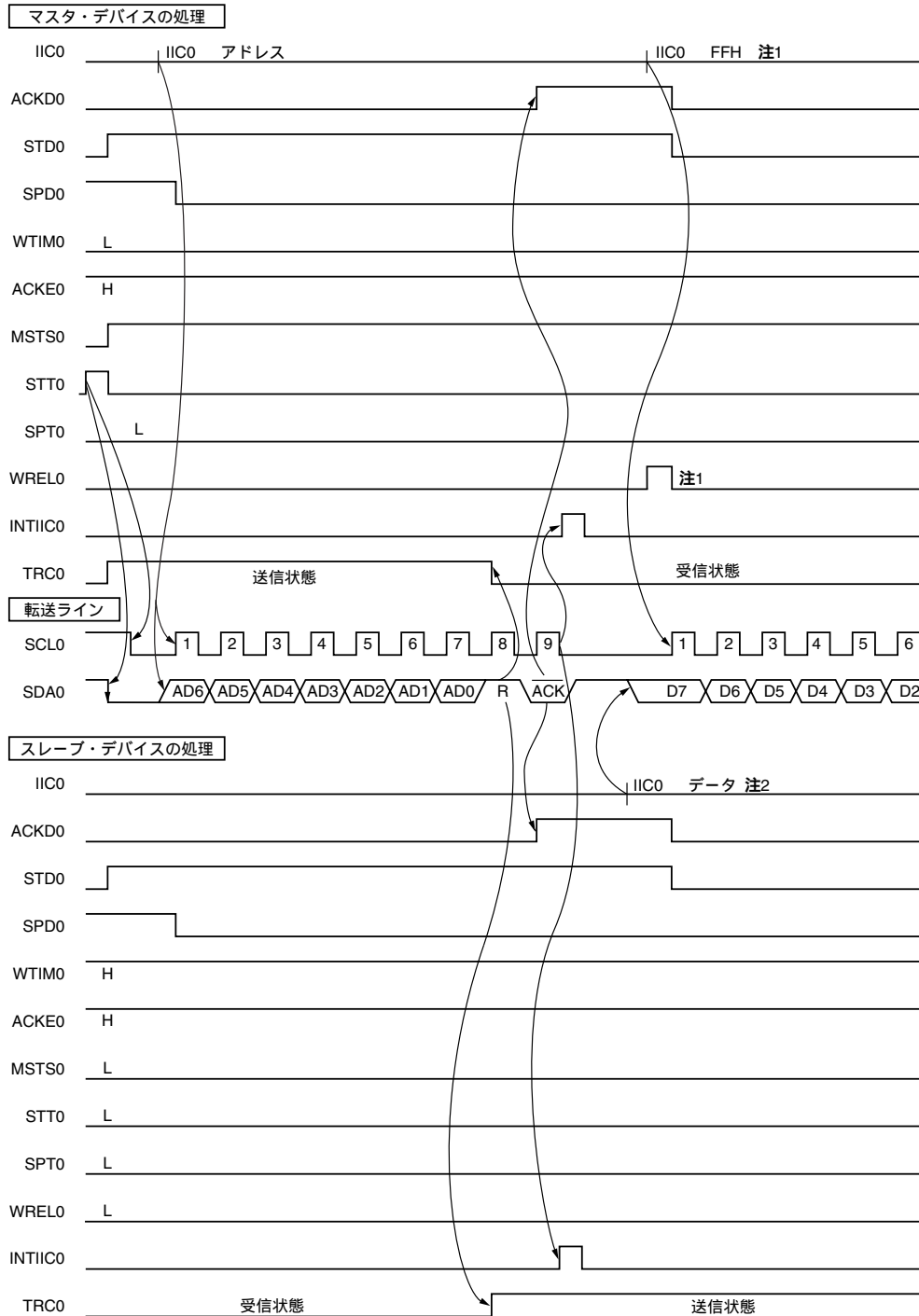


注 マスタ・ウェイト解除は、IIC0 FFHまたはWREL0のセットのどちらかで行ってください。

&lt;正&gt;

図18-28 スレーブ マスタ通信例 (マスタ:8クロック,スレーブ:9クロックでウェイト選択時) (1/3)

## (1) スタート・コンディション~アドレス

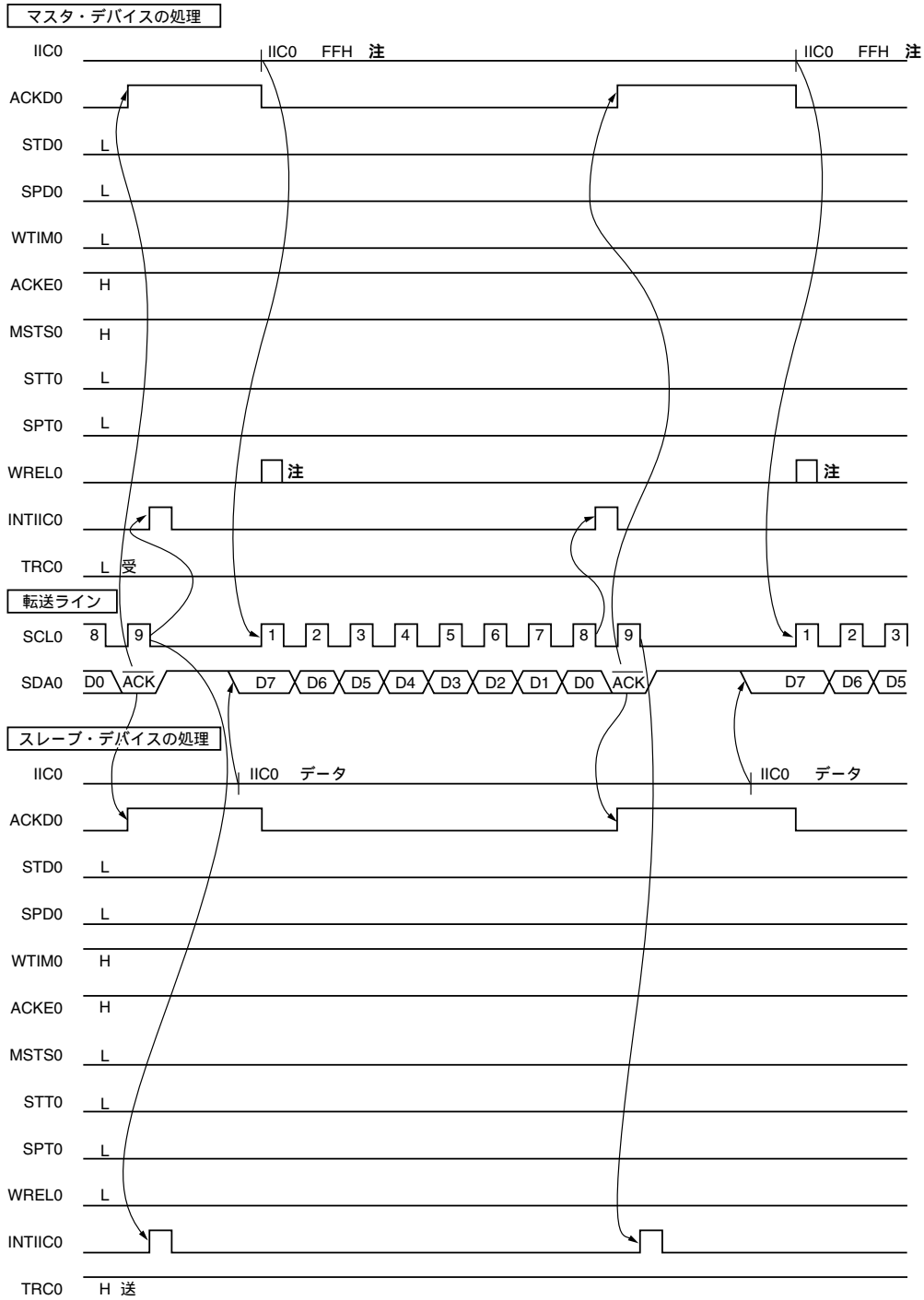


- 注1. マスタ・ウェイト解除は、IIC0 FFHまたはWREL0のセットのどちらかで行ってください。  
 2. スレーブ送信時のウェイト解除は、WREL0のセットではなく、IIC0へのデータ書き込みで行ってください。

<誤>

図18-28 スレーブ マスタ通信例 (マスタ:8クロック,スレーブ:9クロックでウェイト選択時) (2/3)

(2) データ

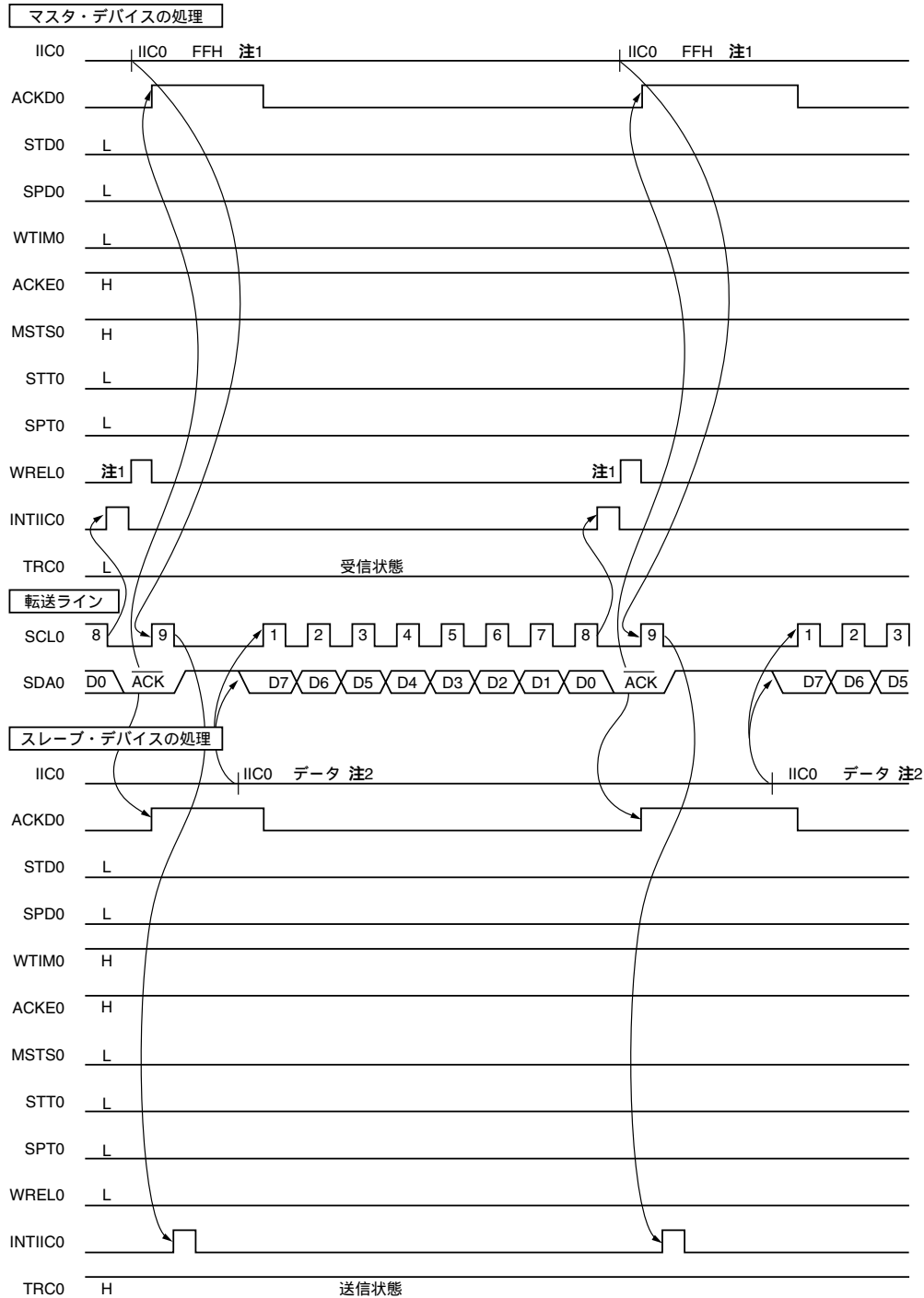


注 マスタ・ウェイト解除は、IIC0 FFHまたはWRELOのセットのどちらかで行ってください。

&lt;正&gt;

図18-28 スレーブ マスタ通信例 (マスタ:8クロック,スレーブ:9クロックでウェイト選択時) (2/3)

## (2) データ



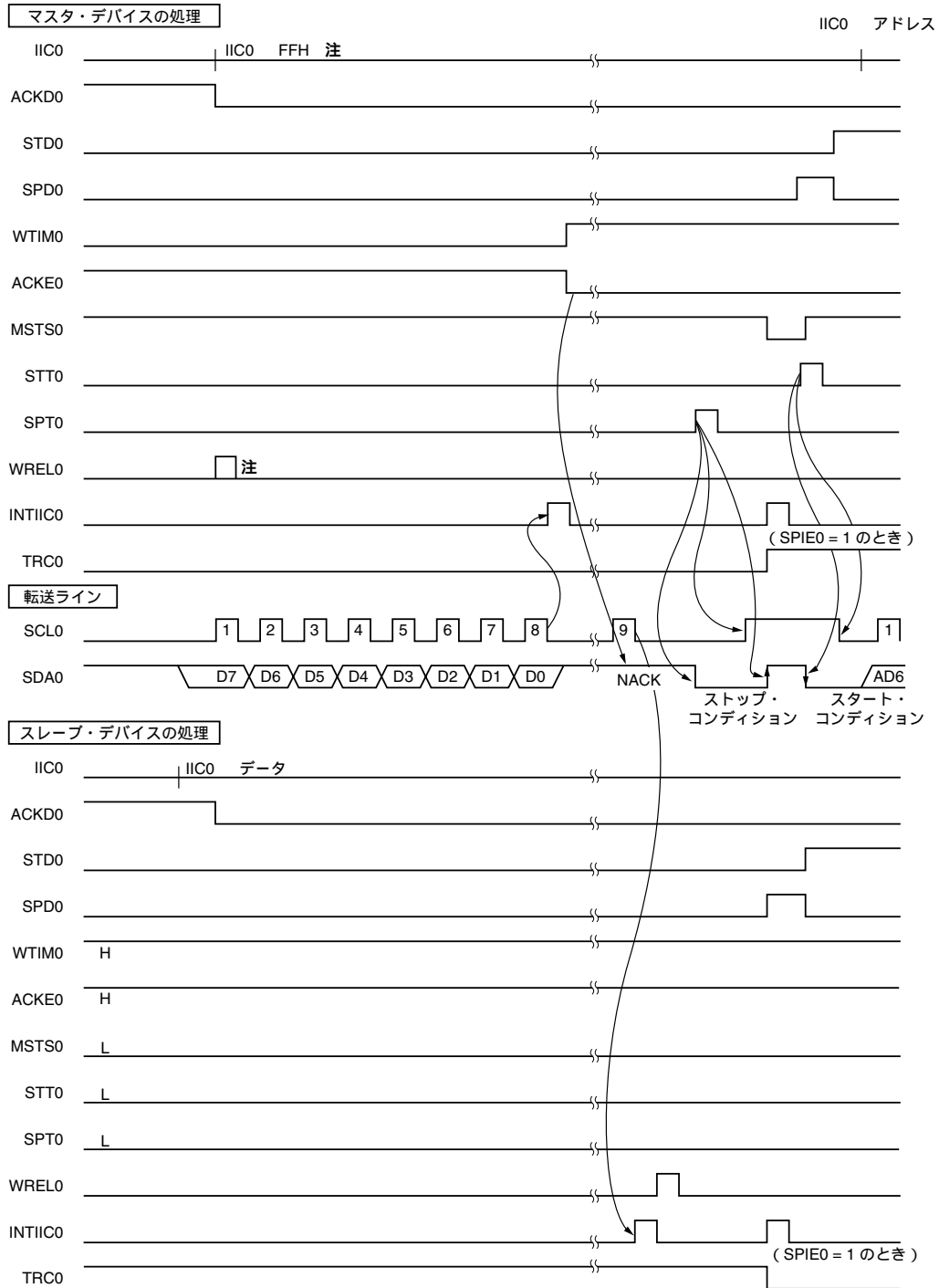
注1. マスタ・ウェイト解除は、IIC0 FFHまたはWRELOのセットのどちらかで行ってください。

2. スレーブ送信時のウェイト解除は、WRELOのセットではなく、IIC0へのデータ書き込みで行ってください。

<誤>

図18-28 スレーブ マスタ通信例 (マスタ:8 9クロック, スレーブ:9クロックでウエイト選択時) (3/3)

(3) ストップ・コンディション



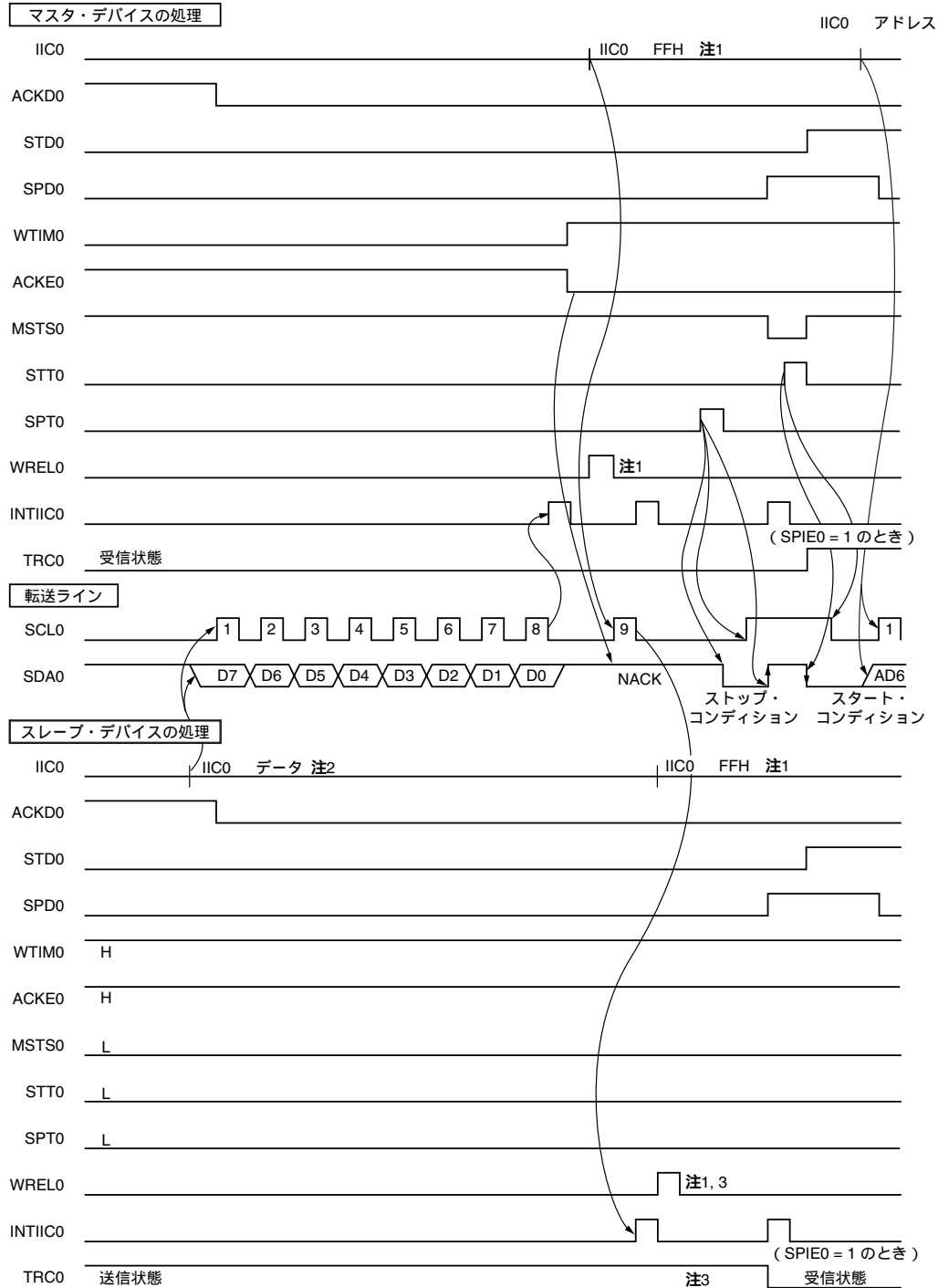
注 マスタ・ウエイト解除は、IIC0 FFHまたはWRELOのセットのどちらかで行ってください。



&lt;正&gt;

図18-28 スレーブ マスタ通信例(マスタ:8 9クロック,スレーブ:9クロックでウエイト選択時)(3/3)

## (3)ストップ・コンディション



- 注1. マスタ・ウエイト解除は、IIC0 FFHまたはWRELOのセットのどちらかで行ってください。
- 注2. スレーブ送信時のウエイト解除は、WRELOのセットではなく、IIC0へのデータ書き込みで行ってください。
- 注3. スレーブ送信時のウエイトをWRELOのセットで解除すると、TRC0はクリアされます。

<4> 図20 - 8 割り込みマスク・フラグ・レジスタ (MK0L, MK0H, MK1L, MK1H) のフォーマット (78K0/KC2) を修正 (p. 649)

<誤>

アドレス : FFE5H リセット時 : FFH RW

略号	7	6	5	4	3	2	1	0
MK0H	TMMK010	TMMK000	TMMK50	TMMKH0	TMMKH1	DUALMK0 CSIMK0 STMK0	STMK6	SRMK6

<正>

アドレス : FFE5H リセット時 : FFH RW

略号	7	6	5	4	3	2	1	0
MK0H	TMMK010	TMMK000	TMMK50	TMMKH0	TMMKH1	DUALMK0 CSIMK10 STMK0	STMK6	SRMK6

<5> 図22 - 3 HALTモードの割り込み要求発生による解除の注1を修正 (p.677)

<誤>

注 1. ウェイト時間は次のようになります。

- ・ベクタ割り込み処理を行う場合 : 8~9クロック
- ・ベクタ割り込み処理を行わない場合 : 2~3クロック

<正>

注 1. ウェイト時間は次のようになります。

- ・ベクタ割り込み処理を行う場合 : 11~12クロック
- ・ベクタ割り込み処理を行わない場合 : 4~5クロック

<6> 表22 - 3 STOPモード時の動作状態に注意文を追加 (p.681)

注意 5. STOP 命令は、必ず高速内蔵発振器安定動作 (RSTS = 1) になっていることを確認してから行ってください。

<7> 図22 - 5 STOPモード解除時の動作タイミング (マスクされていない割り込み要求による解除の場合) の注2と図22 - 6 STOPモードの割り込み要求発生による解除の注を変更 (pp.681-683)

<誤>

注 ウェイト時間は次のようになります。

- ・ベクタ割り込み処理を行う場合 : 8~9クロック
- ・ベクタ割り込み処理を行わない場合 : 2~3クロック

<正>

注 ウェイト時間は次のようになります。

- ・ベクタ割り込み処理を行う場合 : 17~18クロック
- ・ベクタ割り込み処理を行わない場合 : 11~12クロック