

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# MESC TECHNICAL NEWS

No. M7700-115-9911

## 7721グループ ユーザーズマニュアル 追加情報 (REV.B)

1997年5月発行の『7721グループ ユーザーズマニュアル』(印刷番号:HU-077A)に、一部内容の訂正がありましたのでお知らせいたします。本マニュアルをご使用の際は、留意のほど宜しくお願いいたします。

添付の正誤表(REV.B)には、同マニュアルの正誤表(REV.A)(ニュースNo.M7700-80-9801)の内容も記載しています (REV.Bで追加した内容は、左端の 印で示しています)。

なお、機種展開、電気的特性及びツール製品などに関しては、マニュアル発行後に変更があった場合も、追加情報には記載しません。これらは、以下に示す資料の最新版を参照してください。

### マイコン機種展開

三菱マイクロコンピュータ 総合カタログ (製本版または三菱マイコン技術情報ホームページ)

### 電気的特性

データシート (製本版または三菱マイコン技術情報ホームページ)

### 開発サポートツール

ツール総合カタログ (製本版)

データシート (三菱ツールホームページ)

三菱マイクロコンピュータ開発サポートツール アクセサリガイド

(製本版または三菱ツールホームページ)

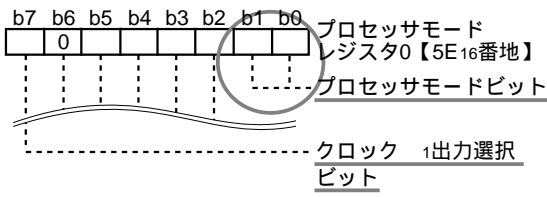
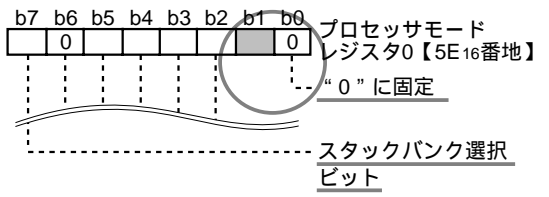
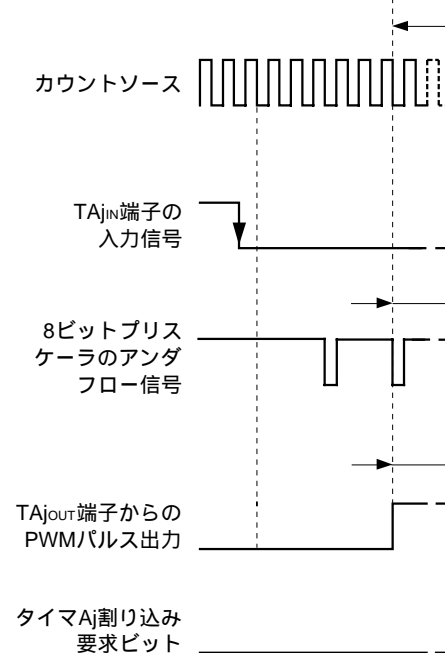
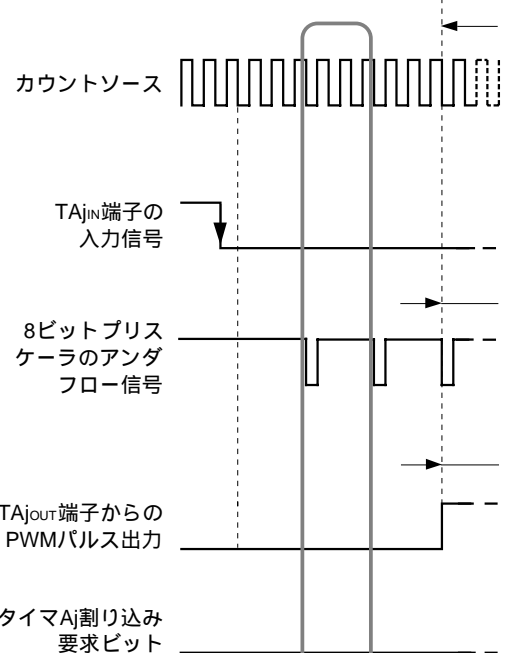
### ホームページアドレス

三菱マイコン技術情報 <http://www.infomicom.mesc.co.jp>

三菱ツール <http://www.tool-spt.mesc.co.jp>

添付：『7721グループ ユーザーズマニュアル』正誤表(REV. B) . . . . . 3枚



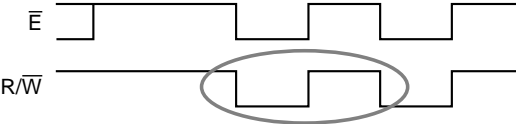
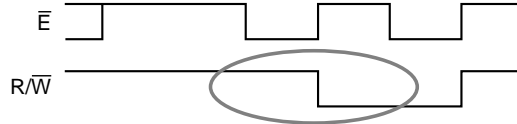
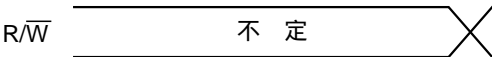
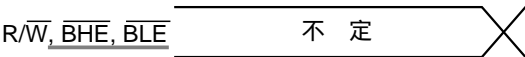
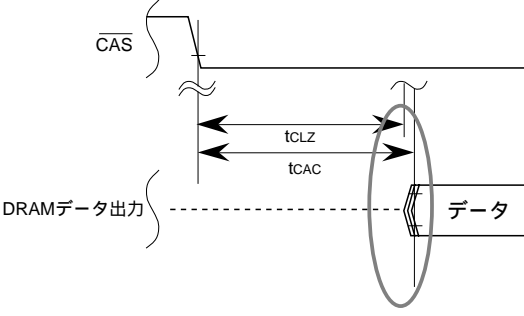
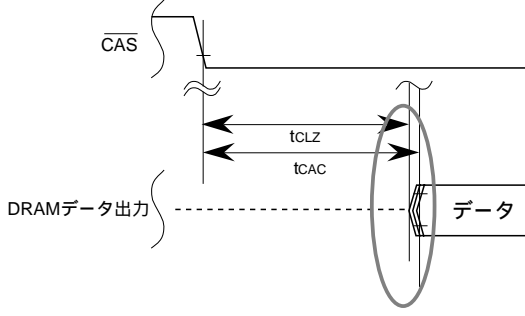
7721グループ ユーザーズマニュアル (印刷番号HU-077A) 正誤表(REV.B) No.1

訂正箇所	誤	正								
2-7ページ 2.1.9 (2) 3行目	...します。10進演算モード時の加算命令(ADC命令)では、このフラグの内容は無効です。	...します。10進演算モード時の加算命令(ADC命令)及び減算命令(SBC命令)では、このフラグの内容は無効です。								
5-6ページ 下から2行目	に受け付けられます。受け付ける必要のない割り込みについては、...	に受け付けられます(ただし、INT割り込みのレベルセンス使用時、割り込み要求は保持されないため、監視タイマの最上位ビットが“0”になった時点で、INT端子が無効レベルになっていると受け付けられません)。受け付ける必要のない割り込みについては、...								
7-11ページ 図7.6.1	<p>(1) 割り込み優先順位判定時間選択ビット</p>  <p>プロセッサモードレジスタ0【5E16番地】</p> <p>プロセッサモードビット</p> <p>クロック出力選択ビット</p>	<p>(1) 割り込み優先順位判定時間選択ビット</p>  <p>プロセッサモードレジスタ0【5E16番地】</p> <p>“0”に固定</p> <p>スタックバンク選択ビット</p>								
8-39ページ 図8.6.1 中段 17-22ページ 上段	<p>《16ビットパルス幅変調器として動作しているとき》</p> <table border="1" data-bbox="335 907 869 1097"> <thead> <tr> <th>ビット</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15~0</td> <td>0000<sub>16</sub> ~ FFFE<sub>16</sub>を設定可能 設定値をnとすると、TAjout端子から出力するPWMパルスの“H”レベル幅は <math>\frac{n}{f_i}</math> となる (PWMパルスの周期は <math>\frac{2^{16}-1}{f_i}</math>)</td> </tr> </tbody> </table>	ビット	機能	15~0	0000 <sub>16</sub> ~ FFFE <sub>16</sub> を設定可能 設定値をnとすると、TAjout端子から出力するPWMパルスの“H”レベル幅は $\frac{n}{f_i}$ となる (PWMパルスの周期は $\frac{2^{16}-1}{f_i}$ )	<p>《16ビットパルス幅変調器として動作しているとき》</p> <table border="1" data-bbox="909 907 1444 1097"> <thead> <tr> <th>ビット</th> <th>機能</th> </tr> </thead> <tbody> <tr> <td>15~0</td> <td>0000<sub>16</sub> ~ FFFE<sub>16</sub>を設定可能 設定値をnとすると、TAjout端子から出力するPWMパルスの“H”レベル幅は <math>\frac{n}{f_i}</math> となる (PWMパルスの周期は <math>\frac{2^{16}-1}{f_i}</math>)</td> </tr> </tbody> </table>	ビット	機能	15~0	0000 <sub>16</sub> ~ FFFE <sub>16</sub> を設定可能 設定値をnとすると、TAjout端子から出力するPWMパルスの“H”レベル幅は $\frac{n}{f_i}$ となる (PWMパルスの周期は $\frac{2^{16}-1}{f_i}$ )
ビット	機能									
15~0	0000 <sub>16</sub> ~ FFFE <sub>16</sub> を設定可能 設定値をnとすると、TAjout端子から出力するPWMパルスの“H”レベル幅は $\frac{n}{f_i}$ となる (PWMパルスの周期は $\frac{2^{16}-1}{f_i}$ )									
ビット	機能									
15~0	0000 <sub>16</sub> ~ FFFE <sub>16</sub> を設定可能 設定値をnとすると、TAjout端子から出力するPWMパルスの“H”レベル幅は $\frac{n}{f_i}$ となる (PWMパルスの周期は $\frac{2^{16}-1}{f_i}$ )									
8-43ページ 下から2行目 ~最終行	注2 ...TAiout端子は設定したPWMパルスの“H”レベル幅と同じ幅の“L”レベルを出力し、...	注2 ...TAiout端子は(1/fi) x (m+1) x (n+1)の期間“L”レベルを出力し、...								
8-45ページ 図8.6.6	 <p>カウントソース</p> <p>TAjin端子の入力信号</p> <p>8ビットプリスケラのアンダフロー信号</p> <p>TAjout端子からのPWMパルス出力</p> <p>タイマAj割り込み要求ビット</p>	 <p>カウントソース</p> <p>TAjin端子の入力信号</p> <p>8ビットプリスケラのアンダフロー信号</p> <p>TAjout端子からのPWMパルス出力</p> <p>タイマAj割り込み要求ビット</p>								

7721グループ ユーザーズマニュアル(印刷番号HU-077A) 正誤表(REV.B) No.2

訂正箇所	誤	正																				
11-21ページ 11.3.3 2行目 11-27ページ 11.3.5 2行目 11-38ページ 11.4.4 1行目	...クロックの1サイクル後に...	...クロックの最大1サイクル後に...																				
11-32ページ 表11.4.3 表11.4.4 表項目	<table border="1" style="width:100%; border-collapse: collapse;"> <tr> <th colspan="3" style="text-align: center;">f(X<sub>IN</sub>)= ...</th> </tr> <tr> <td style="width:33%;">BRGiの カウントソース</td> <td style="width:33%;">BRGiの 認定値:n</td> <td style="width:33%;">実時間(bps)</td> </tr> </table>	f(X <sub>IN</sub> )= ...			BRGiの カウントソース	BRGiの 認定値:n	実時間(bps)	<table border="1" style="width:100%; border-collapse: collapse;"> <tr> <th colspan="3" style="text-align: center;">f(X<sub>IN</sub>)= ...</th> </tr> <tr> <td style="width:33%;">BRGiの カウントソース</td> <td style="width:33%;">BRGiの 設定値:n</td> <td style="width:33%;">実時間(bps)</td> </tr> </table>	f(X <sub>IN</sub> )= ...			BRGiの カウントソース	BRGiの 設定値:n	実時間(bps)								
f(X <sub>IN</sub> )= ...																						
BRGiの カウントソース	BRGiの 認定値:n	実時間(bps)																				
f(X <sub>IN</sub> )= ...																						
BRGiの カウントソース	BRGiの 設定値:n	実時間(bps)																				
13-3ページ 13.1.2 10, 11行目	<ul style="list-style-type: none"> <li>DRAMリフレッシュ、又はホールド中にDMA転送が発生した場合 DRAMリフレッシュ終了後、又はホールド状態終了後に...</li> </ul>	<ul style="list-style-type: none"> <li>DRAMリフレッシュ、又はホールド中にDMA要求が発生した場合 DRAMリフレッシュ終了後、又はホールド状態解除後に...</li> </ul>																				
13-20ページ 表13.3.3	<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:50%;">パースト転送モード</th> <th style="width:50%;">サイクルスチール転送モード</th> </tr> <tr> <th style="text-align: center;">レベルセンス</th> <th style="text-align: center;">レベルセンス</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">≈</td> <td style="text-align: center;">≈</td> </tr> <tr> <td> <ul style="list-style-type: none"> <li>DMAREQ<sub>i</sub>端子に“H”レベル入力</li> <li>TC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> <li>DMAi許可ビットへの“0”書き込み</li> </ul> </td> <td> <ul style="list-style-type: none"> <li>1転送単位の転送開始</li> <li>DMA転送実行中にTC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> <li>DMAi許可ビットへの“0”書き込み</li> </ul> </td> </tr> <tr> <td colspan="2">注: DMAi許可ビットが“0”のときは、...</td> </tr> </tbody> </table>	パースト転送モード	サイクルスチール転送モード	レベルセンス	レベルセンス	≈	≈	<ul style="list-style-type: none"> <li>DMAREQ<sub>i</sub>端子に“H”レベル入力</li> <li>TC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> <li>DMAi許可ビットへの“0”書き込み</li> </ul>	<ul style="list-style-type: none"> <li>1転送単位の転送開始</li> <li>DMA転送実行中にTC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> <li>DMAi許可ビットへの“0”書き込み</li> </ul>	注: DMAi許可ビットが“0”のときは、...		<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:50%;">パースト転送モード</th> <th style="width:50%;">サイクルスチール転送モード</th> </tr> <tr> <th style="text-align: center;">レベルセンス</th> <th style="text-align: center;">レベルセンス</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">≈</td> <td style="text-align: center;">≈</td> </tr> <tr> <td> <ul style="list-style-type: none"> <li>DMAREQ<sub>i</sub>端子に“H”レベル入力</li> </ul> <p style="text-align: center;">(削除)</p> </td> <td> <ul style="list-style-type: none"> <li>1転送単位の転送開始</li> <li>DMA転送実行中にTC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> </ul> <p style="text-align: center;">(削除)</p> </td> </tr> <tr> <td colspan="2">(注: 削除) (補足: DMAi要求フラグは、DMAi許可フラグの内容と関係なく、DMA要求が発生すると“1”になります。)</td> </tr> </tbody> </table>	パースト転送モード	サイクルスチール転送モード	レベルセンス	レベルセンス	≈	≈	<ul style="list-style-type: none"> <li>DMAREQ<sub>i</sub>端子に“H”レベル入力</li> </ul> <p style="text-align: center;">(削除)</p>	<ul style="list-style-type: none"> <li>1転送単位の転送開始</li> <li>DMA転送実行中にTC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> </ul> <p style="text-align: center;">(削除)</p>	(注: 削除) (補足: DMAi要求フラグは、DMAi許可フラグの内容と関係なく、DMA要求が発生すると“1”になります。)	
パースト転送モード	サイクルスチール転送モード																					
レベルセンス	レベルセンス																					
≈	≈																					
<ul style="list-style-type: none"> <li>DMAREQ<sub>i</sub>端子に“H”レベル入力</li> <li>TC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> <li>DMAi許可ビットへの“0”書き込み</li> </ul>	<ul style="list-style-type: none"> <li>1転送単位の転送開始</li> <li>DMA転送実行中にTC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> <li>DMAi許可ビットへの“0”書き込み</li> </ul>																					
注: DMAi許可ビットが“0”のときは、...																						
パースト転送モード	サイクルスチール転送モード																					
レベルセンス	レベルセンス																					
≈	≈																					
<ul style="list-style-type: none"> <li>DMAREQ<sub>i</sub>端子に“H”レベル入力</li> </ul> <p style="text-align: center;">(削除)</p>	<ul style="list-style-type: none"> <li>1転送単位の転送開始</li> <li>DMA転送実行中にTC端子入力レベルが“H”から“L”に変化(TC端子有効時)</li> <li>DMAi要求フラグへの“0”書き込み</li> </ul> <p style="text-align: center;">(削除)</p>																					
(注: 削除) (補足: DMAi要求フラグは、DMAi許可フラグの内容と関係なく、DMA要求が発生すると“1”になります。)																						
13-27ページ 表13.3.5	<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:50%;">項目</th> <th style="width:50%;">状態</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">≈</td> <td style="text-align: center;">≈</td> </tr> <tr> <td>DMAi要求フラグ</td> <td style="text-align: center;">0</td> </tr> <tr> <td style="text-align: center;">≈</td> <td style="text-align: center;">≈</td> </tr> </tbody> </table>	項目	状態	≈	≈	DMAi要求フラグ	0	≈	≈	<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:50%;">項目</th> <th style="width:50%;">状態</th> </tr> </thead> <tbody> <tr> <td style="text-align: center;">≈</td> <td style="text-align: center;">≈</td> </tr> <tr> <td>DMAi要求フラグ</td> <td>                     パースト転送モードでエッジセンス時 : 0                      パースト転送モードでレベルセンス時 : 変化しない                      サイクルスチール転送モード時 : 0                 </td> </tr> <tr> <td style="text-align: center;">≈</td> <td style="text-align: center;">≈</td> </tr> </tbody> </table>	項目	状態	≈	≈	DMAi要求フラグ	パースト転送モードでエッジセンス時 : 0 パースト転送モードでレベルセンス時 : 変化しない サイクルスチール転送モード時 : 0	≈	≈				
項目	状態																					
≈	≈																					
DMAi要求フラグ	0																					
≈	≈																					
項目	状態																					
≈	≈																					
DMAi要求フラグ	パースト転送モードでエッジセンス時 : 0 パースト転送モードでレベルセンス時 : 変化しない サイクルスチール転送モード時 : 0																					
≈	≈																					
13-28ページ 13.3.6 (1) 1, 2行目、 6行目と7行目 の間	<p>(1) 前回と同様のDMA転送を最初から行う場合 正常終了時、及び強制終了時、SAR<sub>i</sub>、DAR<sub>i</sub>、TCR<sub>i</sub>の各ラッチは、...行ってください。</p> <p>単転送モード、又は繰り返し転送モード時 DMAi許可ビットを... (図13.3.4のb参照)。</p> <p>アレイチェーン転送モード、又はリンクアレイチェーン転送モード時 SAR<sub>i</sub>、TCR<sub>i</sub>の値を再設定する。 DMAi許可ビットを“1”にする。</p>	<p>(1) 前回と同様のDMA転送を最初から行う場合 単転送モード、又は繰り返し転送モード時 正常終了時、及び強制終了時、SAR<sub>i</sub>、DAR<sub>i</sub>、TCR<sub>i</sub>の各ラッチは、...行ってください。 DMAi許可ビットを... (図13.3.4のb参照)。</p> <p>アレイチェーン転送モード、又はリンクアレイチェーン転送モード時 SAR<sub>i</sub>、TCR<sub>i</sub>の各ラッチには初期値以外の値が入っています (表13.2.5参照) ので、再設定が必要です。 SAR<sub>i</sub>、TCR<sub>i</sub>の値を再設定する。 DMAi許可ビットを“1”にする。</p>																				

7721グループ ユーザーズマニュアル(印刷番号HU-077A) 正誤表(REV.B) No.3

訂正箇所	誤	正
13-48ペ - ジ (2) 6、7行目	... “L” のときDMAi要求フラグは “0” になり、 “H” のときDMAi要求フラグは “1” になります。	... “L” のときDMAi要求フラグは “1” になり、 “H” のときDMAi要求フラグは “0” になります。
13-51ペ - ジ 図13.4.11	DMA1許可ビット 	DMA1許可ビット 
13-57ペ - ジ 図13.5.3 13-64ペ - ジ 図13.6.3 13-73ペ - ジ 図13.7.4 13-85ペ - ジ 図13.8.4 各図右枠外注	注．外部要因 (DMAREQ <sub>i</sub> ) 選択時、及びサイクル スチール転送モード選択時は、このビットを “0” にしてください。	注．外部要因 (DMAREQ <sub>i</sub> ) <u>以外</u> を選択時、及び サイクルスチール転送モード選択時は、この ビットを“0” にしてください。
13-94ペ - ジ 図13.8.12 13-95ペ - ジ 図13.8.13 13-96ペ - ジ 図13.8.14		
14-8ペ - ジ 14.4.1 (3) 下から2行目	R / $\bar{W}$ は、不定です。	R / $\bar{W}$ 、 $\bar{BHE}$ 、 $\bar{BLE}$ は、不定です。
14-9ペ - ジ 図14.4.1 (c)	(c) リフレッシュ時 	(c) リフレッシュ時 
16-6ペ - ジ 図16.1.3		
17-69ページ 5. ポートの 処理 7、8行目、 8行目の後	ソフトウェア 入力モード時は、...確認する。 出力モード時は、...再設定を行う。 一定周期でポートPi方向レジスタの再設定を 行う。	ソフトウェア 入力モード時は、...確認する。 出力モード時は、...再設定(注)を行う。 一定周期でポートPi方向レジスタの再設定 (注)を行う。 <div style="border: 1px solid black; padding: 5px; margin-top: 10px;">注．再設定には、LDM命令、又はSTA命令を 使用してください。</div>