

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MSC TECHNICAL NEWS

No. M7700-34-9201

7700シリーズ 割り込み使用時の注意

7700シリーズで割り込み制御レジスタへ書き込みを行うときに注意が必要な場合があります。該当機種、問題となる動作、対策を下記に示します。

1. 該当機種

次のグループのものが該当します。メモリの種類、メモリの容量、速度バージョン、動作電圧バージョンなどに関係なく該当します。

M37700、M37701、M37702、M37703、M37704、
M37705、M37708、M37720、M37730、M37732

2. 問題動作

今回の問題は割り込み制御レジスタに対して、LDM命令などで全ビット書き込みを行うようなプログラムを実行した場合に発生します。したがって、これらの割り込み制御レジスタをCLB命令、SEB命令でアクセスしている場合は全く問題ありません。

2.1 症状

二つの割り込み要因の割り込み制御レジスタが、偶数番地とその次の(+1した)奇数番地にあるとき、一方の割り込み制御レジスタに対してのみ、書き込み命令W(詳細は2.3参照)を使用して書き込んでいるときに、もう一方の割り込み要求が発生した場合、後者の割り込み要求ビットが“1”にセットされません。

下記にデータ長選択フラグmによってデータ長が変わる命令の場合を説明します。インデックスレジスタ長選択フラグxによってデータ長が変わる命令の場合も同様です。

例えば、データ長選択フラグmが“1”(8ビット)の場合、偶数番地に配置されている割り込み制御レジスタに書き込んでいるときには、次の奇数番地の割り込み要求ビットに影響が出る可能性があり、奇数番地に配置されている割り込み制御レジスタに書き込んでいるときには、1つ前の偶数番地の割り込み要求ビットに影響が出る可能性があります。

また、データ長選択フラグmが“0”(16ビット)の場合、奇数番地に配置されている割り込み制御レジスタから書き込みを行うと実際には2回に分けて書き込むので、mフラグが“1”の場合と同様に、奇数番地に配置されている割り込み制御レジスタに書き込んでいるときには、1つ前の偶数番地の割り込み要求ビットに影響が出る可能性があり、偶数番地に配置されている割り込み制御レジスタに書き込んでいるときには、次の奇数番地の割り込み要求ビットに影響が出る可能性があります。

なお、データ長選択フラグmが“0”(16ビット)の場合で、偶数番地から書き込み命令を実行するときは、1回で書き込まれますので互いの割り込み要求ビットに影響が出る可能性はありません。

2.2 該当レジスタ

書き込みによって影響を与えるレジスタと、影響を受けて割り込み要求ビットがクリアされるレジスタの関係を次表に示します。

ただし、INT0、INT1割り込み要求は、タイマB 2、INT2割り込み制御レジスタへの書き込みの影響を受けないため、割り込み要求ビットが“0”にクリアされることはありません。また、割り込み制御レジスタを持たない監視タイマ割り込み、DBC割り込みなども影響を受けません。

書き込みによって影響を与える 割り込み制御レジスタ		割り込み要求ビットがクリア される割り込み制御レジスタ		備考
割り込み要因	番地	割り込み要因	番地	
DMA 0	6 C 1 6	DMA 1	6 D 1 6	M37720のみ 該当する
DMA 1	6 D 1 6	DMA 0	6 C 1 6	
DMA 2	6 E 1 6	DMA 3	6 F 1 6	
DMA 3	6 F 1 6	DMA 2	6 E 1 6	
A-D変換	7 0 1 6	UART 0送信	7 1 1 6	
UART 0送信	7 1 1 6	A-D変換	7 0 1 6	M37730を除く
UART 0受信	7 2 1 6	UART 1送信	7 3 1 6	M37730を除く
UART 1送信	7 3 1 6	UART 0受信	7 2 1 6	
UART 1受信	7 4 1 6	タイマA 0	7 5 1 6	
タイマA 0	7 5 1 6	UART 1受信	7 4 1 6	M37730を除く
タイマA 1	7 6 1 6	タイマA 2	7 7 1 6	
タイマA 2	7 7 1 6	タイマA 1	7 6 1 6	
タイマA 3	7 8 1 6	タイマA 4	7 9 1 6	
タイマA 4	7 9 1 6	タイマA 3	7 8 1 6	
タイマB 0	7 A 1 6	タイマB 1	7 B 1 6	M37730を除く
タイマB 1	7 B 1 6	タイマB 0	7 A 1 6	
INT 0	7 D 1 6	タイマB 2	7 C 1 6	M37730を除く
INT 1	7 E 1 6	INT 2	7 F 1 6	M37705を除く

2.3 該当命令

上記2.1の解説の書き込み命令Wにあたるものは、次の命令です。

LDM、STA、STX、STY

一般的にこの領域への書き込みは、CLB命令、SEB命令を使用すると考えられますが、CLB命令、SEB命令を使用している場合は全く問題ありません。

また、この領域に対しては通常実行しないと考えられますが、以下の命令でもLDM命令など同様の現象が起こります。

BRK、JSR、MVN、MVP、PEA、PEI、PER、PHA、
PHB、PHD、PHG、PHP、PHT、PHX、PHY、PSH

3. 対策

割り込み制御レジスタへの書き込みをデータ長選択フラグm（又はインデックスレジスタ長選択フラグx）を“1”（8ビット）にして行う場合、又はデータ長選択フラグm（又はインデックスレジスタ長選択フラグx）が“0”（16ビット）で、奇数番地からワード書き込みを行う場合は、CLB、SEB命令を使用して割り込み制御レジスタの必要なビットの設定を行ってください。

プログラム例 [データ長選択フラグmが“1”（8ビット）の場合]

- ・ 割り込みを禁止（割り込み優先レベルを“0”に）するとき

CLB.B #07H,XXXX

- ・ 割り込み優先レベルを“3”にするとき

CLB.B #07H,XXXX

SEB.B #03H,XXXX

なお、2.1でも触れましたが、データ長選択フラグm（又はインデックスレジスタ長選択フラグx）が“0”（16ビット）の場合で、偶数番地からワード書き込みを実行するときは、1回で書き込まれますので互いの割り込み要求ビットに影響が出ることはありません。

4. 問い合わせ先

この件に関するの問い合わせなどは下記へご連絡ください。

三菱電機セミコンダクタソフトウェア株式会社

本社応用システム事業部 MCU 2 課 周辺機器グループ

TEL : 06 338 6093 (直)

FAX : 06 338 5264

東京本社 応用技術部 マイコン第一課 第一グループ

TEL : 03 3490 6857

FAX : 03 3490 7524

なお、MSCではユーザアプリケーションプログラムの中の該当問題箇所の有無をチェックするためのユーティリティプログラムを開発しています。ユーティリティプログラムは、2月上旬に提供できる予定です。