

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MSC TECHNICAL NEWS

No.M7700-13-8912

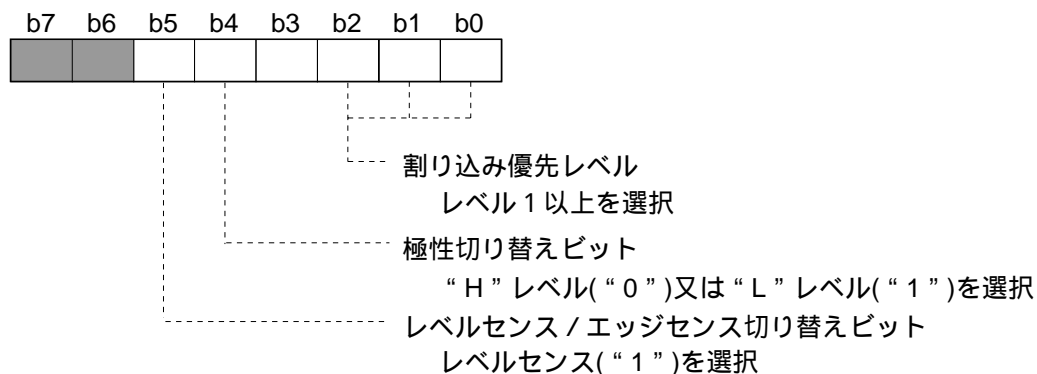
7700シリーズ 外部割り込みについて

7700シリーズの外部割り込みをレベルセンスで使用する場合は、以下の点にご注意ください。

1. 割り込み発生条件

$\overline{\text{INT}}_i$ 外部割り込みは、次のa、bの設定を行いcの条件が整った後、 $\overline{\text{INT}}_i$ 端子に有効レベルを印加することにより発生します。

a. $\overline{\text{INT}}_i$ 割り込み制御レジスタを設定する。

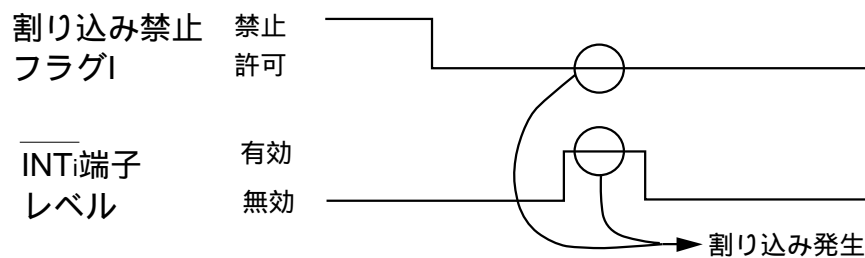


b. 割り込み禁止フラグを“0”(割り込み許可状態)に設定する。

c. プロセッサ割り込み優先レベル(IPL)が

$$\overline{\text{INT}}_i \text{割り込み優先レベル} > \text{IPL} \quad \text{となる。}$$

(例1)

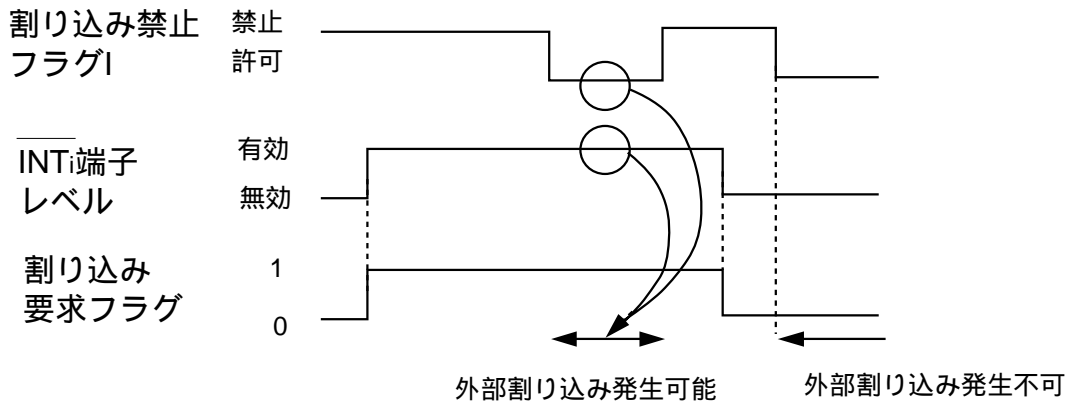


2. 外部割り込み使用上の注意点

- ① 外部割り込みを使用する場合、割り込み要求ビットは $\overline{\text{INT}}_i$ 端子入力が有効レベルのとき“1”にセットされ、無効レベルのとき“0”にクリアされます。この場合、割り込みが発生しても割り込み要求ビットはクリアされません。また、有効レベル終了までに割り込みが発生しない場合は、割り込み要求は保持されません。

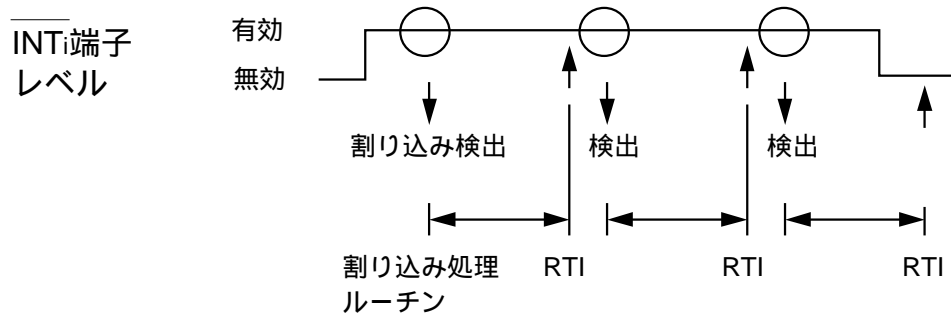
したがって、外部割り込みを使用する場合、割り込み要求ビットは無効となり、プログラムによりセット、クリアすることはできません。

(例2)



- ② 外部割り込みが発生し割り込み処理を行った後、割り込み発生前のルーチンへ復帰するまでに、 $\overline{\text{INT}}_i$ 端子の入力レベルが変化しなかった（有効レベルのままである）場合は、再度外部割り込みが発生し割り込み処理を行います。

(例3)



3. 外部割り込みをレベルセンスからエッジセンスに切り替える場合

外部割り込みをレベルセンスからエッジセンスに切り替える場合は、次の手順で行ってください。

- ① $\overline{\text{INT}}_i$ 割り込みを禁止する。
- ② $\overline{\text{INT}}_i$ 割り込み制御レジスタのレベルセンス/エッジセンス切り替えビットを“0”（エッジセンス）にする。
- ③ $\overline{\text{INT}}_i$ 割り込み要求ビットを“0”（要求なし）にする。
- ④ $\overline{\text{INT}}_i$ 割り込みを許可する。