

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

# 日立半導体技術情報

〒100-0004  
 東京都千代田区大手町2丁目6番2号  
 (日本ビル)  
 TEL (03)5201-5235 (ダイヤルイン)  
 株式会社 日立製作所 半導体グループ

製品分類	マイコン	発行番号	TN-H8*-244A	Rev.	第2版
題名	H8S/2258 シリーズ H8S/2258F-ZTAT ハードウェアマニュアル 動作周波数範囲の変更	情報分類	① 仕様変更 2. ドキュメント訂正追加等 3. 使用上の注意事項 4. マスク変更 5. ライン変更		
適用製品	H8S/2258シリーズ HD64F2258 HD6432258, HD6432258W HD6432256, HD6432256W	対象ロット等	関連資料 H8S/2258シリーズ H8S/2258F-ZTAT ハードウェアマニュアル (ADJ-602-219A) 第2版	有効期限	
	全ロット			永年	

日立シングルチップマイクロコンピュータ H8S/2258 シリーズ H8S/2258F-ZTAT ハードウェアマニュアルにおきまして、動作周波数を 2 ~ 13.5MHz から 10 ~ 13.5MHz に変更します。以下に関連箇所をご連絡させていただきます。

## 1.概要

P5 表 1.1 概要の IEBus コントローラの動作周波数を変更します。

### 変更後

- ・動作周波数(**12, 12.58MHz**)

P6 表 1.1 概要のクロック発振器の動作周波数を変更します。

### 変更後

- ・システムクロック発振器：**10 ~ 13.5MHz**

## 13.IEBus コントローラ

P429 13.1.1 特徴の IEBus コントローラの動作周波数を変更します。

### 変更後

#### 動作周波数

- ・12MHz, 12.58MHz(IEB は外部クロックを 1/2 に分周にして使用)

P.430 表13.1 3種類のモードの表から6MHz, 6.29MHzを削除します。

変更後

モード	= 12MHz	= 12.58MHz	最大転送バイト数 (バイトフレーム)
0	約 3.9 kbps	約 4.1 kbps	16
1	約 17 kbps	約 18 kbps	32
2	約 26 kbps	約 27 kbps	128

P.431 表13.2 各通信モードにおける伝送速度、最大転送バイト数の表から6MHz, 6.29MHzを削除します。

変更後

モード	最大転送バイト数 (バイトフレーム)	実行伝送速度 <sup>*1</sup> (kbps)	
		= 12MHz <sup>*2</sup>	= 12.58MHz <sup>*2</sup>
0	16	約 3.9	約 4.1
1	32	約 17	約 18
2	128	約 26	約 27

[注] IEBusに接続した各装置は、通信を行う前にあらかじめ通信モードを選択しておきます。また、マスタユニットとその通信相手局(スレーブユニット)の通信モードが同一でないと通信は正しく行われません。  
=12MHz の装置と =12.58MHz の装置間では通信モードが同一でも通信は正しく行われません。必ず同じ発振周波数で通信を行ってください。

P.448 IEBusコントロールレジスタ(IECTR)のビット4:入力クロック選択(CKS)の説明を変更します。

変更後

IEBで使用するクロックの選択を行います。本ビットは0にセットしてください。

## 14. シリアルコミュニケーションインターフェース(SCI)

P.515～517 表14.3、表14.4 ビットレートに対するBRRの設定例から10MHz未満の値を削除します。

### 変更後

表14.3 ビットレートに対するBRRの設定例(調歩同期式モード)

ビットレート (bit/s)	動作周波数 (MHz)								
	10			12			12.288		
	n	N	誤差(%)	n	N	誤差(%)	n	N	誤差(%)
110	2	177	-0.25	2	212	0.03	2	217	0.08
150	2	129	0.16	2	155	0.16	2	159	0.00
300	2	64	0.16	2	77	0.16	2	79	0.00
600	1	129	0.16	1	155	0.16	1	159	0.00
1200	1	64	0.16	1	77	0.16	1	79	0.00
2400	0	129	0.16	0	155	0.16	0	159	0.00
4800	0	64	0.16	0	77	0.16	0	79	0.00
9600	0	32	-1.36	0	38	0.16	0	39	0.00
19200	0	15	1.73	0	19	-2.34	0	19	0.00
31250	0	9	0.00	0	11	0.00	0	11	2.40
38400	0	7	1.73	0	9	-2.34	0	9	0.00

表14.4 ビットレートに対するBRRの設定例(クロック同期式モード)

ビットレート (bit/s)	動作周波数 (MHz)	
	n	N
110		
250	—	—
500	—	—
1k	—	—
2.5k	1	249
5k	1	124
10k	0	249
25k	0	99
50k	0	49
100k	0	24
250k	0	9
500k	0	4
1M		
2.5 M	0	0 *
5M		

P.519 表14.5 各周波数における最大ビットレートから10MHz未満の値を削除します。

変更後

表14.5 各周波数における最大ビットレート(調歩同期式モード)

(MHz)	最大ビットレート(bit/s)	n	N
10	312500	0	0
12	375000	0	0
12.288	384000	0	0

P.520 表14.6, 表14.7 外部クロック入力時の最大ビットレートから10MHz未満の値を削除します。

変更後

表14.6 外部クロック入力時の最大ビットレート(調歩同期式モード)

(MHz)	外部入力クロック (MHz)	最大ビットレート (bit/s)
10	2.5000	156250
12	3.0000	187500
12.288	3.0720	192000

表14.7 外部クロック入力時の最大ビットレート(クロック同期式モード)

(MHz)	外部入力クロック (MHz)	最大ビットレート (bit/s)
10	1.6667	1666666.7
12	2.0000	2000000.0

## 15. スマートカードインターフェース

P.583 表15.5 BRRの設定に対するビットレートBの設定例から10MHz未満の値を削除します。

変更後

表15.5 BRRの設定に対するビットレートB(bit/s)の例

N	(MHz)		
	10.00	10.714	13.00
0	13441	14400	17473
1	6720	7200	8737
2	4480	4800	5824

P.584 表15.6 ビットレートBに対するBRRの設定例から10MHz未満の値を削除します。

変更後

表15.6 ビットレートB(bit/s)に対するBRRの設定例(ただしn=0, S=372のとき)

bit/s	(MHz)					
	10.00		10.7136		13.00	
	N	誤差	N	誤差	N	誤差
6720	1	0.01	1	7.14	2	13.33
9600	1	30	1	25	1	8.99

P.584 表15.7 各周波数における最大ビットレートの設定例から10MHz未満の値を削除します。

変更後

表15.7 各周波数における最大ビットレート(スマートカードインタフェースモード時)  
(ただしS=372のとき)

(MHz)	最大ビットレート (bit/s)	n	N
10.00	13441	0	0
10.7136	14400	0	0
13.00	17473	0	0

## 16. I<sup>2</sup>Cバスインターフェース

P.612 I<sup>2</sup>Cバスモードレジスタ(ICMR) ビット5~3:転送クロック選択 (CKS2~CKS0)設定例から10MHz未満の値を削除します。

変更後

SCRX ビット 5.6	ビット5	ビット4	ビット3	クロック	転送レート
IICX	CKS2	CKS2	CKS2		=10MHz
0	0	0	0	/28	357kHz
			1	/40	250 kHz
		1	0	/48	208 kHz
			1	/64	156 kHz
	1	0	0	/80	125 kHz
			1	/100	100 kHz
		1	0	/112	89.3 kHz
			1	/128	78.1 kHz
1	0	0	0	/56	179 kHz
			1	/80	125 kHz
		1	0	/96	104 kHz
			1	/128	78.1 kHz
	1	0	0	/160	62.5 kHz
			1	/200	50.0 kHz
		1	0	/224	44.6 kHz
			1	/256	39.1 kHz

P.647 表16.7 SCL立ち上がり時間( $t_{sr}$ )の許容範囲から10MHz未満の値を削除します。

変更後

表16.7 SCL立ち上がり時間( $t_{sr}$ )の許容範囲

IICX	$t_{cyc}$ 表示		時間表示[ns]	
			I <sup>2</sup> Cバス 仕様 (max.)	= 10MHz
0	7.5 $t_{cyc}$	標準モード	1000	750
		高速モード	300	300
1	17.5 $t_{cyc}$	標準モード	1000	1000
		高速モード	300	300

P.648 表16.8 I2CバスインターフェースのSCL, SDA出力タイミングから10MHz未満の値を削除します。

変更後

表16.7 SCL立ち上がり時間(  $t_{sr}$  )の許容範囲

項目	$t_{cyc}$ 表示	時間表示(最大転送レート時)[ns]			
			$t_{sr}/t_{sf}$ 影響 (max.)	I <sup>2</sup> Cバス 仕様 (min.)	= 10MHz
$t_{SCLHO}$	$0.5t_{SCLO}$ (- $t_{sr}$ )	標準モード	-1000	4000	4000
		高速モード	-300	600	950
$t_{SCLLO}$	$0.5t_{SCLO}$ (- $t_{sr}$ )	標準モード	-250	4700	4750
		高速モード	-250	1300	1000 <sup>*1</sup>
$t_{BUFO}$	$0.5t_{SCLO}-1t_{cyc}$ (- $t_{sr}$ )	標準モード	-1000	4700	3900 <sup>*1</sup>
		高速モード	-300	1300	850 <sup>*1</sup>
$t_{STAHO}$	$0.5t_{SCLO}-1t_{cyc}$ (- $t_{sr}$ )	標準モード	-250	4000	4650
		高速モード	-250	600	900
$t_{STASO}$	$1t_{SCLO}$ (- $t_{sr}$ )	標準モード	-1000	4700	9000
		高速モード	-300	600	2200
$t_{STOSO}$	$0.5t_{SCLO}+2t_{cyc}$ (- $t_{sr}$ )	標準モード	-1000	4000	4200
		高速モード	-300	600	1150
$t_{SDASO}$ マスク時	$1t_{SCLLO}^3-3t_{cyc}$ (- $t_{sr}$ )	標準モード	-1000	250	3400
		高速モード	-300	100	700
$t_{SDASO}$ スレーブ時	$1t_{SCLL}^3-12t_{cyc}^2$ (- $t_{sr}$ )	標準モード	-1000	250	2500
		高速モード	-300	100	-200 <sup>*1</sup>
$t_{SDAHO}$	$3t_{cyc}$	標準モード	0	0	300
		高速モード	0	0	300

## 20. ROM

P.719 表20.8 本LSIのビットレートの自動合わせ込みが可能なシステムクロック周波数の下限値を変更します。

変更後

表20.8 本LSIのビットレートの自動合わせ込みが可能なシステムクロックの周波数

ホストのビットレート	本LSIのビットレートの自動合わせ込みが可能なシステムクロックの周波数
4,800 bps	10MHz ~ 13.5MHz
9,600 bps	
19,200 bps	



## 21. クロック発振器

P.759 ローパワーコントロールレジスタ(LPWRCR)のビット5: ノイズ除去サンプリング周波数選択(NESEL)の説明を変更します。

### 変更後

サブクロック発振器より生成されたサブクロック( SUB)を、システムクロック発振器より生成されたクロック( )により、サンプリングする周波数を選択します。  
本ビットは0にセットしてください。

P.761 表21.2 周波数2MHz ~ 8MHz時のダンピング抵抗値を削除します。

### 変更後

表21.2 ダンピング抵抗値

周波数(MHz)	10	12
Rd ( )	100	0

P.762 表21.3 周波数2MHz ~ 8MHz時の水晶発振子の特性値を削除します。

### 変更後

表21.3 水晶発振子の特性

周波数(MHz)	10	12
Rsmax ( )	60	60
Comax (pF)	7	

P.763 表21.4 外部クロック入力条件の10MHz以下の条件を削除します。

### 変更後

表21.4 外部クロック入力条件

項目	記号	F-ZTAT版 マスクROM版		単位	測定条件
		Vcc=4.0 ~ 5.5V			
		min	max		
外部クロック入力パルス幅Lowレベル	tEXL	30	—	ns	図21.6
外部クロック入力パルス幅Highレベル	tEXH	30	—	ns	
外部クロック立ち上がり時間	tEXr	—	7	ns	
外部クロック立ち下がり時間	tEXf	—	7	ns	
クロックパルス幅Lowレベル	tCL	0.4	0.6	t <sub>cyc</sub>	10MHz 図24.3
クロックパルス幅Highレベル	tCH	0.4	0.6	t <sub>cyc</sub>	

P.764 外部クロック切り替え時の注意の説明の外部クロックの周波数を変更します。

#### 変更後

2種類以上の外部クロック(例: 12MHz と10MHz )をシステムクロックとして使用し、入力クロックを切り替える場合は、ソフトウェアスタンバイモードで行ってください。

P.766 IEBusを使用する場合のシステムクロックの説明から10MHz未満の記述を削除します。

#### 変更後

IEBusを使用する場合には、システムクロックは、12MHz, 12.58MHz の中から設定してください。  
IEBusを使用しない場合は、10MHz ~ 13.5MHz の任意のシステムクロックを使用することができます。

## 22. 低消費電力状態

P.780 ローパワーコントロールレジスタ(LPWRCCR)のビット5: ノイズ除去サンプリング周波数選択(NESEL)の説明を変更します。

#### 変更後

サブクロック発振器より生成されたサブクロック( SUB)を、システムクロック発振器より生成されたクロック( )により、サンプリングする周波数を選択します。  
本ビットは0にセットしてください。

P.789 表22.5 外部クロック入力条件(2)の10MHz以下の条件を削除します。

#### 変更後

表22.5 発振安定時間の設定

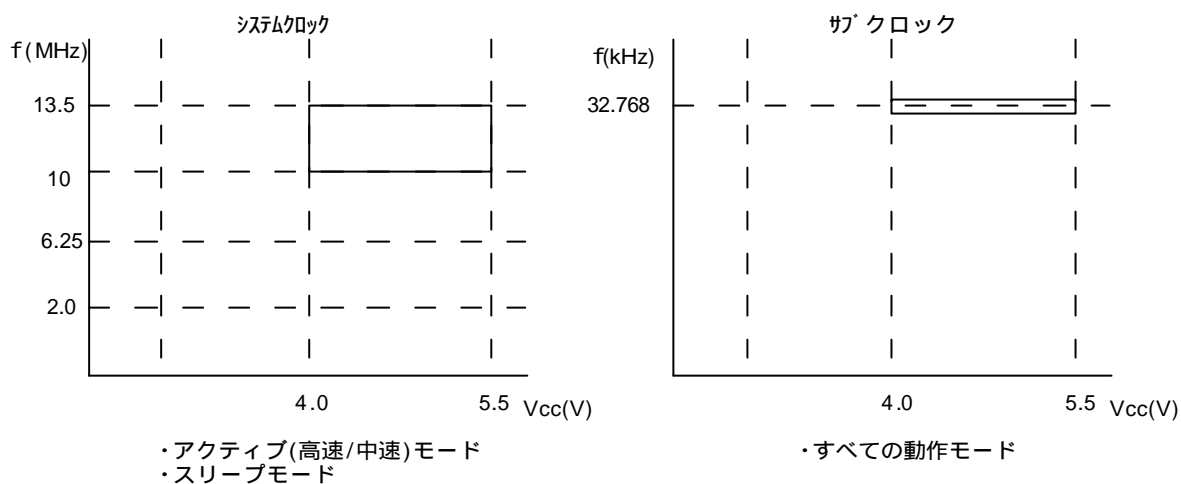
STS2	STS1	STS0	待機時間	13MHz	10MHz	単位
0	0	0	8192 ステート	0.6	0.8	ms
		1	16384 ステート	1.3	1.6	
	1	0	32768 ステート	2.5	3.3	
		1	65536 ステート	5.0	6.6	
1	0	0	131072 ステート	10.1	13.1	μs
		1	262144ステート	20.2	26.2	
	1	0	リザーブ	—	—	
		1	16 ステート	1.2	1.6	

## 24. 電気的特性

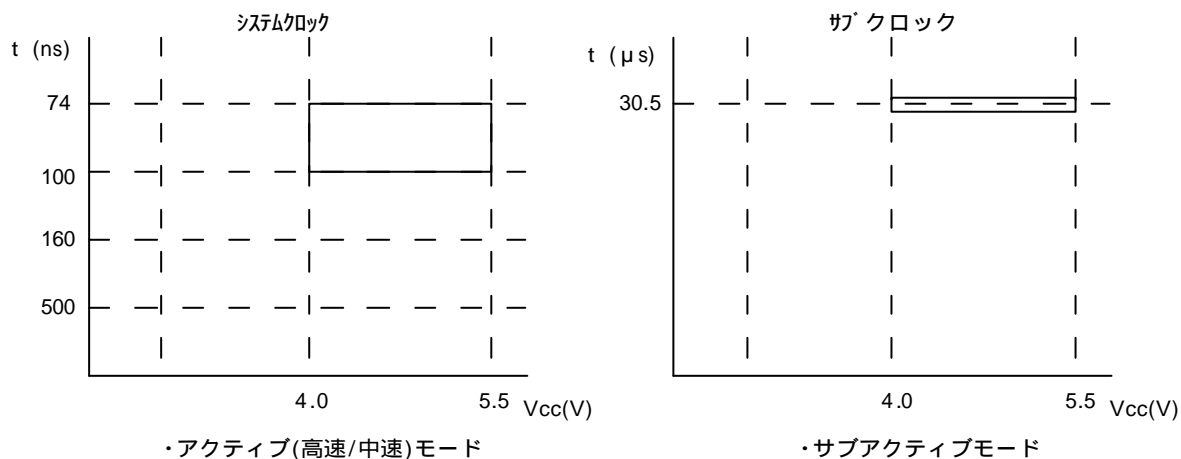
P.806 図24.1 電源電圧と動作周波数範囲を変更します。

### 変更後

#### (1) 電源電圧と発振周波数の範囲



#### (2) 電源電圧と命令実行時間の範囲



[注] IEBusを使用する場合には、システムクロックは 12MHz, 12.58MHz の中から設定してください。  
IEBusを使用しない場合は、10MHz ~ 13.5MHz の任意のシステムクロックを使用することができます。

P.813 表24.5 クロックタイミングの条件を変更し、f=10MHzのときの値に変更します。

変更後

クロックタイミング

条件A : Vcc=4.0~5.5V、AVcc=4.0~5.5V、Vref=4.0V~AVcc、Vss=AVss=0V、  
=32.768kHz、10.0 ~ 13.5MHz、Ta=-20~+75 (通常仕様品)、  
Ta=-40~+85 (広温度範囲仕様品)

項目	記号	条件A			単位	測定条件
		min	typ	max		
クロックサイクル時間	t <sub>cyc</sub>	74	—	<u>100</u>	ns	図24.3

P.815 表24.6 制御信号タイミングの条件を変更します。

変更後

制御信号タイミング

条件A : Vcc=4.0~5.5V、AVcc=4.0~5.5V、Vref=4.0V~AVcc、Vss=AVss=0V、  
=32.768kHz、10.0 ~ 13.5MHz、Ta=-20~+75 (通常仕様品)、  
Ta=-40~+85 (広温度範囲仕様品)

P.817 表24.7 バスタイミングの条件を変更します。

変更後

バスタイミング

条件A : Vcc=4.0~5.5V、AVcc=4.0~5.5V、Vref=4.0V~AVcc、Vss=AVss=0V、  
= 10.0 ~ 13.5MHz、Ta=-20~+75 (通常仕様品)、  
Ta=-40~+85 (広温度範囲仕様品)

P.824 表24.8 内蔵周辺モジュールタイミングの条件を変更します。

変更後

内蔵周辺モジュールタイミング

条件A : Vcc=4.0~5.5V、AVcc=4.0~5.5V、Vref=4.0V~AVcc、Vss=AVss=0V、  
=32.768kHz、10.0 ~ 13.5MHz、Ta=-20~+75 (通常仕様品)、  
Ta=-40~+85 (広温度範囲仕様品)

P.828 表24.9 I<sup>2</sup>Cバスタイミングの条件を変更します。

変更後

I<sup>2</sup>Cバスタイミング

条件A : V<sub>CC</sub>=4.0~5.5V、V<sub>SS</sub>=0V、  
= 10.0 ~ 最大動作周波数、T<sub>a</sub>=-20~+75

P.829 表24.10 A/D変換特性の条件を変更します。

変更後

A/D変換特性

条件A : V<sub>CC</sub>=4.0~5.5V、A<sub>VCC</sub>=4.0~5.5V、V<sub>REF</sub>=4.0V~A<sub>VCC</sub>、V<sub>SS</sub>=A<sub>VSS</sub>=0V、  
= 10.0 ~ 13.5MHz、T<sub>a</sub>=-20~+75 (通常仕様品)、  
T<sub>a</sub>=-40~+85 (広温度範囲仕様品)

P.830 表24.11 D/A変換特性の条件を変更します。

変更後

D/A変換特性

条件A : V<sub>CC</sub>=4.0~5.5V、A<sub>VCC</sub>=4.0~5.5V、V<sub>REF</sub>=4.0V~A<sub>VCC</sub>、V<sub>SS</sub>=A<sub>VSS</sub>=0V、  
= 10.0 ~ 13.5MHz、T<sub>a</sub>=-20~+75 (通常仕様品)、  
T<sub>a</sub>=-40~+85 (広温度範囲仕様品)