

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日

ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

MESC TECHNICAL NEWS

No. M380-33-9812

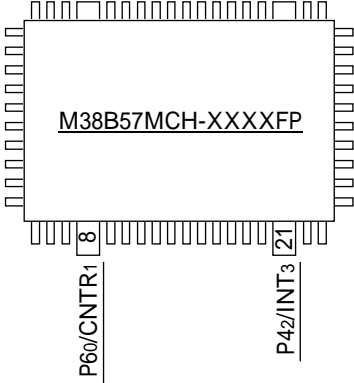
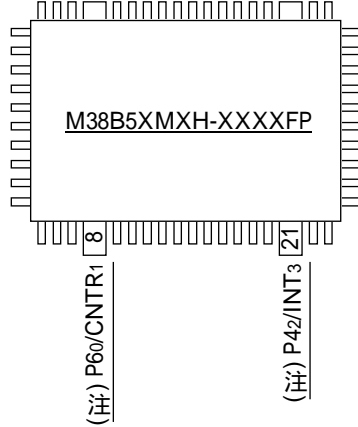
38B5 グループユーザズマニュアル の追加情報 (REV.A)

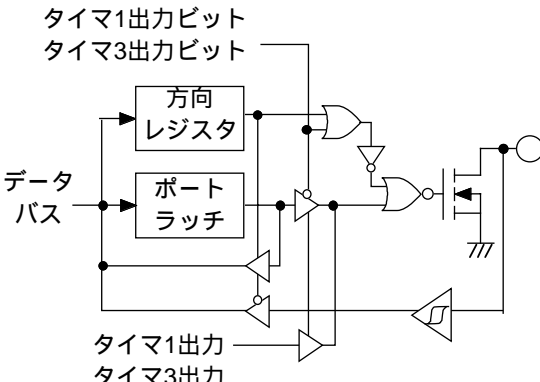
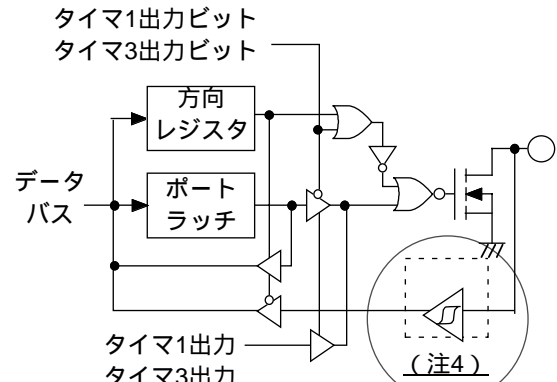
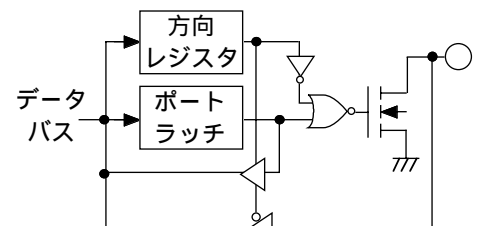
1998年6月発行の「38B5グループユーザズマニュアル」(印刷番号：HU-086A)に、一部内容の訂正がありましたので、お知らせいたします。訂正内容は添付資料の正誤表 (REV.A) を参照してください。

以上

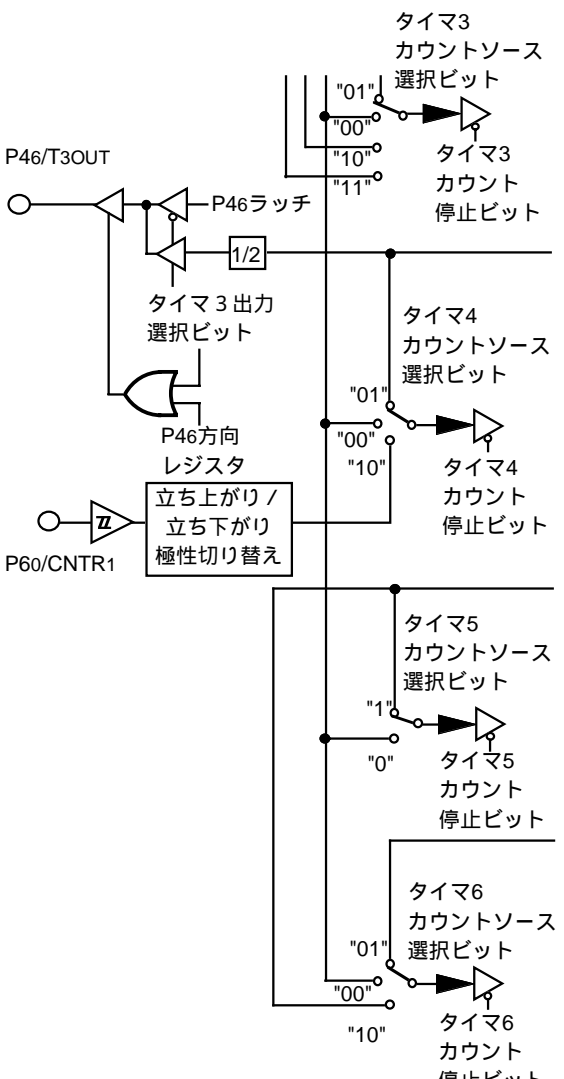
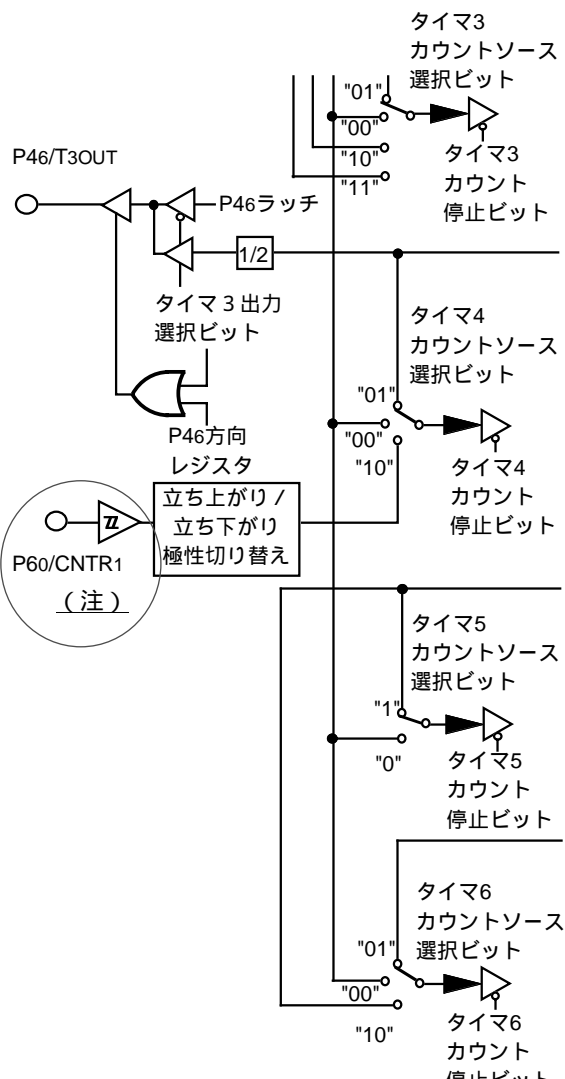
添付：

「38B5グループユーザズマニュアル」正誤表 (REV.A)..... 2/8 ~ 8/8

訂正箇所	誤	正																																																
1-2ページ (左段14行目)に追加	38B5グループの製品ラインナップについては、グループ展開の頁を参照してください。	38B5グループの製品ラインナップについては、グループ展開の頁を参照してください。 <u>なお、一部の製品は高耐圧ポートに内蔵するプルダウン抵抗をマスクオプションによって選択することができます。</u> <u>詳細についてはプルダウン抵抗のマスクオプションの頁を参照してください。</u>																																																
1-2ページ 図1 M38B57MCH-XXXXFPのピン接続図 図題変更 M38B5XXMH-XXXXFPのピン接続図 3-94ページ 3.14 ピン接続図		 <p>注 . INT3、CNTR1はマスクオプションタイプPの場合使用できません。</p>																																																
1-4ページ 表1 端子の機能説明に追加	<table border="1" data-bbox="343 996 885 1310"> <thead> <tr> <th>端子名</th> <th>名称</th> <th>機能</th> <th>ポート以外の機能</th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>...</td> <td>...</td> <td>.....</td> </tr> <tr> <td>P40/INT0 P41/INT1 P42/INT3</td> <td>...</td> <td>...</td> <td>割り込み入力端子</td> </tr> <tr> <td>.....</td> <td>...</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table>	端子名	名称	機能	ポート以外の機能	P40/INT0 P41/INT1 P42/INT3	割り込み入力端子	<table border="1" data-bbox="933 996 1476 1310"> <thead> <tr> <th>端子名</th> <th>名称</th> <th>機能</th> <th>ポート以外の機能</th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>...</td> <td>...</td> <td>.....</td> </tr> <tr> <td>P40/INT0 P41/INT1 P42/INT3</td> <td>...</td> <td>...</td> <td>割り込み入力端子 INT3はマスクオプションタイプPの場合使用できません。</td> </tr> <tr> <td>.....</td> <td>...</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table>	端子名	名称	機能	ポート以外の機能	P40/INT0 P41/INT1 P42/INT3	割り込み入力端子 INT3はマスクオプションタイプPの場合使用できません。																
端子名	名称	機能	ポート以外の機能																																															
.....																																															
P40/INT0 P41/INT1 P42/INT3	割り込み入力端子																																															
.....																																															
端子名	名称	機能	ポート以外の機能																																															
.....																																															
P40/INT0 P41/INT1 P42/INT3	割り込み入力端子 INT3はマスクオプションタイプPの場合使用できません。																																															
.....																																															
1-5ページ 表2 端子の機能説明に追加	<table border="1" data-bbox="343 1355 885 1624"> <thead> <tr> <th>端子名</th> <th>名称</th> <th>機能</th> <th>ポート以外の機能</th> </tr> </thead> <tbody> <tr> <td>P60/CNTR1</td> <td>...</td> <td>...</td> <td>タイマ入力端子</td> </tr> <tr> <td>.....</td> <td>...</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table>	端子名	名称	機能	ポート以外の機能	P60/CNTR1	タイマ入力端子	<table border="1" data-bbox="933 1355 1476 1624"> <thead> <tr> <th>端子名</th> <th>名称</th> <th>機能</th> <th>ポート以外の機能</th> </tr> </thead> <tbody> <tr> <td>P60/CNTR1</td> <td>...</td> <td>...</td> <td>タイマ入力端子 CNTR1はマスクオプションタイプPの場合使用できません。</td> </tr> <tr> <td>.....</td> <td>...</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table>	端子名	名称	機能	ポート以外の機能	P60/CNTR1	タイマ入力端子 CNTR1はマスクオプションタイプPの場合使用できません。																								
端子名	名称	機能	ポート以外の機能																																															
P60/CNTR1	タイマ入力端子																																															
.....																																															
端子名	名称	機能	ポート以外の機能																																															
P60/CNTR1	タイマ入力端子 CNTR1はマスクオプションタイプPの場合使用できません。																																															
.....																																															
1-15ページ 表6 入出力ポートの機能一覧に追加	<table border="1" data-bbox="343 1668 885 2116"> <thead> <tr> <th>端子名</th> <th>名称</th> <th>ポート以外の機能</th> <th>図番</th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>...</td> <td>.....</td> <td>...</td> </tr> <tr> <td>P40/INT0 P41/INT1 P42/INT3</td> <td>外部割り込み入力</td> <td>.....</td> <td>4</td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>P60/CNTR1</td> <td>外部カウント入力</td> <td>.....</td> <td>4</td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table>	端子名	名称	ポート以外の機能	図番	P40/INT0 P41/INT1 P42/INT3	外部割り込み入力	4	P60/CNTR1	外部カウント入力	4	<table border="1" data-bbox="933 1668 1476 2116"> <thead> <tr> <th>端子名</th> <th>名称</th> <th>ポート以外の機能</th> <th>図番</th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>...</td> <td>.....</td> <td>...</td> </tr> <tr> <td>P40/INT0 P41/INT1 P42/INT3</td> <td>外部割り込み入力 INT3はマスクオプションタイプPの場合使用できません。</td> <td>.....</td> <td>4 及び 22</td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>P60/CNTR1</td> <td>外部カウント入力 CNTR1はマスクオプションタイプPの場合使用できません。</td> <td>.....</td> <td>4 及び 22</td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table>	端子名	名称	ポート以外の機能	図番	P40/INT0 P41/INT1 P42/INT3	外部割り込み入力 INT3はマスクオプションタイプPの場合使用できません。	4 及び 22	P60/CNTR1	外部カウント入力 CNTR1はマスクオプションタイプPの場合使用できません。	4 及び 22
端子名	名称	ポート以外の機能	図番																																															
.....																																															
P40/INT0 P41/INT1 P42/INT3	外部割り込み入力	4																																															
.....																																															
P60/CNTR1	外部カウント入力	4																																															
.....																																															
端子名	名称	ポート以外の機能	図番																																															
.....																																															
P40/INT0 P41/INT1 P42/INT3	外部割り込み入力 INT3はマスクオプションタイプPの場合使用できません。	4 及び 22																																															
.....																																															
P60/CNTR1	外部カウント入力 CNTR1はマスクオプションタイプPの場合使用できません。	4 及び 22																																															
.....																																															

訂正箇所	誤	正																																										
<p>1-17ページ 図11 ポートの ブロック図(1)</p>	<p>(4)ポートP40～P42, P60</p> <p>(7)ポートP45, P46</p> <p>タイマ1出力ビット タイマ3出力ビット</p>  <p>タイマ1出力 タイマ3出力</p> <p>* 高耐圧Pチャンネルトランジスタ 注1. デイマー信号はToff時間を設定する信号です。 2. P2、P8はプルダウン抵抗を内蔵していません。</p>	<p>(4)ポートP40～P42, P60 (注3)</p> <p>(7)ポートP45, P46</p> <p>タイマ1出力ビット タイマ3出力ビット</p>  <p>タイマ1出力 タイマ3出力</p> <p>* 高耐圧Pチャンネルトランジスタ 注1. デイマー信号はToff時間を設定する信号です。 2. P2、P8はプルダウン抵抗を内蔵していません。 3. マスクオプションタイプPの場合、 P42、P60は(22)をご覧ください。 4. マスクオプションタイプPの場合、 []部分のヒステリシス回路は 内蔵していません。</p>																																										
<p>1-19ページ 図13 ポートの ブロック図(3) に(22)を追加</p>		<p>(22)ポートP42, P60 (マスクオプションタイプPの場合)</p> 																																										
<p>1-21ページ 表8 割り込みベクトル 番地と優先順位</p> <p>1-71ページ 表13 割り込み要因と ベクトル番地、 割り込み優先順位</p>	<table border="1" data-bbox="335 1500 877 1881"> <thead> <tr> <th>割り込み要因</th> <th>ベクトル番地</th> <th>備考</th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>タイマ4</td> <td>.....</td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td></td> </tr> <tr> <td>INT3</td> <td></td> <td>外部割り込み_ (極性プログラマブル)</td> </tr> <tr> <td>シリアルI/O2 送信</td> <td></td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td></td> </tr> </tbody> </table> <p>注1. 2.</p>	割り込み要因	ベクトル番地	備考	タイマ4		INT3		外部割り込み_ (極性プログラマブル)	シリアルI/O2 送信				<table border="1" data-bbox="925 1500 1484 1881"> <thead> <tr> <th>割り込み要因</th> <th>ベクトル番地</th> <th>備考</th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>タイマ4</td> <td>.....</td> <td>(注3)</td> </tr> <tr> <td>.....</td> <td>.....</td> <td></td> </tr> <tr> <td>INT3</td> <td></td> <td>外部割り込み(注4) (極性プログラマブル)</td> </tr> <tr> <td>シリアルI/O2 送信</td> <td></td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td></td> </tr> </tbody> </table> <p>注1. 2. 3. マスクオプションタイプPの場合、CNTR1入力 をカウントソースとしたタイマ4割り込みは 使用できません。 4. マスクオプションタイプPの場合、INT3割り 込みは使用できません。</p>	割り込み要因	ベクトル番地	備考	タイマ4	(注3)		INT3		外部割り込み(注4) (極性プログラマブル)	シリアルI/O2 送信			
割り込み要因	ベクトル番地	備考																																										
.....																																										
タイマ4																																											
.....																																											
INT3		外部割り込み_ (極性プログラマブル)																																										
シリアルI/O2 送信																																												
.....																																											
割り込み要因	ベクトル番地	備考																																										
.....																																										
タイマ4	(注3)																																										
.....																																											
INT3		外部割り込み(注4) (極性プログラマブル)																																										
シリアルI/O2 送信																																												
.....																																											

訂正箇所	誤	正																																																						
<p>割り込み要因切り替えレジスタの構成</p> <p>1-22ページ 図15 (注1)として追加</p> <p>2-40ページ 図2.3.12</p> <p>3-50ページ 図3.5.35 (注)として追加</p>	<p>割り込み要因切り替えレジスタ</p> <p>割り込み要因切り替えレジスタ(IFR)[39₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0 INT3/シリアルI/O2送信 割り込み切り替えビット</td> <td></td> <td></td> </tr> <tr> <td>1</td> <td></td> <td></td> </tr> <tr> <td>2</td> <td></td> <td>×</td> </tr> <tr> <td>3</td> <td></td> <td>×</td> </tr> <tr> <td>4</td> <td></td> <td>×</td> </tr> <tr> <td>5</td> <td></td> <td>×</td> </tr> <tr> <td>6</td> <td></td> <td>×</td> </tr> <tr> <td>7</td> <td></td> <td>×</td> </tr> </tbody> </table>	機能	リセット時	R/W	0 INT3/シリアルI/O2送信 割り込み切り替えビット			1			2		×	3		×	4		×	5		×	6		×	7		×	<p>割り込み要因切り替えレジスタ</p> <p>割り込み要因切り替えレジスタ(IFR)[39₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0 INT3/シリアルI/O2送信 割り込み切り替えビット (注)</td> <td></td> <td></td> </tr> <tr> <td>1</td> <td></td> <td></td> </tr> <tr> <td>2</td> <td></td> <td>×</td> </tr> <tr> <td>3</td> <td></td> <td>×</td> </tr> <tr> <td>4</td> <td></td> <td>×</td> </tr> <tr> <td>5</td> <td></td> <td>×</td> </tr> <tr> <td>6</td> <td></td> <td>×</td> </tr> <tr> <td>7</td> <td></td> <td>×</td> </tr> </tbody> </table> <p>注.マスクオプションタイプPの場合、CNTR₁機能、INT₃機能は使用できないため、該当するビットは機能しません。</p>	機能	リセット時	R/W	0 INT3/シリアルI/O2送信 割り込み切り替えビット (注)			1			2		×	3		×	4		×	5		×	6		×	7		×
機能	リセット時	R/W																																																						
0 INT3/シリアルI/O2送信 割り込み切り替えビット																																																								
1																																																								
2		×																																																						
3		×																																																						
4		×																																																						
5		×																																																						
6		×																																																						
7		×																																																						
機能	リセット時	R/W																																																						
0 INT3/シリアルI/O2送信 割り込み切り替えビット (注)																																																								
1																																																								
2		×																																																						
3		×																																																						
4		×																																																						
5		×																																																						
6		×																																																						
7		×																																																						
<p>割り込みエッジ選択レジスタの構成</p> <p>1-22ページ 図15 (注1)として追加</p> <p>2-128ページ 図2.7.4</p> <p>3-51ページ 図3.5.36 (注)として追加</p>	<p>割り込みエッジ選択レジスタ</p> <p>割り込みエッジ選択レジスタ(INTEEDGE) [3A₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0</td> <td></td> <td></td> </tr> <tr> <td>1</td> <td></td> <td></td> </tr> <tr> <td>2</td> <td></td> <td></td> </tr> <tr> <td>3 INT3割り込みエッジ 選択ビット</td> <td></td> <td></td> </tr> <tr> <td>4</td> <td></td> <td></td> </tr> <tr> <td>5</td> <td></td> <td>×</td> </tr> <tr> <td>6</td> <td></td> <td></td> </tr> <tr> <td>7 CNTR₁端子極性 切り替えビット</td> <td></td> <td></td> </tr> </tbody> </table>	機能	リセット時	R/W	0			1			2			3 INT3割り込みエッジ 選択ビット			4			5		×	6			7 CNTR ₁ 端子極性 切り替えビット			<p>割り込みエッジ選択レジスタ</p> <p>割り込みエッジ選択レジスタ(INTEEDGE) [3A₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0</td> <td></td> <td></td> </tr> <tr> <td>1</td> <td></td> <td></td> </tr> <tr> <td>2</td> <td></td> <td></td> </tr> <tr> <td>3 INT3割り込みエッジ 選択ビット(注)</td> <td></td> <td></td> </tr> <tr> <td>4</td> <td></td> <td></td> </tr> <tr> <td>5</td> <td></td> <td>×</td> </tr> <tr> <td>6</td> <td></td> <td></td> </tr> <tr> <td>7 CNTR₁端子極性 切り替えビット(注)</td> <td></td> <td></td> </tr> </tbody> </table> <p>注.マスクオプションタイプPの場合、CNTR₁機能、INT₃機能は使用できないため、該当するビットは機能しません。</p>	機能	リセット時	R/W	0			1			2			3 INT3割り込みエッジ 選択ビット(注)			4			5		×	6			7 CNTR ₁ 端子極性 切り替えビット(注)		
機能	リセット時	R/W																																																						
0																																																								
1																																																								
2																																																								
3 INT3割り込みエッジ 選択ビット																																																								
4																																																								
5		×																																																						
6																																																								
7 CNTR ₁ 端子極性 切り替えビット																																																								
機能	リセット時	R/W																																																						
0																																																								
1																																																								
2																																																								
3 INT3割り込みエッジ 選択ビット(注)																																																								
4																																																								
5		×																																																						
6																																																								
7 CNTR ₁ 端子極性 切り替えビット(注)																																																								
<p>割り込み要求レジスタ2の構成</p> <p>1-22ページ 図15 (注2)として追加</p> <p>2-15ページ 図2.2.12</p> <p>2-41ページ 図2.3.14</p> <p>2-83ページ 図2.4.13</p> <p>2-119ページ 図2.5.5</p> <p>3-52ページ 図3.5.39 (注)として追加</p>	<p>割り込み要求レジスタ2</p> <p>割り込み要求レジスタ2(IREQ2)[3D₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0 タイマ4割り込み 要求ビット</td> <td></td> <td>*</td> </tr> <tr> <td>1</td> <td></td> <td>*</td> </tr> <tr> <td>2</td> <td></td> <td>*</td> </tr> <tr> <td>3</td> <td></td> <td>*</td> </tr> <tr> <td>4 INT3/シリアルI/O2送信 割り込み要求ビット</td> <td></td> <td>*</td> </tr> <tr> <td>5</td> <td></td> <td>*</td> </tr> <tr> <td>6</td> <td></td> <td>*</td> </tr> <tr> <td>7</td> <td></td> <td>×</td> </tr> </tbody> </table> <p>*ソフトウェアによって“0”にできますが、“1”にはできません。</p>	機能	リセット時	R/W	0 タイマ4割り込み 要求ビット		*	1		*	2		*	3		*	4 INT3/シリアルI/O2送信 割り込み要求ビット		*	5		*	6		*	7		×	<p>割り込み要求レジスタ2</p> <p>割り込み要求レジスタ2(IREQ2)[3D₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0 タイマ4割り込み 要求ビット(注)</td> <td></td> <td>*</td> </tr> <tr> <td>1</td> <td></td> <td>*</td> </tr> <tr> <td>2</td> <td></td> <td>*</td> </tr> <tr> <td>3</td> <td></td> <td>*</td> </tr> <tr> <td>4 INT3/シリアルI/O2送信 割り込み要求ビット(注)</td> <td></td> <td>*</td> </tr> <tr> <td>5</td> <td></td> <td>*</td> </tr> <tr> <td>6</td> <td></td> <td>*</td> </tr> <tr> <td>7</td> <td></td> <td>×</td> </tr> </tbody> </table> <p>*ソフトウェアによって“0”にできますが、“1”にはできません。 注.マスクオプションタイプPの場合、CNTR₁入力をカウントソースとしたタイマ4割り込み、及びINT₃割り込みを選択しても“1”にはなりません。</p>	機能	リセット時	R/W	0 タイマ4割り込み 要求ビット(注)		*	1		*	2		*	3		*	4 INT3/シリアルI/O2送信 割り込み要求ビット(注)		*	5		*	6		*	7		×
機能	リセット時	R/W																																																						
0 タイマ4割り込み 要求ビット		*																																																						
1		*																																																						
2		*																																																						
3		*																																																						
4 INT3/シリアルI/O2送信 割り込み要求ビット		*																																																						
5		*																																																						
6		*																																																						
7		×																																																						
機能	リセット時	R/W																																																						
0 タイマ4割り込み 要求ビット(注)		*																																																						
1		*																																																						
2		*																																																						
3		*																																																						
4 INT3/シリアルI/O2送信 割り込み要求ビット(注)		*																																																						
5		*																																																						
6		*																																																						
7		×																																																						
<p>割り込み制御レジスタ2の構成</p> <p>1-22ページ 図15 (注3)として追加</p> <p>2-16ページ 図2.2.14</p> <p>2-42ページ 図2.3.16</p> <p>2-84ページ 図2.4.14</p> <p>2-119ページ 図2.5.6</p> <p>3-53ページ 図3.5.41 (注)として追加</p>	<p>割り込み制御レジスタ2</p> <p>割り込み制御レジスタ2(ICON2)[3F₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0 タイマ4割り込み 許可ビット</td> <td></td> <td></td> </tr> <tr> <td>1</td> <td></td> <td></td> </tr> <tr> <td>2</td> <td></td> <td></td> </tr> <tr> <td>3</td> <td></td> <td></td> </tr> <tr> <td>4 INT3/シリアルI/O2送信 割り込み許可ビット</td> <td></td> <td></td> </tr> <tr> <td>5 INT4割り込み要求ビット AD変換割り込み許可ビット</td> <td></td> <td></td> </tr> <tr> <td>6</td> <td></td> <td></td> </tr> <tr> <td>7</td> <td></td> <td></td> </tr> </tbody> </table>	機能	リセット時	R/W	0 タイマ4割り込み 許可ビット			1			2			3			4 INT3/シリアルI/O2送信 割り込み許可ビット			5 INT4割り込み要求ビット AD変換割り込み許可ビット			6			7			<p>割り込み制御レジスタ2</p> <p>割り込み制御レジスタ2(ICON2)[3F₁₆番地]</p> <table border="1"> <thead> <tr> <th>機能</th> <th>リセット時</th> <th>R/W</th> </tr> </thead> <tbody> <tr> <td>0 タイマ4割り込み 許可ビット(注)</td> <td></td> <td></td> </tr> <tr> <td>1</td> <td></td> <td></td> </tr> <tr> <td>2</td> <td></td> <td></td> </tr> <tr> <td>3</td> <td></td> <td></td> </tr> <tr> <td>4 INT3/シリアルI/O2送信 割り込み許可ビット(注)</td> <td></td> <td></td> </tr> <tr> <td>5 INT4割り込み許可ビット AD変換割り込み許可ビット</td> <td></td> <td></td> </tr> <tr> <td>6</td> <td></td> <td></td> </tr> <tr> <td>7</td> <td></td> <td></td> </tr> </tbody> </table> <p>注.マスクオプションタイプPの場合、CNTR₁入力をカウントソースとしたタイマ4割り込み、及びINT₃割り込みは機能しません。</p>	機能	リセット時	R/W	0 タイマ4割り込み 許可ビット(注)			1			2			3			4 INT3/シリアルI/O2送信 割り込み許可ビット(注)			5 INT4割り込み許可ビット AD変換割り込み許可ビット			6			7		
機能	リセット時	R/W																																																						
0 タイマ4割り込み 許可ビット																																																								
1																																																								
2																																																								
3																																																								
4 INT3/シリアルI/O2送信 割り込み許可ビット																																																								
5 INT4割り込み要求ビット AD変換割り込み許可ビット																																																								
6																																																								
7																																																								
機能	リセット時	R/W																																																						
0 タイマ4割り込み 許可ビット(注)																																																								
1																																																								
2																																																								
3																																																								
4 INT3/シリアルI/O2送信 割り込み許可ビット(注)																																																								
5 INT4割り込み許可ビット AD変換割り込み許可ビット																																																								
6																																																								
7																																																								

訂正箇所	誤	正																																																																								
<p>タイマ34モードレジスタの構成</p> <p>1-23ページ 図16 2-12ページ 図2.2.6 3-45ページ 図3.5.24 (注)として追加</p>	<p>タイマ34モードレジスタ</p> <p>タイマ34モードレジスタ(T34M)[29₁₆番地]</p> <table border="1" data-bbox="319 257 885 470"> <thead> <tr> <th>ビット</th> <th>機能</th> <th>リセット</th> <th>R/W</th> </tr> </thead> <tbody> <tr><td>0</td><td></td><td></td><td></td></tr> <tr><td>1</td><td></td><td></td><td></td></tr> <tr><td>2</td><td></td><td></td><td></td></tr> <tr><td>3</td><td></td><td></td><td></td></tr> <tr><td>4</td><td>タイマ4カウントソース</td><td></td><td></td></tr> <tr><td>5</td><td>選択ビット</td><td></td><td></td></tr> <tr><td>6</td><td></td><td></td><td></td></tr> <tr><td>7</td><td></td><td></td><td>x</td></tr> </tbody> </table>	ビット	機能	リセット	R/W	0				1				2				3				4	タイマ4カウントソース			5	選択ビット			6				7			x	<p>タイマ34モードレジスタ</p> <p>タイマ34モードレジスタ(T34M)[29₁₆番地]</p> <table border="1" data-bbox="909 257 1476 470"> <thead> <tr> <th>ビット</th> <th>機能</th> <th>リセット</th> <th>R/W</th> </tr> </thead> <tbody> <tr><td>0</td><td></td><td></td><td></td></tr> <tr><td>1</td><td></td><td></td><td></td></tr> <tr><td>2</td><td></td><td></td><td></td></tr> <tr><td>3</td><td></td><td></td><td></td></tr> <tr><td>4</td><td>タイマ4カウントソース</td><td></td><td></td></tr> <tr><td>5</td><td>選択ビット(注)</td><td></td><td></td></tr> <tr><td>6</td><td></td><td></td><td></td></tr> <tr><td>7</td><td></td><td></td><td>x</td></tr> </tbody> </table> <p>注.マスクオプションタイプPの場合、CNTR1機能は使用できません。</p>	ビット	機能	リセット	R/W	0				1				2				3				4	タイマ4カウントソース			5	選択ビット(注)			6				7			x
ビット	機能	リセット	R/W																																																																							
0																																																																										
1																																																																										
2																																																																										
3																																																																										
4	タイマ4カウントソース																																																																									
5	選択ビット																																																																									
6																																																																										
7			x																																																																							
ビット	機能	リセット	R/W																																																																							
0																																																																										
1																																																																										
2																																																																										
3																																																																										
4	タイマ4カウントソース																																																																									
5	選択ビット(注)																																																																									
6																																																																										
7			x																																																																							
<p>1-23ページ (左段29行目)に追加</p>	<p>タイマ3、タイマ4</p> <p>また、このレジスタによりタイマ3の2分周した方形波をP46/T3OUT端子から出力することができます。 外部クロックCNTR1は割り込みエッジ選択レジスタにより、立ち上がり/立ち下がりエッジを切り替えることができます。</p>	<p>タイマ3、タイマ4</p> <p>また、このレジスタによりタイマ3の2分周した方形波をP46/T3OUT端子から出力することができます。 外部クロックCNTR1 (注)は割り込みエッジ選択レジスタにより、立ち上がり/立ち下がりエッジを切り替えることができます。</p> <p>注.マスクオプションタイプPの場合、CNTR1機能は使用できません。</p>																																																																								
<p>1-24ページ 図17 タイマのブロック図に追加</p>		 <p>(注)</p> <p>注.マスクオプションタイプPの場合、CNTR1機能は使用できません。</p>																																																																								

訂正箇所	誤	正																																																																																																																																																																																																																																																										
1-35ページ (左段15行目) SRDY1入力信号	SRDY1入力信号 内部同期クロックを選択した場合、転送が停止している初期状態は、SRDY1入力に“L”、 <u>SRDY1入力</u> に“H”を入力してください。.....	SRDY1入力信号 内部同期クロックを選択した場合、転送が停止している初期状態は、SRDY1入力に“L”、 <u>SRDY1入力</u> に“H”を入力してください。.....																																																																																																																																																																																																																																																										
1-52ページ (最終行)に追加		Toff2制御ビット 階調モードの時は、Toff2時間設定レジスタ(TOFF2)で設定された値が有効となります。 初期状態のポートP8FLD出力制御レジスタ(0EFC16番地)のビット7が“0”の時、FLD出力ポートにはToff1時間設定レジスタ(TOFF1)に設定された時間でRAMデータが出力され、TOFF2に設定された時間で“0”になります。 また、ビット7が“1”の時は、.TOFF2に設定された時間でRAMデータが出力され、Tdisp時間の終わりで“0”になります。																																																																																																																																																																																																																																																										
1-68ページ (3行目)	指定できるオプションタイプは、表12のようにA~Gタイプの7通りあります。	指定できるオプションタイプは、表12のようにA~G、Pタイプの8通りあります。																																																																																																																																																																																																																																																										
1-68ページ 表12 ブルダウン抵抗のマスクオプションに追加 1-68ページ 注意事項に追加 3-62ページ 表に追加	<table border="1" data-bbox="341 855 815 1178"> <thead> <tr> <th rowspan="2">オプションタイプ</th> <th colspan="13">ブルダウン抵抗の接続ポート (1が記入されているとき接続)</th> </tr> <tr> <th>P20</th><th>P21</th><th>P22</th><th>P23</th><th>P24</th><th>P25</th><th>P26</th><th>P27</th><th>P80</th><th>P81</th><th>P82</th><th>P83</th> </tr> </thead> <tbody> <tr> <td>A(\$41)</td> <td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>B(\$42)</td> <td></td><td></td><td></td><td></td><td></td><td></td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>C(\$43)</td> <td></td><td></td><td></td><td></td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>D(\$44)</td> <td></td><td></td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>E(\$45)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>F(\$46)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td> </tr> <tr> <td>G(\$47)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td> </tr> </tbody> </table> <p>注1.高耐圧ポートP20~P27、P80~P83の..... 2.ご使用条件によっては、.....</p>	オプションタイプ	ブルダウン抵抗の接続ポート (1が記入されているとき接続)													P20	P21	P22	P23	P24	P25	P26	P27	P80	P81	P82	P83	A(\$41)													B(\$42)							1	1					C(\$43)					1	1	1	1					D(\$44)			1	1	1	1	1	1					E(\$45)	1	1	1	1	1	1	1	1					F(\$46)	1	1	1	1	1	1	1	1	1	1			G(\$47)	1	1	1	1	1	1	1	1	1	1	1	1	<table border="1" data-bbox="932 855 1406 1214"> <thead> <tr> <th rowspan="2">オプションタイプ</th> <th colspan="13">ブルダウン抵抗の接続ポート (1が記入されているとき接続)</th> <th rowspan="2">機能の追加事項</th> </tr> <tr> <th>P20</th><th>P21</th><th>P22</th><th>P23</th><th>P24</th><th>P25</th><th>P26</th><th>P27</th><th>P80</th><th>P81</th><th>P82</th><th>P83</th> </tr> </thead> <tbody> <tr> <td>A(\$41)</td> <td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> <td rowspan="8">特になし</td> </tr> <tr> <td>B(\$42)</td> <td></td><td></td><td></td><td></td><td></td><td></td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>C(\$43)</td> <td></td><td></td><td></td><td></td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>D(\$44)</td> <td></td><td></td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>E(\$45)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> </tr> <tr> <td>F(\$46)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td> </tr> <tr> <td>G(\$47)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td> </tr> <tr> <td>P(\$50)</td> <td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td></td><td></td><td></td><td></td> <td>(注4)</td> </tr> </tbody> </table> <p>注1.高耐圧ポートP20~P27、P80~P83の..... 2.ご使用条件によっては、..... 3.ワンタイムPROM版とEPROM版は、<u>オプションタイプAと同等でブルダウン抵抗の有無を選択することはできません。</u> 4.オプションタイプPは、INT3及びCNTR1機能は使用できません。</p>	オプションタイプ	ブルダウン抵抗の接続ポート (1が記入されているとき接続)													機能の追加事項	P20	P21	P22	P23	P24	P25	P26	P27	P80	P81	P82	P83	A(\$41)													特になし	B(\$42)							1	1					C(\$43)					1	1	1	1					D(\$44)			1	1	1	1	1	1					E(\$45)	1	1	1	1	1	1	1	1					F(\$46)	1	1	1	1	1	1	1	1	1	1			G(\$47)	1	1	1	1	1	1	1	1	1	1	1	1	P(\$50)	1	1	1	1	1	1	1	1					(注4)
オプションタイプ	ブルダウン抵抗の接続ポート (1が記入されているとき接続)																																																																																																																																																																																																																																																											
	P20	P21	P22	P23	P24	P25	P26	P27	P80	P81	P82	P83																																																																																																																																																																																																																																																
A(\$41)																																																																																																																																																																																																																																																												
B(\$42)							1	1																																																																																																																																																																																																																																																				
C(\$43)					1	1	1	1																																																																																																																																																																																																																																																				
D(\$44)			1	1	1	1	1	1																																																																																																																																																																																																																																																				
E(\$45)	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																				
F(\$46)	1	1	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																		
G(\$47)	1	1	1	1	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																
オプションタイプ	ブルダウン抵抗の接続ポート (1が記入されているとき接続)													機能の追加事項																																																																																																																																																																																																																																														
	P20	P21	P22	P23	P24	P25	P26	P27	P80	P81	P82	P83																																																																																																																																																																																																																																																
A(\$41)													特になし																																																																																																																																																																																																																																															
B(\$42)							1	1																																																																																																																																																																																																																																																				
C(\$43)					1	1	1	1																																																																																																																																																																																																																																																				
D(\$44)			1	1	1	1	1	1																																																																																																																																																																																																																																																				
E(\$45)	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																				
F(\$46)	1	1	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																		
G(\$47)	1	1	1	1	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																
P(\$50)	1	1	1	1	1	1	1	1						(注4)																																																																																																																																																																																																																																														
2-8ページ(6行目) 2.1.4 (4)として追加 3-22ページ(最終行) 3.3.9 (3)として追加		(4)または(3)Nチャネルオープンドレインポート 使用時の注意事項 Nチャネルオープンドレイン出力ポートのうち、P40~P42、P45、P46、P60は、入力用ヒステリシス回路を内蔵していますので、低消費電力のためスタンバイ状態にする場合も、これらの端子がフローティングにならないように処理してください。 理由 スタンバイモード時に、これらの端子のプルアップ用電源がオフされると端子がフローティングとなり、内蔵のヒステリシス回路に貫通電流が流れることがあります。																																																																																																																																																																																																																																																										
2-23ページ (6行目)として追加	仕様：P60/CNTR1端子にパルスを入力し、タイマ4でカウント。	仕様：P60/CNTR1端子にパルスを入力し、タイマ4でカウント。 (マスクオプションタイプPの場合は、 <u>CNTR0端子、タイマ2をご使用ください。</u>)																																																																																																																																																																																																																																																										

訂正箇所	誤	正																																																																																
2-52ページ(4行目) 2.3.6 シリアル/O2 の接続例	2.3.6 シリアル/O2の接続例 (1) CS端子を備えている周辺ICの制御 CS端子を備えている周辺ICとの接続例を図2.3.29 に示します。 <u>いずれの応用例においても、自動転送機能を使用 できません。</u>	2.3.6 シリアル/O2の接続例 (1) CS端子を備えている周辺ICの制御 CS端子を備えている周辺ICとの接続例を図2.3.29 に示します。 (削除)																																																																																
2-76ページ 3-20ページ (7) 外部クロック 使用時の 送信制御 (8) シリアル/O 送受信割り込み を許可にする 場合 (9) TxD端子の使用	(7)外部クロック使用時の送信制御 データ送信時、同期クロックとして外部クロック を選択している場合、 <u>シリアル/O1</u> クロック入力 が……。また、送信バッファレジスタへの 書き込みも <u>シリアル/O1</u> クロック入力“H”の 状態で行ってください。 (8)シリアル/O送受信割り込みを許可にする場合 (9)TxD端子の使用 ……。 また、 <u>シリアル/O1</u> では、送信終了後、……	(7)外部クロック使用時の送信制御 データ送信時、同期クロックとして外部クロック を選択している場合、 <u>シリアル/O2</u> クロック入力 が……。また、送信バッファレジスタへの 書き込みも <u>シリアル/O2</u> クロック入力“H”の 状態で行ってください。 (8)シリアル/O送受信割り込みを許可にする場合 (9)TxD端子の使用 ……。 また、 <u>シリアル/O2</u> では、送信終了後、……																																																																																
2-120ページ 図2.5.8 関連レジスタの 設定	A-D制御レジスタ (0032 ₁₆ 番地) POD <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td> </td><td> </td><td> </td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>  A-D変換レジスタ (上位) (0034 ₁₆ 番地) ADH <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td></tr></table>				0	0	0	0	0									A-D制御レジスタ (0032 ₁₆ 番地) ADCON <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td> </td><td> </td><td> </td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>  A-D変換レジスタ (上位) (0034 ₁₆ 番地) ADH <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td></tr></table>				0	0	0	0	0																																																								
			0	0	0	0	0																																																																											
			0	0	0	0	0																																																																											
2-127ページ 図2.7.2 割り込み間隔 判定レジスタの 構成	割り込み間隔判定レジスタ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td></tr><tr><td>0</td><td>機能</td><td>リセット時</td><td>R/W</td></tr><tr><td>1</td><td></td><td></td><td>x</td></tr><tr><td>2</td><td></td><td></td><td>x</td></tr><tr><td>3</td><td></td><td></td><td>x</td></tr><tr><td>4</td><td></td><td></td><td>x</td></tr><tr><td>5</td><td></td><td></td><td>x</td></tr><tr><td>6</td><td></td><td></td><td>x</td></tr><tr><td>7</td><td></td><td></td><td>x</td></tr></table> 注．割り込み間隔判定レジスタの ノイズフィルタサンプリングクロック選択 ビット（ビット2、3）が“00”の場合、 両エッジ検出機能は使用できません。									0	機能	リセット時	R/W	1			x	2			x	3			x	4			x	5			x	6			x	7			x	割り込み間隔判定レジスタ <table border="1" style="display: inline-table; vertical-align: middle;"><tr><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td><td> </td></tr><tr><td>0</td><td>機能</td><td>リセット時</td><td>R/W</td></tr><tr><td>1</td><td></td><td></td><td>x</td></tr><tr><td>2</td><td></td><td></td><td>x</td></tr><tr><td>3</td><td></td><td></td><td>x</td></tr><tr><td>4</td><td></td><td></td><td>x</td></tr><tr><td>5</td><td></td><td></td><td>x</td></tr><tr><td>6</td><td></td><td></td><td>x</td></tr><tr><td>7</td><td></td><td></td><td>x</td></tr></table> 注．割り込み間隔判定制御レジスタの ノイズフィルタサンプリングクロック選択 ビット（ビット2、3）が“00”の場合、 両エッジ検出機能は使用できません。									0	機能	リセット時	R/W	1			x	2			x	3			x	4			x	5			x	6			x	7			x
0	機能	リセット時	R/W																																																																															
1			x																																																																															
2			x																																																																															
3			x																																																																															
4			x																																																																															
5			x																																																																															
6			x																																																																															
7			x																																																																															
0	機能	リセット時	R/W																																																																															
1			x																																																																															
2			x																																																																															
3			x																																																																															
4			x																																																																															
5			x																																																																															
6			x																																																																															
7			x																																																																															

訂正箇所	誤	正																																																
<p>3-5ページ 表3.1.4 電気的特性(1)</p>	<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:15%;">記号</th> <th style="width:65%;">項目</th> <th style="width:20%;"></th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>VT+ - VT-</td> <td>ヒステリシス P40 ~ P42,P45 ~ P47,P5, P60,P61,P64</td> <td>.....</td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>I_{IH}</td> <td>“ H ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注1)</td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>I_{IL}</td> <td>“ L ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注1)</td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table> <p>注1.ポートP0,P2,P8読み込み時を除く。</p>	記号	項目		VT+ - VT-	ヒステリシス P40 ~ P42,P45 ~ P47,P5, P60,P61,P64	I _{IH}	“ H ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注1)		I _{IL}	“ L ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注1)		<table border="1" style="width:100%; border-collapse: collapse;"> <thead> <tr> <th style="width:15%;">記号</th> <th style="width:65%;">項目</th> <th style="width:20%;"></th> </tr> </thead> <tbody> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>VT+ - VT-</td> <td>ヒステリシス P40 ~ P42,P45 ~ P47,P5, P60,P61,P64 (注1)</td> <td>.....</td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>I_{IH}</td> <td>“ H ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注2)</td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> <tr> <td>I_{IL}</td> <td>“ L ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注2)</td> <td></td> </tr> <tr> <td>.....</td> <td>.....</td> <td>.....</td> </tr> </tbody> </table> <p>注1.マスクオプションタイプPのP42,P45,P46,P60はヒステリシス特性を持ちません。 2.ポートP0,P2,P8読み込み時を除く。</p>	記号	項目		VT+ - VT-	ヒステリシス P40 ~ P42,P45 ~ P47,P5, P60,P61,P64 (注1)	I _{IH}	“ H ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注2)		I _{IL}	“ L ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注2)	
記号	項目																																																	
.....																																																
VT+ - VT-	ヒステリシス P40 ~ P42,P45 ~ P47,P5, P60,P61,P64																																																
.....																																																
I _{IH}	“ H ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注1)																																																	
.....																																																
I _{IL}	“ L ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注1)																																																	
.....																																																
記号	項目																																																	
.....																																																
VT+ - VT-	ヒステリシス P40 ~ P42,P45 ~ P47,P5, P60,P61,P64 (注1)																																																
.....																																																
I _{IH}	“ H ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注2)																																																	
.....																																																
I _{IL}	“ L ” 入力電流 P00 ~ P07,P20 ~ P27, P80 ~ P83 (注2)																																																	
.....																																																
<p>3-7ページ(3行目) 3.1.4 A-D変換器特性</p>	<p>3.1.4 A-D変換器特性 表3.1.6 A-D変換器特性 (指定のない場合は、 V_{CC} = 4.0 ~ 5.5V、V_{SS}=0V、T_a=-20 ~ 85 、 高速モード時 f(X_{IN})=250kHz ~ 4.2kHz)</p>	<p>3.1.4 A-D変換器特性 表3.1.6 A-D変換器特性 (指定のない場合は、 V_{CC} = 4.0 ~ 5.5V、V_{SS}=0V、T_a=-20 ~ 85 、 高速モード時 f(X_{IN})=250kHz ~ 4.2MHz)</p>																																																
<p>3-28ページ (4) ワンタイム PROM版及び EPROM版の V_{PP}端子配線</p>	<p>(4) ワンタイムPROM版及びEPROM版のV_{PP}端子配線 V_{PP}端子のできるだけ近くに5k 程度の抵抗を直列に挿入し、V_{SS}端子に接続してください。 また、、、</p>	<p>(4) ワンタイムPROM版及びEPROM版のV_{PP}端子配線 V_{PP}端子のできるだけ近くに5k 程度の抵抗を直列に挿入してください。 また、、、</p>																																																
<p>3-62ページ (16行目)</p>	<p>2. マスクオプション指定、マスクオプションにより下記の7通りの中から選択することができます。 ブルダウン抵抗の内蔵タイプを下記のA ~ Gの中から選択し、下欄に必ず記入してください。 (A ~ GのASCIIコード4116 ~ 4716を書き込んでください。)</p>	<p>2. マスクオプション指定、マスクオプションにより下記の8通りの中から選択することができます。 ブルダウン抵抗の内蔵タイプを下記のA ~ G、Pの中から選択し、下欄に必ず記入してください。 (A ~ G、PのASCIIコード4116 ~ 4716、5016を書き込んでください。)</p>																																																
<p>3-62ページ (最終行)</p>	<p>オプションタイプA ~ Gをご記入ください。</p>	<p>オプションタイプA ~ G、Pをご記入ください。</p>																																																