

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

RENESAS TECHNICAL UPDATE

〒100-0004 東京都千代田区大手町 2-6-2 日本ビル
株式会社 ルネサス テクノロジ

問合せ窓口 <http://japan.renesas.com/inquiry>

E-mail: csc@renesas.com

製品分類	MPU&MCU	発行番号	TN-H8*-A356A/J	Rev.	第1版
題名	H8S/2117 グループハードウェアマニュアル誤記訂正		情報分類	技術情報	
適用製品	H8S/2117 グループ	対象ロット等	関連資料	H8S/2117グループハードウェアマニュアル (RJJ09B0360-0100 Rev.1.00)	
		全ロット			

H8S/2117 グループハードウェアマニュアル(RJJ09B0360-0100 Rev.1.00)において以下に訂正いたします。

表1 H8S/2117 グループハードウェアマニュアル正誤表1

修正箇所	ページ	訂正箇所
3.2.3 シリアルタイムコントロールレジスタ (STCR) ビット3 FLSHE	3-4	<p>(誤) フラッシュメモリのレジスタ (FCCS、FPCS、FECS、FKEY、FMATS、FTDAR)、低消費電力状態の制御レジスタ (SBYCR、LPWRCR、MSTPCRH、MSTPCRL)、および周辺モジュールの制御レジスタ (BCR2、WSCR、PCSR、SYSCR2)、のCPUアクセスを制御します。</p> <p>(正) フラッシュメモリのレジスタ (FCCS、FPCS、FECS、FKEY、FMATS、FTDAR)、低消費電力状態の制御レジスタ (SBYCR、LPWRCR、MSTPCRH、MSTPCRL)、および周辺モジュールの制御レジスタ (PCSR)、のCPUアクセスを制御します。</p> <p>(誤)</p> <p>0 : アドレスH' (FF)FF80~H' (FF)FF87 のエリアは、低消費電力状態および周辺モジュールの制御レジスタをアクセス アドレスH' (FF)FEA8~H' (FF)FEAE はリザーブエリア</p> <p>1 : アドレスH' (FF)FF80~H' (FF)FF87 エリアはリザーブエリア アドレスH' (FF)FEA8~H' (FF)FEAE はフラッシュメモリの制御レジスタをアクセス</p> <p>(正)</p> <p>0 : RELOCATE=0のとき、アドレスH' (FF)FF80~H' (FF)FF87のエリアは、低消費電力状態および周辺モジュールの制御レジスタをアクセス アドレスH' (FF)FEA8~H' (FF)FEAEはリザーブエリア</p> <p>RELOCATE=1のとき、アドレスH' (FF)FF80~H' (FF)FF87のエリアは、低消費電力状態および周辺モジュールの制御レジスタをアクセス アドレスH' (FF)FEA8~H' (FF)FEAEはリザーブエリア</p> <p>1 : RELOCATE=0のとき、アドレスH' (FF)FF80~H' (FF)FF87のエリアはリザーブエリア アドレスH' (FF)FEA8~H' (FF)FEAE はフラッシュメモリの制御レジスタをアクセス</p> <p>RELOCATE=1のとき、アドレスH' (FF)FF80~H' (FF)FF87のエリアは、低消費電力状態および周辺モジュールの制御レジスタをアクセス アドレスH' (FF)FEA8~H' (FF)FEAE はフラッシュメモリの制御レジスタをアクセス</p>

表2 H8S/2117 グループハードウェアマニュアル正誤表2

修正箇所	ページ	訂正箇所																				
5.5 割り込み例外処理ベクタ テーブル 表5.5 割り込み要因とベクタ アドレスおよび割り込み優先 順位一覧 (H8S/2140Bグループ互換ベク タモード	5-22	<p>(誤)</p> <table border="1"> <thead> <tr> <th>割り込み要因 発生元</th> <th>名称</th> <th>ベクタ 番号</th> <th>ベクタアドレス アドバンスモード</th> <th>ICR</th> </tr> </thead> <tbody> <tr> <td>—</td> <td>システム予約</td> <td>82</td> <td>H'000148</td> <td>—</td> </tr> </tbody> </table> <p>(正)</p> <table border="1"> <thead> <tr> <th>割り込み要因 発生元</th> <th>名称</th> <th>ベクタ 番号</th> <th>ベクタアドレス アドバンスモード</th> <th>ICR</th> </tr> </thead> <tbody> <tr> <td>SCIF</td> <td>SCIF (SCIF 割り込み)</td> <td>82</td> <td>H'000148</td> <td>ICRC7</td> </tr> </tbody> </table>	割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR	—	システム予約	82	H'000148	—	割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR	SCIF	SCIF (SCIF 割り込み)	82	H'000148	ICRC7
割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR																		
—	システム予約	82	H'000148	—																		
割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR																		
SCIF	SCIF (SCIF 割り込み)	82	H'000148	ICRC7																		
5.5 割り込み例外処理ベクタ テーブル 表5.6 割り込み要因とベクタ アドレスおよび割り込み優先 順位一覧 (H8S/2140B 拡張ベクタモ ード	5-26	<p>(誤)</p> <table border="1"> <thead> <tr> <th>割り込み要因 発生元</th> <th>名称</th> <th>ベクタ 番号</th> <th>ベクタアドレス アドバンスモード</th> <th>ICR</th> </tr> </thead> <tbody> <tr> <td>—</td> <td>システム予約</td> <td>82</td> <td>H'000148</td> <td>—</td> </tr> </tbody> </table> <p>(正)</p> <table border="1"> <thead> <tr> <th>割り込み要因 発生元</th> <th>名称</th> <th>ベクタ 番号</th> <th>ベクタアドレス アドバンスモード</th> <th>ICR</th> </tr> </thead> <tbody> <tr> <td>SCIF</td> <td>SCIF (SCIF 割り込み)</td> <td>82</td> <td>H'000148</td> <td>ICRC7</td> </tr> </tbody> </table>	割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR	—	システム予約	82	H'000148	—	割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR	SCIF	SCIF (SCIF 割り込み)	82	H'000148	ICRC7
割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR																		
—	システム予約	82	H'000148	—																		
割り込み要因 発生元	名称	ベクタ 番号	ベクタアドレス アドバンスモード	ICR																		
SCIF	SCIF (SCIF 割り込み)	82	H'000148	ICRC7																		
7.2 出力バッファ制御 表7.4 各ポートの出力信号有 効設定一覧	7-40 ～ 7-42	<p>P43 出力設定信号名：SCK2_OE (誤) SCI_2.SCR.CKE[1:0]= 01, 1x+SMR.C/A=1 (正) SCI_2.SCR.CKE[1:0]= 01/10/11 +SMR.C/A=1</p> <p>P50 出力設定信号名：FTxD_OE (誤) SCIFENABLE=1: SCIFOE1 SCIFE (正) SCIFENABLE=1: SCIFOE1 +SCIFE</p> <p>P86 出力設定信号名：SCK1_OE (誤) SCI_1.SMR.C/A=0,SCR.CKE[1:0]=01, 1x (正) SCI_1.SMR.C/A=0,SCR.CKE[1:0]= 01/10/11</p> <p>PB7 出力設定信号名：$\overline{\text{RTS_OE}}$ (誤) SCIFOE=1: (\sim SCIFE&SCIFOE1 &\sim SCIFOE0 SCIFE &\simSCIFOE0) (正) SCIFOE=1: SCIFE · SCIFOE1 · SCIFOE0 + SCIFE · SCIFOE0</p> <p>PB5 出力設定信号名：$\overline{\text{DTR_OE}}$ (誤) SCIFOE=1: (\sim SCIFE&SCIFOE1 &\sim SCIFOE0 SCIFE &\simSCIFOE0) (正) SCIFOE=1: SCIFE · SCIFOE1 · SCIFOE0 + SCIFE · SCIFOE0</p>																				
7.3.2 ポートコントロールレ ジスタ 1 (PTCNT1) ビット 7 IIC1BS ビット 6 IIC1AS	7-44	<p>(誤)</p> <table border="1"> <tr> <td colspan="2">IIC_1の入出力端子を選択します。</td> </tr> <tr> <td>IIC1BS</td> <td>IIC1AS</td> </tr> <tr> <td>0</td> <td>0 : P52/SCL0,P97/SDA0を選択します。</td> </tr> </table> <p>(正)</p> <table border="1"> <tr> <td colspan="2">IIC_1の入出力端子を選択します。</td> </tr> <tr> <td>IIC1BS</td> <td>IIC1AS</td> </tr> <tr> <td>0</td> <td>0 : P86/SCL1,P42/SDA1を選択します。</td> </tr> </table>	IIC_1の入出力端子を選択します。		IIC1BS	IIC1AS	0	0 : P52/SCL0,P97/SDA0を選択します。	IIC_1の入出力端子を選択します。		IIC1BS	IIC1AS	0	0 : P86/SCL1,P42/SDA1を選択します。								
IIC_1の入出力端子を選択します。																						
IIC1BS	IIC1AS																					
0	0 : P52/SCL0,P97/SDA0を選択します。																					
IIC_1の入出力端子を選択します。																						
IIC1BS	IIC1AS																					
0	0 : P86/SCL1,P42/SDA1を選択します。																					

表3 H8S/2117 グループハードウェアマニュアル正誤表3

修正箇所	ページ	訂正箇所																												
8.3.6 PWM プリスケールレジスタ 0～5 (PWMPRE0～PWMPRE5) 表 8.3 φ=20MHz時の分解能、PWM 変換周期、キャリア周波数 (8ビットカウンタ動作)	8-9	(誤) PWM変換周器 (正) PWM 変換周期 (誤) <table border="1" style="display: inline-table; margin-right: 20px;"> <tr><td colspan="2">キャリア周波数</td></tr> <tr><td colspan="2">単パルス方式</td></tr> <tr><td>Min.</td><td>Max.</td></tr> <tr><td>78.1kHz</td><td>306.4kHz</td></tr> <tr><td>39.1kHz</td><td>153.2kHz</td></tr> <tr><td>19.5kHz</td><td>76.6kHz</td></tr> <tr><td>9.8kHz</td><td>38.3kHz</td></tr> </table> (正) <table border="1" style="display: inline-table;"> <tr><td colspan="2">キャリア周波数</td></tr> <tr><td colspan="2">単パルス方式</td></tr> <tr><td>Min.</td><td>Max.</td></tr> <tr><td>306.4Hz</td><td>78.1kHz</td></tr> <tr><td>153.2Hz</td><td>39.1kHz</td></tr> <tr><td>76.6Hz</td><td>19.5kHz</td></tr> <tr><td>38.3Hz</td><td>9.8kHz</td></tr> </table>	キャリア周波数		単パルス方式		Min.	Max.	78.1kHz	306.4kHz	39.1kHz	153.2kHz	19.5kHz	76.6kHz	9.8kHz	38.3kHz	キャリア周波数		単パルス方式		Min.	Max.	306.4Hz	78.1kHz	153.2Hz	39.1kHz	76.6Hz	19.5kHz	38.3Hz	9.8kHz
キャリア周波数																														
単パルス方式																														
Min.	Max.																													
78.1kHz	306.4kHz																													
39.1kHz	153.2kHz																													
19.5kHz	76.6kHz																													
9.8kHz	38.3kHz																													
キャリア周波数																														
単パルス方式																														
Min.	Max.																													
306.4Hz	78.1kHz																													
153.2Hz	39.1kHz																													
76.6Hz	19.5kHz																													
38.3Hz	9.8kHz																													
8.3.6 PWM デューティ設定レジスタ 0～5 (PWMREG0～PWMREG5) (3)8ビットパルス分割モード	8-10	(誤) PWM周期 = 16/ 内部クロック周波数 (正) PWM 変換周期 = 256/ 内部クロック周波数 PWM 周期 = 16/ 内部クロック周波数 = 1/ キャリア周波数																												
11.3.8 TCM インタラプトイネーブルレジスタ (TCMIER) ビット1 CMMS	11-10	1：TCMMCI 信号を使用 (誤) TCMCSRのMCICTL=0の場合、TCMMCIがHighの期間のみ周期測定を行います。MCICTL=1の場合、TCMMCIがLowの期間のみ周期測定を行います。 (正) TCMCSR の MCICTL=0 の場合、TCMMCI が Low の期間のみ周期測定を行います。MCICTL=1 の場合、TCMMCI が High の期間のみ周期測定を行います。																												
22.1 特長 ・書き込み/消去時間	22-1	(誤) 書き込み時間：128バイト同時書き込み TBD (typ)、1バイトあたり換算 TBD 消去時間：1ブロック(64Kバイト)あたり TDB (typ) (正) 書き込み時間：128バイト同時書き込み 1ms (typ)、1バイトあたり換算 7.8 μs 消去時間：1ブロック(64Kバイト)あたり 600ms (typ)																												

表4 H8S/2117 グループハードウェアマニュアル正誤表4

修正箇所	ページ	訂正箇所																																
25.4 レジスタ選択条件	25-58	(誤)																																
		<table border="1"> <thead> <tr> <th>下位アドレス</th> <th>レジスタ名称</th> <th>レジスタ選択条件</th> <th>モジュール名</th> </tr> </thead> <tbody> <tr> <td>H'FF82</td> <td>PCSR</td> <td>条件なし</td> <td>PWMX</td> </tr> <tr> <td>H'FF84</td> <td>SBYCR</td> <td rowspan="4"></td> <td rowspan="4">SYSTEM</td> </tr> <tr> <td>H'FF85</td> <td>LPWRCR</td> </tr> <tr> <td>H'FF86</td> <td>MSTPCRH</td> </tr> <tr> <td>H'FF87</td> <td>MSTPCRL</td> </tr> </tbody> </table>	下位アドレス	レジスタ名称	レジスタ選択条件	モジュール名	H'FF82	PCSR	条件なし	PWMX	H'FF84	SBYCR		SYSTEM	H'FF85	LPWRCR	H'FF86	MSTPCRH	H'FF87	MSTPCRL														
下位アドレス	レジスタ名称	レジスタ選択条件	モジュール名																															
H'FF82	PCSR	条件なし	PWMX																															
H'FF84	SBYCR		SYSTEM																															
H'FF85	LPWRCR																																	
H'FF86	MSTPCRH																																	
H'FF87	MSTPCRL																																	
26.5 フラッシュメモリ特性 表 26.13 フラッシュメモリ特性	26-19	(正)																																
		<table border="1"> <thead> <tr> <th>下位アドレス</th> <th>レジスタ名称</th> <th>レジスタ選択条件</th> <th>モジュール名</th> </tr> </thead> <tbody> <tr> <td rowspan="2">H'FF82</td> <td>PCSR (RELOCATE=0)</td> <td>STCR の FLSHE=0</td> <td rowspan="2">PWMX</td> </tr> <tr> <td>PCSR (RELOCATE=1)</td> <td>条件なし</td> </tr> <tr> <td rowspan="2">H'FF84</td> <td>SBYCR (RELOCATE=0)</td> <td>STCR の FLSHE=0</td> <td rowspan="2">SYSTEM</td> </tr> <tr> <td>SBYCR (RELOCATE=1)</td> <td>条件なし</td> </tr> <tr> <td rowspan="2">H'FF85</td> <td>LPWRCR (RELOCATE=0)</td> <td>STCR の FLSHE=0</td> <td rowspan="2"></td> </tr> <tr> <td>LPWRCR (RELOCATE=1)</td> <td>条件なし</td> </tr> <tr> <td rowspan="2">H'FF86</td> <td>MSTPCRH (RELOCATE=0)</td> <td>STCR の FLSHE=0</td> <td rowspan="2"></td> </tr> <tr> <td>MSTPCRH (RELOCATE=1)</td> <td>条件なし</td> </tr> <tr> <td rowspan="2">H'FF87</td> <td>MSTPCRL (RELOCATE=0)</td> <td>STCR の FLSHE=0</td> <td rowspan="2"></td> </tr> <tr> <td>MSTPCRL (RELOCATE=1)</td> <td>条件なし</td> </tr> </tbody> </table>	下位アドレス	レジスタ名称	レジスタ選択条件	モジュール名	H'FF82	PCSR (RELOCATE=0)	STCR の FLSHE=0	PWMX	PCSR (RELOCATE=1)	条件なし	H'FF84	SBYCR (RELOCATE=0)	STCR の FLSHE=0	SYSTEM	SBYCR (RELOCATE=1)	条件なし	H'FF85	LPWRCR (RELOCATE=0)	STCR の FLSHE=0		LPWRCR (RELOCATE=1)	条件なし	H'FF86	MSTPCRH (RELOCATE=0)	STCR の FLSHE=0		MSTPCRH (RELOCATE=1)	条件なし	H'FF87	MSTPCRL (RELOCATE=0)	STCR の FLSHE=0	
下位アドレス	レジスタ名称	レジスタ選択条件	モジュール名																															
H'FF82	PCSR (RELOCATE=0)	STCR の FLSHE=0	PWMX																															
	PCSR (RELOCATE=1)	条件なし																																
H'FF84	SBYCR (RELOCATE=0)	STCR の FLSHE=0	SYSTEM																															
	SBYCR (RELOCATE=1)	条件なし																																
H'FF85	LPWRCR (RELOCATE=0)	STCR の FLSHE=0																																
	LPWRCR (RELOCATE=1)	条件なし																																
H'FF86	MSTPCRH (RELOCATE=0)	STCR の FLSHE=0																																
	MSTPCRH (RELOCATE=1)	条件なし																																
H'FF87	MSTPCRL (RELOCATE=0)	STCR の FLSHE=0																																
	MSTPCRL (RELOCATE=1)	条件なし																																
26.5 フラッシュメモリ特性 表 26.13 フラッシュメモリ特性	26-19	(誤)																																
		<table border="1"> <thead> <tr> <th>項目</th> <th>記号</th> <th>typ.</th> <th>max.</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>書き込み時間 (総和)</td> <td>ΣIP</td> <td>2.3</td> <td>6</td> <td>s/128K バイト</td> </tr> <tr> <td>消去時間 (総和)</td> <td>ΣIE</td> <td>2.3</td> <td>6</td> <td>s/128K バイト</td> </tr> <tr> <td>書き込み、消去時間 (総和)</td> <td>ΣIPE</td> <td>4.6</td> <td>12</td> <td>s/128K バイト</td> </tr> </tbody> </table>	項目	記号	typ.	max.	単位	書き込み時間 (総和)	ΣIP	2.3	6	s/128K バイト	消去時間 (総和)	ΣIE	2.3	6	s/128K バイト	書き込み、消去時間 (総和)	ΣIPE	4.6	12	s/128K バイト												
項目	記号	typ.	max.	単位																														
書き込み時間 (総和)	ΣIP	2.3	6	s/128K バイト																														
消去時間 (総和)	ΣIE	2.3	6	s/128K バイト																														
書き込み、消去時間 (総和)	ΣIPE	4.6	12	s/128K バイト																														
26.5 フラッシュメモリ特性 表 26.13 フラッシュメモリ特性	26-19	(正)																																
		<table border="1"> <thead> <tr> <th>項目</th> <th>記号</th> <th>typ.</th> <th>max.</th> <th>単位</th> </tr> </thead> <tbody> <tr> <td>書き込み時間 (総和)</td> <td>ΣIP</td> <td>1.4</td> <td>4</td> <td>s/160K バイト</td> </tr> <tr> <td>消去時間 (総和)</td> <td>ΣIE</td> <td>1.4</td> <td>4</td> <td>s/160K バイト</td> </tr> <tr> <td>書き込み、消去時間 (総和)</td> <td>ΣIPE</td> <td>2.9</td> <td>8</td> <td>s/160K バイト</td> </tr> </tbody> </table>	項目	記号	typ.	max.	単位	書き込み時間 (総和)	ΣIP	1.4	4	s/160K バイト	消去時間 (総和)	ΣIE	1.4	4	s/160K バイト	書き込み、消去時間 (総和)	ΣIPE	2.9	8	s/160K バイト												
項目	記号	typ.	max.	単位																														
書き込み時間 (総和)	ΣIP	1.4	4	s/160K バイト																														
消去時間 (総和)	ΣIE	1.4	4	s/160K バイト																														
書き込み、消去時間 (総和)	ΣIPE	2.9	8	s/160K バイト																														

— 以上 —