
RL78/L23 用シミュレータ V1.01.00

リリースノート

この度は、RL78/L23 用シミュレータをご使用いただきまして、誠にありがとうございます。

この添付資料では、RL78/L23 用シミュレータの対象デバイスとシミュレーション機能、および注意事項等を記載しております。ご使用前に、必ずお読みくださいますようお願い申し上げます。

目次

| | | |
|--------------|--------------------------------|-----------|
| 第 1 章 | 対象デバイスとシミュレーション機能 | 2 |
| 第 2 章 | 変更点 | 3 |
| 2.1 | 機能改善 | 3 |
| 2.2 | 制限事項の解除..... | 4 |
| 第 3 章 | 注意事項 | 5 |
| 3.1 | 対象デバイスとシミュレータの相違点 | 5 |
| 3.2 | シミュレーション機能に関する注意事項..... | 16 |
| 改訂記録 | | 18 |

第1章 対象デバイスとシミュレーション機能

RL78/L23 用シミュレータのサポートするデバイス一覧を以下に示します。

| デバイス グループ | デバイス名 |
|--------------|------------------------------------------|
| RL78/L23 | 44 pins R7F100LFJ, R7F100LFL |
| | 48 pins R7F100LGJ, R7F100LGL |
| | 52 pins R7F100LJJ, R7F100LJL |
| | 64 pins R7F100LLJ, R7F100LLL |
| | 80 pins R7F100LMG, R7F100LMJ, R7F100LML |
| | 100 pins R7F100LPG, R7F100LPJ, R7F100LPL |

対象デバイスでシミュレータを使用した場合、CPU の命令シミュレーションに加えて次のような機能を使用することができます。

- ・マイコンの周辺機能(タイマ, シリアル, SNOOZE モード・シーケンサ等)のシミュレーション
- ・入出力パネルウインドウを使用した仮想的なターゲットボードのシミュレーション
- ・タイミングチャートウインドウを使用したマイコン端子波形の観測

なお、「マイコンの消費電流シミュレーション」には対応していません。

第2章 変更点

本章では、RL78/L23 用シミュレータ V1.00.00 から V1.01.00 での変更点について説明します。

2.1 機能改善

2.1.1 対象デバイスについて

RL78/L23 用シミュレータでサポートする品種を追加しました。

[追加した品種]

| | |
|----------|---------------------------------|
| 44 pins | R7F100LFJ, R7F100LFL |
| 48 pins | R7F100LGJ, R7F100LGL |
| 52 pins | R7F100LJJ, R7F100LJL |
| 64 pins | R7F100LLJ, R7F100LLL |
| 80 pins | R7F100LMG, R7F100LMJ, R7F100LML |
| 100 pins | R7F100LPG, R7F100LPJ |

2.1.2 周辺機能について

本版で以下の周辺機能のシミュレーションに対応しました。

- ・16 ビット・タイマ KB40, KB41, KB42 の一部機能^注

注：非対応の機能については「3.1.9 16 ビット・タイマ KB40, KB41, KB42 について」を参照してください。

2.2 制限事項の解除

2.2.1 シリアル・インタフェース IICA のクロック・ストレッチ解除のシミュレーション

V1.00.00 で制限事項としていた下記を解除し、条件を全て満たす場合、アドレス受信時の 8 クロック目のクロック・ストレッチを、IICA コントロール・レジスタ n0 (IICCTLn0) のビット 5 (WRELn) のセットにより解除できるようになりました。

✓ シリアル・インタフェース IICA のクロック・ストレッチ解除のシミュレーション

【内容】 以下の条件を全て満たす場合、アドレス受信時の 8 クロック目のクロック・ストレッチを、IICA コントロール・レジスタ n0 (IICCTLn0) のビット 5 (WRELn) のセットにより解除することができません。

- スレーブ動作時
- 全アドレス一致機能許可または拡張コード受信
- IICA コントロール・レジスタ n0 (IICCTLn0) のビット 3 (WTIMn) が 1
- IICA ステータス・レジスタ n (IICSn) のビット 3 (TRCn) = 1 (送信状態)

2.2.2 SNOOZE モード・シーケンサ使用時の低速オンチップ・オシレータの動作

V1.00.00 で制限事項としていた下記を解除し、条件を全て満たす場合に低速オンチップ・オシレータが動作するようになりました。

✓ SNOOZE モード・シーケンサ使用時の低速オンチップ・オシレータの動作

【内容】 以下の条件を全て満たす場合に低速オンチップ・オシレータが動作しないため、SNOOZE モード・シーケンサ (SMS) のウェイト処理が動作しません。

- ウォッチドッグ・タイマが停止
- サブシステム・クロック供給モード制御レジスタ (OSMC) のビット 4 (WUTMMCK0) が 0, かつサブシステム・クロック選択レジスタ (CKSEL) のビット 0 (SELLOSC) が 0
- SNOOZE モード・シーケンサのウェイト処理でウェイトのソース・クロックに fil を選択

第3章 注意事項

本章では、RL78/L23 用シミュレータの注意事項について説明します。

注意事項は以下の 2 点に分けて説明します。

- ・対象デバイスとシミュレータの相違点 : シミュレータの仕様上、対象デバイスとの動作に差が生まれるもの
- ・シミュレーション機能に関する注意事項 : シミュレータ GUI ウィンドウ等の注意事項

なお、説明の中の仮想ボードパネルは CS+ for CC で対応しています。

3.1 対象デバイスとシミュレータの相違点

3.1.1 非対応の周辺機能について

シミュレータでは対象デバイスが持つ以下の周辺機能に非対応です(以下の機能はシミュレータではデバッグできません)。

- ・レギュレータ
- ・パワーオン・リセット回路
- ・電圧検出回路
- ・セルフ・プログラミング
- ・オペレーション・ステート・コントロール
- ・静電容量センサユニット (CTS U2La)
- ・セキュリティ機能
- ・発振停止検出回路
- ・バンク・プログラミング機能

3.1.2 ポート機能を制御する SFR について

シミュレータでは、ポート機能を制御する SFR のうち、以下の SFR のシミュレーションを行っていません。

各レジスタともに、値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・ポート入力モード・レジスタ (PIMxx)
- ・ポート・デジタル・インプット・ディスエーブル・レジスタ (PDIDISxx)
- ・出力電流制御許可レジスタ (CCDE)
- ・出力電流選択レジスタ (CCSx)
- ・40mA ポート出力制御レジスタ (PTDC)
- ・ポート・モード・コントロール T・レジスタ (PMCTxx)

3.1.3 バッテリバックアップ用電源 (VBAT) について

シミュレータは、バッテリバックアップ用電源 (VBAT) のシミュレーションを行っていません。

3.1.4 クロック発生回路の発振安定時間について

シミュレータでは、クロック発振回路の発振安定時間をシミュレーションしていません。

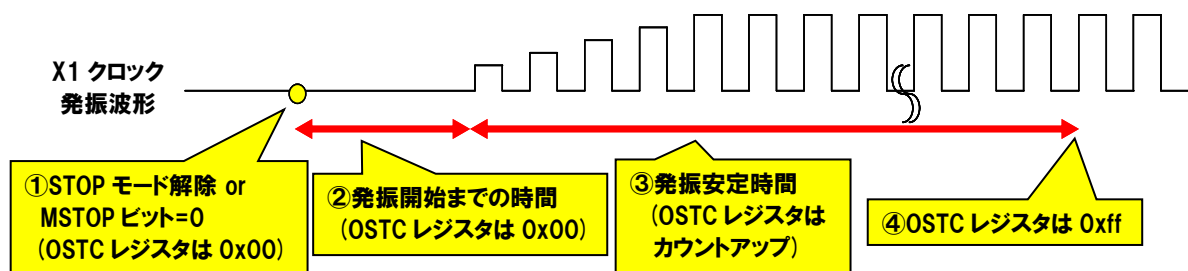
発振安定時間は常に 0 秒となります。また、発振を開始すると OSTC レジスタはカウントアップ動作せず、次に次の値となります。

| OSTS の設定値 | OSTC の値 |
|--------------------|---------|
| 0x0 : $2^8/f_x$ | 0x80 |
| 0x1 : $2^9/f_x$ | 0xc0 |
| 0x2 : $2^{10}/f_x$ | 0xe0 |
| 0x3 : $2^{11}/f_x$ | 0xf0 |
| 0x4 : $2^{13}/f_x$ | 0xf8 |
| 0x5 : $2^{15}/f_x$ | 0xfc |
| 0x6 : $2^{17}/f_x$ | 0xfe |
| 0x7 : $2^{18}/f_x$ | 0xff |

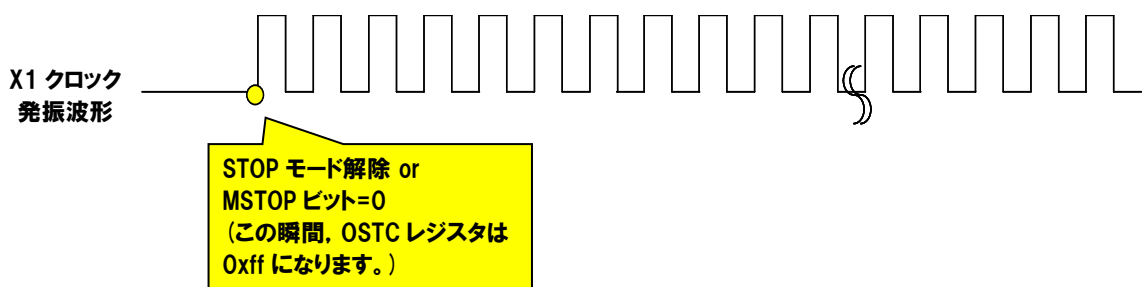
この動作を図に示すと、以下のようになります。

対象デバイスの場合、図にあるような①～④の状態を経て、X1 クロックが発振しますが、シミュレータの場合、この①～④が一瞬で終了し、X1 クロックが発振します。

[対象デバイスの場合 (OSTS に 0x07 を設定した場合の例)]



[シミュレータの場合 (OSTS に 0x07 を設定した場合の例)]



このため、発振安定待ちのプログラムに注意が必要です。

OSTC レジスタが最大値になれば発振安定待ちを抜ける、もしくは OSTC レジスタがある値以上になれば発振安定待ちを抜ける、という条件でプログラムが作成されていれば問題ありませんが、OSTC レジスタがある値(最大値ではない値)になれば発振安定待ちを抜ける、という条件で作成されていると、無限ループになってしまいます。

以下に問題とならないプログラム例、および問題となるプログラム例を示します。

(OSTS に 0x07 を設定した場合の例です。)

[問題ないプログラム例 1]

```
while(OSTC != 0xff)
{
    NOP(); /* wait */
}
```

3.1.5 クロック発振回路のSFR (CMC/OSMC/HIOTRM/MIOTRM/LIOTRM/MODRV/SOMRG/CSC)について

シミュレータでは、クロック発振回路が持つ SFR のうち、以下の SFR のシミュレーションを行っていません。

各レジスタともに、値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・クロック動作モード制御レジスタ(CMC)のビット 0, 1, 2(AMPH, AMPHS0, AMPHS1)
- ・サブシステム・クロック供給モード制御レジスタ(OSMC)のビット 0(HIPREC)^注
- ・高速オンチップ・オシレータ・トリミング・レジスタ(HIOTRM)
- ・中速オンチップ・オシレータ・トリミング・レジスタ(MIOTRM)
- ・低速オンチップ・オシレータ・トリミング・レジスタ(LIOTRM)
- ・メイン発振器発振モード選択レジスタ(MODRV)
- ・XT1 発振回路マージンチェック制御レジスタ(SOMRG)

注：シミュレータでは HIPREC ビットは 0 固定で、STOP 命令を実行すると、STOP モードに移行します。

また、クロック動作モード制御レジスタ(CMC)の EXCLKS, OSCSELS, AMPHS1, AMPHS0 ビット、クロック動作ステータス制御レジスタ(CSC)の XTSTOP ビットの初期化について、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

EXCLKS, OSCSELS, AMPHS1, AMPHS0, XTSTOP ビットはパワーオン・リセットによるリセット時のみ初期化され、その他のリセット要因では、値を保持します。

[シミュレータ]

パワーオン・リセットによるリセットは非対応であるため、EXCLKS, OSCSELS, AMPHS1, AMPHS0, XTSTOP ビットは、リセットにより初期化されることはありません。シミュレータが対応している以下のリセット要因では値を保持します。

- RESET 端子による外部リセット入力
- ウォッチドッグ・タイマのプログラム暴走検出による内部リセット
- デバッガによる CPU リセット

3.1.6 タイマ・アレイ・ユニットの動作クロックについて

タイマ・アレイ・ユニットの動作クロックが 233Hz 以下の場合、タイマ・アレイ・ユニットが正常に動作しません(実際に選択した動作クロックよりも高速なクロックで動作しているような挙動になります)。233Hz 以下の動作クロックは指定しないでください。

3.1.7 タイマ・アレイ・ユニットのノイズ・フィルタについて

対象デバイスのタイマ・アレイ・ユニットでは、タイマ入力端子のノイズ除去を目的として、ノイズ・フィルタの ON/OFF 機能がありますが、シミュレータではこれをシミュレーションしていません。(ON しても OFF しても動作に差は生まれません。) シミュレータでは、信号にノイズが乗ることが無いため、これをシミュレーションする意义がありません。

3.1.8 タイマRJのデジタルフィルタについて

タイマ RJ のデジタルフィルタの動作をシミュレーションしていません。

3.1.9 16ビット・タイマKB40, KB41, KB42について

シミュレータは、16 ビット・タイマ KB40, KB41, KB42 の以下の機能については、シミュレーションを行っていません。

- ・TKBOnp 出力アクティブ時の外部トリガ入力マスク機能

シミュレータでは、TKBCTLn0.TKBTGMnp ビットの値を 0 または 1 に書き込むことができますが、「外部トリガ入力マスク機能」はサポートしていません。

- ・IH 制御 PWM 出力機能

シミュレータでは、TKBCTLn0.TKBIHEn ビットの値を 0 または 1 に書き込むことができますが、「IH 制御 PWM 出力機能」はサポートしていません。

- ・TKBOnp 出力に対する強制出力停止機能 2 解除トリガ

強制出力停止機能解除トリガ・レジスタ n (TKBPAHFTn) (n = 0-2)の TKBPAFTTnp (n = 0-2; p = 0, 1)ビットに 1 を書き込むことができますが、

シミュレータでは、「TKBOnp 出力に対する強制出力停止機能 2 解除トリガ」はサポートしていません。このため、TKBPAHFTn.TKBPAFTTnp ビットに 1 を書き込んでも、TKBOnp 出力に対する強制出力停止機能 2 は解除できません。

3.1.10 16ビット・タイマKB40, KB41, KB42動作中の16ビット・タイマKB間引き回数設定レジスタの書き換えについて

シミュレータでは、16 ビット・タイマ KB40, KB41, KB42 動作中(TKBCTLn1.TKBCEn = 1)に 16 ビット・タイマ KB 間引き回数設定レジスタ n (TKBTCMPn)(n = 0-2)を書き換えた場合、当該レジスタへの書き換えは無視され、間引き回数は変更されません。

3.1.11 16ビット・タイマKB40, KB41, KB42の短パルス入力時のFixed off機能動作について

Fixed off 機能は、デバイスでは、強制出力停止入力 2 の入力レベルにあわせて強制出力停止発動を非同期、解除を同期扱いで制御としているため、強制出力停止入力 2 のアクティブレベル幅が fKBKC の 1 クロック未満だった場合、強制出力停止機能 2 が解除されず強制出力停止状態を継続する場合があります。

シミュレータでは、強制出力停止入力 2 のアクティブレベル幅が fKBKC の 1 クロック未満でも、強制出力停止入力 2 信号の立ち下がりエッジを受け付けると、強制出力停止の解除は即時に行われます。

3.1.12 16ビット・タイマKB40, KB41, KB42のインターリーブPFC出力モードの動作について

16 ビット・タイマ KB40, KB41, KB42 のインターリーブ PFC 出力モードの動作について、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

16 ビット・タイマ KB 動作制御レジスタ n0(TKBCTLn0)(n = 0-2)の TKBIRSn[2:0]ビットで、インターリーブ PFC 出力モードにおける TKBOn1 を即時出力する INTP1 入力受け付け範囲を設定できます。

[シミュレータ]

16 ビット・タイマ KB 動作制御レジスタ n0(TKBCTLn0)(n = 0-2)の TKBIRSn[2:0]ビットで、インターリーブ PFC 出力モードにおける TKBOn1 を即時出力する INTP1 入力受け付け範囲を設定できますが、TKBIRSn[2:0]=000b~011b の設定のみをサポートし、TKBIRSn2 ビットの値は無視されます。

TKBCTLn0.TKBIRSn2 ビットに 0 または 1 を書き込むことができますが、TKBIRSn2 ビットの値は無視されて、TKBIRSn[2:0]=100b, 101b が設定された場合でも、TKBIRSn[2:0]=000b, 001b が設定されたものとして動作します。

3.1.13 16ビット・タイマKB40, KB41, KB42のノイズ・フィルタについて

対象デバイスの 16 ビット・タイマ KB40, KB41, KB42 では、外部割り込み INTPx のノイズ・フィルタの ON/OFF 機能およびノイズ除去・デジタル・フィルタの選択機能がありますが、シミュレータではこれらの機能をシミュレーションしていません。

外部割り込み制御レジスタ x (INTPCTLx) (x = 0-7) の INTFCKx1, INTFCKx0 ビットおよび PNFENx ビットの設定に関係なく、INTPx フィルタなし、ノイズ・フィルタなしとして動作します。

3.1.14 リアルタイム・クロック(RTC)のSFR(RTCC0/RTCC1/SUBCUD)について

リアルタイム・クロック(RTC)のリアルタイム・クロック・コントロール・レジスタ 0 (RTCC0) , リアルタイム・クロック・コントロール・レジスタ 1 (RTCC1) , 時計誤差補正レジスタ (SUBCUD) について、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

パワーオン・リセット回路による内部リセットの発生により、00H になります。

[シミュレータ]

パワーオン・リセット回路は非対応であるため、リセットの発生により 00H になることはありません。

3.1.15 EXSDの遅延時間について

シミュレータでは遅延時間はサポートしていません。対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

- (1) EXSDI1 信号の内部整形波形に対し、INTEXSD の発生タイミングに、 $1/(2 \times fSXP) + 1/fCLK$ または $1/(2 \times fSXP) + 2/fCLK$ の遅延が常に発生します。
- (2) EXSDI1 信号の内部整形波形に対し、EXSDD00, EXSDD01, PRTY0 フラグのセット/クリア・タイミングに、 $1/(2 \times fSXP) + 1/fCLK$ または $1/(2 \times fSXP) + 2/fCLK$ の遅延が常に発生します。
- (3) 上記(1),(2)について、外部サンプリング制御レジスタ 1 (EXSDM1) の EXSDLPC ビットが 0 のときには $fCLK$ の遅延が発生しますが、EXSDLPC ビットが 1 のときは $fCLK$ の遅延は発生しません。

[シミュレータ]

- (1) INTEXSD は、整形された EXSDI1 入力信号と同じタイミングで生成されます。
- (2) 整形された EXSDI1 入力信号のタイミングで、EXSDD00, EXSDD01, PRTY0 フラグが変更されます。
- (3) 外部サンプリング制御レジスタ 1 (EXSDM1) の EXSDLPC ビットが 0 でも 1 でも、 $fCLK$ の遅延は発生しません。

3.1.16 クロック出力/ブザー出力回路について

出力クロックに f_{MAIN} を選択した場合、タイミングチャートウインドウに PCLBUZn 端子のクロック波形を表示できません。出力クロックに $f_{MAIN}/2$ 以下を選択した場合は、波形表示可能です。

3.1.17 ウォッチドッグ・タイマのインターバル割り込みについて

ウォッチドッグ・タイマのインターバル割り込みを使用する場合、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

オーバフロー時間の $75\% + 1/4f_{IL}$ 到達時にインターバル割り込みが発生します。

[シミュレータ]

オーバフロー時間の 75%到達時にインターバル割り込みが発生します。

3.1.18 A/Dコンバータについて

VDD、AVREFP 端子へ何も電圧を入力していない場合、A/D コンバータの基準電圧は 5.0V になります。なお、A/D コンバータの基準電圧は、信号データエディタなどで VDD や AVREFP 端子へ電圧を入力することで変更できます。

また、温度センサ出力電圧は 1.05V になり、変化しません。

3.1.19 A/Dコンバータの変換起動時間について

シミュレータでは、変換起動時間はサポートしておらず、0 クロックとみなしてシミュレーションを行います。

3.1.20 D/Aコンバータについて

VDD 端子へ何も電圧を入力していない場合、シミュレータは 5V が VDD 端子へ入力されているものとして処理を行います。なお、信号データエディタなどで VDD 端子へ電圧を入力することで変更できます。

3.1.21 コンパレータの基準電圧について

VDD 端子へ何も電圧を入力していない場合、シミュレータは 5V が VDD 端子へ入力されているものとして基準電圧を生成します。なお、基準電圧は、信号データエディタなどで VDD 端子へ電圧を入力することで変更できます。

3.1.22 コンパレータのデジタルフィルタについて

コンパレータのデジタルフィルタの動作をシミュレーションしていません。

3.1.23 コンパレータの応答時間について

コンパレータの応答時間をシミュレーションしていないため、応答時間は常に 0 秒となります。コンパレータ出力制御レジスタ(COMPOCR)でコンパレータ速度の切り替えを行っても応答時間は変わりません。

3.1.24 シリアル・アレイ・ユニットで使用するクロックについて

シリアル・アレイ・ユニットで使用するクロックが以下のケースの場合、シリアル・アレイ・ユニットが正常に動作しません(実際に選択した動作クロックよりも高速なクロックで動作しているような挙動になります)。

それぞれ 233Hz 以下のクロックは指定しないでください。

- ・動作クロック (f_{MCK}) が 233Hz 以下の場合
- ・動作クロックの分周による転送クロック ($f_{MCK} \div (SDRmn[15:9] + 1)$) が 233Hz 以下の場合

3.1.25 シリアル・アレイ・ユニットのノイズ・フィルタについて

対象デバイスのシリアル・アレイ・ユニットでは、入力端子のノイズ除去を目的として、ノイズ・フィルタの ON/OFF 機能がありますが、シミュレータではこれをシミュレーションしていません。(ON しても OFF しても動作に差は生まれません。) シミュレータでは、信号にノイズが乗ることが無いため、これをシミュレーションする意味がありません。

3.1.26 シリアル・アレイ・ユニットのSDRmnレジスタについて

シリアル動作中にシリアル・データ・レジスタ(SDRmn)を読み出した場合、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

上位 7 ビットの読み出し値は 0 になります。

[シミュレータ]

上位 7 ビットの読み出し値はシリアル動作開始した瞬間の値になります。

3.1.27 シリアル・アレイ・ユニットのSSmレジスタについて

シリアル通信動作中にシリアル・チャンネル開始レジスタ m (SSm) のチャンネル n の動作開始トリガ (SSmn) に 1 を設定した場合、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

通信を停止して待機状態になります。

[シミュレータ]

通信は停止しません。従って、シリアル・ステータス・レジスタ mn (SSRmn) の TSFmn ビットと BFFmn ビットは 0 にクリアされません。

3.1.28 シリアル・アレイ・ユニットの入力切り替え制御レジスタ (ISC) について

入力切り替え制御レジスタ (ISC) の ISC2~ISC7 ビットを通常動作以外の設定にした場合、シリアルウインドウで CSI 通信ができなくなります。このため、シリアルウインドウで CSI 通信を使用する場合は、ISC2~ISC7 ビットを 0 にして使用してください。

3.1.29 シリアル・インタフェース IICA について

IICA では端子波形確認に加えてシリアルウインドウを使用したシリアル通信動作の確認も可能です。ただし、以下の機能はサポートしていません。

- ・ デジタル・フィルタ
- ・ アービトレーション
- ・ 送信エラーの検出
- ・ 通信予約

3.1.30 シリアル・インタフェース IICA の SFR (IICCTLn1) について

シミュレータでは、シリアル・インタフェース IICA を制御する SFR のうち、以下の SFR のシミュレーションを行っていません。

値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・ IICA コントロール・レジスタ n1 (IICCTLn1) のビット 2 (DFCn) ^注 とビット 3 (SMCn)

注：DFCn ビットは SMCn ビットが 1 の時のみ、1 にセットすることができます。

3.1.31 LCD コントローラ/ドライバについて

シミュレータでは、対象デバイスの以下の機能はサポートしません。

- ・ LCD 駆動波形 (A 波形, B 波形)
- ・ LCD 駆動電圧生成回路 (外部抵抗分割方式, 内部昇圧方式, 容量分割方式)
- ・ LCD 表示のバイアス法
- ・ COM 端子と SEG 端子の波形出力
- ・ LCD クロック制御

また、VDD 端子へ何も電圧を入力していない場合、シミュレータは 5V が VDD 端子へ入力されているものとして動作します。なお、信号データエディタ ウインドウなどで VDD 端子へ電圧を入力することで変更できます。

なお、仮想ボードパネルの部品「内蔵ドライバ用セグメント LCD」と「内蔵ドライバ用 14 セグメント 8 桁 LCD」では、LCD ドライバからの制御信号を受け取り、LCD の各セグメントを点灯して、LCD ドライバの制御プログラムの動作を確認することができます。

3.1.32 LCDコントローラ／ドライバのISCLCDレジスタについて

シミュレータは、LCD 入力切り替え制御レジスタ (ISCLCD) の ISCVL4~ ISCVL1 ビットと ISCCAP ビットの機能はサポートしていません。

3.1.33 LCDコントローラ／ドライバのPFSEGx(x=0~7)レジスタについて

LCD ポート・ファンクション・レジスタ(PFSEGx) (x=0) の PFCOMy ビット(y=0-3)が 1 の時、および LCD ポート・ファンクション・レジスタ(PFSEGx) (x=1~7) の PFSEGz ビット(z=00-55) が 1 の時の動作が以下のように異なります。

[対象デバイス]

- ・ PFCOMy : 1 の時、コモン出力として使用
- ・ PFSEGz : 1 の時、セグメント出力として使用

[シミュレータ]

- ・ PFCOMy : 1 の時、コモン出力またはポートとして使用
- ・ PFSEGz : 1 の時、セグメント出力またはポートとして使用

3.1.34 LCDコントローラ／ドライバのセグメント信号出力端子の設定について

セグメント出力信号端子として使用する時、対象デバイスではポートを制御するレジスタ PUm, POMm, PIMm, PMCAxx, PMCTxx, PMxx, Pxx に必要な設定を行う必要がありますが、シミュレータは、設定をしなくても動作します。

また、ポートはポート制御レジスタに従って動作します。

3.1.35 データ・トランスファ・コントローラ(DTC)の転送時間について

データ・トランスファ・コントローラ(DTC)のシミュレーションに関して、対象デバイスとシミュレータでは転送時間が以下のように異なります。

[対象デバイス]

- ・ DTC 起動要因を検出してからデータ転送が開始されるまでに応答時間があります。
- ・ 拡張特殊機能レジスタ(2nd SFR)をアクセスする場合、ウェイト時間があります。
- ・ CPU が DTC 保留命令を実行すると、DTC はデータ転送を保留されます。
- ・ DTC 転送中、CPU からのデータバスへのアクセスは保留されます。

[シミュレータ]

- ・ DTC 起動要因を検出するとすぐにデータ転送を開始します。
- ・ 拡張特殊機能レジスタ(2nd SFR)をアクセスしても、ウェイトがありません。
- ・ CPU が DTC 保留命令を実行しても、DTC はデータ転送を保留しません。
- ・ DTC 転送中であっても、CPU からのデータバスへのアクセスは保留されません。

3.1.36 データ・トランスファ・コントローラ(DTC)のリポートモードについて

データ・トランスファ・コントローラ(DTC)のリポートモード選択時、以下のいずれかの条件を満たすと DTC の起動要因が無視され、データが転送されません。以下の条件では使用しないでください。

- ・ DTC 転送回数レジスタ j(DTCCTj)に 00H を設定(転送回数 : 256 回)
- ・ DTC ブロックサイズレジスタ j(DTBLSj)に 00H を設定(ブロックサイズ : 256 バイト or 512 バイト)
- ・ DTC 制御レジスタ j(DTCCRj)で転送データサイズを 16 ビットに設定し、かつ DTC ブロックサイズレジスタ j(DTBLSj)で転送ブロックサイズを 256 バイト以上に設定

3.1.37 ロジック&イベント・リンク・コントローラ(ELCL)の出力信号について

ロジック&イベント・リンク・コントローラ(ELCL)の入力信号として、fCLK / fIHP / fIMP / fSXP が選択され、論理セルブロック内でのクロックがメインクロック以上になった時、ELCL の出力信号はシミュレータ GUI や仮想ボードパネルでは正しく表示できない場合があります。

3.1.38 スタンバイ機能のSFR(WKUPMD/PSMCR)について

シミュレータでは、スタンバイ機能を制御する SFR のうち、以下の SFR のシミュレーションを行っていません。

各レジスタともに、値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・スタンバイ・モード解除設定レジスタ (WKUPMD)のビット 0 (FWKUP)
- ・メモリ電力削減制御レジスタ (PSMCR)のビット 0(RAMSDS), ビット 1(RAMSDMD)

3.1.39 リセットについて

リセット信号を発生させる要因の中で、以下の内部リセットはシミュレータでは発生しません。

- ・パワーオン・リセット回路 (POR) の電源電圧と検出電圧との比較による内部リセット
- ・電圧検出回路 (LVD0, LVD1) の電源電圧と検出電圧の比較による内部リセット
- ・不正命令の実行による内部リセット
- ・RAM パリティ・エラーによる内部リセット
- ・不正メモリ・アクセスによる内部リセット

また、RESET 端子によるリセットが発生した際、動作に以下の差があります。

[対象デバイス]

RESET 端子がロー・レベルになるとリセット状態になります。ハイ・レベルになるとリセット状態が解除されます。

[シミュレータ]

RESET 端子がロー・レベルになってもリセット状態になりません。ハイ・レベルになると、一瞬リセット状態となり、即座にリセット状態が解除されます。

3.1.40 リセット・コントロール・フラグ・レジスタ(RESF)について

シミュレータでは、リセット・コントロール・フラグ・レジスタ(RESF)の WDTRF ビットのみサポートしています。TRAP ビット、RPERF ビット、IAWRF ビット、LVIRF ビットの動作はシミュレーションしていません。これらのビットは初期値のまま変化しません。

また、シミュレータでは、リセット・コントロール・フラグ・レジスタ(RESF)は RESET 入力によるリセット以外ではクリアされません。

3.1.41 不正命令の実行について

不正命令(命令コード: 0xFF)を実行した場合、対象デバイスではリセットが発生しますが、シミュレータは無限ループになります(不正命令の実行を繰り返します)。

3.1.42 安全機能について

シミュレータは、安全機能のうち以下の機能は非対応です。

- ・フラッシュ・メモリ CRC 演算機能（高速 CRC，汎用 CRC）
- ・フラッシュ・メモリ・ガード機能
- ・RAM パリティ・エラー検出機能
- ・RAM ガード機能
- ・SFR ガード機能
- ・不正メモリ・アクセス検出機能
- ・不正メモリ・アクセス検出制御レジスタ（IAWCTL）のガード機能

3.2 シミュレーション機能に関する注意事項

3.2.1 シミュレーション速度に関する注意事項

RL78/L23 用シミュレータは、動作させる周辺機能によってシミュレーション速度が変化します。

多くの周辺機能を動作させる場合は実デバイスに比較して数倍から 10 数倍(*)シミュレーション速度が遅くなりますが、周辺機能を使用しない場合、もしくは使用する周辺機能が少ない場合は、実デバイスに比較してシミュレーション速度が速くなる場合もあります。

※シミュレーション速度の測定環境：

CPU 3.20GHz(クアッドコア), メモリ 8Gbyte, Windows10 64 ビット版

3.2.2 タイミングチャートウィンドウの端子波形について

タイミングチャートウィンドウに表示可能な端子波形は、最大では 4096 変化点です。変化点の数が 4096 を超えると古いデータから上書きされます。十分な長さの波形観測が行えない場合、以下のように対処してください。

- ・観測する端子の数を少なくする
- ・ブレークポイントを使い、波形観測したい場所でプログラムを停止する

3.2.3 各種ウィンドウ上の操作に関する注意事項

各種ウィンドウ(信号データエディタ・ウィンドウ, 入出力パネル・ウィンドウ, シリアル・ウィンドウ)で以下のキー操作が出来ません。

- ・ Tab キーや方向キー(←, ↑, →, ↓)による移動
- ・ DEL キー, BackSpace キーによる削除
- ・ Ctrl キー+C, V, X, A, Z, キーによるコピー/ペースト等の動作

このため、以下のように操作してください。

- ・ 移動 : マウスにより移動させてください。
- ・ 削除 : 右クリックしてコンテキスト・メニューより行なってください。
- ・ コピー/ペースト等の動作 : 右クリックしてコンテキスト・メニューより行なってください。

3.2.4 シミュレータ GUI ウィンドウの「閉じる」に関する注意事項

シミュレータ GUI ウィンドウは、「デバッグ・ツールから切断」、もしくは CS+ 自体を閉じることによってしか閉じることが出来ません。(☒ ボタンを押すことが出来ません。)

また、Windows の Aero 機能を有効にした場合、シミュレータ GUI ウィンドウの☒ ボタンが押せるように見えますが、押してもシミュレータ GUI は閉じません。

3.2.5 特定ダイアログを開いた場合のデバッグ・ツール切断に関する注意事項

シミュレータ GUI ウィンドウで、以下のダイアログのいずれかを開いたまま、デバッグ・ツールから切断を行なうと、CS+が終了する場合があります。デバッグ・ツールから切断を行なう際は、必ず以下のダイアログを閉じた状態で行なってください。

- | | | |
|----------------|-------------------------------|---|
| ・名前を付けて保存 | ・メッセージ (エラーなど) | |
| ・ファイルを開く | ・Parts Button Properties | |
| ・新規 | ・Analog Button Properties | |
| ・色の設定 | ・Parts Key Properties | |
| ・フォント | ・Parts Level Gauge Properties | S |
| ・書式設定 | ・Parts Led Properties | |
| ・ループ設定 | ・Parts Segment LED Properties | |
| ・端子選択 | ・Parts Matrix Led Properties | S |
| ・データ検索 | ・Parts Buzzer Properties | |
| ・フォーマット (UART) | ・プルアップ/プルダウン設定 | |
| ・フォーマット (CSI) | ・ビットマップの追加 | |
| ・フォーマット (IIC) | ・Object Properties | |
| ・フォーマット (IIC) | ・Object Properties | |

3.2.6 ホスト・マシンの言語/地域設定に関する注意事項

日本語版の OS がインストールされているホスト・マシンを使用する場合、言語/地域設定として日本語以外/日本以外に設定すると、シミュレータ GUI ウィンドウのメニュー表示やウィンドウ/ダイアログ名が英語表示になります。同様に日本語版以外の OS がインストールされているホスト・マシンを使用する場合、言語/地域設定が日本語/日本に設定すると、シミュレータ GUI ウィンドウのメニュー表示やウィンドウ/ダイアログ名が日本語表示になります。

3.2.7 シリアルウィンドウに関する注意事項

シリアルウィンドウが受信側でシリアル・アレイ・ユニットの簡易 I²C や IICA との通信動作を行う場合、データ受信後は ACK 信号のみが生成されます。NACK 信号は生成されません。

3.2.8 シミュレータ GUI や仮想ボードパネルの接続端子名に関する注意事項

周辺 I/O リダイレクション・レジスタ (PIOR) を操作すると、対象デバイスと同様に兼用機能を割り当てるポートが切り替わります。ただし、シリアルインタフェース関連のポートを切り替えてシリアルウィンドウや仮想ボードパネルのシリアル通信コンポーネントを使用する場合は、シリアルウィンドウのフォーマット・ダイアログや仮想ボードパネルのシリアル通信コンポーネントの設定時に切り替え後のポートを設定してください。これにより PIOR で兼用機能を割り当てるポートを切り替えた時もシリアルウィンドウや仮想ボードパネルのシリアル通信コンポーネントを使用することが可能になります。

また、シミュレータ GUI の端子選択ダイアログや仮想ボードパネルの部品の接続先で選択する接続端子名は切り替え後の端子名を選択してください。

改訂記録

| Rev. | 発行日 | 改訂内容 | |
|----------|-----------|------|------|
| | | ページ | ポイント |
| Rev.1.00 | Jun.01.25 | - | 初版 |

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 5. 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
 13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。