
RL78/G24 用シミュレータ V1.03.00

リリースノート

この度は、RL78/G24 用シミュレータをご使用いただきまして、誠にありがとうございます。

この添付資料では、RL78/G24 用シミュレータの対象デバイスとシミュレーション機能、および注意事項等を記載しております。ご使用の前に、必ずお読みくださいますようお願い申し上げます。

目次

第 1 章	対象デバイスとシミュレーション機能	2
第 2 章	変更点	3
2.1	機能改善	3
2.2	注意事項の解除.....	4
第 3 章	注意事項	5
3.1	対象デバイスとシミュレータの相違点	5
3.2	シミュレーション機能に関する注意事項.....	14
改訂記録	17

第1章 対象デバイスとシミュレーション機能

RL78/G24 用シミュレータのサポートするデバイス一覧を以下に示します。

デバイスグループ	デバイス名
RL78/G24	20 pins R7F101G6G, R7F101G6E
	24 pins R7F101G7G, R7F101G7E
	25 pins R7F101G8G, R7F101G8E
	30 pins R7F101GAG, R7F101GAE
	32 pins R7F101GBG, R7F101GBE
	40 pins R7F101GEG, R7F101GEE
	44 pins R7F101GFG, R7F101GFE
	48 pins R7F101GGG, R7F101GGE
	52 pins R7F101GJG, R7F101GJE
64 pins R7F101GLG, R7F101GLE	

対象デバイスでシミュレータを使用した場合、CPUの命令シミュレーションに加えて次のような機能を使用することができます。

- ・マイコンの周辺機能(タイマ, シリアル, フレキシブル・アプリケーション・アクセラレータ(FAA) 等)のシミュレーション
- ・入出力パネルウインドウを使用した仮想的なターゲットボードのシミュレーション
- ・タイミングチャートウインドウを使用したマイコン端子波形の観測
- ・マイコンの消費電流測定機能

第2章 変更点

本章では、RL78/G24 用シミュレータ V1.02.00 から V1.03.00 での変更点について説明します。

2.1 機能改善

2.1.1 CPUとFAAが同期して動作するように改善

シミュレータでは CPU と FAA が非同期に動作していたため、FAA で周辺機能制御をした時のタイミングが対象デバイスと異なっていたのを、CPU と FAA が同期して動作し、FAA で周辺機能制御をした時のタイミングが対象デバイスと同じになるように改善しました。

なお、プログラムの実行制御（CPU と FAA の実行開始/停止）はデバッガの仕様に従って動作します。

2.1.2 A/DコンバータのSFR(ADSn/ADSPMOD)の設定動作の改善

V1.02.00 では、A/D コンバータの SFR(ADSn/ADSPMOD)の設定動作に関して、以下の注意事項がありました。

A/D コンバータ・モード・レジスタ 0 (ADM0) の ADCE ビットが 1 の時は、アナログ入力チャネル指定レジスタ n (アドバンスド) (ADSn) の ADSPSCn[1:0] ビットと A/D 変換サンプリング・モード指定レジスタ (ADSPMOD) を書き換えることができません。

これを A/D コンバータ・モード・レジスタ 0 (ADM0) の ADCE ビットが 1 の時にも設定できるように改善しました。

なお、アナログ入力チャネル指定レジスタ n (アドバンスド) (ADSn) の ADSPSCn[1:0] ビットについては、「3.1.41 A/D コンバータの SFR(ADSn)について」も参照ください。

2.1.3 シリアル・アレイ・ユニット UART送信時のSSRmnレジスタに関する動作改善

シリアル・アレイ・ユニットの UART 送信中にシリアル・データ・レジスタ mn (SDRmn) への書き込みを行うと、シリアル・ステータス・レジスタ mn (SSRmn) のバッファ・レジスタ状態表示フラグ BFFmn ビットに"1"がセットされずに"0"になっていたのを、"1"がセットされるように改善しました。

2.1.4 データ・トランスファ・コントローラ(DTC)による特定領域へのアクセス時の動作改善

データ・トランスファ・コントローラ(DTC)で以下の領域にアクセスすると、シミュレータが終了していたのを、DTC の設定に従い正しくシミュレーションを行うように改善しました。

- ・一部の RAM 領域 (0xFD800~0xFEFFF)
- ・2nd SFR 領域内の対象リソース割り当て領域 (0xF0600~0xF06FF)

2.2 注意事項の解除

2.2.1 FAAを実行する区間を含むCPUのRun-Break時間に関する注意事項

V1.02.00 で注意事項としていた下記を解除し、FAA を実行する区間を含む CPU の Run-Break 時間が正しくなるようにしました。

✓ FAA を実行する区間を含む CPU の Run-Break 時間に関する注意事項

シミュレータでは CPU と FAA は非同期で実行しているため、FAA を実行する区間を含む CPU の Run-Break 時間は正しくありません。

2.2.2 FAAの消費電流値に関する注意事項

V1.02.00 で注意事項としていた下記を解除し、CPU プログラム実行中に、FAA の消費電流値の変化が正しく記録されるようにしました。

✓ FAA の消費電流値に関する注意事項

シミュレータでは CPU と FAA が非同期で実行していることにより、CPU プログラム実行中に、FAA の消費電流値²の変化が記録されない場合があります。

注) FAA が周辺機能を制御することによる消費電流値、または FAA のプログラム実行開始や動作停止による消費電流値

2.2.3 FAAの基準タイミング・コントローラの割り込みについて

V1.02.00 で注意事項としていた下記を解除し、タイミング・コンペア・マッチによる割り込みは対象デバイスと同じ動作をするようにしました。

✓ FAA の基準タイミング・コントローラの割り込みについて

CPU プログラムまたはレジスタパネルで、下記の手順で FAA の基準タイミング・コントローラのフリーラン・カウンタを動作させた時は、タイミングのコンペア値が小さい場合に、タイミング・コンペア・マッチによる割り込みが無視される場合があります。

- 1) 基準タイミング・コントローラのレジスタを設定する。例) TMCMP0=0xF, TMMSK0=0x0
- 2) フリーラン・カウンタを動作させる。 FCCNT.FCEN=1
- 3) WIND=0 をセット
- 4) SYSC.ENB=1

注： 2)の後にフリーラン・カウンタの動作が開始され、4)の前に FCNT が 0xF までカウントアップされてしまうと、タイミング・コンペア・マッチの割り込みが無視されるためです。

第3章 注意事項

本章では、RL78/G24 用シミュレータの注意事項について説明します。

注意事項は以下の 2 点に分けて説明します。

- ・対象デバイスとシミュレータの相違点 : シミュレータの仕様上、対象デバイスとの動作に差が生まれるもの
- ・シミュレーション機能に関する注意事項 : シミュレータ GUI ウィンドウ等の注意事項

なお、説明の中の仮想ボードパネルは CS+ for CC で対応しています。

3.1 対象デバイスとシミュレータの相違点

3.1.1 非対応の周辺機能について

シミュレータでは対象デバイスが持つ以下の周辺機能に非対応です(以下の機能はシミュレータではデバッグできません)。

- ・レギュレータ
- ・パワーオン・リセット回路
- ・電圧検出回路
- ・フラッシュセルフプログラミング機能
- ・オペレーション・ステート・コントロール
- ・デジタル調光照明インタフェース (DALI)
- ・セキュリティ機能

3.1.2 周辺I/Oリダイレクション・レジスタ0のPIOR06の動作について

対象デバイスの 64 ピン製品/52 ピン製品/48 ピン製品では、周辺 I/O リダイレクション・レジスタ 0 (PIOR0) のビット 6 (PIOR06) を 1 に設定した場合は、TxD0_1 を P12 に、RxD0_1 を P11 に切り替えることができます。

このとき PIOR01 ビットで設定した TxD0, RxD0 は無効となり、TxD0_1, RxD0_1 が有効となります。

シミュレータでは、PIOR06 を 1 に設定した場合、PIOR01 の設定によらず、SO00/TxD0 は P12 に、SI00/SDA00(入力端子)/RxD0 は P11 に切り替えます。従って SO00, SI00/SDA00(入力端子)の割り当てが対象デバイスと異なります。

シミュレータで SO00, SI00/SDA00(入力端子)を使用する場合は、PIOR06 を 0 に設定してください。

3.1.3 ポート機能を制御するSFRについて

シミュレータでは、ポート機能を制御する SFR のうち、以下の SFR のシミュレーションを行っていません。

各レジスタともに、値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・ポート入力モード・レジスタ (PIMxx)
- ・ポート・デジタル・インプット・ディスエーブル・レジスタ (PDIDISxx)
- ・グローバル・デジタル・インプット・ディスエーブル・レジスタ (GDIDIS)
- ・出力電流制御許可レジスタ (CCDE)

3.1.4 クロック発生回路の発振安定時間について

シミュレータでは、クロック発振回路の発振安定時間をシミュレーションしていません。

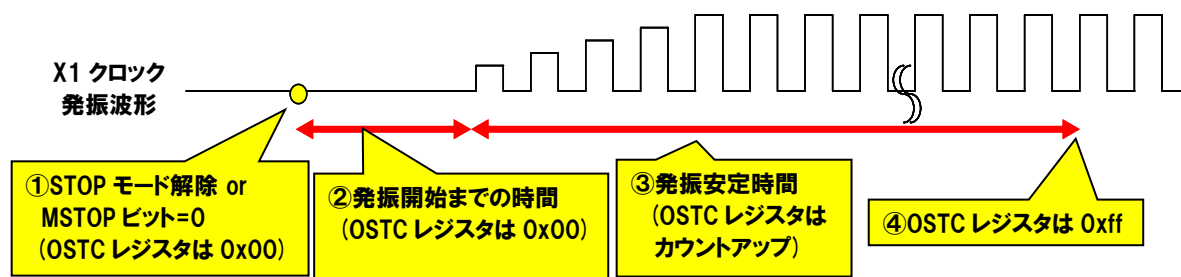
発振安定時間は常に 0 秒となります。また、発振を開始すると OSTC レジスタはカウントアップ動作せずに次の値となります。

OSTS の設定値	OSTC の値
0x0 : $2^8/f_x$	0x80
0x1 : $2^9/f_x$	0xc0
0x2 : $2^{10}/f_x$	0xe0
0x3 : $2^{11}/f_x$	0xf0
0x4 : $2^{13}/f_x$	0xf8
0x5 : $2^{15}/f_x$	0xfc
0x6 : $2^{17}/f_x$	0xfe
0x7 : $2^{18}/f_x$	0xff

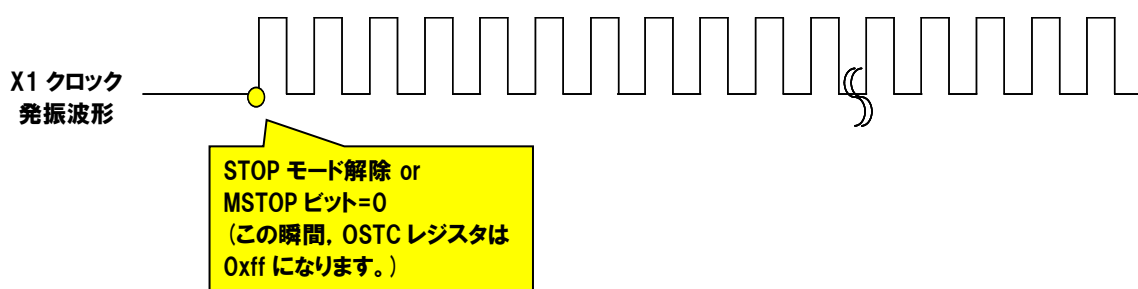
この動作を図に示すと、以下のようになります。

対象デバイスの場合、図にあるような①～④の状態を経て、X1 クロックが発振しますが、シミュレータの場合、この①～④が一瞬で終了し、X1 クロックが発振します。

[対象デバイスの場合 (OSTS に 0x07 を設定した場合の例)]



[シミュレータの場合 (OSTS に 0x07 を設定した場合の例)]



このため、発振安定待ちのプログラムに注意が必要です。

OSTC レジスタが最大値になれば発振安定待ちを抜ける、もしくは OSTC レジスタがある値以上になれば発振安定待ちを抜ける、という条件でプログラムが作成されていれば問題ありませんが、OSTC レジスタがある値(最大値ではない値)になれば発振安定待ちを抜ける、という条件で作成されていると、無限ループになってしまいます。

以下に問題とならないプログラム例、および問題となるプログラム例を示します。
(OSTS に 0x07 を設定した場合の例です。)

<pre>[問題ないプログラム例 1] while(OSTC != 0xff) { NOP();/* wait */ }</pre>	<pre>[問題ないプログラム例 2] while(OSTC <= 0xf0) { NOP();/* wait */ }</pre>	<pre>[問題となるプログラム例] while(OSTC != 0xf0) { NOP();/* wait */ }</pre>
--	---	---

3.1.5 クロック発振回路のSFR(CMC/OSMC/HIOTRM/MIOTRM/LIOTRM/CSC)について

シミュレータでは、クロック発振回路が持つ SFR のうち、以下の SFR のシミュレーションを行っていません。

各レジスタともに、値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・クロック動作モード制御レジスタ(CMC)のビット 0, 1, 2(AMPH, AMPHS0, AMPHS1)
- ・サブシステム・クロック供給モード制御レジスタ(OSMC)のビット 0(HIPREC)^注
- ・高速オンチップ・オシレータ・トリミング・レジスタ(HIOTRM)
- ・中速オンチップ・オシレータ・トリミング・レジスタ (MIOTRM)
- ・低速オンチップ・オシレータ・トリミング・レジスタ (LIOTRM)

注：シミュレータでは HIPREC ビットは 0 固定で、STOP 命令を実行すると、STOP モードに移行します。

また、クロック動作モード制御レジスタ(CMC)の EXCLKS, OSCSELS, XTSEL, AMPHS1, AMPHS0 ビット、クロック動作ステータス制御レジスタ(CSC)の XTSTOP ビットの初期化について、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

EXCLKS, OSCSELS, XTSEL, AMPHS1, AMPHS0, XTSTOP ビットはパワーオン・リセットによるリセット時のみ初期化され、その他のリセット要因では、値を保持します。

[シミュレータ]

パワーオン・リセットによるリセットは非対応であるため、EXCLKS, OSCSELS, XTSEL, AMPHS1, AMPHS0, XTSTOP ビットは、リセットにより初期化されることはありません。シミュレータが対応している以下のリセット要因では値を保持します。

- RESET 端子による外部リセット入力
- ウォッチドッグ・タイマのプログラム暴走検出による内部リセット
- デバッガによる CPU リセット

3.1.6 プリフェッチ機能について

対象デバイスではメイン・システム・クロック (fMAIN) を 48 MHz で動作させるには、プリフェッチバッファインーブルレジスタ (PFBER) の PFBE ビットを設定してプリフェッチ機能を有効にする必要がありますが、シミュレータではプリフェッチ機能を有効にしなくてもメイン・システム・クロック (fMAIN) が 48 MHz で動作します。

3.1.7 タイマ・アレイ・ユニットの動作クロックについて

タイマ・アレイ・ユニットの動作クロックが 233Hz 以下の場合、タイマ・アレイ・ユニットが正常に動作しません(実際に選択した動作クロックよりも高速なクロックで動作しているような挙動になります)。233Hz 以下の動作クロックは指定しないでください。

3.1.8 タイマ・アレイ・ユニットのノイズ・フィルタについて

対象デバイスのタイマ・アレイ・ユニットでは、タイマ入力端子のノイズ除去を目的として、ノイズ・フィルタの ON/OFF 機能がありますが、シミュレータではこれをシミュレーションしていません。(ON しても OFF しても動作に差は生まれません。) シミュレータでは、信号にノイズが乗ることが無いため、これをシミュレーションする意味がありません。

3.1.9 タイマRJ, タイマRD2, タイマRG2のデジタルフィルタ

タイマ RJ, タイマ RD2, タイマ RG2 のデジタルフィルタの動作をシミュレーションしていません。

3.1.10 リアルタイム・クロック(RTC)のSFR(RTCC0/RTCC1/SUBCUD)について

リアルタイム・クロック(RTC)のリアルタイム・クロック・コントロール・レジスタ 0 (RTCC0), リアルタイム・クロック・コントロール・レジスタ 1 (RTCC1), 時計誤差補正レジスタ (SUBCUD) について、対象デバイスとシミュレータに以下の動作の差が有ります。

[対象デバイス]

パワーオン・リセット回路による内部リセットの発生により、00H になります。

[シミュレータ]

パワーオン・リセット回路は非対応であるため、リセットの発生により 00H になることはありません。

3.1.11 クロック出力/ブザー出力回路について

出カクロックに f_{MAIN} を選択した場合、タイミングチャートウインドウに PCLBUZn 端子のクロック波形を表示できません。出カクロックに $f_{\text{MAIN}}/2$ 以下を選択した場合は、波形表示可能です。

3.1.12 ウォッチドッグ・タイマのインターバル割り込みについて

ウォッチドッグ・タイマのインターバル割り込みを使用する場合、対象デバイスとシミュレータに以下の動作の差が有ります。

[対象デバイス]

オーバフロー時間の $75\% + 1/4f_{\text{IL}}$ 到達時にインターバル割り込みが発生します。

[シミュレータ]

オーバフロー時間の 75%到達時にインターバル割り込みが発生します。

3.1.13 A/Dコンバータについて

VDD, AVREFP 端子へ何も電圧を入力していない場合、A/D コンバータの基準電圧は 5.0V になります。なお、A/D コンバータの基準電圧は、信号データエディタなどで VDD や AVREFP 端子へ電圧を入力することで変更できます。

また、温度センサ出力電圧は 1.05V になり、変化しません。

3.1.14 A/Dコンバータの変換起動時間について

シミュレータでは、変換起動時間はサポートしておらず、0 クロックとみなしてシミュレーションを行います。

3.1.15 D/Aコンバータについて

VDD 端子へ何も電圧を入力していない場合、シミュレータは 5V が VDD 端子へ入力されているものとして処理を行います。なお、信号データエディタなどで VDD 端子へ電圧を入力することで変更できます。

3.1.16 コンパレータのデジタルフィルタについて

コンパレータのデジタルフィルタの動作をシミュレーションしていません。

3.1.17 プログラマブル・ゲイン・アンプ(PGA)の増幅電圧について

プログラマブル・ゲイン・アンプ(PGA)の増幅電圧は、対象デバイスにおけるハードウェア構成では、PGAGND ピンと VSS ピンの電圧に依存しますが、シミュレータでは、PGAI ピンの電圧にのみ依存し、PGAGND ピンと VSS ピンには関係しません。

3.1.18 プログラマブル・ゲイン・アンプ(PGA)の端子出力について

PGA 制御レジスタ (PGACTL) の PGAPOE ビットに 0 を設定した場合、対象デバイスではプログラマブル・ゲイン・アンプ出力電圧を PGAO 端子から出力しませんが、シミュレータでは、端子に 0 を出力したままとなります。

3.1.19 シリアル・アレイ・ユニットで使用するクロックについて

シリアル・アレイ・ユニットで使用するクロックが以下のケースの場合、シリアル・アレイ・ユニットが正常に動作しません(実際に選択した動作クロックよりも高速なクロックで動作しているような挙動になります)。

それぞれ 233Hz 以下のクロックは指定しないでください。

- ・動作クロック (f_{MCK}) が 233Hz 以下の場合
- ・動作クロックの分周による転送クロック ($f_{MCK} \div (SDRmn[15:9] + 1)$) が 233Hz 以下の場合

3.1.20 シリアル・アレイ・ユニットのノイズ・フィルタについて

対象デバイスのシリアル・アレイ・ユニットでは、入力端子のノイズ除去を目的として、ノイズ・フィルタの ON/OFF 機能がありますが、シミュレータではこれをシミュレーションしていません。(ON しても OFF しても動作に差は生まれません。) シミュレータでは、信号にノイズが乗ることが無いため、これをシミュレーションする意义がありません。

3.1.21 シリアル・アレイ・ユニットのSDRmnレジスタについて

シリアル動作中にシリアル・データ・レジスタ(SDRmn)を読み出した場合、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

上位 7 ビットの読み出し値は 0 になります。

[シミュレータ]

上位 7 ビットの読み出し値はシリアル動作開始した瞬間の値になります。

3.1.22 シリアル・アレイ・ユニットのSSmレジスタについて

シリアル通信動作中にシリアル・チャンネル開始レジスタ m (SSm) のチャンネル n の動作開始トリガ (SSmn)に 1 を設定した場合、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

通信を停止して待機状態になります。

[シミュレータ]

通信は停止しません。従って、シリアル・ステータス・レジスタ mn (SSRmn) の TSFmn ビットと BFFmn ビットは 0 にクリアされません。

3.1.23 シリアル・インタフェース IICA について

IICA では端子波形確認に加えてシリアルウインドウを使用したシリアル通信動作の確認も可能です。ただし、以下の機能はサポートしていません。

- ・ デジタル・フィルタ
- ・ アービトレーション
- ・ 送信エラーの検出
- ・ 通信予約

3.1.24 シリアル・インタフェース IICA の SFR (IICCTL01/IICM) について

シミュレータでは、シリアル・インタフェース IICA を制御する SFR のうち、以下の SFR のシミュレーションを行っていません。

値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・ IICA コントロール・レジスタ 01 (IICCTL01) のビット 2 (DFC0) ^注とビット 3 (SMC0)
- ・ IICA 入力モード選択レジスタ (IICM) のビット 0 (IICSH)

注：DFC0 ビットは SMC0 ビットが 1 の時のみ、1 にセットすることができます。

3.1.25 データ・トランスファ・コントローラ (DTC) の転送時間について

データ・トランスファ・コントローラ (DTC) のシミュレーションに関して、対象デバイスとシミュレータでは転送時間が以下のように異なります。

[対象デバイス]

- ・ DTC 起動要因を検出してからデータ転送が開始されるまでに応答時間があります。
- ・ 拡張特殊機能レジスタ (2nd SFR) をアクセスする場合、ウェイト時間があります。
- ・ CPU が DTC 保留命令を実行すると、DTC はデータ転送を保留されます。
- ・ DTC 転送中、CPU からのデータバスへのアクセスは保留されます。

[シミュレータ]

- ・ DTC 起動要因を検出するとすぐにデータ転送を開始します。
- ・ 拡張特殊機能レジスタ (2nd SFR) をアクセスしても、ウェイトがありません。
- ・ CPU が DTC 保留命令を実行しても、DTC はデータ転送を保留しません。
- ・ DTC 転送中であっても、CPU からのデータバスへのアクセスは保留されません。

3.1.26 データ・トランスファ・コントローラ (DTC) のリポートモードについて

データ・トランスファ・コントローラ (DTC) のリポートモード選択時、以下のいずれかの条件を満たすと DTC の起動要因が無視され、データが転送されません。以下の条件では使用しないでください。

- ・ DTC 転送回数レジスタ j (DTCCTj) に 00H を設定 (転送回数：256 回)
- ・ DTC ブロックサイズレジスタ j (DTBLSj) に 00H を設定 (ブロックサイズ：256 バイトまたは 512 バイト)
- ・ DTC 制御レジスタ j (DTCCRj) で転送データサイズを 16 ビットに設定し、かつ DTC ブロックサイズレジスタ j (DTBLSj) で転送ブロックサイズを 256 バイト以上に設定

3.1.27 イベント・リンク・コントローラ (ELC) について

イベント・リンク・コントローラ(ELC)のイベントリンク先の機能が以下のいずれかに設定されている場合、シミュレータはイベント受付後すぐにリンク先周辺機能の動作を開始します。(対象デバイスの場合、イベント受付の数サイクル後にリンク先周辺機能の動作を開始します。)

[対象となるイベントリンク先の機能]

- ・ タイマ・アレイ・ユニット 0 チャンネル 0 のタイマ入力
- ・ タイマ・アレイ・ユニット 0 チャンネル 1 のタイマ入力
- ・ AD コンバータ
- ・ タイマ RG2
- ・ タイマ RD2 イベント入力 0
- ・ タイマ RD2 イベント入力 1
- ・ タイマ RD2 PWM オプションユニット A(PWMOPA)
- ・ D/A コンバータ 0(DAC0), D/A コンバータ 1(DAC1), D/A コンバータ 2(DAC2)

3.1.28 スタンバイ機能のSFR(WKUPMD)について

シミュレータでは、スタンバイ機能を制御するSFRのうち、以下のSFRのシミュレーションを行っていません。

値の書き込み/読み出しは正常に行うことができますが、値を変更しても動作が変わりません。

- ・ スタンバイ・モード解除設定レジスタ (WKUPMD)のビット 0 (FWKUP)

3.1.29 リセットについて

リセット信号を発生させる要因の中で、以下の内部リセットはシミュレータでは発生しません。

- ・ パワーオン・リセット回路 (POR) の電源電圧と検出電圧との比較による内部リセット
- ・ 電圧検出回路 (LVD0, LVD1) の電源電圧と検出電圧の比較による内部リセット
- ・ 不正命令の実行による内部リセット
- ・ RAM パリティ・エラーによる内部リセット
- ・ 不正メモリ・アクセスによる内部リセット

また、RESET 端子によるリセットが発生した際、動作に以下の差があります。

[対象デバイス]

RESET 端子がロー・レベルになるとリセット状態になります。ハイ・レベルになるとリセット状態が解除されます。

[シミュレータ]

RESET 端子がロー・レベルになってもリセット状態になりません。ハイ・レベルになると、一瞬リセット状態となり、即座にリセット状態が解除されます。

3.1.30 リセット・コントロール・フラグ・レジスタ(RESF)について

シミュレータでは、リセット・コントロール・フラグ・レジスタ (RESF) の WDTRF ビットのみサポートしています。TRAP ビット, RPERF ビット, IAWRF ビット, LVIRF ビットの動作はシミュレーションしていません。これらのビットは初期値のまま変化しません。

また、シミュレータでは、リセット・コントロール・フラグ・レジスタ (RESF) は RESET 入力によるリセット以外ではクリアされません。

3.1.31 安全機能について

シミュレータは、安全機能のうち以下の機能は非対応です。

- ・フラッシュ・メモリ CRC 演算機能 (高速 CRC, 汎用 CRC)
- ・フラッシュ・メモリ・ガード機能
- ・RAM パリティ・エラー検出機能
- ・RAM ガード機能
- ・SFR ガード機能
- ・不正メモリ・アクセス検出機能
- ・不正メモリ・アクセス検出制御レジスタ (IAWCTL) のガード機能

3.1.32 バッテリバックアップ用電源(VBAT)について

シミュレータは、バッテリバックアップ用電源(VBAT)のシミュレーションを行っていません。

3.1.33 不正命令の実行について

不正命令(命令コード: 0xFF)を実行した場合、対象デバイスではリセットが発生しますが、シミュレータは無限ループになります(不正命令の実行を繰り返します)。

3.1.34 非対応のFAA機能について

以下の FAA 機能は対応していません。

- 低消費電力モード (SYSC.SLP ビット, DSYSC.SLP ビット)

3.1.35 FAAの基準タイミング・コントローラについて

基準タイミング・コントローラはフリーラン・カウンタの動作開始 (FCCNT.FCEN=1)後、FCCNT.FCEN=0 になった時、または FAAEN=0 になった時、または FAA がリセットされた時、フリーラン・カウンタが停止します。シミュレータではその他に FAA プログラムの実行がブレイクした時^注にフリーラン・カウンタの動作を一時停止し、FAA プログラムの実行を再開した時に、フリーラン・カウンタの動作を再開します。フリーラン・カウンタの動作を一時停止している間に、FCCNT.FCEN=0 になった時、または FAAEN=0 になった時、または FAA がリセットされた時はフリーラン・カウンタが停止します。また、フリーラン・カウンタの動作を一時停止している間に、FCCNT.FCEN=1 が設定されるとフリーラン・カウンタの動作を再開します。

注: 「FAA プログラムの実行がブレイクした時」とは、FAA プログラムがブレイクポイントで停止した時、または FAA プログラムの実行をデバuggで停止した時です。

3.1.36 FAAインストラクション・コード・メモリとFAAデータ・メモリについて

シミュレータでは FAAEN=0 の時も、FAA インストラクション・コード・メモリと FAA データ・メモリに対象リソース割り当て領域からアクセス (Read/Write)できてしまいます。

3.1.37 除算器について

対象デバイスでは FAADUC レジスタの DIVST ビットをセット(1)し除算演算動作を開始すると 16クロックで演算は終了しますが、シミュレータでは即時に除算演算が完了し割り込み (INTMD)が発生します。

3.1.38 タイマRD2のタイマKB PWM出力ゲートモードについて

タイマ RD2 のタイマ KB PWM 出力ゲートモードにおいて、対象デバイスでは TRDTKBOUT5-0 出力は TRDIOji 出力の 1clk 前の状態信号となりますが、シミュレータでは TRDTKBOUT5-0 出力は TRDIOji 出力と同タイミングで出力されます。

3.1.39 16ビット・タイマKB30, KB31, KB32のノイズ・フィルタについて

対象デバイスの16ビット・タイマKB30, KB31, KB32では、外部割り込みINTPxのノイズ・フィルタのON/OFF機能およびノイズ除去・デジタル・フィルタの選択機能がありますが、シミュレータではこれらの機能をシミュレーションしていません。

外部割り込み制御レジスタn(INTPCTLn)のINTFCKn1, INTFCKn0ビットおよびPNFENnビットの設定に関係なく、INTPxフィルタなし、ノイズ・フィルタなしとして動作します。

3.1.40 16ビット・タイマKB30, KB31, KB32の最大周波数リミット機能について

最大周波数リミット機能のマスク制御において、対象デバイスでは強制出力停止機能適用後のTKBOnpの出力に対して内部で同期化処理した信号により外部トリガのマスクを制御しているため、同期化の f_{KBCK} の2サイクル分マスク制御のずれが発生しますが、シミュレータではTKBOnpの出力をそのままマスク制御に使用するため、マスク制御のずれは発生しません。

3.1.41 A/DコンバータのSFR(ADSn)について

A/Dコンバータのアナログ入力チャンネル指定レジスタn(アドバンスド)(ADSn)について、対象デバイスとシミュレータに以下の動作の差があります。

[対象デバイス]

入力チャンネル指定レジスタn(アドバンスド)(ADSn)を書き換える場合は、対応するハードウェアトリガを停止させるなど、A/D変換のトリガが入らないように処置してから書き換えを行ってください。または書き換え後に発生した1回目の変換結果を破棄してください。その後の変換結果は使用可能です。

[シミュレータ]

アナログ入力チャンネル指定レジスタn(アドバンスド)(ADSn)のADSPSCn[1:0]ビットはAD変換動作中に書き換えることができません。

3.2 シミュレーション機能に関する注意事項

3.2.1 シミュレーション速度に関する注意事項

RL78/G24 用シミュレータは、動作させる周辺機能によってシミュレーション速度が変化します。

多くの周辺機能を動作させる場合は実デバイスと比較して数倍から 10 数倍(※)シミュレーション速度が遅くなりますが、周辺機能を使用しない場合、もしくは使用する周辺機能が少ない場合は、実デバイスと比較してシミュレーション速度が速くなる場合もあります。

※シミュレーション速度の測定環境：

CPU 3.20GHz(クアッドコア), メモリ 8Gbyte, Windows10 64 ビット版

3.2.2 タイミングチャートウインドウの端子波形について

タイミングチャートウインドウに表示可能な端子波形は、最大では 4096 変化点です。変化点の数が 4096 を超えると古いデータから上書きされます。十分な長さの波形観測が行えない場合、以下のように対処してください。

- ・観測する端子の数を少なくする
- ・ブレークポイントを使い、波形観測したい場所でプログラムを停止する

3.2.3 各種ウインドウ上の操作に関する注意事項

各種ウインドウ(信号データエディタ・ウインドウ, 入出力パネル・ウインドウ, シリアル・ウインドウ)で以下のキー操作が出来ません。

- ・ Tab キーや方向キー(←, ↑, →, ↓)による移動
- ・ DEL キー, BackSpace キーによる削除
- ・ Ctrl キー+C, V, X, A, Z, キーによるコピー/ペースト等の動作

このため、以下のように操作してください。

- ・ 移動 : マウスにより移動させてください。
- ・ 削除 : 右クリックしてコンテキスト・メニューより行なってください。
- ・ コピー/ペースト等の動作 : 右クリックしてコンテキスト・メニューより行なってください。

3.2.4 シミュレータGUIウインドウの「閉じる」に関する注意事項

シミュレータ GUI ウインドウは、「デバッグ・ツールから切断」、もしくはCS+自体を閉じることによってしか閉じることが出来ません。(Xボタンを押すことが出来ません。)

また、Windows の Aero 機能を有効にした場合、シミュレータ GUI ウインドウのXボタンが押せるように見えますが、押してもシミュレータ GUI は閉じません。

3.2.5 特定ダイアログを開いた場合のデバッグ・ツール切断に関する注意事項

シミュレータ GUI ウインドウで、以下のダイアログのいずれかを開いたまま、デバッグ・ツールから切断を行なうと、CS+が終了する場合があります。デバッグ・ツールから切断を行なう際は、必ず以下のダイアログを閉じた状態で行なってください。

- ・ 名前を付けて保存
- ・ ファイルを開く
- ・ 新規
- ・ 色の設定
- ・ フォント
- ・ 書式設定
- ・ ループ設定
- ・ 端子選択
- ・ データ検索
- ・ フォーマット (UART)
- ・ フォーマット (CSI)
- ・ フォーマット (IIC)
- ・ メッセージ (エラーなど)
- ・ Parts Button Properties
- ・ Analog Button Properties
- ・ Parts Key Properties
- ・ Parts Level Gauge Properties
- ・ Parts Led Properties
- ・ Parts Segment LED Properties
- ・ Parts Matrix Led Properties
- ・ Parts Buzzer Properties
- ・ ブルアップ/ブルダウン設定
- ・ ビットマップの追加
- ・ Object Properties

3.2.6 ホスト・マシンの言語/地域設定に関する注意事項

日本語版の OS がインストールされているホスト・マシンを使用する場合、言語/地域設定として日本語以外/日本以外に設定すると、シミュレータ GUI ウインドウのメニュー表示やウインドウ/ダイアログ名が英語表示になります。同様に日本語版以外の OS がインストールされているホスト・マシンを使用する場合、言語/地域設定が日本語/日本に設定すると、シミュレータ GUI ウインドウのメニュー表示やウインドウ/ダイアログ名が日本語表示になります。

3.2.7 シリアルウインドウに関する注意事項

シリアルウインドウが受信側でシリアル・アレイ・ユニットの簡易 I²C や IICA との通信動作を行う場合、データ受信後は ACK 信号のみが生成されます。NACK 信号は生成されません。

3.2.8 FAAで周辺機能を制御するプログラムの実行に関する注意事項

FAA で除算器以外の周辺機能を制御するプログラムをシミュレータで実行する場合は、CPU 側を実行中にしてください。CPU 側を停止すると FAA で周辺機能の制御が動作しません。

3.2.9 消費電流測定機能に関する注意事項

消費電流測定機能に関して、以下の注意事項があります。

- ・ 消費電流値は実デバイスの標準値(TYP.)を基準に、マイコン単体の消費電流値として概算で計算しています。マイコン以外の電流値は含まれておりませんのでご注意ください。
- ・ 測定可能な消費電流の変化点の数は 20 万です。変化点の数が 20 万を超えるとプログラムが停止します。
- ・ FAA のデバッグ機能を使用する場合、消費電流測定機能は使用できません。

3.2.10 CPUプログラム停止中のFAA実行による消費電流値に関する注意事項

RL78/G24 用シミュレータでは、CPU プログラムが停止中に、FAA プログラムを実行することが可能です。

ただし、消費電流測定機能は CPU プログラム実行中のみ消費電流の測定が可能です。CPU プログラム停止中に、FAA プログラムの実行またはデバッグ機能を用いた SFR 操作により消費電流値に変化があっても、それらの全ては記録されません。CPU プログラム停止期間中に変化した最新の消費電流値のみが CPU が再びプログラム実行された時に記録されます。

3.2.11 シミュレータ GUI や仮想ボードパネルの接続端子名に関する注意事項

周辺 I/O リダイレクション・レジスタ x (PIORx) を操作すると、対象デバイスと同様に兼用機能を割り当てるポートが切り替わります。ただし、シリアルインタフェース関連のポートを切り替えてシリアルウィンドウや仮想ボードパネルのシリアル通信コンポーネントを使用する場合は、シリアルウィンドウのフォーマット・ダイアログや仮想ボードパネルのシリアル通信コンポーネントの設定時に切り替え後のポートを設定してください。これにより PIORx で兼用機能を割り当てるポートを切り替えた時もシリアルウィンドウや仮想ボードパネルのシリアル通信コンポーネントを使用することが可能になります。

また、シミュレータ GUI の端子選択ダイアログや仮想ボードパネルの部品の接続先で選択する接続端子名は切り替え後の端子名を選択してください。

改訂記録

Rev.	発行日	改訂内容	
		ページ	ポイント
Rev.1.00	Jun.01.24	-	初版

ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含まれます。以下同じです。）に関し、当社は、一切その責任を負いません。
 - 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
 - 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
 - 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
 - 当社製品を、全部または一部を問わず、改造、変更、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、変更、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
 - 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等
高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。
 - あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限られません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
 - 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
 - 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
 - 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
 - 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
 - お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとなります。
 - 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
 - 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。
- 注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。
- 注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレスト）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。