

## Product Change Notice (PCN)

件名: RA2E2 グループ I3C 機能改訂  
 発行日: 2/24/2022  
 出荷開始予定日: 7/1/2022

改版履歴: 初版

### 変更内容の説明:

対象製品リストに記載した対象製品(MCU Ver.1)につきましては、I<sup>2</sup>C/I3C バスインターフェースの機能に制限事項・注意事項がございます。

MCU Ver.1 の制限事項・注意事項につきましては、RA2E2 グループ ユーザーズマニュアル ハードウェア編 Rev.1.00 (R01UH0919JJ0100) に既に回避方法・注意事項が記載されておりますが、このI<sup>2</sup>C/I3C バスインターフェースの機能改善の為にチップ改訂を実施し、MCU バージョンを MCU Ver.1 から MCU Ver.2 に変更しました。変更内容の詳細は「Appendix. 変更内容詳細」を参照してください。

なお、MCU Ver.1 で実施したソフトウェアによる回避方法およびソフトウェアは MCU Ver.2 で変更することなく、そのままご使用いただけます。

### 対象製品リスト:

適用製品 : RA2E2 グループ

R7FA2E2A72DNK#AAO	R7FA2E2A72DNK#HAO	R7FA2E2A73CNK#AAO	R7FA2E2A73CNK#HAO
R7FA2E2A74CNK#AAO	R7FA2E2A74CNK#HAO	R7FA2E2A52DNK#AAO	R7FA2E2A52DNK#HAO
R7FA2E2A53CNK#AAO	R7FA2E2A53CNK#HAO	R7FA2E2A54CNK#AAO	R7FA2E2A54CNK#HAO
R7FA2E2A32DNK#AAO	R7FA2E2A32DNK#HAO	R7FA2E2A33CNK#AAO	R7FA2E2A33CNK#HAO
R7FA2E2A34CNK#AAO	R7FA2E2A34CNK#HAO	R7FA2E2A72DNJ#AAO	R7FA2E2A72DNJ#HAO
R7FA2E2A73CNJ#AAO	R7FA2E2A73CNJ#HAO	R7FA2E2A74CNJ#AAO	R7FA2E2A74CNJ#HAO
R7FA2E2A52DNJ#AAO	R7FA2E2A52DNJ#HAO	R7FA2E2A53CNJ#AAO	R7FA2E2A53CNJ#HAO
R7FA2E2A54CNJ#AAO	R7FA2E2A54CNJ#HAO	R7FA2E2A32DNJ#AAO	R7FA2E2A32DNJ#HAO
R7FA2E2A33CNJ#AAO	R7FA2E2A33CNJ#HAO	R7FA2E2A34CNJ#AAO	R7FA2E2A34CNJ#HAO

### 変更の理由:

I<sup>2</sup>C/I3C バスインターフェースの機能改善

### 外形、実装、機能、品質、信頼性への影響:

I<sup>2</sup>C/I3C の機能変更以外の外形・実装・品質・信頼性への影響はありません。

## 製品の識別方法:

下記の例に示すとおり、MCU Ver.1 と MCU Ver.2 で受注型名の最後の桁を 0 から 1 に変更しますので受注型名で識別が可能です。

### R7FA2E2A72DNK の場合

製品型名	梱包	受注型名	
		MCU Ver.1	MCU Ver.2
R7FA2E2A72DNK	Tray	R7FA2E2A72DNK#AA0	R7FA2E2A72DNK#AA1
	T&R	R7FA2E2A72DNK#HA0	R7FA2E2A72DNK#HA1

また、MCU バージョンレジスタ(MCUVER)に格納する MCU バージョンを変更しますので、ソフトウェアで識別する事も可能です。

MCU Ver.1: MCUVE[7:0]=01h

MCU Ver.2: MCUVE[7:0]=02h

信頼性データについて: 対象外

サンプル出荷予定日: 2/28/2022

I<sup>2</sup>C/I<sup>3</sup>C の機能変更確認用のサンプルとして下記の ES サンプルをご用意いたします。

量産品と ES サンプルで I<sup>2</sup>C/I<sup>3</sup>C の機能の違いはありません。

受注型名	パッケージ	梱包	コード フラッシュ	動作周囲温度	サンプル 出荷予定日
R7FA2E2A72DNK#YK2	24 ピン HWQFN	Tray	64KB	-40 to +85°C	2022/2/28
R7FA2E2A72DNJ#YK2	20 ピン HWQFN	Tray	64KB	-40 to +85°C	2022/4/1

製品/材料の化学物質データ: 弊社営業、販売特約店までお問合せをお願いします。

## ご注意:

1. PCN をお客様にお渡しした後 30 日以内に受理の御連絡を頂けない場合は、変更内容を御承認頂いたものとみなして変更を実施させていただきます。
2. お客様が PCN を受理されて承認手続きのための条件が有る場合は、PCN をお客様にお渡しした後 90 日以内に御連絡をお願い致します。90 日以内に何の御連絡もない場合も御承認頂いたものとみなして変更を実施させていただきます。
3. 変更内容について御承認頂けない場合、最終注文数の御提示と御発注をお願い致します。

この通知に関するお問い合わせは、弊社営業、特約店までお願い致します。

## Appendix. 変更内容詳細:

MCU Ver.1 での制限事項/注意事項と MCU Ver.2 の変更内容を以下に示します。

#	動作モード	MCU Ver.1 での制限事項/注意事項
1	I <sup>2</sup> C マスタ	送信データ書込み時の動作
2	I <sup>2</sup> C スレーブ	10Bit アドレス、上位アドレス一致時のタイムアウトカウンタ動作
3	I <sup>2</sup> C スレーブ	10Bit アドレス、下位アドレス不一致時の ACK 出力動作
4	I <sup>3</sup> C スレーブ	ENTDAA によるアドレスアサイン時のアービトレーション動作
5	I <sup>3</sup> C マスタ /I <sup>3</sup> C スレーブ	エラー復帰動作
6	I <sup>3</sup> C マスタ	マスタ受信時のイレギュラーデータ受信時の復帰動作
7	I <sup>3</sup> C マスタ /I <sup>3</sup> C スレーブ	未サポート共通コマンドコード(CCC)使用時の動作

## #1 : I<sup>2</sup>C マスタ 送信データ書き込み時の動作

MCU Ver.1 ではフレームの最初のデータの出力タイミングと、送信データ書き込みタイミングが競合した場合、送信される最初のデータ(b7)の送信が 1 ビットずれて開始されてしまいます。

MCU Ver.1 では送信データ書き込み時のソフトウェア回避策が必要ですが、MCU Ver.2 ではソフトウェア回避策が不要になります。

MCU Ver.2 で MCU Ver.1 と同じソフトウェア回避策を実施しても問題ありません。

変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P708-P709

注. 図 25.104 に示すように、I<sup>2</sup>C マスタ送信フローチャートの[3]と[4]で NTST.TDBEF0 が 1 であることを確認するときには、以下の処理が必要です。

スレーブアドレスを送るとき：

NTST.TDBEF0 が 1 であることを確認した後、送信データを書き込む前に PRSTDBG.SCILV が 0 (SCL のステータスを確認) であることを確認してください。

データを送るとき：

- NTST.TDBEF0 が 1 であることを確認した後で、BITCNT.BCNT が 0 でないとき、ただちに送信データを書き込んでください。
- NTST.TDBEF0 が 1 であることを確認した後、BITCNT.BCNT が 0 である場合、送信データを書き込む前に BST.TENDF が 1 でありかつ PRSTDBG.SCILV が 0 (SCL のステータスを確認) であることを確認してください。

変更後：

注. **MCU Ver.1** では、下記の制限事項と回避策があります。本制限事項と回避策は **MCU Ver.2** では不要です。

図 25.104 に示すように、I<sup>2</sup>C マスタ送信フローチャートの[3]と[4]で NTST.TDBEF0 が 1 であることを確認するときには、以下の処理が必要です。

スレーブアドレスを送るとき：

NTST.TDBEF0 が 1 であることを確認した後、送信データを書き込む前に PRSTDBG.SCILV が 0 (SCL のステータスを確認) であることを確認してください。

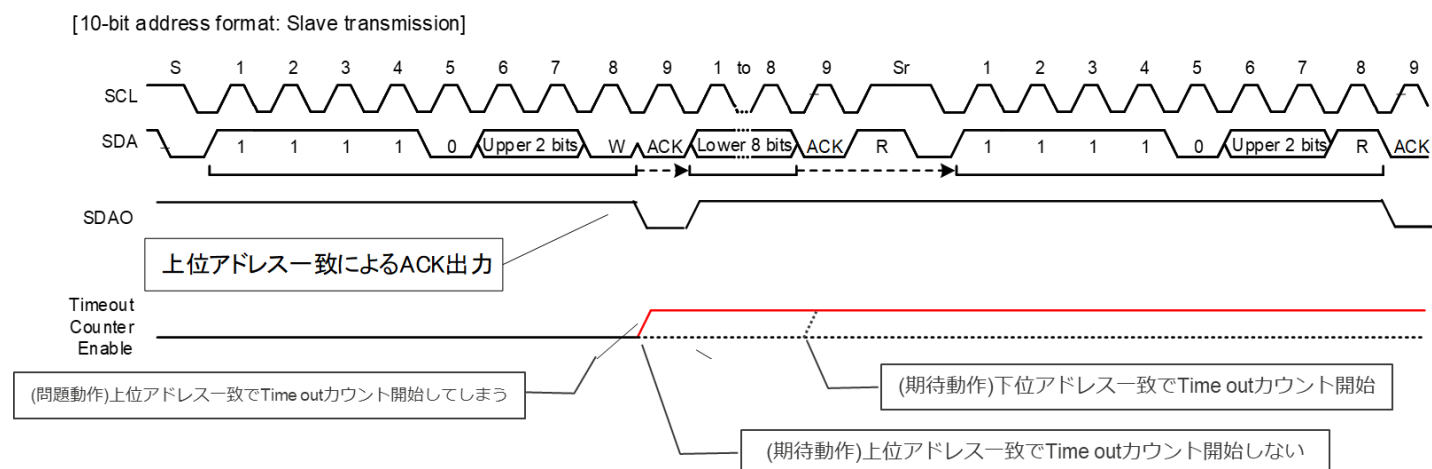
データを送るとき：

- NTST.TDBEF0 が 1 であることを確認した後で、BITCNT.BCNT が 0 でないとき、ただちに送信データを書き込んでください。
- NTST.TDBEF0 が 1 であることを確認した後、BITCNT.BCNT が 0 である場合、送信データを書き込む前に BST.TENDF が 1 でありかつ PRSTDBG.SCILV が 0 (SCL のステータスを確認) であることを確認してください。

## #2 : I<sup>2</sup>C スレーブ 10Bit アドレス、上位アドレス一致時のタイムアウトカウント動作

MCU Ver.1 では 10 ビットアドレス通信時、上位アドレス一致を検出するとタイムアウトカウントが開始してしまいます。

MCU Ver.2 では上位アドレス一致後、下位アドレスの一致を確認するまでは、タイムアウトカウントが開始しないように回路修正します。



変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P566

### TOMDS[1:0]ビット (タイムアウト動作モード選択)

タイムアウト検出機能有効時に、タイムアウト検出条件を選択するビットです。

注. I<sup>2</sup>C スレーブと動作するとき、10 ビットアドレスフォーマットでの通信時に上位アドレス一致を検出すると、タイムアウトカウントを開始します。

変更後：

### TOMDS[1:0]ビット (タイムアウト動作モード選択)

タイムアウト検出機能有効時に、タイムアウト検出条件を選択するビットです。

注. **MCU Ver.1**では下記制限事項がございます。下記制限事項は**MCU Ver.2**では不要となります。

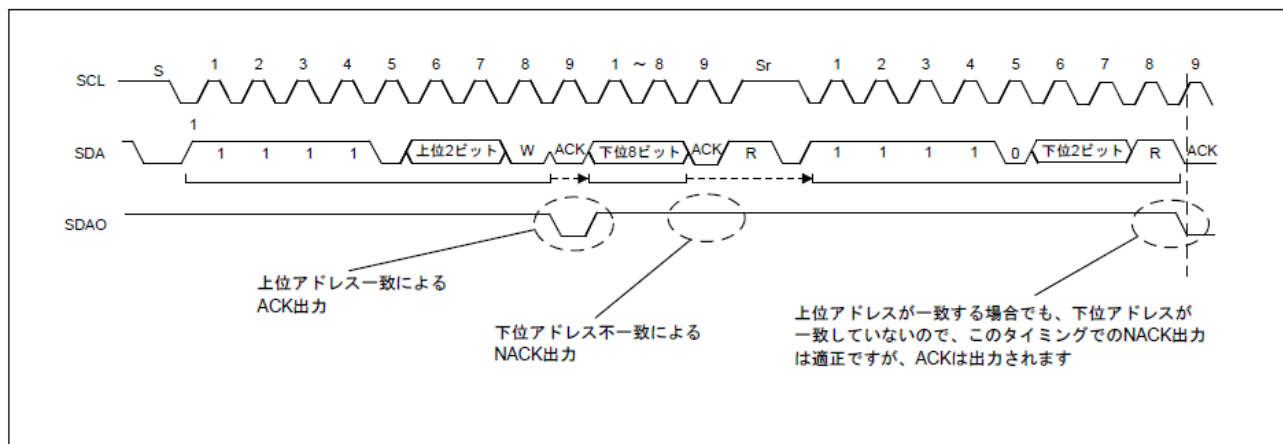
I<sup>2</sup>C スレーブとして動作するとき、10 ビットアドレスフォーマットでの通信時に上位アドレス一致を検出すると、タイムアウトカウントを開始します。

### #3 : I<sup>2</sup>C スレーブ 10Bit アドレス、下位アドレス不一致時の ACK 出力動作

MCU Ver.1 では 10 ビットアドレスフォーマットでのスレーブ送信の場合、下記の制限事項と回避策があります。

MCU Ver.2 では制限事項と回避策は不要になります。

変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P650

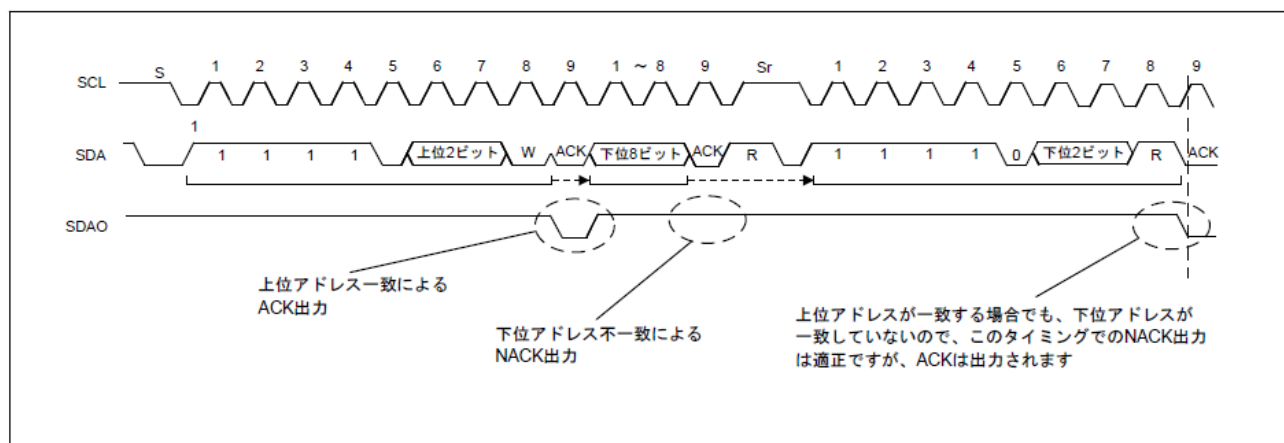


複数の I<sup>2</sup>C スレーブが I<sup>2</sup>C バスに接続し、このモジュール以外の I<sup>2</sup>C スレーブが繰り返しのスタートコンディションの後で上位アドレス/R にNACK 応答する可能性がある場合、以下の制限と回避策があります。

- 回避策：このモジュールに割り当てられた 10 ビットアドレスの上位 2 ビットを、他のスレーブと異なる値に設定してください。アドレスが枯渇して異なる値に設定できない場合、制限 (1) を使用してください。
- 制限 (1)：10 ビットアドレスを使用しません。
- 制限 (2)：上図の赤い円で囲った ACK 応答の後、どのスレーブもデータを応答しない場合、SDA がHigh を維持し、I<sup>2</sup>C マスタは 0xFF データを受信します。0xFF を異常データとして取り扱えるシステムの場合、I<sup>2</sup>C マスタ側で 0xFF を読み込み、廃棄します。0xFF が有効データである場合は、制限 (1) を使います。

変更後：

MCU Ver. 1では下記の制限と回避策があります。この制限と回避策はMCU Ver. 2では不要となります。



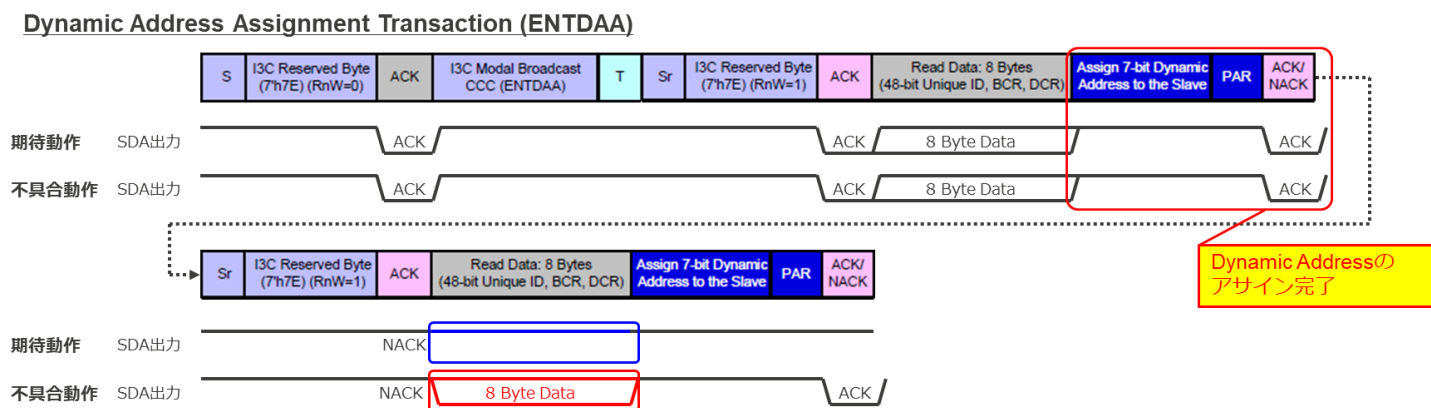
複数のI<sup>2</sup>C スレーブがI<sup>2</sup>C バスに接続し、このモジュール以外のI<sup>2</sup>C スレーブが繰り返しのスタートコンディションの後で上位アドレス/ R にNACK 応答する可能性がある場合、以下の制限と回避策があります。

- 回避策：このモジュールに割り当てられた 10 ビットアドレスの上位 2 ビットを、他のスレーブと異なる値に設定してください。アドレスが枯渇して異なる値に設定できない場合、制限 (1)を使用してください。
- 制限 (1)：10 ビットアドレスを使用しません。
- 制限 (2)：上図の赤い円で囲った ACK 応答の後、どのスレーブもデータを応答しない場合、SDA がHigh を維持し、I<sup>2</sup>C マスタは 0xFF データを受信します。0xFF を異常データとして取り扱えるシステムの場合、I<sup>2</sup>C マスタ側で 0xFF を読み込み、廃棄します。0xFF が有効データである場合は、制限 (1) を使います。



#### #4 : I3C スレーブ ENTDAAC によるアドレスアサイン時のアービトレーション動作

MCU Ver.1 では、I3C スレーブモード時に ENTDAAC コマンドによってダイナミックアドレスのアサインが行われた場合、ダイナミックアドレスアサイン後も他のスレーブの ACK 応答に反応してダイナミックアドレスアービトレーションに参加してしまいます。



MCU Ver.1 ではダイナミックアドレス割り当て時の制限と回避策が必要ですが、MCU Ver.2 では制限回避策が不要になります。

MCU Ver.2 で MCU Ver.1 と同じソフトウェア回避策を実施しても問題ありません。

変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P650

RA2E2 のECO で修正されていないバージョンでは、以下の制限と回避策があります。この制限と回避策は、ECOで修正されたバージョンでは不要です。

- 注. 複数のI3C (I3C スレーブ) がI3C バスに接続している場合、ダイナミックアドレスを以下の順で割り当ててください。
1. I3C (I3C スレーブ) のSDCTPIDH レジスタと SDCTPIDL レジスタ (6 バイト) に、ダイナミックアドレスアービトレーションにより他のスレーブデバイスよりも低い優先度となる値 (全ビット 1 など) を設定します。
  2. I3C (I3C スレーブ) のスタティックアドレスを設定した後、SETDASA / SETAASA コマンドを使ってダイナミックアドレスを割り当てます。
  3. ENTDAAC コマンドを使って、I3C (I3C スレーブ) 以外の I3C スレーブデバイスにダイナミックアドレスを割り当てます。

変更後：

MCU Ver.1では、以下の制限と回避策があります。この制限と回避策は、MCU Ver.2では不要です。

- 注. 複数のI3C (I3C スレーブ) がI3C バスに接続している場合、ダイナミックアドレスを以下の順で割り当ててください。
1. I3C (I3C スレーブ) のSDCTPIDH レジスタと SDCTPIDL レジスタ (6 バイト) に、ダイナミックアドレスアービトレーションにより他のスレーブデバイスよりも低い優先度となる値 (全ビット 1 など) を設定します。
  2. I3C (I3C スレーブ) のスタティックアドレスを設定した後、SETDASA / SETAASA コマンドを使ってダイナミックアドレスを割り当てます。

3. ENTDAACOMMANDを使って、I3C (I3C スレーブ) 以外の I3C スレーブデバイスにダイナミックアドレスを割り当てます。

## # 5 : I3C マスタ/I3C スレーブ エラー復帰動作

MCU Ver.2 ではエラー復帰フローの複雑性改善の為、エラーが発生すると I3C がサスペンド (BCTL.RSM=1)になるように回路修正を実施します。I3C がサスペンドになった後、サスペンド状態から復帰し I3C 動作を再開させるために、BCTL.RSM ビットに値 1 を書き込んでください。

上記の改善により MCU Ver.2 では図 25.96 と図 25.97 で示すエラー復帰フローが簡略化されます。

MCU Ver.2 で MCU Ver.1 と同じエラー復帰フローを実施しても問題ありません。

変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P699-P701

### 25.3.2.4.6 エラー復帰動作 [I3C モード]

エラーが発生すると、エラーの要因に従って INST.INEF、NTST.TEF、NTST.TABTF、HTST.TEF、およびHTST.TABTF フラグが 1 に設定されます。または各フラグに対応する割り込みがアサートされます (検出と割り込みが許可されている場合)

通信エラーか内部モジュールエラーが発生する可能性があります。

I3C マスタは以下のケースに従ってエラー復帰フローを実施する必要があります。

- TEF 検出時

エラー復帰フローを図 25.96 と図 25.97 に示します。

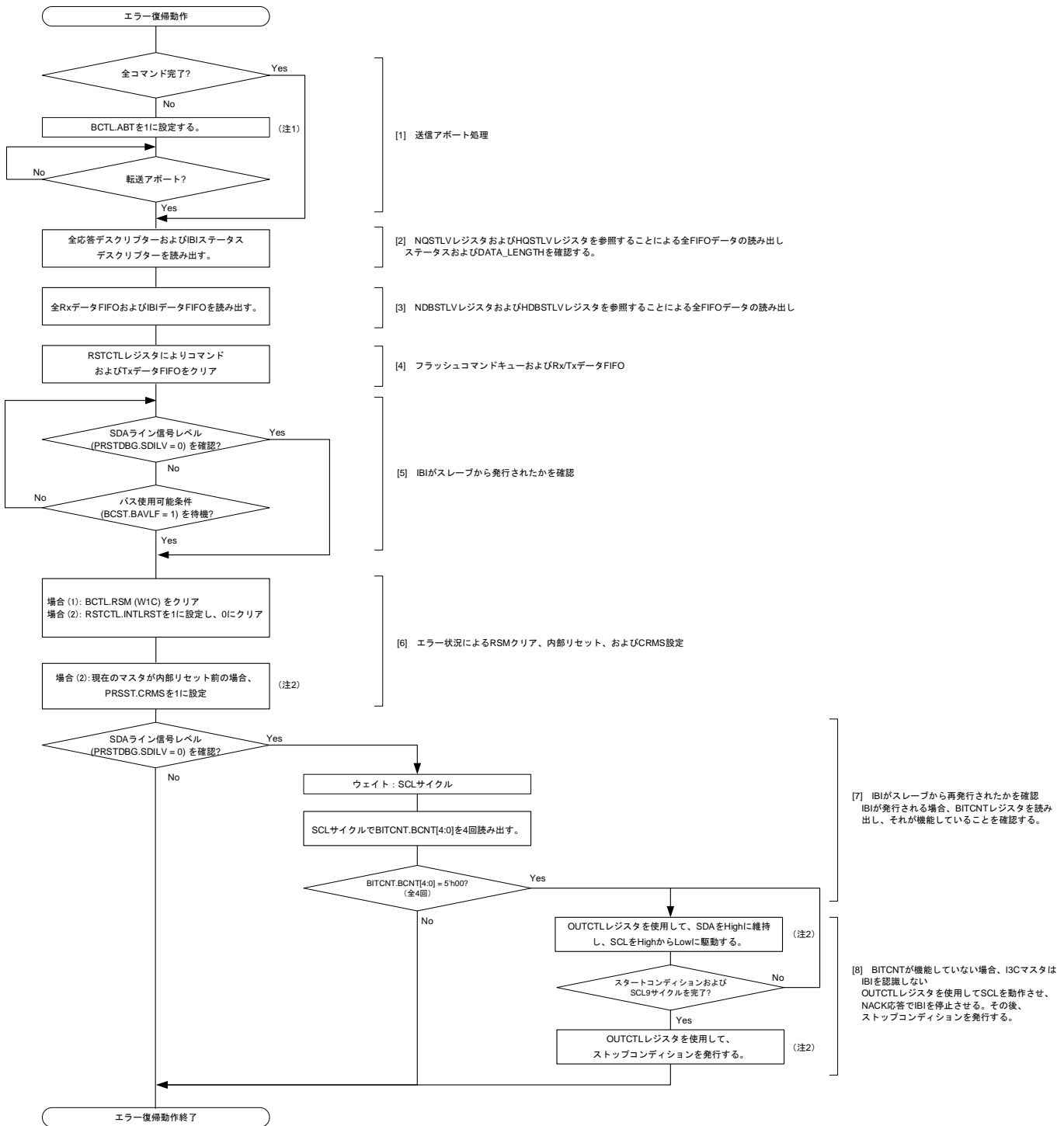


図 25.96 I3C マスタでのエラー復帰動作フローチャート例

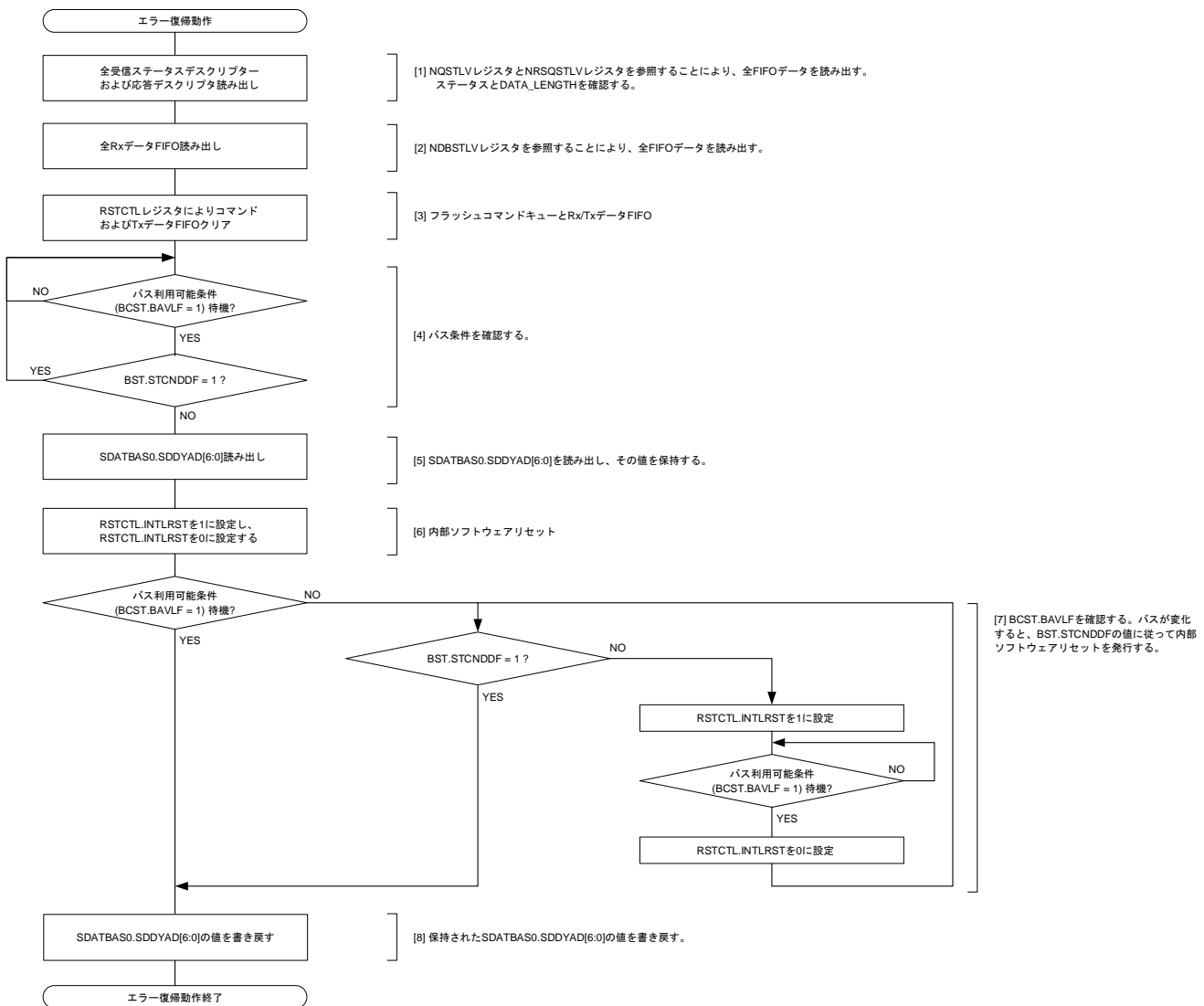


図 25.97 I3C スレープでのエラー復帰動作フローチャート例

変更後：

#### 25.3.2.4.6 エラー復帰動作 [I3C モード]

エラーが発生すると、エラーの要因に従って INST.INEF、NTST.TEF、NTST.TABTF、HTST.TEF、およびHTST.TABTF フラグが 1 に設定されます。または各フラグに対応する割り込みがアサートされます（検出と割り込みが許可されている場合）

通信エラーか内部モジュールエラーが発生する可能性があります。

注. MCU Ver. 1では下記のエラー復帰フローを適用してください。

I3C マスタ/I3Cスレーブは以下のケースに従ってエラー復帰フローを実施する必要があります。

●TEF 検出時

MCU Ver. 1のエラー復帰フローを図 25.96-1 と図 25.97-1 に示します。

注. MCU Ver. 2では下記のエラー復帰フローを適用してください。

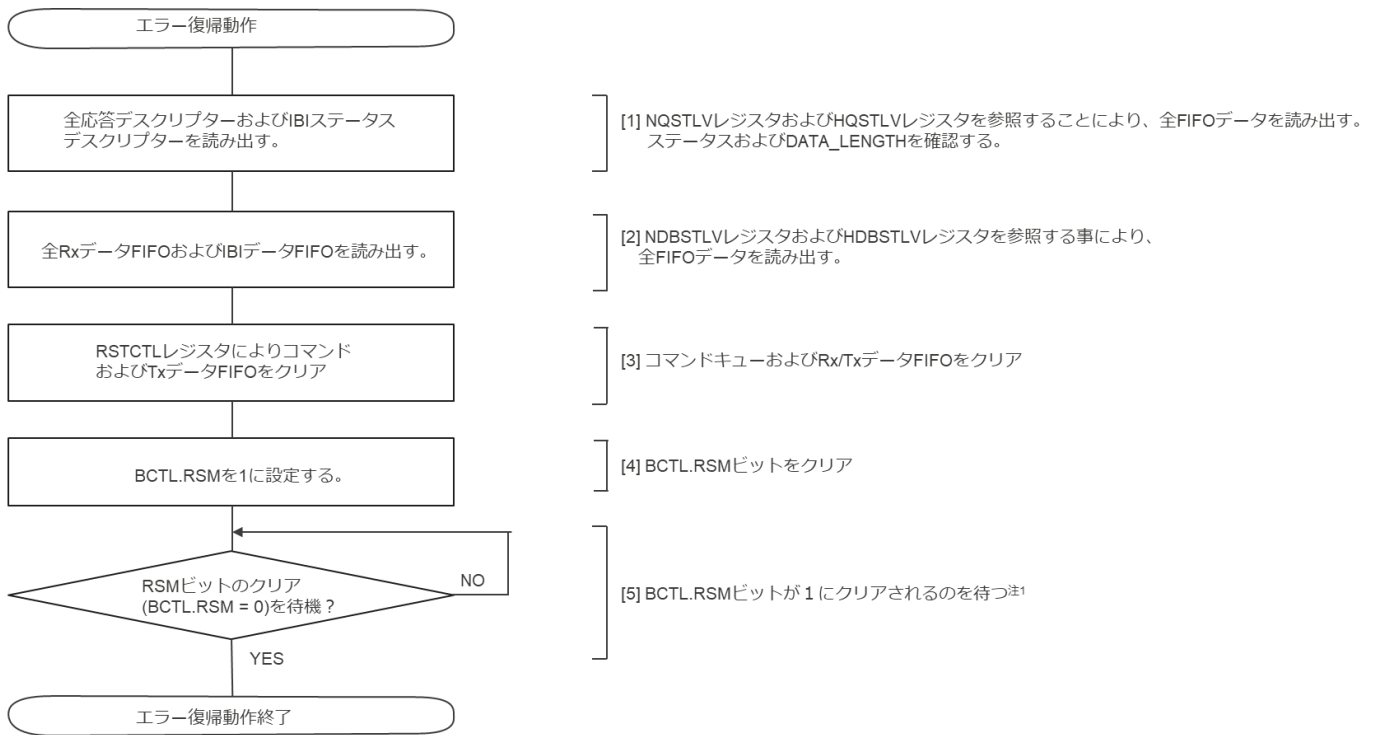
エラーが発生した場合、I3Cはサスペンドになります(BSTL.RSMが1になります)。I3Cがサスペンドになった後、アプリケーションはサスペンド状態から復帰しI3C動作を再開する為に、BCTL.RSMビットに値1を書き込む必要があります。

MCU Ver. 2のエラー復帰フローを図 25.96-2、図 25.97-2に示します。

MCU Ver. 2でMCU Ver. 1と同じエラー復帰フローを実施しても問題ありません。

(図 25.96 と同じ図の為省略)

図 25.96-1 I3C マスタでのエラー復帰動作フローチャート例

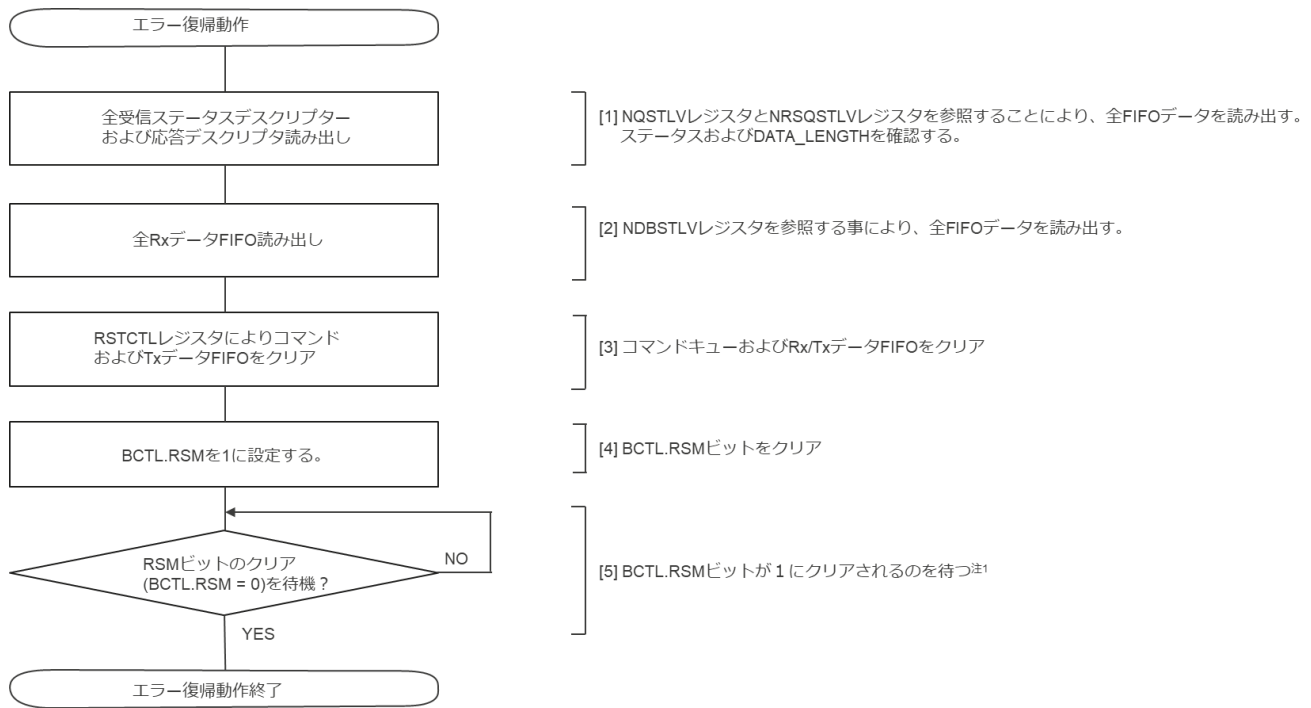


注1. RSMビットがクリアされるのを待っている間にコマンドデスクリプターを設定する事が可能です。

図 25.96-2 I3C マスタでのエラー復帰動作フローチャート例

(図 25.97 と同じ図の為省略)

図 25.97-1 I3C スレーブでのエラー復帰動作フローチャート例



注1. RSMビットがクリアされるのを待っている間に、IBIを発行する為にコマンドデスクリプターを設定する事が可能です。

図 25.97-2 I3C スレーブでのエラー復帰動作フローチャート例

## #6 : I3C マスタ マスタ受信時のイレギュラーデータ受信時の復帰動作

MCU Ver.1 では、I3C マスタ受信時にコマンドディスクリプタに設定した受信データ長(バイト数)よりスレーブからの送信データが少なかった場合、内部リセットを実施する必要がありました。

MCU Ver.2 では内部リセットの実施は不要になります。

MCU Ver.2 で MCU Ver.1 と同じソフトウェア回避策を実施しても問題ありません。

変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P654

### (c) SDR データ読み出し転送

1. I3C マスタから要求されたデータを NTDTBPn レジスタを介して送信データバッファに書き込みます。
2. I3C マスタからトランザクションが発行されたとき、アドレスヘッダのスレーブアドレスをそれ自身のスレーブアドレスと比較し、一致した場合、I3C はアクノリッジを応答します。  
トランザクションを受信したとき、送信データバッファがエンプティであれば、I3C スレーブはアドレスヘッダで NACK を応答します。  
I3C マスタのリトライ準備において、NTDTBPn を介して送信データバッファにデータを書き込みます。
3. 送信データバッファに格納されたデータを送信します。
4. 送信用データがまだ残っている場合、TDBEF0 = 1 による割り込みで、送信用データを NTDTBPn レジスタを介して送信データバッファに書き込みます。
5. SDR :  
送信データバッファに格納されたデータの送信が完了したとき、データに続けて T ビットに Low が出力され、それが最終のデータであることを I3C マスタに通知します。  
レガシー I<sup>2</sup>C メッセージ :  
NACK が検出されたとき、データ送信は終了します。
6. 繰り返しのスタートコンディションまたはストップコンディションを検出すると、受信ステータスディスクリプタが受信ステータスバッファに格納されます。
7. NRSQP レジスタを介して受信ステータスディスクリプタを読み出し、ステータスを確認します。  
データ長が合わない場合、RSTCTL.INTLRST ビットを 1 に設定して、それからモジュールの内部状態をリセットしてください。詳細は、「25.3.2.4.6. エラー復帰動作 [I3C モード]」を参照してください。



変更後：

(c) SDR データ読み出し転送

1. I3C マスタから要求されたデータを NTDTBPn レジスタを介して送信データバッファに書き込みます。
2. I3C マスタからトランザクションが発行されたとき、アドレスヘッダのスレーブアドレスをそれ自身のスレーブアドレスと比較し、一致した場合、I3C はアクノリッジを応答します。  
トランザクションを受信したとき、送信データバッファがエンプティであれば、I3C スレーブはアドレスヘッダで NACK を応答します。  
I3C マスタのリトライ準備において、NTDTBPn を介して送信データバッファにデータを書き込みます。
3. 送信データバッファに格納されたデータを送信します。
4. 送信用データがまだ残っている場合、TDBEF0 = 1 による割り込みで、送信用データを NTDTBPn レジスタを介して送信データバッファに書き込みます。
5. SDR :  
送信データバッファに格納されたデータの送信が完了したとき、データに続けて T ビットに Low が出力され、それが最終のデータであることを I3C マスタに通知します。  
レガシー I<sup>2</sup>C メッセージ :  
NACK が検出されたとき、データ送信は終了します。
6. 繰り返しのスタートコンディションまたはストップコンディションを検出すると、受信ステータスディスクリプタが受信ステータスバッファに格納されます。
7. NRSQP レジスタを介して受信ステータスディスクリプタを読み出し、ステータスを確認します。  
**MCU Ver. 1では、以下の制限と回避策があります。この制限と回避策はMCU Ver. 2では不要です。**  
データ長が合わない場合、RSTCTL. INTLRSTビットを1に設定して、それからモジュールの内部状態をリセットしてください。詳細は「25. 3. 2. 4. 6エラー復帰[I3Cモード]」を参照してください。

## #7 : I3C マスタ/I3C スレーブ 未サポート共通コマンドコード(CCC)使用時の動作

MCU Ver.1 および MCU Ver.2 では、I3C マスタ/I3C スレーブでサポートしていない共通コマンドコード(CCC)が使用される場合に、制限事項と回避策があります。

変更前： ユーザーズマニュアル ハードウェア編 Rev.1.00 P696

### 25.3.2.3.11 共通コマンドコード (CCC) [I3C モード]

コマンドコード 00xE0~0xFE のベンダ固有ダイレクト CCC 拡張コマンド はサポートしていません。コマンドコードの MIPI 予約領域とベンダ拡張領域はサポートしていません。

I3Cスレーブで本モジュールを使用する場合、サポートしていないCCCを使用しないでください。

I3C マスタがサポートしていない CCC を使用しなければならない場合は、ENTASx CCC を使って本モジュールをスリープモードにしてから追加された CCC を使用してください。

変更後：

### 25.3.2.3.11 共通コマンドコード (CCC) [I3C モード]

共通コマンドコード(CCC)に関してはMIPI I3C 仕様 v1.0 の 5.1.9 Common Command Codes(CCC)を参照してください。本製品の I3C はMIPI I3C 仕様 v1.0 の 5.1.9 Common Command Codes(CCC)の Table 15 I3C Common Command Codesに基づいています。

注. MCU Ver. 1 は、下記の制限事項と回避策があります。下記の制限事項と回避策は MCU Ver. 2 では不要になります。

コマンドコード 0xE0~0xFE のベンダ固有ダイレクト CCC はサポートしていません。

コマンドコードの MIPI 予約領域とベンダ拡張領域はサポートしていません。

I3C スレーブで本モジュールを使用する場合、サポートしていない CCC は使用しないでください。

I3C マスタがサポートしていない CCC を使用しなければならない場合は、ENTASxCCC を使って本モジュールをスリープモードにしてから追加された CCC を使用してください。

注. MCU Ver. 2 ではコマンドコードの MIPI 予約領域とベンダ拡張領域は下記の通りです。

I3C マスタモード：

I3C マスタから MIPI 予約領域とベンダ拡張領域に CCC を送信した場合、即時データ転送コマンドを用いたブロードキャスト/ダイレクト SET CCC のみが送信する事ができます。ダイレクト GET CCC の送信はサポートしていません。

I3C スレーブモード：

MIPI 予約領域とベンダ拡張領域への CCC には、ブロードキャスト/ダイレクト SET CCC のみが受信する事ができます。ダイレクト GET CCC の受信はサポートしていません。