

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



ニック↔機械語対照表(アルファベット順)

ADD	A, [DE]	1648	BNC	\$addr16	82 × ×
ADD	A, [HL]	1658	BNE	\$addr16	80 × ×
ADD	A, [r4]	1668, 1678	BNL	\$addr16	82 × ×
ADD	A, saddr	98 × ×	BNZ	\$addr16	80 × ×
ADD	A, sfr	0198 × ×	BR	rp	0548, 054A, 054C, 054E
ADD	A, word[r1]	0A18 × × × ×, 0A38 × × × ×	BR	!addr16	2C × × × ×
ADD	A, #byte	A8 × ×	BR	\$addr16	14 × ×
ADD	r, r'	8800 7, 8810 7, 8820 7, 8830 7, 8840 7, 8850 7, 8860-7, 8870-7	BT	A.bit, \$addr16	03B8 × × × × · F × × ×
			BT	PSW.bit, \$addr16	02B0 × × × × · 7 × × ×
			BT	saddr.bit, \$addr16	70 × × × × · 7 × × × ×
ADD	saddr, #byte	68 × × × ×	BT	sfr.bit, \$addr16	08B8 × × × × · F × × × ×
ADD	sfr, #byte	0168 × × × ×	BT	X.bit, \$addr16	03B0 × × × × · 7 × × ×
ADDC	A, [DE]	1649	BTCLR	A.bit, \$addr16	03D8 × × × × · F × × ×
ADDC	A, [HL]	1659	BTCLR	PSW.bit, \$addr16	02D0 × × × × · 7 × × ×
ADDC	A, [r4]	1669, 1679	BTCLR	saddr.bit, \$addr16	08D0 × × × × · 7 × × × ×
ADDC	A, saddr	99 × ×	BTCLR	sfr.bit, \$addr16	08D8 × × × × · F × × × ×
ADDC	A, sfr	0199 × ×	BTCLR	X.bit, \$addr16	03D0 × × × × · 7 × × ×
ADDC	A, word[r1]	0A19 × × × ×, 0A39 × × × ×	BZ	\$addr16	81 × ×
ADDC	A, #byte	A9 × ×	CALL	rp	0558 · E
ADDC	r, r'	8900 7, 8910 7, 8920 7, 8930-7, 8940-7, 8950 7, 8960 7, 8970 7	CALL	!addr16	28 × × × ×
ADDC	saddr, #byte	69 × × × ×	CALLF	!addr16	9000-7FF
ADDC	sfr, #byte	0169 × × × ×	CALLT	[addr5]	E0 · FF
ADDW	AX, rp	8808, 880A, 880C, 880E	CLR1	A.bit	0398 · F
ADDW	AX, saddrp	1D × ×	CLR1	CY	40
ADDW	AX, sfrp	011D × ×	CLR1	PSW.bit	0290 7
ADDW	AX, #word	2D × × × ×	CLR1	saddr.bit	A0 × × × × · 7 × × ×
ADJBA		0E	CLR1	sfr.bit	0898 × × × × · F × × ×
ADJBS		0F	CLR1	X.bit	0390-7
			CMP	A, [DE]	164F
AND	A, [DE]	164C	CMP	A, [HL]	165F
AND	A, [HL]	165C	CMP	A, [r4]	166F, 167F
AND	A, [r4]	166C, 167C	CMP	A, saddr	9F × × ×
AND	A, saddr	9C × × ×	CMP	A, sfr	019F × × ×
AND	A, sfr	019C × × ×	CMP	A, word[r1]	0A1F × × × ×, 0A3F × × × ×
AND	A, word[r1]	0A1C × × × ×, 0A3C × × × ×	CMP	A, #byte	AF × × ×
AND	A, #byte	AC × × ×	CMP	saddr, #byte	6F × × × ×
AND	r, r'	8C00 7, 8C10 7, 8C20-7, 8C30 7, 8C40-7, 8C50 7, 8C60 7, 8C70 7	CMP	sfr, #byte	016F × × × ×
			CMP	r, r'	8F00 7, 8F10 7, 8F20 7, 8F30-7, 8F40-7, 8F50-7, 8F60-7, 8F70-7
AND	saddr, #byte	6C × × × ×	CMPW	AX, rp	8F08, 8F0A, 8F0C, 8F0E
AND	sfr, #byte	016C × × × ×	CMPW	AX, saddrp	1F × × ×
AND1	CY, A.bit	0328 · F	CMPW	AX, sfrp	011F × × ×
AND1	CY, PSW.bit	0220-7	CMPW	AX, #word	2F × × × ×
AND1	CY, saddr.bit	0820 × × × × · 7 × × ×	DBNZ	r2, \$addr16	32 × × × × · 3 × × ×
AND1	CY, sfr.bit	0828 × × × × · F × × ×	DBNZ	saddr, \$addr16	3B × × × ×
AND1	CY, X.bit	0320-7	DEC	r	C8 · F
AND1	CY, /A.bit	0338 · F	DEC	saddr	27 × × ×
AND1	CY, /PSW.bit	0230 7	DECW	rp	4C · F
AND1	CY, /saddr.bit	0830 7	DI		4A
AND1	CY, /sfr.bit	0838 · F	DIVUW	r	0518 · F
AND1	CY, /X.bit	0330-7	EI		4B
BC	\$addr16	83 × × ×	INC	r	C0 7
BE	\$addr16	81 × × ×	INC	saddr	26 × × ×
BF	A.bit, \$addr16	03A8 × × × × · F × × ×	INCW	rp	44 7
BF	PSW.bit, \$addr16	02A0 × × × × · 7 × × ×	MOV	A, [DE]	5C
BF	saddr.bit, \$addr16	08A0 × × × × · 7 × × × ×	MOV	A, [DE+]	58
BF	sfr.bit, \$addr16	08A8 × × × × · F × × × ×	MOV	A, [HL]	5D
BF	X.bit, \$addr16	03A0 × × × × · 7 × × ×	MOV	A, [HL+]	59
BL	\$addr16	83 × × ×	MOV	A, PSW	10FE

保守 / 廃止

μPD78148ニモニク←機械語対照表(アルファベット順) (2/3)

MOV	A, r	D0 7	OR	A, saddr	9E××
MOV	A, [r3]	7C E	OR	A, sfr	019E××
MOV	A, saddr	20××	OR	A, word[r1]	0A1E××××, 0A3E××××
MOV	A, sfr	10××	OR	A, #byte	AE××
MOV	A, word[r1]	0A10××××, 0A30××××	OR	r, r'	8E00-7, 8E10 7, 8E20 7, 8E30-7, 8E40 7, 8E50-7, 8E60-7, 8E70-7
MOV	A, !addr16	09F0××××	OR	saddr, #byte	6E××××
MOV	[DE], A	54	OR	sfr, #byte	016E××××
MOV	[DE+], A	50	ORI	CY, A.bit	0348-F
MOV	[HL], A	55	ORI	CY, PSW.bit	0240-7
MOV	[HL+], A	51			
MOV	PSW, A	12FE	ORI	CY, saddr, bit	0840××-7××
MOV	PSW, #byte	2BFE××	ORI	CY, sfr, bit	0848×× F××
MOV	r, r'	2400 7, 2410 7, 2420 7, 2430-7, 2440-7, 2450 7, 2460-7, 2470 7	ORI	CY, X.bit	0340-7
MOV	r, #byte	B8×× F××	ORI	CY, /A.bit	0358 F
MOV	[r3], A	78 A	ORI	CY, /PSW.bit	0250-7
MOV	saddr, A	22××	ORI	CY, /saddr.bit	0850×× 7××
MOV	saddr, #byte	3A××××	ORI	CY, /sfr.bit	0858××-F××
MOV	sfr, A	12××	ORI	CY, /X.bit	0350-7
MOV	sfr, #byte	2B××××	POP	rp	34-7
MOV	STBC, #byte	09C0××××	POP	PSW	48
MOV	word[r1], A	0A90××××, 0AB0××××	PUSH	rp	3C F
MOV	!addr16, A	09F1××××	PUSH	PSW	49
MOVW	AX, saddrp	1C××	RET		56
MOVW	AX, sfrp	11××	RETI		57
MOVW	AX, SP	11FC	ROL	r, n	3140 7F
MOVW	rp, rp'	2408, 240A, 240C, 240E, 2428, 242A, 242C, 242E, 2448, 244A, 244C, 244E, 2468, 246A, 246C, 246E	ROL	r, n	3100-3F
MOVW	rp, #word	60××××, 62××××, 64××××, 66××××	ROL4	[r4]	0599, 059B
MOVW	saddrp, AX	1A××	ROR	r, n	3040-7F
MOVW	saddrp, #word	0C××××××	RORC	r, n	3000-3F
MOVW	sfrp, AX	13××	ROR4	[r4]	0589, 058B
MOVW	sfrp, #word	0B××××××	SEL	RBn	05A8-B
MOVW	SP, AX	13FC	SET1	A.bit	0388 F
MOVW	SP, #word	0BFC××××	SET1	CY	41
MOV1	A.bit, CY	0318 F	SET1	PSW.bit	0280-7
MOV1	CY, A.bit	0308-F	SET1	saddr.bit	B0×× 7××
MOV1	CY, PSW.bit	0200-7	SET1	sfr.bit	0888××-F××
MOV1	CY, saddr.bit	0800××-7××	SET1	X.bit	0380 7
MOV1	CY, sfr.bit	0808×× F××	SHL	r, n	3180-BF
MOV1	CY, X.bit	0300 7	SHLW	rp, n	31C0, 31C2, 31C4, 31C6, 31C8, 31CA, 31CC, 31CE, 31D0, 31D2, 31D4, 31D6, 31D8, 31DA, 31DC, 31DE, 31E0, 31E2, 31E4, 31E6, 31E8, 31EA, 31EC, 31EE, 31F0, 31F2, 31F4, 31F6, 31F8, 31FA, 31FC, 31FE
MOV1	PSW.bit, CY	0210 7	SHR	r, n	3080-BF
MOV1	saddr.bit, CY	0810×× 7××	SHRW	rp, n	30C0, 30C2, 30C4, 30C6, 30C8, 30CA, 30CC, 30CE, 30D0, 30D2, 30D4, 30D6, 30D8, 30DA, 30DC, 30DE, 30E0, 30E2, 30E4, 30E6, 30E8, 30EA, 30EC, 30EE, 30F0, 30F2, 30F4, 30F6, 30F8, 30FA, 30FC, 30FE
MOV1	sfr.bit, CY	0818×× F××			
MOV1	X.bit, CY	0310 7			
MULSW	r	0530 7			
MULW	r	0500 7			
NOP		00			
NOT1	A.bit	0378 F	SUB	A, [DE]	164A
NOT1	CY	42	SUB	A, [HL]	165A
NOT1	PSW.bit	0270 7	SUB	A, [r4]	166A, 167A
NOT1	saddr.bit	0870×× 7××	SUB	A, saddr	9A××
NOT1	sfr.bit	0878×× F××	SUB	A, sfr	019A××
NOT1	X.bit	0370 7	SUB	A, word[r1]	0A1A××××, 0A3A××××
OR	A, [DE]	164E	SUB	A, #byte	AA××
OR	A, [HL]	165E	SUB	saddr, #byte	6A××××
OR	A, [r4]	166E, 167E	SUB	sfr, #byte	016A××××

保守 / 廃止

μPD78148ニモニク←機械語対照表(アルファベット順) (3/3)

SUB	r, r'	8A00-7, 8A10-7, 8A20-7, 8A30-7, 8A40-7, 8A50-7, 8A60-7, 8A70-7	XCH	A, [r4]	7B, 7F
SUBC	A, [DE]	164B	XCH	A, saddr	21××
SUBC	A, [HL]	165B	XCH	A, sfr	0121××
SUBC	A, [r4]	166B, 167B	XCH	A, word[r1]	0A14××××, 0A34××××
SUBC	A, saddr	9B××	XOR	A, [DE]	164D
SUBC	A, sfr	019B××	XOR	A, [HL]	165D
SUBC	A, word[r1]	0A1B××××, 0A3B××××	XOR	A, [r4]	166D, 167D
SUBC	A, #byte	AB××	XOR	A, saddr	9D××
SUBC	r, r'	8B00-7, 8B10-7, 8B20-7, 8B30-7, 8B40-7, 8B50-7, 8B60-7, 8B70-7	XOR	A, sfr	019D××
SUBC	saddr, #byte	6B××××	XOR	A, word[r1]	0A1D××××, 0A3D××××
SUBC	sfr, #byte	016B××××	XOR	A, #byte	AD××
SUBW	AX, rp	8A08, 8A0A, 8A0C, 8A0E	XOR	r, r'	8D00-7, 8D10-7, 8D20-7, 8D30-7, 8D40-7, 8D50-7, 8D60-7, 8D70-7
SUBW	AX, saddrp	1E××	XOR	saddr, #byte	6D××××
SUBW	AX, sfrp	011E××	XOR	sfr, #byte	016D××××
SUBW	AX, #word	2E××××	XOR1	CY, A.bit	0368 F
XCH	A, [DE]	1644	XOR1	CY, PSW.bit	0260-7
XCH	A, [HL]	1654	XOR1	CY, saddr.bit	0860××-7××
XCH	A, r	D8-F	XOR1	CY, sfr.bit	0868××-F××
			XOR1	CY, X.bit	0360-7

記号の説明

r, r'

R ₂	R ₁	R ₀	reg	
R ₆	R ₅	R ₄		
0	0	0	X	R0
0	0	1	A	R1
0	1	0	C	R2
0	1	1	B	R3
1	0	0	E	R4
1	0	1	D	R5
1	1	0	L	R6
1	1	1	H	R7

r1

R ₅	reg
0	A
1	B

r3

R ₁	R ₀	reg
0	0	E
0	1	E+
1	0	D

r2

R ₀	reg
0	C
1	B

r4

R ₁	reg
R ₂	
R ₄	
0	E
1	D

rp, rp'

P ₁	P ₀	reg pair	
P ₂	P ₁		
P ₆	P ₅		
0	0	AX	RP0
0	1	BC	RP1
1	0	DE	RP2
1	1	HL	RP3

保守 / 廃止

μPD78148機械語↔ニモニク対照表 (1/3)

00	NOP		0500-7	MULUW	r	0AB0	MOV	word[B], A
011D	ADDW	AX, sfrp	0518-F	DIVUW	r	0B	MOVW	sfrp, # word
011E	SUBW	AX, sfrp	0530-7	MULSW	r	0BFC	MOVW	SP, # word
011F	CMPW	AX, sfrp	0548	BR	AX/RP0	0C	MOVW	saddrp, # word
0121	XCH	A, sfr	054A	BR	BC/RP1	0E	ADJBA	
0168	ADD	sfr, # byte	054C	BR	DE/RP2	0F	ADJBS	
0169	ADDC	sfr, # byte	054E	BR	HL/RP3	10	MOV	A, sfr
016A	SUB	sfr, # byte	0558 E	CALL	rp	10FE	MOV	A, PSW
016B	SUBC	sfr, # byte	0589	ROR4	[E]	11	MOVW	AX, sfrp
016C	AND	sfr, # byte	058B	ROR4	[D]	11FC	MOVW	AX, SP
016D	XOR	sfr, # byte	0599	ROL4	[E]	12	MOV	sfr, A
016E	OR	sfr, # byte	059B	ROL4	[D]	12FE	MOV	PSW, A
016F	CMP	sfr, # byte	05A8 F	SEL	RBn	13	MOVW	sfrp, AX
0198	ADD	A, sfr	0800 7	MOV1	CY, saddr.bit	13FC	MOVW	SP, AX
0199	ADDC	A, sfr	0808-F	MOV1	CY, sfr.bit	14	BR	\$ addr16
019A	SUB	A, sfr	0810-7	MOV1	saddr.bit, CY	1644	XCH	A, [DE]
019B	SUBC	A, sfr	0818 F	MOV1	sfr.bit, CY	1648	ADD	A, [DE]
019C	AND	A, sfr	0820-7	AND1	CY, saddr.bit	1649	ADDC	A, [DE]
019D	XOR	A, sfr	0828-F	AND1	CY, sfr.bit	164A	SUB	A, [DE]
019E	OR	A, sfr	0830 7	AND1	CY, /saddr.bit	164B	SUBC	A, [DE]
019F	CMP	A, sfr	0838-F	AND1	CY, /sfr.bit	164C	AND	A, [DE]
0200-7	MOV1	CY, PSW.bit	0840 7	OR1	CY, saddr.bit	164D	XOR	A, [DE]
0210-7	MOV1	PSW.bit, CY	0848 F	OR1	CY, sfr.bit	164E	OR	A, [DE]
0220-7	AND1	CY, PSW.bit	0850-7	OR1	CY, /saddr.bit	164F	CMP	A, [DE]
0230-7	AND1	CY, /PSW.bit	0858 F	OR1	CY, /sfr.bit	1654	XCH	A, [DE]
0240 7	OR1	CY, PSW.bit	0860-7	XOR1	CY, saddr.bit	1658	ADD	A, [HL]
0250-7	OR1	CY, /PSW.bit	0868-F	XOR1	CY, sfr.bit	1659	ADDC	A, [HL]
0260-7	XOR1	CY, PSW.bit	0870-7	NOT1	saddr.bit	165A	SUB	A, [HL]
0270-7	NOT1	PSW.bit	0878 F	NOT1	sfr.bit	165B	SUBC	A, [HL]
0280-7	SET1	PSW.bit	0888-F	SET1	sfr.bit	165C	AND	A, [HL]
0290 7	CLR1	PSW.bit	0898-F	CLR1	sfr.bit	165D	XOR	A, [HL]
02A0-7	BF	PSW.bit, \$ addr16	08A0 7	BF	saddr.bit, \$addr16	165E	OR	A, [HL]
02B0-7	BT	PSW.bit, \$ addr16	08A8 F	BF	sfr.bit, \$addr16	165F	CMP	A, [HL]
02D0-7	BTCLR	PSW.bit, \$ addr16	08B8-F	BT	sfr.bit, \$addr16	1668	ADD	A, [E]
0300-7	MOV1	CY, X.bit	08D0-7	BTCLR	saddr.bit, \$addr16	1669	ADDC	A, [E]
0308-F	MOV1	CY, A.bit	08D8 F	BTCLR	sfr.bit, \$addr16	166A	SUB	A, [E]
0310 7	MOV1	X.bit, CY	09C0	MOV	STBC, # byte	166B	SUBC	A, [E]
0318-F	MOV1	A.bit, CY	09F0	MOV	A, laddr16	166C	AND	A, [E]
0320-7	AND1	CY, X.bit	09F1	MOV	laddr16, A	166D	XOR	A, [E]
0328-F	AND1	CY, A.bit	0A10	MOV	A, word[A]	166E	OR	A, [E]
0330-7	AND1	CY, /X.bit	0A14	XCH	A, word[A]	166F	CMP	A, [E]
0338-F	AND1	CY, /A.bit	0A18	ADD	A, word[A]	1678	ADD	A, [D]
0340-7	OR1	CY, X.bit	0A19	ADDC	A, word[A]	1679	ADDC	A, [D]
0348-F	OR1	CY, A.bit	0A1A	SUB	A, word[A]	167A	SUB	A, [D]
0350-7	OR1	CY, /X.bit	0A1B	SUBC	A, word[A]	167B	SUBC	A, [D]
0358-F	OR1	CY, /A.bit	0A1C	AND	A, word[A]	167C	AND	A, [D]
0360-7	XOR1	CY, X.bit	0A1D	XOR	A, word[A]	167D	XOR	A, [D]
0368-F	XOR	CY, A.bit	0A1E	OR	A, word[A]	167E	OR	A, [D]
0370-7	NOT1	X.bit	0A1F	CMP	A, word[A]	167F	CMP	A, [D]
0378-F	NOT1	A.bit	0A30	MOV	A, word[B]	1A	MOVW	saddrp, AX
0380-7	SET1	X.bit	0A34	XCH	A, word[B]	1C	MOVW	AX, saddrp
0388-F	SET1	A.bit	0A38	ADD	A, word[B]	1D	ADDW	AX, saddrp
0390-7	CLR1	X.bit	0A39	ADDC	A, word[B]	1E	SUBW	AX, saddrp
0398-F	CLR1	A.bit	0A3A	SUB	A, word[B]	1F	CMPW	AX, saddrp
03A0-7	BF	X.bit, \$addr16	0A3B	SUBC	A, word[B]	20	MOV	A, saddr
03A8-F	BF	A.bit, \$addr16	0A3C	AND	A, word[B]	21	XCH	A, saddr
03B0-7	BT	X.bit, \$addr16	0A3D	XOR	A, word[B]	22	MOV	saddr, A
03B8 F	BT	A.bit, \$addr16	0A3E	OR	A, word[B]	2400-7	MOV	X/R0, r
03D0-7	BTCLR	X.bit, \$addr16	0A3F	CMP	A, word[B]	2410-7	MOV	A/R1, r
03D8-F	BTCLR	A.bit, \$addr16	0A90	MOV	word[A], A	2420 7	MOV	C/R2, r

保守 / 廃止

μPD78148機械語↔ニモニツク対照表 (2/3)

2430-7	MOV	B/R3, r	4B	EI		8A00-7	SUB	X/R0, r
2440-7	MOV	E/R4, r	4C	DECW	AX/RP0	8A10-7	SUB	A/R1, r
2450 7	MOV	D/R5, r	4D	DECW	BC/RP1	8A20 7	SUB	C/R2, r
2460 7	MOV	L/R6, r	4E	DECW	DE/RP2	8A30-7	SUB	B/R3, r
2470-7	MOV	H/R7, r	4F	DECW	HL/RP3	8A40-7	SUB	E/R4, r
2408	MOVW	AX/RP0, AX/RP0	50	MOV	[DE+], A	8A50 7	SUB	D/R5, r
240A	MOVW	AX/RP0, BC/RP1	51	MOV	[HL+], A	8A60-7	SUB	L/R6, r
240C	MOVW	AX/RP0, DE/RP2	54	MOV	[DE], A	8A70 7	SUB	H/R7, r
240E	MOVW	AX/RP0, HL/RP3	55	MOV	[HL], A	8A08	SUBW	AX, AX/RP0
2428	MOVW	BC/RP1, AX/RP0	56	RET		8A0A	SUBW	AX, BC/RP1
242A	MOVW	BC/RP1, BC/RP1	57	RETJ		8A0C	SUBW	AX, DE/RP2
242C	MOVW	BC/RP1, DE/RP2	58	MOV	A, [DE+]	8A0E	SUBW	AX, HL/RP3
242E	MOVW	BC/RP1, HL/RP3	59	MOV	A, [HL+]	8B00-7	SUBC	X/R0, r
2448	MOVW	DE/RP2, AX/RP0	5C	MOV	A, [DE]	8B10 7	SUBC	A/R1, r
244A	MOVW	DE/RP2, BC/RP1	5D	MOV	A, [HL]	8B20-7	SUBC	C/R2, r
244C	MOVW	DE/RP2, DE/RP2	60	MOVW	AX/RP0, # word	8B30-7	SUBC	B/R3, r
244E	MOVW	DE/RP2, HL/RP3	62	MOVW	BC/RP1, # word	8B40 7	SUBC	E/R4, r
2468	MOVW	HL/RP3, AX/RP0	64	MOVW	DE/RP2, # word	8B50-7	SUBC	D/R5, r
246A	MOVW	HL/RP3, BC/RP1	66	MOVW	HL/RP3, # word	8B60-7	SUBC	L/R6, r
246C	MOVW	HL/RP3, DE/RP2	68	ADD	saddr, # byte	8B70 7	SUBC	H/R7, r
246E	MOVW	HL/RP3, HL/RP3	69	ADDC	saddr, # byte	8C00 7	AND	X/R0, r
26	INC	saddr	6A	SUB	saddr, # byte	8C10-7	AND	A/R1, r
27	DEC	saddr	6B	SUBC	saddr, # byte	8C20 7	AND	C/R2, r
28	CALL	'saddr16	6C	AND	saddr, # byte	8C30-7	AND	B/R3, r
2B	MOV	sfr, # byte	6D	XOR	saddr, # byte	8C40 7	AND	E/R4, r
2BFE	MOV	PSW, # byte	6E	OR	saddr, # byte	8C50-7	AND	D/R5, r
2C	BR	'saddr16	6F	CMP	saddr, # byte	8C60 7	AND	L/R6, r
2D	ADDW	AX, # word	70 7	BT	saddr bit, \$saddr16	8C70 7	AND	H/R7, r
2E	SUBW	AX, # word	78	MOV	[E], A	8D00 7	XOR	X/R0, r
2F	CMPW	AX, # word	79	MOV	[E+], A	8D10 7	XOR	A/R1, r
3000 3F	RORC	r, n	7A	MOV	[D], A	8D20 7	XOR	C/R2, r
3040-7F	ROR	r, n	7B	XCH	A, [E]	8D30-7	XOR	B/R3, r
3080 BF	SHR	r, n	7C	MOV	A, [E]	8D40 7	XOR	E/R4, r
30C0-FE	SHRW	rp, n	7D	MOV	A, [E+]	8D50 7	XOR	D/R5, r
3100 3F	ROLC	r, n	7E	MOV	A, [D]	8D60 7	XOR	L/R6, r
3140 7F	BOL	r, n	7F	XCH	A, [D]	8D70 7	XOR	H/R7, r
3180 BF	SHL	r, n	80	BNZ/BNE	\$saddr16	8E00 7	OR	X/R0, r
31C0 FE	SHLW	rp, n	81	BZ/BE	\$saddr16	8E10 7	OR	A/R1, r
32	DBNZ	C, \$saddr13	82	BNC/BNL	\$saddr16	8E20-7	OR	C/R2, r
33	DBNZ	B, \$saddr13	83	BC/BL	\$saddr16	8E30 7	OR	B/R3, r
34	POP	AX/RP0	8800-7	ADD	X/R0, r	8E40-7	OR	E/R4, r
35	POP	BC/RP1	8810 7	ADD	A/R1, r	8E50 7	OR	D/R5, r
36	POP	DE/RP2	8820 7	ADD	C/R2, r	8E60 7	OR	L/R6, r
37	POP	HL/RP3	8830 7	ADD	B/R3, r	8E70 7	OR	H/R7, r
3A	MOV	saddr, # byte	8840 7	ADD	E/R4, r	8F00 7	CMP	X/R0, r
3B	DBNZ	saddr, \$saddr16	8850 7	ADD	D/R5, r	8F10 7	CMP	A/R1, r
3C	PUSH	AX/RP0	8860 7	ADD	L/R6, r	8F20 7	CMP	C/R2, r
3D	PUSH	BC/RP1	8870 7	ADD	H/R7, r	8F30 7	CMP	B/R3, r
3E	PUSH	DE/RP2	8808	ADDW	AX, AX/RP0	8F40 7	CMP	E/R4, r
3F	PUSH	HL/RP3	880A	ADDW	AX, BC/RP1	8F50 7	CMP	D/R5, r
40	CLR1	CY	880C	ADDW	AX, DE/RP2	8F60 7	CMP	L/R6, r
41	SET1	CY	880E	ADDW	AX, HL/RP3	8F70 7	CMP	H/R7, r
42	NOT1	CY	8900 7	ADDC	X/R0, r	8F08	CMPW	AX, AX/RP0
44	INCW	AX/RP0	8910 7	ADDC	A/R1, r	8F0A	CMPW	AX, BC/RP1
45	INCW	BC/RP1	8920 7	ADDC	C/R2, r	8F0C	CMPW	AX, DE/RP2
46	INCW	DE/RP2	8930 7	ADDC	B/R3, r	8F0E	CMPW	AX, HL/RP3
47	INCW	HL/RP3	8940 7	ADDC	E/R4, r	90 7	CALLF	'saddr11
48	POP	PSW	8950 7	ADDC	D/R5, r	98	ADD	A, saddr
49	PUSH	PSW	8960 7	ADDC	L/R6, r	99	ADDC	A, saddr
4A	DI		8970-7	ADDC	H/R7, r	9A	SUB	A, saddr

保守 / 廃止

μPD78148機械語↔ニモニク対照表 (3/3)

9B SUBC A, saddr 9C AND A, saddr 9D XOR A, saddr 9E OR A, saddr 9F CMP A, saddr A0 7 CLR1 saddr.bit A8 ADD A, #byte A9 ADDC A, #byte AA SUB A, #byte AB SUBC A, #byte	AC AND A, #byte AD XOR A, #byte AE OR A, #byte AF CMP A, #byte B0-7 SET1 saddr.bit B8 F MOV r, #byte C0-7 INC r C8 F DEC r D0 7 MOV A, r D8-F XCH A, r	E0-FF CALLT [addr5]
--	---	---------------------

備考 スラッシュで2種のオペランドを表記している場合、そのどちらかを記述します。