

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



特殊機能レジスタ (SFR) 一覧

注 開発中

アドレス	特殊機能レジスタ (SFR) 名称	略号	R/W	操作可能ビット単位			リセット解除後	
				1 bit	8 bit	16bit		
FF00H	ポート0	P0	R/W	○	○		不定	
FF01H	ポート1	P1		○	○			
FF02H	ポート2	P2	R	○	○			
FF03H	ポート3	P3	R/W	○	○			
FF04H	ポート4	P4		○	○			
FF05H	ポート5	P5		○	○			
FF06H	ポート6	P6		○	○	×××× 0000		
FF07H	ポート7	P7	○	○		不定		
FF08H	16ビット・タイマ0コンペア・レジスタ0	CR00	R/W				○	
FF09H		CR01						
FF0AH	16ビット・タイマ0コンペア・レジスタ1	CR01						○
FF0BH		CR02						
FF0CH	16ビット・タイマ0コンペア・レジスタ2	CR02						○
FF0DH		CR10						
FF0EH	16ビット・タイマ1コンペア・レジスタ0	CR10						○
FF0FH		CR11						
FF10H	16ビット・タイマ1コンペア・レジスタ1	CR11						○
FF11H		CR12						
FF12H	16ビット・タイマ1キャプチャ・レジスタ2	CR12	R			○		
FF13H		CR13						
FF14H	16ビットFRCキャプチャ・レジスタ0	CPT0					○	
FF15H		CPT1						
FF16H	16ビットFRCキャプチャ・レジスタ1	CPT1					○	
FF17H		CPT2H						
FF18H	18ビットFRCキャプチャ・レジスタ2	CPT2H					○	
FF19H		CPT3						
FF1AH	16ビットFRCキャプチャ・レジスタ3	CPT3					○	
FF1BH		CPT2L						
FF1CH	18ビットFRCキャプチャ・レジスタ2	CPT2L		○	○	×××× 0000		
FF1DH	プリスケアラ・モード・レジスタ	PRM3	R/W	○	○	○××× ×000		
FF1EH	16ビット・タイマ2コンペア・レジスタ	CR20					不定	
FF1FH		CR21						
FF20H	ポート0モード・レジスタ	PM0	W		○	FFH		
FF21H	ポート1モード・レジスタ	PM1						
FF23H	ポート3モード・レジスタ	PM3						
FF25H	ポート5モード・レジスタ	PM5						
FF26H	ポート6モード・レジスタ	PM6						
FF27H	ポート7モード・レジスタ	PM7						
FF30H	16ビット・タイマ・レジスタ0	TM0		R				○
FF31H		TM1						
FF32H	16ビット・タイマ・レジスタ1	TM1					○	
FF33H		TM2						
FF34H	16ビット・フリー・ランニング・カウンタ	FRC					○	
FF35H		FRC						
FF36H	16ビット・タイマ・レジスタ2	TM2					○	
FF37H		TM3						

アドレス	特殊機能レジスタ (SFR) 名称	略号	R/W	操作可能ビット単位			リセット解除後	
				1 bit	8 bit	16bit		
FF38H	タイマ・コントロール・レジスタ0	TMC0	W		○		0××× 0000	
FF39H	タイマ・コントロール・レジスタ1	TMC1	R/W		○		000H	
FF3AH	キャプチャ・モード・レジスタ	CPTM	W		○		×××× ×000	
FF3DH	7ビット・タイマ・レジスタ3	TM3	R		○		000H	
FF3EH	7ビット・タイマ3コンペア・レジスタ	CR30	R/W		○		×111 1111	
FF3FH	7ビット・タイマ3キャプチャ・レジスタ	CPT30	R		○		不定	
FF40H	プルアップ抵抗オプション・レジスタ	PUO	R/W	○	○		000H	
FF43H	ポート3モード・コントロール・レジスタ	PMCA			○	○		300H
FF4AH	ポート0バッファ・レジスタ	POL			○	○		不定
FF4BH	ポート0バッファ・レジスタ	POH			○	○		
FF4CH	リアルタイム出力ポート・コントロール・レジスタ	RTPC		○	○		000H	
FF50H	入力コントロール・レジスタ	ICR	W		○		0××× 0×××	
FF53H	イベント・デバウンス・コントロール・レジスタ	EDVC				○		不定
FF54H	イベント・カウンタ・コンペア・レジスタ1	ECC1				○		××11 1111
FF55H	イベント・カウンタ・コンペア・レジスタ0	ECC0				○		××11 1111
FF56H	イベント・カウンタ	EC	R		○		×××× 0000	
FF58H	タイマ0出力モード・レジスタ	TOM0	W		○		×××× 0000	
FF59H	タイマ0出力コントロール・レジスタ	TOC0				○		×××× 0000
FF5AH	タイマ1出力モード・レジスタ	TOM1			○		×××× 0000	
FF5BH	タイマ1出力コントロール・レジスタ	TOC1	R/W ^{注1}		○		×××× 0000	
FF68H	A/D変換モード・レジスタ	ADM	R/W	○	○		000H	
FF6AH	A/D変換結果レジスタ	ADCR	R		○		不定	
FF70H	1WMコントロール・レジスタ	PWMC	R/W	○	○		05H	
FF72H	PWM0モジュロ・レジスタ	PWM0	W			○	不定	
FF73H		PWM1モジュロ・レジスタ		PWM1				○
FF74H	PWM2モジュロ・レジスタ	PWM2				○		
FF75H	PWM3モジュロ・レジスタ	PWM3			○			
FF7FH	クロック出力モード・レジスタ	CLOM		○	○		000H	
FF80H	シリアル・インタフェース・モード・レジスタ	CSIM	R/W	○	○		000H	
FF82H	シリアル・バス・インタフェース・コントロール・レジスタ	SBIC			○	○		000H
FF86H	シリアル・シフト・レジスタ	SIO				○		不定
FFC0H	スタンバイ・コントロール・レジスタ	STBC				○		000H
FFC4H	メモリ・マッピング・レジスタ	MM	W		○		20H	
FFCFH	内蔵メモリ・サイズ切り替えレジスタ ^{注2}	IMS	W		○		FDH	
FFE0H	割り込み要求フラグ・レジスタ	IF0L	IF0	○	○	○	000H	
FFE1H		IF0H						
FFE4H	割り込みマスク・レジスタ	MK0L	MK0	○	○	○	FFH	
FPE5H		MK0H						
FFE8H	優先順位指定フラグ・レジスタ	PROL	PRO	○	○	○	FFH	
FFE9H		PROH						
FPECH	割り込みサービス・モード・レジスタ	ISM0L	ISM0	○	○	○	000H	
FPEEH		ISM0H						
FFF4H	外部割り込みモード・レジスタ	INTM0	R/W	○	○		50H	
FFF5H	外部キャプチャ入力モード・レジスタ	INTM1			○	○		0000 ×××0

注1. TOC1はビット0のみリード可能。
注2. IMSは μ PD78P138のみ内蔵。

1. スーパー・タイマ・ユニット

タイマ・コントロール・レジスタ 0 (TMC0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
TMC0	CS1	—	—	EN CLR1	CS0	0	0	EN CLR0	FF38H	0××00000	W

EN CLR0	TM0クリア信号許可ビット
0	TM0クリアパルスをマスク、フリーランニングモード
1	クリアパルスによるTM0クリア許可
CS0	TM0のカウンタ動作制御
0	TM0クリア、カウンタ停止
1	カウンタ動作
EN CLR1	TM1クリア信号許可ビット
0	CLR1端子入力によるTM1クリアをマスク
1	CLR1端子入力によるTM1クリア許可
CS1	TM1のカウンタ動作制御
0	TM1クリア、カウンタ停止
1	カウンタ動作

タイマ・コントロール・レジスタ 1 (TMC1)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
TMC1	CS2	0	0	0	CS FRC	OVF2	OVF1	0	FF39H	00H	R/W

OVF2	OVF1	FRCオーバーフローフラグ
0	0	オーバーフローなし
0	1	オーバーフローあり (1回)
1	1	オーバーフローあり (2回以上)
CS FRC	FRCカウンタ動作制御	
0	FRCクリア、カウンタ停止	
1	カウンタ動作	
CS2	TM2カウンタ動作制御	
0	TM2クリア、カウンタ停止	
1	カウンタ動作	

タイマ0 出力モード・レジスタ (TOM0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
TOM0	—	0	mod 020	mod 011	mod 010	mod 001	mod 000	FF58H	××000000	W

mod 0n1	mod 0n0	PTO0nの出力モード
0	0	汎用出力モード
0	1	RS出力モード
1	0	遅延パルス出力モード1
1	1	遅延パルス出力モード2

タイマ1 出力モード・レジスタ (TOM1)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
TOM1	—	—	—	—	mod 111	mod 110	0	0	FF5AH	××××0000	W

PTO10の出力モードは、汎用出力モード固定		
mod 111	mod 110	PTO11の出力モード
0	0	汎用出力モード
0	1	設定禁止
1	0	遅延パルス出力モード
1	1	設定禁止

タイマ0 出力コントロール・レジスタ (TOC0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
TOC0	—	—	—	—	—	—	—	—	FF59H	××000000	W

ALV 0n	TM0出力端子のアクティブレベル指定
0	ロウ・アクティブ
1	ハイ・アクティブ
ENT0 0n	TM0出力の許可/禁止
0	禁止 (インアクティブレベルに固定)
1	許可

タイマ1 出力コントロール・レジスタ (TOC1)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
TOC1	—	—	—	—	—	—	—	—	FF5BH	××××0000	R/W

ALV 1n	TM1出力端子のアクティブレベル指定
0	ロウ・アクティブ
1	ハイ・アクティブ
ENT0 1n	TM1出力の許可/禁止
0	禁止 (インアクティブレベルに固定)
1	許可

注意 タイマ出力コントロール・レジスタ (TOC1)を読み出した場合、ビット0はPTO10端子のレベルが、ビット1〜ビット7は0が読み出されます。

プリスケアラ・モード・レジスタ (PRM3)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
PRM3	PF LVL	—	—	—	—	PRM 32	PRM 31	PRM 30	FF1DH	0××××000	R/W

PRM 32	PRM 31	PRM 30	プリスケアラ出力周波数指定 (12 MHz時)
0	0	0	$f_{CLK}/32$ (187.5 kHz)
0	0	1	$f_{CLK}/128$ (46.875 kHz)
0	1	0	$f_{CLK}/512$ (11.719 kHz)
0	1	1	$f_{CLK}/2048$ (2.930 kHz)
1	0	0	CT110 (外部有効エッジ入力)
上記以外			設定禁止

CTL E/Fの出力レベル (パルス駆動回路の出力レベル)

$$f_{CLK} = \frac{1}{2} \text{ (発振周波数) : システム・クロック周波数}$$

入力コントロール・レジスタ (ICR)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W	
ICR	SEL CLR1	—	—	—	—	—	—	—	FF50H	0×0×0×××	W

SEL CLR1	INTCLR1の割り込みソース選択
0	垂直同期信号入力モード
1	複合同期信号入力モード
EC MOD	イベント・カウンタ(EC)の動作モード指定
0	汎用イベント・カウンタ・モード
1	内部パルス生成モード
SEL CLR0	TM0クリアパルス選択
0	CLR0端子入力
1	イベント・カウンタ(EC)による内部パルス

注意 レジスタ内に「0」が記述されているビットは、レジスタへのデータ書き込みの際に必ず「0」を書き込んでください(全頁共通)。

イベント・デバイダ・コントロール・レジスタ (EDVC)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
EDV5	EDV4	EDV3	EDV2	EDV1	EDV0			FF53H	不定	W

EDV5	EDV4	EDV3	EDV2	EDV1	EDV0	CT110入力の分周比指定
0	0	0	0	0	0	設定禁止
0	0	0	0	0	1	分周しない(スルー出力)
0	0	0	0	1	0	2分周
1	1	1	1	1	0	62分周
1	1	1	1	1	1	63分周

キャプチャ・モード・レジスタ1 (CPTM)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
TRGS12	TRGS01	TRGS00						FF3AH	×××××000	W

TRGS01	TRGS00	キャプチャ・トリガ指定
0	0	TM1-CR10の一致信号
0	1	CLR1入力立ち下がリエッジ
1	0	設定禁止
1	1	TM1-CR10の一致信号とCLR1入力立ち下がリエッジの論理和

TRGS12	キャプチャ・トリガ指定
0	CT111入力エッジ
1	CT110入力の分周信号

PWMコントロール・レジスタ (PWMC)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
SYNn	CLSn	SYN0	CLSO	ENn	ALVn	EN0	ALV0	FF70H	05H	R/W

(n = 0, 1)

ALVn	PWMn端子のPWMアクティブ・レベルの設定
0	ロウ・アクティブ
1	ハイ・アクティブ

ENn	PWMn端子のPWM出力制御
0	出力禁止(インアクティブ・レベルに固定)
1	PWM出力許可

CLSn	PWM動作周波数 (12MHz時)
0	23.4kHz
1	47kHz

SYNn	PWMパルス幅書き換え周期
0	PWM16サイクル(2 ¹² /f _{CLK})
1	PWM1サイクル(2 ⁹ /f _{CLK})

2. シリアル・インタフェース

シリアル・インタフェース・モード・レジスタ (CSIM)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
CTxE	CRxE	WUP	0	MOD1	0	CLSn	CLSO	FF80H	00H	R/W

CLSn	CLSO	シリアル・クロック選択	SCK端子
0	0	外部クロック	入力
0	1	設定禁止	
1	0	内部クロック	f _{CLK} /32 出力
1	1	内部クロック	f _{CLK} /8 出力

f_{CLK} = 1/2 (発振周波数) : システム・クロック周波数

MOD1	シリアル・インタフェース動作モードの選択
0	3線式シリアルI/Oモード
1	SBIモード

WUP	ウェイク・アップ機能の制御
0	3線式/SBIの両モードでシリアル転送後ごとに割り込み要求発生
1	SBIモードでアドレスを受信した場合にのみ割り込み要求発生

CRxE	受信動作
0	禁止
1	許可

CTxE	送信動作
0	禁止
1	許可

シリアル・バス・インタフェース・コントロール・レジスタ (SBIC)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
BSYE	ACKD	ACKE	ACKT	CMDD	RELD	CMDD	RELT	FF82H	00H	R/W

RELT	バス・リリース信号(REL)トリガ出力制御
0	出力しない
1	出力する

CMDD	コマンド信号(CMD)のトリガ出力制御
0	出力しない
1	出力する

RELD	バス・リリース信号(REL)の検出
0	検出していない
1	検出している

CMDD	コマンド信号(CMD)の検出
0	検出していない
1	検出している

ACKT	アクリッジ信号(ACK)のトリガ出力制御
0	出力しない
1	出力する

ACKE	アクリッジ信号(ACK)の自動出力許可
0	禁止
1	許可

ACKD	アクリッジ信号(ACK)の検出
0	検出していない
1	検出している

BSYE	同期ビジー信号(ACK)の自動出力
0	禁止
1	許可

3.A/Dコンバータ

A/D変換モード・レジスタ (ADM)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W																													
CS	TRG	0	FR	ANS2	ANS1	ANS0	MS	FF68H	00H	R/W																													
<table border="1"> <tr> <td>MS</td> <td colspan="3">A/D変換動作モードの指定</td> </tr> <tr> <td>0</td> <td colspan="3">スキャン・モード</td> </tr> <tr> <td>1</td> <td colspan="3">セレクト・モード</td> </tr> </table>										MS	A/D変換動作モードの指定			0	スキャン・モード			1	セレクト・モード																				
MS	A/D変換動作モードの指定																																						
0	スキャン・モード																																						
1	セレクト・モード																																						
<table border="1"> <tr> <td>ANS2</td><td>ANS1</td><td>ANS0</td> <td>スキャン・モード</td> <td>セレクト・モード</td> </tr> <tr> <td>0</td><td>0</td><td>0</td> <td>ANI0をスキャン</td> <td>ANI0</td> </tr> <tr> <td>0</td><td>0</td><td>1</td> <td>ANI0-ANI1をスキャン</td> <td>ANI1</td> </tr> <tr> <td colspan="5" style="text-align:center">:</td> </tr> <tr> <td>1</td><td>1</td><td>0</td> <td>ANI0-ANI6をスキャン</td> <td>ANI6</td> </tr> <tr> <td>1</td><td>1</td><td>1</td> <td>ANI0-ANI7をスキャン</td> <td>ANI7</td> </tr> </table>										ANS2	ANS1	ANS0	スキャン・モード	セレクト・モード	0	0	0	ANI0をスキャン	ANI0	0	0	1	ANI0-ANI1をスキャン	ANI1	:					1	1	0	ANI0-ANI6をスキャン	ANI6	1	1	1	ANI0-ANI7をスキャン	ANI7
ANS2	ANS1	ANS0	スキャン・モード	セレクト・モード																																			
0	0	0	ANI0をスキャン	ANI0																																			
0	0	1	ANI0-ANI1をスキャン	ANI1																																			
:																																							
1	1	0	ANI0-ANI6をスキャン	ANI6																																			
1	1	1	ANI0-ANI7をスキャン	ANI7																																			
<table border="1"> <tr> <td>FR</td> <td colspan="3">変換速度制御</td> </tr> <tr> <td>0</td> <td colspan="3">180ステート (発振周波数>8 MHz)</td> </tr> <tr> <td>1</td> <td colspan="3">120ステート (発振周波数≤8 MHz)</td> </tr> </table>										FR	変換速度制御			0	180ステート (発振周波数>8 MHz)			1	120ステート (発振周波数≤8 MHz)																				
FR	変換速度制御																																						
0	180ステート (発振周波数>8 MHz)																																						
1	120ステート (発振周波数≤8 MHz)																																						
<table border="1"> <tr> <td>TRG</td> <td colspan="3">外部端子のトリガ制御</td> </tr> <tr> <td>0</td> <td colspan="3">外部トリガ禁止</td> </tr> <tr> <td>1</td> <td colspan="3">外部トリガ許可</td> </tr> </table>										TRG	外部端子のトリガ制御			0	外部トリガ禁止			1	外部トリガ許可																				
TRG	外部端子のトリガ制御																																						
0	外部トリガ禁止																																						
1	外部トリガ許可																																						
<table border="1"> <tr> <td>CS</td> <td colspan="3">A/D変換動作制御</td> </tr> <tr> <td>0</td> <td colspan="3">A/D変換動作停止</td> </tr> <tr> <td>1</td> <td colspan="3">A/D変換動作開始</td> </tr> </table>										CS	A/D変換動作制御			0	A/D変換動作停止			1	A/D変換動作開始																				
CS	A/D変換動作制御																																						
0	A/D変換動作停止																																						
1	A/D変換動作開始																																						

割り込みサービス・モード・フラグ・レジスタ (ISM0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W							
CR ISM0	CR ISM0	CL ISM1	CR ISM0	CR ISM12	CP ISM2	CP ISM3	P ISM0	FFECH	00H	R/W							
P ISM2	P ISM1	TB ISM	CSI ISM	TM ISM	CR ISM1	CP ISM1	CR ISM02	FFEDH	00H	R/W							
割り込みサービス・モード・フラグ																	
<table border="1"> <tr> <td>0</td> <td colspan="3">ベクタ割り込み処理</td> </tr> <tr> <td>1</td> <td colspan="3">マクロ・サービス処理</td> </tr> </table>										0	ベクタ割り込み処理			1	マクロ・サービス処理		
0	ベクタ割り込み処理																
1	マクロ・サービス処理																

外部割り込みモード・レジスタ (INTM0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W																								
ES2	1	ES1	1	ES0	ES00	0	ES NMI	FFF4H	50H	R/W																								
<table border="1"> <tr> <td>ES NMI</td> <td colspan="3">NMI端子入力検出エッジ指定</td> </tr> <tr> <td>0</td> <td colspan="3">立ち下がリエッジ</td> </tr> <tr> <td>1</td> <td colspan="3">立ち上がりエッジ</td> </tr> </table>										ES NMI	NMI端子入力検出エッジ指定			0	立ち下がリエッジ			1	立ち上がりエッジ															
ES NMI	NMI端子入力検出エッジ指定																																	
0	立ち下がリエッジ																																	
1	立ち上がりエッジ																																	
<table border="1"> <tr> <td>ES0</td><td>ES00</td> <td colspan="3">INTP0端子入力検出エッジ指定</td> </tr> <tr> <td>0</td><td>0</td> <td colspan="3">立ち下がリエッジ</td> </tr> <tr> <td>0</td><td>1</td> <td colspan="3">立ち上がりエッジ</td> </tr> <tr> <td>1</td><td>0</td> <td colspan="3">設定禁止</td> </tr> <tr> <td>1</td><td>1</td> <td colspan="3">立ち上がり、立ち下がり両エッジ</td> </tr> </table>										ES0	ES00	INTP0端子入力検出エッジ指定			0	0	立ち下がリエッジ			0	1	立ち上がりエッジ			1	0	設定禁止			1	1	立ち上がり、立ち下がり両エッジ		
ES0	ES00	INTP0端子入力検出エッジ指定																																
0	0	立ち下がリエッジ																																
0	1	立ち上がりエッジ																																
1	0	設定禁止																																
1	1	立ち上がり、立ち下がり両エッジ																																
<table border="1"> <tr> <td>ES1</td> <td colspan="3">INTP1端子入力検出エッジ指定</td> </tr> <tr> <td>0</td> <td colspan="3">立ち上がりエッジ</td> </tr> <tr> <td>1</td> <td colspan="3">立ち上がり、立ち下がり両エッジ</td> </tr> </table>										ES1	INTP1端子入力検出エッジ指定			0	立ち上がりエッジ			1	立ち上がり、立ち下がり両エッジ															
ES1	INTP1端子入力検出エッジ指定																																	
0	立ち上がりエッジ																																	
1	立ち上がり、立ち下がり両エッジ																																	
<table border="1"> <tr> <td>ES2</td> <td colspan="3">INTP2端子入力検出エッジ指定</td> </tr> <tr> <td>0</td> <td colspan="3">立ち上がりエッジ</td> </tr> <tr> <td>1</td> <td colspan="3">立ち上がり、立ち下がり両エッジ</td> </tr> </table>										ES2	INTP2端子入力検出エッジ指定			0	立ち上がりエッジ			1	立ち上がり、立ち下がり両エッジ															
ES2	INTP2端子入力検出エッジ指定																																	
0	立ち上がりエッジ																																	
1	立ち上がり、立ち下がり両エッジ																																	

4.割り込み

優先順位指定フラグ・レジスタ (PR0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W							
CR PR0	CR PR10	CL PR1	CR PR00	CR PR12	CP PR2	CP PR3	PPR0	FFE8H	FFH	R/W							
PPR2	PPR1	TBPR	CSI PR	TMPR	CP PR1	CR PR11	CR PR02	FFE9H	FFH	R/W							
優先順位指定フラグ																	
<table border="1"> <tr> <td>0</td> <td colspan="3">高優先順位指定レベル</td> </tr> <tr> <td>1</td> <td colspan="3">低優先順位指定レベル</td> </tr> </table>										0	高優先順位指定レベル			1	低優先順位指定レベル		
0	高優先順位指定レベル																
1	低優先順位指定レベル																

割り込み要求フラグ・レジスタ (IF0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W							
CR IF0	CR IF10	CL IF1	CR IF00	CR IF12	CP IF2	CP IF3	PIF0	FFE0H	00H	R/W							
PIF2	PIF1	TBIF	CSI IF	TMIF	CP IF1	CR IF11	CR IF02	FFE1H	00H	R/W							
割り込み要求フラグ																	
<table border="1"> <tr> <td>0</td> <td colspan="3">割り込み要求が発生していない</td> </tr> <tr> <td>1</td> <td colspan="3">割り込み要求が発生している</td> </tr> </table>										0	割り込み要求が発生していない			1	割り込み要求が発生している		
0	割り込み要求が発生していない																
1	割り込み要求が発生している																

割り込みマスク・フラグ・レジスタ (MK0)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W							
CR MK0	CR MK10	CL MK1	CR MK00	CR MK12	CP MK2	CP MK3	PMK0	FFE4H	FFH	R/W							
PMK2	PMK1	TBMK	CSI MK	TMMK	CP MK1	CR MK11	CR MK02	FFE5H	FFH	R/W							
割り込みマスク・フラグ																	
<table border="1"> <tr> <td>0</td> <td colspan="3">割り込み処理許可</td> </tr> <tr> <td>1</td> <td colspan="3">割り込み処理禁止</td> </tr> </table>										0	割り込み処理許可			1	割り込み処理禁止		
0	割り込み処理許可																
1	割り込み処理禁止																

外部キャプチャ入力モード・レジスタ (INTM1)

7	6	5	4	3	2	1	0	アドレス	リセット時	R/W											
0	ES CLR1	0	ES11	-	-	ES10	1	FFF5H	0000××01	R/W											
<table border="1"> <tr> <td>ES10</td> <td colspan="3">CTI10端子入力検出エッジ指定</td> </tr> <tr> <td>0</td> <td colspan="3">立ち上がりエッジ</td> </tr> <tr> <td>1</td> <td colspan="3">立ち上がり、立ち下がり両エッジ</td> </tr> </table>										ES10	CTI10端子入力検出エッジ指定			0	立ち上がりエッジ			1	立ち上がり、立ち下がり両エッジ		
ES10	CTI10端子入力検出エッジ指定																				
0	立ち上がりエッジ																				
1	立ち上がり、立ち下がり両エッジ																				
<table border="1"> <tr> <td>ES10</td> <td colspan="3">CTI11端子入力検出エッジ指定</td> </tr> <tr> <td>0</td> <td colspan="3">立ち下がリエッジ</td> </tr> <tr> <td>1</td> <td colspan="3">立ち上がりエッジ</td> </tr> </table>										ES10	CTI11端子入力検出エッジ指定			0	立ち下がリエッジ			1	立ち上がりエッジ		
ES10	CTI11端子入力検出エッジ指定																				
0	立ち下がリエッジ																				
1	立ち上がりエッジ																				
<table border="1"> <tr> <td>ES CLR1</td> <td colspan="3">CLR1端子入力検出エッジ指定</td> </tr> <tr> <td>0</td> <td colspan="3">立ち下がリエッジ</td> </tr> <tr> <td>1</td> <td colspan="3">立ち上がりエッジ</td> </tr> </table>										ES CLR1	CLR1端子入力検出エッジ指定			0	立ち下がリエッジ			1	立ち上がりエッジ		
ES CLR1	CLR1端子入力検出エッジ指定																				
0	立ち下がリエッジ																				
1	立ち上がりエッジ																				

マクロ・サービス・コントロール・ワードのアドレス

割り込みソース (マスキブル割り込み)	マクロ・サービス・コントロール・ワード	
	マクロ・サービス・モード・レジスタ	チャンネル・ポインタ
INTP2	FEC0H	FEC1H
INTTM	FEC2H	FEC3H
INTCR11	FEC4H	FEC5H
INTCR10	FEC6H	FEC7H
INTP0	FEC8H	FEC9H
INTTB	FECAH	FECBH
INTP1	FECCH	FECDH
INTCR02	FECEH	FECFH
INTCR01	FED0H	FED1H
INTCSI	FED2H	FED3H
INTCPT1	FED4H	FED5H
INTCLR1	FED6H	FED7H
INTCR00	FED8H	FED9H
INTCR12	FEDAH	FEDBH
INTCPT2	FEDCH	FEDDH
INTCPT3	FEDEH	FEDFH

マクロ・サービスのモードと割り込み

保守/廃止

マクロ・サービスのモード	マクロ・割り込み要求ソース
データ転送モード	INTCSI, INTAD
リアルタイム出力ポート制御モード	INTCR01, INTCR02
カウンタ・モード	すべてのマスキブル割り込み要求
データ・パターン識別モード	INTCR12

ベクタ・テーブル・アドレス一覧

ベクタ・テーブル・アドレス	割り込み要求	ベクタ・テーブル・アドレス	割り込み要求
0000H	リセット	0012H	INTCR01
0002H	NMI	0014H	INTCR02
0004H	INTP0	0016H	INTCR11
0006H	INTCPT3	0018H	INTCPT10
0008H	INTCPT2	001AH	INTTM
000AH	INTCR12	001CH	INTCSI
000CH	INTCR00	001EH	INTTB
000EH	INTCLR1	0020H	INTP1
0010H	INTCR10	0022H	INTP2

マクロ・サービス・モード・レジスタ

7 6 5 4 3 2 1 0				CH2	CH1	CH0	0	MOD3	MOD2	MOD1	MOD0
				CH0	0	0	0	0	0	0	0
				CH1	1	1	1	1	1	1	1
				CH2	0	1	0	0	0	0	0
				MOD3	MOD2	MOD1	MOD0	データ転送モード		リアルタイム出力ポート制御モード	
				0	0	0	0	メモリからSFRへのデータ転送		データ転送のみ	
				0	0	0	1	SFRからメモリへのデータ転送		自動加算つき	
				1	0	0	0	リアルタイム出力ポート制御用マクロ・サービス		リング制御なし	
				1	0	0	1			データ転送のみ	
				1	0	1	0	リアルタイム出力ポート制御用マクロ・サービス		リング制御つき	
				1	0	1	1			データ転送のみ	
				1	1	0	0	リアルタイム出力ポート制御用マクロ・サービス		リング制御なし	
				1	1	0	1			データ転送のみ	
				1	1	1	0	リアルタイム出力ポート制御用マクロ・サービス		リング制御つき	
				1	1	1	1			データ転送のみ	

5. リアルタイム出力ポート

リアルタイム出力ポート・コントロール・レジスタ (RTPC)

7 6 5 4 3 2 1 0				アドレス	リセット時	R/W					
RTPC	BYTE	0	0	PMH	EXTR	0	0	PML	FF4CH	00H	R/W
				PMH	POLの機能の指定						
				0	ポート・モード						
				1	リアルタイム出力ポート・モード						
				EXTR	INTP0によるバッファ・レジスタから出力ラッチへのデータ転送の許可						
				0	許可しない						
				1	許可する (BYTE=0: POLのみ転送される BYTE=1: POL/Hが転送される)						
				PMH	POHの機能の指定						
				0	ポート・モード						
				1	リアルタイム出力ポート・モード						
				BYTE	リアルタイム出力ポートの動作モード						
				0	4ビット・セパレート・リアルタイム出力ポート						
				1	8ビット・リアルタイム出力ポート						

6. ポート

ポート0モード・レジスタ (PM0)

7 6 5 4 3 2 1 0								アドレス	リセット時	R/W	
PM0	PM07	PM06	PM05	PM04	PM03	PM02	PM01	PM00	FF20H	FFH	W
								PM0n	P0n端子モード指定 (n=0-7)		
								00H	出力モード (出力バッファ・オン)		
								FFH	ハイ・インピーダンス状態 (出力バッファ・オフ)		
								1B0H	設定禁止		

ポート1モード・レジスタ (PM1)

7 6 5 4 3 2 1 0								アドレス	リセット時	R/W	
PM1	PM17	PM16	PM15	PM14	PM13	PM12	PM11	PM10	FF21H	FFH	W
								PM1n	P1n端子モード指定 (n=0-7)		
								0	出力モード (出力バッファ・オン)		
								1	入力モード (出力バッファ・オフ)		

ポート3モード・レジスタ (PM3)

7 6 5 4 3 2 1 0								アドレス	リセット時	R/W	
PM3	PM37	PM36	1	1	PM33	PM32	PM31	PM30	FF23H	FFH	W
								PM3n	P3n端子モード指定 (n=0-3)		
								0	出力モード (出力バッファ・オン)		
								1	入力モード (出力バッファ・オフ)		

ポート3モード・コントロール・レジスタ(PMC3)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
PMC3	PMC37	PMC36	1	1	PMC35	PMC34	PMC33	PMC32	FF43H	30H	R/W

PMC3a	P3a端子のコントロール・モード指定(n=0-3)
0	入出力ポート・モード
1	PTO出力モード

P34=CLR0入力
P35=SI入力

PMC3b	P36端子のコントロール・モード指定
0	入出力ポート・モード
1	SO/SB0入出力モード

PMC37	P37端子のコントロール・モード指定
0	入出力ポート・モード
1	SCK入出力モード

ポート5モード・レジスタ(PM5)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
PM5	PM57	PM56	PM55	PM54	PM53	PM52	PM51	PM50	FF25H	FDH	W

PM5n	P5n端子モード指定(n=0-7)
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

ポート6モード・レジスタ(PM6)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
PM6	PM67	PM66	PM65	PM64	0	0	0	0	FF26H	F0H	W

PM6n	P6n端子モード指定(n=4-7)
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

ポート7モード・レジスタ(PM7)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
PM7	—	—	—	—	—	—	—	PM71	FF27H	FEH	W

PM71	P70, P71端子モード指定
0	出力モード(出力バッファ・オン)
1	入力モード(出力バッファ・オフ)

クロック出力モード・レジスタ(CLOM)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
CLOM	LV	0	0	CLE	0	0	FS1	FS0	FF7FH	00H	R/W

FS1	FS0	クロック出力周波数指定(12MHz時)
0	0	$f_{CLK}/2$ (3.0MHz)
0	1	$f_{CLK}/4$ (1.5MHz)
1	0	$f_{CLK}/8$ (750kHz)
1	1	$f_{CLK}/16$ (375kHz)

$f_{CLK} = \frac{1}{2}$ (発振周波数) : システム・クロック周波数

CLE	CLO端子クロック出力許可
0	禁止, 出力レベルはLVビットで指定
1	許可, 出力周波数はFS1, FS0ビットで指定

LV	CLO端子の出力レベル制御(CLE=0の時)
0	ロウ・レベル出力
1	ハイ・レベル出力

プルアップ抵抗オプション・レジスタ

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
PUO	PUO7	PUO6	PUO5	PUO4	PUO3	PUO2	PUO1	0	FF40H	00H	R/W

PUOa	P6n端子モード指定(n=1-7)
0	Pnにプルアップ抵抗を付けない
1	Pnにプルアップ抵抗を付ける

7. メモリ拡張

メモリ・マッピング・レジスタ(MM)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
MM	IFCH	0	PW21	PW20	0	MM2	MM1	MM0	FFC4H	20H	W

EA	MM2	MM1	MM0	モード	P40	P47	P50-P57	P64	P65
1	0	0	0	シングルチップ・モード	AD0-AD7	入力 出力	注1 ポート・モード	RD	WR
	0	0	1	256-バイト拡張					
	0	1	1	外部拡張モード					
	1	1	1	32K/40K*2 40K/40K*2 64K-バイト拡張					
0	×	×	×	設定禁止					

EA: 外部アクセス端子

PW21	PW20	外部メモリ・アクセス時のウェイト数指定
0	0	0
0	1	1
1	0	2
1	1	設定禁止

IFCH	内部フェッチ・サイクル制御
0	外部ROMフェッチ・サイクルと同様な命令実行サイクル
1	高速内部フェッチ動作(命令実行は外部ROMフェッチより高速)

- 注1. 入/出力は各ポート・モード・レジスタで指定。
- 注2. 32Kバイト拡張(μPD78138, 78P138)
40Kバイト拡張(μPD78136)

内蔵メモリ・サイズ切り替えレジスタ(IMS)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
IMS	ROM3	ROM2	ROM1	ROM0	RAM3	RAM2	RAM1	RAM0	FFCFH	FDH	W

RAM3	RAM2	RAM1	RAM0	内部RAMサイズ
1	1	0	1	640バイト
0	1	1	1	384バイト
上記以外				設定禁止

ROM3	ROM2	ROM1	ROM0	内部ROMサイズ
1	1	1	1	32768バイト
1	1	1	0	24576バイト
0	1	0	1	16384バイト
上記以外				設定禁止

注意 内蔵メモリ・サイズ切り替えレジスタ(IMS)は、μPD78P138にのみ内蔵しています。

8. CPU制御

スタンバイ・コントロール・レジスタ(STBC)

	7	6	5	4	3	2	1	0	アドレス	リセット時	R/W
STBC	0	0	0	0	0	0	STP	0	FFC0H	00H	R/W

STP	STOPモード指定
1	STOPモード指定

*1を書き込むとSTOPモード状態に入る。STOPモードが解除されると自動的にリセット*0