

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

新マイクロコンピュータ用語解説



は し が き

本解説書は、最近のマイクロコンピュータ関連用語の中で比較的、実務者間の通常語として聞かれる用語の一部を拾い出してありますが、各々の説明は学術的意味を持つものではなく参考的なものであります。このため利用者におかれては、各自の立場で解釈されるなり、更に掘下げるなりして使用していただくようお願いします。

掲載用語一覧（アルファベット順）

- A Access Time
- Accumulator
- Accumulator addressing
- Accuracy
- Acknowledge
- Ada
- Address
- Address Bus
- Address Counter
- Addressing
- Address Register
- ALGOL
- Algorithm
- Allocation
- Angstrom
- ANSCII
- Architecture
- Arithmetic and Logic Unit
- Arithmetic Shift
- ASCII
- ASR
- Assembler
- Assembly Language
- Asynchronous Device
- Asynchronous Operation

- B Bank
- BASIC
- Batch Processing

Baud
BCD
Benchmark
Binary Number
Bi-Sync
Bit
Bit Manipulation
Block
Block Transfer
Boolean Algebra
Bootstrap
Borrow
Bps
Branch
Break
Breakpoint
Buffer
Buffer memory
Buffer Register
Bug
Burst Mode
Bus
Busy
Byte
Byte Oriented

C Carriage Return
Carry
Carry Look-ahead
Cascade Connection
CCITT
Cell

Cerdip
Chattering
Chip
Circulating Register
C Language
Clock
CMOS
CMT
Code
CODEC
Command
Complement
Compiler
Compiler Language
Computer
Conditional Jump
Console Device
Coprocessor
CP/M
CPU
Cross-Assembler
Cycle Steal

D Daisy Chain
Data Bus
Data Memory
Data Pointer
Data Register
Debug
Decimal Adjust
Decoder
Dedicated Microprocessor

Delete
Demultiplexer
Destination Register
Diagnostic Program
Die
Digit
Digital
Direct Addressing
Discrete
Displacement
Diskette
DMA
Double Precision
Dual In Line Package
Dump
Dynamic RAM

E EAROM
ECR
Editor
EEPROM
Effective Address
Electron-Beam Exposure System
Emulate
Encoder
EPROM
EVAKIT
Event Counter
Execute
Execution Time

F FAMOS
Fan Out

FCC
FDD
Fetch
Field
FI/FO
File
FIP
Firmware
Fixed-instruction Computer
Flag
Flat Package
Flexible Disk
Flip-Flop
Floating
Floppy Disk
Floppy Disk Operating System
FORTRAN
FPLA
Full-duplex

G General Purpose Microprocessor
Glitch Free Output

H Half-duplex
Halt
Handshaking
Harddisk
Hardware
Hardware Simulator
HDLC
Hexadecimal
High Impedance

High-Level Language

High-order Bit

HMOS

Hold

Host Computer

Host Machine

HP - IB

HSP

HSR

Hunt Mode

I IC

Idle State

IEC - Bus

IEEE-488 Bus

Immediate Addressing

Immediate Data

Implied Addressing

Increment

Index Register

Indexed Addressing

Indirect Addressing

Input Enable

Input/Output Port

Instruction

Instruction Counter

Instruction Cycle

Instruction Decoder

Instruction Execution Time

Instruction Fetch

Instruction Length

Instruction Pointer

Instruction Register
Interface
Interpreter
Interrupt
Interrupt Driven I/O
Interrupt Driven Microcomputer System
Interrupt Latency
Interrupt Service Routine
Isosynchronous Operation

J Job
Job Step
Judge
Jump

K K
KSR

L Latch
LCD
LI/FO
Line Feed
Linkage Editor
Linker
Load
Loader
Location
Logical Shift
Look Ahead Carry
Look Up Table
Loop
Low-Level Language

Low-Order Bit

LP

LSB, LSD

M Machine
Machine Cycle
Machine Code
Machine Language
Macro Assembler
Macroprocessor
Main Memory
Main Routine
Mark
Mask
Mask Programmable
Master-Slave
Memory Address Register
Memory
Memory Mapped I/O
Microcomputer
Microcomputer Development System
Microfloppy
Microinstruction
Microprogrammable Computer
Microprogramming
Minidiskette
Minifloppy
MIPS
Mnemonic
MODEM
Momentary Key
Monitor
MOS

MSB, MSD
Multiplexer
Multiplex Mode
Multiprocessing
Multiprocessor
Multiprogramming

N Negative Logic
Nesting
Nibble
Nonvolatile RAM
NRZ
NTSC

O Object Code
Object Language
Object Program
Octal
Off-Line
On-Line
Operation Code
Open Collector
Open Drain
Operand
Or-tie
OS
Overflow

P Packed Decimal
Page
PAL
Parity bit

Parity Check
Pascal
Pass
Peripheral
Physical Address
Piezo Ceramic Buzzer
Pipelining
PLA
PL/I
PLL
Polling
Polynomial Counter
POS
Positive Logic
Power On Reset
P²-CMOS
Precision
Priority
Priority Interrupt
Processor
Program
Program Counter
Program Development Aid
PROM
Protocol
Prototype
Pseudo-Instruction
PTP
PTR
Push Down Stack
Push-Pop

Q Quasistatic
QUIP

R RAM
Real Time Processing
Receiver-Transmitter
Recognition Rate
Recognition Time
Record
Refresh
Register
Register Addressing
Register Indirect Addressing
Relative Addressing
Relocate
Restore
Rewrite
ROM
Routine
RS-232-C

S Save
Schmitt trigger circuit
Schottky TTL
Scratch Pad Register
SDLC
SECAM
Self Alignment
Semaphore
Sequential Memory
Serial Operation
Set-up Time

Shift
Shift Register
Signal Processor
Sign bit
Significant bit
Significant Digit
Sign Position
Simplex
Simulation
Single-Precision
Skip
Slice
Software
Source
Source Language
Source Program
Space
Speech Recognition System
Stack Memory
Stack Pointer
State
Static RAM
Status
Stay Down Key
Step Counter
Store
Stored Program Computer
Subroutine
Synchronous Operation
Syntax

T Target Machine
Task
Temporary Register
Throughput Time
Timer
Tracer
TSS
TTL
TTL Compatible
Turn Around Time

U UART/USART/USRT
UCSD Pascal
Uniprocessor
Unpacked Decimal

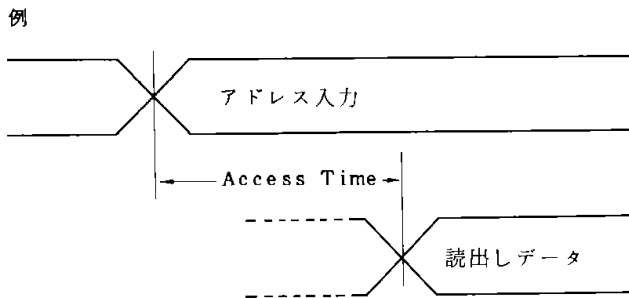
V Variable
Vectored Interrupt
Virtual Memory
Voice Analysis
Voice Recognition System
Volatile RAM

W Wired OR
Word
Working Register
Write

X XMOS
X-ray Lithography

Access Time アクセス・タイム

一般的には、何らかの動作要求があってから、その動作が行われるまでの応答時間ということである。メモリ動作に関して言えば、メモリ読出し要求があってから、該当するデータが出力されるまでの時間を言う。



Accumulator (Acc) 累算器

演算やデータ入出力の際の中心的役割を果たすレジスタで、ALUとともにCPUの中心的レジスタとなる。汎用レジスタを特に用意していない一般的なマイクロプロセッサでは、演算結果はAccumulatorにストアされる。

Accumulator Addressing アクキュムレータ・アドレッシング

演算命令等で、演算レジスタや演算結果をストアするレジスタとしてAccumulatorが自動的に選択されること。

Accuracy 正確度

正しい値に近づく度合で、精度 (precision) とは区別される。例えば8ビットの数は16ビットの数より精度 (情報の詳しさ) において劣るが、8ビットの方が適切に計算され、16ビットの方が不適切に計算された場合、8ビットの方の計算結果の方が正確になる。

(cf Precision)

Acknowledge アクノリッジ (認識応答)

周辺機器または回路からCPUやI/Oコントローラ等に対してサービス要求 (例えばホールド要求、割込要求等) があつたとき、それを受付けたことを示す応答信号としてCPUやI/Oコントローラから出力されるもの。

例 8080の場合

Hold Acknowledge : HLDA

Ada エイダ

米国防総省(DOD)によって採用された標準プログラミング言語の名称である。米国防総省が1975年1月に発足させた高水準言語(High Order Language)作業グループが1977年7月にまとめたRevised IRONMAN(PASCALを参考にしている)と呼ばれる仕様を満たす新言語設計作業が4社に競作の形で依頼され、各社が設計した言語のうちCII Honeywell-Bull社のGreen言語と呼ばれるものが1979年5月に最終的に選択された。これがAdaで信頼性、保守性が重んじられており、オーバローディングやランデブ等の技術を特徴としている。Adaという名前は史上最初の女性プログラマといわれているAda Augusta Lovelaneにちなんだものである。1980年代の前半で一応の評価が終了するものと思われる。

Address アドレス(番地)

手紙の住所番地と同意で、コンピュータシステムでは、メモリやI/Oの位置を示す。Memory AddressとI/O Addressがあり、それらを独立に持つものと、共用しているものがある。

Address Bus アドレス・バス

プログラムメモリ、データメモリ、I/Oなどのアドレス情報が入出力される端子またはライン。CPUのAddress Busから出力されたアドレス情報は、Address Bus Lineを通してメモリのAddress Busに入力されたり、メモリやI/Oのチップセレクト信号となる。DMA動作等のために、Address Bus Lineのドライブを別なCPUやDMAコントローラで行う場合には、CPUのAddress Bus出力は、Busの引合による出力ショートを避けるため、フローティング(ハイ・インピーダンス)状態にする必要がある。

Address Counter アドレス・カウンタ

メモリやI/Oのアドレス情報をストアするレジスタで、 μ COM-4の場合では、RAMやI/Oポートのアドレスを示す12ビットのアップ・ダウン・カウンタ。Address Counterの内容はアドレスバスより出力される。

Addressing アドレッシング

インストラクション実行の際に、処理対象となるオペランド（演算レジスタやメモリ等）を選択する技法で、代表的なものを次に示す。詳細は各項を参照のこと。

Direct Addressing
Indirect Addressing
Immediate Addressing
Register Addressing
Register Indirect Addressing
Indexed Addressing
Relative Addressing
Implied (Inherent) Addressing
Accumulator Addressing

Extended Addressing という言い方もあるが、8ビット処理CPUにとってExtendedでも、16ビット処理にとってはそうでないということがあるので、特に区別しないことにする。

Address Register アドレス・レジスタ

アドレス情報がストアされているレジスタ。

ALGOL (Algorithmic Language) アルゴル

アルゴリズム（算法）によって計算機プログラムを表現するために用いられるプログラミング言語で、1958年にAssociation for Computing Machineryによって初めてコンパイルされた。1960年代の初期に改版、改良が加えられた。

Algorithm アルゴリズム, 算法

数学用語で, 与えられたデータから所定の結果を得るための処理手順をいう。

Allocation アロケーション, 割り付け

プログラム, 定数, データなどの記憶のために必要となる記憶領域に, それぞれメモリのアドレス範囲を割り付けること。

Angstrom(\AA) オングストローム

長さを表す物理単位の一つで $1 \text{\AA} = 10^{-10} \text{ m}$ である。MOS のゲート酸化膜 (SiO_2) の厚さなどを表すのに用いられる。通常の MOS LSI の酸化膜の厚さは 1000\AA 前後である。

ANSI II アンスキ

American National Standard Code for Information Interchange の略で, ASCII (American Standard Code for Information Interchange) の改称である USASCII (United States of American Standard Code for Information Interchange) をさらに改称したものである。

Architecture アーキテクチャ

コンピュータシステムにおける機能面での構造をいう。例えばマイクロプロセッサで, 10進補正命令があるかどうか, 割込みやボールド機能があるかないかという事などが Architecture の違いになる。

Arithmetic and Logic Unit (ALU) 演算論理装置

CPU を構成する上で中心をなすものの一つで, 2進加算 (減算のできるものもある) 等の算術演算, AND, OR, ExOR 等の論理演算, その他関連処理を行うハードウェアである。

Arithmetic Shift 算術シフト

- (1) 符号 (サイン) 位置に影響を与えないシフト。
- (2) 基数の正の整数べきまたは負の整数べきの乗算と等価なシフト。
(cf Logical Shift)

ASCII (American National Standard Code for Information Interchange)

コード化された7ビットのキャラクタ(パリティ・チェック・ビットを含むと8ビット)で構成されるキャラクタ・セットを用いる情報交換用の標準コードで、データ処理システムや通信システム、そしてそれらに係わる装置の間で用いられる。ASCIIセットの中には英数字の他、制御文字、図形文字等を含んでいる。ASCIIは他にUSASCIIやANSCIIなどとも呼ばれるが、ASCIIが最も一般に用いられている。

ASR (Automatic Send and Receive) エー・エス・アール

I/Oタイプライタなどで、キーボード、プリンタの他にPTR, PTPを持ち、オンラインでデータの送受信をできる機能。PTR, PTPのないものをKSR (Keyboard Send and Receive) という。

例 TTY ASR-33

Assembler (Assembly Program) アセンブラ

命令の機械語と一対一に対応したニーモニックとAssembler用の擬似命令とによって作成されたシンボリックなソースプログラムを機械語に変換するプログラム。Self AssemblerとCross Assemblerがあり、例えば、 μ COM-80のAssemblerを μ COM-80自身で処理する場合をSelf Assembler、ミニコンや大型コンピュータ等自分より上位機種で処理するものをCross-Assemblerという。

Assembly Language アセンブリ言語

CPUが直接理解できる機械語(ビット・パターン)と一対一に対応したニーモニック(英数字で構成される)を用いる低級プログラミング言語であるが、レーベルや相対アドレス表現の記述を許しているため、プログラマはプログラムの絶対ロケーションを意識する必要はない。

Asynchronous Device アシンクロナス・デバイス, 非同期式装置

システム内である装置の動作速度がその接続されているどの装置の動作周波数にも関係していないとき、その装置を非同期式装置という。

Asynchronous Operation アシクロナス・オペレーション(調歩同期動作)

送受信側がお互いに共通タイミングを持たずに動作し、ある動作の終了が次の動作を始動させるような方式をいう。通信システムでデータの **Asynchronous** 送受信のときには、データの初めにスタートビット、終りにストップビットを持っていて、送受信側がそれぞれデータを判別できるようになっている。

Bank バンク

あるCPUのメモリ・アドレス容量が、例えば4Kワードとすると、通常のシステム構成では4Kワード分のメモリしか接続できない。

このとき接続できるメモリ容量を拡張するためにとられる概念がBankであり、4Kワード分のメモリ・システムを2個以上用意し、それらを選択する信号を、通常のアドレス情報が送られる信号（4Kワードの場合は12ビット）の他にプログラムで作成し、その選択信号によって選択された4Kワードのメモリシステムをプログラムの実行に使用する方法をとるとき、それぞれの4KワードのメモリシステムをBankという。Bank方式では、連続にアドレスできるメモリ領域を越えてメモリを設置するため、あるBankのプログラムを実行しているとき直接別のBankにジャンプすることは不可能で、一たん、Bank切換えプログラム（命令）を実行させてから、別なBankのプログラムが実行可能となる。

BASIC(Beginner's All-purpose Symbolic Instruction Code)

高級言語を使用すれば、ソースプログラム作成が容易になるが、コンパイラが必要となり、コイパイラを働かせるためには大容量メモリを持ったある程度大型のコンピュータ・システムが必要となり、経済的な問題が生じた。コンパイラを必要とせず、メモリ容量もそれ程大きなものを必要としないで処理できるBASIC言語は、従来的高级言語に比べて文法が簡単な準高級言語で初心者にも理解しやすい形をとり、コンパイラの代わりにインタープリタを用いて解釈実行を同時処理する。

BASIC言語で書かれたプログラムは、コンパイラがあらかじめ高級言語から機械語に変換しておくのに対して、BASICインタープリタにより変換しながら実行させる形式のため、処理速度は遅くなり実用的ではないが、教育用などに利用されている。

BASICはもともとDartmouth Collegeで多勢の学生にコンピュータ・プログラミングを教育するためにJohn G. KemenyとThomas E. Kurzによって開発されたもので、GEの計算機のTSSを利用して複数の利用者がTTYを通じてプログラミングすることを可能とした。この言語は、初めTSSやミニコンなどに利用されていたが、BASICの文法をさらに簡単にしたTiny BASICといわれるものが開発され、マイクロコンピュータへの利用も広まった。

Tiny BASIC の代表的なコマンドとプログラムの命令を次に示す。

コマンド：LIST, RUN, CLEAR

命令：LET, PRINT, INPUT, GOTO, GOSUB, RETURN

Batch Processing バッチ・プロセッシング（一括処理）

ある処理を行うのに処理情報をあらかじめ入力しておき、後にまとめて処理すること。最初に処理情報を入力してから、結果が出るまでに時間の遅れがある。

Baud ボー

- (1) 電信、電話回線で伝送速度を表すのに使用される単位。
連続して伝送できるモールス符号のドットの毎秒当りの数の2倍をいう（本来の意味）
 - (2) 搬送波で、毎秒当りの変調速度を符号単位で計数したもの。
 - (3) データ転送速度をビット／秒を単位として表わしたもの。
- (3)の例 TTYのシリアルデータ転送速度=110 Baud
フレーミング・ビット（スタートビット、ストップビットなど）も含めて、1秒間に110ビットのデータを転送する能力を持っていることを示す。

TTYのビット当りに要する時間=9.09ms

1秒間に転送できるビット数=1000ms/9.09ms=110

なおBaudは、電信通信の先駆者Baudotにちなんで名付けられたもの。

BCD(Binary Coded Decimal) ビー・シー・デー（2進化10進）

2進4ビットで表した10進数で、2進処理を基本としたコンピュータ・システムで10進数を扱うのに用いられる。例えば、10進数の15は次の様に表現される。

8	4	2	1		8	4	2	1
0	0	0	1		0	1	0	1
1	0	の	位		1	の	位	

Benchmark ベンチマーク (測定の基準点)

コンピュータの性能評価をするために特定のプログラムを選定し、実際にランさせて処理時間を調べることもあるが、このような測定のためのテストを Benchmark Test という。

Binary Number バイナリ・ナンバー (2進数)

2進数のことで0と1の2つの情報で構成され、単位をbit (binary digitの略) で表す。10進数等と比べて1桁当りで表現できる情報量が少ないので、人間にとっては不便であるが、ハードウェアでそれを表現するときには、各種のスイッチング素子のオン、オフなどの単純な動作で置換えることができるため、古くからコンピュータに採用されている数体系である。一般に2進数n桁によって、 2^n のデータを扱うことができる。

例

128 64 32 16 8 4 2 1 ... 重み
1 0 0 1 0 1 1 0 (2進数) = 150 (10進数)

Bi-Sync (Character) バイシンク

同期通信システムで用いられ、データ転送のフォーマットとして、同期をとるためのフレーミング・キャラクタとしての Sync Character (同期キャラクタ) を2ワード挿入する方法。もともとはIBMの用いたBSC (Binary Synchronous Communication) からきたものと思われる。

Bit (Binary digit) ビット

2進数1桁のこと、0と1の2値を表現する。

Bit Manipulation ビット操作

4 BIT CPUなら4 bit単位、8 BIT CPUなら8 bit単位と、一度に処理するbit数がまとまっている普通の方法に対して、特定のbitだけをセット、リセットしたり、テストしたりすることをBit Manipulation という。制御によく用いられ、 μ COM-48には、豊富なビット操作命令が備えられている。

Block ブロック

データの単位として扱われるレコードまたはワード（／キャラクタ／バイト／ディジット）等の集合。ブロックの長さはシステムによって固定されている場合と可変の場合とがある。

Block Transfer ブロック転送

ブロック構成されたデータをブロック単位に転送すること。

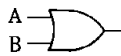
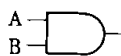
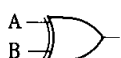
Boolean Algebra ブール代数

Logical algebra（論理代数）ともいい、論理関係を表すための代数で、George Boole にちなんで名付けられた。

ブール代数の変数としては、二つの真理値つまり0または1のみが使用され、コンピュータの論理に適している。次に示す論理演算がよく用いられる。

or operation (inclusive-or operation)	OR
exclusive-or operation	Ex OR
and operation	AND
not-and operation	NAND
not-or operation	NOR
equivalence (match) operation	

論理演算符号とA, Bを変数とする論理演算式の例を次に示す。

OR	\vee	または	+	;	$A \vee B, A + B$	
AND	\wedge	または	\cdot	;	$A \wedge B, A \cdot B$	
Ex OR	∇	または	\oplus	;	$A \nabla B, A \oplus B$	

ORの否定がNOR, ANDの否定がNAND, Ex ORの否定がMATCHである。

A	B	O R	NOR	AND	NAND	E xOR	MATCH
0	0	0	1	0	1	0	1
0	1	1	0	0	1	1	0
1	0	1	0	0	1	1	0
1	1	1	0	1	0	0	1

Bootstrap ブートストラップ

コンピュータの本動作を行わせる場合、それに先だつてわずかなステップで構成される予備プログラムをCPUにセットし、その予備プログラムにより一般のプログラムをCPUにロードする技術をいう。

予備プログラムはマニュアル動作により外部からセットしたり、あらかじめコンピュータ・システム内にセットしてあつたものをコンソールスイッチなどにより起動したりする。

Borrow ボロー、借り

算術的に負のキャリー。

(cf Carry)

Bps (Bit Per Second)

データ転送速度を表わす単位の一つで、1秒間に転送されるデータのビット数をいう。

(cf Baud)

Branch ブランチ(分岐)

あるプログラムの過程で、処理が2つ以上に分かれることをいい、Branch 動作をする命令を Branch Instruction という。

Break ブレーク

プログラムの流れの中である条件が成立したとき（外部から Break 要求入力があったとき、あらかじめ指定してあった Break Address < Break Point > に達したとき等）に、処理を停止させることを Break という。Break Point の何回目の通過で Break させるかというとき、通過の回数を Break Point Depth という。

Breakpoint ブレークポイント

あるルーチンの途中結果をチェックするために、ルーチンの途中でモニタ・コマンドなどによって設定されるプログラム停止アドレスで、プログラムのデバッグ作業などに利用されている。ブレークポイントを 1 回通過するだけで停止（ブレーク）させる場合と、指定した複数回数を通じた後に停止させる場合がある。

Buffer バッファ

ある素子または回路にとって、それ自身の通常能力より大きめの相手とインタフェースをとろうとするとき、インタフェースを正しく行うために中間に置かれる素子または回路をいう。例えば MOS IC の出力で TTL をドライブしようとするとき、MOS IC の出力には、TTL バッファ（TTL をドライブできる出力電圧と出力電流を有するトランジスタ）を内蔵する必要がある。

Buffer Memory バッファ・メモリ

CPU からメモリへ、またはメモリから別のメモリへデータを転送する際にお互いの処理速度やメモリ容量などに差がある場合に、その差を調整するために中間に置かれるメモリをいう。例えば、CPU の処理結果を外部大容量メモリへストアする場合、CPU の処理速度に追従できる高速小容量 Buffer Memory にまずデータをストアして、ある程度まとまった所で外部の低速大容量メモリに転送するというような方法をとる。

Buffer Register バッファ・レジスタ

あるシステム（または回路）から別のシステム（または回路）へデータを転送しようとする場合、お互いのデータ転送速度やデータフォーマットに差があったり、送ろうとする時間と受取可能時間に差があるとき、それらの差を調整するために中間に置かれるレジスタ。

例 トランスミッタ／レシーバ等

Bug バグ

プログラム中の虫（ミス）のこと。Debugと言えば、プログラム中の虫（ミス）を取除くこと。

Burst Mode バースト・モード

チャンネル動作である1つの入出力装置がデータ転送を行っている間チャンネルを独占し、他の入出力装置が同時にそのチャンネルを使用することを禁止するモードで、マルチプレクス・モードに対する。

大量データをまとめて高速転送する場合に向いている。

cf. multiplex mode

Bus バス、母線

信号または電力を転送（送信）するために用いられる1本またはそれ以上の導線。信号系ではアドレス・バス、データ・バス、コントロール・バスなどが一般的である。

Busy ビジィ

作事中という意味で、以前に与えられた指示に対する処理が未終了であること。Busy状態が終了すると新たな指示を受けられる状態（Ready）になる。

Byte バイト

一つの単位として考えられる2進数の集合。本来の意味では集合のbit数に規定はないが、一般には8 bit（7, 8, 9）を単位としてbyteと言っている。

例 1 KByte = 1024 word × 8 bit

Byte Oriented バイト・オリエンティッド(バイト向きの)

byte 単位で処理を行うCPUをいう。μPD8080 等がそうである。

Carriage Return (CR or CR) 復帰

今印字または表示したのと同じ行の初めの位置に、印字または表示しようとする位置を移すこと。

Carry キャリー、桁上げ

より下位の桁同士の加算の結果がその桁の基数(10進数同士の加算ならば10)を越えた場合に、次の高位桁に加えられる数。

(cf Borrow, Overflow)

Carry Look-ahead キャリー、ルックアヘッド、桁上げ先取法

縦続接続された演算回路の数段への入力を調べて、それに応じたキャリーを同時に生成することまたはそれを行う加算回路。

Cascade Connection (or Cascading) 縦続接続

2個またはそれ以上の同種の回路または装置が、一つの出力を次の入力に接続して縦に一列に並んで配置される接続形式。ビット・スライスCPUや割り込みコントローラなどがこの方法を用いて拡張され、処理する容量に応じて接続段数を増加できる。

CCITT

米国FCCのヨーロッパ版で、International Telegraph and Telephone Consultative Committeeの略称である。

Cell セル

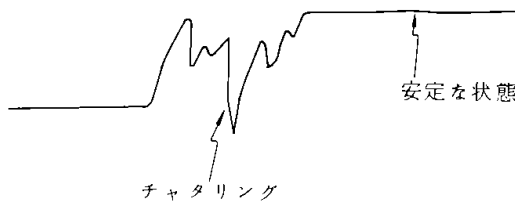
メモリの最小単位で1ビットを記憶できるもの。例えば、スタティックRAMのセルは6素子からなるF/Fで構成され、EEPROMのセルは、メモリ選択トランジスタとメモリ用FAMOSトランジスタの2素子で構成されている。

Cerdip (Ceramic Dual-In-Line Package) サーディップ

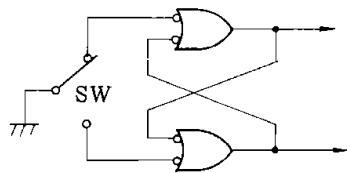
セラミック材質のDIPをいうが、主に二枚のセラミック板をガラス樹脂で接着したものを指す(Glass-Sealed Ceramic Packageともいう)。

Chattering チャタリング

機械式スイッチ（通常のキーボード・スイッチやトグル・スイッチ）などでオンまたはオフしようとするとき、安定したオンレベルまたはオフレベルに達するまでに短い不規則な周期でオン、オフをくり返すことをいう。



スイッチ信号の送られる回路が、チャタリングの周期でも応答するスイッチング速度を持っている場合、チャタリングがオン、オフレベルを上下すれば回路に誤動作を生ずることになるため、チャタリングを防止する必要がある。チャタリング防止回路例を次に示す。



Chip チップ

小片のことで本来IC 1個のパッケージングされない状態のものをいうが、DIPやQIPなどパッケージに格納された1個のICのことも呼んでいる。チップセレクトと言えば、特定の1個のICを選択（アクティブにする）することである。パッケージングされない状態のチップはベレットともいう。

Circulating Register 循環レジスタ

いったんロードされたデータが、レジスタの一方の端から出てもう一方の端に再入されるシフト・レジスタ。



C Language C言語

Bell Laboratories の Dennis Ritchie によって 1970 年頃に開発された汎用の高水準言語で、Bell の中で小形コンピュータなどのプログラムを書くために広く利用されている。C 言語は B C P L 言語 (Martin Richards によって開発された) をもとに開発された B 言語 (Ken Thompson によって開発された) をもとにして開発された。C 言語によるプログラムはマシンからマシンへ自由に移すことができ、そのためポータブル言語と呼ばれている。C コンパイラは PDP-11 によるものが 1970 年代の初めから動いているが、現在 PDP-11 の UNIX (OS) および C コンパイラ共に C 言語が用いられている。マイコン関係では 8080/8085, 8086/8088, Z80 等に対して C コンパイラが入手可能である。

Clock クロック

回路動作を同期させるために使用される制御信号である。一般には一定の周期を持っているが、周期を自由に変更できるものもある。

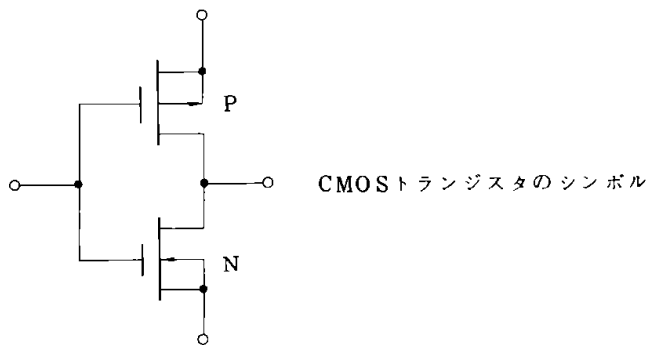
IC では外部からクロックを供給するものと、内部にクロック発振回路を内蔵しているものがあり、その両方が可能なものもある。

外部クロックの多くは 1 相または 2 相であり (内部ではさらに 3 相, 4 相あるいはそれ以上に変換される場合がある)、2 相以上のものは、お互いのクロックに一定の位相差を必要とする。周期や位相差に対して厳しい条件が要求される場合には、水晶振動子等を利用するが、そうでないときには、マルチバイブレータや LC 共振回路等を使用する。クロックが回路全体に使用され、他の信号より大きな電圧振幅、電流ドライブ能力が要求される場合には、クロックドライバ (バッファ) が必要になる。大まかな分け方として、クロックを基準として動作する回路をダイナミック回路、クロックを全く必要としない回路をスタティック回路、クロックは必要だが必要のないときはクロックを静止できる回路を擬似スタティック回路という。なおクロックと呼ばず、その回路にふさわしい別称をつけている場合も多い。

クロックに同期して働くシステムでは、クロック速度を下げれば、当然のことながら処理速度も下がることになる。

CMOS(Complementary MOS)

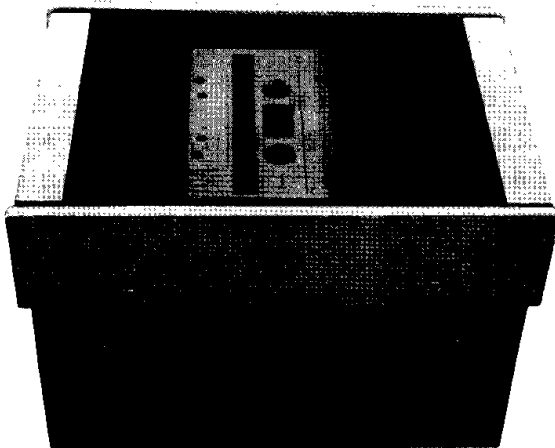
P MOSトランジスタとNMOSトランジスタを相補した形で1つのゲート(インバータ)を構成しているもので、P形とN形の逆特性のため、電源とGND間に定常電流のパスができないため(スイッチングの瞬間のみ両方がオンしている状態がおこるため、スイッチング速度に比例して電源電流が増加する。)、N形、P形だけのものに比べて消費電力が小さい。またお互いに変動を打消しあうため、温度変化に強い。CMOS ICはその低消費電力のため、電池動作の時計や電卓に広く応用されている。またCMOS RAM(μPD5101等)は、低電時のバックアップを必要とするようなECR等に利用されている。COSMOSというのはRCAの商品名である。



CMT(Cassette Magnetic Tape) カセット磁気テープ

3.81 mm幅の磁気テープをカセットに納めたもので、一般に使用されているオーディオ用と情報処理用(デジタル処理)の2種がある。

デジタル用とオーディオ用とは、外観上は非常によく似ているが、使用目的が違うため、テープ構造および特性が異なる。



Code コード(符号)

文字や命令等を表わす特定の記号や数字の集合。Code に変換することを encode , Code を翻訳することを decode という。

例 Instruction Code , ASCII Code

CODEC コーデック

Coder(Encoder)-Decoder の略称で、具体的にはPCM(Pulse Code Modulation) に対してコーディング、デコーディングするものが上げられる。CODECはサンプルホールド回路、D/Aコンバータ、近似回路、コンパレータなどで構成されている。

PCM-CODECはPCM伝送路と音声電話回路とのインタフェースをとるために用いられ、音声や呼出信号音などのアナログ信号をエンコード、デコードする作業を行う。

Command コマンド(命令)

I/Oコントローラ等の制御機能を有するハードウェア,あるいはアセンブラ,シミュレータ,モニタ等のソフトウェアに対する動作指示を与える命令のことである。例えばプリンタコントローラのプリントコマンド,シミュレータのトレースコマンド等がある。CPUに対するコマンドは一般にインストラクションという。

Complement コンプリメント(補数)

ある基準となる数に対して,ある数の補数は基準の数からある数を引いたものである。10を基準とした場合,10に対する3の補数は7である。2進数 n ビットについていえば, 2^n を基準とした場合の補数を2の補数(Two's Complement), $2^n - 1$ を基準とした場合の補数を1の補数(One's Complement)という。これらの補数を求めるには,基準数に対する減算を行わなくとも,次に示す方法で可能である。

- (1) 1の補数 各桁の0と1を交換する
- (2) 2の補数 各桁の0と1を交換し,1を加える。

例

$$\begin{array}{r} 0101 \\ 1010 \quad \text{.....1の補数} \\ + \quad 1 \\ \hline 1011 \quad \text{.....2の補数} \end{array}$$

Compiler コンパイラ

プログラムの一種で,高級言語で書かれたソースプログラムを機械語に変換する。アセンブラで処理する場合には,機械語に一对一に対応したニーモニックを変換するのに対し,コンパイラは複数個の機械語に変換する。高級言語が使用できるためプログラムの書き易さ,プログラミングの速度は向上するが,複数個に変換する際の能率によって冗長度がでてくる。マイクロコンピュータの分野では,PL/I(PL/I)に元を発するコンパイラが使用されており,NECではPL/Nという名称で用意している。

Compiler Language コンパイラ言語

プログラミング言語の一つで、コンパイラ言語によって書かれたソース・プログラムはそれぞれの言語に用意されたコンパイラによってオブジェクト・コードに変換される。変換の際、コンパイラ言語の1ステートメントは複数のオブジェクト・コードに変換される。

コンパイラ言語には次のようなものがある。

ALGOL
C
COBOL
FORTRAN
PASCAL
PL/I
etc

Computer コンピュータ（計算機）

プログラムで指示された一連の処理を行う装置である。処理能力などにより大略で大、中、小、ミニ、マイクロなどと分けられる。電卓（電子式卓上計算機）は、コンピュータとは言わずカルキュレータ（Desk Top Calculator）という。

Conditional Jump 条件付きジャンプ

ある特定の条件が満たされたならば起こすジャンプ。

Console Device コンソール・デバイス

コンピュータ・システムにおいてコンピュータとオペレータとの会話形式のインタフェースをとる装置。入出力タイプライタ（TTY ASR-33, TYPUTER, etc）やCRTターミナルなどがその例である。

Coprocessor コープロセッサ, 共同プロセッサ

一つのシステム内において特定の処理をメイン・プロセッサと同期をとりつつ、メイン・プロセッサの代わりに処理するプロセッサ。メイン・プロセッサとコープロセッサとでマルチプロセッサを構成する。コープロセッサとして8086(CPU)に対する8087(浮動小数点演算プロセッサ)が上げられる。

CP/M

米国Digital Research社の開発した(同社の商標にもなっている)OSで、主に8080系用である。ポータビリティの特徴を持ち、マイコン関係の標準OSの一つになりつつある。

CPU(Central Processing Unit) 中央処理装置

コンピュータシステムの中核であり、メモリやI/O等の動作を管理、制御し、データに適用されるすべての算術または論理演算を実行する。マイクロコンピュータ・システムのCPUを一般にマイクロプロセッサという。ただし、大型コンピュータと異り、マイクロプロセッサには、プログラムメモリやデータメモリは含まれていない。プログラムメモリ、データメモリ、I/OなどをCPUとともに1チップに収めたものはマイクロコンピュータと呼ばれる。

Cross-Assembler クロスアセンブラ

Assemblerの項参照。

Cycle Steal サイクル・スチール

- (1) CPUがある命令を実行中に、バスラインなどの部分的に使用していない(ハイ・インピーダンス状態)時間がある場合、その部分を別の処理に利用すること。
 - (2) 各命令の最後でサークルスチールの要求があるかどうか確認を行い、要求があれば次の命令に移る前に要求のあった別の処理を行うこと。
- 本来のスチール(ぬすむ)という意味からは(1)の方が適当と思われるが、(2)の意味でも用いられることがある。

Daisy Chain デイジィ・チェーン

割り込み処理に対してデイジィ・チェーン方式を導入した場合は、以下のよう
に一般に定義することができる。

割り込み処理を要求する複数の入出力装置を1本の割り込み要求ラインに
並列に接続し、各入出力装置には割り込み優先順位を制御するための入力と
出力をそれぞれ備え、各段の制御出力を次段の制御入力に直列に接続し、制
御入力が禁止レベルの場合または自分が割り込みを起こしている場合に制御
出力は次段を禁止するレベルとなり、ハードウェア上で優先順位を決定する
接続方式。

従って初段の入出力装置の割り込み優先順位が一番高く、後段の方に一段ず
すむごとに一段ずつ優先順位が下がるようになっている。

初段の入出力装置は自分の割り込み要求が生じたときには、いつでもCPU
に対して割り込み要求でき、二段目以降は自分の要求が生じたとき前の段が
割り込み要求を起こしていなければ（すなわち前の段の制御出力信号が次段
を禁止するレベルになっていなければ）、割り込みを要求できることになる。
いずれかの段の入出力装置が割り込みを要求し、CPUがその要求を受け付
けると認識応答信号INTAを返してくるので、要求を起こした入出力装置は
INTAに同期をとって自分のベクタ情報をCPUに送るようになる。CPU
は送られてきたベクタの内容に従ってどの入出力装置の割り込み要求であっ
たかを判断し、該当の割り込み処理を行う。

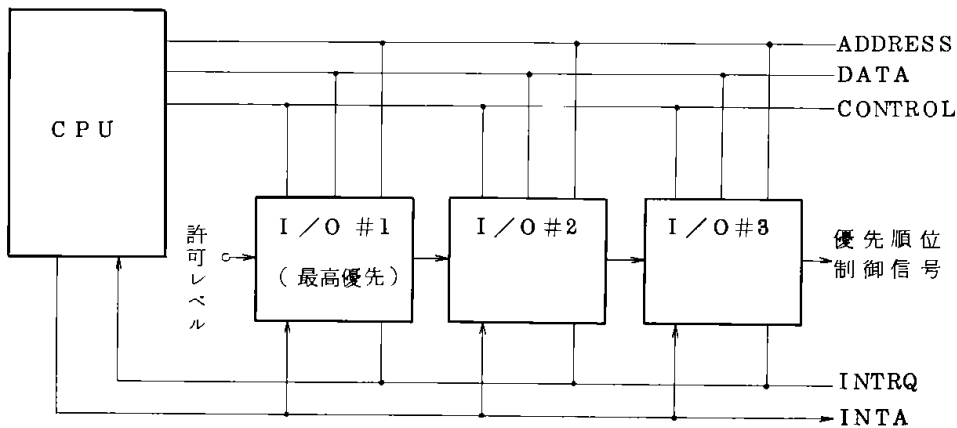
このとき、より前の段が割り込み要求を起こしたことをより後の段に知らせ
て、後の段の割り込み要求を禁止するわけであるが、接続段数が多い場合は
最後の段に伝わるまでに一定の時間を必要とする。

従って、CPUがある割り込み要求を受け付けてから、その認識応答信号
INTAを返して各入出力装置のベクタを引き取るまでの期間は、各入出力装
置から発生する新たな割り込み要求を禁止し、いずれの入出力装置からの割
り込み要求かを決定する必要がある。この期間を割り込み要因決定時間と称
し、これに要する時間の考慮をしておかなければ、バスには複数の入出力装
置からのベクタがのってしまふ場合が生じ、入出力装置の判別が不可能とな
る。

こうして、デイジィ・チェーン方式で接続できる入出力装置の段数は、割り込
み優先順位制御信号の最終段までの伝達遅延時間で制限される。また各バス
の許容負荷容量によっても制限されるが、理論的には何段でも増設でき、そ

の際付加回路を必要としないのが特徴である。

デジィ・チェーン方式による接続例



Data Bus データ・バス

CPUとメモリやI/Oとの間でやりとりされるデータをのせる信号ラインで、一般にCPUの処理ビット数と等しい本数（例えば8BIT CPUなら8本のデータバス）を持つ。データバスはCPU、メモリ、I/Oが共用するため、各素子のデータバス出力は、出力トランジスタ間の引合による出力ショートを避けるため、必要のないときにはフローティング（ハイ・インピーダンス）にする能力を必要とする。

どの素子をフローティングにするかはCPUから出力されるアドレス信号（チップセレクト信号）により決定される。CPUのデータバス出力は、リセット時やホールド時にフローティングになる。ハイレベル、ロウレベルの他にフローティング状態を作れる出力を3-ステート出力という（Tri-StateはNS社の登録商標）。

ICパッケージの小型化のため、データバスにアドレスバスの機能を持たせている場合もあるが、一般にはデータバスとアドレスバスは分離されている。

Data Memory データ・メモリ

入力情報や演算結果など各種のデータをストアするメモリであり、データの書込み、読出しがシーケンシャルに行われるもの（シフトレジスタ、CMT等）とランダムアクセス可能なものがある。マイクロコンピュータで一般に使用されるのは、半導体IC RAMである。

半導体IC RAMに書込んだデータは電源が切れると消えてしまう（揮発性；Volatile）が、コアメモリ等は電源が切れても消えない（不揮発性；Nonvolatile）性質を持っている。なお、半導体IC RAMでも不揮発性のものも一部で実用化されている。

Data Pointer データ・ポインタ

データメモリのアドレスを示すレジスタで、レジスタの内部は命令によって変更される。

Data Register データ・レジスタ

データをストアするすべてのレジスタをいう。データの内容によって、それぞれ別称がつけられていることが多い。

Debug デイバグ

プログラム中のミスを取除くこと。（cf. Bug）

Decimal Adjust デシマル・アジャスト（10進補正）

一般にコンピュータは2進数を主体にして処理を行うが、人間にとっては10進数の方がなじみ深く、人間とのインタフェース（Man-Machine Interface）をとるキー入力やディスプレイには10進数が必要となる。2進数で10進数を表現するにはBCD（Binary Coded Decimal）コードを用いる。BCDコードは4ビットで表現されるが、4ビットはもともと0～15の16種を表現できるため、BCDコード（0～9まで）同士の加算または減算を行った場合に1桁が10以上になったり、負数になったりして正しい10進数を示さなくなることがある。このとき正しいBCDコードに補正することを10進補正という。10進補正は加算に対するものと減算に

対するものがあり、命令として用意されているものと、ハードウェアで用意されているものがある。因みに2進数同士の演算結果に10進補正を施しても、正しい結果は得られない。

例 9 + 6 = 15 の演算例

$$\begin{array}{r} 1001 \quad (9)\cdots\cdots\text{BCDデータ} \\ +)0110 \quad (6)\cdots\cdots\text{BCDデータ} \\ \hline 1111 \quad (15)\cdots\cdots\text{16進データ (補正前)} \end{array}$$
$$\begin{array}{r} +)0110 \\ \hline 10101 \quad (5)\cdots\cdots\text{BCDデータ (補正後) 2桁} \\ \uparrow \\ \text{— キャリー (次の桁へ)} \end{array}$$

Decoder デコーダ, 復号回路

何ビットかで構成される入力データをそれより多い数の出力に変換する回路。例えば、4-to-16デコーダは4ビット入力を変換して、16本の出力のうち1本をアクティブにする。アドレス情報をチップ選択信号に変換する場合などによく用いられる。

Dedicated Microprocessor デディケイティッド・マイクロプロセッサ

General Microprocessorに比べて、限定されたアプリケーションを目的としたマイクロプロセッサ。dedicateは捧げるという意味。

Delete デリート, 抹消する

誤まった文字または不必要な文字を抹消すること。EraseやRub-outも同義。

Demultiplexer デマルチプレクサ

時分割で送られて来た複数の信号を、先に送られて来た信号をラッチしておき、後の分が到着してからそれらをまとめて出力する回路。

例

8085 システムの 8155, 8355 などは、8 ビットバスを介して 2 分割して送られてくるアドレス信号を、16 ビット信号に変換するデマルチプレクサを内蔵している。

Destination Register デスティネーション・レジスタ

演算結果または転送データがストアされるレジスタ。Source Register に対応する。

Diagnostic Program 診断プログラム

コンピュータシステムが正常な働きをするかどうかチェックするプログラム。ただし、汎用コンピュータのいう診断プログラムの機能とは多少開きがある。

例 PDA-80 に用意されている。

Die ダイ

パッケージされない状態の IC 1 個を指し、チップやペレットともいう。IC の物理的大きさを表現するときダイサイズ、チップサイズなどという。

Digit デイジット、数字、桁

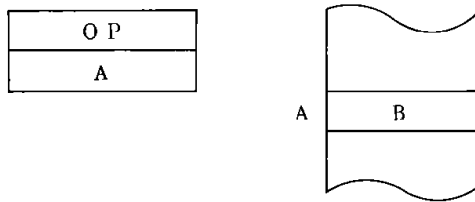
- (1) 基準より小さく負でない整数の 1 つを表現するためのシンボル。
 - ・例えば、10 進数ではデイジットとは 0 から 9 の 1 つを指す。
 - ・Numeric Character と同義。
- (2) ある数の 1 つの桁。
- (3) 特に 10 進数 (BCD) の 1 つの桁。マイクロコンピュータの命令でデイジット回転といえは、4 ビット (BCD) 単位に回転すること。

Digital デジタル，計数形

情報量（データ）を数量で表現する方式。

Direct Addressing ダイレクト・アドレッシング

命令中にオペランドを示すアドレス情報を持っている。



A アドレスの内容 B がオペランドとなる。

例 8080: SHLD, LHLD, STA, LDA

Discrete ディスクリート

集積に対応する言葉で，個々に分れたという意味があり，一般のトランジスタ，抵抗，ダイオードなどは集積回路に対してディスクリート素子（部品）といわれている。

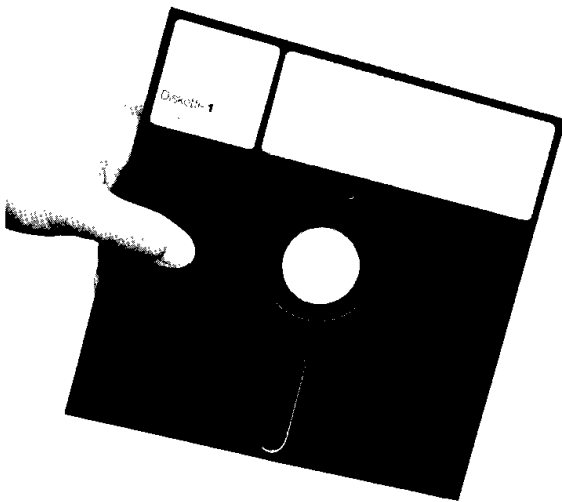
Displacement ディスプレースメント

あるレジスタの値に命令のイミディ亚特・データを加算または減算し，その結果の値によりオペランドをアドレスするとき，加算または減算される量（イミディ亚特・データ）をディスプレースメントという。レラティブ・アドレッシングやインデクスト・アドレッシングで用いられる用語である。

Diskette ディスケット

Floppy disk , Flexible disk と呼ばれ、レコードのEP版に似たうすいドーナツ形の磁気記憶メディアである。DisketteはIBMの商品名で、IBM 3740 データ・エントリー・システムで世界中に注目された。

(cf Harddisk)



DMA(Direct Memory Access) ディー・エム・エー

通常使用されているCPU内のレジスタを介さずにメモリとメモリ、メモリとI/Oの間で直接データのやりとりを行う方法。DMA処理を行うためには、メモリのアドレス選択、リード/ライト制御を行う制御回路が必要となる。簡単なDMA制御機能をCPU内部に持つものもあるが、一般には外部に用意する。

例 #PD8257 (DMAコントローラ)

Double Precision 倍精度

CPUの基本ワードの2倍長で数字を表現すること。例えば8ビットCPUで16ビット演算を行うことを倍精度演算という。

Dual-In Line Package デュアル・インライン・パッケージ

ICパッケージの1種で、ICのピンが2列に並んでおり、DIPまたはDILと略称される。世界のICの大半がこのパッケージを採用している。パッケージの材質としてはセラミック、プラスチックなどがある。1964年に米国Fairchild Semiconductorが使い始めたものである。



左側：プラスチック

右側：セラミック

Dump ダンプ

コンピュータシステム中のメモリの内容を周辺装置（プリンタ等）に出力すること。本来はまとめて（ごみなどを）ほおり出すという意味。Dump Car（貨車）やDump Truck（自動車）のDumpも同じ意味。

Dynamic RAM ダイナミックRAM

一定間隔ごとにデータのリフレッシュを行わないとデータが消えてしまうリード/ライトメモリ。Static RAMに比べてメモリを構成する素子数が少なくてよく（1ビット当りStatic RAM；6素子、Dynamic RAM；1素子）、ICの実装密度が上り、ビット当りのコストが低い。ただし、外部にリフレッシュ制御回路を必要とするため（簡単なリフレッシュ機能をCPUに内蔵しているものもある）、そのわずらわしさとコストが問題にならない程度の大容量メモリシステムにふさわしい。また一般にStatic RAMより高速なため、より高速性の要求される汎用コンピュータのメモリとして利用されることが多い。

EAROM(Electrically Alterable ROM) イー・エー・ROM

電氣的にメモリ内容を書換えられるROMでEEPROMと同義である。EAROMはG Iの商品名。例 G I ER 2 8 0 0

ECR(Electronic Cash Register) 電子式金銭登録機

T T LやマイクロプロセッサなどのI Cを採用したキャッシュレジスタ。キャッシュレジスタとは、店頭で商品を買った際に金銭登録を行い、レシートを印刷発行する装置。

Editor エディタ

ソースプログラムの編集、修正を行うためのプログラム。

EEPROM(Electrically Erasable & Programmable ROM)

イー・イー・PROM

電氣的にメモリ内容を書いたり消したりできるROMで、EAROMと同義である。EEPROMはN E Cの商品名。

例 #PD454 , #PD458

Effective Address (EA) 実効アドレス

現在アクセスしようとしているオペランドを指すために各種アドレッシング法則等を適用して生成されるアドレス。アドレスの全情報を含む場合とオフセット(ディスプレイメント)情報のみを含む場合とがある。

Electron-Beam Exposure System(EBES) 電子ビーム露光装置

Bell Laboratoriesから1974年に出されたラスタ・スキャン方式電子ビームによるI Cマスク描画(露光)装置の名称。従来の光学式のものに比べて描画精度が高い。日本では超L S I技術研究組合によって超L S Iマスク描画への実用化がすすめられた。

Emulate エミュレート

あるシステムで別のシステムを真似、代って処理を行うこと。マイクロプログラム可能なマイクロプロセッサを用いて、別なコンピュータ（ミニコンピュータや小型コンピュータ等）と同じ命令を実行できるように命令セットをつくって同じ処理を行う場合などにいう。

emulate は張り合う（to rival）という意味のラテン語から来たもので、張り合うの他に手本とする、見習う（immitate with effort）の意味がある。

（cf. Simulate）

Encoder エンコーダ，符号化回路

一定のコード規則に従ってデコードされることを前提として、情報を特定のコードに変換する回路。コーダ（Coder）とも言われる。

（cf Decoder）

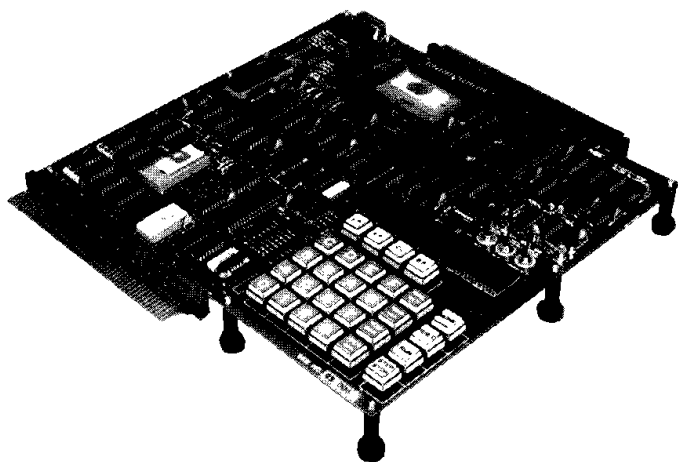
EPROM(Erasable & Programmable ROM) イー・PROM

電氣的に書込み，紫外線で消去するROM。EPROMのパッケージ表面には，紫外線消去のための光窓（クリスタルガラス等）がついている。

EVAKIT(Evaluation Kit) エバキット

マイクロコンピュータ・システムを開発する際、ハードウェア、ソフトウェアのデバッグをするために必要な機能を持ったセットで、通常は、プリント板実装の形でマイクロプロセッサ・メーカから提供される。

例 EVAKIT-43N, 43P



Event Counter イベント・カウンタ

時計用などに使用されるカウンタが、一定周期で発振されるクロック入力をカウントするのに対して、ある事象が起こるごとにカウンタをインクリメントまたはデクリメントし、その事象が何回起こったかを判断できるのが Event Counter である。

Execute 実行する

与えられた命令や指示を処理すること。

(cf Fetch)

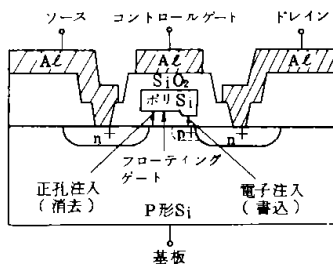
Execution Time イグゼキューション・タイム (実行時間)

一般には、一つの命令を実行するのに必要な時間のことで、プログラムメモリから実行すべき命令をフェッチし、その命令に対する処理を終了するまでをいう。クロックサイクル数で表現することもある。

Instruction Execution Time , **Instruction Cycle** 同義。

FAMOS(Floating gate Avalanche MOS) ファームス

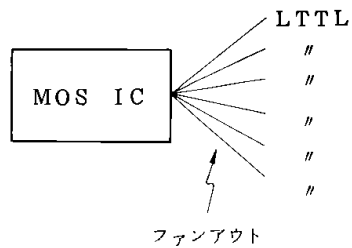
フローティング・ゲートを持ったMOSトランジスタで、アバランシェ(なだれ)効果を利用して、フローティング・ゲートに電子や正孔を注入して、トランジスタの定常オン、オフ状態を変更できるため、EPROMやEEPROMのメモリトランジスタとして用いられている。



Fan Out ファン・アウト

あるICの一つの出力端子に接続可能な次段ICの入力端子数。

ファンアウトは電圧、電流、容量によって規制される。例えば出力電流1.6mAのMOS ICの出力には(電圧、容量条件は満たされているものとすれば)、標準のTTL(入力電流1.6mA)なら1個、低電力TTL(入力電流0.25mA)なら6個接続でき、それぞれファンアウト1, ファンアウト6という。ファンというのは接続される姿が扇形になるところから来たものと思われる。



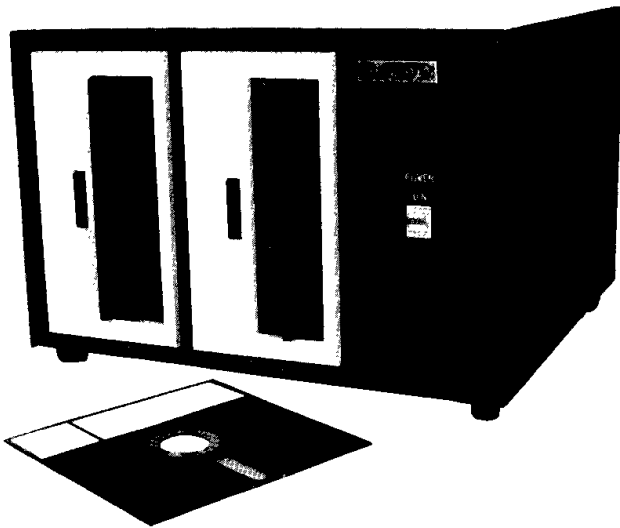
FCC (Federal Communications Commission) 連邦通信委員会

米国政府機関の1つで、各州間のテレビ、ラジオの通信や放送に関して使用周波数や出力などに関して統制を行っている。アマチュア無線機やCB (Civilian Band) トランシーバなどにも統制に当たっている。

FDD (Floppy Disk Drive)

フロッピー・ディスクのドライブ装置で、通常のもは1台でフロッピー・ディスクを2枚制御でき、CPU側のフロッピー・ディスク・コントローラからの各種制御信号やデータを受けて、フロッピー・ディスクのリード、ライト動作のインタフェースをとる。機械的動作および磁気動作とDCデジタル信号とのインタフェース機能を持っている。

レコードに対するレコードプレーヤのようなものである。



Fetch フェッチ

プログラムメモリからインストラクション・コードを読み出し、CPU内のインストラクション・レジスタにロードすること。メモリ内蔵の1チップ、マイクロコンピュータでは、同じチップ内で処理される。

Field フィールド

- (1) あるメモリエリア, レコードエリア等を分割した一区画の呼称の一つ.
- (2) Factory に対して市場をさす. 例えば Field Programmable といえ
ば, IC が工場から出荷された後でプログラム可能な場合をいう. PR
OM は Field を略している.

FI/FO (First In/First Out) ファースト・イン/ファースト・アウト
データをストアしたり, ストアしたデータを読み出す際の順序で, 最初にストアしたデータが最初に読出せる形態をいう.
(cf, LI/FO)

File ファイル

特定の目的のために各種の記憶装置に格納されたデータまたはプログラムの
集合.

FIP (Fluorescent Indicator Panel) 蛍光表示パネル

直熱形三極真空管と等価な構造をもった真空表示管で, フィラメント(陰極),
グリッド, 蛍光体を塗布した表示陽極(セグメント, ドットなど)からなっ
ている. フィラメントに電圧(DC または AC)を印加することにより熱電
子放射が行われ, 放出された電子はグリッド, 陽極に印加された電圧により
加速されて表示陽極の蛍光体表面に当たり発光現象を起こす. 表示パター
ンの選択は陽極とグリッドの印加電圧をオン, オフすることによって行い, 表
字形は表示陽極の構造と配列によりセグメント文字, ドット・マトリクス文
字, 記号など多様にとれる. 表示桁は1つの表示管内に1桁のみを表示する
ものと多桁を表示できるものがある. 緑色発光が標準であるが, 他の色も
実現されている. 陽極やグリッドは電圧駆動によるため PMOS や CMOS
集積回路の高耐圧出力で直接駆動することができる. FIP は NEC の登録
商標.

Firmware ファームウェア

SoftwareとHardwareの中間的存在で、SoftwareであるプログラムをHardwareであるROMに用意した形態をいう。つまり、Firmwareを備えたコンピュータ・システムでは、プログラムを外部から紙テープやカードで、メインメモリに一タロードしてやる必要がない。ただし、プログラム変更のためにはROMを交換する必要があるため、頻りにプログラムを変更するものには向かない。FirmとはSolidとかSteadyという意味である。

Fixed-instruction Computer 固定命令計算機

計算機メーカー(ICメーカー)によって命令セットが固定された状態で出荷される計算機。

(cf Microprogrammable Computer)

Flag フラグ

特定の状態を示すレジスタの一種で、演算結果のキャリー、ボローを示すキャリーフラグ、データの符号を示すサインフラグ等がある。

フラグには命令でテストできるもの、命令でセット、リセットできるもの、ハードウェアの動作のみに使用されるもの等がある。

例 μPD8080のフラグ

 C : ビット7からのキャリー
 AC : ビット3からのキャリー
 P : Parity
 Z : Zero
 S : Sign

Flat Package フラット・パッケージ

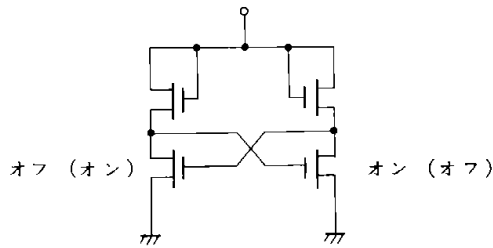
ICパッケージの最初のもので、1962年に米国Texas Instruments社によって発明され、業界の標準となった。セラミック、プラスチック、金属材料のものがあり、2つの相対する側からフラットにリードが出ている。

Flexible Disk フレキシブル・ディスク

Disketteの項参照

Flip-Flop(F/F) フリップ・フロップ

一対のトランジスタをたすきがけにした回路で、両トランジスタのオン・オフ状態が相反していて、その状態は安定している。別名双安定マルチバイブレータともいう。安定したオン・オフ状態は記憶用に利用でき、スタティックRAMやカウンタ、フラグ等に採用されている。



Floating フローティング(浮動)

- (1) 浮いた状態をさし、一般にアドレスバスやデータバスがハイレベルにもロウレベルにもドライブされていない状態 (High Impedance 状態) をいう。
- (2) Floating - point (浮動小数点) 小数点位置が固定されていないこと。

Floppy Disk フロッピー・ディスク

Disketteの項参照。

Floppy Disk Operating System(FDOS)

フロッピー・ディスク・オペレーティング・システム(エフドス)

Operating SystemをFloppy Diskの中に用意したもの。

(cf Operating System)

FORTRAN(Formula Transformation) フォートラン

科学技術計算用に適した高級言語の一つ。記述のしやすさによってレベルが分かれており、日本ではそれらのレベルに対して、JISのレベルが付けられている。

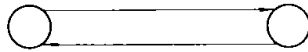
例 FORTRAN II : JIS 3000
 " III : " 5000
 " IV : " 7000

FPLA(Field Programmable Logic Array)

あらかじめいくつかの入力や出力を想定した論理ゲート群(AND, ORゲート等)をICチップ上に用意しておき、それらをいかにプログラム(組合せ, 配線)するかによって異った出力データを生成できる論理素子をPLAといい、工場から出荷された後でユーザがプログラムにできるものをFPLAという。

Full-duplex フル・デュプレックス(全二重)

送信と受信を同時にかつ独立に行えるデータ転送モード。



(cf Half-duplex, Simplex)

例, 転送データ制御用ICとしてμPD8251がある。

General Purpose Microprocessor 汎用マイクロプロセッサ
汎用のマイクロプロセッサで、8080や6800等がこれに相当する。
(cf Dedicated Microprocessor)

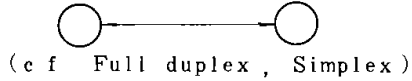
Glitch Free Output グリッチ・フリー出力

ある入出力ポートの出力ポートにデータバスよりデータを書込んだ場合、別の制御信号がアクティブになるまでその出力ポートのデータは以前のデータを保持すること。

glitchとはYiddishのskid, slip という意味の言葉から来たもの。

Half-duplex ハーフ・デュプレックス(半二重)

送信と受信を時間をかえて行うデータ転送モード。



Halt ホールト(停止)

CPUが停止すること、または停止させるための命令や制御入力をいう。

Halt 状態を示す信号として、Halt Acknowledge 信号がある。

例 8080のホールト機能

Handshaking ハンドシェーキング

MODEM や他の非同期転送システムで用いられ、データ通信のためのリンクを形成する方法をいう。例えば、アドレスやデータ信号をCPUからメモリやI/Oに転送する際に、アドレスやデータバスにそれらの信号をのせたら、メモリやI/Oに対してその事を知らせる信号を別に送り、それに対する確認信号が返されてきたら、初めてアドレスやデータ情報の出力をやめるようにすることで、送受信側ともむだな時間を使用せず、しかも確実な送受信が可能となる。

Harddisk ハードディスク

Flexible diskに対応して言われるもので普通のディスクをいう。

Hardware ハードウェア

コンピュータシステムを作り上げている物理的要素。

(c f Software , Firmware)

Hardware Simulator ハードウェア・シミュレータ

一般にマイクロコンピュータのシミュレータというと、それより上位の機種
のプログラムエリアにそれと同様の命令を受けて同様の処理を行うことので
きるプログラム (Software) を用意し、シミュレーションを行うのに対
して、そのマイクロコンピュータ自身で、または同等のHardwareに入出力
装置も加えた状態でプログラムを実行させ、プログラムのデバッグを行うとき、
その装置をHardware Simulator という。Software Simulatorに比

べて処理速度などで劣る部分もあるが、実際に使用される入出力装置の動作などハードウェアの細かい動作も確認できるため、ハードウェアの細かい部分までプログラムで一括制御しているマイクロコンピュータ・システムでは、上位機種のないことも手伝って、Software Simulatorよりも多く利用されている。

例 PDA-80 , EVAKIT-43N, 43P

マスクROM内蔵の1チップ・マイクロコンピュータなどでは、プログラムをマスクROMに書込む作業は、IC工場ではできないため、ROM機能を外し、外部のPROMなどを制御できる機能を持ったHardware Simulator専用のチップも用意されている。

例 μ PD555 (μ COM-42用) , μ PD556 (μ COM-43, 44, 45用)

HDLC (High-Level Data Link Control)

IBMによる同期通信プロトコルの一つであるSDLCのISO版で、ISO3309によって定められている。HDLCはSDLCに非常に類似したものであるが、プラスの機能を持っている。

Hexadecimal ヘキサデシマル(16進)

0~9, A, B, C, D, E, Fの16種の英数字で表現される数体系。16進数は、4ビットデータをちょうど一桁で表し、8ビットや16ビットもそれぞれ16進の2桁、4桁で表現できるため、アドレス情報などビット数の多いものを表記するさいによく用いられる。

Hex, Hexa などと略記されることが多い。

例 $011011001111_{(2)} = 6CF_{(16)}$

High Impedance ハイ・インピーダンス

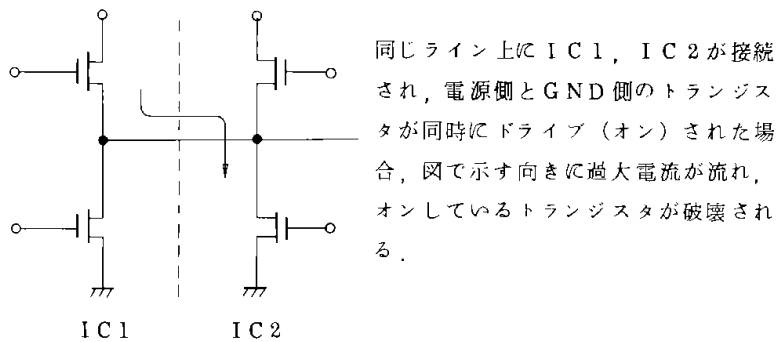
入力端子や出力端子または入出力端子を外部からみて非常に高抵抗状態にあるとき、それらの端子はハイ・インピーダンス状態であるという。MOS ICの場合にはその構造上から入力には常にハイ・インピーダンスなため、ハイ・インピーダンスかどうかは、出力端子または入出力端子の出力トランジスタ

の状態についていう。ハイ・インピーダンス状態を持つ出力回路は、ハイレベル側とロウレベル側にドライブするためのトランジスタを独立に持ち、ハイレベル側のトランジスタをドライブするとハイレベルが出力され、ロウレベル側をドライブするとロウレベルが出力されるようになっている。これらの両方ともドライブされない状態では、ハイレベルもロウレベルも出力されず（リーク電流以外に電流がない状態）、外部からみて非常に高抵抗の状態（ハイ・インピーダンス状態）になる。

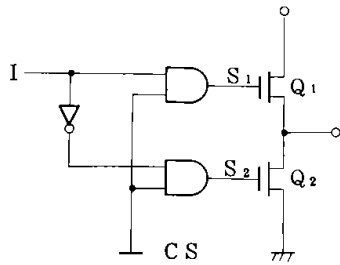
アドレスバスやデータバスなど同一ラインに複数個の出力端子が接続される場合に、二個以上の出力トランジスタがそれぞれハイ、ロウに同時にオンして出力ショートを起こし、トランジスタが破壊されるのを防ぐため、一個の出力がオン（ハイまたはロウ）しているときは、同じライン上に接続される別の出力は、ハイでもロウでもないハイ・インピーダンス状態になっている必要がある。

ハイ・インピーダンス状態を持つ出力を 3 ステート出力という。

CPU やメモリなど共通バスに接続される素子はすべて 3 ステート出力を持っている。



3 ステート機能を持つ出力回路の概略は、次のようになっている。つまり、ハイレベルとロウレベルをドライブする信号と、両方のドライブを禁止する信号（通常チップセレクト信号；CS とよばれる）が入るようになっている。



3ステート出力回路

CS入力がハイレベルのときは、I信号のレベルにより S_1 または S_2 のみがハイレベルになり、 Q_1 または Q_2 のどちらかがオンする。しかし、CS入力がロウレベルになると S_1 、 S_2 ともにロウレベルとなり、 Q_1 、 Q_2 ともオフし、出力はハイ・インピーダンス状態になる。

なお、ハイ・インピーダンス状態をフローティング状態ともいう。

High-Level Language 高級言語

アセンブリ言語など機械語に1対1に対応したものに比べて、1つの言語であるまとまった機能を構成できる複数の機械語に対応するところから高級言語と言われるが、アプリケーション分野に応じて開発されており、次のものが代表的なものである。

FORTRAN	…… 科学技術計算用	;	IBM
COBOL	……… 事務計算用	;	アメリカ国防総省
PL/I	……… 多目的用	;	IBM
ALGOL	……… 科学技術計算用	;	ヨーロッパ
BASIC	……… TSS教育用	;	米国ダートマス大学

PL/Iのサブセットにマイクロコンピュータに適した言語を加えたPL/M (Intel社が開発、NEC版はPL/Nという)が知られている。

また、最近よく話題になっているものにALGOL系のPASCAL言語がある。アセンブリ言語がアセンブラによって機械語に変換されるのに対して高級言語はコンパイラやインタプリタによって機械語に変換される。

High-order Bit 最上位ビット

2進数の最も重みの大きいビット。符号付き2進数では符号ビットがこれにあたる。

HMOS (High-Performance N-channel MOS Technology)

1977年に開発された米国INTEL社の高性能NチャンネルMOS技術の名称で、同社の特許もとられている。デバイス・スケールリング(縮小)技術やオンチップ・サブストレート・バイアス発生機構を用いており、従来のNチャンネルMOSに比べて集積度と性能を上げつつ、消費電力を減少させている。なお、さらに改善を加えたHMOS IIが1979年に同じくINTEL社から発表されている。

パラメータ	HMOS	HMOS II
ゲート長 (μm)	3.5	2
ゲート酸化膜厚 (\AA)	700	400
最小ゲート遅延 (ns)	1	0.4
電力速度積 (pj)	1	0.5

Hold ホールド

CPUの処理を停止し、共通バス出力をハイ・インピーダンス状態にすること。DMA動作などでアドレスバスやデータバスなどをCPUの制御から開放したいときに、DMAコントローラはCPUに対してHold request信号を発生し、CPUはそれを受付けるとHold acknowledge信号を出力して処理を停止し、アドレスバスやデータバスをハイ・インピーダンス状態にする。

Host Computer ホスト・コンピュータ

Host Machineと同義。

Host Machine ホスト・マシン

あるCPU(ターゲット・マシン)のために作成されたソース・プログラムをオブジェクト・プログラムに変換するためのクロスアセンブラやクロスコンパイラを走らせるために用いられるコンピュータ。

例えば μ COM-43(4ビット・マイクロコンピュータ)アセンブラをPDA-800(8ビット・マイクロコンピュータ)で走らせるとき、PDA-800をホスト・マシンという。

HP-IB (Hewlett Packard Interface Bus)

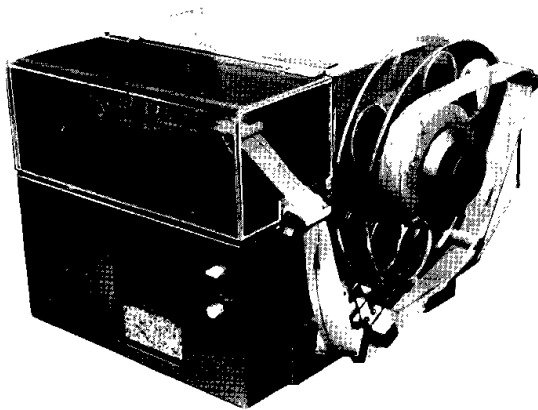
プログラマブルな計測器とシステム間のインタフェースを容易にするために、Hewlett Packard 社が1971年に計測器のコネクタ、ケーブリング、タイミング、電圧レベル、そしてコードを標準化することを試み、ビット・パラレル、バイト・シリアル通信インタフェース(バス)を生み出した。このインタフェースは初めHP社の3330A/B自動周波数シンセサイザに用いられたが、後に世界中で採用され標準バスとなった。HP-IBバスはIECやIEEEにも採用され、それぞれIEC 625-1、IEEE-488と呼ばれて標準化されている。他にはGP-IB (General-Purpose Interface Bus)とも呼ばれている。

データバス(8本)、データバイト転送制御バス(3本)、インタフェース制御バス(5本)の計16本からなっている。

これに用いられる信号はデジタル信号であり、測定器とモジュール間でデータや命令のやりとりを行い、この情報の流れは番地指定によって制御される。

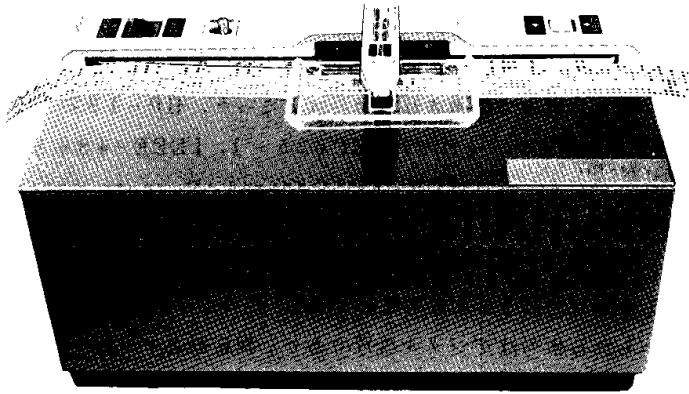
HSP (High Speed Punch)

高速紙テープパンチャの略称の一つ。



HSR(High Speed Reader)

高速紙テープリーダの略称の一つ。



Hunt Mode ハント・モード

同期通信モードにおいてレシーバが送信側トランスミッタから送られてくるシリアルデータを受信する際に同期をとるための技術である。連続した流れを持つシリアルデータを1ビットずつレシーババッファに読み込み、その都度レシーバ内に設定された同期キャラクタデータと比較し、一致したらそれらが同期キャラクタであることを確認し、続くシリアルデータが真のデータであることを知るわけであるが、このとき同期キャラクタかどうか比較しながらシリアルデータを読み込んでいる状態をハントモードという。同期キャラクタを2個持っているシステムでは、このキャラクタ同期が2度続けて行われる。

ハントは「とらえる」という意味で、受信スタンバイ状態にあるレシーバが同期キャラクタをとらえようとしているところからこの用語が用いられている。

IC(Integrated Circuits) 集積回路

Monolithic ICとHybrid ICがある。Monolithic ICはSilicon (Silicon On Sapphire : SOSなどもある) で代表される数mm角の半導体基板上に数十～数万のトランジスタ (一部にキャパシタや抵抗も含む) とそれらを結ぶ配線パターンを作り込み、1チップで目的の回路機能を達成する。チップの周辺には、外部引出端子の元と接続するためのボンディング・パッド (ボンディング線の接着部分) を作ってある。技術上、L成分や大容量のC成分は作成困難であり、必要な場合には、引出端子を設けてパッケージの外に接続する。

Hybrid ICと呼ばれるものは、すでに製品となっているトランジスタやキャパシタ (C)、コイル (L) などを、あらかじめ配線や抵抗パターンの焼き付けられているセラミック基板に実装し、目的の回路機能を達成する。なお全体の大きさを押えるために、チップの状態のトランジスタやIC、また小型のチップコンデンサなどが用いられることもある。Hybrid ICはMonolithic ICに比べて集積度が小さく、パッケージも大型になるが、電流、電圧、C、Lとも大容量のものを組込め、また超高周波回路やアナログ・デジタル混合回路も容易に組込むことができるなどの利点がある。

マイクロコンピュータの分野でICという場合には、通常Monolithic ICのことで、1チップパターンに含まれている素子 (トランジスタ、C、R) の数量によりSSI、MSI、LSI、VLSIなどと分けて呼ぶこともあるが、ICがバイポーラ形かMOS形かでも集積密度が異なり、技術の進歩と共に1チップに集積できる素子数が増大するため、大きさの度合に具体的素子数を定義するのはふさわしくない。

マイクロコンピュータ関連のMOS ICはその大半がLSIと見てさしつかえない。

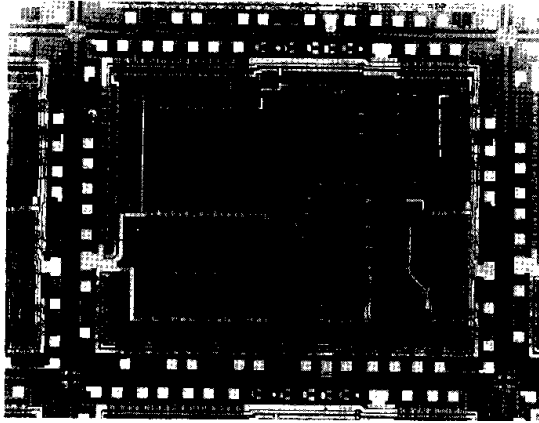
SSI (Small Scale IC)

MSI (Medium Scale IC)

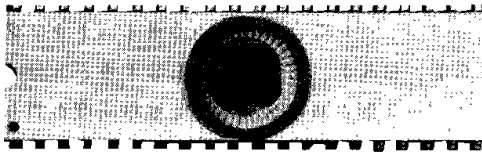
LSI (Large Scale IC)

VLSI (Very Large Scale IC)

モノリシック ICの例として μ PD8080のチップ拡大写真とパッケージに入った状態 (パッケージのキャップを取除いている) の写真を次に示す。



チップ外形写真



パッケージ写真

Idle state アイドル状態

CPUやI/Oコントローラなどが何も処理を進めていない状態やアドレスバス、データバスなどが使用されていない状態をいう。

IEC Bus IECバス

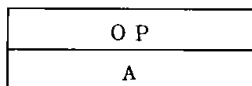
HP - I Bの項参照

IEEE-488 Bus IEEE-488 バス

HP - I Bの項参照

Immediate Addressing イミディート・アドレッシング

命令中にオペランドを含んでいる。



Aがオペランドとなる。

例 8080, MVI, LXI

Immediate Data イミディート・データ

命令中に含まれているデータで、各種オペランドになる。

Immediate Addressing の項で、AがImmediate Data である。

Implied(Inherent) Addressing インプライド・アドレッシング

命令中にCPUの中のあるレジスタ(アキュムレータ、インデックスレジスタなど)を自動的にアドレスする情報を含む。演算命令で、いつもアキュムレータが演算結果をストアするレジスタとして選択される場合(Accumulator Addressing)もこれに入る。

Increment インクリメント

- (1) プログラムを1ステップすすめること。
- (2) レジスタの内容をインクリメント(+1, +2, etc)すること。

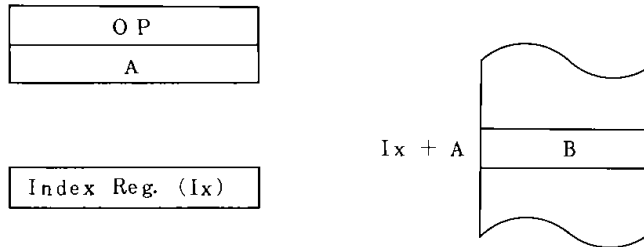
Index Register インデクス・レジスタ

プログラミング機能を増すために、CPUに用意されるレジスタの一種で、命令中に含まれるイミディート・データとインデクス・レジスタの内容とを加算した値でオペランドをアドレスする場合(Indexed Addressing)に用いられる。

例 Z-80; Ix, Iy

Indexed Addressing インデクスト・アドレッシング

命令中のイミディート・データとインデクス・レジスタの内容との加(減)算の結果がオペランドをアドレスする。

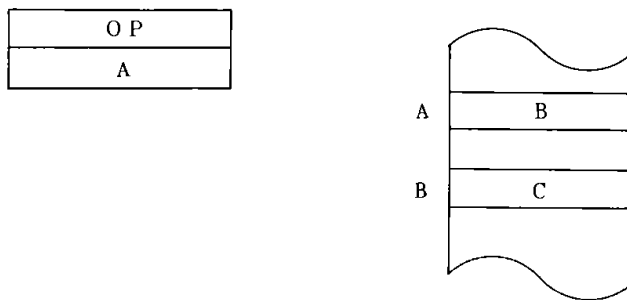


$Ix + A$ でアドレスされるデータBがオペランドとなる。

例 Z-80 LD r, (Ix + d)

Indirect Addressing インダイレクト・アドレッシング

命令中にオペランドのアドレスをアドレスする情報を持っている。



Cがオペランドとなる。

このアドレッシングは一般のマイクロプロセッサにはない。

Input Enable インプット・イネーブル

入力を可能にすることまたはそれを制御する信号。

Input/Output Port (I/O Port) 入出力ポート

CPUとメモリや周辺装置の中間に置かれて、データの入出力を制御したり、一時ストアしたりする機能を持つレジスタで、独立なICとして用意されている場合とCPUやメモリに含まれている場合がある。

例 #PD752 入出力各4ビットのI/Oポート
#PD543 ROM+15ビットI/Oポート

Instruction インストラクション(命令)

CPUに対して動作指示をする命令のこと、人間に便利のように各インストラクションに対してニーモニックがつけられるのが普通であるが、最終的には2進数の形でCPUに与えられる。一つの命令で処理しようとする内容を大きくするほど、インストラクションに必要なビット数は増える。コマンドと同義である。

あるCPUに備えられたインストラクションを総称して Instruction Set という。

Instruction Counter (IC) 命令カウンタ

次にフェッチすべき命令のロケーションを示すカウンタ。プログラム・カウンタ(PC)、命令ポインタ(IP)と同義。

Instruction Cycle インストラクション・サイクル

一つの命令を実行するのに必要なクロックサイクルまたはその時間。Instruction Execution Time、Execution Timeと同義。

Instruction Decoder インストラクション・デコーダ

プログラムメモリからフェッチした命令コードを翻訳(デコード)する回路。インストラクション・デコーダの出力がハードウェアの働きを決定する。

Instruction Execution Time インストラクション実行時間

Instruction Cycle、Execution Timeと同義。

Instruction Fetch インストラクション・フェッチ

Fetchの項参照。

Instruction Length インストラクション長

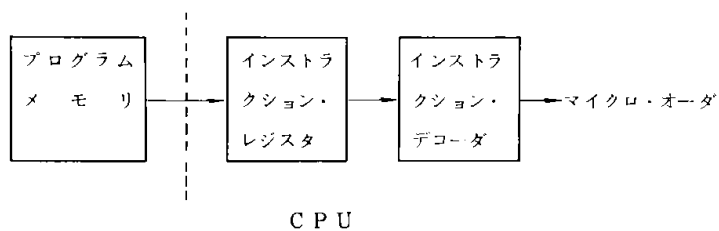
1つの命令の長さを表すもので、そのCPUの基本命令語長の倍数で表現する。命令の基本語長(処理ビット数とは関係ない)が10ビットなら、10ビットの命令を1語命令、20ビットの命令を2語命令という。

Instruction Pointer (IP) 命令ポインタ

次にフェッチすべき命令のロケーションを示すポインタ(カウンタ)、プログラム・カウンタ(PC)、命令カウンタ(IC)と同義。

Instruction Register インストラクション・レジスタ

プログラムメモリからフェッチされた命令コードが一時ストアされるレジスタ。



Interface インタフェース

入出力電圧やタイミングなどが異なるシステムや素子の中間に置かれて、その違いを調整すること。AはBとコンパチブルであるというとき、AとBが全く同じ機能を持つという場合と、AとBとのインタフェースがうまくとられている場合の両方がある。

Interpreter インタープリタ(通訳(翻訳)プログラム)

CPUに直接理解できない高級言語で書かれたプログラムを、プログラムの実行段階で、直接理解できる機械語に変換するプログラム。

コンパイラが、CPU実行の前に機械語への変換をしておくのに対して、インタープリタでは解釈しながら実行するため、処理速度は落ちる。ただし、コンパイラのように大容量メモリのついた大型コンピュータは不要である。

例 BASIC Interpreter

Interrupt インタラプト(割込み)

CPU外部からの要求 (Interrupt Request Input) や、内部のタイマからの要求などにより、実行中のプログラムを一時中断し、その要求に応じた割込処理プログラム実行に移ること。割込処理プログラムから元のプログラムに戻り、中断された所から正常にプログラム実行を再開するために、割込処理プログラムに移る際に、再開するプログラムアドレス情報や処理の途中結果の含まれているレジスタの内容をスタックメモリに退避させる必要がある。アドレス情報はハードウェアで自動的に退避させられるが、他のレジスタは割込処理プログラムの先頭に、レジスタ退避プログラム (PUSH命令などを使用) を置いて退避するのが普通である。割込処理プログラムから戻るときはすべてソフトウェアで処理し、まずレジスタ回復プログラム (POP命令などを使用) を置き、次にリターン命令でプログラムカウンタに再開アドレスをロードし、プログラムを再開させる。

割込み機能には、いつでも割込要求を受付けるもの (Nonmaskable Interrupt) とイネーブル命令 (Enable Interrupt ; EI 命令) によって要求を許可し、ディスエーブル命令 (Disable Interrupt ; DI 命令) によって要求を禁止できるもの (Maskable Interrupt) がある。割込みを禁止することを Interrupt Masking という。

Nonmaskable Interrupt は、プログラムを無条件に中断させてしまうため、電源ダウンなどの非常時用のプログラムを処理するために使用されることが多い。

スタックメモリのうち割込時のレジスタ退避に何レベル使用できるかで、割込可能なレベル、つまり割込処理プログラムでさらに新たな割込要求を受付けその処理を行うことのできるレベルが決まる。

8080などで、スタックメモリとして外部RAMを使用する場合は、割込レベルはほぼ無制限になり、こういうときマルチレベルという。

例 8080のINT入力はMaskable

Interrupt Driven I/O 割込駆動入出力装置

割込機能によって処理される周辺回路または装置

Interrupt Driven microcomputer System

割込駆動マイクロコンピュータ・システム

割込処理を採用しているマイクロコンピュータ・システム

Interrupt Latency 割り込み待ち時間

外部割り込み要求が起こってからCPUがそれを認めて割り込み処理を開始するまでに要する時間。

Interrupt Service Routine 割り込みサービス・ルーチン

個々の割り込み要因が発生したとき、それぞれに対して具体的処理（サービス）を行うプログラム。

Isosynchronous Operation アイソシンクロナス動作

アシンクロナス（調歩同期）フォーマットの送信データをシンクロナス（同期）MODEMを用いて混成モードで操作することをいう。

具体的にはレシーバ／トランスミッタのアシンクロナス・モードでクロックレートの乗率を1とした場合の動作などが上げられる。

通信システムの基本処理を変更せずに動作速度を速めたい場合に有効である。

Isoはequalという意味を持っている。

Job ジョブ

ユーザによって計算機システムに与えられる仕事の単位の1つで、1個または複数のジョブ・ステップで構成される。

(cf Job Step, Task)

Job Step ジョブ・ステップ

ユーザによって計算機システムに与えられる仕事の最小単位。

(cf Job)

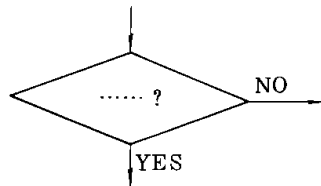
Judge ジャッジ

(1) ある入力やフラグの状態をチェックすること。

条件付ジャンプでは各種フラグの状態などをチェックし、その結果によりジャンプする。

(2) フローチャート内で、問題のYES/NOの判断をすること。

次のシンボルが用いられる。



Jump ジャンプ

プログラムは、通常一命令実行ごとにインクリメントされるプログラムカウンタがアドレスするプログラムメモリからフェッチする命令を処理して一命令ずつ進められていくが、Jump命令、Subroutine Call命令、Interruptなどによって、プログラムカウンタの内容をシーケンシャルな流れには関係ない特定のデータで置換え、プログラムの流れが新しいアドレスに移ることをJumpするという。

命令中のイミディエト・データを直接プログラムカウンタにロードしてジャンプするImmediate Jumpと、イミディエト・データとプログラムカウンタとの加(減)算結果によって示されるアドレスにジャンプするRelative Jumpがあり、それぞれに条件付(Conditional Jump)と無条件(Unconditional Jump)のものがある。

例	8080;	無条件	Immediate Jump	JMP
		条件付	"	JNZ, JZ, etc
	Z-80;	Relative Jump		JR

K

メモリ容量，アドレッシング容量の1024または単に1000を単位としてKという。

例 1K ビット = 1024 ビット

1K バイト = 1024 ワード × 8 ビット

KSR (Keyboard Send and Receive) ケー・エス・アール

PTR, PTP の装備されていないI/Oタイプライタ。

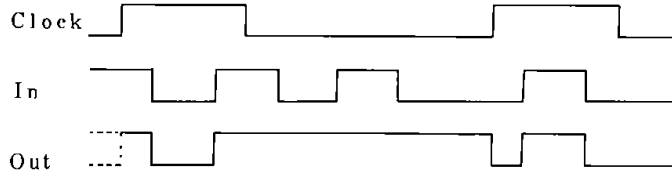
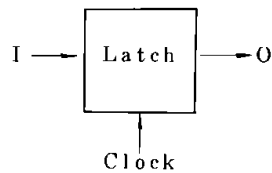
(cf ASR)

例 TTY KSR-33

Latch ラッチ

記憶機能を持ち、クロック入力のレベルによりデータを入力し、入力データをそのまま出力する（Data Through）状態と、入力をしてその直前に入力したデータを出力し続ける（Data Latch）状態とを持つレジスタである。

例 クロックのハイレベルでスルー、ロウレベルでラッチする例。



LCD (Liquid Crystal Display) 液晶表示素子

見かけ上は液体であるが電氣的、光学的には結晶の性質を示す液晶という材料を電極ではさんで交流電圧を印加させてやることにより、液晶の分子配列を変化させて光の透過性質を変え、電圧を印加しない部分とのコントラストにより表示パターンを形成する表示素子。TN (Twisted Nematic) モードと呼ばれるLCDが最も多く用いられており、低電圧駆動、低消費電力、明るい所で見易い、薄形化が容易、表示パターンの細分化、多様化が容易などの特徴を持つ。

LI/FO (Last In / First Out) ラスト・イン / ファースト・アウト

最後（最近）にストアしたデータが最初に読出せる形式をいう。

割込時やサブルーチン・コール時のレジスタ退避用として用いられるスタックメモリのデータ入出力形態はLI/FOである。

Line Feed (LF or L_F) 改行

印字または表示位置を次の行に移すこと。

Linkage Editor リンケージ・エディタ, 連結編集プログラム

リロケータブルないくつかのオブジェクト・プログラムを編集したり, 結合したりして一連のプログラム(ロード・モジュールなどと呼ばれる)を作成するプログラム。

(cf Editor)

Linker リンカ, 連結プログラム

リロケータブルないくつかのオブジェクト・プログラムを一連のプログラムに結合するプログラム。

Load ロード

- (1) レジスタやメモリにデータやプログラムを書込むこと。
- (2) CPU のメインメモリに補助メモリの内容を記憶させること。

Loader ローダ

外部媒体(紙テープ, 補助メモリなど)からプログラムをメインメモリ内にロードするためのプログラム。

Location ロケーション, 記憶位置

プログラムまたはデータなどの記憶領域として設定された任意の位置。

Logical Shift 論理シフト

すべての桁に影響を与えるシフト。

(cf Arithmetic Shift)

Look Ahead Carry ルック・アヘッド・キャリー

Bit Slice CPUなどで、各スライスが発生するキャリーを逐次、次の段のスライスに送って処理を行おうとするとき、スライスの段数に比例して処理時間が増えてしまう。これを防ぐため、最初の段のキャリー入力と各スライスへの入力条件をみて、各スライスが本来の手順でキャリーを発生させる前に、二段目以降へのキャリーを発生させることをLook Ahead Carry (キャリー先取り)という。

例 Am 2902

Look Up Table ルック・アップ・テーブル

特定の処理に必要な情報を、その処理に直接使用できる形でストアされているデータの配列をいい、それらのデータをアクセスすることをTable Look Upという。三角関数演算などで、角度データをアドレス情報とし、それによりアドレスされるROMに答を用意しておくというような方法がとられる。Look upのもとの意味は“探し出す”という意味です。

Loop ループ

定められた条件が成立するまで、一連の命令の流れをくり返し実行すること。命令の最後には条件を判断し、その結果最初の命令にジャンプさせるか、ループから抜け出るかの処理を行う命令が置かれる。

Low-Level Language 低級言語

一般にアセンブリ言語のことを指し、インタプリタ言語やコンパイラ言語などの高級言語と対比される。

Low-Order Bit 最下位ビット

2進数の最も重みの小さいビット。

LP (Line Printer) ライン・プリンタ

一行分のプリントを同時に行うプリンタ。

レコードのLPはLong Playのこと。

LSB, LSD

Least Significant Bit(Digit)の略で、最下位ビット(桁)のこと。

(cf MSB, MSD)

Machine マシン

計算機本体を指している。

Machine Cycle マシン・サイクル

CPUの基本サイクルをいう。1つのマシン・サイクルは複数のクロック・サイクル(Tステート)から成り、1つの命令は1つまたは複数のマシン・サイクルで構成される。個々のマシン・サイクルでは命令フェッチ、データ・メモリ・リード、データ・メモリ・ライト、I/Oリード、I/Oライトなどや、さらに各処理に対する内部処理が行われる。

Machine Code (Machine Language) マシン・コード(機械語)

CPUが直接理解できる命令コード。一般に2進数(1または0)が使用され、アセンブラやコンパイラは人間に分かり易い言葉で書かれたソースプログラムを機械コードに変換するためのものである。

Machine Language マシン・ランゲージ, 機械語

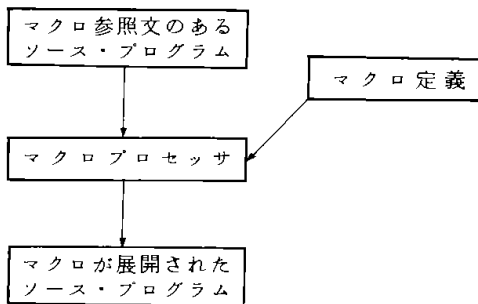
マシン(計算機)が直接理解(使用)できる言語。数字(通常2進数や16進数)を用いて命令を表わすもので、計算機ハードウェアでの電気信号の1, 0と直接対応している。機械語で書かれたプログラムはそのままオブジェクト・プログラムとなるためアセンブラやコンパイラを用いる必要はないが、プログラミングが非常にわずらわしいものとなる。

Macro Assembler マクロ・アセンブラ

サブルーチンとまではいかなくても、一連の命令群としてまとめられ、それがたびたび使用される場合にそのステートメントにマクロ名を定義し、一々同じステートメントを書く代わりにマクロ名を用いてプログラミングすることができる。マクロ名を用いて書かれたソースプログラムを、そのマクロ名で定義されている命令群に展開して機械語を生成できるアセンブラがマクロアセンブラであり、セルンとクロスの両方がある。マクロで定義された一連のステートメントを**Macro Body**と呼ぶ。

Macroprocessor マクロプロセッサ

あるソース・テキスト（命令や文字など）の集まりをマクロとして定義しておき，ソース・プログラムの中にそれらのマクロを参照するためのマクロ参照文を記述する．マクロプロセッサはソース・プログラム中のマクロ参照文を以前に定義しておいたソース・テキストで置き換えたソース・プログラムを出力する機能を持つ．マクロプロセッサにはその他に条件による展開機能や文字列を自由に扱う機能を持っているものもある．マクロプロセッサの出力はアセンブラやコンパイラなどの入力となり，アセンブラやコンパイラがプロセッサと呼ばれるのに対して，マクロプロセッサはプリプロセッサと呼ばれる．



Main Memory メイン・メモリ（主記憶装置）

CPUが即時アクセス可能なメモリをさす．メイン・メモリには，CPUのサイクルタイムに必要な速度と，ランダムアクセス機能が要求される．マイクロプロセッサなどで，接続可能なメモリ容量という言い方をするとき，メモリとはメインメモリのことである．

Floppy diskなどの補助記憶装置（Backing Store or Auxiliary Memory）と区別して用いられる．

Main Routine(Main Program)メイン・ルーチン

プログラムの中心をなし，必要に応じてSubroutineをコールしたり，割込処理プログラムをコールしたりする．

Mark マーク

- (1) Markerと同義で、データの終りなどを示すのに用いられる。
カセットテープ等では、テープの初めや終りを示すマークがある。
- (2) シリアル転送データでデータのある状態。
ない状態はSpaceという。

Mask マスク

- (1) ある処理機能を一時的に押えること。例えばInterrupt Maskといえ
ば、割込要求を一時的に禁止すること。
- (2) 半導体ICを製造する際、半導体表面に光学的処理を行うとき、ICの
回路構造によって光のあたる場所を選択するための板。

Mask Programmable マスク・プログラマブル

半導体ROM等で、工場内でIC製造用のマスクを変更することにより、メモリ内容を変更すること。単にROMといえばマスク・プログラマブルROMのことを指し、ユーザは指定内容を紙テープやパンチカードの形にしてメーカーに提出し、ROM作成を依頼する。この場合、IC代の他にマスク代がかかり、最初のサンプルが出来るまである程度時間がかかるため、マスク代が問題になるような少量注文やプログラムをよく変更する必要がある開発時には向いていない。ただし、一度マスクが出来て製造を開始すると、大量のICを低価格で生産できるため、量産機種の固定プログラムメモリに最適である。

例 μPD2316, μPD2332

Master-Slave マスタ・スレーブ

複数個の制御部を持つシステム(マルチプロセッサ, DMAシステムなど)において、別なCPUまたはコントローラを制御する側をMaster, 制御される側をSlaveという。例えばDMAコントローラは、CPUのSlaveとなつてDMA処理に必要なコマンドをCPUから受取り、それ以後はメモリやI/OのMasterとなつてDMAを制御する。

Memory Address Register メモリ・アドレス・レジスタ

CPUが直接アクセスするメモリのアドレス情報を持つレジスタ。

Memory メモリ

コンピュータの処理に必要なプログラムやデータを記憶するもの。

(1) 半導体 IC メモリの機能上の分類

(i) ROM (Read Only Memory)

Mask Programmable ROM (ROM)

Programmable ROM (PROM)

Erasable & Programmable ROM (EPROM)

Electrically Erasable & Programmable ROM (EEPROM)

Electrically Alterable ROM (EAROM)

(ii) RAM (Random Access Memory)

Volatile RAM Static RAM

Dynamic RAM

Non Volatile RAM

(iii) SR (Shift Register)

(2) 半導体以外のメモリ

Core

Disk

Disk, Mini disk, Floppy disk, Mini Floppy*

Drum

Drum, Mini Drum

Magnetic Tape

Magnetic Tape (MT), Cassette MT (CMT), Cartridge

Wire

*: シュカート社の登録商標

Memory Mapped I/O メモリマップ化 I/O

CPUによってはメモリと I/O のアドレッシング構成を独立に持って、入出力専用命令を備えているものもあるが、I/O のアドレスをメモリと同一領域において、メモリへのリード/ライト、演算などの命令を用いて I/O を制御するとき、Memory Mapped I/O 構成という。メモリの一部領域が I/O によって占有されるが、入出力専用命令を利用するより、豊富な処理を行うことが可能となる。

Microcomputer マイクロコンピュータ

Microprocessor と厳密な定義の違いはないが、一般に Microcomputer を形成する CPU チップを Microprocessor と呼び、それに ROM, RAM I/Oなどを付けたものが Microcomputer と呼ばれる。

1チップ・マイクロコンピュータと呼ばれるものは、1チップの LSI 上に ROM, RAM, I/Oなどが集積されている。

Micro という名前は、ミニコンピュータよりさらに機能が小さいため付けられた。ただし、12ビット、16ビットマイクロコンピュータの一部にはミニコンピュータや小型コンピュータの下位機種に使用されており、その辺の境界もしだいにあいまいになるものと思われる。

Microcomputer Development System (MDS)

マイクロコンピュータ・システムの開発用装置として米国 INTEL社が言い出した呼称であるが、米国に MDS (Mohawk Data Sciences Corp.) という登録された会社があり、米国において MDS は INTEL 社の商標ではない。

Microfloppy マイクロフロッピー

WANGCO社の商標で、Minifloppy と同義。

Microinstruction マイクロ命令

従来からあるミニコン以上のコンピュータにおける命令をマクロ命令とすれば、マイクロプロセッサの命令は概して小さな機能しか持たず、そのような命令はすべてマイクロ命令と呼べないこともないが、ここではマイクロプロセッサの分野に限って、一つの命令の処理機能、プログラム可能な範囲からみたマイクロ命令の定義を試みる。

一般にマイクロプロセッサのインストラクション・デコーダは、CPUによって固定されているため、あるインストラクション・コードを与えれば、それに対する CPU の処理も決まってしまう。

これに対してインストラクション・デコーダの内容をプログラムする位の細かいハードウェア動作まで指定できるフィールドを持ったインストラクションがマイクロ命令である。

一つのマイクロ命令には、アドレス指定、演算の指定、レジスタの指定など多くのプログラム可能なフィールドがあり、一命令当りのビット数は、固定

式の命令に比べて多くなるが、命令の数は数種類である。マイクロ命令を用いてプログラムする場合、細かいレベルでプログラマの希望するようにプログラムできるため、これらを組合せてアプリケーションに最適の命令セットを設計したり、既存のミニコンや小型コンピュータの命令を真似たりすることができる。

ただし、命令が細かいレベルにわたるため、細かいハードウェア動作まで理解しつつ効率の高いプログラミングを行う必要がある、プログラマにはソフトウェア、ハードウェアに対する相当の技術レベルが要求される。

Microprogrammable Computer マイクロプログラマブル・コンピュータ

マイクロ命令がユーザに解放され、ユーザが希望の命令セットを形成できるコンピュータ。(マイクロ命令を持っていても、それをユーザに解放せず、それによって作られたマクロ命令セットの形に表現して発売されているコンピュータもある。)

Microprogramming マイクロプログラミング

マイクロ命令を用いてプログラムすること。

Minidiskette ミニディスクケット

米国 Shugart 社の商標で、minifloppy と同義。

Minifloppy ミニフロッピー

1976年に米国 Shugart 社が開発した小型フロッピー・ディスク・ドライブの名称で、同社の登録商標である。これはメディアとして従来の標準タイプ(8インチ)より小さい5.25インチのものを使用し、記憶容量が小さくアクセス時間は遅いが、ドライブが小型化されると低価格のメリットがある。データ・フォーマット例を次に示す。

35トラック/面, 16セクタ/トラック

128 or 256バイト/セクタ

なお、ミニフロッピー・ディスク・コントローラとして μ PD765(FDC)がある。

MIPS (Million Instructions Per Second)

あるCPUが1秒間に実行できる命令数を100万個を単位として表現するもの。

CPUの命令実行時間は命令の種類によって異なり、またプログラムに用いられる各命令の割合はアプリケーションごとに異なるため、実際の平均実行時間を求めるのは非常に困難である。従って、一般には理論上から命令の種類ごとに使用頻度に対する重みづけを行って平均実行時間を求め、MIPSを算出する方法がとられる。平均実行時間が1 μ sの場合1MIPSとなる。

Mnemonic ニーモニック

機械コードが2進数などの数字だけから構成されているため、人間(プログラマ)にとって扱いにくい。より覚えやすいコードとして命令などにつけられるシンボリック・コード。

例 加算命令のニーモニック ADD

MODEM (Modulator - Demodulator) モデム(変復調装置)

デジタルのデータ信号をアナログの変調波に変換(Modulate)して電話通信回線に送信し、逆に通信回線からの変調波をデジタル信号に変換(Demodulate)して受信することのできる装置。変調方式にはFM(Frequency Modulation)とPhM(Phase Modulation)があり、通信方式は全二重(Full-duplex)のものが多く、デジタル処理コンピュータ系のデータ転送を、音声用アナログ信号を転送するための電話回線を利用して行う場合に必要となる。転送速度によりHigh Speed MODEMとLow Speed MODEMとがある。LSMは1800 bpsまで、HSMは2400, 4800, 7200, 9600 bpsのものがある。

Momentary Key モメンタリ・キー

手で操作(プッシュ、ダウンなど)しているときだけキー入力が行われ、手を離すとすぐ元に戻ってしまうキー。

(cf. Stay Down Key)

Monitor モニタ

最も基本的なサポートプログラムで、キーボード、ディスプレイ、プリンタ、PTR, PTPなどの基本処理ルーチンやローダプログラムなどが含まれる。

従ってモニタがFirmwareの形で内蔵されている(Resident Monitor)も

のでは、電源投入後、ただちに新規のアプリケーション・プログラムをロードして、実行させることができる。次のコンピュータ・セットには、モニタが内蔵されている。

例 PDA-80, TK-80, etc

MOS (Metal Oxide Semiconductor) モス

電卓、マイクロプロセッサ、メモリなどデジタル IC の大半に使用されている半導体素子の構造を示すもので、MOS 構造によるトランジスタは、入力と出力間は薄い酸化膜 (Oxide) で絶縁されており、入力ドライブ電流ではなく、入力ゲートに加えられた電圧 (電界) によって出力のドレイン、ソース間にチャンネルを形成し、出力電流のオン、オフを行う。

入力電圧 (電界) によって出力を制御するため、電界効果トランジスタ (Field Effect Transistor; FET) の一種に入る。

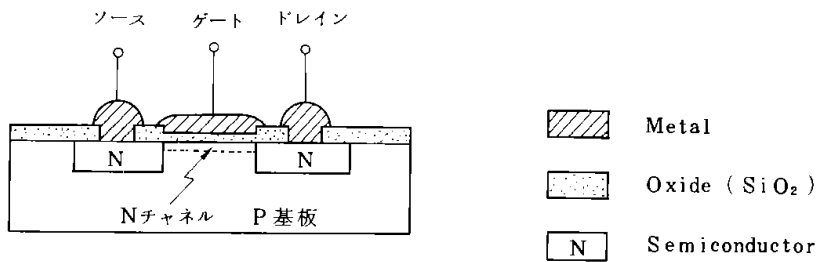
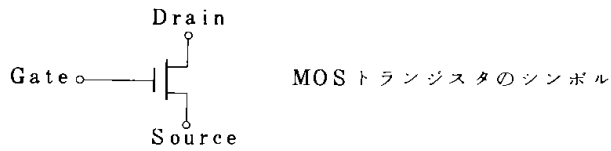
MOS には、構造上の違いにより、P 形半導体基板に N 形半導体のドレインとソースを作り、正電圧入力によってドレイン、ソース間に N 形のチャンネルを形成して出力電流をドライブする N チャンネル形 MOS と、N 形基板に P 形のドレインとソースを作り、負電圧入力によってドレイン、ソース間に P 形のチャンネルを形成して出力電流をドライブする P チャンネル形 MOS がある。

CMOS と呼ばれるものは P 形と N 形のトランジスタを同一基板上に相補した形 (Complementary) で形成したものである。なお EEPROM などに利用され、フローティング・ゲートを持つ FAMOS と呼ばれるものもある。

MOS トランジスタは入力ゲートに電圧を加えると出力電流が流れると説明したが、これは Enhancement 形と呼ばれるもので、P チャンネル MOS の基本特性である。しかし、N チャンネル MOS の基本特性は Depletion 形と呼ばれるもので、入力電圧を与えなくても出力電流が流れており、そのままではスイッチング・トランジスタとして使用できない。しかし、N チャンネル

MOS の P 形基板に適切な逆電圧 (Back Bias; V_{BB}) を加えると、ある値以上の入力電圧 (スレッシュホールド電圧) を加えないと出力はオンしなくなり、Enhancement 特性となるためスイッチング・トランジスタとして使用し、デジタル IC の素子として利用できるようになる。

しかし、N チャンネル MOS でも、Back Bias をしに Enhancement 特性を持ち、従来の Back Bias 付きのものに比べて高速性も失われない素子が開発され、マイクロプロセッサ関連のものも多数製品化された (μ PD464, 2101, 8251, 8255 など)。



NチャネルMOS構造

バイポーラと比較したMOSの特徴を次に示す。

- 入力抵抗が高い → 大きなCR時定数が得られ、データの一時記憶が可能
(ダイナミックRAM)
- 集積密度大
- 低電力
- 大電流ドライブには不向き
- 低速

MOSの間での比較は次の様になる。

	PMOS	NMOS	CMOS
速度	小	大	中
耐圧	大	小	中
集積密度	大	中	小
消費電力	中	大	小
コスト	小	中	大
商品例	μPD548	μPD8080	μPD5101

MSB, MSD

Most Significant Bit (Digit)の略で、最上位ビット(桁)のこと。
(cf. LSB, LSD)

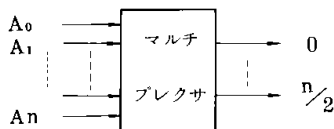
Multiplexer マルチプレクサ

出力ライン数より多い信号を何度かに分割して出力する回路。

(1) 複数の信号から1本を選択出力する場合



(2) アドレス信号などをその信号数の $1/2$ または $1/3$ の数の端子から時分割により出力する場合



例

8085 マイクロプロセッサのアドレス出力回路

Multiplex mode マルチプレクス・モード

多数の入出力装置が1つのチャンネルを共用するもので、各入出力装置がある最小単位のデータの転送時間だけチャンネルを時分割使用するものである。

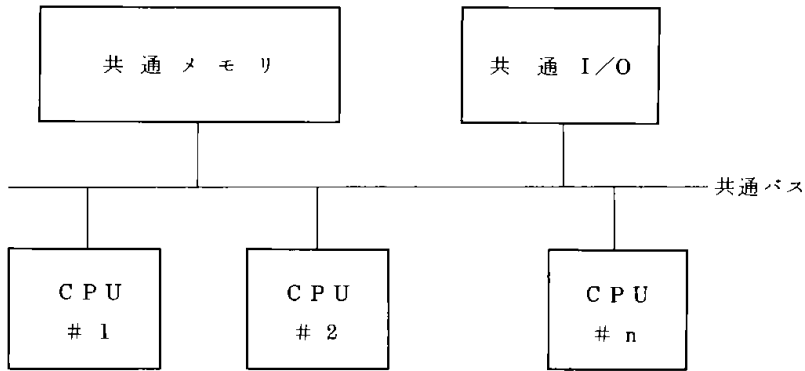
cf. burst mode

Multiprocessing マルチプロセッシング, 多重処理

コンピュータ・システムにおいて2つまたはそれ以上のプログラムを同時に実行すること。

Multiprocessor マルチプロセッサ

複数個のCPUが共用のメモリとI/Oを使用し、CPU1個に対するメモリとI/Oのコストを下げつつ、処理能力を向上させようとするコンピュータ・システム。処理能力の向上とともに、処理を複数個のCPUでうまく分担すれば、一つのCPUが故障しても、残りのCPUがある部分の処理を続行することができ、システム全体の信頼性を上げることができる。ただし、複数個のCPUが共通バスを介して、共用のメモリ、I/Oをアクセスするため、共通バスのうばいあいが生じないように、各CPUのプログラミングをすることが重要となる。



Multiprogramming マルチプログラミング

CPUの処理速度と周辺機器の速度との差のため生ずるCPUのアイドル時間をなくすために適用されるプログラミング技術で、メモリ内に同時に走る2つ以上のプログラムを設置すること。CPUの処理時間と周辺機器を複数のプログラムが共用する。

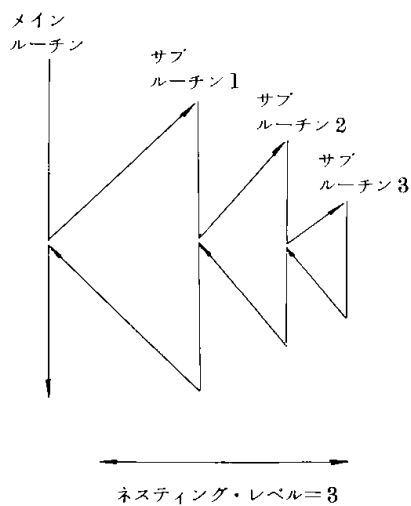
Negative Logic 負論理

相対的に負に近い方の電圧を1, 近くない方を0とする論理. 例えば0から+5Vの範囲の信号では0V側が1, +5V側が0となる.

(cf Positive Logic)

Nesting ネスティング

あるサブルーチンの中に別のサブルーチンを含んでおり, さらにそのサブルーチンの中にも別のサブルーチンを含むような構造をNestingといい, サブルーチンから次のサブルーチン, さらに次のサブルーチンというようなサブルーチンの重なる度合をNesting Levelという.



ネスティング構造の例

ネスティングを可能にするためには, 元に戻るための必要データを退避させるためのレジスタ(スタックメモリ)が必要となり, スタックメモリの大きさによってネスティング・レベルが決ってくる.

Nibble ニブル

4ビット単位のデータ.

8ビット単位のデータ(7や9ビットも含まれる)を一般にByteと呼ぶのに対応する.

Nonvolatile RAM 不揮発性RAM

電源供給状態では一般のRAMと同様に高速ランダム・アクセスが可能であり、しかも電源の供給を止めても記憶内容を保持できるRAM。

NRZ (Non Return to Zero)

シリアルデータで、ビット間で一度必ずゼロレベルに戻ってから次のビットに移る信号をRZ (Return to Zero) といふのに対して、ビット間にゼロレベルを置かず、連続した値でデータを表す信号のこと。

TTYなどのシリアルデータはNRZ信号である。

NTSC (National Television System Committee) 方式

TV画像に関するとりきめで、走査線が525本、絵が30枚/秒となっており、米国と日本などで用いられている。

Object Code オブジェクト・コード, 目的符号

コンパイラまたはアセンブラの出力で, それ自身が実行可能なマシン・コードであるものと, 直接実行不可能なもの(最終アドレスに配置されていないものや擬似コードのもの)とがある。

Object Language オブジェクト・ランゲージ, 目的言語

ソース・ランゲージがコンパイラによって翻訳された言語で, 直接CPUが理解できる機械語(Machine Language)の場合とさらにアセンブラによって機械語に翻訳されねばならないアセンブリ言語の場合とがある。

Object Program オブジェクト・プログラム(目的プログラム)

ソースプログラムをアセンブラやコンパイラで処理した結果出力されるプログラムで, CPUが理解できる機械語の形になっているプログラム。Source に対するところから Object と呼ばれる。

Octal オクタル(8進)

一桁で0~7の8種を表わす。2進数処理の場合3ビットで表現される。

Off-line オフライン

コンピュータ・システムにおいて, 端末装置などがコンピュータの直接制御から切離されている状態。

(cf. On-line)

On-line オンライン

コンピュータ・システムにおいて, 端末装置などが中央のコンピュータと伝送ラインなどで結ばれ, 直接制御される状態にあるとき, それをオンラインという。オンライン・システムの端末を, 中央の制御から切離し, 端末独自で処理することをローカル動作(Local Operation)という。

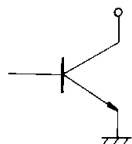
(cf. Off-line)

Operation Code (Op Code) オペレーション・コード

インストラクションの中で, 処理すべきオペレーションの内容を規定するためのフィールドが示すコード。

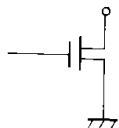
Open Collector (O.C.) オープン・コレクタ

バイポーラ・トランジスタの出力負荷抵抗(コレクタと電源間に接続される抵抗)がない形。



Open Drain オープン・ドレーン

MOSトランジスタの出力負荷抵抗(ドレーン電源間に接続される抵抗)がない形。

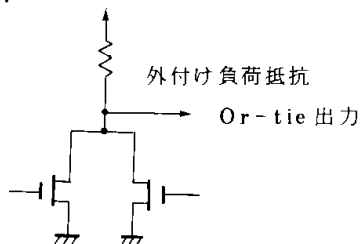


Operand オペランド(演算子, 被作用子)

広義には命令実行の際に, 命令中のオペレーション・コードによって作用されるものすべてをいうが, 各アドレッシングの項の説明で言っているオペランドには, アドレス情報は含まずアドレスされた内容のみを指している。

Or-tie 論理和結線

MOS集積回路のオープン・ドレーン出力やTTLのオープン・コレクタ出力同士を結線して, いずれかの出力がオンすると出力ラインは必ずオン・レベルになるという結線法。3ステート出力同士の結線も同様にOr-tieというが, この場合ある1つ以外の出力はハイ・インピーダンス状態になっている必要がある。



OS (Operating System)オペレーティング・システム(オー・エス)

ソフトウェア・ハードウェアを含めてコンピュータ・システム全体を制御，管理するプログラム，複雑な制御形態を持つ汎用コンピュータなどを，一般ユーザが簡単に扱えるのもOSに依るところが大きい。

(参考文献オペレーティング・システム 日本コンピュータ協会)

Overflow オーバフロー

算術演算を行った際に，その結果が結果をストアすべき領域を越えたこと(大きすぎる正の数または小さすぎる負の数が生じた)を示す信号。

(cf Carry)

Packed Decimal (Packed BCD) パックト10進数

1バイト(8ビット)に2桁のBCDデータを格納する符号なしのデータ形式で、上位ハーフバイトに10進数の上位桁、下位ハーフバイトに下位桁が対応し、0~99のデータを扱う。

(cf Unpacked Decimal)

Page ページ

あるメモリエリアを分割した一区画の呼称の一つ。

PAL(Phase Alternation Line)方式

西独国のテレフンケン社で開発されたTV標準方式で、色差信号を走査線ごとに位相反転して送る方式である。西ヨーロッパ諸国で採用されている。

Parity bit パリティ・ビット

- (1) 検査ビットのことで、検査されるデータの1のビットの個数が偶数か奇数かでその内容(0または1)が決まる。あるデータの1の個数がパリティビットも含めて偶数ならば偶数パリティ、奇数ならば奇数パリティを持つという。

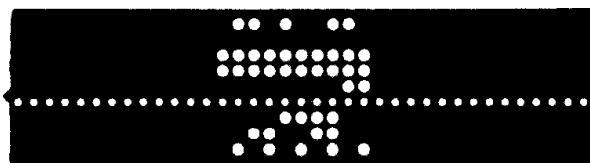
例 8080のParity Flag

- (2) あるデータのビットの総和が、パリティビットも含めて常に偶数または奇数になるように付け加えられたビット。

例えば、データ00000101に偶数パリティを与えるためにはパリティビット0、奇数パリティにするためにはパリティビット1が必要となる。

例 DEMOS-E TSSの紙テープ出力(偶数パリティ)

7ビットASCIIコードで、8ビット目がパリティビット



パンチ孔が1を意味し、カラム当りのパンチ孔の数が常に偶数になるようにパリティビット(8ビット目)をパンチしている。

Parity Check パリティ・チェック，奇偶検査

2進数のある配列の1または0の数が奇数か偶数かをテストするチェック。
Odd-even checkともいう。

Pascal パスカル

スイスのNiklaus Wirthによって開発された汎用の高水準言語。

ALGOL60がもとになっており，もともと1965年頃にALGOL60の後継プログラムを検討した際にWirthが提案したもの（採用はされなかった）に改良を加えて1968年に開発されたものでOriginal Pascalと名付けられた。その後文法は，Revised Pascalを経てStandard Pascalと改版され，一方その処理系はCDC6000シリーズ用として各文法に対して1970年：Pascal 0 (or Pascal 6000)，1972年：Pascal 1 (or Pascal 6000-3.2)，1974年：Pascal 2 (or Pascal 6000-3.4)と開発されている。Pascalという名称はフランスの数学者Blaise Pascal (1623-1662)にちなんだものである。ANSIにおいてPascalの標準化が図られている。

Pass パス

紙テープ，フロッピー・ディスクなどの補助メモリにストアされているプログラムまたはデータをメイン・メモリに1回読み込むこと。例えば，アセンブラのかかっているホスト・コンピュータ・システムのメイン・メモリに，紙テープにストアされたソース・プログラムを1回読み込むことをいい，ソース・プログラムを1回読み込んだだけで，シンボル・リスト作成，アセンブリ・リスト作成，オブジェクト出力などの一連のアセンブリ処理を行えるアセンブラを1パス方式アセンブラという。

Peripheral ペリフェラル（周辺）

一般的にはコンピュータ・システム全体からみた周辺装置（キーボード，ディスプレイ，プリンタなど）のことであるが，狭義にはCPU Peripheralといえは，CPU専用のクロックジェネレータ，バスドライバ，制御信号のコントローラなどを言い，Memory Peripheralといえは，リフレッシュ回路，クロックドライバ，センスアンプなどを指す。

Physical Address 物理アドレス

記憶装置の絶対ロケーションと直接対応するアドレス。このアドレスによってデータのアクセスが行われる。

Piezo Ceramic Buzzer 圧電ブザー

無接点構造，薄形，低消費電力などの特徴を持つたわみ振動を利用したブザーで，従来のブザーのように可動部分がなく，また電子回路の制御によって種々の音色を出すことができる。圧電ブザーは分極処理された圧電磁器板を振動板（金属薄板）に貼り合わせて一体とした構造になっており，この圧電磁器板の2つの電極に交流信号（方形波または正弦波）を加えることにより圧電磁器板が伸縮し，全体としてたわみ振動を起し，音波を発生する。圧電ブザーをドライブする場合，共振点の音波（大音量に向く）を得るためには正弦波による電流ドライブ，共振点以外の音波（小音量に向く）を得るためには矩形波による電圧ドライブを行う。

Pipelining パイプラインニング

実行中のオペレーションが終了する前に次のオペレーションを開始すること。命令の実行時間などを短縮するのに用いられる技術である。

PLA (Programmable Logic Array)

FPLAの項参照。

PL/I (Programming Language One) ピー・エル・ワン

IBMのユーザ・グループ“Share”の立案により1965年に開発されたもので，数学のみならずFORTRANやCOBOLでは困難な英文字の操作に対しても都合のよい，より汎用性の高い言語を目的とした。

PLL (Phase Locked Loop)

周波数の変動を基準周波数との位相差でとらえ差分をLow Pass Filterを通してVCO (Voltage Controlled Oscillator；入力電圧によって出力周波数が変わる発振器)の入力として，差分に相当する周波数の補正を行い，位相差のない安定した周波数を得るようにした回路。Frequency Synthesizerなどに利用されている。

Polling ポーリング

複数の I/O 機器を接続した CPU が、個々の I/O 機器がサービス要求を持っているかどうか、個々に選択して確認し、要求があればその I/O 機器に対するサービス（処理）を行うこと。

サービス要求があれば、I/O 機器自ら CPU に働きかける Interrupting に対応する。

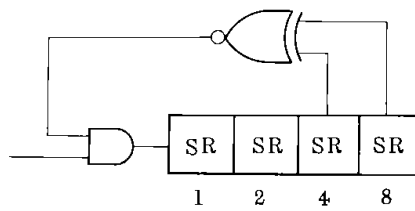
ポーリングシステムでは、サービス要求を確認するためのプログラムが実行されるまでは、その要求は保留される。

Poll は、投ずるとか投票するとかいう意味。

Polynomial Counter ポリノミアル・カウンタ（多項式カウンタ）

カウンタを構成する回路をできるだけ簡略化する（素子数を少なくする）ために有益なカウンタで、一般のカウンタは一定のカウント幅を持ってインクリメント（ $0 \rightarrow 1 \rightarrow 2 \rightarrow \dots$ ）またはデクリメント（ $\dots \rightarrow 2 \rightarrow 1 \rightarrow 0$ ）され、カウントデータがシークエンシャルに進むように、完全な F/F で構成されるか、シフトレジスタに完全なデコード回路をつけているのに対して、ポリノミアル・カウンタはシフトレジスタに最も簡略化された帰還ゲートを付けただけで構成され、カウント順番はポリノミアル順番に従って進む。またポリノミアル・カウンタでは、一般のカウンタにはあるカウントの最終データはできず、必要なら補正回路をつけないければならない。完全な F/F によるカウンタに比べて素子数は半分以下で済み、LSI のコストダウンには良いが、カウント順番が特殊なためプログラマにとっては多少扱いにくい面がある。

例 4ビット・ポリノミアルカウンタの例



ポリノミアル・カウンタ概略図

*1111 (F)はない。

カウント順番*	
0 0 0 0	0
1 0 0 0	1
1 1 0 0	3
1 1 1 0	7
0 1 1 1	E
1 0 1 1	D
1 1 0 1	B
0 1 1 0	6
0 0 1 1	C
1 0 0 1	9
0 1 0 0	2
1 0 1 0	5
0 1 0 1	A
0 0 1 0	4
0 0 0 1	8

POS(Point Of Sales Terminal) ポス

店頭で商品を販売した時点 (Point Of Sales) で、売った商品名、価格、取扱店員名などのあらかじめコード化された情報を、即時に店頭の端末から中央のコンピュータへ送るシステム。

POSの利点は、時々刻々の各支店の売上額、在庫量などが商品別に管理できるため、在庫補充、次期商品の選択など販売戦略を有利にすることである。

POSシステムでは、小売商品に商品区分コードなどを示すラベルなどが貼付されていて、商品が売れたとき電子読取りペンでこのコードをなでると金銭登録、レシート印刷発行が行われ、同時にそれらの関連情報が中央のコンピュータに送られる。

なお完全に自動化されていないPOSシステムでは、電子読取りペンの代わりにECRなどと同様にキーボードから情報を入力し、オンライン転送をする代わりにCMTなどに記録した情報をオフライン (CMTを人間が運ぶ) で中央のコンピュータに送って処理することがある。

Positive Logic 正論理

相対的に正に近い方の電圧を1, 近くない方を0とする論理。例えば0から+5Vの範囲の信号では+5V側が1, 0V側が0となる。

(cf Negative Logic)

Power On Reset パワー・オン・リセット

電源投入と同時にCPUなどのリセットを行うもので, リセット入力にRC時定数回路を付ける形と, IC内部に完全なリセット信号発生回路を持つもの(RCなど外付け不要)がある。

P²-CMOS (Double Polysilicon Complementary MOS)

米国NS社のCMOS技術で, 二重のポリシリコン結合構造を採用しており, 高密度(5 μ m規格), 高速度(標準NMOSなみ)の特徴を持つ。イオン注入, ドライ・プラズマ処理, 電子ビームによるマスク製作などが施されている。

Precision プリシジョン, 精度

ある情報をいかに詳しく表現できるかの程度をいう。本来, 正確度(Accuracy)とは区別されるが, 精度を上げるといふと正確度も伴った意味で用いられることもある。例えば4ビットより8ビットの方が精度が上げられる。

(cf Accuracy, Double Precision)

Priority プライオリティ(優先順位)

割込みなどの優先順位のことで, プライオリティが高い割込みと低い割込みが同時に発生したら, 高い方が受け付けられる。複数個の割込要求にプライオリティを付け, 常にプライオリティの一番高い割込要求を選択し, CPUに対してその割込みの内容と割込要求信号を発生するものをPriority Interrupt Controllerといい, その製品例を次に示す。

例 μ PB8214, μ PD8259

Priority Interrupt 優先割り込み

複数の割り込み要因に対して個々に優先順位を付けた割り込み。

Processor プロセッサ

- (1) ハードウェアではインストラクションまたはコマンドに従ってデータを処理する装置。
- (2) ソフトウェアではアセンブル処理やコンパイル処理を行うアセンブラやコンパイラをプロセッサと呼ぶ。

Program プログラム

コンピュータによって必要な処理を行うために組み立てられたインストラクションの集合。

Program Counter プログラム・カウンタ

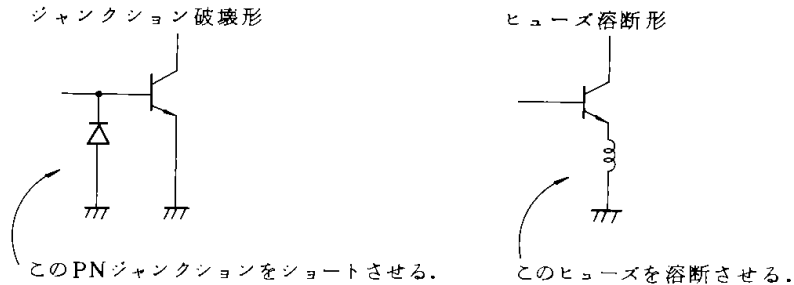
プログラムメモリ(データメモリやI/Oも含むことがある)のアドレス情報を含んでいるレジスタ。通常一命令実行ごとにインクリメントされるが、イミディート・データをロードすることもできる。

Program Development Aid (PDA) プログラム・ディベロップメント・エイド

プログラム開発用に作られたコンピュータ・セットで、プログラムディバグに必要なハードウェア・ソフトウェア機能を持っている。

PROM(Programmable ROM) ピーROM

マスクROMを除いて、書換えできるPROM(EEPROMなど)まで含んでPROMと言うこともあるが、他と区別して単にPROMといえは、一度だけプログラムできる(消去はできない)ROMを指す。このPROMにはMOS類似のものもあるが、大半はバイポーラ形であり、ジャンクション破壊形とヒューズ熔断形がある。



Protocol プロトコル 通信規約

通信動作を行うために準拠しなければならない約束事のこと、データ形式、同期形式、エラー検出方法などについて規定している。

IBMや各種委員会などが定めたものが一般的に用いられている。プロトコルの代表的なものを次に示す。

- BSC(BISYNC)……Binary Synchronous Communication
- SDLC……Synchronous Data Link Control
- HDLC……High-Level Data Link Control
- ADCCP……Advanced Data Communications Control Procedure

Prototype プロトタイプ

集積回路などの試作第1号製品のことをいい、後に量産される製品はプロトタイプを見本として製造される。Protoはfirstの意味を持つ。

Pseudo-Instruction プシュードゥ・インストラクション(擬似命令)

アセンブラが処理できる命令で、ソースプログラム作成の便宜のために使用され、オブジェクト・コードは生成しない。directiveともいう。

例 ORG, EQU など

PTP(Paper Tape Punch) ペーパー・テープ・パンチ

紙テープパンチのこと。

PTR(Paper Tape Reader) ペーパー・テープ・リーダー

紙テープリーダーのこと。

Push Down Stack プッシュ・ダウン・スタック

サブルーチンのネスティングの際に，LI/FO形式で退避データの入出力を行うスタックメモリ。ネスティングが1レベル深くなると，その前にストアしてあったデータが一段下位のアドレスに押しやられ，前と同じアドレスに新しい退避データをストアするために付けられた名称である。プッシュ・ダウン・スタックをアドレスするスタックポインタの値は，ストアごとにデクリメントされ，リストアごとにインクリメントされる。

Push-Pop プッシュ・ポップ

サブルーチン・コールや割込処理などの際に，レジスタやフラグの内容を退避させることをPushといい，退避してあったデータを回復させることをPopという。

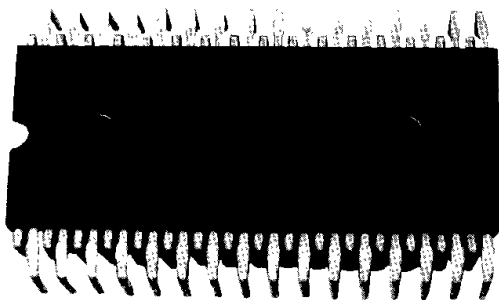
Quasistatic 擬似スタティック

ダイナミック動作をしている部分もあるが、ある条件下ではデータを保持できる機能。

QUIP(Quad In Line Package)

ICパッケージの一種でパッケージの両側に2列ずつ実装端子配列を持つ。端子元のピッチはDIP形(2.54mm)の半分の1.27mm(2倍の密度)であるが、実装の際にはとなり同士の折曲げ点を異にし、ボードなどに挿入されるピッチは、DIP形と同じになる。同じ外形寸法に対して倍の端子を配置できるため、端子数の多いLSI用に向く。

1969年にノース・アメリカン航空(North American Aviation)の一事業部であるAutoneticsが開発したもので、最初のパッケージは42ピンのセラミック材質のものであった。



RAM(Random Access Memory) ラム

どのアドレスに対しても，以前のアクセスアドレスに関係なく，同一のアクセス時間でデータの読出しができる，即ち等速アクセスの行えるメモリのこと。

半導体ICのRAMと呼ばれているもの以外に，ROMやPROM類もランダム・アクセスできるが，一般には等速アクセスかつリード／ライトできるものをRAMと呼んでいる。

Sequential MemoryがRAMに対応する。

Real Time Processing リアル・タイム・プロセッシング(実時間処理)

データの発生と同時に処理を行い，必要とされる結果を得る処理方式。TSSもリアルタイム処理を行うことができる。ただし，TSS端末を利用してバッチ処理も可能である。

(Cf. Batch Processing)

Receiver / Transmitter レシーバ・トランスミッタ

パラレルデータとシリアルデータとのインタフェースをとるもので，CPUとシリアルデータ入出力機器(TTY，CRTディスプレイなど)のインタフェースや，通信システムのMODEMとのインタフェースに用いられる。同期式(synchronous)と非同期式(asynchronous)がある。トランスミッタはパラレルデータをシリアルに変換し，必要なフレーミング・キャラクタ(スタートビットなど)を挿入する。レシーバはシリアルデータのフレーミング・キャラクタを判断し，パラレルに変換する。

Recognition Rate 認識率

音声認識システムなどにおいて，人間の発した言葉(単語)が正確に受け付けられる程度。

Recognition Time 認識(処理)時間

音声認識システムなどにおいて，人間が言葉(単語)を発してから，それが正確に認識されるまでの時間。

Record レコード

データの記憶単位の一つ。ブロックやファイルより小さい。

Refresh リフレッシュ

半導体ICのダイナミックRAMでは、メモリ内容はMOSトランジスタの高入力抵抗とそれと並列に形成される入力容量とで構成される充電回路によって保持されているが、その時定数で決まる一定時間以内に再充電してやらないと、電荷は放電しつくされてメモリ内容は破壊されてしまう。これを防ぐため、各製品に定められた時間間隔で再充電を行うことをリフレッシュといい、リフレッシュのために用いるアドレスをRefresh Addressといい、リフレッシュ間隔のことをRefresh cycleという。通常の製品は、一回のリフレッシュで複数のアドレス分のメモリ内容をリフレッシュできるようになっており、リフレッシュ・アドレスとして全アドレスを選択する必要はない。

例 4K(4096ワード×1)ビット・ダイナミックRAM μ PD411
リフレッシュ・サイクル：2ms
リフレッシュ・アドレス：A₀~A₉

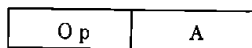
Register レジスタ

一定のデータ容量を記憶できる回路または装置で、メモリと呼ばれるもの比べて記憶容量が小さい。代表的なレジスタを次に示す。

Accumulator
Data Pointer
General Register
Index Register
Program Counter
Stack Pointer
Stack Register
Temporary Register
Working Register

Register Addressing レジスタ・アドレッシング

命令中にオペランドとなるレジスタをアドレスする情報を含む。



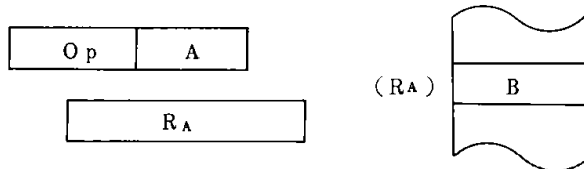
Aがオペランドとなるレジスタをアドレスする。

例 μ PD8080 MOV B,C

Register Indirect Addressing

レジスタ・インダイレクト・アドレッシング

命令中にオペランドをアドレスするレジスタをアドレスする情報を含む。



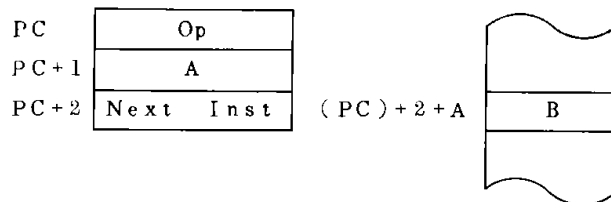
Aで選択されたレジスタRAの内容でアドレスされるメモリ内容Bがオペランドとなる。

例 μ PD8080 MOV M,A

レジスタH,Lのアドレスするメモリ内容がオペランドとなる。

Relative Addressing レラティブ(相対)・アドレッシング

命令中のイミューディアット・データとプログラムカウンタ(PC)の内容との加算の結果がオペランドをアドレスする。プログラムのジャンプなどに用いられる。



(PC)+2+AでアドレスされるBがオペランドとなる。

例 Z-80 JR

Relocate リロケート，再配置する

プログラム上の論理アドレス空間に存在するアドレスを，記憶装置の物理アドレス空間のアドレス空間に変換すること。この処理をプログラムを記憶装置にロードする際に行うものを静的再配置 (Static Relocation)，プログラム実行中に命令やデータを参照することに行うものを動的再配置 (Dynamic Relocation) という。8086 16 ビット・マイクロプロセッサは動的再配置が可能である。

Restore リストア

メモリ・レジスタなどを，ある以前の値にセットすること。割込処理で退避してあったレジスタの内容を Restore するというように用いる。

Rewrite リライト (再書込)

コアメモリなどの破壊読出し型のメモリにおいて，あるアドレスの読出しを行った後，そのアドレスに再度同じデータを記憶させることによってメモリ内のデータを保持させること。

ROM (Read Only Memory) ロム (読出専用メモリ)

読出専用といってもメモリと呼ばれるものはすべてデータを書込んで記憶させる機能を持っているわけで，単に ROM といった場合には Mask programmable ROM をさし，データを記憶させるためにはそのデータ専用の IC 製造用のマスクを作成し，特定パターンを持った IC メモリを製造する必要がある。一度作成されたメモリは，その内容を変更することは不可能である。Programmable ROM と呼ばれるものは，IC 工場で作られた製品 (初期状態では 1 または 0 レベルに統一されている) が，後に電氣的にデータの書込みが可能なもの (ただし RAM に比べて書込む速度は数段遅い)。いずれにしても通常の使用状態でデータの書込みは行われず，読出専用として使用される。

Routine ルーチン

一般に，または頻繁に用いられる命令シーケンス。

RS-232-C

シリアル2進データを用いてデータの送受信を行うデータ端末装置(DTE)とデータ通信装置(DCE)とのインタフェース標準をとりきめたもので、米国のEIAが1969年に発行した。同期、非同期システムの両方に適用される。交換回路(Interchange Circuit)における信号電圧が-3V以下のときマーキング状態として2進データの1に対応させ、+3V以上のときをスペース状態として2進データの0に対応させている。

20,000bpsまでのデータ転送速度で、50フィートまで離れた単終端のバイポーラ電圧回路に適用される。

同じく単終端でもRS-423によればデータ転送速度を40フィート離れて300,000bps(4,000フィートで3,000bps)まで拡張できる。

RS-422は差同バランス型電圧標準で4,000フィートで100,000bpsまで、さらに、短距離であればはるか1,000,000bpsまで扱える。

RS-422とRS-423は1975年に発行されたものである。

最新のものでは1977年にRS-449が発行されている。

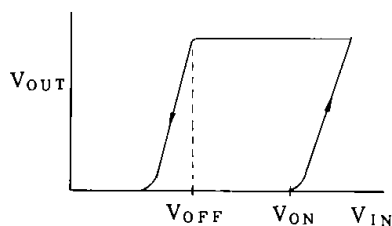
RS-449はRS-232-Cのすべての機能に加えて、10個の新しい交換回路を紹介している。RS-449は200フィートで2Mbpsを許している。

Save セーブ

割込時やサブルーチン・コール時にレジスタやフラグの内容を退避すること。

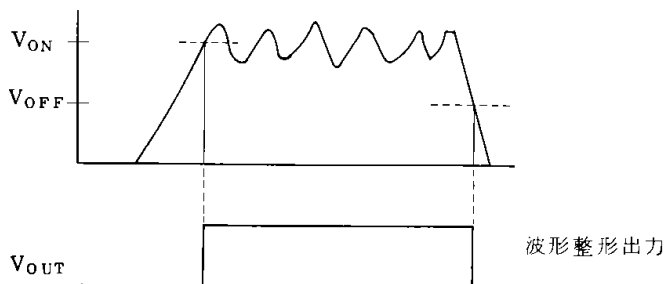
Schmitt trigger circuit シュミット・トリガ回路

入力信号に対するオン、オフ特性にヒステリシスを持ったもので、オンレベルとオフレベルを異にする回路である。つまり入力電圧があるレベルに達すると回路はオンするが、一度そのレベルを越えた後でそのレベルまで電圧が下がってもオフせず、それよりある程度下回って始めてオフする回路である。



ヒステリシス特性

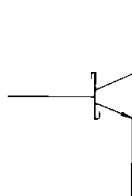
ヒステリシス特性そのものを利用する場合と、それを利用して波形整形に使用する場合などがある。



Schottky TTL (STTL) ショットキTTL

通常のTTL ICに採用されているトランジスタでは、ベース過大ドライブ電流によってベースに過剰キャリアが蓄積され、トランジスタをオフさせるとき、そのキャリアを逃がすための時間が必要となり、スイッチング時間が遅くなってしまふ現象があった。

このトランジスタのベース・コレクタ間に順方向電圧が低く、かつキャリア蓄積のないショットキ・ダイオードをつけ、ベースに対する過剰キャリアをコレクタ側にバイパスさせ、オフ時間を小さくしたものがショットキ・トランジスタで、そのトランジスタを採用したTTLがショットキTTLと呼ばれるICである。



ショットキ・トランジスタのシンボル

例 μ PB8224, μ PB8228

Scratch Pad Register スクラッチ・パッド・レジスタ

途中結果のデータなどを一時的にストアするために用いられるリード・ライト可能なレジスタ。CPUのインストラクション実行に直接かかわるため、ランダムアクセスで高速なものが要求される。

Temporary register, Working Registerなどと同類である。Scratch本来の意味は走り書きするという意味で、Scratch Padとはメモ帳のこと。

SDLC (Synchronous Data Link Control)

IBMの同期式データ通信プロトコルの最新のもので、1973年に同社のBSC (Bisync) に続くものとして発表された。

SECAM (séquentiel à memoire) 方式

仏国で開発されたTV標準方式で、二組の色差信号を線順に送り、TV受信機がそれらを記憶して同時信号に変換して画像信号とするものである。ソ連など東ヨーロッパ諸国で採用されている。

Self Alignment セルフ・アラインメント

MOSトランジスタ製造工程に関する用語である。

MOSゲートの材質としては、従来はMetal (=Aluminum)であったが、後にPoly Silicon (多結晶シリコン; 通常Siと略される) が使用されるようになり、これらの2種が代表的なものとなった。また、Molybdenum (モリブデン; 金属類) なども考えられている。

MOS ICのトランジスタのドレイン、ソース拡散層を作る場合に、Metal (=Aluminum) Gate では、拡散層を選択するマスクとゲートを作る

マスクとが別にあり、まず拡散層を作り、次にその位置に合わせてゲート製造用のマスクを置いてゲートを作るため、マスクを合わせる際にずれ（マスクの目合せずれという）が生じると、正常なMOSトランジスタ構造にならなくなることがある。これを防ぐためお互いのマスクパターンに余裕を持たせ、少々のはずれが起こっても不良にならないようにする対策が施されるが、その結果、余裕分だけパターンが大きくなる欠点が生じた。これに対してPoly Silicon Gateを使用するトランジスタでは、まずPoly Silicon Gateを作り、次にドレイン・ソースの拡散層を形成するが、その際拡散用マスクとしてPoly Silicon自身ができることのできるため、必然的にゲートに合った拡散層が形成されることになり、このような特性をSelf Alignmentという。

Self Alignmentによれば、マスクのずれによるパターン余裕が不要となり、マスクパターンの高密度化が可能となり、それに伴った容量減少のため高速動作が可能となる。なおMolybdenum GateでもSelf Alignment可能である。

Semaphore セマフォ

ソフトウェアで設定（セット、リセット）可能なフラグまたはスイッチをいい、マルチプロセッサ・システムなどにおいて共有メモリやI/Oなどが利用可能かどうかを示すために用いられる。

Sequential Memory シーケンシャル・メモリ

Random Access Memory に対する用語で、メモリアドレスによってリード、ライトに要する時間が異なるメモリ。

例 シフトレジスタ、MT、CMTなど

Serial Operation 直列動作

1本のラインを介して、複数のデータ構成要素（アナログまたはデジタル量）が入力または出力されること、またこのような形式のデータに演算などの操作を施すこと。

Set-up Time セットアップ時間

あるデバイスがクロックされてから、データの受け取りを保証するために入力にデータが現われなければならない最小時間。

Shift シフト, 桁移動

データを左または右(上位または下位)に移すこと。

Shift Register シフト・レジスタ

データを1ビットずつシフトさせながらシリアルにデータの出入力を行うレジスタ。どのビットのデータを読み出すかによってアクセス時間が異なる。

Sequential Memory の一種である。ダイナミック表示回路のディジット信号などのように1桁ずつシフトするデータを発生するためのレジスタとして利用される。なおデータの入力または出力のうち一方をパラレル処理するものも多い。

Signal Processor シグナル・プロセッサ

アナログ情報のリアルタイム処理が可能なプロセッサのことをいい、A/D変換、D/A変換回路を内蔵してデジタル化されたデータは一般のデジタル処理マイクロプロセッサの如くプログラム制御される。

シグナルプロセッサの命令実行時間はアナログ情報のサンプリング時間に直接影響されるため実用的な精度を保つには相当の高速性が要求される。また割込みは許されない。

シグナルプロセッサを用いれば、従来受動素子やオペアンプなどを用いて制御されていたフィルタ作業、変調作業、レベル制御などを直接プログラム制御のもとで処理できる。

Sign bit サイン(符号)ビット

符号付きのデータを扱う場合、通常MSBをサインビットとして、サインビットが0か1かで正負のデータを区別する。例えば8ビットデータで8ビット目をサインビットとし、0が正、1が負を示すことにすれば、正のデータは0～+127、負のデータは128の補数をとって、-1～-128を扱うことができる。

S
 0 0 0 0 0 0 0 0 0
 }
 0 1 1 1 1 1 1 1 +127
 1 0 0 0 0 0 0 0 -128 (128-0=128)
 }
 1 1 1 1 1 1 1 1 -1 (128-127=1)

Significant bit 有効ビット

ある目的に必要な（特に一定の正確度や精度が保たれねばならない）ビット数。

Significant Digit 有効数字

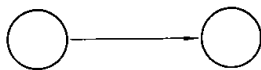
ある目的に必要な（特に一定の正確度や精度が保たれねばならない）数字。

Sign Position 符号位置

あるデータの一方の端（最上位桁が多い）に置かれ、データの代数上の符号（+または-）を示すものを含んでいる位置。

Simplex シンプレックス（単信）

一方向にのみデータ転送が可能な通信形態。



c f. Full-duplex, Half-duplex

Simulation シミュレーション

Aというシステム内にBシステムと同等の動きをするプログラムを用意し、Bシステムと同様にデータや指示を受取り、その結果Bシステムが行うはずの処理をAシステムが行うことをシミュレーションという。Aシステムは一般にBシステムより大きなシステムであり、シミュレーションのためにAシステムを用意するプログラムをSimulator(Program)という。またAシステムも含めてシミュレータという場合もある。なおシミュレーションをするプログラムは、通常ソースプログラムではなく、オブジェクト・プログラムの形になっている必要がある。シミュレータはシステム開発にあたって、プログラムデバッグの際に利用され、本来のシステムではどのような結果になるか、前もって確認を行うものであり、同じく別のシステムを真似るにしても実作業まで代って行うエミュレータとは異なる。

(cf. Emulate)

Single-Precision 単精度

CPUの基本ワード長でデータを表現すること。

(cf Double-Precision)

Skip スキップ

- (1) プログラムの流れの中で、定められた条件を判断して続く命令(通常は1命令)を飛び越すこと。
- (2) ラインプリンタなどで、指定された量だけ連続改行すること。
- (3) 空送り。

Slice スライス

バイポーラ形の高速マイクロプロセッサ・チップを製造する場合に、集積密度や消費電力などの理由により、1チップあたりの処理ビット数を小さくして、それらをいくつか縦続接続することによって、必要とする処理ビット数のマイクロプロセッサを構成する方法がとられる。このように、何段か縦続接続されて使用されることを前提としたプロセッサチップをスライス・チップという。

例 Am 2900

Software ソフトウェア

Hardware に対するもので Hardware の利用技術すべてをいうが、一般的には、コンピュータ・システムに処理内容を指示するプログラムのこと。

Source ソース

Destination に対するもので、転送データを送る側をいう。

例えば A レジスタから B レジスタにデータを転送する場合、A レジスタをソースレジスタという。

Source Language ソース・ランゲージ、原始言語

CPU が直接理解できないプログラミング言語で、アセンブリ言語やコンパイラ言語がこれにあたる。ソース・ランゲージで書かれたプログラム（ソース・プログラム）はアセンブラやコンパイラなどによって CPU が直接理解できる機械語で構成されるオブジェクト・プログラムに翻訳される必要がある。

Source Program ソース・プログラム

人間に都合のよい英数文字で構成されるソース言語（アセンブラ語、コンパイラ言語）で書かれたプログラム。ソース言語をアセンブラやコンパイラなどによって機械語に変換したプログラムをオブジェクト・プログラムという。

Space スペース

- (1) シリアルデータでデータのない状態。Mark に対する。
- (2) メモリなどの空きエリア。

Speech Recognition System 音声（会話）認識システム

人間の発する音声の特徴を抽出して、その特徴をデジタル信号パターンに変換し、あらかじめ登録してあった基準パターンとの比較を行ってその内容を判断するシステム。特に基準パターンを登録したオペレータ（特定話者）の音声だけを理解するものと、任意のオペレータ（不特定話者）の音声を理解できるものがある。音声認識システムによれば、音声で指示を与えているときでも目や手足が自由になっているため、同じ作業者が他の作業も同時に処理できるようになる。例えば倉庫で荷物を整理しながら荷札に書いてある情報を読み上げることによって、荷物の整理と記録を同時に行える。

Stack Memory スタック・メモリ

Push Down Stackの項参照

Stack Pointer スタック・ポインタ

スタックメモリ(レジスタ)のアドレス情報を含むレジスタ。LI/FO形式のデータ入出力を実現するために、スタックポインタはデータをスタックメモリにストアするごとにデクリメントされ、リストアするごとにインクリメントされる。

State ステート, 状態

- (1) 回路の入力, または出力の状態(ハイ, ロウ, ハイ・インピーダンスなど)。例えばハイ, ロウ・レベルを出力する他にハイ・インピーダンス状態にされる出力を3ステート出力という。
- (2) 処理を細分化した場合の一過程をいう。例えば, マイクロプロセッサのマシン・サイクルはいくつかのクロック・サイクルで構成されるが, 各クロック・サイクルをTステート(T-state)などという。

Static RAM スタティックRAM

ダイナミックRAMのようにリフレッシュを必要とせず, 一度書込んだデータは, 指定の電源電圧を加えておけば保持されているRAM。

記憶素子として安定なF/Fを使用するため, ダイナミックRAMに比べて素子数が多くなり集積密度は落ちるが, 操作は極めて簡単であり, マイクロプロセッサのデータメモリとして広く利用されている。

ダイナミックRAMの1ビットは1素子で実現できるが, スタティックRAMでは6素子位必要である。

例 μ PD2101, 5101

Status ステータス

処理のそのとき, そのときの状態をステータスといい, システムの内容によっていろいろなステータスがあり, Status Flag や Status Register という形で実際の様子を示す。

State も同様に状態という意味もあるが, Stateの方は段階的な位置を示すのに用いられることが多い。

Stay Down Key ステア・ダウン・キー

一度オンかオフにセットすると、次にセットしなおすまで、その状態を保持するキー。(cf. momentary key)

Step Counter ステップ・カウンタ

プログラムカウンタと同義で、プログラムメモリのアドレス情報を含むレジスタ命令を一つ実行するごとにインクリメントされるが、イミディエイト・データをロードすることもできる。 μ COM-4に使用されている。

Store ストア

メモリにある情報を書込むこと。

Stored Program Computer プログラム内蔵式計算機

内部にデータのごとく合成、ストア、変更などが可能な命令からなるプログラムをストアし、それによって制御される計算機。

Subroutine サブルーチン

Mainroutineに対するもので、メインルーチンのどこからでも呼び出して実行させることができ、その後メインルーチンの中断箇所に戻り、メインルーチンを再び実行開始させる機能を持った命令の集合。いろいろな処理に共通に使用される命令の集合や一つのプログラムの中で何度も使用される命令の集合をサブルーチンとして定義し、サブルーチンのコール、リターン処理を行えば、プログラムメモリ中に同じ命令群を重複して書く必要はなく、メモリの節約になる。ただしサブルーチン処理を正しく行うためには、元のルーチンに戻り、正しい状態で処理を続けるために必要なレジスタの内容を退避させ(サブルーチン・コール時)、さらに回復させる(リターン時)機能が必要である。

(cf Push Down Stack, Stack Memory, Nesting)

Synchronous Operation 同期式動作

シリアルデータ通信システムにおいて、送信側と受信側が特定周波数の共通クロックを持ち、常に一定の転送速度で処理を行うことをいう。同期式データフォーマットはフレーミング情報として通常8ビットを1キャラクタとする同期キャラクタを1ないし2個データブロックの先頭におき、それに続いて大量のデータを連続して配置するようになっている。

同期式では長いデータの流れに対して同期をとる必要があるが、高速処理が可能のため高速データリンクに用いられる。

調歩同期式が1キャラクタごとにスタートビットとストップビットを持っているのに比べて、大きなデータブロック単位で同期キャラクタを持てば良い同期式は、特に大量データを転送するのに向いている。例えば2つの同期キャラクタを持つ同期方式でnキャラクタのデータを送信するには $(8n + 16)$ ビットが使用され、1つのスタートビットと1つのストップビットを持つ調歩同期式でnキャラクタのデータを送信するには $(n \times 10)$ ビットが使用される。

Syntax 構文，構文法

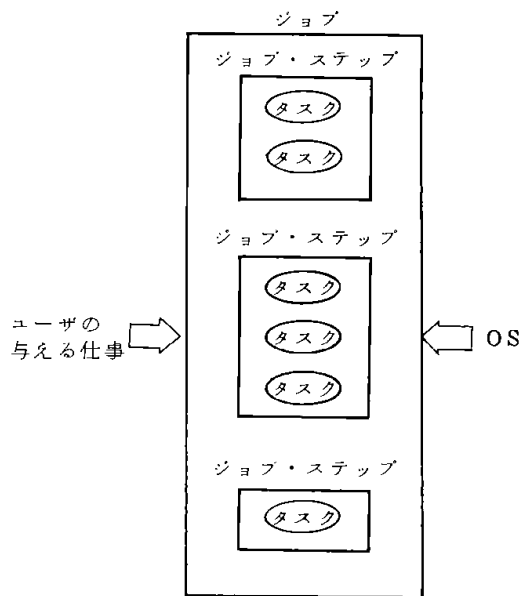
アセンブリ言語やコンパイラ言語などの言語の中で文の構造を管理している規則。特にソース言語のステートメントを正しく構成するための規則をいう。

Target Machine ターゲット・マシン, 目的機械

今開発しているプログラムで実際に走るCPUのこと。ターゲット・マシン用のオブジェクト・プログラムを得るためにクロスアセンブラやコンパイラを走らせるCPUをホスト・マシンという。

Task タスク

計算機システム内でOSによって管理されて実行される仕事の最小単位をいう。ユーザによって与えられたジョブ・ステップは、OSによって割り当てられた1個または複数のタスクによって実行される。



Temporary Register テンポラリ・レジスタ

データを一時的に記憶するレジスタ

Throughput Time スループット・タイム

あるデータと処理条件をシステムに与えて測られた処理能力をスループットといい、この能力を所要時間でとらえたものをスループット・タイムという。

Timer タイマ

設定された時間をカウントして、設定時間に達したらフラグをセットしたり、割込要求を発生する回路。フラグをセットするだけのタイマでは、設定時間を経過したかどうかはフラグをプログラムで判定しなければならず、判定するタイミングにより誤差が生じる。

Tracer トレーサ

NECで用意しているトレーサは、PL/N言語で書かれたソースプログラムを直接トレースしてシミュレーションを行う。

シミュレータの一種ではあるが、一般にシミュレータと呼ばれるものは、オブジェクト・プログラムをトレースする。トレースとは、プログラムを1ステップずつ実行し、その都度演算結果やレジスタ・フラグの内容などを出力することであり、プログラマはトレース結果をみて、プログラムが正常（予想通り）に進んでいるかどうか確認することができる。

TSS(Time Sharing System)

同一システムの一定な時間帯を複数の利用者が細分割して使用できるシステム。大きく見れば複数同時処理になるが、細くは各処理が交互に行われている。電電公社のDEMOS-E、GEのMARK-IIIなどが知られている。

小さいところでは、マルチプロセッサで複数のプロセッサが共通バスを時間を分けて使用するのもTSSの一種である。

TTL(Transistor Transistor Logic)

バイポーラトランジスタにより構成されたデジタル処理のICをいう。文字の意味からはMOSトランジスタを使用しているもTTLには違いないが一般には使用されていない。同じ分類の仕方による用語にRTL(Resistor Transistor Logic)、DTL(Diode Transistor Logic)などがある。

TTL Compatible TTLコンパチブル

TTL以外のICなどが、入出力レベルやドライブ能力において、TTLとのインタフェースをとるのに十分な機能を備えていること。

ただし、TTLコンパチブルという製品でも外付抵抗が必要なものもある。

Turn Around Time ターン・アラウンド・タイム

一つの仕事を処理し、その結果が必要とする所に戻ってくるに要する時間。

UART/USART/USRT

U : Universal , A : Asynchronous , S : Synchronous ,
R : Receiver , T : Transmitter の略で、通信プロトコルの制御の中
でUARTはアシンクロナス(調歩同期)方式、USARTはシンクロナス
(同期)とアシンクロナス方式の両方、そしてUSRTはシンクロナス方式
のみを制御するレシーバ/トランスミッタを指す。

UCSD Pascal ユー・シー・エス・ディ・パスカル

カリフォルニア大学情報システム研究所長(director of the Insti-
tute for Information Systems at the University of Cali-
fornia)のKenneth L. Bowlesらによって作成されたPascal言語処理
プログラム。UCSD Pascalではソース・プログラムはコンパイラによっ
ていったんPコード(Pseudo Code;擬似コード)にコンパイルされ、そ
のPコードがPコード・インタプリタによって実行されるという形式をと
っている。UCSDはカリフォルニア大学サン・ディエゴ校(the Univer-
sity of California at San Diego)のこと。

Uniprocessor ユニプロセッサ

1つのシステム内にプロセッサが1つだけ用いられている構成、
(cf Multiprocessor)

Unpacked Decimal アンパクト10進数

1バイト(8ビット)に1桁のBCDデータをストアする符号なしのデータ
形式で、データは下位ハーフバイトにストアされる。
ASCIIコード(7/8ビット・バイト)の10進数1文字との対応がつけ
られる。1バイトでとれるデータの範囲は0~9である。

Variable 変数

使用可能な任意の値をとれる量。

Vectored Interrupt ベクター・インタラプト(ベクタ割り込み)

最も基本的な割込処理は、割込要求元がいくつかある場合割込要求があったら、プログラムでI/O(割込要求元)の状態を確認(Polling)して、割込要求を起こしたものがどれかを判断し、それに対する割込処理プログラムを実行するという手順をとる。これに対して、割込コントローラなどを別に用意し、どこからの割込要求かを割込コントローラが判断し、CPUに割込みを要求する際に、CPUがそれぞれの割込処理プログラムに移るために必要な情報(割込処理プログラムの先頭アドレス)を割込要求信号と同時に発生することのできる割込システムをVectored Interruptという。

ただし、割込機能が単純で、割込処理プログラムの先頭アドレスが固定されているような場合は、最も機能の小さいVectored Interruptといえる。

Virtual Memory バーチャル・メモリ(仮想メモリ)

CPUのメインメモリと補助メモリを同じブロック単位(ページ)に分割してアドレスできるようにしておき、プログラマはメインメモリの容量や絶対アドレスを意識せずにプログラムを作成し、実行しようとするプログラムが補助メモリの中にある場合、その中のプログラムのブロックをメインメモリの空いている所に転送し、プログラムを実行させることができるコンピュータシステムがある。つまりプログラム実行に対して直接アクセスできるメインメモリの容量が実際に備えられている量より大きいものと仮想してプログラムを作成できるわけである。このようなメモリを仮想メモリ(Virtual Memory)という。

Voice Analysis 音声分析

音声認識を行う際に、音声を識別するのに十分な特徴成分を抽出すること。この方法には線形予測係数(Linear Predictive Coefficient),自己相関関数(Auto-Correlation Function),周波数スペクトル(Frequency Spectrum),フォルマント周波数(Formant Frequency),零交差波(Zero-Crossover Wave)など抽出するパラメータによって何種類かがある。

Voice Recognition System 音声認識システム
Speech Recognition Systemと同義.

Volatile RAM 揮発性(非持久)RAM

電源の供給をやめるとその中にストアされていたデータが消えてしまう
RAM. 一般の半導体RAMはこれに属する.

Wired OR ワイアードOR

OR tieともいい、メモリシステムなどでいくつかのメモリチップをまとめて使用するとき、同じ意味を持つアドレスバス、データバスなどをプリントパターンまたはリード線(Wire)で結線し、OR論理を構成して、同じバスラインに選択されたチップのデータを出力する結線方法、選択されないチップの出力は、ハイ・インピーダンス状態になっている必要がある。

Word ワード(語)

メモリにおけるデータの基本単位。1ワードを何ビット(Word Length)とするかは規定されない。

データの処理を中心に表現するときは、8ビット単位をByteというのに対して、16ビット以上にWordが用いられる。

Working Register ワーキング・レジスタ

インストラクションの実行に直接かかわるレジスタで、データを一時的にストアする。ランダムアクセスで高速なものが要求される。

Write ライト

リード/ライト・メモリやコントローラなどにデータやコマンドを書込むこと。

XMOS (High Speed MOS)

米国NS社の高性能NチャネルMOSの名称で、ゲート長 $3\mu\text{m}$ 、ゲート遅延時間が1ns未満である。

X-ray Lithography X線描画

X線を用いたICマスクの描画技術で、簡単に解像度が高く、スループットが高いなどの特徴を持つ。1970年頃から米国のBell Laboratories, 大学, 装置メーカー, そしてICメーカー(TIなど)などが研究を進めていたが、最初の商用システムは日本のNTTとニコンの共同開発によるものが1978年に発表された。

付録1 数を意味するラテン,ギリシャ系の接頭辞一覧

	Latin	Greek	例
one	uni	mono	uni junction, monolithic
two	du, duo, di	bi	duplex, bipolar
three	tri	tri	triode
four	quad, quadri	tetra	quadruple, tetrapod
five	quin, quint	penta	quintuplet, pentagon
six	sex	hex	sextet, hexadecimal
seven	sept, septem	hepta	September, heptagon ^{*1}
eight	octo	octa	October, octal ^{*2}
nine	novem, nona	ennea	November, nonagon ^{*3}
ten	dec, decem, decim	deca, dec	December, decimal ^{*4}
many	multi	poly	multilevel, polynomial

*1~4: 旧(古代ローマ以前)の7~10月

付録2 倍数と単位

2倍	duple	10^{-12}	pico
3倍	triple	10^{-9}	nano
4倍	quadruple	10^{-6}	micro
5倍	quintuple	10^{-3}	mili
6倍	sextuple	10^{-2}	centi
7倍	septuple	10^{-1}	deci
8倍	octuple	10^2	hecto
10倍	decuple	10^3	kilo
100倍	centuple	10^5	myria
		10^6	mega
		10^9	giga
		10^{12}	tera

付録3 四則演算の表現

(1) Addition

$$\text{Addend} + \text{Addend}(\text{Augend}) = \text{Sum}(\text{Total})$$

(2) Subtraction

$$\text{Minuend} - \text{Subtrahend} = \text{Remainder}$$

(3) Multiplication

$$\text{Multiplicand} \times \text{Multiplier} = \text{Product}$$

(4) Division

$$\text{Dividend} \div \text{Divisor} = \text{Quotient}$$

$$\text{Dividend} = (\text{Quotient} \times \text{Divisor}) + \text{Remainder}$$

付録4 数体系に関する用語

2進数を例に示す。

(1) Binary Code 2進符号

2進数字 (binary digit) の集合で表わされる符号。

(2) Binary Digit 2進数字

2進法における数字, つまり0と1のことで, 一般にbitと略される。

(3) Binary Notation 2進法

数を表現する位取り記数法の中で各桁の基数 (radix) が2であるもの。二つの数字0と1で表わされ, 1桁左へシフトすることは2倍することを意味する (10進法では10倍)。つまり下位桁から順に 1, 2, 4, 8, 16, 32, ……の重みを持つ。

(4) Binary Number 2進数

2進法で表わされる数

余話(その1) 月名の語源

January	Janus	戸口, 物事の開始, 日の出, 日没をつかさどる古代ローマの神
February		
March	Mars	古代ローマの軍神
April		
May	Maia	ギリシャ神話 Zeus との間で Hermes を生んだ。
June		
(July)	Julius Caesar	ローマ将軍 (C100-44 B. C.)
(August)	Julius Augustus	ローマ帝国初代皇帝 (27 B. C. - A. D. 14) Julius Caesar の後継者
September		旧7月
October		旧8月
November		旧9月
December		旧10月

余話(その2) 用語の語源解析

Facsimile (ファクシミリ)

fac = make , imile = like , same

Factory (工場)

fac = make , ory = place where

Local , Location (局所の, 位置)

loc = place

Memory (記憶装置)

mem = remember , ory = place where

Photograph (写真)

photo = light , graph = write

Synchronize , Synthesis (同期化する. 合成する)

syn = together

Temporary Memory (一時記憶メモリ)

tempor = time

Verify (照合する)

veri = truth

fy = make

あ と が き

マイクロコンピュータなどの専門用語はほとんど英語から来たもので、日本のマイクロコンピュータ関係者にとっては、英語本来の意味を知らずに専門語としての意味だけを理解するようになることにもなります。従ってなぜそういう用語が用いられるかはっきりしないでいる場合も多くありますが、そんなときには、普通の英語辞典などをみて英語本来の意味や語源を調べてみると、なるほどとらなずけるような場合もあるものです。しかし、新しい技術、新しい概念から出て来た用語は、それまでに発行された用語辞典などを見ても出ておらず、製品の技術マニュアルなどで理解することになるのは、やむを得ないことですが、ユーザへの負担をなるべく軽くするためにも、本資料などの改版の機会を多く持つようにしたいと考えております。