

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



ユーザーズ・マニュアル

μPD4992

8 ビット・パラレル I/O カレンダー時計

〔メ モ〕

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

- 本資料の内容は、後日変更する場合があります。
 - 文書による当社の承諾なしに本資料の転載複製を禁じます。
 - 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
 - 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
 - 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。
 - 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット
 - 特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器
 - 特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等
- 当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

〔メ モ〕

目 次

第1章 μ PD4992の概要 ... 7

- 1.1 特 徴 ... 7
- 1.2 端子接続 ... 8
- 1.3 端子機能 ... 9
- 1.4 ブロック図 ... 10
- 1.5 発振段と15段分周器 ... 11
- 1.6 レジスタ構成 ... 11
- 1.7 使用上の注意 ... 12

第2章 動作説明 ... 13

- 2.1 ライト・タイミング ... 13
- 2.2 リード・タイミング ... 15
- 2.3 レジスタの概要 ... 17
- 2.4 時計カウンタ ... 18
- 2.5 12/24H, AM/PMフラグ (R/W) ... 19
- 2.6 うるう年コントロール・レジスタ, うるう年カウンタ (R/W) ... 20
- 2.7 モード・レジスタ (R/W) ... 21
- 2.8 コントロール・レジスタ ... 23

第3章 アクセス手順 ... 29

- 3.1 時刻設定 ... 29
- 3.2 時刻の読み出し ... 30
- 3.3 TP出力の設定 ... 35
- 3.4 OSCフラグ“0”時の設定について ... 36

第4章 電気的特性とインタフェース ... 39

- 4.1 水晶発振回路 ... 39
- 4.2 発振特性と精度 ... 40
- 4.3 発振周波数の調整方法 ... 42
- 4.4 バック・アップ回路 ... 43
- 4.5 パワー・フェイル回路 ... 44

〔メ モ〕

第 1 章 μ PD4992の概要

μ PD4992は、マイクロ・プロセッサを使用したシステムにおいて、時刻、カレンダーにデータを8ビットでパラレルに入出力するCMOS集積回路です。

内蔵されているカウンタは、年、月、日、曜日、時、分、秒の7種類で、時は12時間制および24時間制のいずれかが選択可能です。

動作可能な電源電圧が2.4~5.5Vと広く、電池によるバックアップ動作が可能です。また基準発振源に定電圧回路を内蔵しているため、電源電圧の変動に対して、低消費電流、高精度を実現しています。

したがって、 μ PD4992は時計機能を必要とするパーソナルコンピュータ、ワードプロセッサ、FAX、VTR、カメラなどの電子機器に最適です。

1.1 特 徴

- 時刻（時、分、秒）、カレンダー（うるう年、年、月、日、曜日）のカウンタ内蔵
- 超低消費電流（ $I_{DD} = 2 \mu A \text{ MAX. @ } V_{DD} = 2.4 V$ ）
- うるう年の自動判定、マニュアル設定可能
- 12/24時間制切り替え可能
- アドレス・バス3ビット・パラレル入力、データ・バス8ビット・パラレル入出力
- 12種類のインターバル・タイマ出力（ウォッチドッグとして利用可能）
- 発振停止検出回路内蔵により、バックアップ中の時刻データの有効性が確認可能
- 高精度

基本仕様

- ・基準周波数（水晶発振）：32.768 kHz
- ・データ形式：BCD形式
- ・データ機能

年、月、曜日、日、時、分、秒カウンタ内蔵

うるう年は2099年まで自動判定（下2桁が4の倍数の年がうるう年と判定）、ユーザーによる任意の設定が可能

年は2桁設定

時は12/24時間制選択可能

- ・データ入出力（ $D_0 \sim D_7$ ）

8ビット・パラレル入出力方式

WR信号により書き込み許可、RD信号により読み出し許可を与え、データの入出力を行う

・ タイミング・パルス出力（TP出力）

2048, 1024, 256, 64 Hzのうち1つのデューティ50 %のパルス出力を選択可能

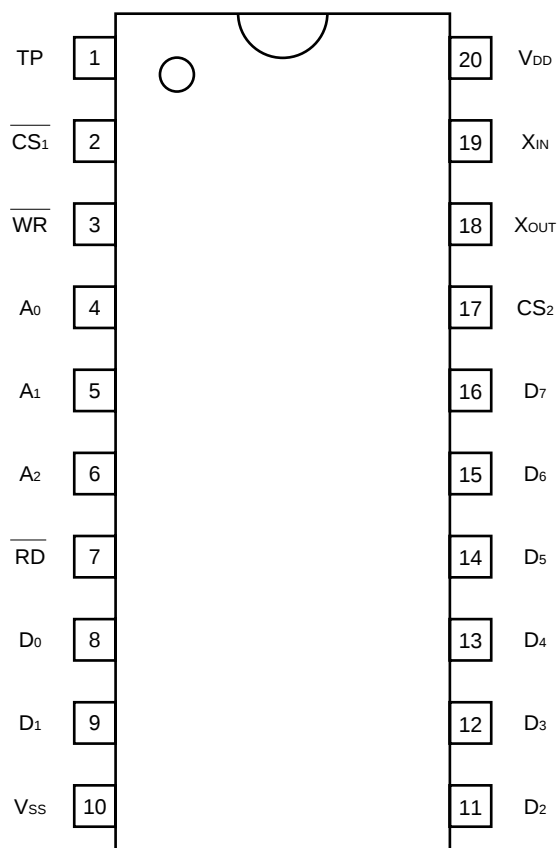
もしくは, 1/2048, 1/1024, 1/256, 1/64, 1, 10, 60 sのうち1つのインターバル・タイマ出力を選択可能

・ チップ・セレクト（ $\overline{CS_1}$, CS_2 ）

$\overline{CS_1}$ = “H” または CS_2 = “L” で X_{IN} を除く全入力禁止

$\overline{CS_1}$ = “L” かつ CS_2 = “H” で全入力セレクト

1.2 端子接続

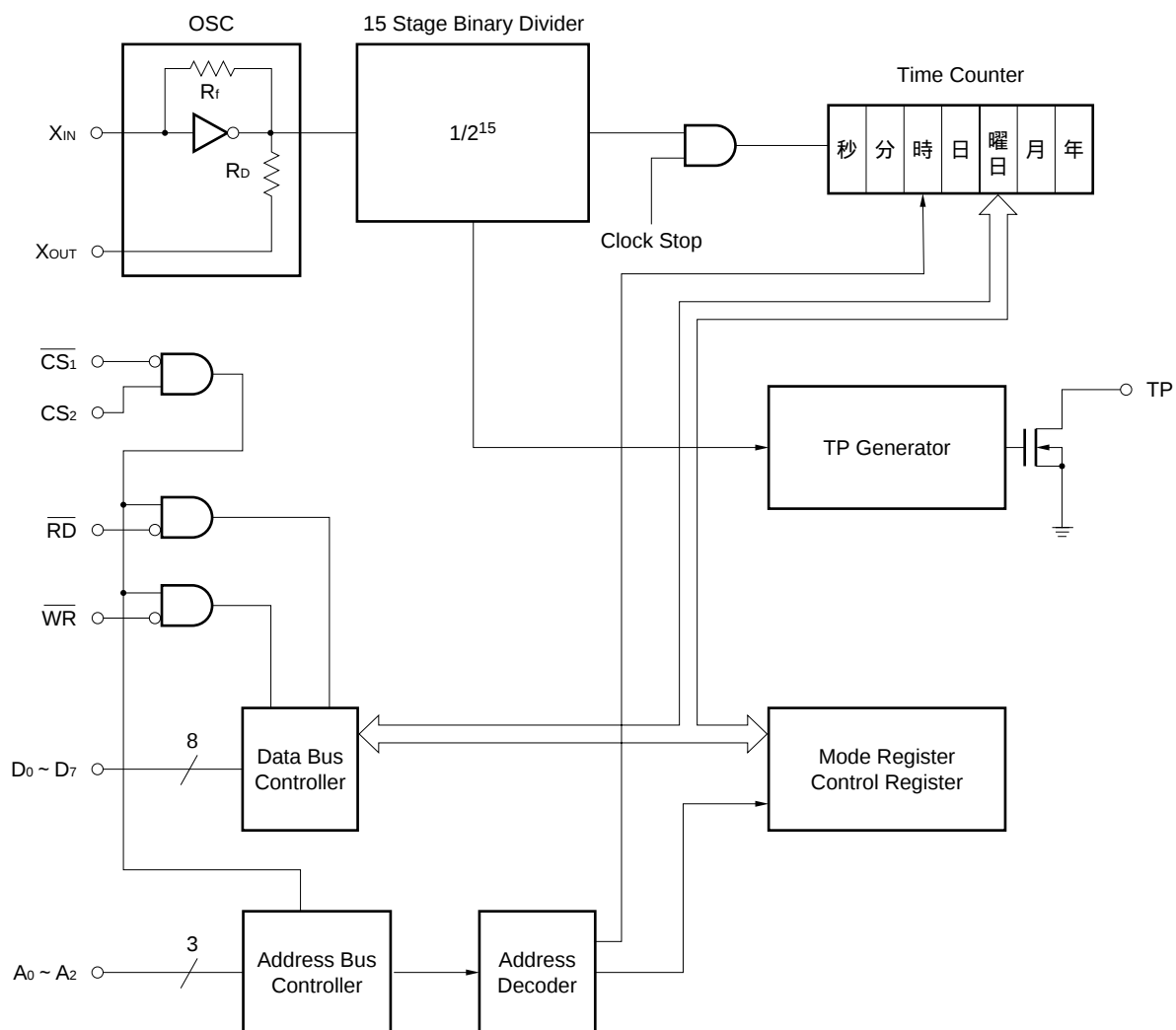


μ PD4992CX / μ PD4992GS

1.3 端子機能

端子記号	端 子 名 称	端子番号	機 能 説 明
$\overline{CS_1}$	チップ・セレクト入力	2	$\overline{CS_1} = L$, $CS_2 = H$ のとき内部レジスタにアクセス可能
CS_2	チップ・セレクト入力	17	
$\overline{WR}$	ライト信号入力	3	立ち上がりで、データ・バスの内容をアドレス入力で選択したレジスタに書き込む
$\overline{RD}$	リード信号入力	7	立ち下がりで、データ・バスにアドレス入力で選択したレジスタの内容を出力する
$D_0 \sim D_7$	データ入出力	8, 9, 11 ~ 16	データの入出力バス
$A_0 \sim A_2$	アドレス入力	4 ~ 6	内部レジスタを選択するアドレス入力
TP	タイミング・パルス出力	1	インターバル信号，タイミング・パルスの出力 (Nchオープン・ドレイン出力)
X_{IN}	水晶振動子接続端子	19	水晶振動子とコンデンサを接続する
X_{OUT}	水晶振動子接続端子	18	
V_{DD}	電源端子	20	2.4 V ~ 5.5 V
V_{SS}	接地端子	10	接地

1.4 ブロック図



1.5 発振段と15段分周器

32.768 kHzの水晶振動子とCMOSインバータを用いた水晶発振回路により，32.768 kHzの基準周波数を得て，15段分周してタイム・カウンタへの1 Hz（1 秒）を作ります。

1.6 レジスタ構成

レジスタ構成一覧を表1 - 2 に示します。

表1 - 2 レジスタ構成

ADDRESS				レジスタ内容							
HEX	A2	A1	A0	b7	b6	b5	b4	b3	b2	b1	b0
0 _H	0	0	0	10秒桁				1 秒桁			
1 _H	0	0	1	10分桁				1 分桁			
2 _H	0	1	0	12/24H	AM/PM	10時桁		1 時桁			
3 _H	0	1	1	うるう年コントロール		うるう年カウンタ		曜日桁			
4 _H	1	0	0	10日桁				1 日桁			
5 _H	1	0	1	10月桁				1 月桁			
6 _H	1	1	0	10年桁				1 年桁			
7 _H	1	1	1	モード・レジスタ				コントロール・レジスタ			

1.7 使用上の注意

- (1) 時刻データの書き込みは必ず時計を止めて (CLKストップ) から行ってください。詳細は 3.1 時刻設定をご参照ください。
- (2) 12/24時間制を変更する場合には、b7の値だけでなく、必ずAM/PMおよび10時桁も同時に書き換えてください。
- (3) うるう年カウンタをユーザーが任意に変更する場合には、必ず年カウンタの書き換え後に行ってください。詳細は 2.6 うるう年コントロール・レジスタ、うるう年カウンタをご参照ください。
- (4) 発振周波数の調整はTP出力を用いて行ってください。X_{IN}, X_{OUT}を用いると発振が停止することがあります。
- (5) CPUがバックアップ状態の期間は、必ずCS₂端子をLレベルとしてください。詳細は 4.5 パワー・フェイル回路をご参照ください。
- (6) 年コードは2桁のみサポートしているため、西暦年を年コードとして採用する場合、下二桁を設定することになります。

なお、西暦1999年から2000年に変わるような場合 (年コード: 99→00) においても μ PD4992は正常に時刻をカウントいたします。

また、うるう年については2099年まで自動判別することができますが、2100年では日付の再設定などの調整が必要となります。これは、2100年がうるう年でないにもかかわらず、本ICがうるう年と判定してしまうためです。ユーザーにて再設定していただければ他の機能については動作上問題はありません。
- (7) 本資料は掲載の応用回路および回路定数は、例示的に示したものであり、量産設定を対象とするものではありません。

また、特性例および使用例の内容につきましては、あくまでも本製品単体に関わるものであり、実際にご設計の際にはセットの動作上問題ないことを十分にご確認いただきますようお願いいたします。

第 2 章 動作説明

2.1 ライト・タイミング

データを内部のレジスタに書き込むには，以下の手順にて行います。

- (1) $CS_2 = H$ にする
- (2) アドレス端子A0～A2にアドレス値を指定する
- (3) $\overline{CS_1} = L$ にする
- (4) $\overline{WR}$ をH→L→Hとすると， $\overline{WR}$ の立ち上がりエッジでデータ端子D0～D7の値が内部に書き込まれます。

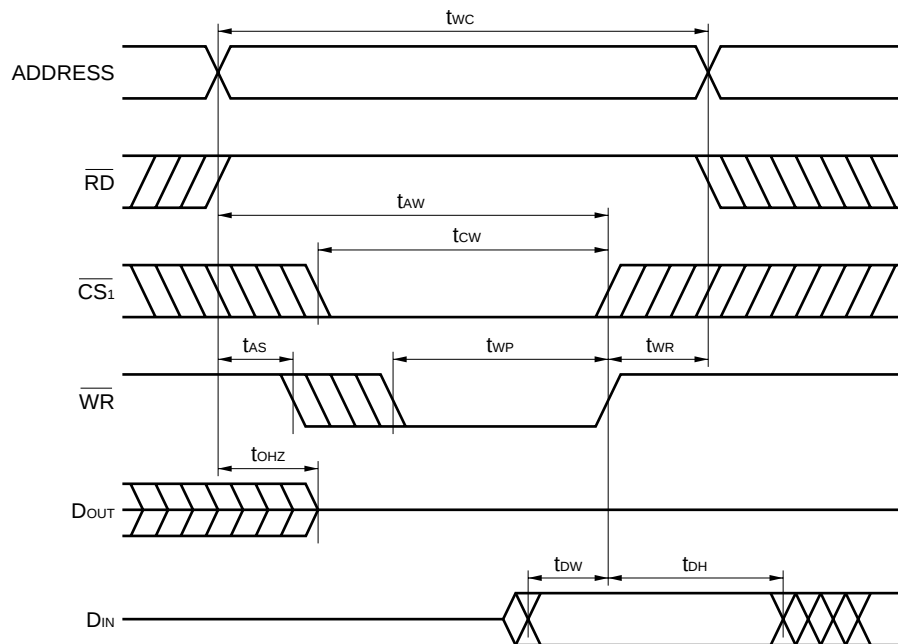
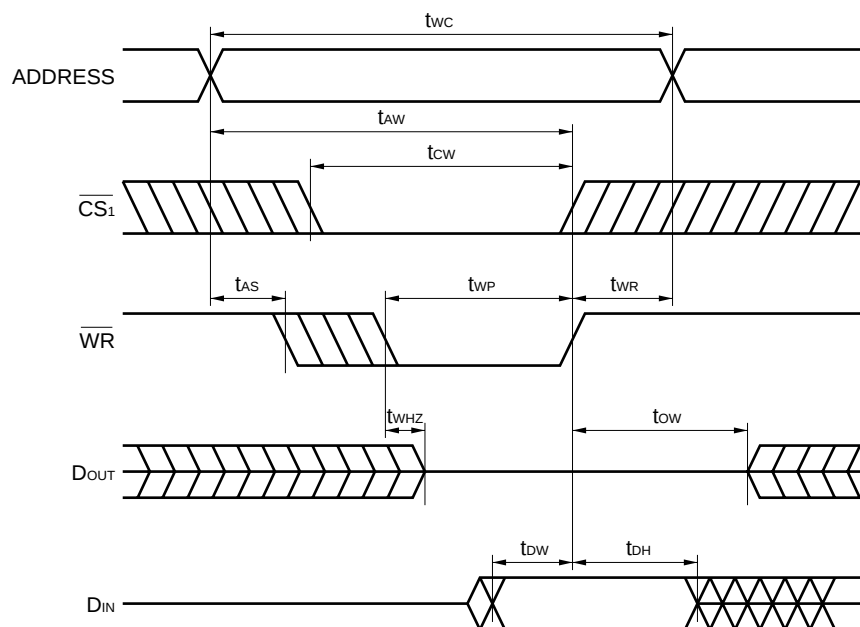
表 2 - 1 と図 2 - 1 および図 2 - 2 にライト・タイミングの定義を示します。

表 2 - 1 スイッチング特性

ライト・サイクル ($CS_2 = H$)

項 目	略号	MIN.	TYP.	MAX.	単 位
サイクル時間	t_{WC}	150			ns
$\overline{CS_1}$ - $\overline{WR}$ リセット時間	t_{CW}	120			
アドレス- $\overline{WR}$ リセット時間	t_{AW}	120			
アドレス- $\overline{WR}$ セットアップ時間	t_{AS}	0			
ライト・パルス幅	t_{WP}	90			
アドレス・ホールド時間	t_{WR}	20			
入力データ・セットアップ時間	t_{DW}	50			
入力データホールド時間	t_{DH}	0			
$\overline{WR}$ -出力フローティング時間	t_{WHZ}			50	

図2 - 1 ライト・サイクル・タイミング1

図2 - 2 ライト・サイクル・タイミング2 ($\overline{RD} = V_{IL}$)

2.2 リード・タイミング

内部のレジスタからデータを読み出すには、以下の手順にて行います。

- (1) $\overline{CS}_2 = H$ にする
- (2) アドレス端子A0～A2にアドレス値を指定する
- (3) $\overline{CS}_1 = L$ にする
- (4) $\overline{RD}$ をH→Lとすると、 $\overline{RD}$ の立ち下がりエッジでデータ端子D0～D7に内部レジスタの値が読み出されます。

表2 - 2 と図2 - 3 および図2 - 4 にリード・タイミングの定義を示します。

表2 - 2 スイッチング特性

リード・サイクル ($\overline{CS}_2 = H$)

項 目	略号	MIN.	TYP.	MAX.	単 位
サイクル時間	t_{RC}	150			ns
アドレスアクセス時間	t_{AA}			150	
$\overline{CS}_1$ -アクセス時間	t_{ACS}			150	
$\overline{RD}$ -出力遅延時間	t_{OE}			75	
	t_{OLZ}	5			
	t_{OHZ}			50	
出力保持時間	t_{OH}	15			
$\overline{CS}_1$ -出力セット時間	t_{CLZ}	10			
$\overline{CS}_1$ -出力フローティング時間	t_{CHZ}	5			

図2 - 3 リード・サイクル・タイミング1

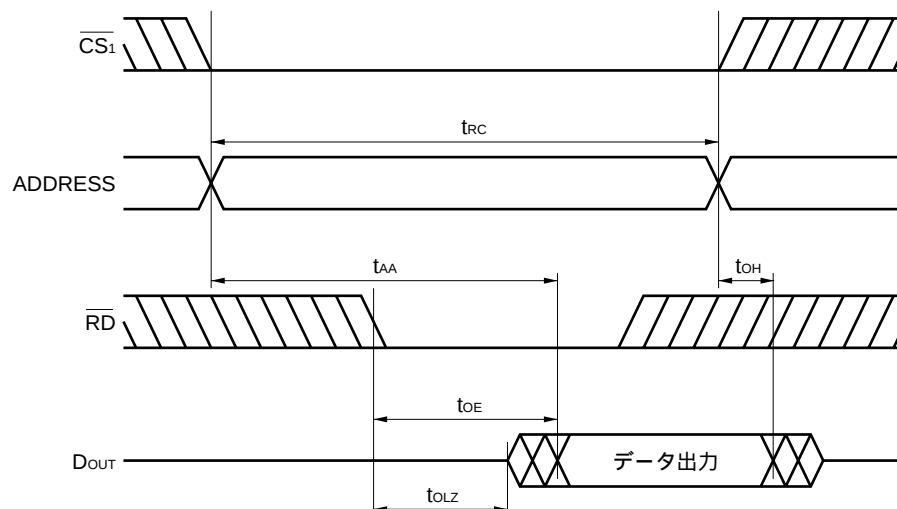
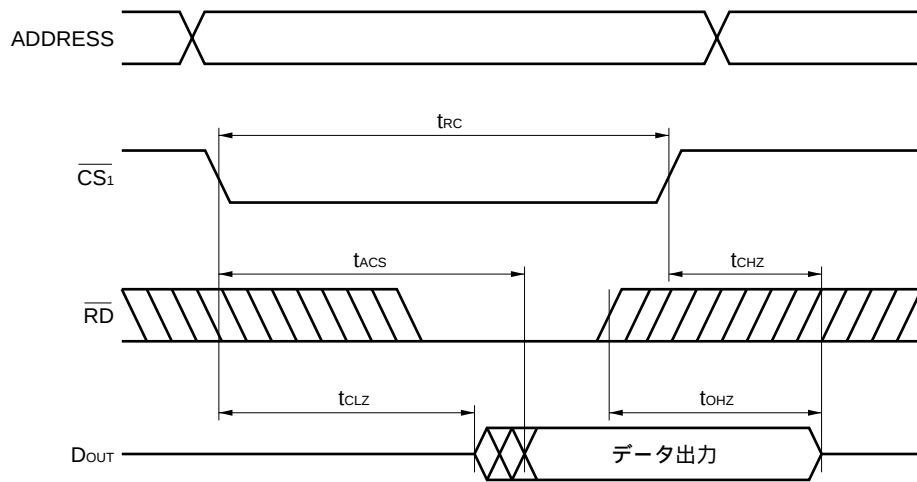


図2 - 4 リード・サイクル・タイミング2



2.3 レジスタの概要

μPD4992のレジスタは、表2 - 3のように割り当てられています。アドレス0_H～6_Hまでが時刻データであり、アドレス7_Hはモード・レジスタ、コントロール・レジスタです。

また、12/24_H、 $\overline{\text{AM}}$ /PMフラグはアドレス2_Hのそれぞれb7, b6に、うるう年コントロール・レジスタ、うるう年カウンタはアドレス3_Hのb7～b4です。

表2 - 3 レジスタ - アドレス対応表

ADDRESS				レジスタ内容							
HEX	A2	A1	A0	b7	b6	b5	b4	b3	b2	b1	b0
0 _H	0	0	0	10秒桁				1 秒桁			
1 _H	0	0	1	10分桁				1 分桁			
2 _H	0	1	0	12/24H	AM/PM	10時桁		1 時桁			
3 _H	0	1	1	うるう年コントロール		うるう年カウンタ		曜日桁			
4 _H	1	0	0	10日桁				1 日桁			
5 _H	1	0	1	10月桁				1 月桁			
6 _H	1	1	0	10年桁				1 年桁			
7 _H	1	1	1	モード・レジスタ				コントロール・レジスタ			

2.4 時計カウンタ（R/W）

時刻カウンタ・カレンダーカウンタに書き込みおよび読み込みを行い、時計データの入出力を行います。

書き込み可能なデータは以下のようです。

レジスタ	書き込み可能なデータ
1 秒桁	0 ~ 9
10秒桁	0 ~ 5
1 分桁	0 ~ 9
10分桁	0 ~ 5
1 時桁	0 ~ 9
10時桁（含フラグ）	0 ~ 2（24時間制） / 8, 9, C, D（12時間制）
曜日桁	0 ~ 6
1 日桁	0 ~ 9
10日桁	0 ~ 3（2月を除く） / 0 ~ 2（2月）
1 月桁	0 ~ 9
10月桁	0 ~ 1
1 年桁	0 ~ 9
10年桁	0 ~ 9

1 時桁および10時桁のカウンタデータは表 2 - 4 を参照願います。

曜日桁は0_H ~ 6_Hまでの値を取り、1 日桁に同期してカウント・アップ（+ 1）します。また、6_Hの次は0_Hとなります。曜日の割り当てについては、ユーザーが任意に行ってください。

また、各レジスタともに自動で桁上げ動作を行います。

なお、上記以外のデータもしくは存在しない時刻などのデータを書き込むことは可能ですが、桁上げ動作を正常に行えなくなります。書き込むデータは実際に存在する正しい値としてください。

例 西暦1998年10月 8 日木曜日23時45分01秒（24時間制）の場合

レジスタ	データ（Hex）	b7	b6	b5	b4	b3	b2	b1	b0
秒カウンタ	01	0	0	0	0	0	0	0	1
分カウンタ	45	0	1	0	0	0	1	0	1
時カウンタ	23	0	0	1	0	0	0	1	1
うるう年・曜日カウンタ	24	0	0	1	0	0	1	0	0
日カウンタ	08	0	0	0	0	1	0	0	0
月カウンタ	10	0	0	0	1	0	0	0	0
年カウンタ	98	1	0	0	1	1	0	0	0

曜日カウンタは日曜日を“ 0 ”とした場合の例です。うるう年カウンタについては表 2 - 5 を参照願います。

2.5 12/24H, AM/PMフラグ (R/W)

12/24Hフラグでは、μPD4992の時カウンタの12時間制、24時間制の選択をします。

$$\begin{cases} 12/24H\text{フラグ} = 0 : 24\text{時間制} \\ 12/24H\text{フラグ} = 1 : 12\text{時間制} \end{cases}$$

また、AM/PMフラグは12時間制 (12/24Hフラグ = 1) の場合、午前、午後の選択をします。

$$\begin{cases} \text{AM/PMフラグ} = 0 : \text{午前 (AM12時00分00秒 ~ AM11時59分59秒)} \\ \text{AM/PMフラグ} = 1 : \text{午後 (PM12時00分00秒 ~ PM11時59分59秒)} \end{cases}$$

なお、24時間制 (12/24Hフラグ = 0) の場合、AM/PMフラグは常に“0”となります。

表2 - 4 に12/24Hフラグ、AM/PMフラグを含めた時カウンタ・データを示します。

表2 - 4 時カウンタ・データ対応表

時間	24時間制	12時間制	時間	24時間制	12時間制
AM 1 時	01 _H	81 _H	PM 1 時	13 _H	C1 _H
AM 2 時	02 _H	82 _H	PM 2 時	14 _H	C2 _H
AM 3 時	03 _H	83 _H	PM 3 時	15 _H	C3 _H
AM 4 時	04 _H	84 _H	PM 4 時	16 _H	C4 _H
AM 5 時	05 _H	85 _H	PM 5 時	17 _H	C5 _H
AM 6 時	06 _H	86 _H	PM 6 時	18 _H	C6 _H
AM 7 時	07 _H	87 _H	PM 7 時	19 _H	C7 _H
AM 8 時	08 _H	88 _H	PM 8 時	20 _H	C8 _H
AM 9 時	09 _H	89 _H	PM 9 時	21 _H	C9 _H
AM10時	10 _H	90 _H	PM10時	22 _H	D0 _H
AM11時	11 _H	91 _H	PM11時	23 _H	D1 _H
PM12時	12 _H	D2 _H	AM12時	00 _H	92 _H

2.6 うるう年コントロール・レジスタ，うるう年カウンタ（R/W）

うるう年コントロール・レジスタは，うるう年の有効／無効，うるう年カウンタへの書き込み許可／禁止を設定します。

表2 - 5 にうるう年コントロール・レジスタの割り当てを示します。うるう年カウンタへの書き込みは一度行えば毎回行う必要はないので，通常は“*0”（うるう年カウンタ書き込み禁止）にします。

表2 - 5 うるう年コントロール・レジスタ

b7	b6	モード
0	0	うるう年有効 うるう年カウンタ書き込み禁止
0	1	うるう年有効 うるう年カウンタ書き込み許可
1	0	うるう年無効 うるう年カウンタ書き込み禁止
1	1	うるう年無効 うるう年カウンタ書き込み許可

うるう年カウンタは，年カウンタを「西暦の下2桁」または，「平成」で書き込んでいる場合には，ユーザが設定する必要はありません。また，うるう年カウンタにユーザが任意に書き込むこともできます。

うるう年カウンタの値が“00”のとき，うるう年と判定します。

ただし，うるう年カウンタは年カウンタを設定した後に書き込むようにしてください。うるう年カウンタを設定した後に年カウンタを設定すると，うるう年コントロール・レジスタの設定に関係なく，うるう年カウンタは再設定されます。

例 年カウンタを設定すると自動的にうるう年カウンタが設定されます。

西暦	年カウンタ		うるう年カウンタ
1997年	“10010111”（97）	→	“01”（1）
1998年	“10011000”（98）	→	“10”（2）
1999年	“10011001”（99）	→	“11”（3）
2000年	“00000000”（00）	→	“00”（0）
・	・		・
・	・		・
・	・		・
2015年	“00010101”（15）	→	“11”（3）
2016年	“00010110”（16）	→	“00”（0）

2.7 モード・レジスタ (R/W)

モード・レジスタは、TP出力、テスト・モードの設定を行います。表2 - 6にモード・レジスタの一覧を示します。

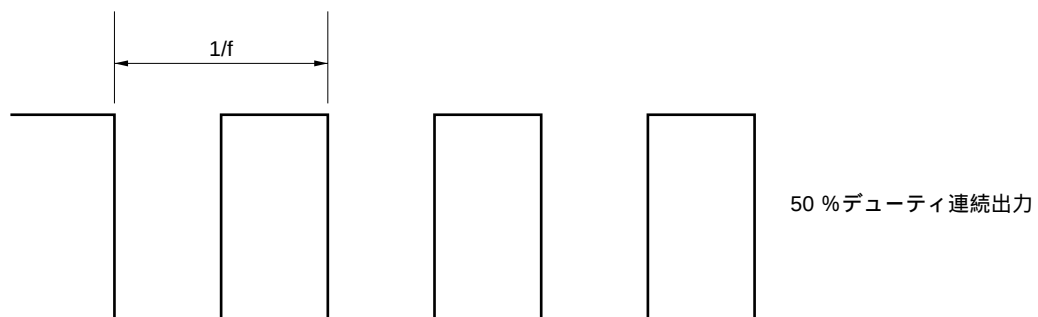
表2 - 6 モード・レジスタ一覧

HEX	b7	b6	b5	b4	モード
0 _H	0	0	0	0	TP 2048 Hz 出力
1 _H	0	0	0	1	TP 1024 Hz 出力
2 _H	0	0	1	0	TP 256 Hz 出力
3 _H	0	0	1	1	TP 64 Hz 出力
4 _H	0	1	0	0	INT 1/2048 s 出力
5 _H	0	1	0	1	INT 1/1024 s 出力
6 _H	0	1	1	0	INT 1/256 s 出力
7 _H	0	1	1	1	INT 1/64 s 出力
8 _H	1	0	0	0	INT 1 s 出力
9 _H	1	0	0	1	INT 10 s 出力
A _H	1	0	1	0	INT 60 s 出力
B _H	1	0	1	1	BUSY信号出力
C _H	1	1	0	0	テスト・モード
D _H	1	1	0	1	
E _H	1	1	1	0	
F _H	1	1	1	1	

2.7.1 TP出力 その1 (連続パルス出力)

モード・レジスタに0_H～3_Hを書き込むと、TP端子から64～2048 Hzの50 %デューティの連続パルスが出力されます (図2 - 5 参照)。

図2 - 5 連続パルス出力



モード・レジスタのC_H～F_Hは、テスト・モードです。通常動作時には使用しないでください。

2.8 コントロール・レジスタ

コントロール・レジスタは、書き込み時には時計用カウンタのクロック（CLK），TP端子の制御の設定を行い，読み込み時にはTPフラグ，OSCフラグ，BUSYフラグの確認ができます。表2 - 7にコントロール・レジスタの一覧を示します。

表2 - 7 コントロール・レジスタ

アクセス・モード	b3	b2	b1	b0
書き込み時	0	CLKアジャスト ^{注4}	CLKリセット ^{注4}	CLKストップ
		0：NOP	0：NOP	0：CLKスタート
		1：CLKアジャスト	1：リセット	1：CLKストップ
	1	TPイネーブル ^{注1}	INTリセット ^{注4}	INTストップ
		0：TP=ENABLE	0：NOP	0：INTスタート
		1：TP=DISABLE	1：リセット	1：INTストップ
読み込み時	* (Don't care)	TPフラグ	OSCフラグ ^{注2}	BUSYフラグ ^{注3}
		0：TP=Z	0：発振停止	0：OFF
		1：TP=L	1：発振中	1：ON

注1．TPイネーブルを“1”（TP=DISABLE）にすると，TP端子は強制的にハイ・インピーダンスZ（TP端子にプルアップ抵抗を接続するので実際にはハイ・レベル）となります。

2．発振が停止しOSCフラグが一旦“0”になると，発振が再開してもOSCフラグは“0”のままです。OSCフラグを“1”にするには，CLKリセットを実行してください。

CLKリセットを実行してもOSCフラグが“0”のままのときは，発振が停止したままです。

また，OSCフラグが“0”になるとTP出力がDISABLE状態になります。

また，μPD4992に初めて電源を投入したときにはOSCフラグには“0”がセットされています。

OSCフラグを利用する場合には必ず初期化を行ってください。

3．BUSYフラグは，μPD4992のタイム・カウンタが動作中（読み出し禁止期間）に“1”がセットされます。

4．CLKアジャスト，CLKリセット，INTリセットを行った（“1”に設定）後は，必ずNOP（“0”に設定）に戻してください。NOPに戻さない限り，アジャストやリセットが有効のままとなり，以降の書き込み時などに予期しない動作をすることがあります。

2.8.1 コントロール・レジスタの書き込み

コントロール・レジスタの書き込みは、b3の状態によってCLKの制御かTP端子の制御かを選択します。

(1) $b_3 = 0$ のとき

b0, b1にはそれぞれCLKストップ, CLKリセットを割り当てています。

CLKストップ：時計カウンタの秒桁への1秒パルス信号を止め、桁上げが起きないようにします。

CLKリセット：15段分周回路（32.768 kHz→1 Hz）の状態をリセットします。

具体的な使用方法については第3章をご参照ください。

b2にはCLKアジャストを割り当てています。b2=1のとき、±30秒アジャストを行い、秒カウンタをリセットします(00秒にする)。また、CLKアジャスト動作中はBUSYフラグは1となります。

{	毎分 00秒 ~ 29秒	CLKアジャスト	→	00秒 (秒桁以外は変化せず)
	毎分 30秒 ~ 59秒	CLKアジャスト		

なお、桁上がりは全桁に有効となります。

例 '95年12月31日 午後11時59分45秒
↓ CLKアジャスト
'96年1月1日 午前0時0分0秒

(2) $b_3 = 1$ のとき

b0, b1, b2にはそれぞれINTストップ, INTリセット, TPイネーブルを割り当てています。

INTストップ : インターバル・パルス出力の内部クロックを停止し、出力がハイ・インピーダンスになった状態を保持します。ストップを解除することで出力を継続動作します。

INTリセット : インターバル・パルス出力の状態に関わらず，出力をハイ・インピーダンス状態にします。

また、インターバル・パルス用内部クロックをリセットします。なお、インターバル・パルスの動作は継続します。

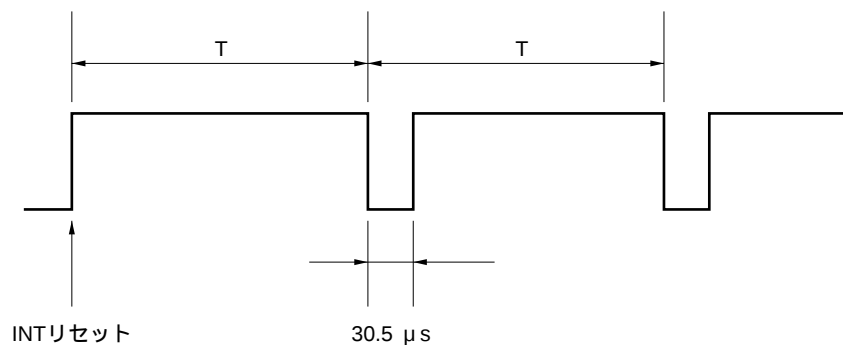
TPイネーブル：TP出力を許可します。DISABLEにするとインターバル・パルス出力の状態に関わらず、強制的に出力をハイ・インピーダンス状態にします。

ただし、この場合でもTPフラグ、BUSYフラグはDISABLE状態とはなりません。

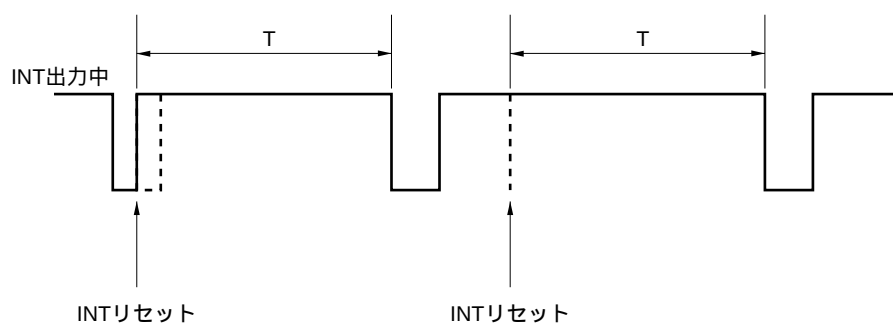
具体的な使用例については、図 2 - 7 をご覧ください。

図2-7 TP端子の制御例 (INT出力モード時)

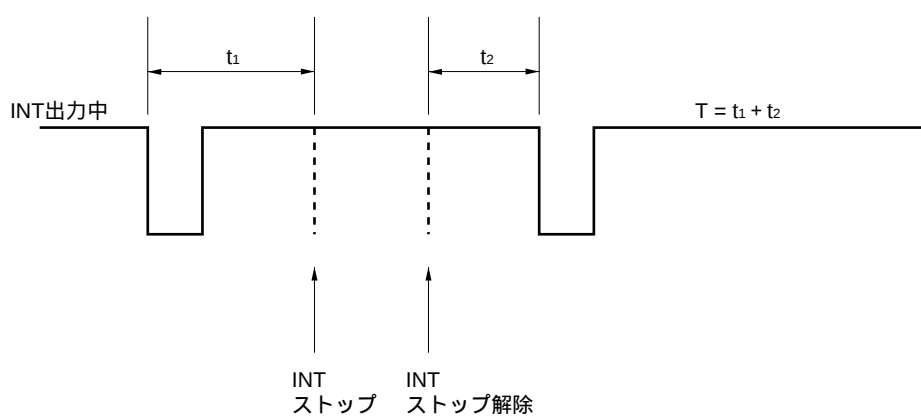
(1) INTリセット使用 (その1)



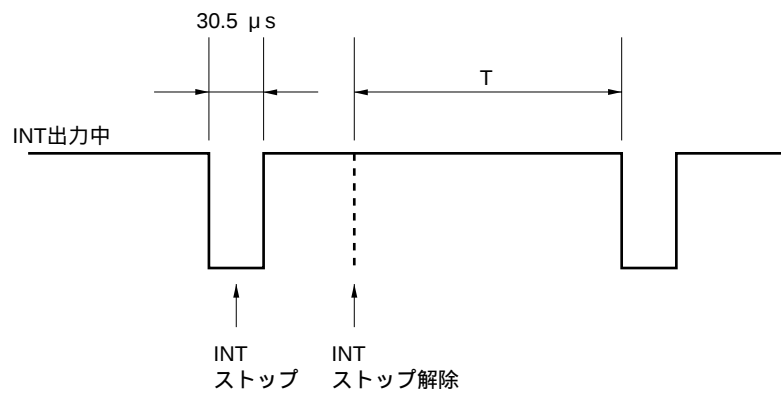
(2) INTリセット使用 (その2)



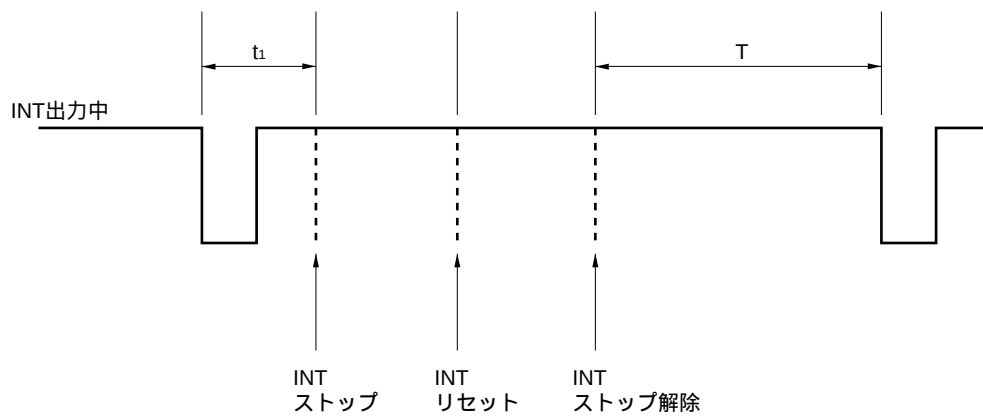
(3) INTストップ使用 (その1)



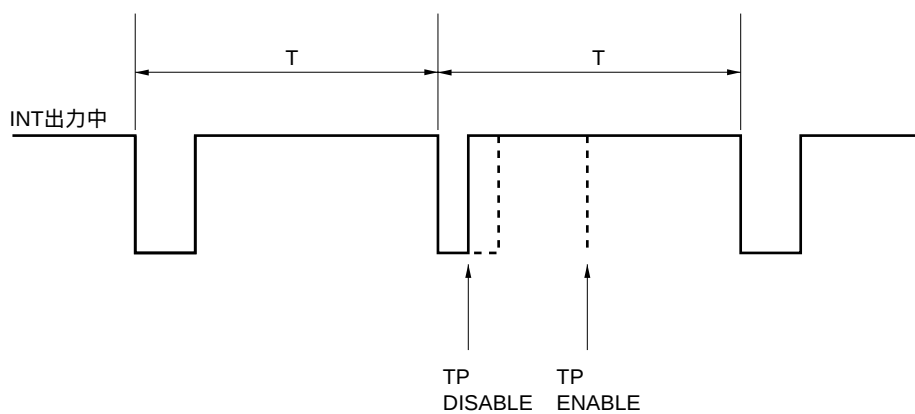
(4) INTストップ使用(その2)



(5) INTリセット, ストップ使用



(6) TPイネーブル使用



2.8.2 コントロール・レジスタの読み込み

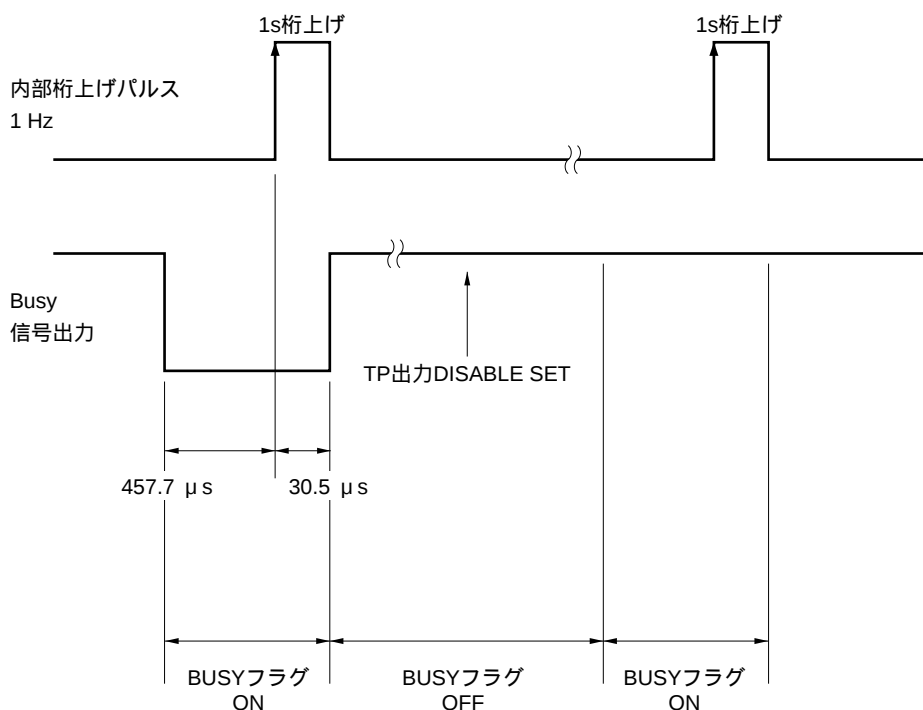
コントロール・レジスタの読み込み時には、BUSYフラグ、OSCフラグ、TPフラグの読み込みが可能です。なお、b3はDon't Careです。

(1) BUSYフラグ (b0)

BUSYフラグは、内部カウンタが動作中にON (b0 = 1) となります (期間は図2 - 8 参照)。つまり、本フラグは時刻読み出し前に調べることで (ポーリング)、正しい時刻データを読み出すことが可能です。詳しくは、3.2.2項をご覧ください。

なお、万一BUSY期間中にデータを読み出しても、内部カウンタが影響を受けることはありません。

図2 - 8 内部カウンタとBUSY信号出力、BUSYフラグの関係



(2) OSCフラグ (b1)

OSCフラグは、32.768 kHzの基準水晶発振子の発振が停止すると“0”となります。一度OSCフラグが“0”になると、発振が再開してもOSCフラグは“0”のままです。つまり、バックアップ状態から動作状態に戻った際に、本フラグを読みにくいことでμPD4992が正常にバックアップ動作していたかを確認することができます。OSCフラグを“1”にするには、CLKリセットを実行してください。

なお、OSCフラグが“0”になると、TPイネーブル (コントロール・レジスタ) の内容に関係なく、TP出力はDISABLE状態となります。詳細については、3.4項をご参照ください。

また、初めて電源を投入したときにはOSCフラグには“0”がセットされています。

(3) TPフラグ (b2)

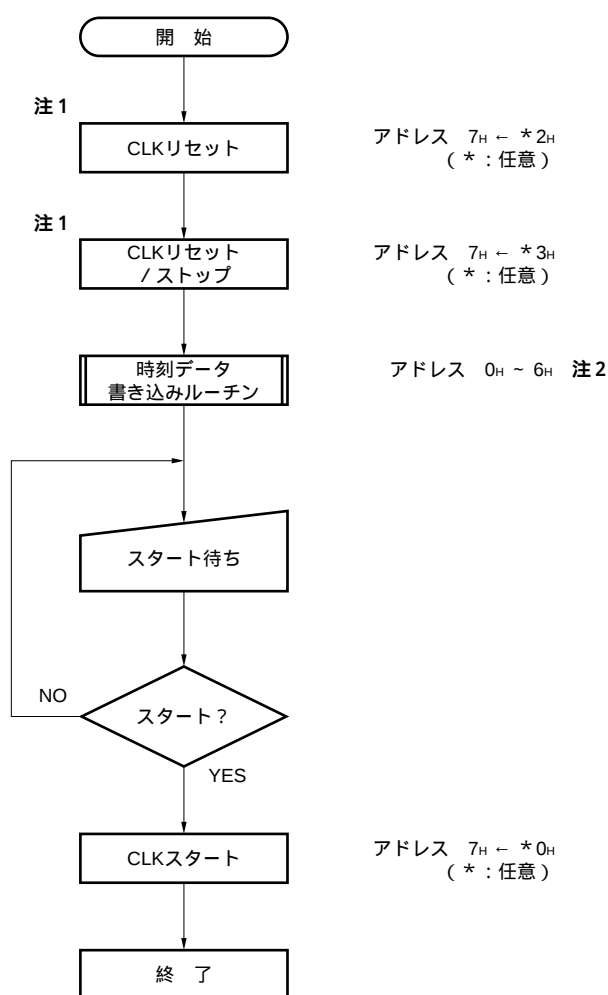
TPフラグはTP出力と同期しており、TP出力がハイ・インピーダンスのときに“0”，ロウ・レベルのときに“1”となります。なお、TPイネーブルを“1”（TP = DISABLE）としても、TPフラグは強制的に“0”にはなりません。

第3章 アクセス手順

3.1 時刻設定

タイム・カウンタはリアルタイムに更新されていますから、書き込み中に時間が経過して桁上げが発生すると、誤った値にセットされる可能性があります。したがって、時刻の設定はタイム・カウンタに入るクロックを停止してから行う必要があります。図3 - 1に時刻設定のフローを示します。

図3 - 1 時刻設定方法



- 注1．CLKリセットを書き込んだ後、CLKリセット / ストップを書き込む必要があります。
- 2．うるう年カウンタへの書き込みは、年カウンタを「西暦の下2桁」または「平成」で書き込んでいる場合には、ユーザが設定する必要はありません。
- 3．本使用方法是時刻設定に1秒以上を経過することを前提としております。時刻設定の期間（CLKリセット / ストップ～CLKスタート）を1秒以上となるようご使用ください。

3.2 時刻の読み出し

タイム・カウンタは毎秒ごとに更新されていますので、タイム・カウンタの桁上げ中に読み出すと時刻データを読み違える可能性があります。したがって、下記の方法で時刻を読み出す必要があります。時刻読み出し方法には、大別して2通りの方法があります。

BUSY信号を割り込みに使用する。またはBUSYフラグをポーリングする。

→BUSY信号をTP端子に出力させて読み出すか、BUSYフラグを読み出すことで時刻を読み出します。

二度読みを行い、両者の値が一致したとき、真の値とする。

3.2.1 BUSY信号をCPUの割り込みに使用する方法（TP：BUSY信号出力時）

TP端子にBUSY信号を出力（アドレス $7_H \leftarrow B * _H$ 、*は任意）させておき、BUSY信号の立ち上がりエッジ、または立ち下がりエッジをCPUの割り込みに使用して、毎秒時刻データの読み出し動作を行います。

割り込みから、CPUが μ PD4992の時刻データを読み出し終わるまで457.7 μ s未満の場合は、BUSY信号の立ち下がりエッジを使用し、457.7 μ s以上かかる場合にはBUSY信号の立ち上がりエッジを使用します。

図3 - 2にBUSY信号の波形を、図3 - 3にBUSY信号をCPUの割り込みに使用する方法のフローを示します。

図3 - 2 BUSY信号波形

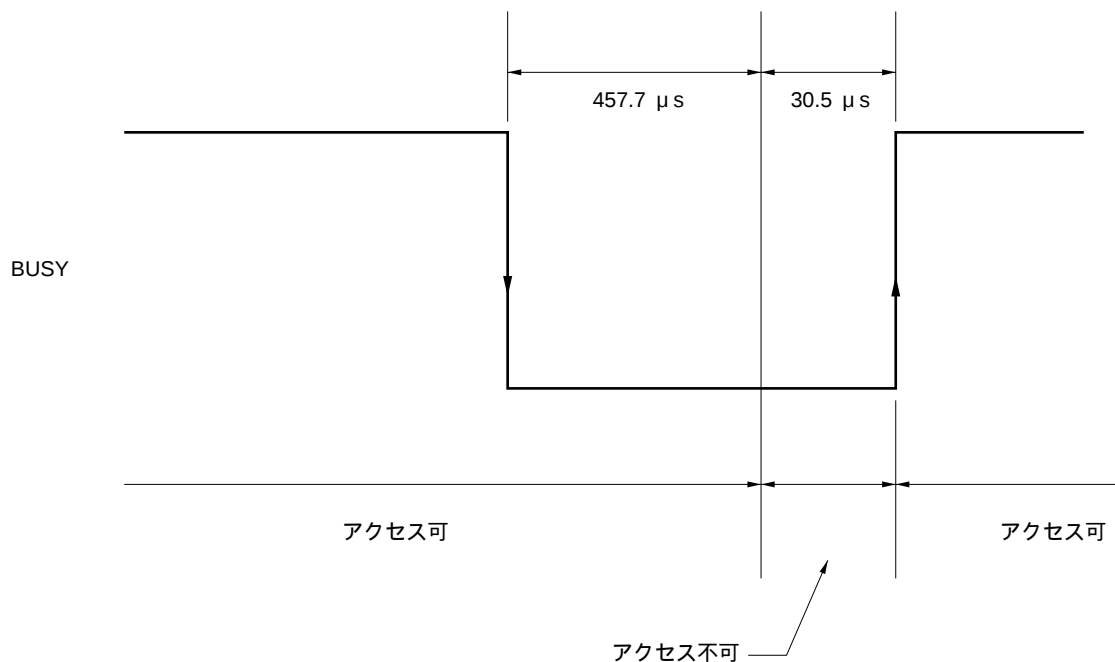
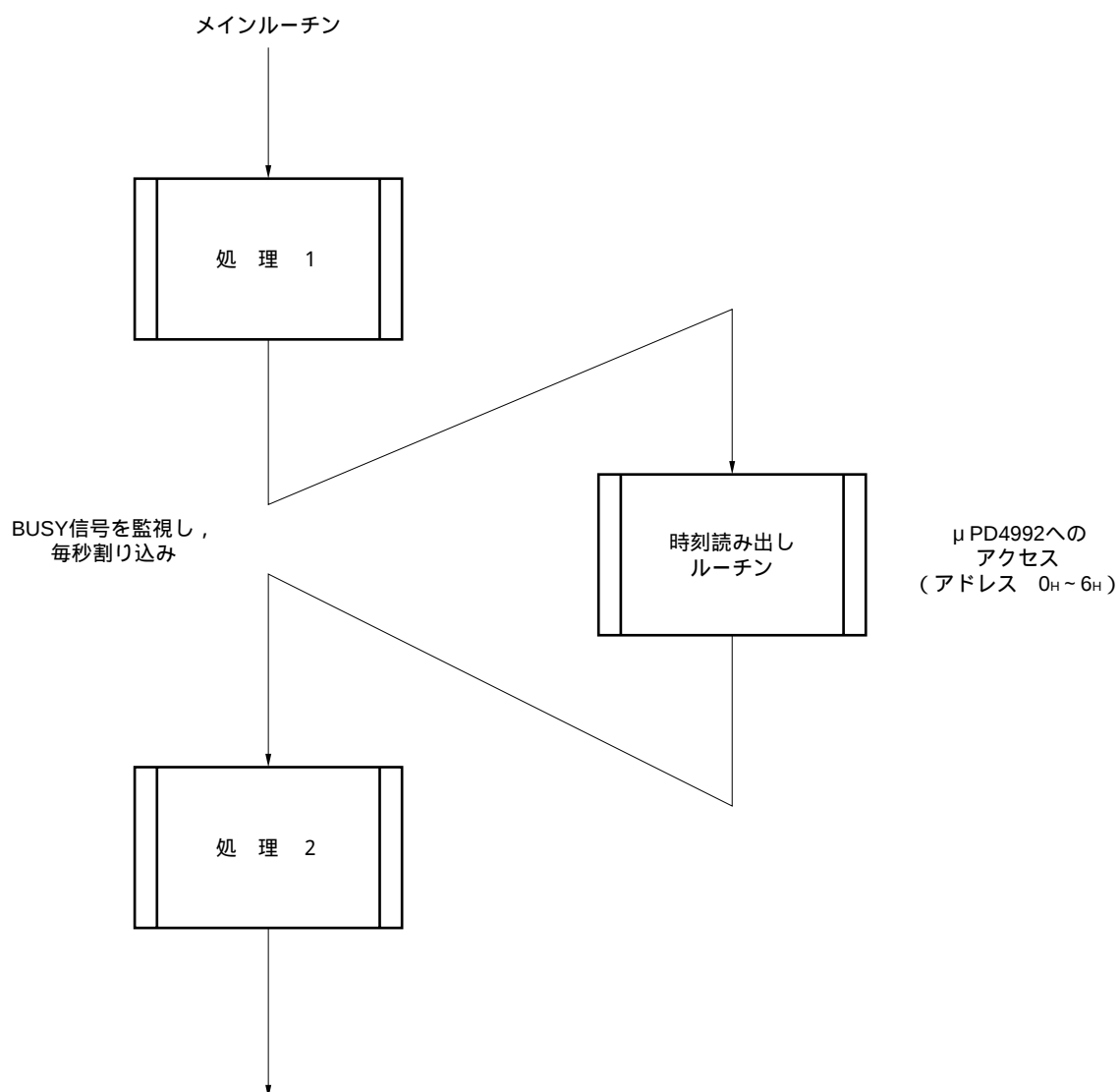


図3 - 3 BUSY信号をCPUの割り込みに使用する方法



3.2.2 BUSYフラグをポーリングする方法

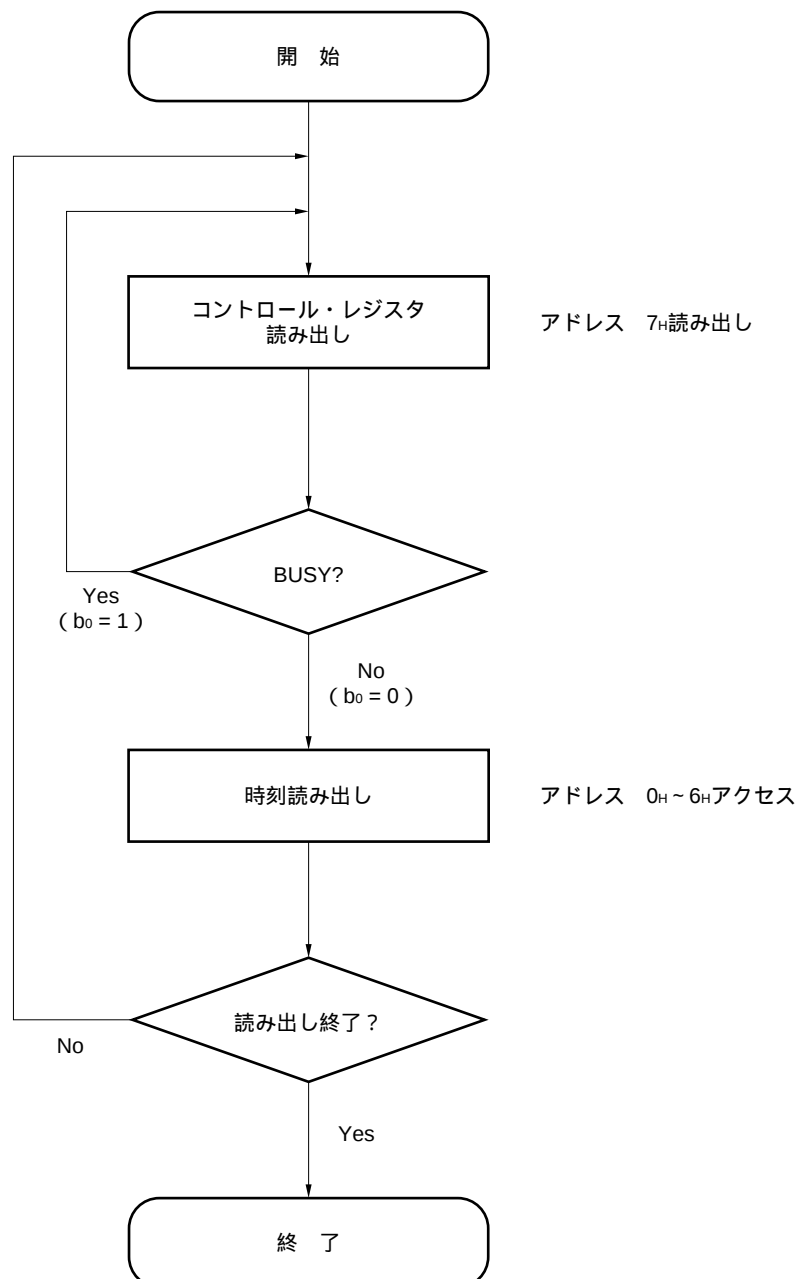
BUSY信号を使用する方法として、他にBUSYフラグをポーリングする方法があります。BUSYフラグはアドレス 7_Hのb0（コントロール・レジスタ）に割り当てられていますので、BUSYフラグを時刻読み出し前に調べて（ポーリング）、BUSYフラグが“0”であることを確認し、時刻の読み出しを行います。

BUSYフラグが“1”のときには、タイム・カウンタが桁上げ動作中の可能性がありますので、BUSYフラグが“0”になるまで時刻の読み出しを待たせるようにします。

なお、本方法を用いる場合には、時刻読み出し開始から読み出し完了までに457.7 μ s未満となるよう処理してください。読み出し時間が457.7 μ s以上であると時刻読み出し途中で桁上げ動作が発生し、時刻データを読み違える可能性があります。

BUSYフラグをポーリングする方法のフローを図3 - 4に示します。

図3 - 4 BUSYフラグをポーリングする方法



3.2.3 二度読みをする方法

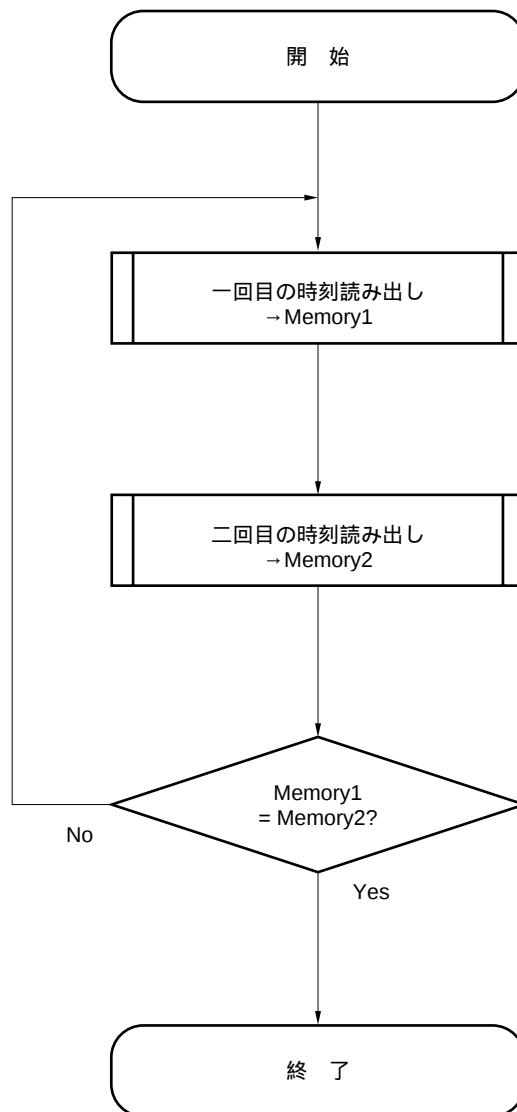
時刻読み出しを2回連続して行い、両者の値が一致した場合正しい値として取り込みます。

2回読み出すタイミングとしては、スイッチング特性の規格値を満たした上で時刻を読み出すことで、正常な動作を行うことができます。

ただし、1秒以上間隔を開けますと両者の値が一致しなくなり、値を取り込むことができなくなります。

二度読みをする方法のフローを図3 - 5 に示します。

図3 - 5 二度読みによる時刻読み出し方法



3.2.4 時刻読み出し方法における制限事項

μPD4992においては、弊社製4ビット・パラレルI/Oカレンダー時計μPD4991Aの時刻読み出し方法の1つであるクロックストップクロックスタートを用いて時刻読み出しを行うことはできません（時刻が遅れる可能性があります）。

したがって、μPD4992の時刻読み出し方法としては以下の2通りのうちいずれかの方法を用いていただきますようお願いいたします。

BUSY信号を割り込みに使用する。または、BUSYフラグをポーリングする。

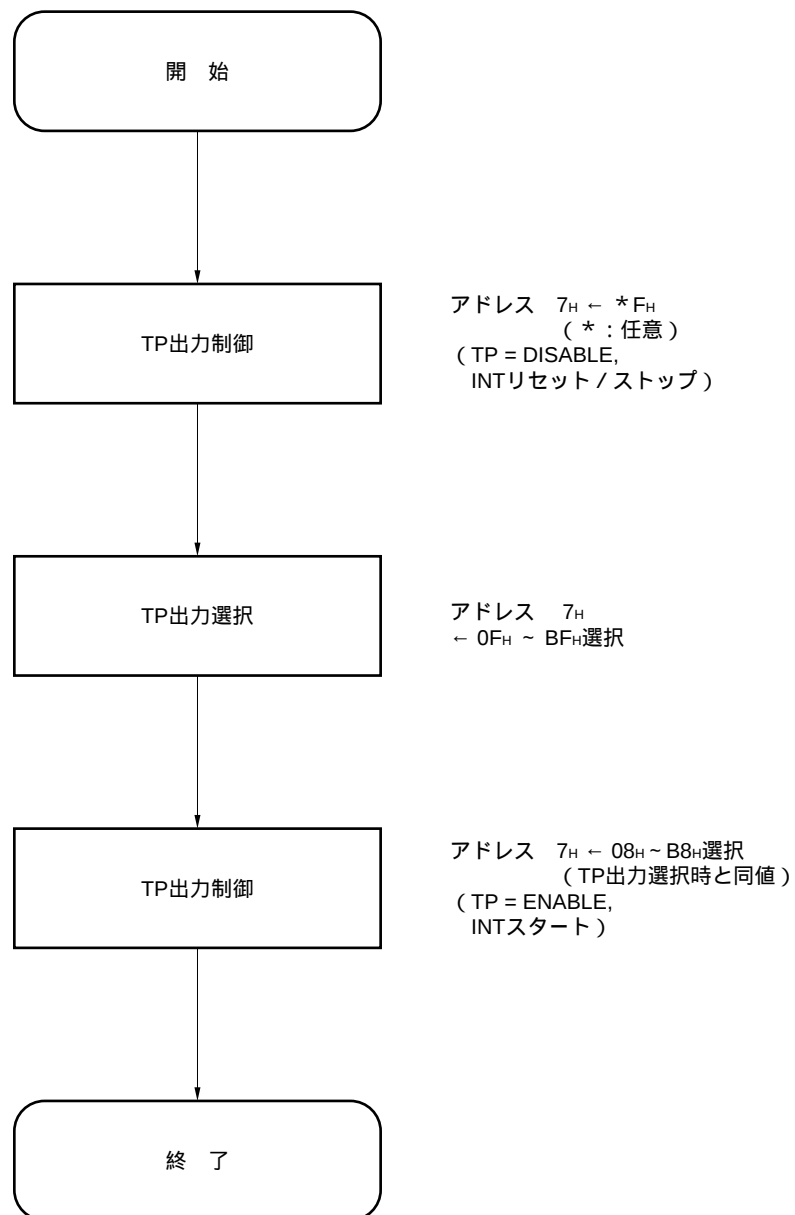
二度読みを行い、両者の値が一致したとき、真の値とする。

3.3 TP出力の設定

TP出力は、モード・レジスタ（アドレス 7_H）で設定します。インターバル・タイマは、タイム・カウンタとは独立していますので、独自に停止，再開，リセットが可能です。

TP出力の設定のフローを図3 - 6 に示します。

図3 - 6 TP出力の設定方法



3.4 OSCフラグ“0”時の設定について

電源投入時または発振停止時には、OSCフラグ（アドレス 7_Hのb1）は“0”となります。この場合、内部状態は不定となりますが、TP出力は内部レジスタの内容に関わらずDISABLE状態になります（図3 - 7 参照）。

このDISABLE状態を解除するためには、図3 - 8のフローのようにCLKリセットした上で、TP出力設定を行う必要があります。

図3 - 7 TP端子制御等価回路

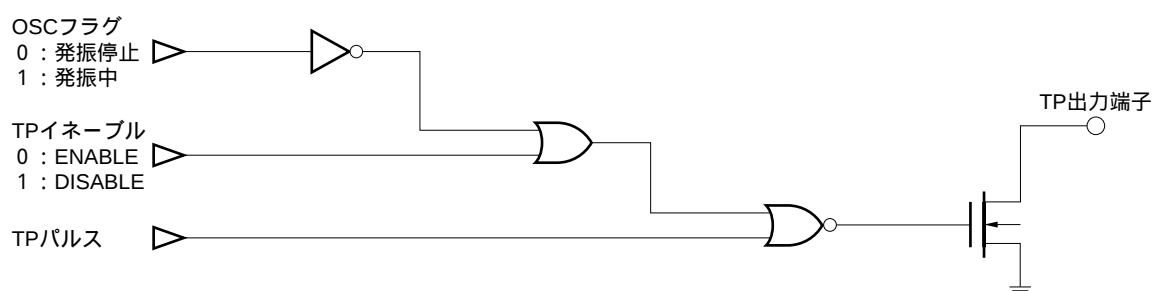
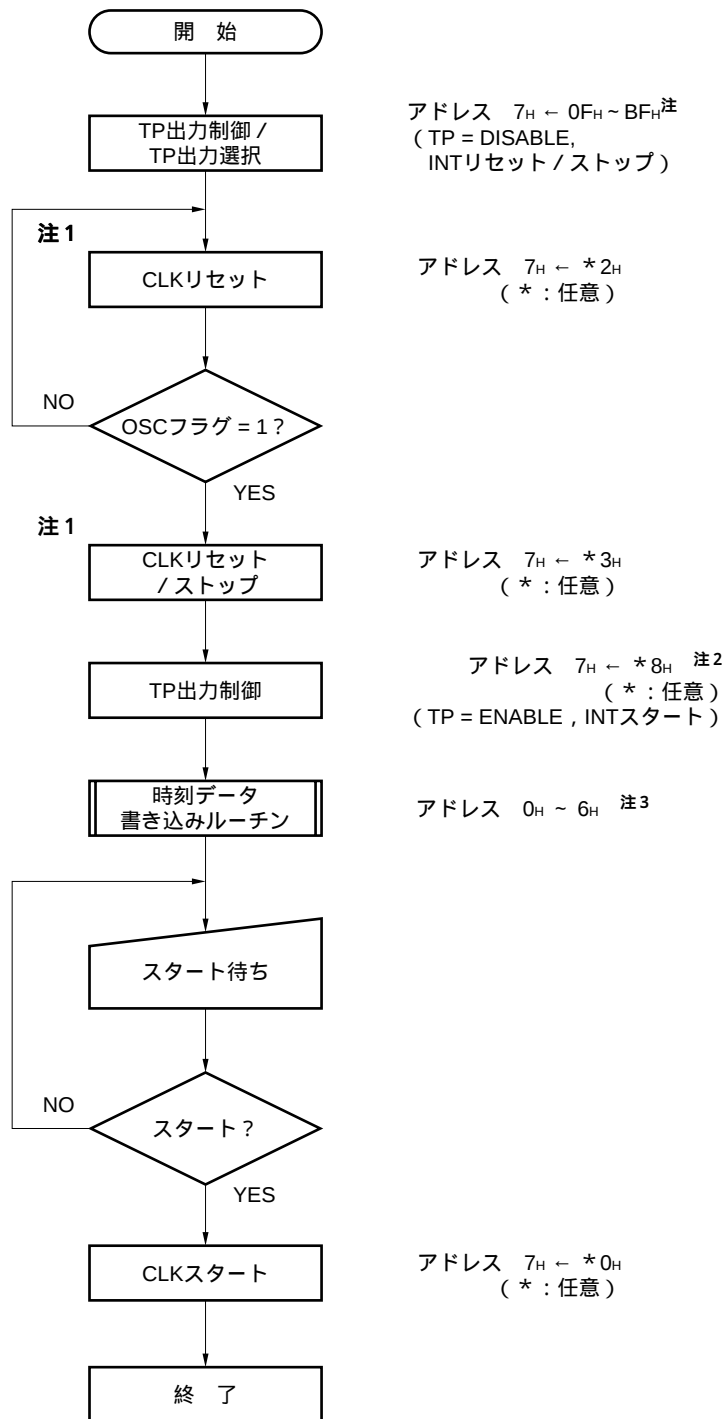


図3-8 OSC “0” の時の設定方法



注1．CLKリセットを書き込んだ後、CLKリセット/ストップを書き込む必要があります。

2．TP出力を使用しないときには不要です。

3．うるう年カウンタへの書き込みは、年カウンタを「西暦の下2桁」または「平成」で書き込んでいる場合には、ユーザが設定する必要はありません。

4．本使用法は時刻設定に1秒以上を経過することを前提としております。

時刻設定の期間 (CLKリセット/ストップ~CLKスタート) を1秒以上となるようご使用ください。

〔メ モ〕

第4章 電気的特性とインタフェース

4.1 水晶発振回路

μ PD4992はCMOSインバータ1段と、帰還抵抗 R_f 、発振安定用抵抗 R_D からなる発振回路を構成しています。等価回路を図4 - 1に示します。発振周波数は外付けする負荷容量 C_G 、 C_D および水晶振動子により決定されます。

X_{IN} 、 X_{OUT} には、ストレ・キャパシティが C_G 、 C_D のほかに加わりますので、 C_G 、 C_D のどちらかを微調整する必要があります。

図4 - 1 μ PD4992の水晶発振回路

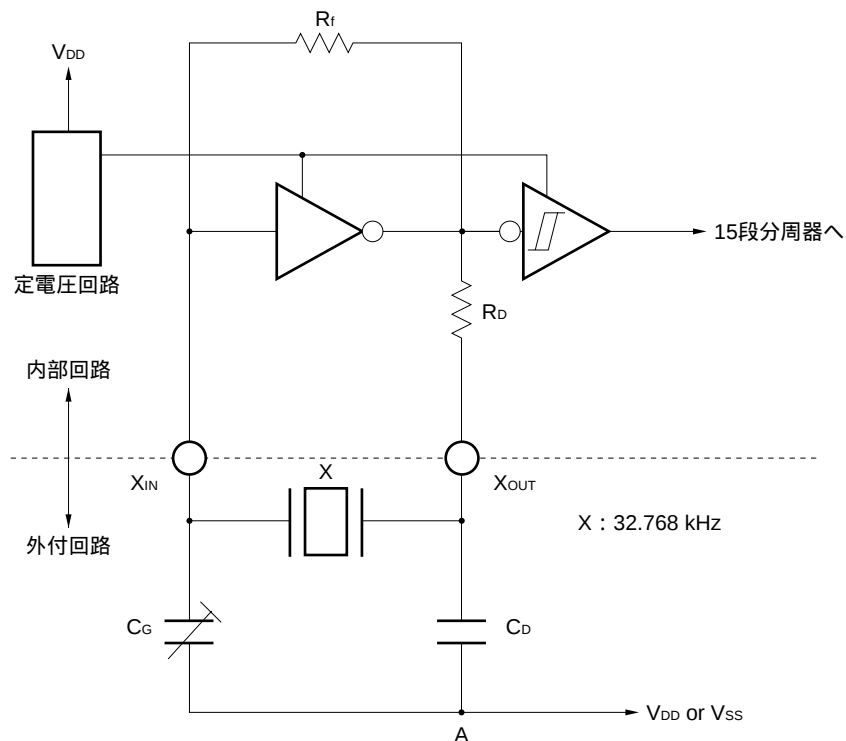


図4 - 1のA点は、 μ PD4992の V_{DD} または V_{SS} に接続してください（どちらでも特性上大差はありません）。なお、水晶振動子まわりの配線は極力短くするようにしてください。配線が長いと、発振が不安定になったり、外部のノイズにより時計の精度が悪化するおそれがあります。

4.2 発振特性と精度

μ PD4992の時計機能の精度は、発振周波数の精度によって決定します。また、発振周波数については負荷容量、温度などによって変化します。

4.2.1 負荷容量依存性

図4-2の測定回路における $V_{DD} = +5V$, $T_A = +25^\circ C$ の条件での負荷容量 - 発振周波数特性を以下のように示します。

図4-3 : C_G , C_D を同時に変化させたときの周波数変化量

図4-4 : C_G を変化させたときの周波数変化量 ($C_D = 18\text{ pF}$)

図4-5 : C_D を変化させたときの周波数変化量 ($C_G = 18\text{ pF}$)

C_G , C_D をあまり大きくする (50 pF 以上) と、発振特性が悪化します。ただし、実際には使用する水晶振動子や基板のストレ・キャパシティにより、特性は変化します。

図4-2 測定回路

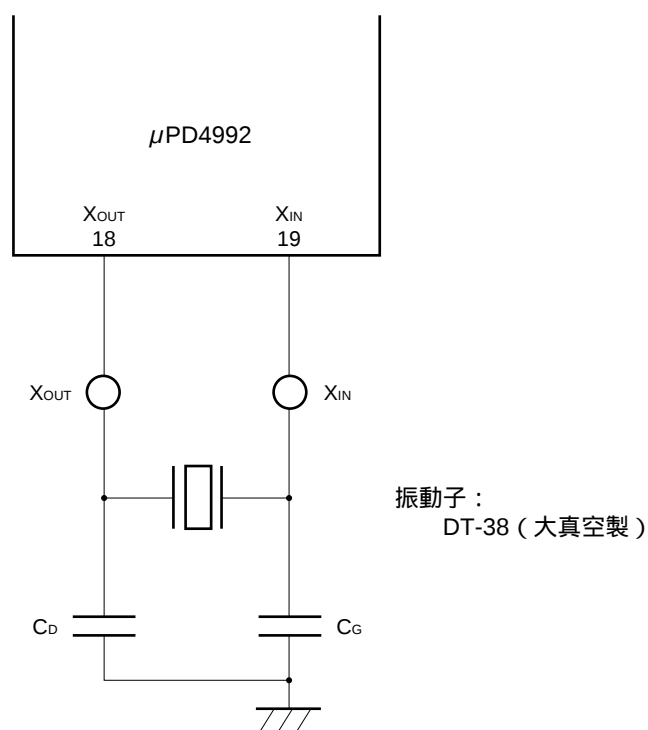


図4 - 3 C_G, C_D を同時に変化させたときの周波数変化量

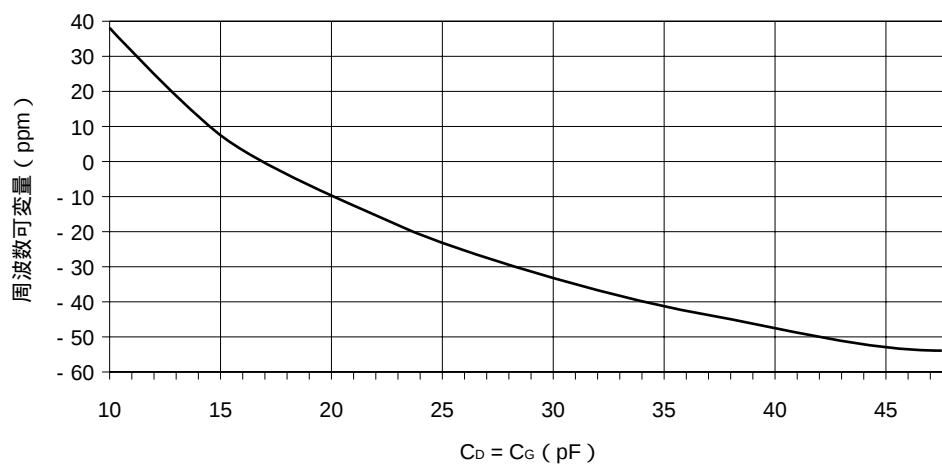


図4 - 4 C_G を変化させたときの周波数変化量 ($C_D = 18$ pF)

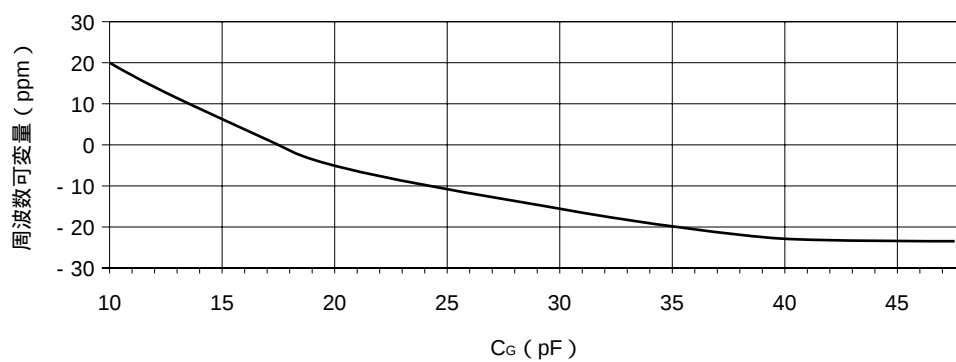
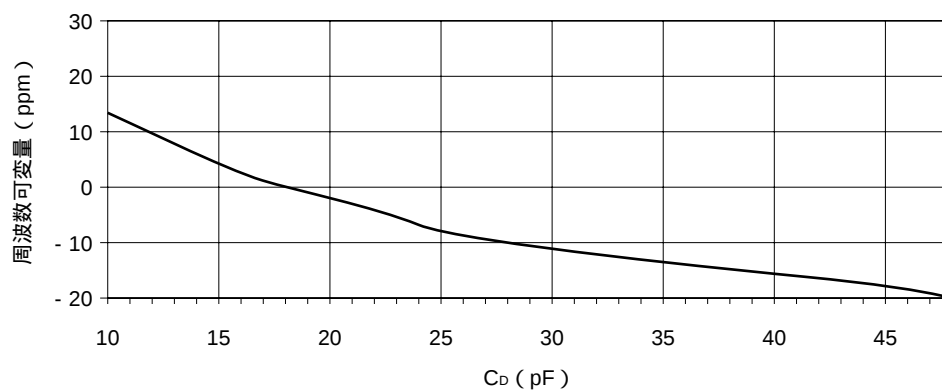


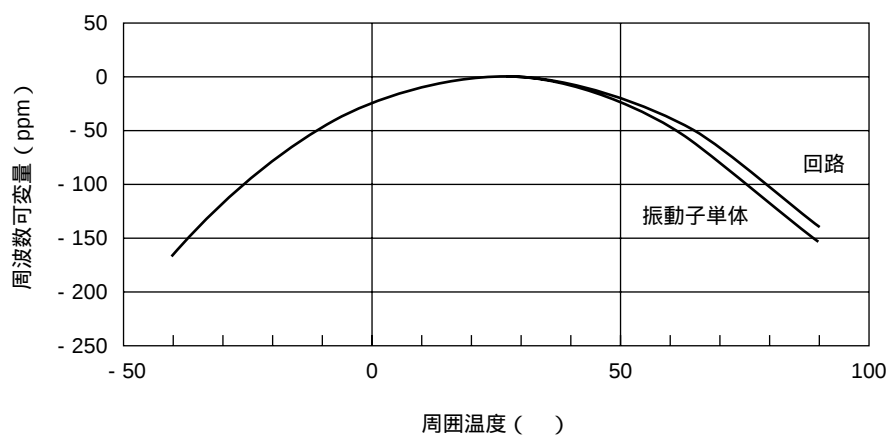
図4 - 5 C_D を変化させたときの周波数変化量 ($C_G = 18$ pF)



4.2.2 温度依存性

発振周波数は、広範囲な周囲温度変化で大きく変わります。図4-6に周囲温度－発振周波数特性を示します。温度特性は25℃付近を頂点とする負の2次曲線を描きます。この特性は音叉型水晶振動子がつもつ固有の温度特性です。

図4-6 水晶振動子単体と μ PD4992を用いた回路込みの温度特性 ($C_D = C_G = 18\text{ pF}$)



4.3 発振周波数の調整方法

時計の精度は、発振周波数の安定度に依存します。したがって、時計の精度を上げるためには、発振周波数の調整が必要となります。

C_G または C_D をトリマ・コンデンサとします。調整にはTP出力端子を用い、INT出力を周波数カウンタなどで測定しながら、実測値が規定周波数になるようにトリマ・コンデンサを調整します。

なお、測定においては必ずTP出力端子を使用してください。X_{IN}またはX_{OUT}端子に測定用のプローブを当てると発振が停止したり、プローブの容量で発振周波数がずれるため正確な調整ができません。

4.4 バック・アップ回路

μ PD4992はCMOS構造ですので、低消費電流で動作するため、小容量のバッテリーによるバックアップ動作が可能です。Ni-Cd電池を用いた例を図4 - 7に、またスーパーキャパシタ（大容量、電気二重層コンデンサ）を用いた例を図4 - 8に示します。

図4 - 7 Ni-Cd電池によるバックアップ回路例

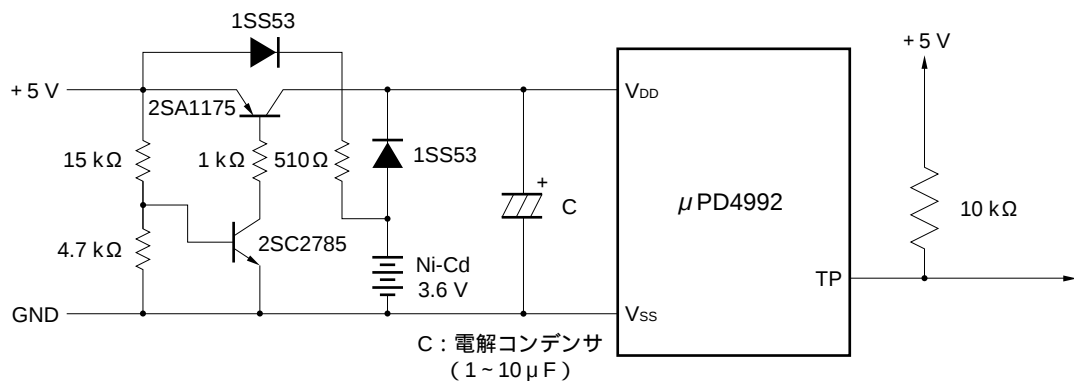
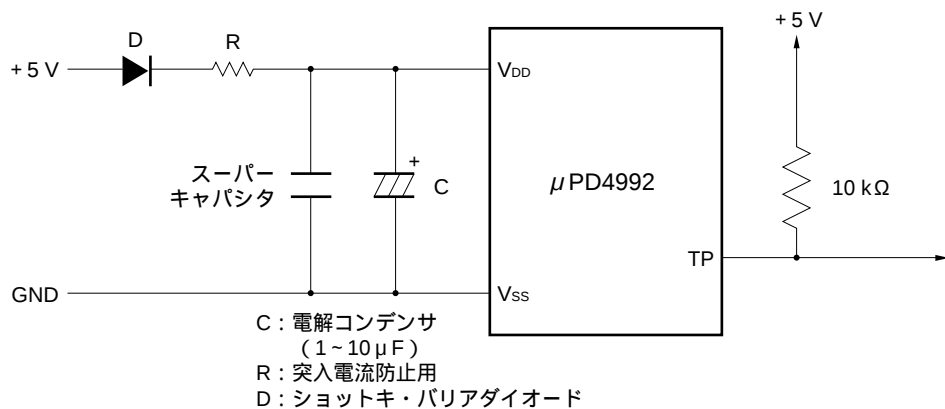


図4 - 8 スーパーキャパシタによるバックアップ回路例



本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

4.5 パワー・フェイル回路

バックアップ中はCS₂端子をロウ・レベルに固定し、外部からのアクセスを禁止する必要があります。したがって、パワー・フェイル回路はシステム系電源がCPUの動作電圧以下（たとえば、4.5 V以下）になった場合CS₂をロウ・レベルに固定し、再度CPUが動作しはじめるまで、ロウ・レベルを維持する必要があります（図4 - 9参照）。

図4 - 10はシステム電源の低下を検出し、μPD4992の内部へのアクセスを禁止する回路例です。ツェナーダイオードと、トランジスタを組み合わせで構成されています。

図4 - 9 バックアップ状態とCS₂端子電圧

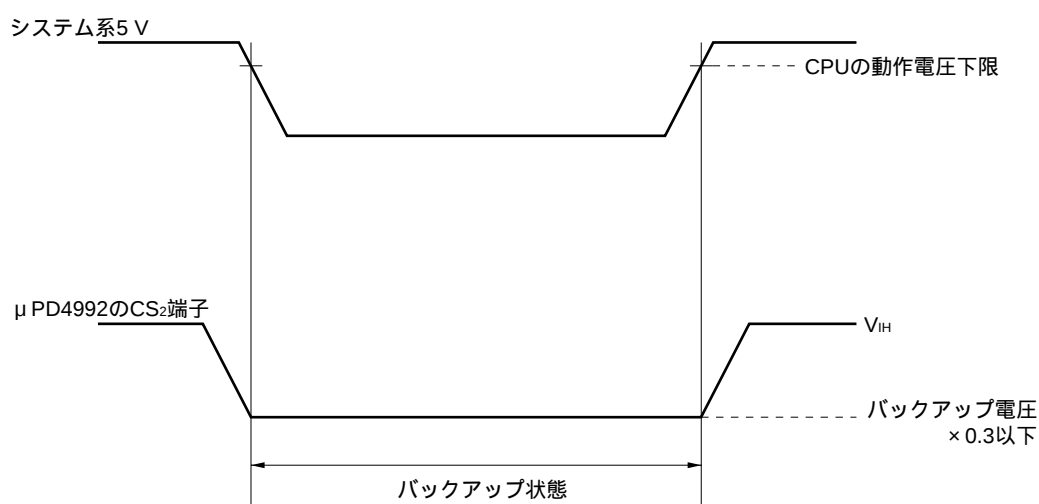
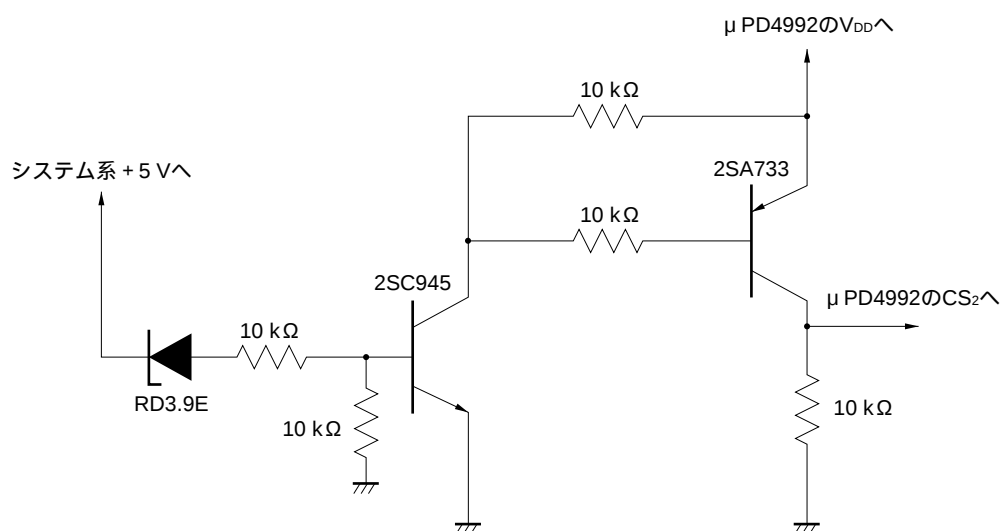


図4 - 10 パワー・フェイル回路例



本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

〔メ モ〕

— お問い合わせ先 —

【技術的なお問い合わせ先】

N E C 半導体テクニカルホットライン（インフォメーションセンター）

電 話 : 044-548-8899
FAX : 044-548-7900
E-mail : s-info@saed.tmg.nec.co.jp

【営業関係お問い合わせ先】

半 導 体 第 一 販 売 事 業 部								
半 導 体 第 二 販 売 事 業 部	〒108-8001	東京都港区芝 5 - 7 - 1	（日本電気本社ビル）					(03)3454-1111
半 導 体 第 三 販 売 事 業 部								
中 部 支 社	半 導 体 第 一 販 売 部 半 導 体 第 二 販 売 部	〒460-8525	愛知県名古屋市中区錦 1 - 17 - 1	（日本電気中部ビル）				(052)222-2170 (052)222-2190
関 西 支 社	半 導 体 第 一 販 売 部 半 導 体 第 二 販 売 部 半 導 体 第 三 販 売 部	〒540-8551	大阪府大阪市中央区城見 1 - 4 - 24	（日本電気関西ビル）				(06) 945-3178 (06) 945-3200 (06) 945-3208
北海道支社	札幌	(011)231-0161	宇都宮支店	宇都宮	(028)621-2281	北陸支社	金 沢	(076)232-7303
東北支社	仙台	(022)267-8740	小山支店	小 山	(0285)24-5011	富山支店	富 山	(0764)31-8461
岩手支店	盛 岡	(019)651-4344	甲府支店	甲 府	(0552)24-4141	福井支店	福 井	(0776)22-1866
郡山支店	郡 山	(0249)23-5511	長野支社	松 本	(0263)35-1662	京都支社	京 都	(075)344-7824
いわき支店	いわき	(0246)21-5511	静岡支社	静 岡	(054)254-4794	神戸支社	神 戸	(078)333-3854
長岡支店	長 岡	(0258)36-2155	立川支社	立 川	(042)526-5981,6167	中国支社	広 島	(082)242-5504
水戸支店	水 戸	(029)226-1717	埼玉支社	大 宮	(048)649-1415	鳥取支店	鳥 取	(0857)27-5311
土浦支店	土 浦	(0298)23-6161	千葉支社	千 葉	(043)238-8116	岡山支店	岡 山	(086)225-4455
群馬支店	高 崎	(027)326-1255	神奈川支社	横 浜	(045)682-4524	松山支店	松 山	(089)945-4149
太田支店	太 田	(0276)46-4011	三重支店	津	(059)225-7341	九州支社	福 岡	(092)261-2806

キリトリ

[ドキュメント名] μPD4992 ユーザーズ・マニュアル

〔お名前など〕（さしつかえのない範囲で）

ご住所 ()

お仕事の内容 ()

お名前 ()

項 目	大変良い	良 い	普 通	悪 い	大変悪い
全体の構成					
説明内容					
用語解説					
調べやすさ					
デザイン，字の大きさなど					
その他（ ）					
（ ）					

理由 []

理由 []

その他()

下記あてにFAXで送信いただくか、最寄りの販売員にコピーをお渡しください。

FAX : (044) 548-7900