

RZ/V2N Fast Prototyping Board

Evaluation Board Manual

Renesas Microprocessor
RZ ファミリ RZ/V シリーズ

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
2. 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
3. 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
5. 当社製品を、全部または一部を問わず、改造、改変、複製、リバースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リバースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
6. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通管制（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等

当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じても、当社は一切その責任を負いません。

7. あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア／ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因しまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア／ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
8. 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
10. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または移転等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
12. お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしします。
13. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
14. 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレシア）

www.renesas.com

お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

www.renesas.com/contact/

商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

商標について（つづき）

RZ/V2N のドキュメントで使用されている商標または登録商標は、以下になります。

Arm®は Arm Limited およびその関連会社の登録商標です。

MIPI®は MIPI Alliance, Inc.の登録商標です。

CSI-2®は MIPI Alliance, Inc.の登録商標です。

DSI®は MIPI Alliance, Inc.の登録商標です。

HDMI®は HDMI Licensing, LLC.の登録商標です。

I²C®は NXP B.V.（旧 Philips）の登録商標です。

USB Type-C®は USB Implementers Forum の登録商標です。

なお、マニュアルの各項目では、®や TM などの商標表記を省略させていただくことがあります。

すべての商標および登録商標は、それぞれの所有者に帰属します。

製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 V_{IL} (Max.) から V_{IH} (Min.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 V_{IL} (Max.) から V_{IH} (Min.) までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

免責事項

本製品 RZ/V2N Fast Prototyping Board を使用することにより、お客様は下記条件に同意されたものとみなされます。下記条件は、<https://www.renesas.com/us/en/legal-notice> に記載されている弊社の一般利用条件に追加されるものであり、下記条件と一般利用条件との間に不一致がある場合は下記条件が優先します。

ルネサスは、RZ/V2N Fast Prototyping Board に瑕疵がないことを保証するものではありません。RZ/V2N Fast Prototyping Board の使用結果および性能に関する危険については、すべてお客様が負うものとします。RZ/V2N Fast Prototyping Board は、明示的または黙示的を問わず、一切の保証を伴わずに「現状のまま」で弊社により提供されます。当該保証には良好な出来栄え、特定目的への適合性、商品性、権限および知的財産権の非侵害についての黙示の保証が含まれますが、これらに限られません。弊社は、かかる一切の保証を明示的に否認します。

弊社は、RZ/V2N Fast Prototyping Board を完成品と考えていません。したがって、RZ/V2N Fast Prototyping Board はリサイクル、制限物質、電磁環境適合性の規制など、完成品に適用される一部の要件にまだ準拠していない場合があります。RZ/V2N Fast Prototyping Board の認証（Certification）および準拠（Compliance）に関する情報は、「認証」の章をご参照ください。キットユーザが居る地域ごとに適用されるあらゆる地域的な要件に対する適合性を確認することは、全てその製品ユーザの責任であるものとします。

弊社または関連会社は、逸失利益、データの損失、契約機会の損失、取引上の損失、評判や信用の棄損、経済的損失、再プログラミングやリコールに伴う費用については（前述の損失が直接的であるか間接的であるかを問わず）一切責任を負いません。また、弊社または関連会社は、RZ/V2N Fast Prototyping Board の使用に起因または関連して生じるその他の特別、付随的、結果的損害についても、直接的であるか間接的であるかを問わず、弊社またはその関連会社が当該損害の可能性を指摘されていた場合でも、一切責任を負いません。

弊社は本書に記載されている情報を合理的な注意を払って作成していますが、当該情報に誤りがないことを保証するものではありません。また、弊社は本書に記載されている他のベンダーにより示された部品番号のすべての適用やパラメータが正確に一致していることを保証するものでもありません。本書で提供される情報は、弊社製品の使用を可能にすることのみを目的としています。本書により、または弊社製品と関連して、知的財産権に対する明示または黙示のライセンスが許諾されることはありません。弊社は、製品の仕様および説明を予告なしに随時変更する権利を留保します。本書に記載されている情報の誤りまたは欠落に起因する損害がお客様に生じた場合においても弊社は一切その責任を負いません。弊社は、他社のウェブサイトに記載されている情報の正確性については検証できず、一切責任を負いません。

注意事項

本製品は、周囲温度および湿度を制御された実験室の環境でのみ使用されることを前提としています。本製品と高感度機器間には安全な距離を置いてください。実験室、教室、研究エリアもしくは同種のエリア以外での使用は、EMC 指令の保護要件への準拠を無効にし、起訴される可能性があります。

本製品は、RF エネルギーを生成・使用し、また放出可能で、無線通信に有害な干渉を起こす可能性があります。しかしながら、特定の実装環境で干渉が起こらないという保証はありません。本装置をオン オフすることにより無線やテレビ受信に有害な干渉を及ぼしていると判断される場合は、下記の対策を講じて干渉を補正してください。

- 附属のケーブルが装置をまたがらないようにする
- 受信アンテナの方向を変える
- 装置とレシーバをさらに離す
- 装置を接続するコンセントをレシーバが接続してあるコンセントとは異なる回路のコンセントにする
- 使用していないときは装置の出力を下げる
- 販売店もしくは経験豊富な無線／TV 技術者に相談する

注：可能なかぎりシールドインタフェースケーブルを使用してください。

本製品は、EMC 事象の影響を受ける可能性があります。影響を軽減するために、下記の対策をとってください。

- 製品使用中は製品の 10 メートル以内で携帯電話を使用しない
- 装置取扱時には ESD に関する注意事項を順守する

本評価キットは、最終製品の理想的なりファレンス設計を表すものではなく、最終製品の規制基準を満足するものでもありません。

所有権通知

本書に含まれるすべてのテキスト、グラフィック、写真、商標、ロゴ、挿絵、コンピュータコード（総称してコンテンツ）は、ルネサスが所有、管理、またはライセンスを保持するものであり、トレードドレス法、著作権法、特許法および商標法、その他の知的財産権法、不正競争法で保護されています。本書に明示的に記述されている場合を除いて、ルネサスから事前に承諾書を得ることなく、本書の一部またはコンテンツを、公開または頒布目的で、あるいは営利目的で、コピー、複製、再版、掲載、開示、エンコード、翻訳、伝送すること、およびいかなる媒体においても配布することは禁じられています。

このマニュアルの使い方

1. 目的と対象者

このマニュアルは、評価ボードのハードウェア概要と電気的特性をユーザに理解していただくためのマニュアルです。様々な周辺装置を使用して、評価ボードプラットフォーム上で実行するサンプルコードを設計するユーザを対象にしています。

このマニュアルは、評価ボード製品の機能概観を含みますが、組み込みプログラミングまたはハードウェア設計ガイドのためのマニュアルではありません。

このマニュアルを使用する場合、注意事項を十分確認の上、使用してください。注意事項は、各章の本文中、各章の最後、注意事項の章に記載しています。

改訂記録は旧版の記載内容に対して訂正または追加した主な箇所をまとめたものです。改訂内容すべてを記録したものではありません。詳細は、このマニュアルの本文でご確認ください。

RZ/V2N Fast Prototyping Board では次のドキュメントを用意しています。ドキュメントは最新版を使用してください。最新版はルネサス エレクトロニクスのホームページに掲載されています。

ドキュメントの種類	記載内容	資料名	資料番号
評価ボードマニュアル	評価ボードハードウェア仕様の説明	RZ/V2N Fast Prototyping Board Evaluation Board Manual	R01UH1199JJ (本マニュアル)
クイックスタートガイド	電源投入から初期動作確認までを説明	RZ/V2N Fast Prototyping Board Quick Start Guide	R20QS0100EJ
ユーザーズマニュアル ハードウェア編	ハードウェアの仕様（ピン配置、メモリマップ、周辺機能の仕様、電気的特性、タイミング）と動作説明	RZ/V2N Group User's Manual: Hardware	R01UH1071EJ

2. 略語および略称の説明

略語／略称	英語名	備考
ADC	Analog-to-Digital Converter	A/D コンバータ
CPU	Central Processing Unit	中央処理装置
DNF	Do Not Fit	未実装
ESD	Electrostatic Discharge	静電気放電
I2C (IIC)	Inter-Integrated Circuit Connection bus	I2C バス
IRQ	Interrupt Request	割り込み要求
LED	Light Emitting Diode	発光ダイオード
MAC	Media Access Control	メディアアクセス制御
MPU	Micro Processor Unit	マイクロプロセッサユニット
n/c (NC)	Not Connected	未接続
OTG	On-The-Go	USB 機器同士を直接接続して使用する USB インタフェース規格
PC	Personal Computer	パーソナルコンピュータ
PWM	Pulse Width Modulation	パルス幅変調
RAM	Random Access Memory	ランダムアクセスメモリ
RGMII	Reduced Gigabit Media-Independent Interface	論理層と物理層をつなぐインタフェース
MII	Media-Independent Interface	論理層と物理層をつなぐインタフェース
SCIF	Serial Communication Interface with FIFO	FIFO 内蔵シリアルコミュニケーションインタフェース
UART	Universal Asynchronous Receiver/Transmitter	調歩同期式シリアルインタフェース
USB	Universal Serial Bus	シリアルバス規格の一種

目 次

1.	概要	10
1.1	目的	10
1.2	特長	10
1.3	ボード仕様	11
2.	同梱物	12
3.	製品注文情報	13
4.	基板レイアウト	14
4.1	部品配置	14
4.2	ボード寸法	16
5.	電源	17
5.1	供給電源仕様	17
5.2	電源投入、遮断方法	17
6.	ハードウェアアーキテクチャとデフォルト構成	18
6.1	ボード内部の接続関係	18
6.2	端子機能	19
6.3	モード設定	21
7.	ユーザインタフェース	22
7.1	リセット回路	22
7.2	スイッチ	23
7.3	LED	24
7.4	デバッグシリアルインタフェース	25
7.5	SD カードインタフェース	26
7.6	MIPI CSI-2 インタフェース	27
7.7	HDMI (MIPI DSI) インタフェース	28
7.8	USB インタフェース	30
7.9	Ethernet インタフェース	32
7.10	ピンヘッダ (ラズパイ 40 ピンと ADC)	33
7.11	テストパッド	34
8.	取り扱い上の注意	36
8.1	電源 ON/OFF 時の注意	36
8.2	Ethernet 使用上の注意	36
8.3	SD カード挿入中の注意	36

8.4	その他	36
付録 A	認証と規格	37
A.1	EU EMI/EMC 基準	37
A.2	材料の選定、消費、リサイクル、および廃棄の標準.....	37
A.3	安全規格.....	37
付録 B	ウェブサイトおよびサポート.....	38
改訂記録		39

1. 概要

1.1 目的

RZ/V2N Fast Prototyping Board は、ルネサスの Arm[®]搭載高性能 RZ/V2N マイクロプロセッサを使用して、AI アプリケーションの評価と試作開発を容易に行えるように設計されています。

本ボードは、必要なインタフェースと完成されたハードウェアを設けることで、開発者が最小限のセットアップで短時間でシステムを立ち上げ、ビジョン AI とエッジ AI のユースケースの検証を行うことを可能にします。

本マニュアルでは、本ボードのハードウェアとその主な機能について説明します。ソフトウェアの初期セットアップ手順は、製品パッケージに同梱の『クイックスタートガイド』に記載しています。

1.2 特長

本ボードは、以下の特長を備えています。

- MPU : RZ/V2N (R9A09G056N44GBG) ×1
- LPDDR4X : 8GB×1
- MIPI[®] CSI-2[®]コネクタ : 1 チャンネル
- Gigabit Ethernet コネクタ : 1 チャンネル
- USB3.2 Gen 2 Type-A : 1 チャンネル
- USB2.0 Micro-AB : 1 チャンネル
- microSD カードスロット : 1
- デバッグシリアルインタフェース (USB Type-C[®]コネクタ) : 1 チャンネル
- HDMI[®] Type-A コネクタ : 1 チャンネル
- USB-PD Type-C[®] (電源) : 1 チャンネル

1.3 ボード仕様

ボード仕様を表 1.1 に示します。

表 1.1 ボード仕様表

項目	仕様
マイクロプロセッサ (RZ/V2N)	型番 : R9A09G056N44GBG
	パッケージ : 840 ピン FCBGA (15×15mm, 0.5mm ピッチ)
	内蔵メモリ : RAM 1.5MB
オンボードメモリ	8GB LPDDR4X (Micron MT53E2G32D4DE-046 AIT:C)
入カクロック	メイン : 24MHz
	Audio : 24.576MHz, 22.5792MHz
	RTC : 32.768kHz
	Gigabit Ethernet PHY : 25MHz
	DSI-HDMI トランスミッタ : 12MHz
	PMIC : 32.768kHz
電源	USB-PD Type-C® (45W 以上)
スイッチ	電源スイッチ (スライド) ×1、リセットスイッチ (プッシュ) ×1
LED	電源 (緑) ×2
Ethernet	RJ-45 ×1
USB	USB2.0 Micro-AB ×1
	USB3.2 Type-A ×1
ディスプレイ	HDMI Type-A ×1 (MIPI-DSI→HDMI)
カメラ	MIPI CSI-2 (FFC 22 ピン) ×1
デバッグシリアル	USB Type-C® ×1
SD カードスロット	microSD カードスロット ×1
ピンヘッダ (2.54mm ピッチ)	GPIO : 40 ピン ×1
	ADC : 10 ピン (DNF) ×1
ボードサイズ	85×56×1.7mm

2. 同梱物

本製品には以下が同梱されています。

1. FPB-RZV2N ボード
2. FPB-RZV2N クイックスタートガイド
3. 有害物資含有表



図 2.1 FPB-RZV2N ボード

3. 製品注文情報

- FPB-RZV2N 注文用製品型名：RTK9FPV2N0C00001BJ

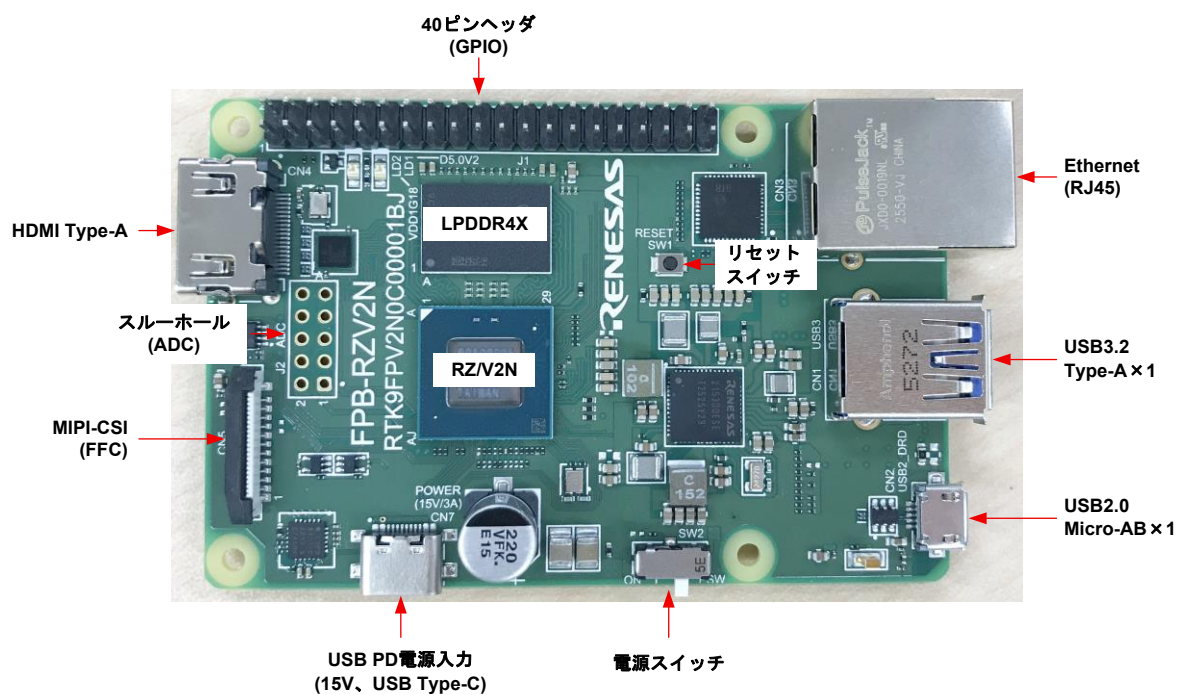
注：注文用製品型名の下線付きの文字は、キットのバージョンを表しています。

4. 基板レイアウト

4.1 部品配置

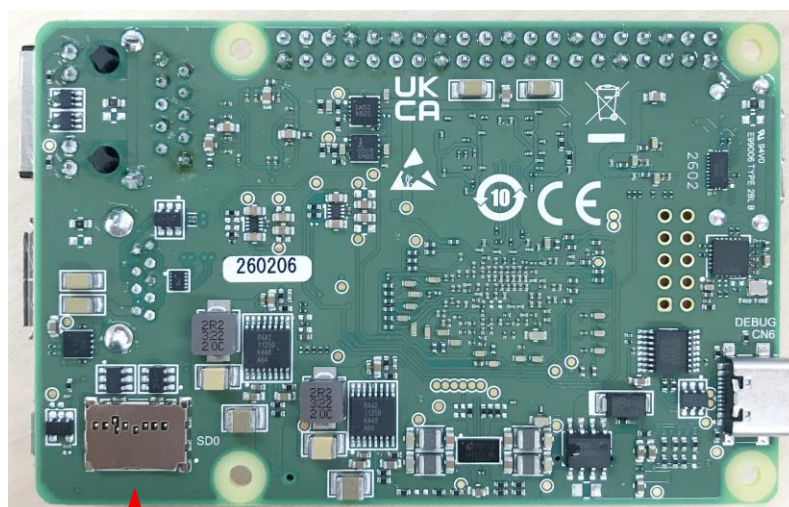
図 4.1 および図 4.2 に、本ボードの主要な部品（ユーザインタフェースを含む）の配置を示します。

本ボードの部品配置については、「付録B ウェブサイトおよびサポート」の「設計、製造情報」で説明されている設計パッケージを参照してください。



備考 機能の詳細は「7. ユーザインタフェース」を参照してください。

図 4.1 基板レイアウト（部品面）



microSDカードスロット

デバッグシリアル
(USB Type-C)

備考 シリアル番号（260206）は一例です。

図 4.2 基板レイアウト（ハンダ面）

4.2 ボード寸法

本ボードの寸法およびコネクタ位置を図 4.3 に示します。

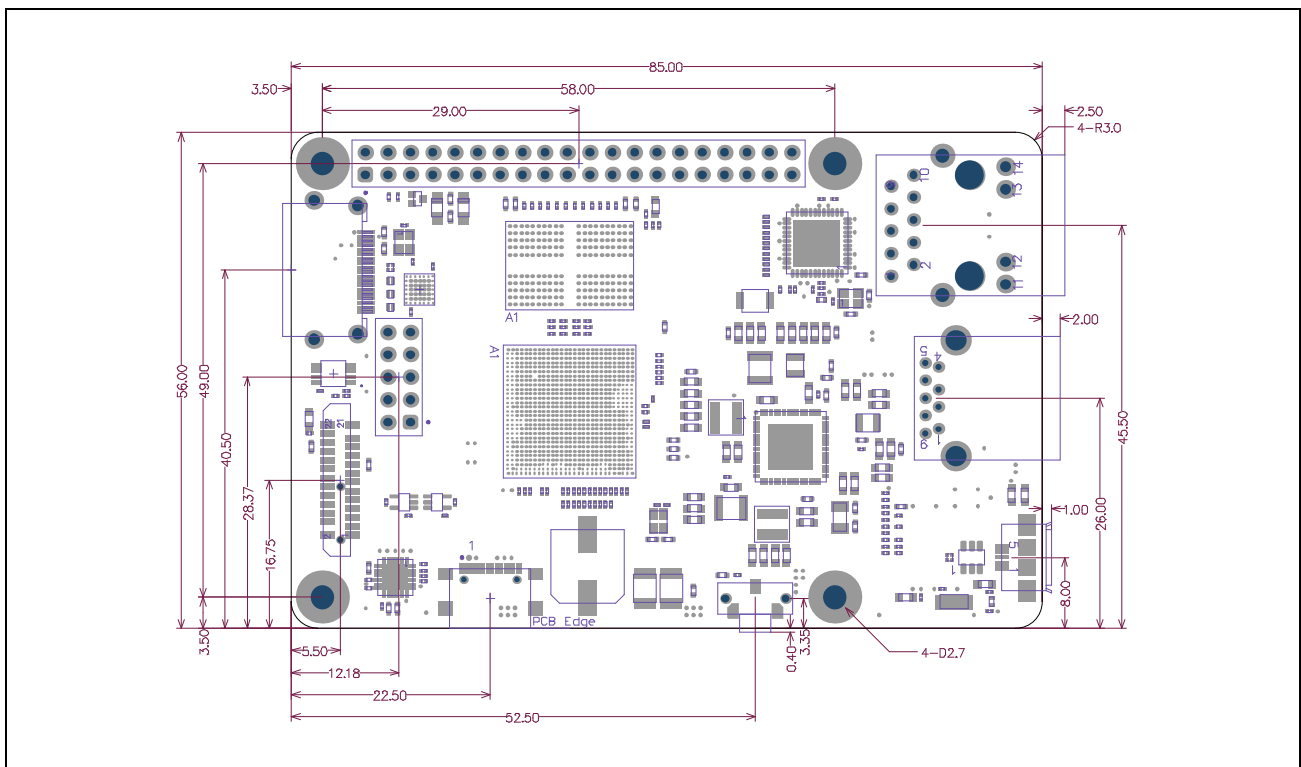


図 4.3 ボード寸法図 (単位: mm)

5. 電源

5.1 供給電源仕様

本ボードは USB Type-C®コネクタ（CN7）を搭載しており、電源を供給することができます。供給電源の仕様を表 5.1 に示します。

表 5.1 供給電源仕様

コネクタ	仕様および供給電圧
CN7	USB PD 対応 USB Type-C® 15V/3A DC 注1

注1. CN7 から電源供給する場合は、必ず 15V/3A に対応した USB PD アダプタおよびケーブルをご使用ください。

USB PD 電源アダプタによっては、出力電圧が安定するまで時間がかかる場合があります。

ボードの動作が不安定な場合は、USB PD 接続完了後、約 10 秒待ってからボードの電源を入れてください。

5.2 電源投入、遮断方法

本ボードには電源スイッチ（POWER_SW スライドスイッチ）が搭載されています。電源投入時は、電源スイッチが OFF の状態で CN7 に電源を接続し注1、電源スイッチを ON して電源供給を開始してください。電源供給を終了する場合は、電源スイッチを OFF した後、CN7 から電源を取り外してください。電源スイッチの配置と操作方法を図 5.1 に示します。

注1. CN7 に USB PD を接続すると、一部の回路が動作を開始し、LD1 が点灯します。

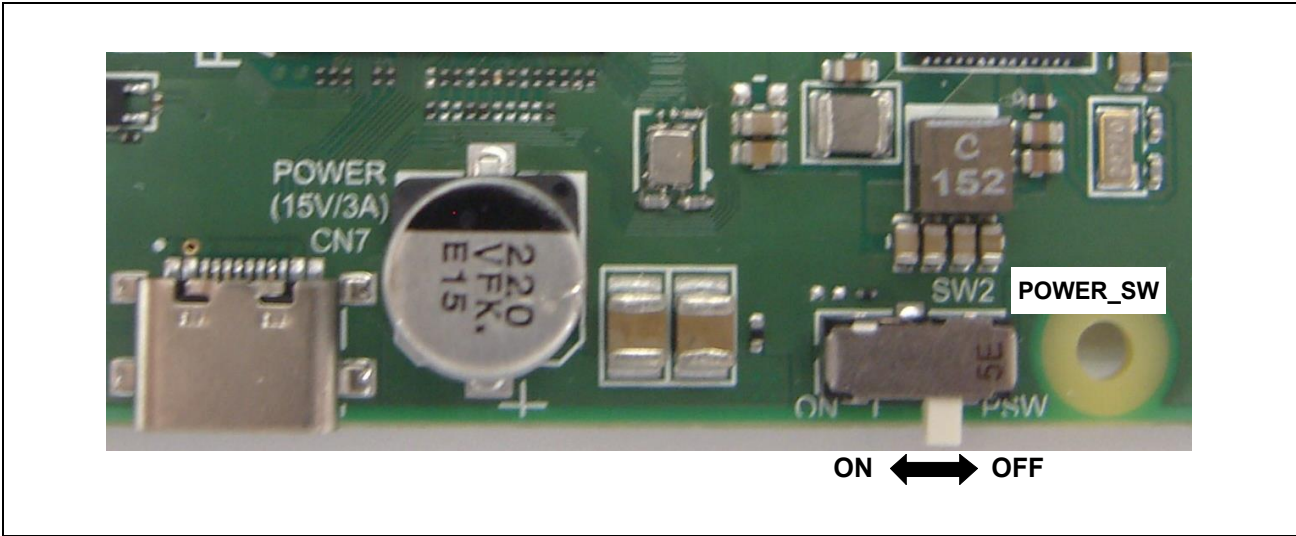


図 5.1 電源スイッチの配置と操作方法

6. ハードウェアアーキテクチャとデフォルト構成

6.1 ボード内部の接続関係

本ボードの各コンポーネントと RZ/V2N の接続関係を図 6.1 に示します。

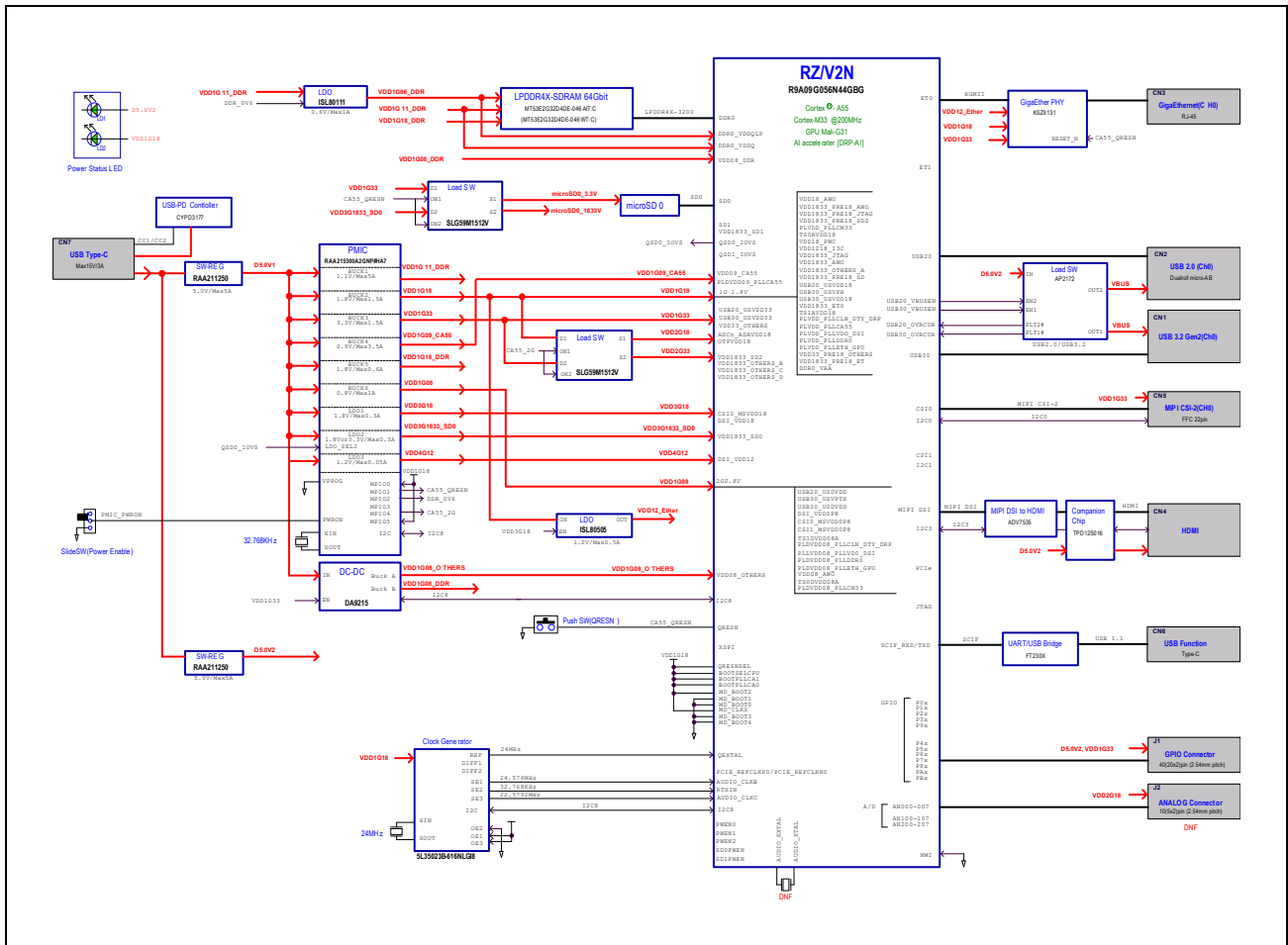


図 6.1 ボード内部の接続関係

6.2 端子機能

本ボードで使用する RZ/V2N の端子機能一覧を表 6.1 に示します。

表 6.1 RZ/V2N 端子機能選択一覧 (1/2)

端子番号	端子名	機能	説明
AD5	P06	SDA8	RAA215300 / DA9215 に接続
AH4	P07	SCL8	RAA215300 / DA9215 に接続
AF7	P10	AUDIO_CLKB	5L35023B に接続 (24.576MHz クロック入力)
AJ6	P11	AUDIO_CLKC	5L35023B に接続 (22.5792MHz クロック入力)
AH7	P30	SDA0	MIPI CSI-2 CH0 (CN5)に接続
AJ7	P31	SCL0	MIPI CSI-2 CH0 (CN5)に接続
AG7	P36	SDA3	ADV7535 に接続
AH8	P37	SCL3	ADV7535 に接続
AJ10	P40	SSI0_SCK	ADV7535 に接続
AJ9	P41	SSI0_WS	ADV7535 に接続
AD8	P42	SSI0_SDAT	ADV7535 に接続
AJ8	P44	GPIO (SDA6)	J1 コネクタのピン 3 に接続、3.3V_Pull-Up
AF8	P45	GPIO (SCL6)	J1 コネクタのピン 5 に接続、3.3V_Pull-Up
AE10	P50	GPIO (TXD0)	J1 コネクタのピン 8 に接続
AD10	P51	GPIO (RXD0)	J1 コネクタのピン 10 に接続
AC11	P52	GPIO	J1 コネクタのピン 11 に接続
AD11	P53	GPIO	J1 コネクタのピン 13 に接続
AG10	P54	GPIO	J1 コネクタのピン 15 に接続
AG11	P55	GPIO	J1 コネクタのピン 16 に接続
AG12	P56	GPIO	J1 コネクタのピン 18 に接続
AJ11	P57	GPIO	J1 コネクタのピン 22 に接続
AH11	P60	GPIO	J1 コネクタのピン 29 に接続
AF12	P61	GPIO	J1 コネクタのピン 31 に接続
AD12	P62	GPIO	J1 コネクタのピン 36 に接続
AH12	P63	GPIO	J1 コネクタのピン 37 に接続
AF10	P64	CAM0_RST#	MIPI_Camera_Reset : レベルシフタを介して MIPI CSI-2 CH0 (CN5)に接続
AE12	P66	GPIO (SDA7)	J1 コネクタのピン 27 に接続
AC12	P67	GPIO (SCL7)	J1 コネクタのピン 28 に接続
AD14	P70	GPIO (SSI6_SDAT)	J1 コネクタのピン 38 に接続
AC14	P71	HDMI_INT#	Interrupt : ADV7535 に接続
AH13	P72	GPIO (SSI5_SDAT)	J1 コネクタのピン 40 に接続
AJ14	P73	GPIO (GTIOC2B)	J1 コネクタのピン 32 に接続
AE14	P74	GPIO (GTIOC4A)	J1 コネクタのピン 33 に接続
AG14	P76	GPIO (SSI5_SCK)	J1 コネクタのピン 12 に接続
AF14	P77	GPIO (SSI5_WS)	J1 コネクタのピン 35 に接続
AD13	P80	GPIO (GTIOC1A)	J1 コネクタのピン 7 に接続
AJ16	P95	USB20_VBUSEN	USB2.0 Ch0 (CN2) VBUS イネーブル : AP2172 に接続
AF17	P96	USB20_OVRCURN	USB2.0 Ch0 (CN2) 過電流検出 : AP2172 に接続
AE16	PA0	SD0IOVS	SD0 IO 電圧選択 : RAA215300 に接続

表 6.1 RZ/V2N 端子機能選択一覧 (2/2)

端子番号	端子名	機能	説明
AH15	PA5	SD0CD	SD0 カード検出 : microSD カードスロット(SD0)に接続
AG15	PA6	GPIO (SSLC1)	J1 コネクタのピン 26 に接続
AF15	PA7	GPIO (SSLC0)	J1 コネクタのピン 24 に接続
AE25	PB0	USB30_VBUSEN	USB3.0 (CN1) VBUS イネーブル : AP2172 に接続
AG25	PB1	USB30_OVRCUR	USB3.0 (CN1) 過電流検出 : AP2172 に接続
AG26	PB2	CAM0_PWR	MIPI_Camera_Power_Enable : レベルシフタを介して MIPI CSI-2 CH0 (CN5)に接続
AG27	PB3	GPIO (MISOC)	J1 コネクタのピン 21 に接続
AF25	PB4	GPIO (MOSIC)	J1 コネクタのピン 19 に接続
AF27	PB5	GPIO (RSPCKC)	J1 コネクタのピン 23 に接続

6.3 モード設定

RZ/V2N の起動時の動作モードは、専用の設定端子でそれぞれ決定されます。

本ボードでは、プルアップまたはプルダウン抵抗の実装または未実装により動作モードを設定しています。設定を表 6.2 に示します。

表 6.2 動作モード設定

設定項目	端子番号	端子名	設定値		備考
ブート CPU	AD20	BOOTSELCPU	High	CA55 Boot	
CPU クロック PLL (CA55)	AE20	BOOTPLLCA_1_[1..0]	High	1.7GHz (0.9V)	
	AC20	BOOTPLLCA_0			
Reserved	AD22	MD_BOOT4	Low	Low レベルに固定	
デバッグモード	AF22	MD_BOOT3	Low	ノーマルモード	
IO 電圧	AG20	MD_BOOT2	High	1.8V	
ブートデバイス	AF20	MD_BOOT1	Low	eSD0	
	AG21	MD_BOOT0			
SSCG	AJ22	MD_CLKS	High	ON	
メインクロック発振	AE21	QBYPASS	High	外部クロック	
バウンダリスキャン	AC21	BSCANP	Low	非選択	
内部リセット信号	AJ23	QRESNSEL	High	QRESN で生成	

7. ユーザインタフェース

本章では、ボード上の回路について機能毎に説明します。

7.1 リセット回路

本ボードにはリセットスイッチが搭載されており、RZ/V2N のハードウェアリセットを実行することができます。リセット回路の回路構成を図 7.1 に示します。

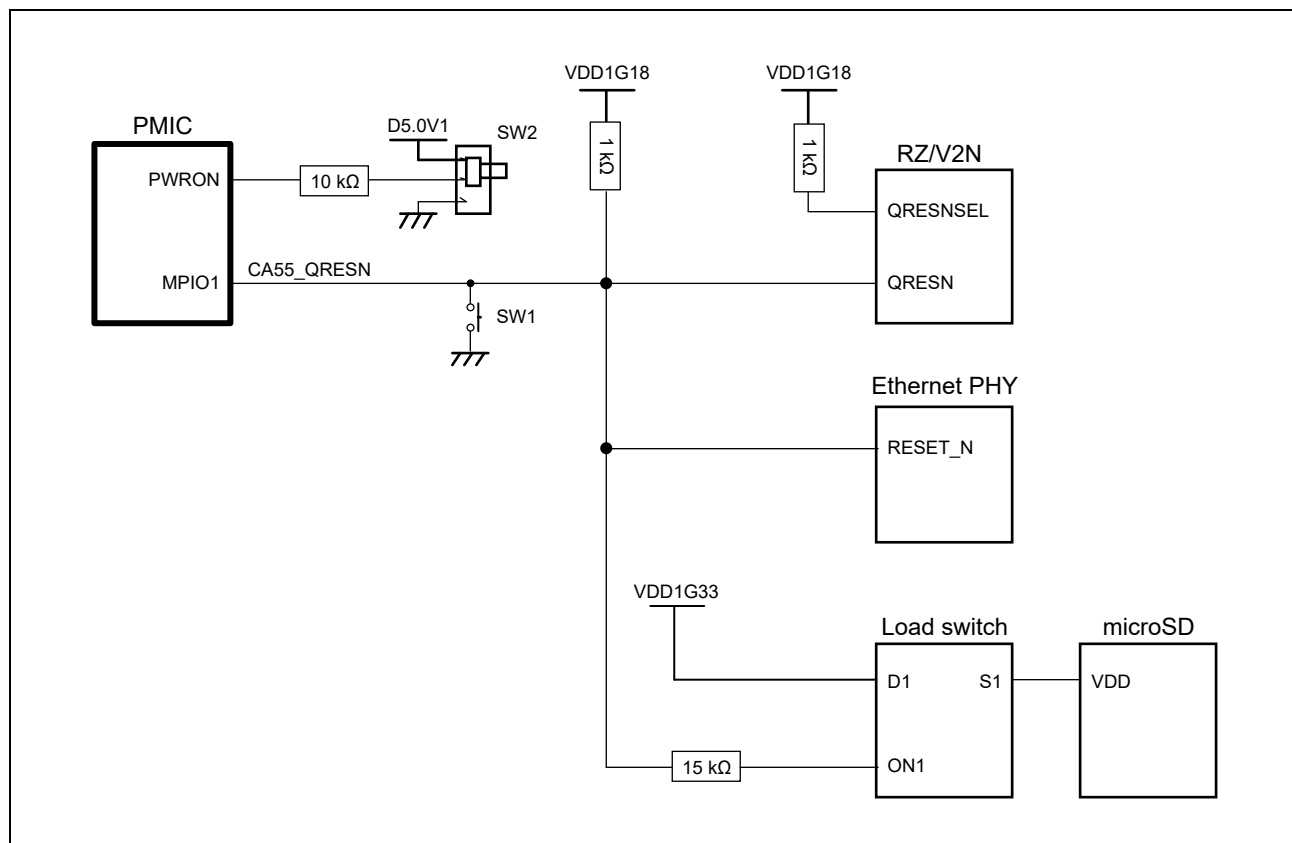


図 7.1 リセット回路

7.2 スイッチ

本ボードは、「5.1 供給電源仕様」で記載した電源スイッチの他に 1 個のプッシュスイッチを搭載しています。プッシュスイッチの機能と信号接続を表 7.1 に示します。

表 7.1 プッシュスイッチの信号接続

スイッチ	機能／用途	RZ/V2N		備考
		端子名	端子番号	
RES (SW1)	リセットスイッチ	QRESN	AD21	Ethernet PHY および microSD 用 Load SW へ も接続
PWR (SW2)	電源スイッチ	—	—	

7.3 LED

本ボードは2個のLEDを搭載しています。各LEDの機能、発色および接続を**表 7.2**に示します。

表 7.2 LEDの信号接続

LED	発色	機能／用途	RZ/V2N		備考
			端子名	端子番号	
LD1	緑 (Green)	5V 電源ラインのインジケータ (USB PD 接続後、点灯)	—	—	
LD2	緑 (Green)	1.8V 電源ラインのインジケータ (電源スイッチ[SW2]ON 後、点灯)	—	—	

7.4 デバッグシリアルインタフェース

本ボードは、PC 上ターミナル接続用デバッグシリアルインタフェースとして、USB Type-C コネクタ (CN6) と USB シリアル変換 IC FT230XS を搭載しています。

デバッグシリアルインタフェース回路の構成を図 7.2 に、信号接続を表 7.3 に示します。

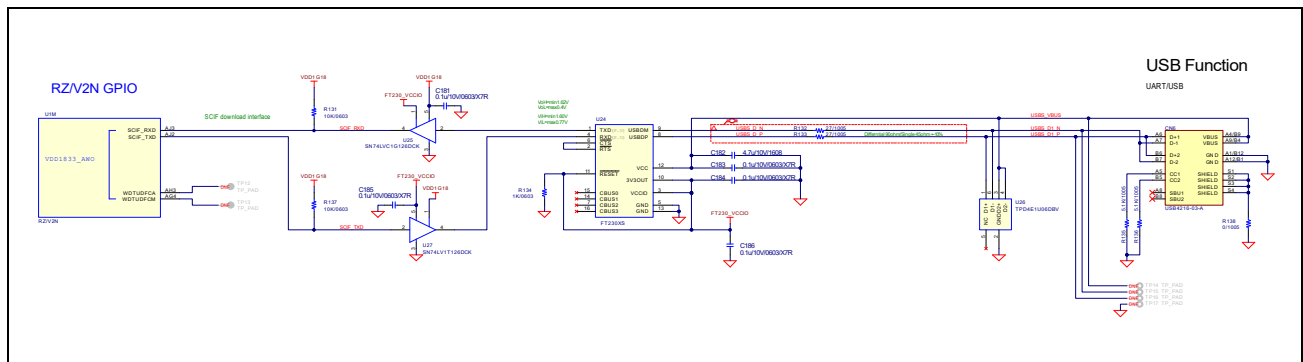


図 7.2 デバッグシリアルインタフェース回路

表 7.3 デバッグシリアルインタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
SCIF_RXD	USB シリアル変換用 UART データ受信 1	SCIF_RXD	AJ3	
SCIF_TXD	USB シリアル変換用 UART データ送信 1	SCIF_TXD	AJ2	

初めて PC 上ターミナルに接続した場合は、ドライバをインストールする必要があります。

7.5 SD カードインタフェース

本ボードは microSD カードスロット (SD0) を搭載しています。SD カードインタフェース回路の構成を図 7.3 に、信号接続を表 7.4 に示します。

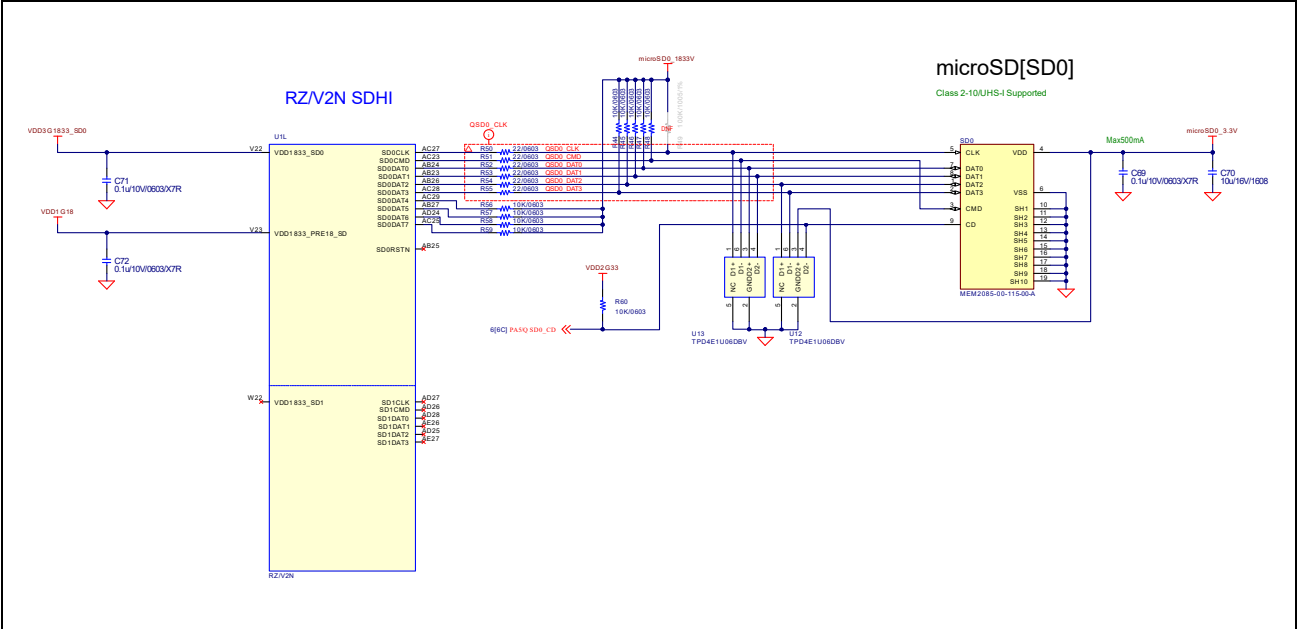


図 7.3 SD カードインタフェース回路

表 7.4 SD カードインタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
QSD0_CMD	コマンド	SD0CMD	AC23	
QSD0_CLK	クロック	SD0CLK	AC27	
QSD0_DAT0	データ 0	SD0DAT0	AB24	
QSD0_DAT1	データ 1	SD0DAT1	AB23	
QSD0_DAT2	データ 2	SD0DAT2	AB26	
QSD0_DAT3	データ 3	SD0DAT3	AC28	
PA5/QSD0_CD	カード検出	PA5	AH15	

7.6 MIPI CSI-2 インタフェース

本ボードは MIPI CSI-2 コネクタ（CN5）を搭載しています。MIPI CSI-2 回路の構成を図 7.4 に、信号接続を表 7.5 に示します。

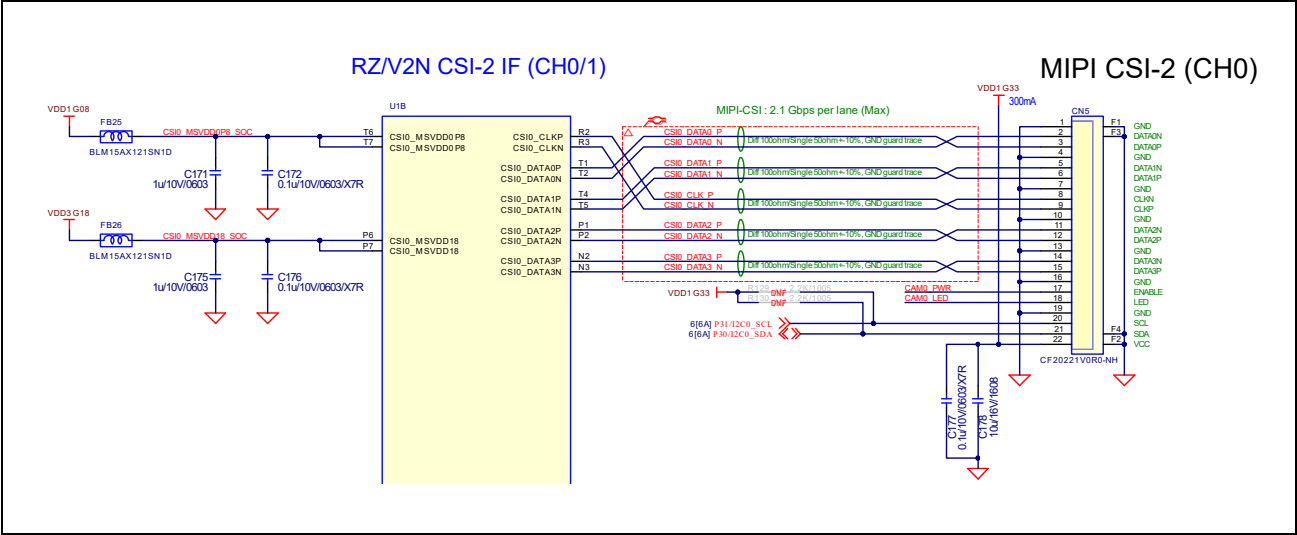


図 7.4 MIPI CSI-2 インタフェース回路

表 7.5 MIPI CSI-2 インタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
CSI0_CLK_P	クロック+	CSI0_CLKP	R2	
CSI0_CLK_N	クロック-	CSI0_CLKN	R3	
CSI0_DATA0_P	データ 0+	CSI0_DATA0P	T1	
CSI0_DATA0_N	データ 0-	CSI0_DATA0N	T2	
CSI0_DATA1_P	データ 1+	CSI0_DATA1P	T4	
CSI0_DATA1_N	データ 1-	CSI0_DATA1N	T5	
CSI0_DATA2_P	データ 2+	CSI0_DATA2P	P1	
CSI0_DATA2_N	データ 2-	CSI0_DATA2N	P2	
CSI0_DATA3_P	データ 3+	CSI0_DATA3P	N2	
CSI0_DATA3_N	データ 3-	CSI0_DATA3N	N3	
P31/I2C0_SCL	I2C クロック	P31	AJ7	
P30/I2C0_SDA	I2C データ	P30	AH7	

7.7 HDMI (MIPI DSI) インタフェース

本ボードは HDMI インタフェースを搭載しています。HDMI Type-A コネクタ (CN4) は、DSI-HDMI 変換 IC 経由で RZ/V2N の MIPI DSI インタフェースに接続されています。HDMI 回路の構成を図 7.5 に、信号接続を表 7.6 に示します。

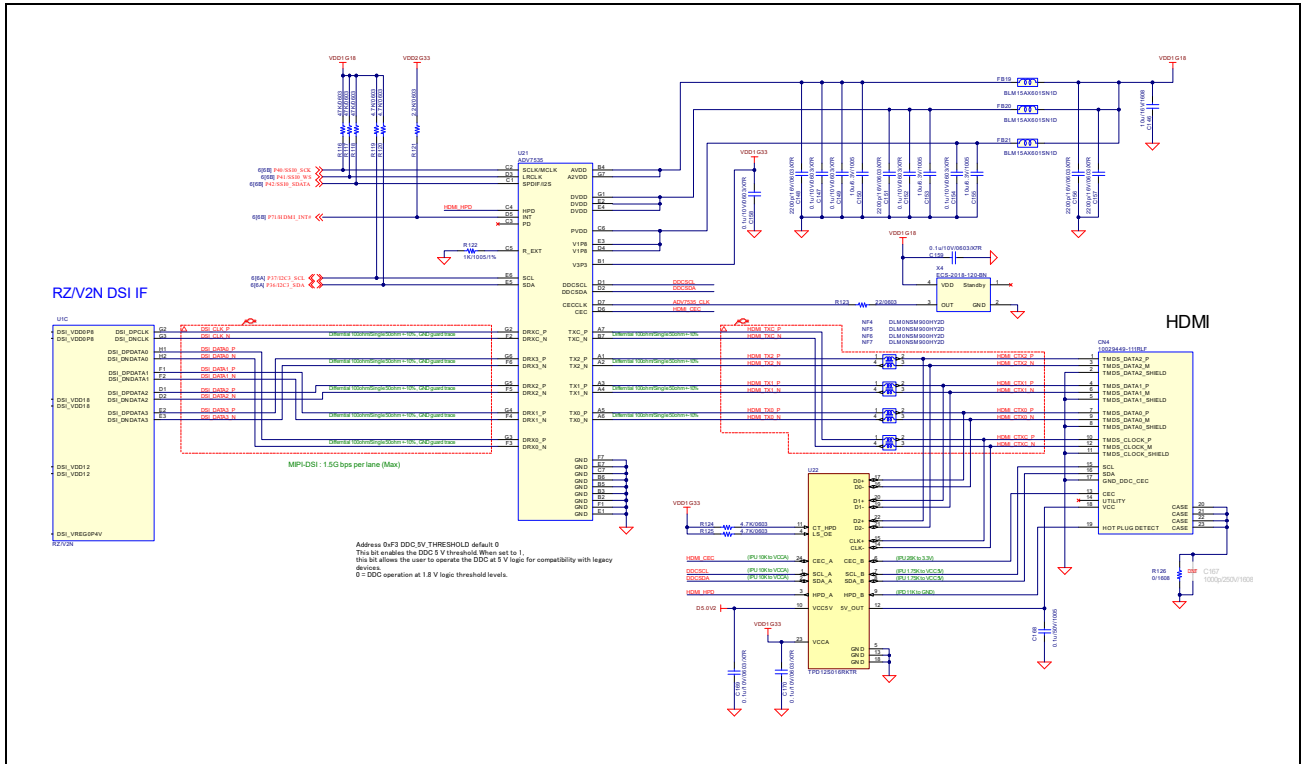


図 7.5 HDMI 回路構成

表 7.6 MIPI DSI インタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
DSI_CLK_P	クロック+	DSI_DPCLK	G2	
DSI_CLK_N	クロック-	DSI_DNCLK	G3	
DSI_DATA0_P	データ 0+	DSI_DPDATA0	H1	
DSI_DATA0_N	データ 0-	DSI_DNDATA0	H2	
DSI_DATA1_P	データ 1+	DSI_DPDATA1	F1	
DSI_DATA1_N	データ 1-	DSI_DNDATA1	F2	
DSI_DATA2_P	データ 2+	DSI_DPDATA2	D1	
DSI_DATA2_N	データ 2-	DSI_DNDATA2	D2	
DSI_DATA3_P	データ 3+	DSI_DPDATA3	E2	
DSI_DATA3_N	データ 3-	DSI_DNDATA3	E3	
P40/SSI0_SCK	シリアルクロック	P40	AJ10	
P41/SSI0_WS	ワードセレクト	P41	AJ9	
P42/SSI0_SDATA	シリアルサウンドデータ	P42	AD8	
P71/HDMI_INT#	割り込み	P71	AC14	
P37/I2C3_SCL	I2C クロック	P37	AH8	
P36/I2C3_SDA	I2C データ	P36	AG7	

7.8 USB インタフェース

本ボードは USB Type-A コネクタ (CN1 : USB3.2 Gen2x1)、および Micro-AB コネクタ (CN2 : USB2.0) を搭載しております。USB3.2 はホストとして、USB2.0 はホスト/ファンクションのいずれかで使用することができます (※同時使用はできません)。

USB インタフェース回路の構成を図 7.6 に、信号接続を表 7.7、表 7.8 に示します。

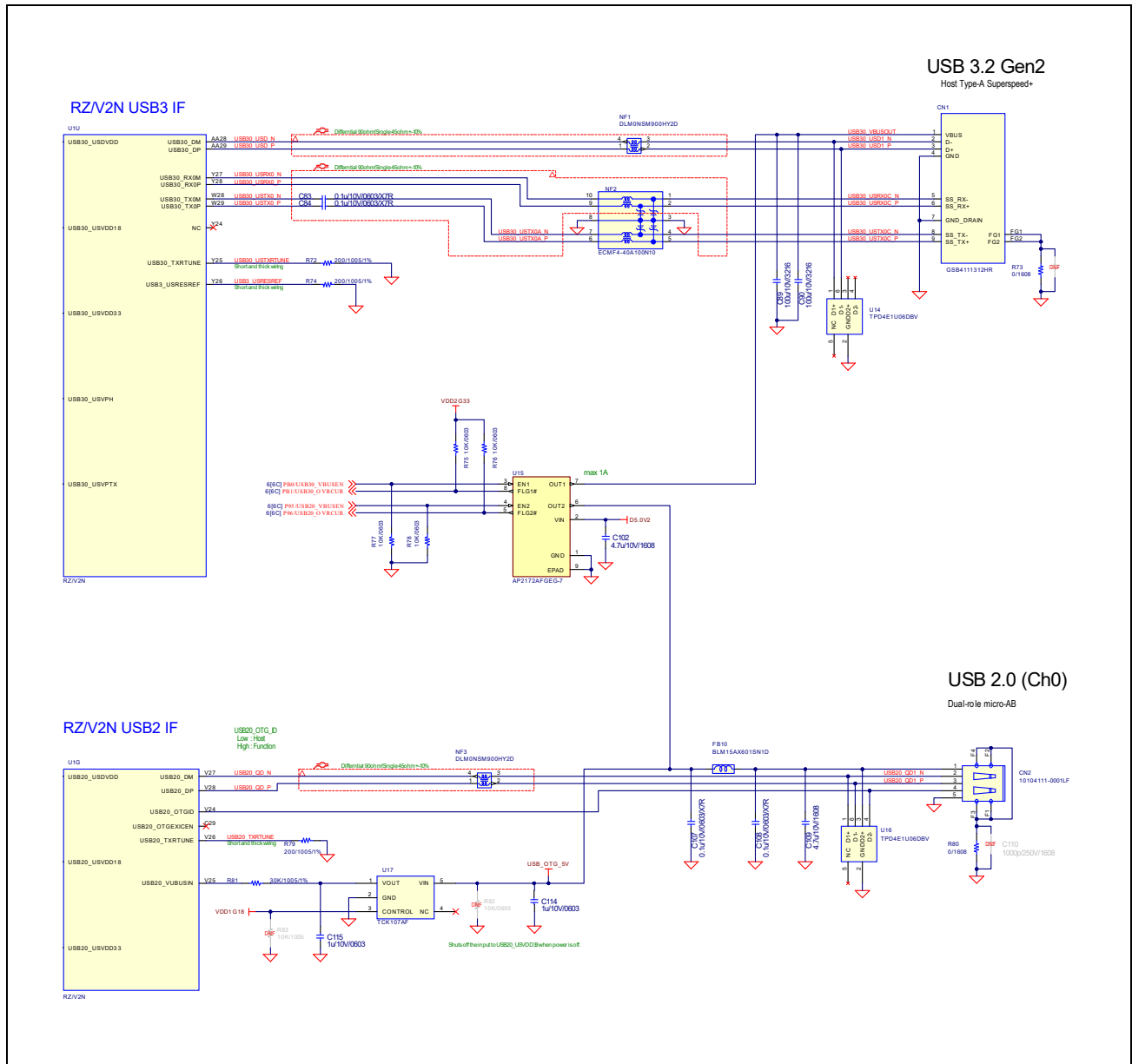


図 7.6 USB インタフェース回路

表 7.7 USB3.2 (Gen2x1) インタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
USB30_USD_P	USB2.0 USB D+	USB30_DP	AA29	
USB30_USD_N	USB2.0 USB D-	USB30_DM	AA28	
USB30_USRX0_P	USB3.2 SS+ 受信+	USB30_RX0P	Y28	
USB30_USRX0_N	USB3.2 SS+ 受信-	USB30_RX0M	Y27	
USB30_USTX0_P	USB3.2 SS+ 送信+	USB30_TX0P	W29	
USB30_USTX0_N	USB3.2 SS+ 送信-	USB30_TX0M	W28	
PB0/USB30_VBUSEN	VBUS イネーブル	PB0	AE25	
PB1/USB30_OVRCUR	オーバカレント検出	PB1	AG25	

表 7.8 USB2.0 インタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
USB20_QD_P	D+ データ入出力	USB20_DP	V28	
USB20_QD_N	D- データ入出力	USB20_DM	V27	
USB20_VUBUSIN	VBUS 検出ペリフェラル VBUS 入力	USB20_VUBUSIN	V25	
USB20_OTGID	OTG ID 入力	USB20_OTGID	V24	
P95/USB20_VBUSEN	VBUS 出力イネーブル	P95	AJ16	
P96/USB20_OVRCUR	オーバカレント検出	P96	AF17	

7.9 Ethernet インタフェース

注 意

RJ45 コネクタ（CN3）は、Ethernet PHY IC 経由で RZ/V2N の Ethernet MAC インタフェースに接続されています。このインタフェースを公衆回線に接続することは禁止されています。

本ボードには Ethernet PHY デバイスと Ethernet コネクタ（CN3）が搭載されています。Ethernet インタフェース回路の構成を図 7.7 に、信号接続を表 7.9 に示します。

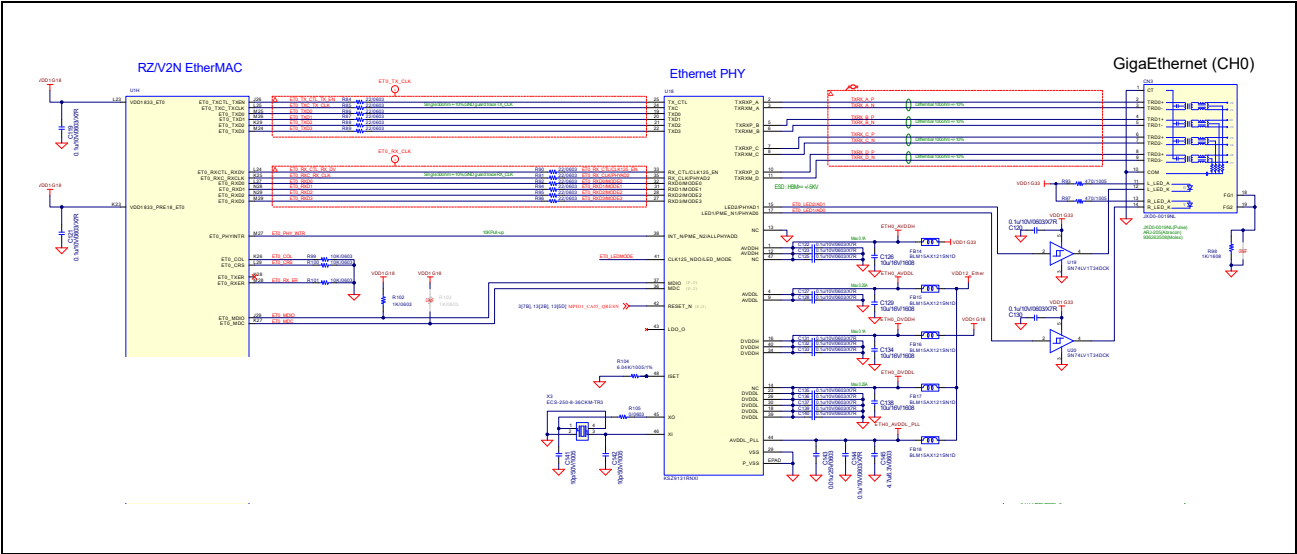


図 7.7 Ethernet インタフェース回路

表 7.9 Ethernet インタフェースの信号接続

信号名	機能／用途	RZ/V2N		備考
		端子名	端子番号	
ET0_TXC_TX_CLK	送信クロック	ET0_TXC_TXCLK	L25	
ET0_TXD0	送信データ 0	ET0_TXD0	M25	
ET0_TXD1	送信データ 1	ET0_TXD1	M26	
ET0_TXD2	送信データ 2	ET0_TXD2	K29	
ET0_TXD3	送信データ 3	ET0_TXD3	M24	
ET0_TX_CTL_TX_EN	送信コントロール／データイネーブル	ET0_TXCTL_TXEN	J26	
ET0_RXC_RX_CLK	受信クロック	ET0_RXC_RXCLK	K25	
ET0_RXD0	受信データ 0	ET0_RXD0	D18	
ET0_RXD1	受信データ 1	ET0_RXD1	E18	
ET0_RXD2	受信データ 2	ET0_RXD2	G17	
ET0_RXD3	受信データ 3	ET0_RXD3	B19	
ET0_RX_CTL_RX_DV	受信コントロール／データ有効	ET0_RXCTL_RXDV	L24	
ET0_MDC	MD クロック	ET0_MDC	K27	
ET0_MDIO	MD データ	ET0_MDIO	J29	

7.10 ピンヘッダ（ラズパイ 40 ピンと ADC）

本ボードは、表 7.10 に示す 2.54mm ピッチのピンヘッダを搭載しています。それぞれのピンヘッダの信号接続を表 7.11、表 7.12 に示します。

表 7.10 ピンヘッダー一覧

機能	リファレンス	端子数	説明
GPIO	J1	40 (20×2)	GPIO ピンヘッダ
ADC	J2	10 (5×2)	ADC ピンヘッダ (未実装)

表 7.11 GPIO (J1) の信号接続

ピン	信号名	RZ/V2N	
		端子名	端子番号
1	VDD1G33	—	—
3	P44/SDA6	P44	AJ8
5	P45/SCL6	P45	AF8
7	P80/GTIOC1A	P80	AD13
9	GROUND	—	—
11	P52/GPIO	P52	AC11
13	P53/GPIO	P53	AD11
15	P54/GPIO	P54	AG10
17	VDD1G33	—	—
19	PB4/MOSIC	PB4	AF25
21	PB3/MISOC	PB3	AG27
23	PB5/RSPCKC	PB5	AF27
25	GROUND	—	—
27	P66/SDA7	P66	AE12
29	P60/GPIO	P60	AH11
31	P61/GPIO	P61	AF12
33	P74/GTIOC4A	P74	AE14
35	P77/SSI5_WS	P77	AF14
37	P63/GPIO	P63	AH12
39	GROUND	—	—

ピン	信号名	RZ/V2N	
		端子名	端子番号
2	D5.0V2	—	—
4	D5.0V2	—	—
6	GROUND	—	—
8	P50/TXD0	P50	AE10
10	P51/RXD0	P51	AD10
12	P76/SSI5_SCK	P76	AG14
14	GROUND	—	—
16	P55/GPIO	P55	AG11
18	P56/GPIO	P56	AG12
20	GROUND	—	—
22	P57/GPIO	P57	AJ11
24	PA7/SSLC0	PA7	AF15
26	PA6/SSLC1	PA6	AG15
28	P67/SCL7	P67	AC12
30	GROUND	—	—
32	P73/GTIOC2B	P73	AJ14
34	GROUND	—	—
36	P62/GPIO	P62	AD12
38	P70/SSI6_SDATA	P70	AD14
40	P72/SSI5_SDATA	P72	AH13

表 7.12 ADC (J2) の信号接続

ピン	信号名	RZ/V2N	
		端子名	端子番号
1	ADAVDD18	—	—
3	ANI000	ADC_ANI000	AE1
5	ANI002	ADC_ANI002	AE2
7	ANI004	ADC_ANI004	AG1
9	ANI006	ADC_ANI006	AF3

Pin	信号名	RZ/V2N	
		端子名	端子番号
2	ADAVSS	—	—
4	ANI001	ADC_ANI001	AF1
6	ANI003	ADC_ANI003	AG2
8	ANI005	ADC_ANI005	AE3
10	ANI007	ADC_ANI007	AF2

7.11 テストパッド

本ボードは、表 7.13 および図 7.8 に示すテストパッドを搭載しています。

表 7.13 テストパッド一覧

リファレンス	説明
TP1	QRESN 信号モニタ用
TP2	TEST 用
TP3	VDD1G18 電源モニタ用
TP4	TEST 用
TP5	TEST 用
TP6	TEST 用
TP7	TEST 用
TP8	TEST
TP9	GROUND
TP10	TEST 用
TP11	TEST 用
TP12	WDTUDFCA 信号モニタ用
TP13	WDTUDFCM 信号モニタ用
TP14	USBS_VBUS 電源モニタ用
TP15	USBS_D1_N 信号モニタ用
TP16	USBS_D1_P 信号モニタ用
TP17	GROUND
TP18	VDD1G11_DDR 電源モニタ用
TP19	VDD1G18 電源モニタ用
TP20	VDD1G33 電源モニタ用

リファレンス	説明
TP21	VDD1G09_CA55 電源モニタ用
TP22	VDD1G18_DDR 電源モニタ用
TP23	VDD1G08 電源モニタ用
TP24	VDD3G18 電源モニタ用
TP25	VDD3G1833_SD0 電源モニタ用
TP26	VDD4G12 電源モニタ用
TP27	VDD2G18 電源モニタ用
TP28	microSD0_3.3V 電源モニタ用
TP29	VDD2G33 電源モニタ用
TP30	microSD0_1833V 電源モニタ用
TP31	VDD1G08_OTHERS 電源モニタ用
TP32	VDD1G08_DDR 電源モニタ用
TP33	TEST 用
TP34	VDD12_Ether 電源モニタ用
TP35	VDD1G06_DDR 電源モニタ用
TP36	USBC_VBUS_OUT 電源モニタ用
TP37	D5.0V1 電源モニタ用
TP38	D5.0V2 電源モニタ用
TP39	GROUND
GP1	GROUND (チェック端子実装)

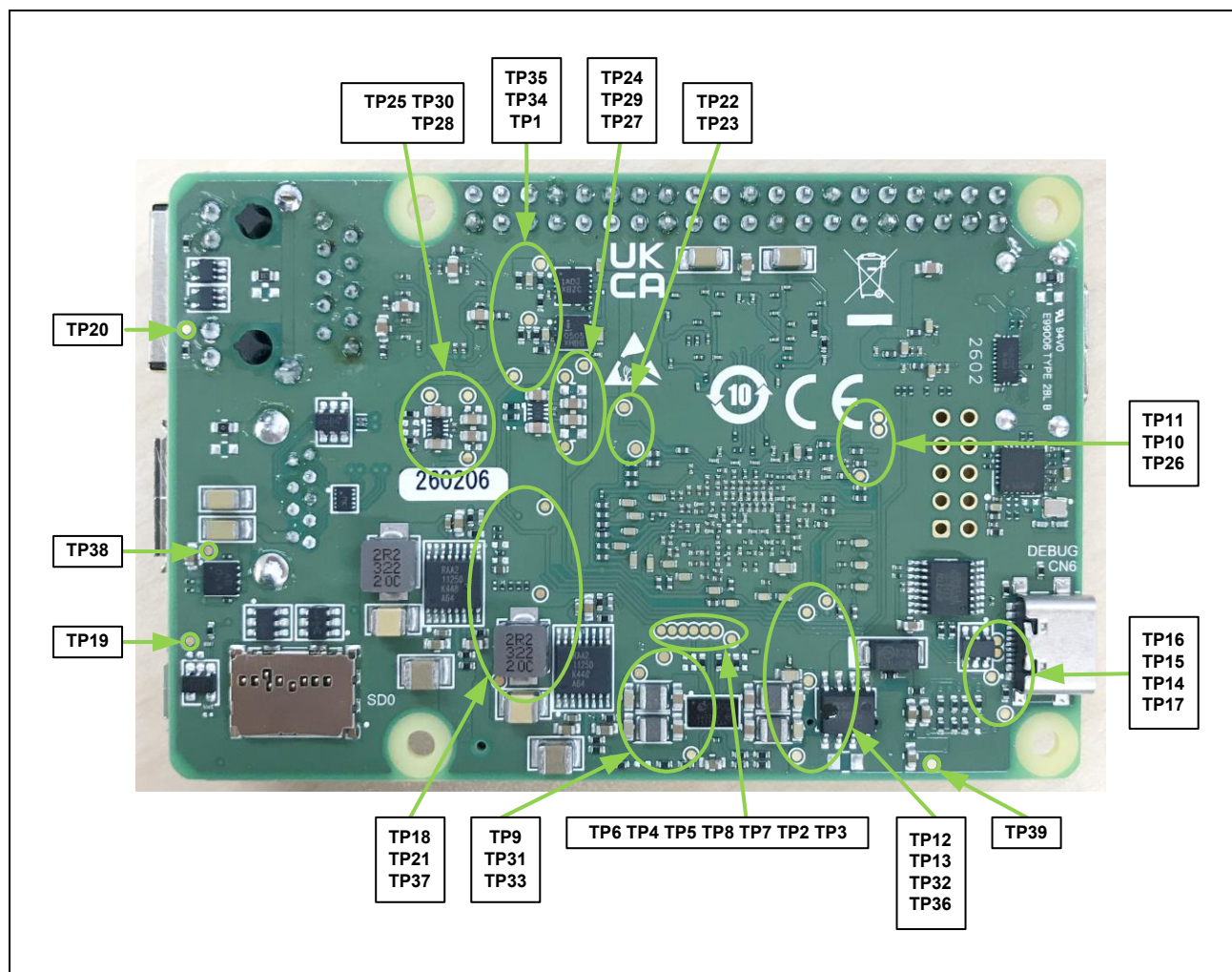


図 7.8 テストパッド配置

8. 取り扱い上の注意

8.1 電源 ON/OFF 時の注意

(1) 電源 ON 時

USB-PD Type-C ケーブルを Type-C コネクタ (CN7) に接続する前に、電源スライドスイッチ SW2 が OFF になっていることを必ず確認してください。

電源スライドスイッチ SW2 が ON の状態で USB Type-C ケーブルを Type-C コネクタに接続することは禁止されています。

USB-PD Type-C ケーブルを Type-C コネクタ (CN7) に接続すると、LD1 が点灯し、一部の回路が動作を開始します。

電源スライドスイッチ SW2 を ON にすると、LD2 が点灯し、全ての回路が動作を開始します。

(2) 電源 OFF 時

電源スライドスイッチ SW2 を OFF した後、USB-PD Type-C ケーブルを Type-C コネクタ (CN7) から取り外してください。

電源スライドスイッチ SW2 が ON の状態で USB-PD Type-C ケーブルを Type-C コネクタ (CN7) から取り外すことは禁止されています。このような行為は機器の損傷につながる可能性があります。

8.2 Ethernet 使用上の注意

Ethernet コネクタ (CN3) は公衆回線に接続しないでください。公衆回線との接続はサポートしていません。本評価キットには MAC アドレスは設定されていないのでご注意ください。

8.3 SD カード挿入中の注意

microSD カードスロット (SD0) へ microSD カード挿入中は、microSD の一部が基板から飛び出すため、破損等取り扱いにご注意ください。

8.4 その他

- 本製品を水や湿気にさらしたり、動作中に導電性の面に置かないでください。
- 本製品を熱にさらさないでください。本製品は室温で動作するように設計されています。
- 本製品は通気性の良い環境で使用し、使用中に密閉しないでください。
- 本製品の使用中は平らな安定した非導電性の面に置き、導電性の物に接触させないでください。
- 本製品を扱う際は慎重に取り扱い、プリント基板およびコネクタ類に対して、物理的または電氣的な損傷を与えないよう注意してください。
- 電源が入っている状態で本製品に触れることは避けてください。

付録A 認証と規格

本ボードは、以下の認証、基準に準拠しています。注意書きと免責事項については、このマニュアルの表紙の次頁を参照してください。

A.1 EU EMI/EMC 基準

- CE Class A (EMC)



本製品は、電磁環境適合性の指示 2014/30/EU に関連する加盟国の法規制の共通化に関する協議会指示に示された要件に従っていることを確認されています。

警告 — 本製品はクラス A 製品です。各国の国内環境によっては、本製品の使用により無線障害が発生し、その場合ユーザは障害を除くための適切な対策を講じる必要が生じる可能性があります。

- UKCA Class A (EMC)



本製品は、次の関連する英国法定文書（およびその改正）に適合しています：2016 No.1091 Electromagnetic Compatibility Regulations 2016.

警告 — 本製品はクラス A 製品です。家庭環境では、この製品は電波干渉を引き起こす可能性があります。その場合、ユーザはこの干渉を修正するための適切な対策を講じる必要があります。

A.2 材料の選定、消費、リサイクル、および廃棄の標準

- EU RoHS
- 中国 SJ/T 113642014、10 年間の環境保護使用期間



- WEEE 指令（2012/19/EU）および 2013 年電気電子機器廃棄物規制
- WEEE（廃電気電子機器）規制は、電気電子機器廃棄物の収集、リサイクル、または廃棄の責任を製造者に課しています。この規制に基づく WEEE の回収は、英国および欧州連合（EU）に適用されます。
- 本機器（すべての付属品を含む）は家庭用ではありません。使用後の本機器は家庭ごみとして廃棄することはできません。WEEE（電気電子機器廃棄物）は、環境に配慮した方法で処理、リサイクル、廃棄する必要があります。

A.3 安全規格

- UL 94V-0

付録B ウェブサイトおよびサポート

RZ/V2N マイクロプロセッサに関する情報は、『RZ/V2N Group User’s Manual: Hardware』（R01UH1071EJ）を参照してください。

オンラインの技術サポート、情報等は <https://www.renesas.com/ja/support> より入手できます。

オンライン技術サポート

技術関連の問合せは、<https://www.renesas.com/support/contact.html> を通じてお願いいたします。

ルネサスのマイクロプロセッサに関する総合情報は、<https://www.renesas.com/>より入手可能です。

設計、製造情報

「RZ/V2N Fast Prototyping Board 設計パッケージ」の設計・製造情報は、<https://www.renesas.com/fpb-rzv2n> から入手できます。

- ファイル名: fpb-rzv2n-v1-designpackage.zip
- ファイルの内容

表 B.1 RZ/V2N Fast Prototyping Board 設計パッケージの内容

ファイルタイプ	内容	ファイル／フォルダ名
ファイル（PDF）	回路図	fpb-rzv2n-v1-schematics.pdf
ファイル（PDF）	機械図面	fpb-rzv2n-v1-mechdwg.pdf
ファイル（PDF）	3D 図面	fpb-rzv2n-v1-3d.pdf
ファイル（xlsx）	BOM	fpb-rzv2n-v1-bom.xlsx
フォルダ	製造ファイル	Manufacturing Files
フォルダ	設計ファイル	Design Files - Altium

改訂記録		RZ/V2N Fast Prototyping Board Evaluation Board Manual	
Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2026.05.20	—	初版発行

RZ/V2N Fast Prototyping Board
Evaluation Board Manual

発行年月日 2026 年 05 月 20 日 Rev.1.00

発行 ルネサス エレクトロニクス株式会社
〒135-0061 東京都江東区豊洲 3-2-24 (豊洲フォレシア)

RZ/V2N Fast Prototyping Board