お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ（http://www.renesas.com）

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社（http://www.renesas.com）

【問い合わせ先】http://japan.renesas.com/inquiry

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したものですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

   標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

   高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

   特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

RENESAS

ユーザーズ・マニュアル

IE-789234-NS-EM1

エミュレーション・ボード

対象デバイス

78K0S/KU1+
78K0S/KY1+
78K0S/KA1+
78K0S/KB1+

資料番号　U17381JJ6V0UM00（第6版）
発行年月　June 2007 NS

© NEC Electronics Corporation 2005

〔メ　モ〕

目次要約

第1章　概　　説 … 10

第2章　各部の名称 … 15

第3章　設　　置 … 19

第4章　対象デバイスとターゲット・インタフェース回路の相違 … 38

第5章　制限事項 … 42

付録A　エミュレーション・プローブのピン対応表 … 44

付録B　ターゲット･システム設計上の注意 … 47

付録C　改版履歴 … 50

PC/AT**は米国**IBM.Corp**の商標です。**

この装置は，第一種情報装置（商工業地域において使用されるべき情報装置）で商工業地域での電波妨害禁止を目的とした情報処理装置等電波障害自主規制協議会（VCCI）基準に適合しております。
したがって，住宅地域，またはその隣接した地域で使用すると，ラジオ，テレビジョン受信機などに受信障害を与えることがあります。
ユーザーズ・マニュアルに従って正しく取り扱ってください。

- 本資料に記載されている内容は2007年6月現在のもので，今後，予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は，本資料の誤りに関し，一切その責を負いません。
- 当社は，本資料に記載された当社製品の使用に関連し発生した第三者の特許権，著作権その他の知的財産権の侵害等に関し，一切その責を負いません。当社は，本資料に基づき当社または第三者の特許権，著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路，ソフトウエアおよびこれらに関する情報は，半導体製品の動作例，応用例を説明するものです。お客様の機器の設計において，回路，ソフトウエアおよびこれらに関する情報を使用する場合には，お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し，当社は，一切その責を負いません。
- 当社は，当社製品の品質，信頼性の向上に努めておりますが，当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命，身体および財産に対する損害の危険を最小限度にするために，冗長設計，延焼対策設計，誤動作防止設計等安全設計を行ってください。
- 当社は，当社製品の品質水準を「標準水準」，「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また，各品質水準は，以下に示す用途に製品が使われることを意図しておりますので，当社製品の品質水準をご確認ください。

  標準水準：コンピュータ，OA機器，通信機器，計測機器，AV機器，家電，工作機械，パーソナル機器，産業用ロボット
  特別水準：輸送機器（自動車，電車，船舶等），交通用信号機器，防災・防犯装置，各種安全装置，生命維持を目的として設計されていない医療機器
  特定水準：航空機器，航空宇宙機器，海底中継機器，原子力制御システム，生命維持のための医療機器，生命維持のための装置またはシステム等

当社製品のデータ・シート，データ・ブック等の資料で特に品質水準の表示がない場合は，標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には，事前に当社販売窓口までお問い合わせください。

（注）
（1）本事項において使用されている「当社」とは，NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
（2）本事項において使用されている「当社製品」とは，（1）において定義された当社の開発，製造製品をいう。

M8E　02.11

本製品の取り扱いに関する一般的な注意事項

1. **製品保証外となる場合**
   - **本製品をお客様自身により分解，改造，修理した場合**
   - **落下，倒れなど強い衝撃を与えた場合**
   - **過電圧での使用，保証温度範囲外での使用，保証温度範囲外での保存**
   - **電源，PCインタフェース・ケーブル，ターゲット・システムとの接続が不十分な状態で電源を投入した場合**
   - **電源のケーブル，PCインタフェース・ケーブル，エミュレーション・プローブなどに過度の曲げ，引っ張りを与えた場合**
   - **添付品以外の電源を使用した場合**
   - **本製品を濡らしてしまった場合**
   - **本製品のGNDとターゲット・システムのGNDに電位差がある状態で本製品とターゲット・システムを接続した場合**
   - **本製品の電源投入中にコネクタやケーブルの抜き差しを行った場合**
   - **コネクタやソケットに過度の負荷を与えた場合**

2. **安全上の注意**
   - **長時間使用していると，高温（50～60℃程度）になることがあります。低温やけどなど，高温になることによる障害にご注意ください。**
   - **感電には十分注意をしてください。上記，1. 製品保証外となる場合に書かれているような使用方法をすると感電する恐れがあります。**

はじめに

製品概要　IE-789234-NS-EM1は，IE-78K0S-NSまたはIE-78K0S-NS-Aと組み合わせて，78K0Sマイクロコントローラのうち，次に示す対象デバイスのデバッグに使用します。

- 78K0S/KU1+：μPD78F9200, 78F9201, 78F9202
- 78K0S/KY1+：μPD78F9210, 78F9211, 78F9212, 78F9510, 78F9511, 78F9512
- 78K0S/KA1+：μPD78F9221, 78F9222
- 78K0S/KB1+：μPD78F9232, 78F9234

注意1. **本エミュレータには制限事項がありますのでご注意ください。詳しくは第5章　制限事項を参照してください。**

2. 78K0S/KU1+：μPD78F9500, 78F9501, 78F9502**は，サポートしておりません。**

対 象 者　**このマニュアルは，**IE-78K0S-NSまたはIE-78K0S-NS-Aに**IE-789234-NS-EM1を組み合わせてシステム・デバッグを行うエンジニアを対象としています。**
このマニュアルを読むエンジニアは，上記対象デバイスの機能と使用方法を熟知し，デバッガの知識があることを前提とします。

構　　成　IE-789234-NS-EM1を使用する場合，IE-789234-NS-EM1に付属のマニュアル（このマニュアル）とIE-78K0S-NSまたはIE-78K0S-NS-Aに付属のマニュアルを参照してください。

IE-78K0S-NS **ユーザーズ・マニュアル**	IE-789234-NS-EM1 **ユーザーズ・マニュアル**
・基本仕様 **・システム構成** **・外部インタフェース**	**・概説** **・各部の名称** **・設置** **・対象デバイスとターゲット・インタフェース回路の相違** **・制限事項**

IE-78K0S-NS-A **ユーザーズ・マニュアル**
・基本仕様 **・システム構成** **・外部インタフェース機能**

目　　的　**このマニュアルは，**IE-789234-NS-EM1**を組み合わせて実現している各種デバッグ機能を理解していただくことを目的とします。**

読 み 方　このマニュアルの読者には，電気，論理回路，マイクロコントローラに関する一般知識が必要です。

基本仕様と使用方法を一通り理解しようとするとき

→目次に従ってお読みください。本文欄外の★印は，本版で改訂された主な箇所を示しています。この"★"をPDF上でコピーして「検索する文字列」に指定することによって，改版箇所を容易に検索できます。

用　　語　このマニュアルの中で使用する用語について，その意味を次に示します。

用　　語	意　　味
エミュレーション・デバイス	エミュレータ内で対象デバイスのエミュレーションを行っているデバイスの総称です。 エミュレーションCPUを含みます。
エミュレーションCPU	エミュレータ内で，ユーザが作成したプログラムを実行しているCPU部分です。
対象デバイス	エミュレーションの対象となっているデバイスです。
ターゲット・システム	ターゲット・プログラムおよびユーザの作成したハードウエアを含みます。 狭義にはハードウエアのみを指します。
IEシステム	インサーキット・エミュレータ（IE-78K0S-NSまたはIE-78K0S-NS-A）とエミュレーション・ボード（IE-789234-NS-EM1）を組み合わせたものを指します。

凡　　例　データ表記の重み：左が上位桁，右が下位桁

注　　：本文中に付けた注の説明

注意　　：特に気をつけて読んでいただきたい内容

備考　　：本文の補足説明

関連資料　関連資料（ユーザーズ・マニュアル）は暫定版の場合がありますが，この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資 料 名	資料番号	
	和文	英文
IE-78K0S-NS　インサーキット・エミュレータ	U13549J	U13549E
IE-78K0S-NS-A　インサーキット・エミュレータ	U15207J	U15207E
IE-789234-NS-EM1　エミュレーション・ボード	このマニュアル	U17381E
ID78K0S-NS Ver.2.52　統合デバッガ　操作編	U16584J	U16584E
CC78K0S Ver.1.50以上　操作編	U16654J	U16654E
RA78K0S Ver.1.50以上 操作編	U17391J	U17391E
PM plus Ver.5.20	U16934J	U16934E
PG-FP4　フラッシュ・メモリ・プログラマ	U15260J	U15260E
78K0S/KU1+	U18172J	U18172E
78K0S/KY1+	U16994J	U16994E
78K0S/KA1+	U16898J	U16898E
78K0S/KB1+	U17446J	U17446E

注意　上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

目　　次

第1章　概　　説　…　10

1. 1　**システム構成　…**　11
1. 2　**ハードウエア構成　…**　13
1. 3　**基本仕様　…**　14

第2章　各部の名称　…　15

2. 1　**ボード各部の名称　…**　16
2. 2　**スイッチおよびジャンパの初期設定　…**　18
2. 3　**その他の初期設定　…**　18

第3章　設　　置　…　19

3. 1　**接　　続　…**　20
　3. 1. 1　IE-78K0S-NSまたはIE-78K0S-NS-Aの本体との接続方法　…　20
　3. 1. 2　**プローブ・インタフェース変換ボードの設置　…**　20
　3. 1. 3　**ターゲット・システムとの接続方法　…**　20
3. 2　**本体のスイッチおよびジャンパ設定　…**　25
3. 3　**ターゲット・インタフェースの電源電圧設定　…**　26
3. 4　**クロックの設定　…**　27
　3. 4. 1　**クロック設定の概要　…**　27
　3. 4. 2　**システム・クロックの設定　…**　30
3. 5　**外部トリガ　…**　34
3. 6　**リセット・フラグのクリア用スイッチについて　…**　35
3. 7　POC, LVI**機能のエミュレーション　…**　35
3. 8　**オプション・バイトの設定　…**　36

第4章　対象デバイスとターゲット・インタフェース回路の相違　…　38

第5章　制限事項　…　42

付録A　エミュレーション・プローブのピン対応表　…　44

付録B　ターゲット・システム設計上の注意　…　47

付録C　改版履歴　…　50

C. 1　**本版で改訂された主な箇所　…**　50
C. 2　**前版までの改版履歴　…**　50

第1章　概　　説

IE-789234-NS-EM1は，78K0Sマイクロコントローラのうち次に示す対象デバイスを用いたハードウエアまたはソフトウエアを効率的にデバッグするための開発支援装置です。

この章では，IE-789234-NS-EM1のシステム構成および基本仕様について説明します。

●対象デバイス

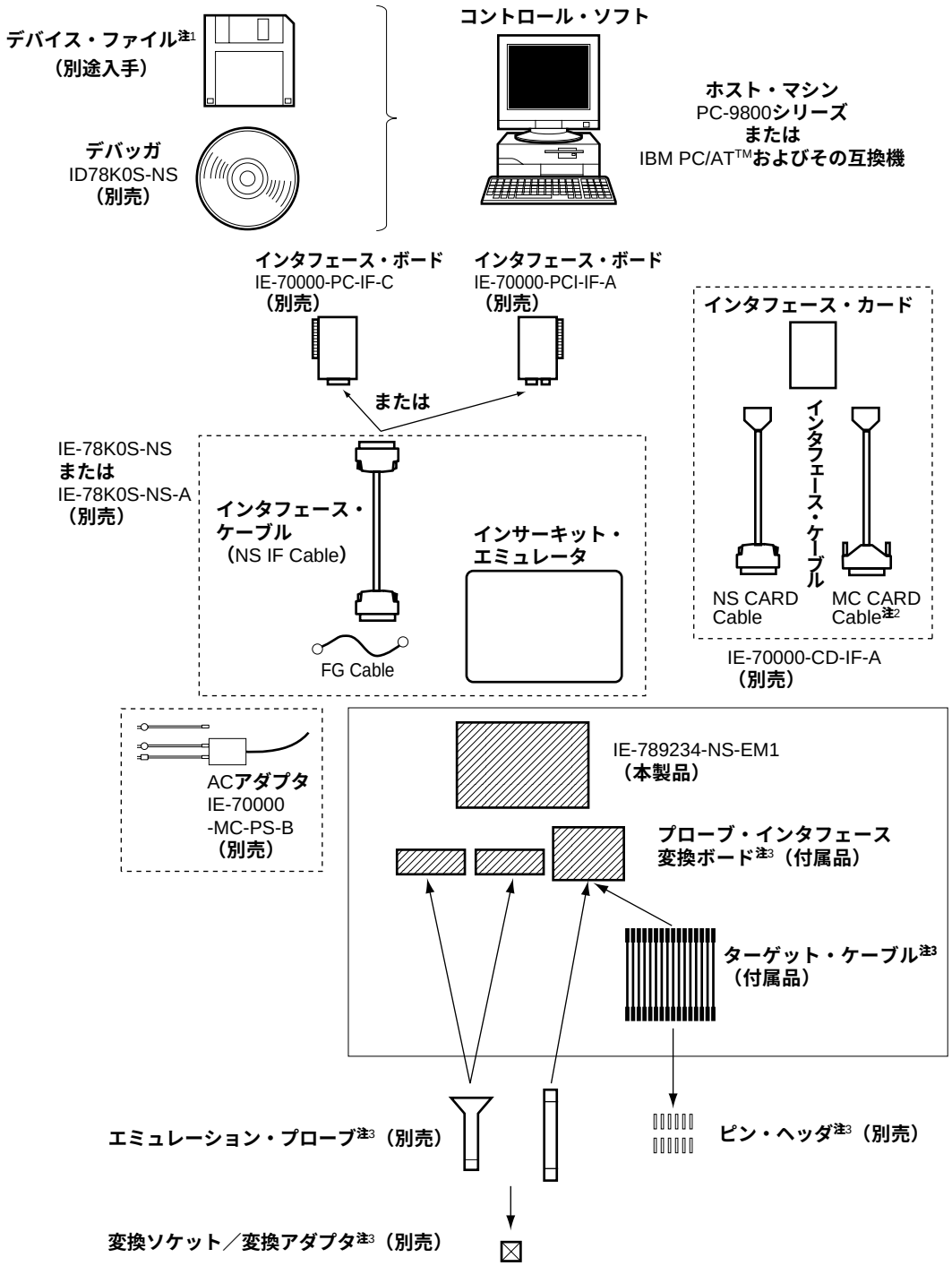
- 78K0S/KU1+：μPD78F9200, 78F9201, 78F9202
- 78K0S/KY1+：μPD78F9210, 78F9211, 78F9212, 78F9510, 78F9511, 78F9512
- 78K0S/KA1+：μPD78F9221, 78F9222
- 78K0S/KB1+：μPD78F9232, 78F9234

注意　78K0S/KU1+：μPD78F9500, 78F9501, 78F9502は，サポートしておりません。

1.1 システム構成

IE-789234-NS-EM1のシステム構成は，図1－1のとおりです。

図1－1　システム構成



注1. デバイス・ファイルは，次のとおりです。

・DF789234　V3.10以上　78K0S/KU1+：μPD78F9200, 78F9201, 78F9202
78K0S/KY1+：μPD78F9210，78F9211，78F9212，78F9510，78F9511，78F9512
78K0S/KA1+：μPD78F9221, 78F9222
78K0S/KB1+：μPD78F9232, 78F9234

DF789234　V3.10以上の78K0S/KU1+：μPD78F9500, 78F9501, 78F9502は，サポートしておりません。

デバイス・ファイルはNECエレクトロニクスのWebサイトからダウンロードできます。
（URL：http://www.necel.com/micro/ods/jpn/index.html）

2. 本製品でMC CARD Cableは使用しません。
3. プローブ・インタフェース変換ボード，ターゲット・ケーブル／エミュレーション・プローブ，変換ソケット／変換アダプタ／ピン・ヘッダの対応表を表1－1に示します。

表1－1　エミュレーション環境一覧

	対象デバイス	パッケージ	プローブ・インタフェース変換ボード	ターゲット・ケーブル／エミュレーション・プローブ	変換ソケット／変換アダプタ／ピン・ヘッダ
	78K0S/KU1+	10ピンSSOP	SIMPLE PROBE Board	ターゲット・ケーブル：10本[注1]	ピン・ヘッダ 10本[注1] 0.635 mm ×0.635 mm （高さ：6 mm ）
★	78K0S/KY1+	16ピンSSOP, WLBGA, SDIP	SIMPLE PROBE Board	ターゲット・ケーブル：16本[注1]	ピン・ヘッダ 16本[注1] 0.635 mm ×0.635 mm （高さ：6 mm ）
★	78K0S/KA1+	20ピンSSOP, WLBGA, SDIP	SIMPLE PROBE Board	ターゲット・ケーブル：20本[注1]	ピン・ヘッダ 20本[注1] 0.635 mm ×0.635 mm （高さ：6 mm ）
		20ピンSSOP	789222 PROBE Board	NP-30MC[注2]	NSPACK20BK+YSPACK30BK[注3]
★	78K0S/KB1+	30ピンSSOP, SDIP	SIMPLE PROBE Board	ターゲット・ケーブル：30本[注1]	ピン・ヘッダ 30本[注1] 0.635 mm ×0.635 mm （高さ：6 mm ）
		30ピンSSOP	SIMPLE PROBE Board	QB-80-EP-01T	QB-30MC-EA-01T QB-30MC-YQ-01T QB-30MC-NQ-01T
			789234 PROBE Board	NP-30MC[注2]	NSPACK30BK+YSPACK30BK[注3]

注1. ターゲット・システム上に40ピンIDEコネクタを実装した場合，付属品のターゲット・ケーブル（単線）を使わず，40ピンIDEケーブル（ATA33規格）を使用することもできます。

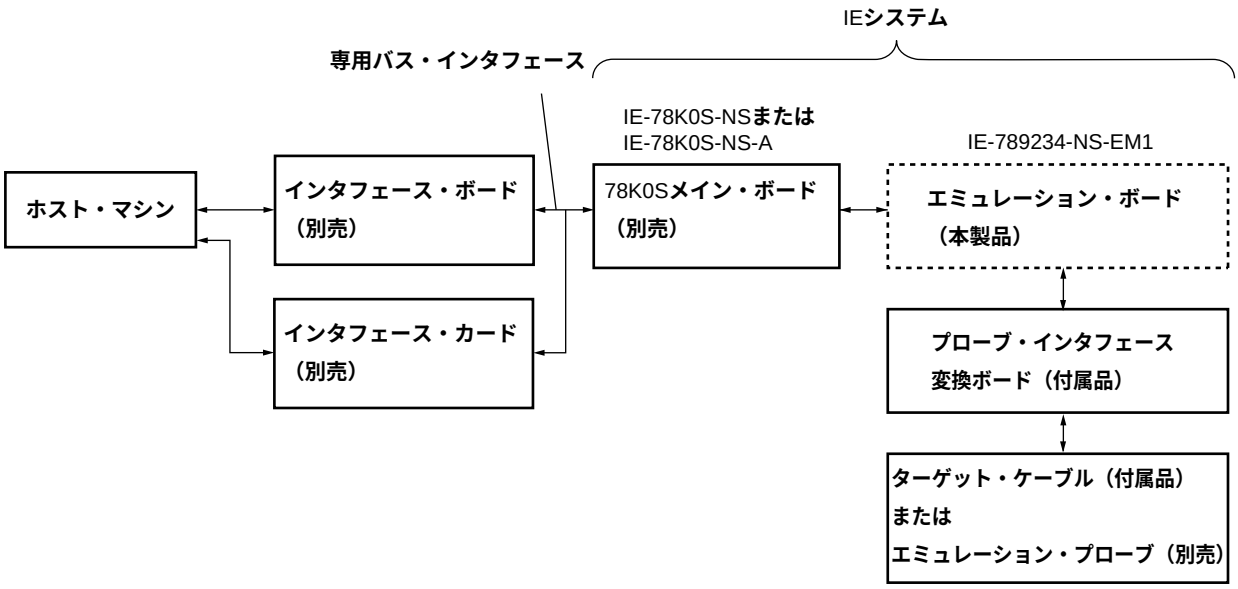
2. エミュレーション・プローブのNP-30MCは，株式会社内藤電誠町田製作所の製品です。
問い合わせ先：株式会社内藤電誠町田製作所（TEL（042）750-4172）

3. 変換アダプタのNSPACK30BK, YSPACK30BKは，東京エレテック株式会社の製品です。
問い合わせ先：大丸興業株式会社 東京電子部（TEL（03）3820-7112）
大阪電子部（TEL（06）6244-6672）

1. 2　ハードウエア構成

IE-789234-NS-EM1の位置付けは，図1－2のとおりです。

図1－2　基本ハードウエア構成



1.3 基本仕様

IE-789234-NS-EM1の基本仕様は，表1－2のとおりです。

表1－2　基本仕様

項　目	内　容
対象デバイス	・78K0S/KU1+：μPD78F9200, 78F9201, 78F9202 ・78K0S/KY1+：μPD78F9210, 78F9211, 78F9212, 78F9510, 78F9511, 78F9512 ・78K0S/KA1+：μPD78F9221, 78F9222 ・78K0S/KB1+：μPD78F9232, 78F9234
システム・クロック	低速内蔵発振クロック：240 kHz（固定） 高速内蔵発振クロック：8.0 MHz（固定） システム・クロック：10.0 MHz（MAX.）
システム・クロック供給	外部：パルス入力 内部：エミュレーション・ボード上に実装
ターゲット・インタフェース電源電圧	V_{DD} = 2.0～5.5 V（対象デバイスと同じ）

注意　78K0S/KU1+：μPD78F9500, 78F9501, 78F9502は，サポートしておりません。

第2章　各部の名称

この章では，IE-789234-NS-EM1**の本体各部の名称を紹介します。**

梱包箱の中には下記のものが入っています。

- **エミュレーション・ボード（**IE-789234-NS-EM1**）　：1枚**
- **プローブ・インタフェース変換ボード（**SIMPLE PROBE Board**）　：1枚**
- **プローブ・インタフェース変換ボード（**789222 PROBE Board**）　：1枚**
- **プローブ・インタフェース変換ボード（**789234 PROBE Board**）　：1枚**
- **ターゲット・ケーブル（赤2本，黒2本，黄26本）　：1セット**
- **スペーサ（**31 mm**）　：2本**
- **スペーサ（**7 mm**）　：2本**
- **ネジ（スペーサ用）　：4本**
- **梱包明細書　：1通**
- **ユーザーズ・マニュアル　：1冊**
- **保証書　：1通**

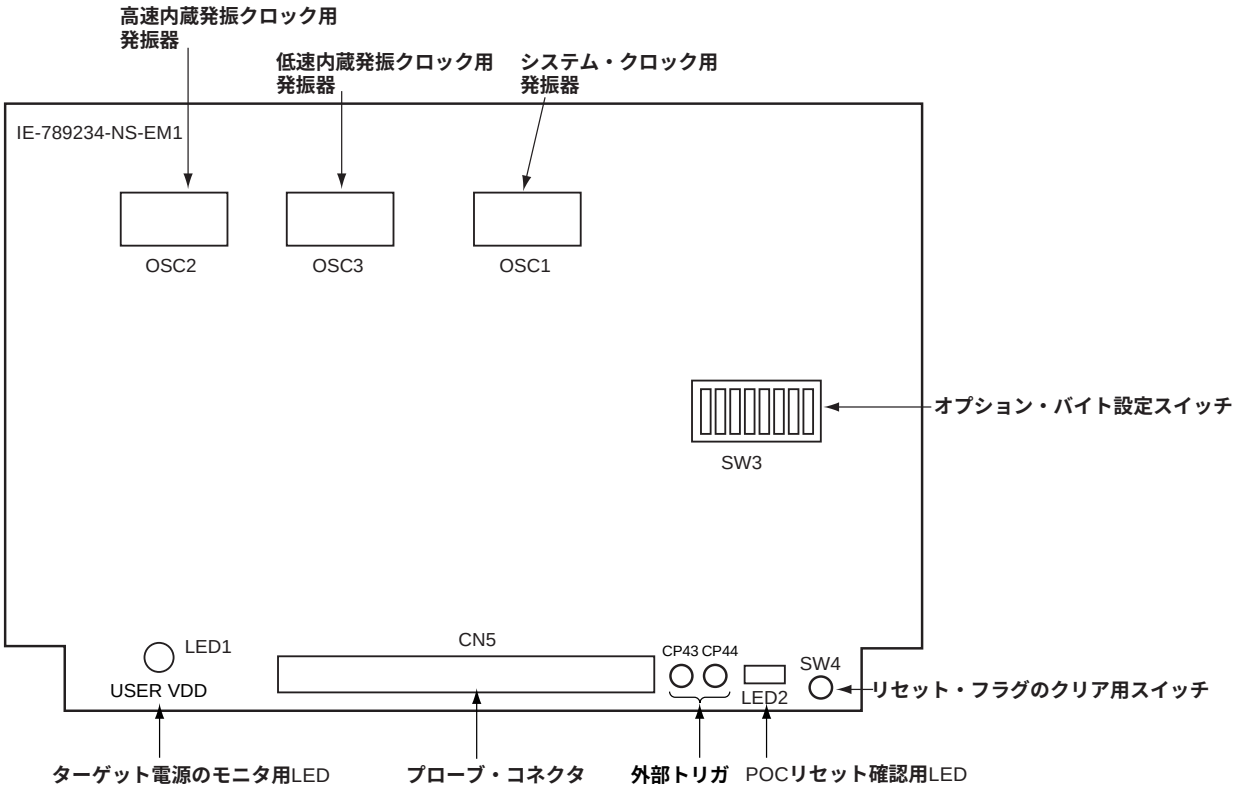
万一，不足や破損などがありましたら，販売員までご連絡ください。

また，添付の保証書は，それぞれの項目にご記入のうえ必ずご返送ください。

2. 1　ボード各部の名称

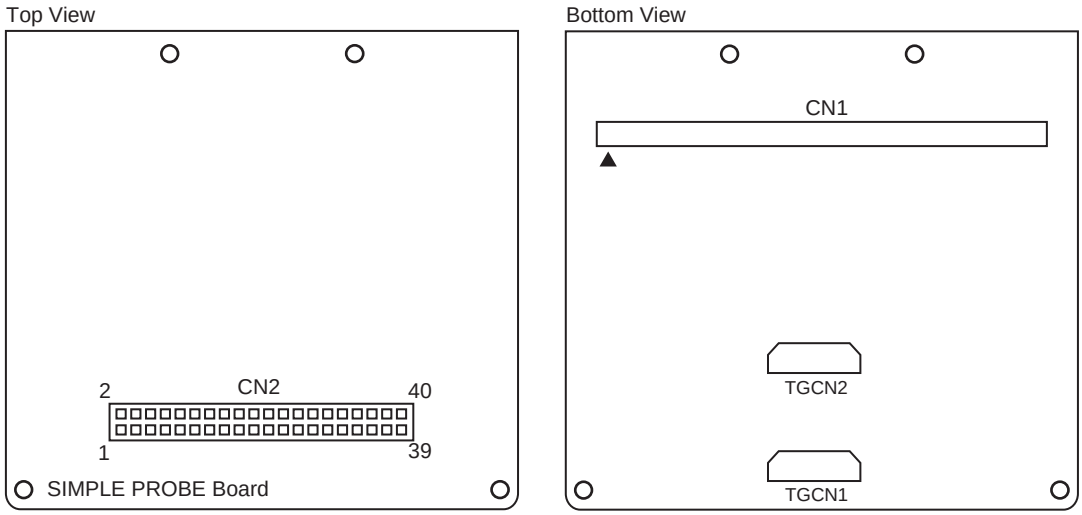
（1）エミュレーション・ボード（IE-789234-NS-EM1）

図2－1　IE-789234-NS-EM1の各部の名称



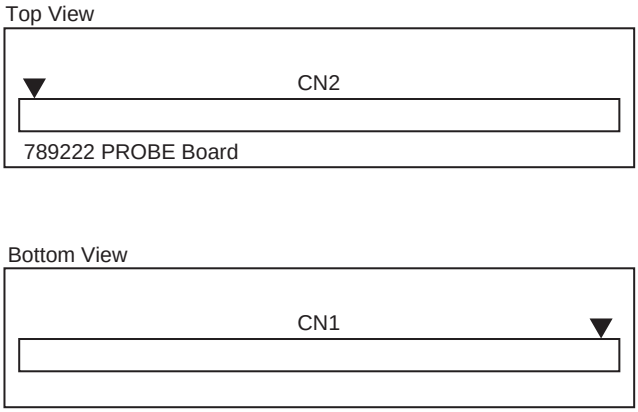
（2）プローブ・インタフェース変換ボード（SIMPLE PROBE Board）

図2－2　SIMPLE PROBE Boardの各部の名称



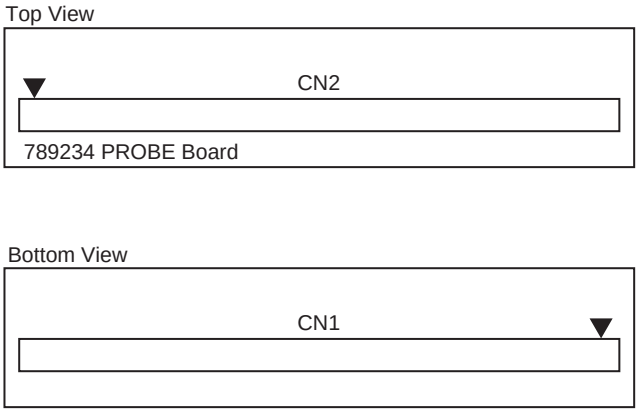
(3) プローブ・インタフェース変換ボード（789222 PROBE Board）

図2ー3　789222 PROBE Boardの各部の名称



(4) プローブ・インタフェース変換ボード（789234 PROBE Board）

図2ー4　789234 PROBE Boardの各部の名称



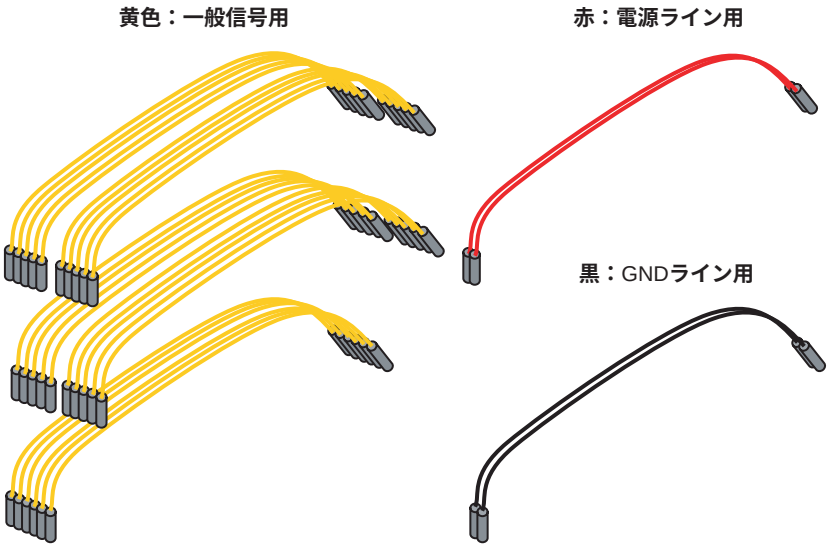
(5) ターゲット・ケーブル（単線30本）

赤：電源ライン用250 mm（V_{DD}, AV_{REF}端子接続用）　2本

黒：GNDライン用250 mm（V_{SS}, AV_{SS}端子接続用）　2本

黄色：一般信号用250 mm　26本

図2－5　ターゲット・ケーブル



2. 2　スイッチおよびジャンパの初期設定

表2－1　IE-789234-NS-EM1スイッチ初期設定

スイッチ	SW3-8	SW3-7	SW3-6	SW3-5	SW3-4	SW3-3	SW3-2	SW3-1
初期設定	1側（固定）	1側	1側	1側（固定）	1側	1側	1側	1側

2. 3　その他の初期設定

表2－2　IE-789234-NS-EM1のクロック設定

項目	設定内容	備考
OSC1	10 MHzの発振器ソケット実装	システム・クロックとして周波数（10 MHz）を供給 周波数変更可
OSC2	8 MHzの発振器実装	高速内蔵発振クロックとして周波数（8 MHz）を供給 周波数変更不可
OSC3	1.92 MHzの発振器実装	8分周し低速内蔵発振クロックとして周波数（240 kHz）を供給 周波数変更不可

第3章　設　　置

この章では，IE-789234-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aおよびエミュレーション・プローブなどへ接続する方法について説明します。また，各モードの設定を行う方法についてもあわせて説明します。

注意　ターゲット・システムとの接続，取り外しおよびスイッチなどの設定変更は，IEシステムおよびターゲット・システムの電源をOFFにしてから行ってください。

3.1 接　続

3.1.1 IE-78K0S-NSまたはIE-78K0S-NS-Aの本体との接続方法

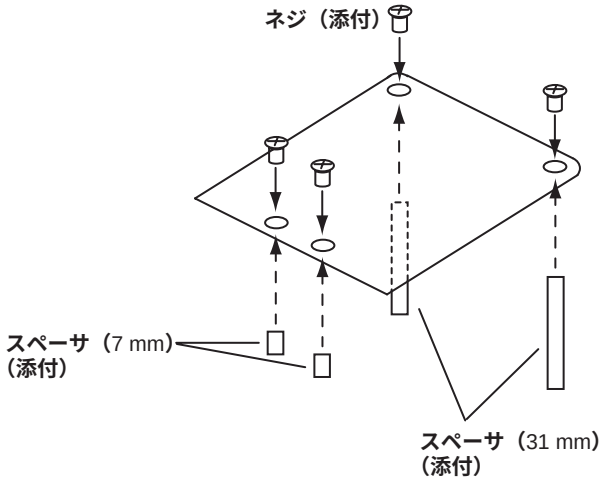
IE-789234-NS-EM1をIE-78K0S-NSへ接続する方法については，IE-78K0S-NS　**ユーザーズ・マニュアル**（U13549J）を参照してください。

IE-789234-NS-EM1をIE-78K0S-NS-Aへ接続する方法については，IE-78K0S-NS-A　**ユーザーズ・マニュアル**（U15207J）を参照してください。

3.1.2 プローブ・インタフェース変換ボードの設置

SIMPLE PROBE Boardに添付のスペーサを取り付けてください。

図3－1　SIMPLE PROBE Boardとスペーサの組み立て



3.1.3 ターゲット・システムとの接続方法

IE-789234-NS-EM1にプローブ・インタフェース変換ボードを取り付け，ターゲット･ケーブルまたはエミュレーション・プローブと接続する方法について説明します。なお，対象デバイスに対するプローブ・インタフェース変換ボード，ターゲット･ケーブル，エミュレーション・プローブの組み合わせは次の表のとおりです。

★ **表3－1　プローブ・インタフェース変換ボード，ターゲット・ケーブル，エミュレーション・プローブの組み合わせ**

対象デバイス	パッケージ	プローブ・インタフェース変換ボード	ターゲット・ケーブル／エミュレーション・プローブ
78K0S/KU1+	10ピンSSOP	SIMPLE PROBE Board	ターゲット・ケーブル10本
78K0S/KY1+	16ピンSSOP, WLBGA, SDIP	SIMPLE PROBE Board	ターゲット・ケーブル16本
78K0S/KA1+	20ピンSSOP, WLBGA, SDIP	SIMPLE PROBE Board	ターゲット・ケーブル20本
	20ピンSSOP	789222 PROBE Board	NP-30MC
78K0S/KB1+	30ピンSSOP, SDIP	SIMPLE PROBE Board	ターゲット・ケーブル30本
	30ピンSSOP	SIMPLE PROBE Board	QB-80-EP-01T
	30ピンSSOP	789234 PROBE Board	NP-30MC

(1) ターゲット・ケーブルの接続方法

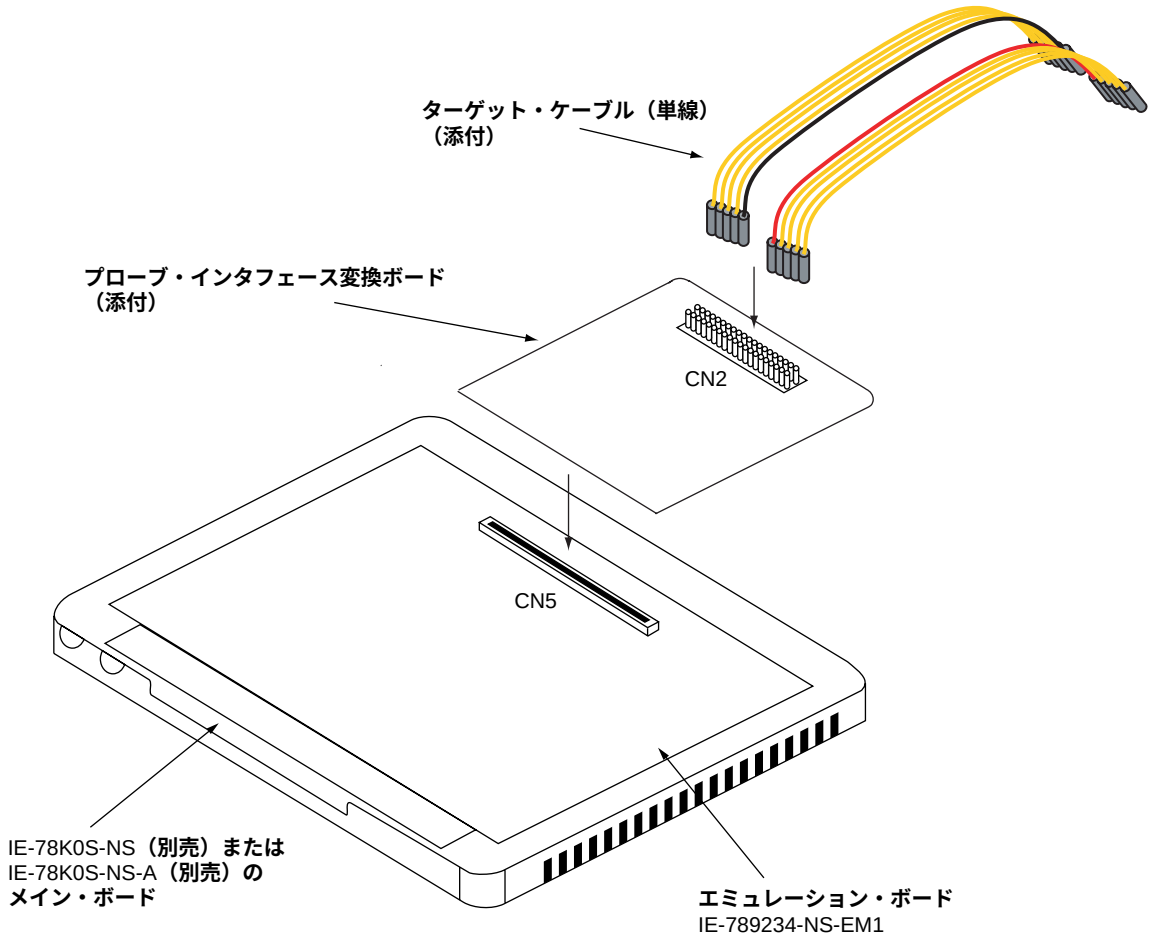
プローブ・インタフェース変換ボード（SIMPLE PROBE Board）に対象デバイスに対応するピン数のターゲット・ケーブルを接続してください。対象デバイスとのピン対応表を表3－2に示します。

- 78K0S/KU1+　赤：V_{DD}端子接続用1本／黒：V_{SS}端子接続用1本／黄色：一般信号用8本
- 78K0S/KY1+　赤：V_{DD}端子接続用1本／黒：V_{SS}端子接続用1本／黄色：一般信号用14本
- 78K0S/KA1+　赤：V_{DD}, AV_{REF}端子接続用2本／黒：V_{SS}端子接続用1本／黄色：一般信号用17本
- 78K0S/KB1+　赤：V_{DD}, AV_{REF}端子接続用2本／黒：V_{SS}, AV_{SS}端子接続用2本／黄色：一般信号用26本

①IE-789234-NS-EM1のCN5とSIMPLE PROBE BoardのCN1を接続します。

②SIMPLE PROBE BoardのCN2と対象デバイスに対応するピン数のターゲット・ケーブルを接続します。

図3－2　SIMPLE PROBE Boardとターゲット・ケーブルの接続



注意1.　接続方法を間違えますと，IEシステムが破壊されることがあります。

2.　78K0S/KB1+以外をエミュレーションする際，ターゲットI/F（ピン・ヘッダ）において機能ピンの割り当てがない端子（未使用端子）には，何も接続しないでください。

表3－2 SIMPLE PROBE Boardの対象デバイス端子対応表

CN2	78K0S/KU1+（10ピン）	78K0S/KY1+（16ピン）	78K0S/KA1+（20ピン）	78K0S/KB1+（30ピン）
1	－	－	AV_{REF}（20）	AV_{REF}（28）
2	－	－	－	AV_{SS}（29）
3	P20/ANI0/TI000/TOH1（1）	P20/ANI0/TI000/TOH1（1）	P20/ANI0（19）	P20/ANI0（27）
4[注1]	－	－	－	－
5	P21/ANI1/TI010/TO/INTP0（10）	P21/ANI1/TI010/TO/INTP0（16）	P21/ANI1（18）	P21/ANI1（26）
6[注1]	－	－	－	－
7	P22/X2/ANI2（6）	P22/X2/ANI2（9）	P22/ANI2（17）	P22/ANI2（25）
8[注1]	－	－	－	－
9	P23/X1/ANI3（5）	P23/X1/ANI3（8）	P23/ANI3（16）	P23/ANI3（24）
10[注1]	－	－	－	－
11	V_{DD}（4）	V_{DD}（5）	V_{DD}（5）	V_{DD}（7）
12	V_{SS}（3）	V_{SS}（4）	V_{SS}（1）	V_{SS}（6）
13	－	－	－	P120（30）
14[注1]	－	－	－	－
15	－	－	P121/X1（2）	P121/X1（8）
16[注1]	－	－	－	－
17	－	－	P122/X2（3）	P122/X2（9）
18[注1]	－	－	－	－
19	－	－	P123（4）	P123（5）
20[注2]	－	－	－	－
21	－	－	－	P00（4）
22	P40（2）	P40（3）	P40（9）	P40（15）
23	－	－	－	P01（3）
24	－	P41（2）	P41/INTP3（10）	P41/INTP3（16）
25	－	－	－	P02（2）
26	－	P42（15）	P42/TOH1（11）	P42/TOH1（17）
27	－	－	－	P03（1）
28	P43（9）	P43（14）	P43/TxD6/INTP1（12）	P43/TxD6/INTP1（18）
29	－	－	P130（15）	P130（23）
30	－	P44（11）	P44/RxD6（13）	P44/RxD6（19）
31	－	－	P30/TI000/INTP0（8）	P30/TI000/INTP0（14）
32	－	P45（10）	P45（14）	P45（20）
33	－	－	P31/TI010/TO00/INTP2（7）	P31/TI010/TO00/INTP2（13）
34	－	P46（7）	－	P46（21）
35	P32/INTP1（8）	P32/INTP1（13）	－	P32（12）
36	－	P47（6）	－	P47（22）
37	－	－	－	P33（11）
38[注1]	－	－	－	－
39	P34/$\overline{\text{RESET}}$（7）	P34/$\overline{\text{RESET}}$（12）	P34/$\overline{\text{RESET}}$（6）	P34/$\overline{\text{RESET}}$（10）
40[注1]	－	－	－	－

注1. GND端子です。各GND端子はSIMPLE PROBE Board上でV_{SS}（12ピン）と接続されています。

2. Non-connection端子です。

備考 （）内は対象デバイスのピン番号です。

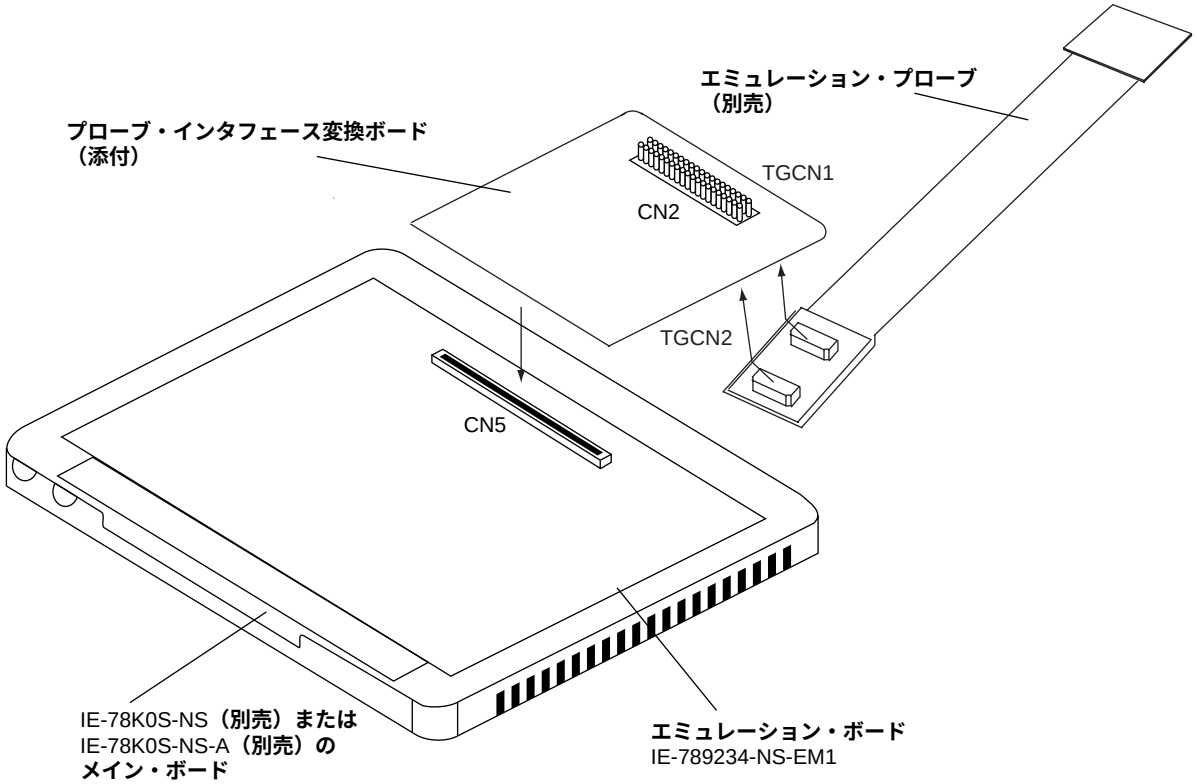
(2) エミュレーション・プローブ（QB-80-EP-01T）の接続方法

プローブ・インタフェース変換ボード（SIMPLE PROBE Board）のプローブ・コネクタTGCN1, TGCN2に接続してください。

①IE-789234-NS-EM1のCN5とSIMPLE PROBE BoardのCN1を接続します。

②SIMPLE PROBE BoardのTGCN1, TGCN2とエミュレーション・プローブを接続します。

図3ー3　QB-80-EP-01T とSIMPLE PROBE Boardとの接続



注意1. 接続方法を間違えますと，IEシステムが破壊されることがあります。

2. 端子の接続情報について付録A　エミュレーション・プローブのピン対応表を参照してください。また，接続の詳細については，エミュレーション・プローブのユーザーズ・マニュアルを参照してください。

(3) エミュレーション・プローブ（NP-30MC）の接続方法

対象デバイスに対応するプローブ・インタフェース変換ボードを使用してください。

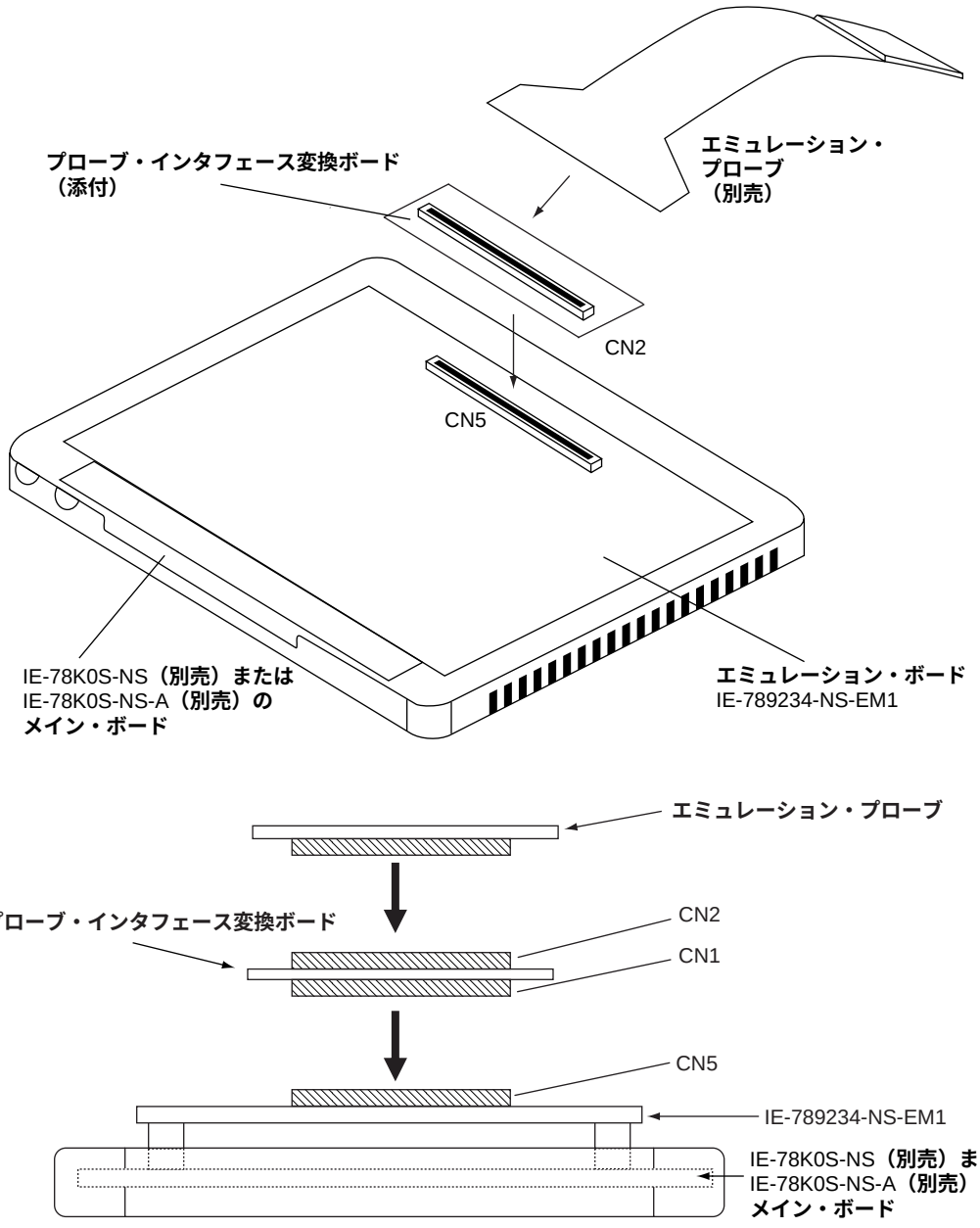
78K0S/KA1+：789222 PROBE Board

78K0S/KB1+：789234 PROBE Board

①IE-789234-NS-EM1のCN5とプローブ・インタフェース変換ボードのCN1を接続します。

②プローブ・インタフェース変換ボードのCN2とエミュレーション・プローブを接続します。

図3－4　NP-30MCとプローブ・インタフェース変換ボードの接続



注意1. **接続方法を間違えますと，IEシステムが破壊されることがあります。**

2. **端子の接続情報について付録A　エミュレーション・プローブのピン対応表を参照してください。また，接続の詳細については，エミュレーション・プローブのユーザーズ・マニュアルを参照してください。**

3. 2 本体のスイッチおよびジャンパ設定

(1) IE-78K0S-NS**の設定**

IE-789234-NS-EM1**を使用する際には,**IE-78K0S-NS**の各スイッチおよびジャンパの設定を次のとおりにしてください。**

なお，スイッチおよびジャンパの位置については，IE-78K0S-NS **ユーザーズ・マニュアル（**U13549J**）を参照してください。**

注意　ジャンパ設定を間違えると，破損する場合があります。

表3－3　IE-78K0S-NS**のスイッチおよびジャンパ設定**

	SW1	SW3	SW4	JP1	JP4
設定	OFF	**すべて**ON **（固定）**	**すべて**ON **（固定）**	2-3**ショート**	1-2**ショート**

(2) IE-78K0S-NS-A**の設定**

IE-78K0S-NS-A**を使用する際には，**IE-78K0S-NS-A**の各スイッチおよびジャンパの設定を次のとおりにしてください。**

なお，スイッチおよびジャンパの位置については，IE-78K0S-NS-A **ユーザーズ・マニュアル（**U15207J**）を参照してください。**

注意　ジャンパ設定を間違えると，破損する場合があります。

表3－4　IE-78K0S-NS-A**のスイッチおよびジャンパ設定**

	SW1	JP1	JP3
設定	OFF	1-2**ショート**	**ショート （固定）**

3. 3　ターゲット・インタフェースの電源電圧設定

IEシステムは，ターゲット・システムの電源電圧と同レベルの電圧（2.0～5.5 V：対象デバイスと同じ）でエミュレーション可能です。ターゲット・システムを接続しない場合（V_{DD}：0 V）は，自動的にエミュレータ内部電源（5 V）で動作します。

ターゲット・システムのV_{DD}端子は，IE-789234-NS-EM1内ではターゲット・システムの電源が接続されていることをモニタするLED1（USERVDD）のコントロールとターゲット・インタフェース電源生成の基準電圧として使用しています。

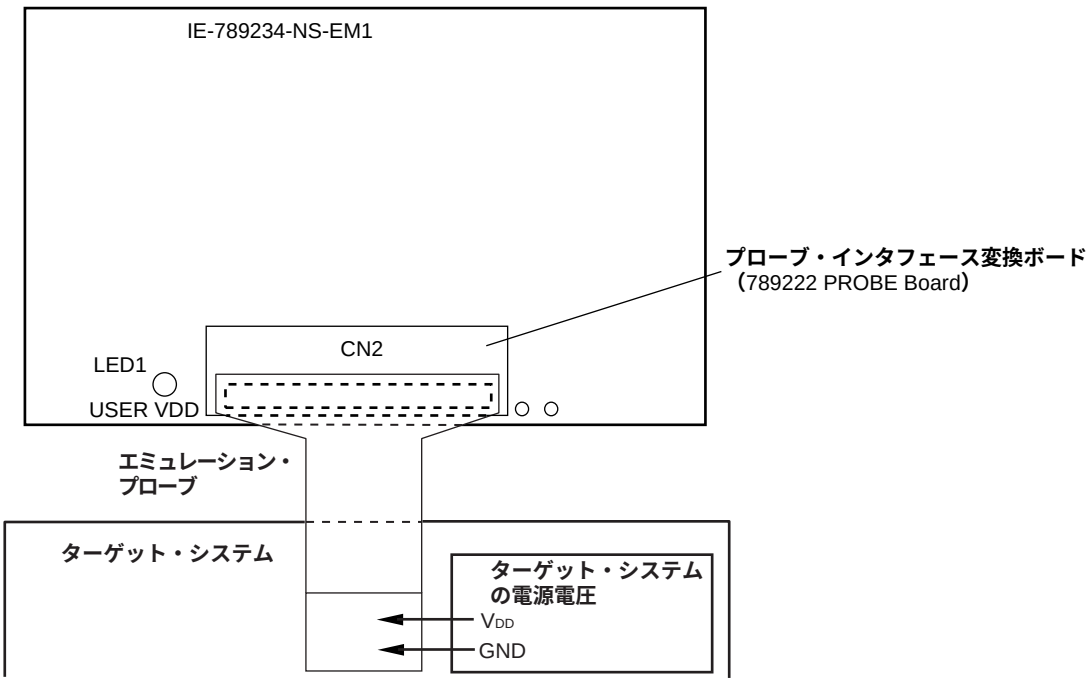
ターゲット・インタフェースの電源の設定内容を表3－5に示します。

動作電源の選択方法については，ID78K0S-NS Ver.2.52 **統合デバッガ　操作編　ユーザーズ・マニュアル**（U16584J）を参照してください。

表3－5　ターゲット・インタフェースの電源設定

ターゲット・インタフェースの電源		統合デバッガ（ID78K0S-NS） 動作電源選択
ターゲット・システムを接続する場合	2.0～5.5 V	Target
IEシステム内の電源を使用する場合	5 V	Internal

図3－5　ターゲット・システムの電源電圧の接続



注意　ターゲット・システムとの接続，取り外しは，IEシステムおよびターゲット・システムの電源をOFF**にしてから行ってください。**

3. 4　クロックの設定

3. 4. 1　クロック設定の概要

デバッグ時のシステム・クロックは次の（1）-（4）から選択できます。

（1）エミュレーション・ボードに実装済みのクロック
（2）ユーザが実装するクロック
（3）ターゲット・システムからクロックを入力
（4）高速内蔵発振クロック

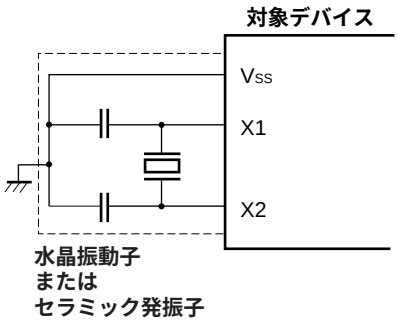
ターゲット・システム上にクロック発振回路を組んでいる場合には，**（1）エミュレーション・ボードに実装済みのクロック，（2）ユーザが実装するクロック**または**（4）高速内蔵発振クロック**を選択してください。クロック発振回路とは，対象デバイスに発振子を接続して対象デバイス内部の発振回路を使用することをいいます。図3－6（a）に外付け回路を示します。エミュレーション時には，ターゲット・システムに実装した発振回路は使用しません。IE-78K0S-NSまたはIE-78K0S-NS-A内にインストールされているエミュレーション・ボードに実装されたクロックを使用します。

ターゲット・システム上に外部クロックを組んでいる場合には，**（1）エミュレーション・ボードに実装済みのクロック，（2）ユーザが実装するクロック，（3）ターゲット・システムからクロックを入力**または**（4）高速内蔵発振クロック**を選択してください。外部クロックとは，対象デバイスの外部ICからクロックを供給することをいい，対象デバイス内部の発振回路は使用しません。図3－6（b）に外付け回路を示します。

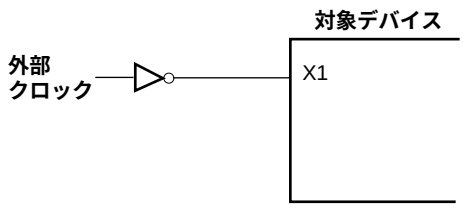
注意　システム・クロックが正常に供給されていないと，IE**システムがハングアップします。また，ターゲット・システムからのクロック入力は，矩形波を入力してください。ただし，**X2**端子にクロックを供給する必要はありません。また，水晶振動子またはセラミック発振子を直接**X1**端子に接続しても動作しません。**

図3－6　システム・クロック発振回路の外付け回路

（a）クロック発振回路



（b）外部クロック

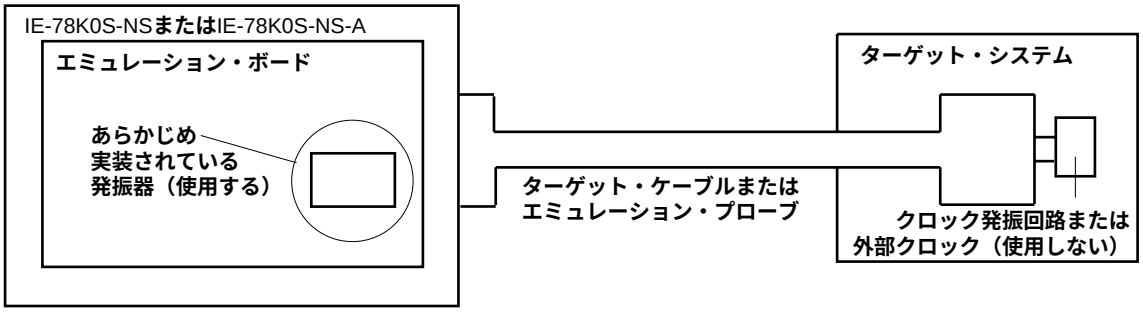


(1) エミュレーション・ボードに実装済みのクロック

IE-789234-NS-EM1に実装している発振回路を使用できます。

エミュレーション・ボード上にあらかじめ水晶発振器（OSC1）が実装されています。周波数は，10.0 MHzです。

図3－7　エミュレーション・ボードに実装済みのクロックを使用する場合



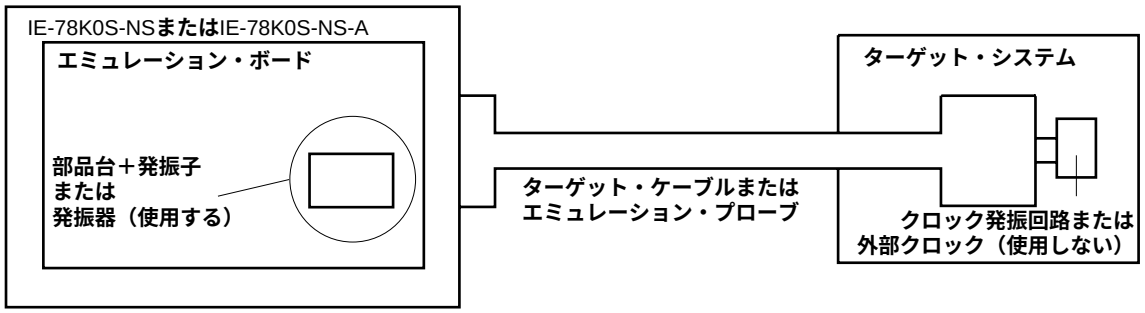
備考　IE-789234-NS-EM1上（円内）の発振器から供給されるクロックを使用します。

(2) ユーザが実装するクロック

ユーザのセット仕様に応じたクロックをIE-789234-NS-EM1に実装して使用できます。あらかじめ実装されているクロックとは異なる周波数でデバッグしたいときに有効です。

エミュレーション・ボード上に装着済みの水晶発振器（OSC1）を取り外し使用する発振子を実装します。

図3－8　ユーザが実装するクロックを使用する場合

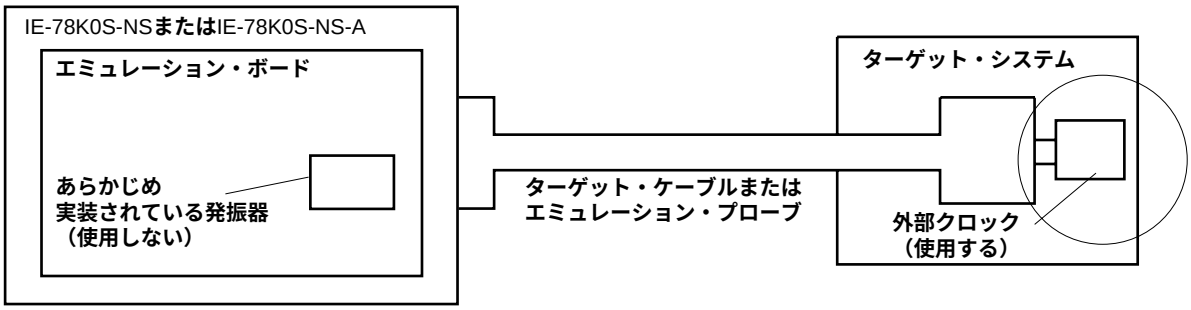


備考　IE-789234-NS-EM1上（円内）の発振子を実装した部品台，または発振器から供給されるクロックを使用します。

(3) ターゲット・システムからクロックを入力

ターゲット・システム上のシステム・クロックの外部クロックをターゲット・ケーブルまたは，エミュレーション・プローブを介して使用できます。

図3－9　ターゲット・システムからクロックを入力する場合

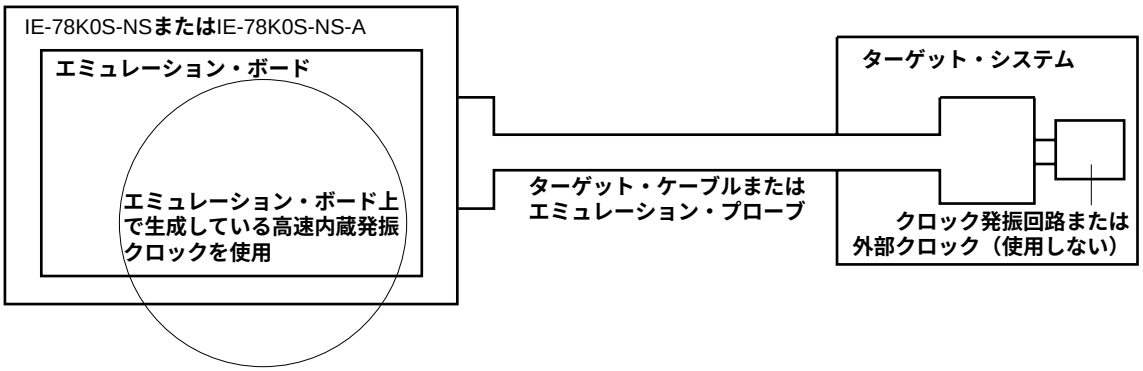


備考　ターゲット・システム上（円内）の外部クロックから供給されるクロックを使用します。

(4) 高速内蔵発振クロックを使用する場合

IE-789234-NS-EM1上で生成している高速内蔵発振クロックを使用できます。

図3－10　高速内蔵発振クロックを使用する場合



備考　IE-789234-NS-EM1上（円内）の高速内蔵発振クロック用発振器から供給されるクロックを使用します。

3.4.2 システム・クロックの設定

システム・クロックの設定内容は，表3－6のとおりです。

表3－6　システム・クロックの設定内容

使用するシステム・クロックおよび周波数		SW3設定（オプション・バイト）		CPUクロック・ソース選択（ID78K0S-NS）	X1, X2の兼用機能
		SW3-3（OSCSEL1）	SW3-2（OSCSEL0）		
(1) エミュレーション・ボードに実装済みのクロックを使用する場合	10 MHz	0	0	Internal	X1：X1として使用 X2：X2として使用
(2) ユーザが実装するクロックを使用する場合	10 MHz以外				
(3) ターゲット・システムからクロックを入力する場合				External	
(1) エミュレーション・ボードに実装済みのクロックを使用する場合	10 MHz	0	1	Internal	X1：X1として使用 X2：ポートとして使用可
(2) ユーザが実装するクロックを使用する場合	10 MHz以外				
(3) ターゲット・システムからクロックを入力する場合				External	
(4) 高速内蔵発振クロックを使用する場合	8 MHz	1	x	Internal	X1：ポートとして使用可 X2：ポートとして使用可

x：don't care

注意1. システム・クロックのソース選択は統合デバッガ起動時に行い，それ以降変更しないでください。

2. 外部クロックを使用する場合には，統合デバッガ（ID78K0S-NS）起動時にコンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア（Clock）を“External”に選択してください（ユーザ・クロックの選択）。

3. RC発振回路を使用したエミュレーションはできません。

(1) エミュレーション・ボードに実装済みのクロックを使用する場合

出荷時には，10.0 MHzの水晶発振器がIE-789234-NS-EM1上のソケット（OSC1）に実装されています。オプション・バイトの設定にしたがって，SW3の設定を次のようにしてください。

SW3-2：0，SW3-3：0　または　SW3-2：1，SW3-3：0

備考　SW3-2：OSCSEL0，SW3-3：OSCSEL1

統合デバッガ（ID78K0S-NS）起動時には，コンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア（Clock）を“Internal”に選択してください（エミュレータ内クロックの選択）。

(2) ユーザが実装するクロックを使用する場合

エミュレーション・ボード上に実装済みの水晶発振器（OSC1：10.0 MHz）を取り外し、ご使用になる発振器，もしくは発振子を装着した部品台（発振回路）を実装します。

オプション・バイトの設定にしたがって，SW3の設定を次のようにしてください。

SW3-2：0 SW3-3：0	**または**	SW3-2：1 SW3-3：0

備考　SW3-2：OSCSEL0，SW3-3：OSCSEL1

使用するクロックの種類によって，次の（a）または（b）に示す設定を行ってください。

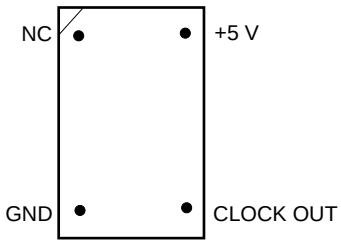
統合デバッガ（ID78K0S-NS）起動時には，コンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア（Clock）を“ Internal ”に選択してください（エミュレータ内クロックの選択）。

(a) 水晶発振器を用いる場合

◆準備するもの

・水晶発振器（端子が図3－11のとおりで，電源電圧：＋5 V, 出力レベル：CMOSレベルのもの）

図3－11　水晶発振器



（Top View）

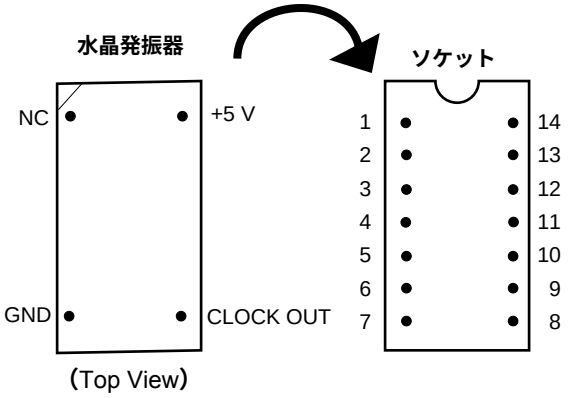
〈手　順〉

① IE-789234-NS-EM1を用意します。

② IE-789234-NS-EM1上のソケット（OSC1）に装着されている水晶発振器を取り外します。

③ ②で水晶発振器を外したソケット（OSC1）に，水晶発振器を装着します。このとき次に示すとおりに水晶発振器端子をソケット端子に差し込んでください。

図3－12　水晶発振器とソケットの対応



水晶発振器端子	ソケット端子番号
NC	1
GND	7
CLOCK OUT	8
+5 V	14

④　IE-789234-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aにインストールします。

(b) セラミック発振子／水晶振動子を用いる場合

◆準備するもの

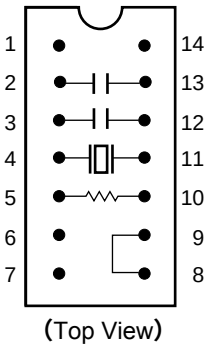
- 部品台
- セラミック発振子または水晶振動子
- 抵抗Rx
- コンデンサCA
- コンデンサCB
- 半田付け用具一式

〈手　　順〉

① 部品台に使用するセラミック発振子または水晶振動子，その発振周波数に適合する抵抗Rx，コンデンサCA，コンデンサCBを次のように半田付けします。

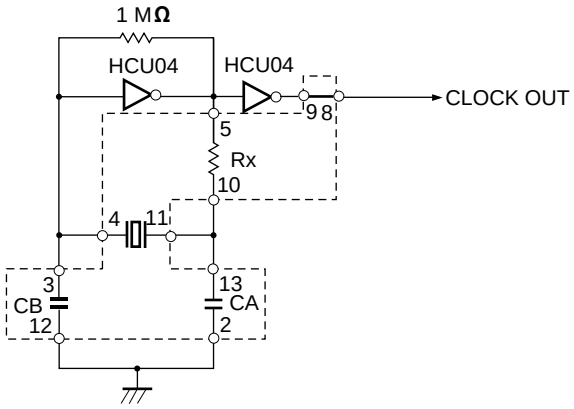
図3－13　部品台との接続

部品台（OSC1）



端子番号	接　　続
2-13	コンデンサCA
3-12	コンデンサCB
4-11	セラミック発振子／水晶振動子
5-10	抵抗Rx
8-9	ショート

回路図



備考1. **破線で囲まれた箇所は，部品台に取り付ける部分を示します。**

2. **抵抗**Rx, **コンデンサ**CA, CB**の値に関しては，使用する発振子メーカのデータ・シートを参照してください**

② IE-789234-NS-EM1**を用意します。**

③ IE-789234-NS-EM1**上のソケット（**OSC1**）に装着されている水晶発振器を取り外します。**

④ **③で水晶発振器を外したソケット（**OSC1**）に，①の部品台を装着します。このとき**1**番ピン・マークの方向に注意して差し込んでください。**

⑤ **部品台が，図**3－13**のように配線されているか確認してください。**

⑥ IE-789234-NS-EM1**を**IE-78K0S-NS**または**IE-78K0S-NS-A**にインストールします。**

(3) ターゲット・システムからクロックを入力する場合

オプション・バイトの設定にしたがって，SW3**の設定を次のようにしてください。**

SW3-2：0 SW3-3：0	**または**	SW3-2：1 SW3-3：0

備考　SW3-2：OSCSEL0，SW3-3：OSCSEL1

統合デバッガ（ID78K0S-NS**）起動時には，コンフィギュレーション・ダイアログの**CPU**クロック・ソース選択エリア（**Clock**）を“** External **”に選択してください（ユーザ・クロックの選択）。**

(4) 高速内蔵発振クロックを使用する場合

オプション・バイトの設定にしたがって，SW3**の設定を次のようにしてください。高速内蔵発振は**8 MHz**発振器（**OSC2**）を使用します。**

SW3-3：1

備考1.　SW3-2：OSCSEL0，SW3-3：OSCSEL1

2. SW3-2**については，どちらを選択しても問題ありません。**

統合デバッガ（ID78K0S-NS**）起動時には，コンフィギュレーション・ダイアログの**CPU**クロック・ソース選択エリア（**Clock**）を“** Internal **”に選択してください。**

3. 5 外部トリガ

外部トリガは，IE-789234-NS-EM1のチェックピンであるEXTOUT，EXTINにそれぞれ接続してください。

なお，端子特性については，IE-78K0S-NS ユーザーズ・マニュアル（U13549J）またはIE-78K0S-NS-A ユーザーズ・マニュアル（U15207J）を参照してください。

また，使用方法については，ID78K0S-NS Ver.2.52 統合デバッガ 操作編 ユーザーズ・マニュアル（U16584J）を参照してください。

（1）EXTOUT

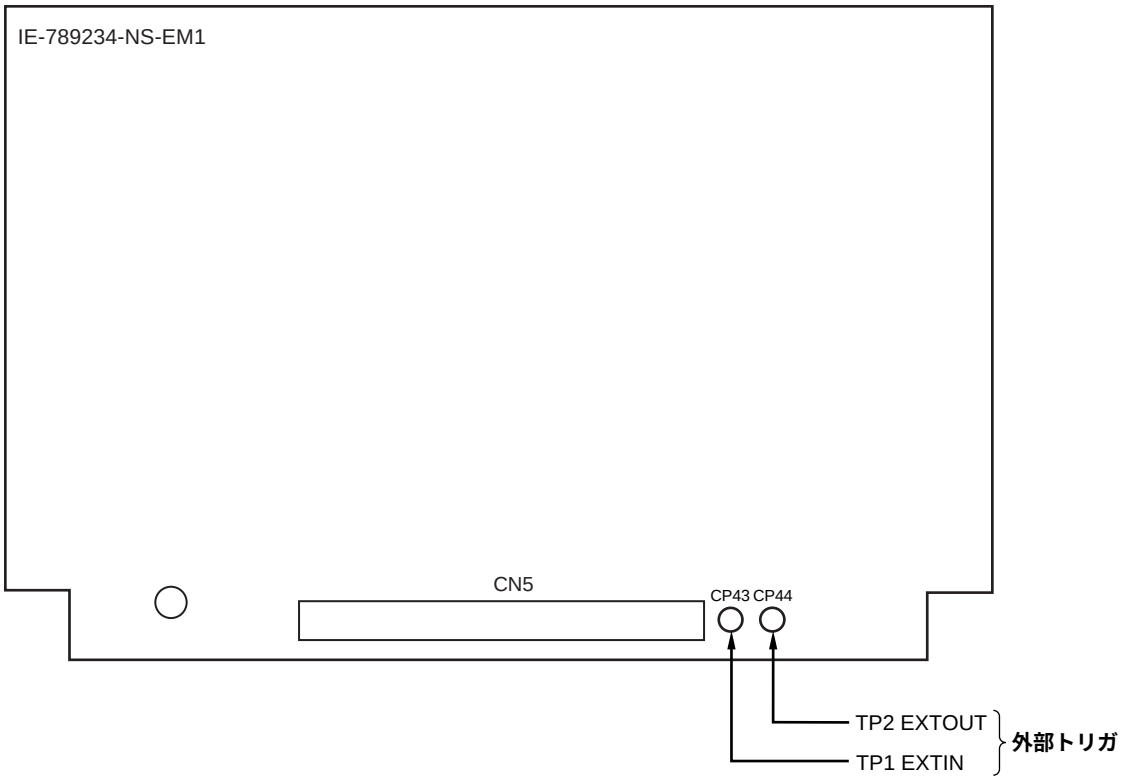
IE-789234-NS-EM1上のEXTOUT端子より，ブレーク・イベント発生時に，1.3 μs間ロウ・レベルを出力します。

注意 オープン・ドレーン出力のため，ターゲット・システム上でプルアップ抵抗を接続してください。

（2）EXTIN

IE-789234-NS-EM1上のEXTIN端子より，イベント信号を入力できます。2CPU動作クロック以上，ハイ・レベルのパルス信号を入力してください。

図3－14 外部トリガの入力位置



3. 6　リセット・フラグのクリア用スイッチについて

IE-789234-NS-EM1ボード上にリセット・フラグをクリアするスイッチSW4があります。

スイッチSW4を押すことでリセット・コントロール・フラグ・レジスタのbit0（LVIRF），bit4（WDTRF）をクリアすることができます。

ただし，CPUリセットを伴う場合があります。

①プログラム停止中の場合

bit0（LVIRF），bit4（WDTRF）のみクリアします。

②デバッガのコンフィギュレーション・ダイアログでリセット・マスクを有効にしてプログラムを実行した場合

bit0（LVIRF），bit4（WDTRF）のみクリアします。

③デバッガのコンフィギュレーション・ダイアログでリセット・マスクを無効にしてプログラムを実行した場合

bit0（LVIRF），bit4（WDTRF）のクリアとCPUがリセットされます。

LVIRF：低電圧検出（LVI）回路による内部リセット要求

WDTRF：ウォッチドック・タイマ（WDT）による内部リセット要求

3. 7　POC, LVI機能のエミュレーション

内部リセット確認用にLED2があります。

LED2は次のリセット中に点滅します。

・パワーオン・クリア（POC）回路の電源電圧と検出電圧との比較による内部リセット

・低電圧検出（LVI）回路の電源電圧と検出電圧との比較による内部リセット

注意　点滅中はブレークしないでください。

LED2の点滅中にブレークさせた場合，統合デバッガがハングアップします（全ブレーク要因）。

ブレークする際は，電源電圧を検出電圧以上に戻してください。

3. 8 オプション・バイトの設定

IE-789234-NS-EM1には次のオプション・バイトがあります。

●低速内蔵発振器の発振

●システム・クロック・ソースの選択

●$\overline{\text{RESET}}$端子の制御

●電源投入時，またはリセット入力したときの発振安定時間の設定

オプション・バイトの設定はSW3で行います。

オプション・バイトのフォーマット

bit	7	6	5	4	3	2	1	0
対象デバイス	1	DEFOSTS1	DEFOSTS0	1	RMCE	OSCSEL1	OSCSEL0	LIOCP
IE-789234-NS-EM1	−	SW3-7	SW3-6	−	SW3-4	SW3-3	SW3-2	SW3-1

●低速内蔵発振器の発振

表3−7　低速内蔵発振器の発振の設定

SW3-1設定	LIOCP	低速内蔵発振器の発振
1側	1	停止不可
0側	0	ソフトウエアにより停止可能

●システム・クロック・ソースの選択

表3−8　システム・クロック・ソースの設定

SW3-3設定	SW3-2設定	OSCSEL1	OSCSEL0	システム・クロック・ソースの選択
0側	0側	0	0	水晶／セラミック発振クロック
0側	1側	0	1	外部クロック入力（X1端子のみ使用）
1側	0側	1	x	高速内蔵発振クロック

x：don’t care

●$\overline{\text{RESET}}$端子の制御

表3−9　$\overline{\text{RESET}}$端子の制御の設定

SW3-4設定	RMCE	$\overline{\text{RESET}}$端子の制御
1側	1	$\overline{\text{RESET}}$ 端子として使用
0側	0	$\overline{\text{RESET}}$ 端子を入力専用ポート（P34）として使用

リセット・コントロール・フラグ・レジスタと外部リセット入力に関する動作

・P34/$\overline{\text{RESET}}$をP34として使用した場合

リセット・コントロール・フラグ・レジスタのクリアはSW4でしか行えません。

・P34/$\overline{\text{RESET}}$を$\overline{\text{RESET}}$端子として使用した場合

①統合デバッガのコンフィギュレーション・ダイアログで、リセット・マスクを無効にしてプログラムを実行すると，外部リセット入力によりリセット・コントロール・フラグ・レジスタのクリアとCPUのリセットが行われます。

②統合デバッガのコンフィギュレーション・ダイアログで、リセット・マスクを有効にしてプログ

ラムを実行すると，外部リセット入力によりリセット・コントロール・フラグ・レジスタのみクリアされます。

③プログラム停止中に外部リセット入力が入るとリセット・コントロール・フラグ・レジスタのみクリアされます。

④外部リセット入力を端子マスクする場合

（1）SW3-4設定を0側：$\overline{\text{RESET}}$端子を入力専用ポート（P34）として使用 にしてください。

（2）統合デバッガのコンフィギュレーション・ダイアログでリセット・マスクを有効にしてプログラムを実行してください。

●電源投入時，またはリセット入力したときの発振安定時間の設定

表3－10　発振安定時間の設定

SW3-7設定	SW3-6設定	DEFOSTS1	DEFOSTS0	電源投入時，またはリセット入力したときの発振安定時間の設定
0側	0側	0	0	2^{10}/fx （102.4 μs）
0側	1側	0	1	2^{12}/fx （409.6 μs）
1側	0側	1	0	2^{15}/fx （3.27 ms）
1側	1側	1	1	2^{17}/fx （13.1 ms）

注意　このオプション設定は，システム・クロック・ソースに高速内蔵発振クロック以外を選択した場合のみ有効となります。高速内蔵発振クロックを選択した場合，ウエイト時間はありません。

第4章　対象デバイスとターゲット・インタフェース回路の相違

この章では，対象デバイスの信号線とIEシステムのターゲット・インタフェース回路の信号線との相違について説明します。

対象デバイスはCMOS回路ですが，IEシステムのターゲット・インタフェース回路は，エミュレーションCPU, TTL, CMOS-ICなどによるエミュレーション回路構成でエミュレーションを実現しています。

IEシステムとターゲット・システムを接続してディバグした場合，ターゲット・システム上であたかも実際の対象デバイスが動作しているようにIEシステムがエミュレーションします。しかし、実際にはIEシステムがエミュレートしているので，細かい違いが生じます。

（1）エミュレーションCPUから入出力される信号

（2）ターゲット・システムからゲートを通して入出力される信号

（3）その他の信号

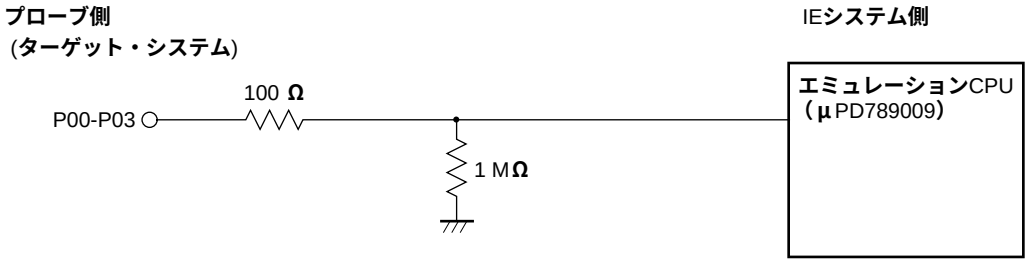
上記の（1）から（3）の信号について，IE-789234-NS-EM1の回路を次に示します。なお，兼用端子の処理についても同様であり，IEシステム内での回路はありません。

(1) エミュレーションCPUから入出力される信号

図4－1　エミュレーション回路の等価回路1を参照してください。

・ポート0関係の信号

図4－1　エミュレーション回路の等価回路1



(2) ターゲット・システムからゲートを通して入出力される信号

図4－2　エミュレーション回路の等価回路2，図4－3　エミュレーション回路の等価回路3を参照してください。

・ポート2関係の信号
・ポート3関係の信号
・ポート4関係の信号
・ポート12関係の信号
・ポート13関係の信号

図4－2　エミュレーション回路の等価回路2

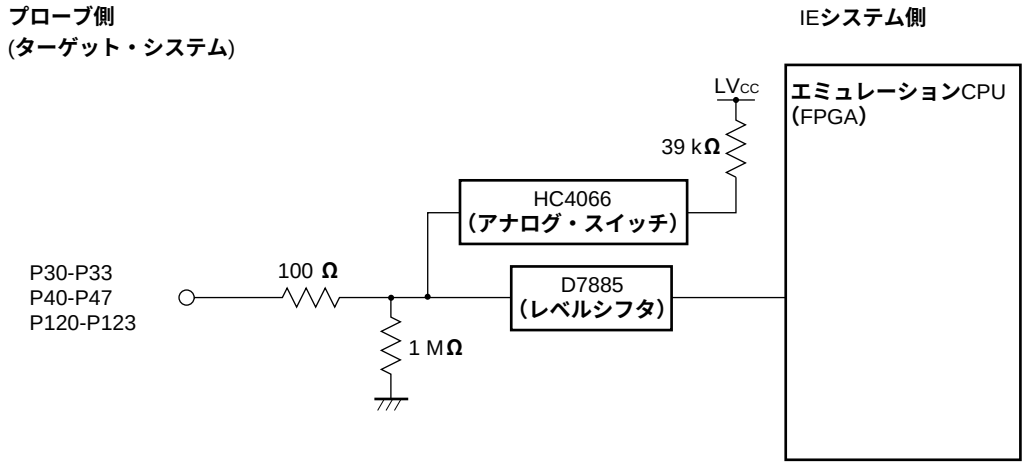
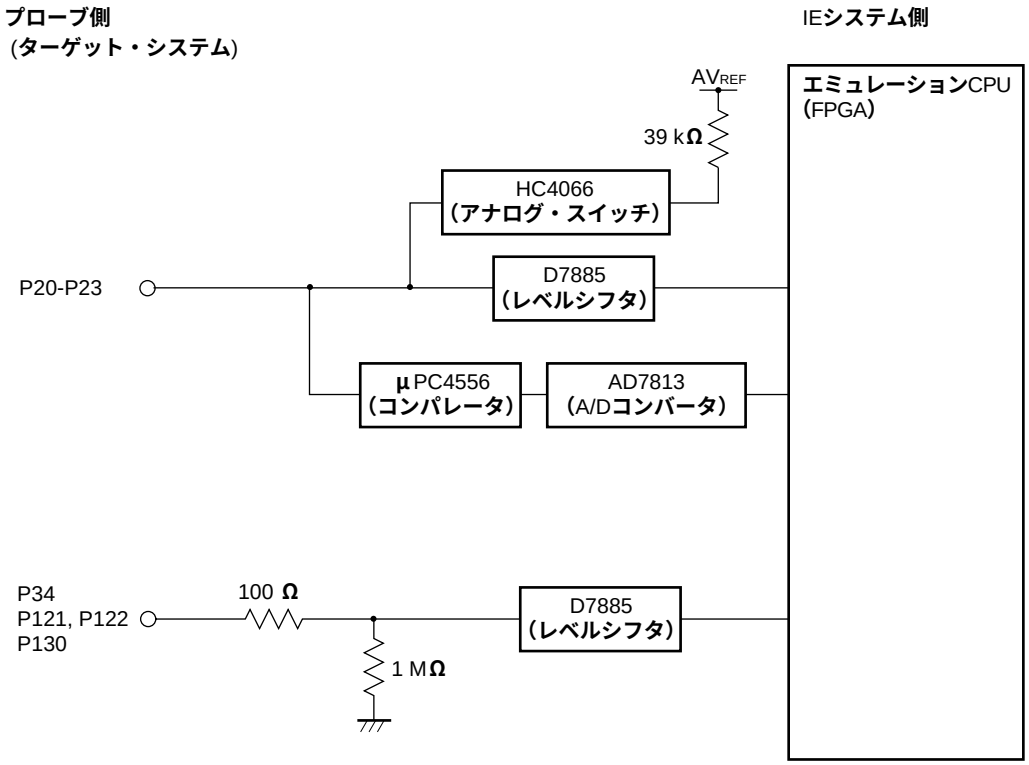


図4－3　エミュレーション回路の等価回路3

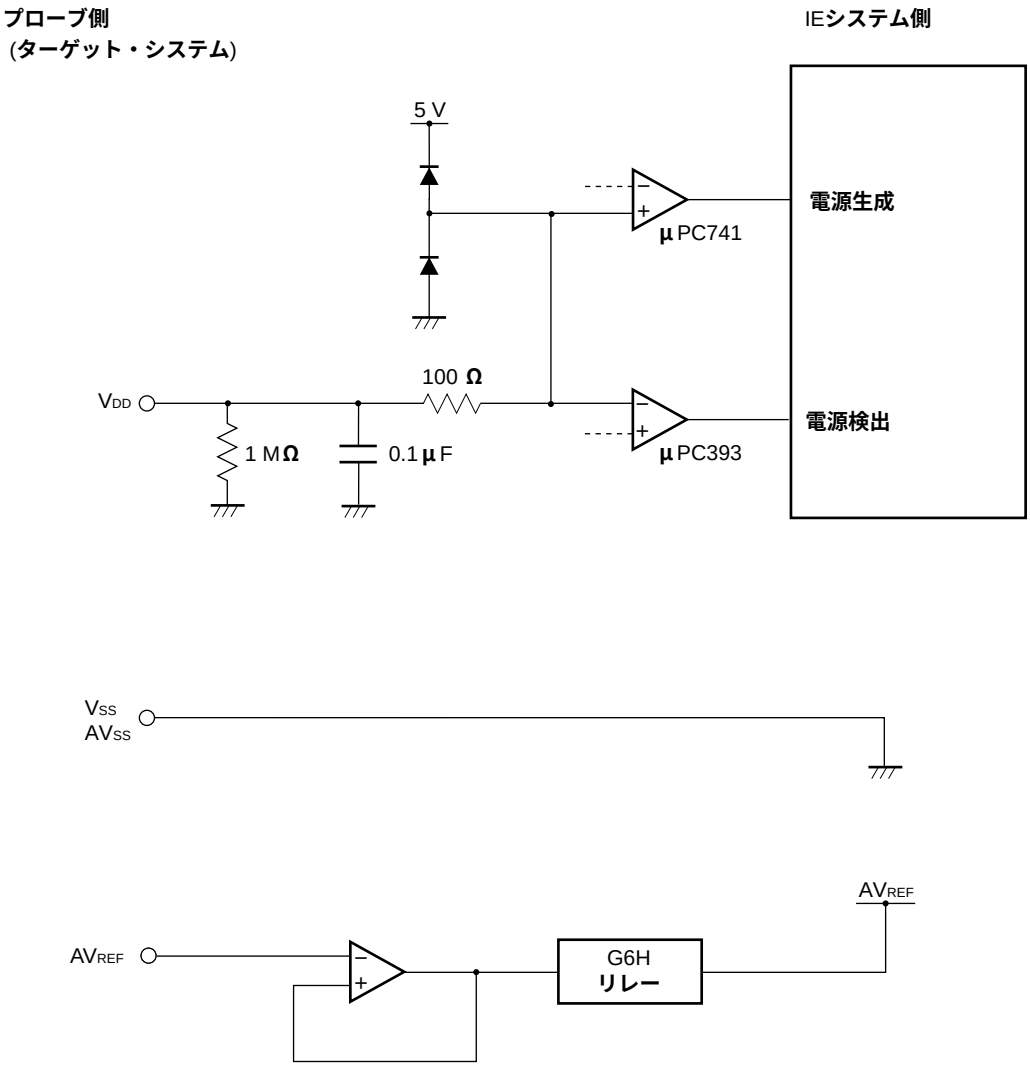


(3) その他の信号

図4－4　エミュレーション回路の等価回路4を参照してください。

- V_{DD}
- V_{SS}
- AV_{REF}
- AV_{SS}

図4－4　エミュレーション回路の等価回路4



第5章　制限事項

この章では，IE-789234-NS-EM1を使用する際の制限事項を説明しています。

(1) 本エミュレータでは，オプション・バイトの設定をSW3で行うため，アドレスの80Hに設定した値は反映されません。

(2) 対象デバイスにはポート・レジスタのbitを0固定しているbitがありますが，プログラムにより書き換えられるbitが存在します。ただし，SFR Windowでは書き換えできないようにしています。

(3) A/Dコンバータ・モード・レジスタ（ADM）のビット0（ADCE）に1を設定した後，1 μs経過しなくてもAD変換が可能になります。

(4) リセット・コントロール・フラグ・レジスタ（RESF）のビット4（WDTRF），ビット0（LVIRF）はデバッガのリセット・ボタン，IE-78K0S-NS, IE-78K0S-NS-Aのリセット・ボタン（SW2）ではクリアされません。ターゲット側よりエミュレータにリセット信号を入力するか，IE-789234-NS-EM1のSW4を押してください。

(5) フラッシュ・メモリのセルフ・プログラミングはサポートしていません。アドレスの81H（プロテクト・バイト）に設定した値は反映されません。

(6) 割り込みによるHALTモード解除は，対象デバイスより2～3クロック早く復帰します。

(7) 低電圧検出レベル

本エミュレータは，対象デバイスに比べ数mVの誤差が生じます。

(8) A/Dコンバータの特性

本エミュレータは，ターゲット・システムとの間にプローブを接続しているため，対象デバイスと多少異なります。

(9) 8ビット・タイマH1

8ビット・タイマH1のカウント・クロックとして低速内蔵発振クロックを選択した場合，デバッガのコンフィギュレーション・ダイアログの“ Peripheral Break ”を“ Break ”に設定してもプログラム停止中タイマは停止しません。

(10) $\overline{\text{RESET}}$端子

$\overline{\text{RESET}}$端子はP34との兼用端子であるためエミュレータ内部で保護抵抗（プルダウン抵抗）が接続されています。このため$\overline{\text{RESET}}$端子は常にLowレベルになっています。

統合デバッガの初期設定はコンフィギュレーション画面で“Mask：RESET”の設定がされているためリセットは発生しません。ただし，“Mask：RESET”の設定を解除するとリセットが常に入った状態になるのでデバッガがハングアップします。

$\overline{\text{RESET}}$端子から外部リセットを入力する際は，$\overline{\text{RESET}}$端子をプルアップし，コンフィギュレーション画面で“Mask：RESET”の設定を解除してください。

(11) エミュレーション・プローブの接続方法についての注意

管理記号B以上は，直接プローブ・コネクタCN5にエミュレーション・プローブを接続して使用しないでください。管理記号B以上の製品添付または最新ユーザーズ・マニュアルを参照にし，対象デバイスに対応したプローブ・インタフェース変換ボードを介してエミュレーション・プローブを接続してください。

対象デバイス	プローブ・インタフェース変換ボード	エミュレーション・プローブ
78K0S/KA1+：μPD78F9221, 78F9222	789222 PROBE Board	NP-30MC
78K0S/KB1+：μPD78F9232, 78F9234	789234 PROBE Board	

(12) 対応するデバイス·ファイルのバージョンについての注意

次の表を満たす組み合わせで使用してください。

デバイス・ファイルはNECエレクトロニクス マイクロコントローラ＆マイクロプロセッサ ホーム・ページの下記URLからダウンロードしてください。

DF789234　V3.10以上の78K0S/KU1+：μPD78F9500, 78F9501, 78F9502は，IE-789234-NS-EM1ではサポートしておりません。対象デバイスとして78K0S/KU1+：μPD78F9500, 78F9501, 78F9502を選択した場合は，「A0105　デバイス・ファイル（d0xxx.78k）を正しく読めませんでした。」のメッセージが出てデバッガが起動しません。

URL：http://www.necel.com/micro/ods/jpn/ → バージョンアップ・サービス

対象デバイス	管理記号	使用可能デバイス・ファイル
78K0S/KA1+：μPD78F9221, 78F9222	A	DF789222 V1.10
	B以上	DF789222 V2.00以上またはDF789234 V2.00以上
78K0S/KU1+：μPD78F9200, 78F9201, 78F9202	B以上	DF789234 V2.11以上
78K0S/KU1+：μPD78F9500, 78F9501, 78F9502	未サポート	DF789234 V3.10以上

(13) ターゲット・インタフェース仕様

IE-789234-NS-EM1のターゲット·インタフェース回路は，ヒステリシス特性を有するシュミット・トリガ入出力の仕様ではありません。入出力特性が対象デバイスと異なります。

(14) 内蔵発振回路仕様

IE-789234-NS-EM1は，高速内蔵発振クロック用に8 MHz発振器（OSC2）を使用します。低速内蔵発振クロック用に発振器19.2 MHz（OSC3）から8分周させた240 kHzを使用します。クロックの特性が対象デバイスと異なります。

付録A　エミュレーション・プローブのピン対応表

表A－1　QB-80-EP-01Tのピン対応表

エミュレーション・プローブ デバイス側	SIMPLE PROBE Board CN2
1	27
2	25
3	23
4	21
5	19
6	12
7	11
8	15
9	17
10	39
11	37
12	35
13	33
14	31
15	22
16	24
17	26
18	28
19	30
20	32
21	34
22	36
23	29
24	9
25	7
26	5
27	3
28	1
29	2
30	13

備考1. **エミュレーション・プローブ　デバイス側とはターゲット・システム側先端のピン番号を意味します。**

2. SIMPLE PROBE Board CN2**は，プローブ・インタフェース変換ボード（**IE-789234-NS-EM1**側）のピン番号を意味します。**

表A－2　NP-30MC**のピン対応表（対象デバイス：**78K0S/KA1+**）**

エミュレーション・プローブ **デバイス側**	789222 PROBE Board CN2
1	49
2	55
3	19
4	18
5	22
6	62
7	65
8	66
9	92
10	91
11	70
12	69
13	72
14	102
15	71
16	94
17	93
18	30
19	29
20	24

備考1.　NP-30MC**は，株式会社内藤電誠町田製作所の製品です。**

2.　**エミュレーション・プローブ　デバイス側とはターゲット・システム側先端のピン番号を意味します。**

3.　789222 PROBE Board CN2**とは，エミュレーション・プローブとプローブ・インタフェース変換ボードとの接続部（**IE-789234-NS -EM1**側）のピン番号を意味します。**

表A－3　NP-30MCのピン対応表（対象デバイス：78K0S/KB1+）

エミュレーション・プローブ デバイス側	789234 PROBE Board CN2
1	58
2	56
3	49
4	55
5	19
6	18
7	22
8	62
9	65
10	66
11	92
12	91
13	98
14	97
15	21
16	99
17	63
18	64
19	70
20	69
21	72
22	102
23	71
24	94
25	93
26	30
27	29
28	24
29	23
30	20

備考1. NP-30MCは，株式会社内藤電誠町田製作所の製品です。

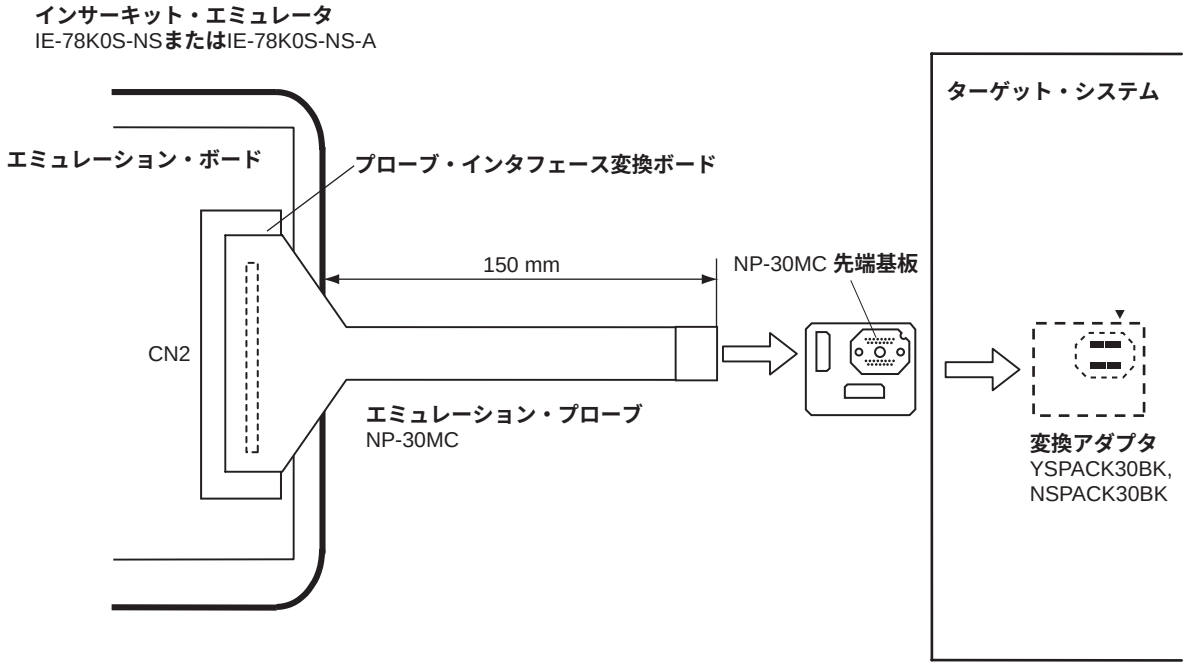
2. エミュレーション・プローブ　デバイス側とはターゲット・システム側先端のピン番号を意味します。

3. 789234 PROBE Board CN2とは，エミュレーション・プローブとプローブ・インタフェース変換ボードとの接続部（IE-789234–NS -EM1側）のピン番号を意味します。

付録B　ターゲット・システム設計上の注意

エミュレーション・プローブと変換アダプタとの接続条件図を次に示します。ターゲット・システム上に実装する部品の形状などを考慮したうえで，この構成によってシステム設計をしてください。

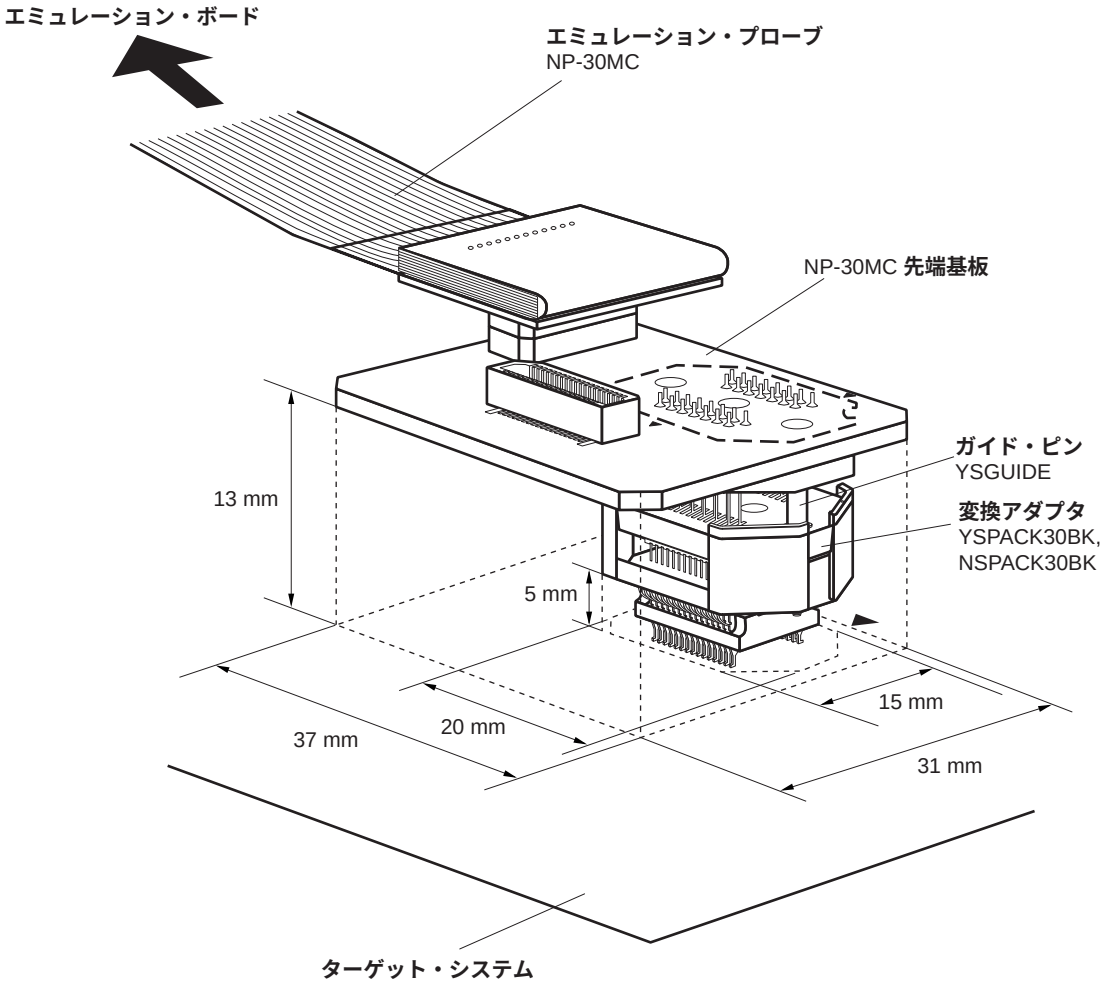
図B－1　インサーキット・エミュレータから変換アダプタまでの距離（NP-30MCの場合）



備考　NP-30MCは，株式会社内藤電誠町田製作所の製品です。

YSPACK30BK, NSPACK30BKは，東京エレテック株式会社の製品です。

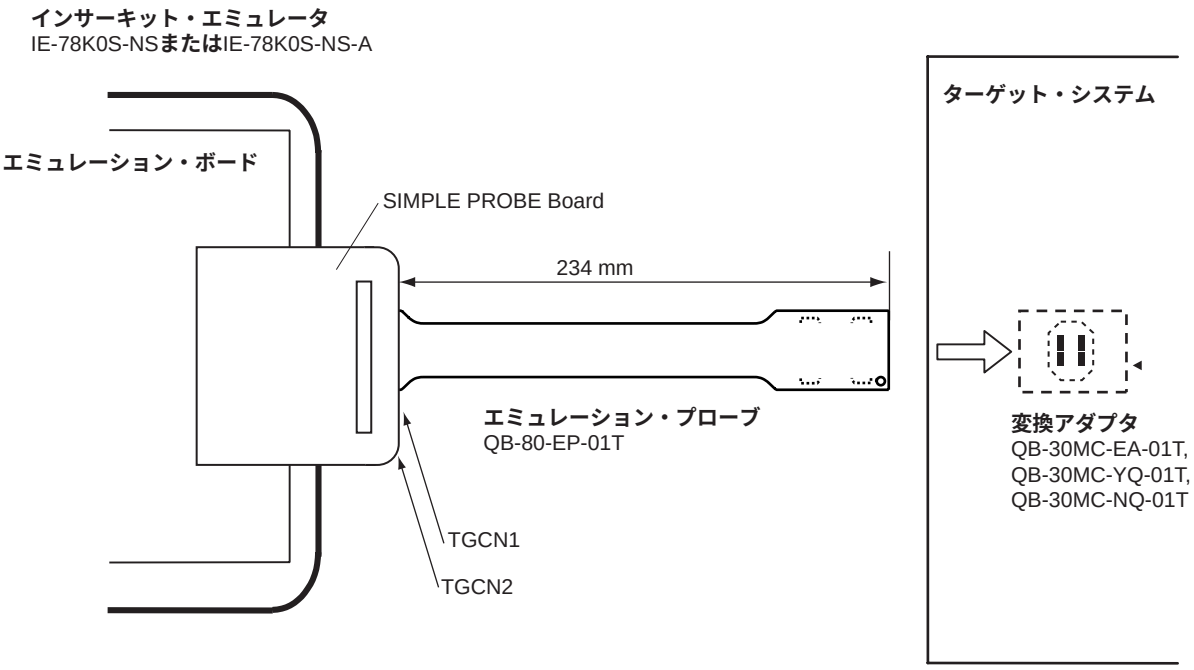
図B－2　ターゲット・システムの接続条件（NP-30MCの場合）



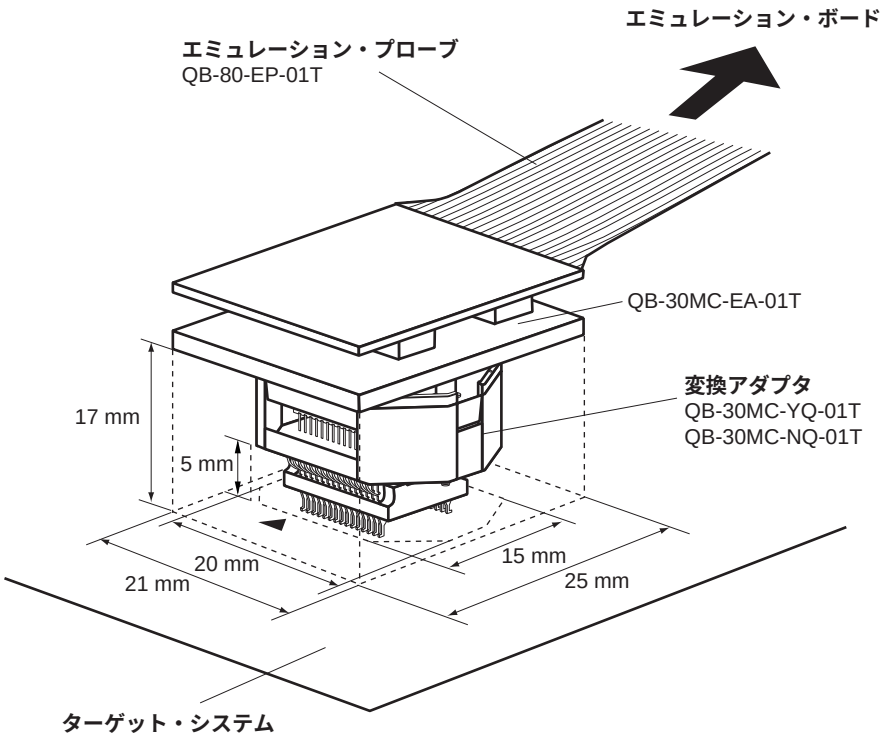
備考　NP-30MCは，株式会社内藤電誠町田製作所の製品です。

YSPACK30BK, NSPACK30BK, YSGUIDEは，東京エレテック株式会社の製品です。

図B－3　インサーキット・エミュレータから変換アダプタまでの距離（QB-80-EP-01Tの場合）



図B－4　ターゲット・システムの接続条件（QB-80-EP-01Tの場合）



付録C　改版履歴

C. 1　本版で改訂された主な箇所

箇　所	内　容
第1章　概　説	
p.12	**表1－1　エミュレーション環境一覧を変更**
第3章　設　置	
p.20	**表3－1　プローブ・インタフェース変換ボード，ターゲット・ケーブル，エミュレーション・プローブの組み合わせを変更**

C. 2　前版までの改版履歴

版　数	前版からの主な改版内容	適用箇所
第2版	78K0S/KU1+の記述の削除	全般
第3版	内蔵発振器についての記述を修正	全般
第4版	78K0S/KU1+の記述を追加	全般
	図1－1　システム構成の注1を変更	**第1章　概　説**
	表1－1　エミュレーション環境一覧を変更	
	表3－1　プローブ・インタフェース変換ボード，ターゲット・ケーブル，エミュレーション・プローブの組み合わせを変更	**第3章　設　置**
	表3－2　SIMPLE PROBE Boardの対象デバイス端子対応表を変更	
	（12）対応するデバイス･ファイルのバージョンについての注意を変更	**第5章　制限事項**
第5版	**次の対象デバイスを追加** ・78K0S/KY1+：μPD78F9510, 78F9511, 78F9512	全般
	78K0S/KU1+：μPD78F9500, 78F9501, 78F9502**の注意を追加**	
	図1－1　システム構成の注1を変更	**第1章　概　説**
	表1－1　エミュレーション環境一覧と注2を変更，注4を追加	
	表3－1　プローブ・インタフェース変換ボード，ターゲット・ケーブル，エミュレーション・プローブの組み合わせを変更	**第3章　設　置**
	3. 8　**オプション・バイトの設定の ●$\overline{\text{RESET}}$端子の制御に④を追加**	
	（10）$\overline{\text{RESET}}$**端子を変更**	**第5章　制限事項**
	（12）対応するデバイス･ファイルのバージョンについての注意を変更	

〔メ　モ〕

【発　行】
NECエレクトロニクス株式会社
〒211-8668　神奈川県川崎市中原区下沼部1753
電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。
URL(アドレス)　http://www.necel.co.jp/

【営業関係，技術関係お問い合わせ先】

半導体ホットライン
（電話：午前 9:00～12:00，午後 1:00～5:00）
電　話　：044−435−9494
E-mail　：info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。