

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。



ユーザース・マニュアル

IE-703116-MC-EM1

インサーキット・エミュレータ・オプション・ボード

対象デバイス

V850E/IA1™

資料番号 U14700JJ2V0UM00 (第2版)

発行年月 October 2001 N CP(K)

© NEC Corporation 2000, 2001

(メモ)

目次要約

第1章	概 説	...	13
第2章	各部の名称と機能	...	21
第3章	製品出荷時の設定一覧	...	35
第4章	注意事項	...	36
付録A	製品外形図	...	41
付録B	ターゲット接続用コネクタの使用例	...	46
付録C	ターゲット接続用コネクタ	...	48
付録D	プラスチック・スペーサの取り付け	...	51
★ 付録E	改版履歴	...	52

V850E/IA1は日本電気株式会社の商標です。

Windowsは米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。

PC/ATは米国IBM Corp.の商標です。

イーサネットは米国Xerox Corp.の登録商標です。

UNIXはX/Openカンパニーリミテッドがライセンスしている米国ならびに他の国における登録商標です。

- **本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。**
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。

本版で改訂された主な箇所

箇所	内容
p.14	1.1 製品構成にPCインタフェース・ボードおよび延長プローブの品名を追加。
p.17	図1-1 システム構成のデバイス・ファイルに関する記述，PCインタフェース・ボードおよび延長プローブの品名を変更。
p.18	1.5 梱包内容の図と説明文中に添付品に関する記述を追加。
p.20	図1-3 IE-V850E-MCとIE-703116-MC-EM1の接続のソケットの接続箇所について修正。
p.21	図2-1 IE-703116-MC-EM1 CN2を追記。一部の誤記を修正。
p.22	2.1 IE-703116-MC-EM1の各部の名称と機能 図2-1 IE-703116-MC-EM1，(1)テスト・ピン(TP1-TP6)を訂正し，(6)CN2を追加。
p.24	2.2 クロックの設定の記述を変更。
p.31	2.3 動作モードの設定 タイトルの変更。記述内容をディバグによる設定方法へ変更。
p.32	2.4.1 エミュレータ単体で使用する場合のJP2の設定の説明文中の記述を変更。
p.32	図2-8 電源供給の設定(エミュレータ単体で使用する場合)を変更。
p.32	図2-9 電源供給の設定(エミュレータとターゲット・システムを接続して使用する場合)のジャンパ設定を訂正。
p.33	2.5 エミュレーション・メモリを追加。
p.35	第3章 製品出荷時の設定一覧について一部記述を変更。
p.36	4.1 ターゲット・システムのV _{DD} の(2)についてジャンパ設定に関する記述を訂正。
p.36	図4-1 電源の取り回し概略図のジャンパ設定について図を訂正。
p.36	4.2 X1信号の説明文について一部変更。
p.52	付録E 改版履歴を追加。

本文欄外の★印は，本版で改訂された主な箇所を示しています。

巻末にアンケート・コーナを設けております。このドキュメントに対するご意見をお気軽にお寄せください。

はじめに

- 対象者** このマニュアルは、V850E/IA1™の応用システムを設計、開発するユーザを対象とします。
- 目的** このマニュアルは、IE-703116-MC-EM1の基本仕様と正しい使用方法を理解していただくことを目的としています。
- 構成** このマニュアルは、大きく分けて次の内容で構成しています。

- 概説
- 各部の名称と機能
- 注意事項

- 読み方** このマニュアルの読者には、電気、論理回路、マイクロコンピュータに関する一般知識が必要です。なお、IE-703116-MC-EM1は、インサーキット・エミュレータ「IE-V850E-MC」に接続して使用します。このマニュアルでは、基本的なセットアップ手順と、IE-703116-MC-EM1のスイッチ類の設定内容を記載しています。
- IE-V850E-MCの各部の名称や機能、構成部品の接続などについては、別冊のIE-V850E-MC、IE-V850E-MC-A **ユーザズ・マニュアル** (U14487J) を参照してください。

基本仕様と使用方法を一通り理解しようとするとき
目次に従ってお読みください。

IE-V850E-MCおよびIE-703116-MC-EM1の操作方法やコマンドの機能など、ソフトウェアに関する設定について知りたいとき
使用するディバガ（別売）のユーザズ・マニュアルを参照してください。

- 凡例**
- 注 : 本文中につけた注の説明
- 注意 : 気をつけて読んでいただきたい内容
- 備考 : 本文の補足説明
- 数の表記 : 2進数 ...xxxxまたはxxxxB
10進数...xxxx
16進数...xxxxH
- 2のべき数を示す接頭語（アドレス空間、メモリ容量）：
K（キロ）： $2^{10} = 1024$
M（メガ）： $2^{20} = 1024^2$

- 用語** このマニュアルで使用する用語について、その意味を下表に示します。

対象デバイス	エミュレーションの対象となっているデバイスです。
ターゲット・システム	ディバガの対象となるシステムです（ユーザの作成したシステム）。ターゲット・プログラムとユーザの作成したハードウェアを含みます。
エバチップ	IE-V850E-MC内で対象デバイスのエミュレーションを行っているデバイスです。

関連資料 このマニュアルを使用する場合は、次の資料もあわせてご覧ください。
 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。
 あらかじめご了承ください。

開発ツールに関する資料（ユーザズ・マニュアル）

資料名		資料番号	
		和文	英文
IE-V850E-MC, IE-V850E-MC-A (インサーキット・エミュレータ)		U14487J	U14487E
IE-703116-MC-EM1 (インサーキット・エミュレータ・オプション・ボード)		このマニュアル	U14700E
CA850 Cコンパイラ・パッケージ Ver.2.40以上	操作編	U15024J	U15024E
	C言語編	U15025J	U15025E
	プロジェクト・マネージャ編	U15026J	U15026E
	アセンブリ言語編	U15027J	U15027E
ID850統合ディバッガ Ver.2.40 Windows™ベース	操作編	U15181J	作成予定
SM850 システム・シミュレータ Ver.2.40 Windowsベース	操作編	U15182J	作成予定
SM850 システム・シミュレータ Ver.2.00以上	外部部品ユーザ・オープン・ インタフェース仕様編	U14873J	U14873E
RX850 リアルタイムOS Ver.3.13以上	基礎編	U13430J	U13430E
	インストレーション編	U13410J	U13410E
	テクニカル編	U13431J	U13431E
RX850 Pro リアルタイムOS Ver.3.13	基礎編	U13773J	U13773E
	インストレーション編	U13774J	U13774E
	テクニカル編	U13772J	U13772E
RX-NET TCP/IPライブラリ		U15083J	-
RD850 タスク・ディバッガ Ver.3.01		U13737J	U13737E
RD850 Pro タスク・ディバッガ Ver.3.01		U13916J	U13916E
AZ850 システム・パフォーマンス・アナライザ Ver.3.0x		U14410J	U14410E
V800シリーズ™開発ツール(32ビット対応)Ver.2.40 Windowsベース (アプリケーション・ノート)	チュートリアル・ガイド	U15196J	U15196E

目 次

第1章 概 説 ... 13

- 1.1 製品構成 ... 14
- 1.2 特 徴 (IE-V850E-MCに接続した場合) ... 15
- 1.3 機能仕様 (IE-V850E-MCに接続した場合) ... 16
- 1.4 システム構成 ... 17
- 1.5 梱包内容 ... 18
- 1.6 IE-V850E-MCとIE-703116-MC-EM1の接続 ... 19

第2章 各部の名称と機能 ... 21

- 2.1 IE-703116-MC-EM1の各部の名称と機能 ... 21
- 2.2 クロックの設定 ... 24
 - 2.2.1 クロック設定の概要 ... 24
 - 2.2.2 クロックの設定方法 ... 25
- 2.3 動作モードの設定 ... 31
 - 2.3.1 エミュレータ単体で使用する場合 ... 31
 - 2.3.2 ターゲット・システムを接続する場合 ... 31
- 2.4 オプション・ボードへの電源供給の設定 ... 32
 - 2.4.1 エミュレータ単体で使用する場合のJP2の設定 ... 32
 - 2.4.2 エミュレータとターゲット・システムを接続して使用する場合のJP2の設定 ... 32
- 2.5 エミュレーション・メモリ ... 33
 - 2.5.1 エミュレーション・メモリのウエイト設定 ... 33
 - 2.5.2 エミュレーション・メモリについての注意事項 ... 34

第3章 製品出荷時の設定一覧 ... 35

第4章 注意事項 ... 36

- 4.1 ターゲット・システムのV_{DD} ... 36
- 4.2 X1信号 ... 36
- 4.3 エミュレータ単体動作時の端子のターミネーション ... 37
- 4.4 内蔵RAM, 内蔵ROM ... 38
- 4.5 バス制御端子 ... 39

付録A 製品外形図 ... 41

付録B ターゲット接続用コネクタの使用例 ... 46

付録C ターゲット接続用コネクタ ... 48

- C.1 使用方法 ... 48
- C.2 各コネクタの取り扱い上の注意 ... 50

付録D プラスチック・スペーサの取り付け ... 51

★ 付録E 改版履歴 ... 52

図の目次

図番号	タイトル, ページ
1 - 1	システム構成 ... 17
1 - 2	梱包内容 ... 18
1 - 3	IE-V850E-MCとIE-703116-MC-EM1の接続 ... 19
2 - 1	IE-703116-MC-EM1 ... 21
2 - 2	クロック設定の概要 ... 24
2 - 3	実装されている内部クロックを使用する場合の概要 ... 26
2 - 4	実装されている水晶発振器を変更して内部クロックとして使用する場合の概要 ... 27
2 - 5	水晶振動子 / セラミック発振子の搭載方法と接続図 ... 28
2 - 6	水晶振動子 / セラミック発振子を内部クロックに使用する場合の概要 ... 29
2 - 7	ターゲット・システム上の水晶発振器を外部クロックとして使用する場合の概要 ... 30
2 - 8	電源供給の設定 (エミュレータ単体で使用する場合) ... 32
2 - 9	電源供給の設定 (エミュレータとターゲット・システムを接続して使用する場合) ... 32
4 - 1	電源の取り回し概略図 ... 36
4 - 2	X1信号の経路図 ... 37
4 - 3	CKSEL端子の回路図 ... 37
C - 1	NQPACK144SDの実装 ... 48
C - 2	デバイスを搭載する場合の使用法 ... 49
C - 3	NQPACK144SDとデバイスの端子 ... 49
D - 1	プラスチック・スペーサの取り付け方法 ... 51

表の目次

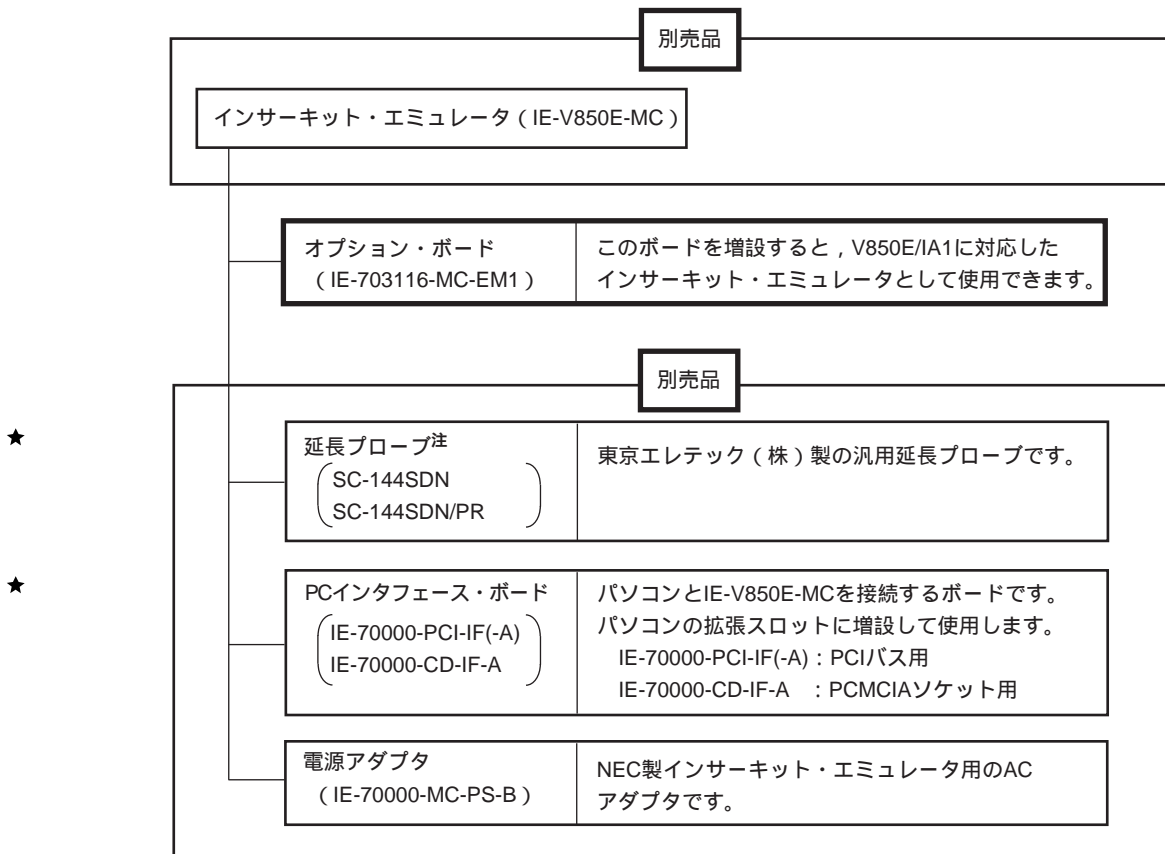
表番号	タイトル, ページ
2 - 1	各クロックの設定時のハードウェア設定一覧 ... 25
2 - 2	実装されている内部クロックを使用する場合の設定 ... 26
2 - 3	実装されている内部クロックを変更する場合の設定 ... 27
2 - 4	内部クロックに水晶振動子 / セラミック発振子を使用する場合の設定 ... 28
2 - 5	外部クロックを使用する場合の設定 ... 30
4 - 1	メモリ容量の制限一覧 ... 38
4 - 2	バス制御端子の動作一覧 ... 39

第1章 概 説

IE-703116-MC-EM1は、インサーキット・エミュレータ「IE-V850E-MC」用のオプション・ボードです。IE-703116-MC-EM1をIE-V850E-MCに接続することにより、V850E/IA1を用いたシステム開発においてハードウェア、ソフトウェアを効率的にデバッグできます。

このマニュアルでは、基本的なセットアップ手順と、IE-V850E-MCと接続した場合のIE-703116-MC-EM1のスイッチ類の設定内容を記載しています。IE-V850E-MCの各部の名称や機能、構成部品の接続などについては、別冊のIE-V850E-MC, IE-V850E-MC-A **ユーザース・マニュアル** (U14487J) を参照してください。

1.1 製品構成



注 問い合わせ先：大丸興業株式会社 東京電子部 (TEL (03) 3820-7112)
大阪電子部 (TEL (06) 6244-6672)

1.2 特 徴 (IE-V850E-MCに接続した場合)

最大動作周波数：50 MHz (V_{DD} = 5 V動作時)

非常に軽量でコンパクトです。

信号線間のバッファ類を排除することによって、対象デバイスとの等価性を高めています。

次の端子はマスクできます。

RESET, NMI, WAIT, HLDRQ

ターゲット・システムとの接続には、次の2種類の方法があります。

- ・IE-703116-MC-EM1を直接接続
- ・延長プローブ(別売)をIE-703116-MC-EM1先端に取り付けて接続

IE-703116-MC-EM1の形状などは次のとおりです。

項 目		数 値
消費電力		0.9 W (動作周波数50 MHz時) ^注
外形寸法 (付録A 製品外形図参照)	高さ	15 mm
	横幅	206 mm
	奥行き	96 mm
重量		190 g

注 IE-V850E-MC + IE-703116-MC-EM1の状態では9.1 Wです。

1.3 機能仕様（IE-V850E-MCに接続した場合）

項 目		仕 様	
エミュレーション・メモリ容量	内部ROM	256 Kバイト	
	外部メモリ	4 Mバイト	
実行 / 通過検出 カバレッジ・メモリ容量	内部ROM	256 Kバイト	
	外部メモリ	ROMレス・モード時	2 Mバイト
		内蔵ROM使用時	1 Mバイト
トレース・メモリ容量		168ビット×32 Kフレーム	
時間測定機能		タイム・タグとタイマ（3本）で測定可能	
外部ロジック・プローブ		8ビットの外部トレースが可能	
		トレース / ブレークのイベント設定が可能	
ブレーク機能		イベント・ブレーク	
		ステップ実行ブレーク	
		強制ブレーク	
		フェイル・セーフ・ブレーク ・周辺I/Oへの不正アクセス ・ガード空間へのアクセス ・ROM空間への書き込み	

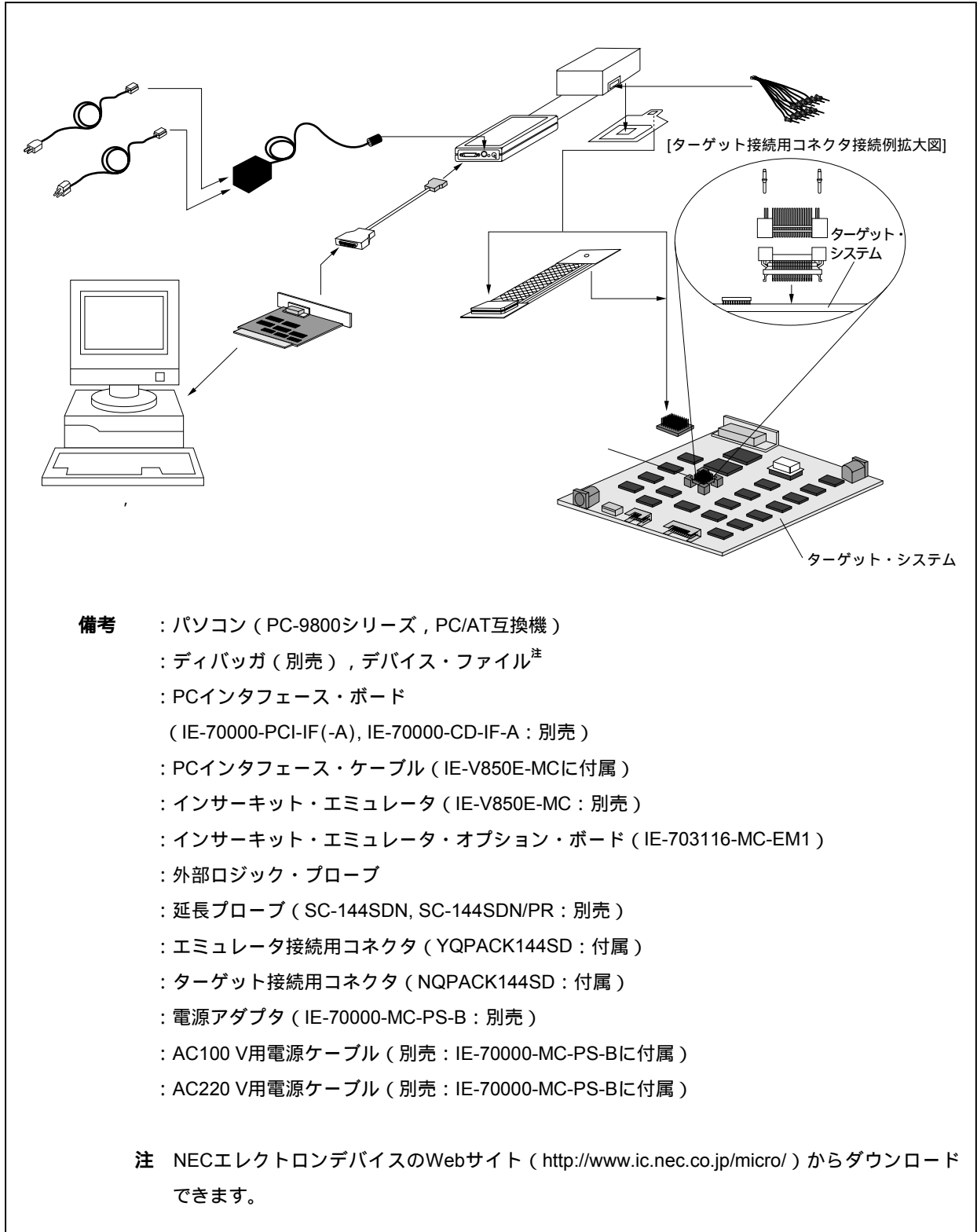
注意 使用するディバッガによっては、すべての機能がサポートされない場合があります。

1.4 システム構成

IE-703116-MC-EM1にIE-V850E-MCを接続し、さらにパソコン（PC-9800シリーズ、PC/AT互換機）と接続して使用する場合のシステム構成を次に示します。

★

図1-1 システム構成



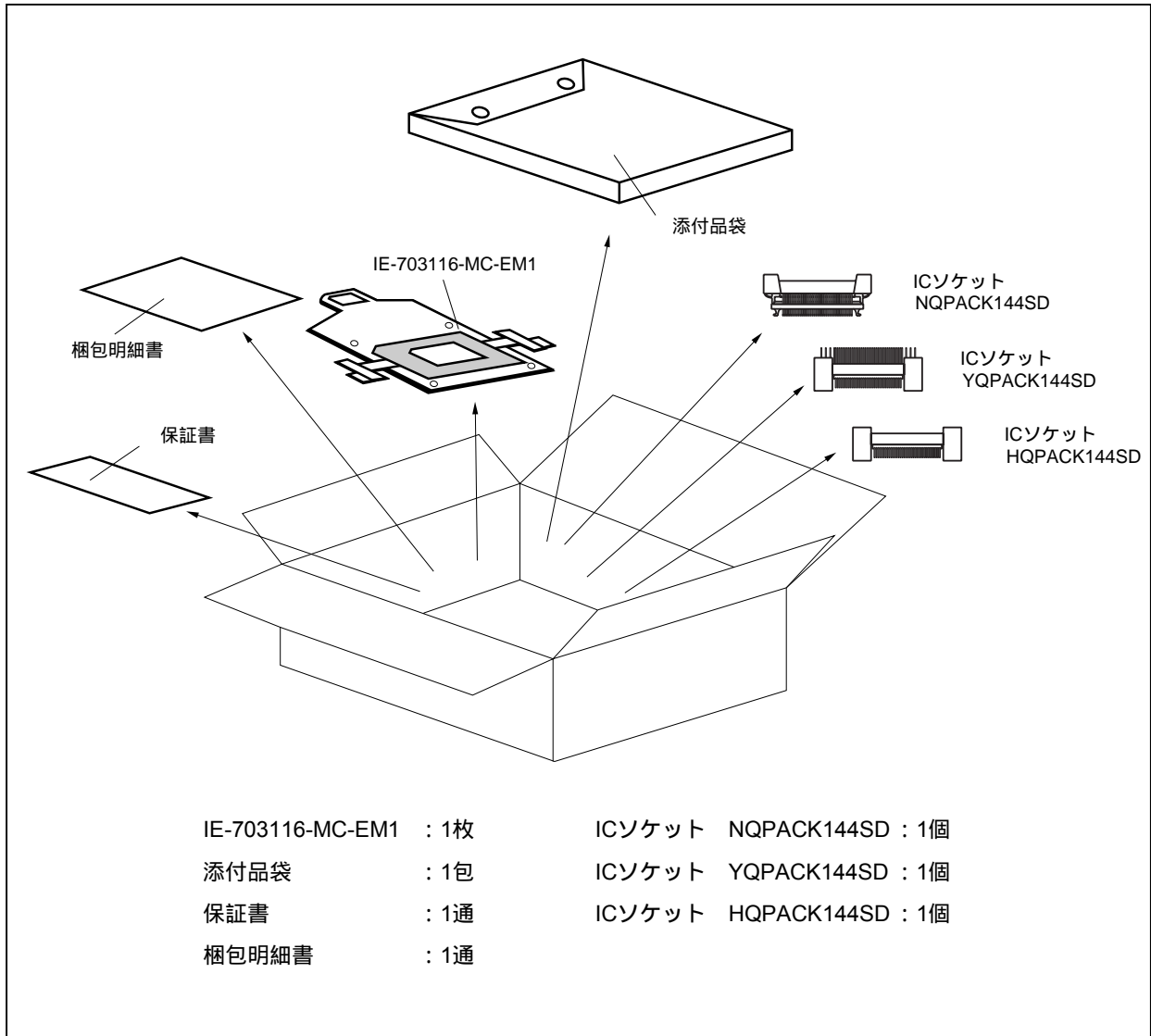
1.5 梱包内容

IE-703116-MC-EM1の梱包箱の中には、本体と保証書、梱包明細書、添付品を納めた袋が入っています。

添付品袋の中には、このマニュアルとコネクタ類が入っているので、内容を確認してください。万一、不足や破損などがありましたら、当社販売員または特約店までご連絡ください。

★

図1 - 2 梱包内容



★

添付品袋には、このマニュアルと添付品リスト（1通）、外部ロジック・プローブ（1本）、および制限事項文書（1冊）が入っているかをお確かめください。

1.6 IE-V850E-MCとIE-703116-MC-EM1の接続

IE-V850E-MCとIE-703116-MC-EM1の接続手順を次に示します。

注意 コネクタのピンを折ったり、曲げたりしないよう注意して接続してください。

IE-V850E-MCのPOD部カバー（下部）を取り外します。

IE-703116-MC-EM1のPGAソケット・レバーを図1-3（b）のOPENの位置にセットします。

POD部裏のPGAソケットとIE-703116-MC-EM1を接続します（図1-3（c）参照）。

接続時には、IE-V850E-MCとIE-703116-MC-EM1が水平になるようにしてください。

なお、POD部を固定させるためにスペーサを取り付けることが可能です（付録D プラスチック・スペーサの取り付け参照）。

IE-703116-MC-EM1のPGAソケット・レバーを図1-3（b）のCLOSEの位置にセットします。

POD部カバー（下部）をIE-703116-MC-EM1の半田面に、IE-V850E-MCに添付されているナイロン・リベットで固定します。

図1-3 IE-V850E-MCとIE-703116-MC-EM1の接続（1/2）

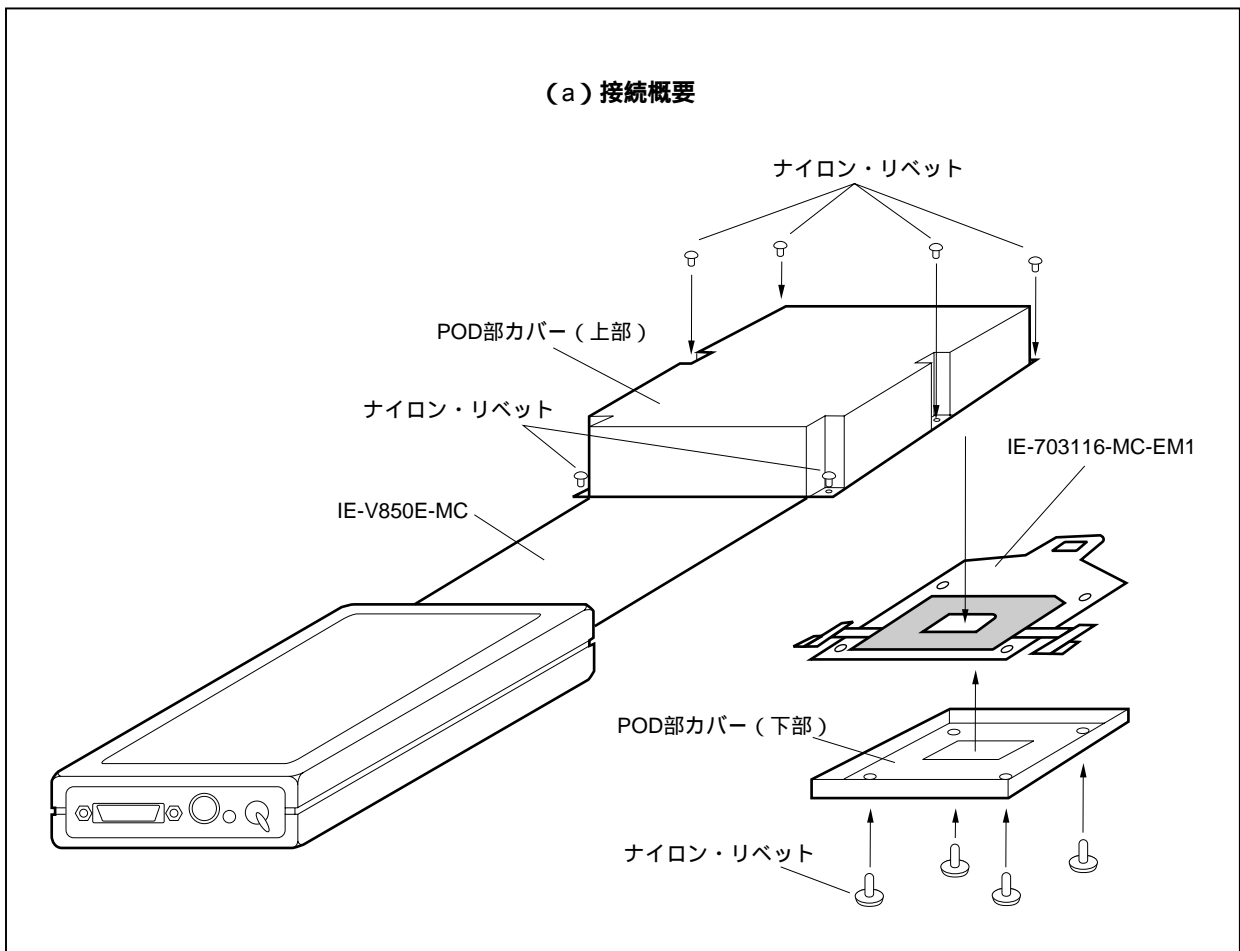
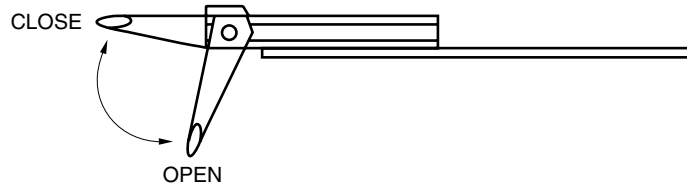
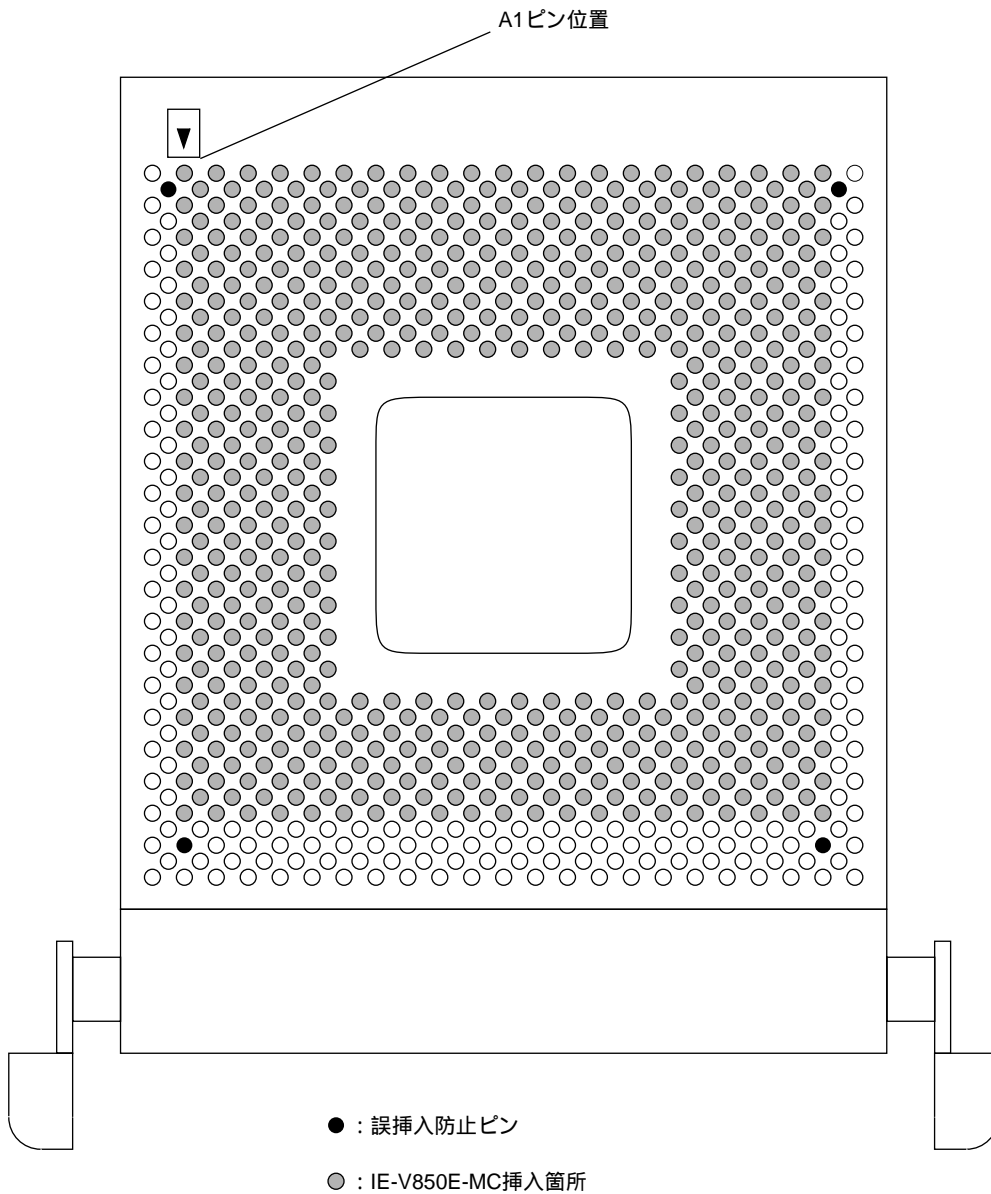


図1 - 3 IE-V850E-MCとIE-703116-MC-EM1の接続 (2/2)

(b) IE-703116-MC-EM1のPGAソケット・レバー



(c) 接続箇所 (IE-703116-MC-EM1)



★

第2章 各部の名称と機能

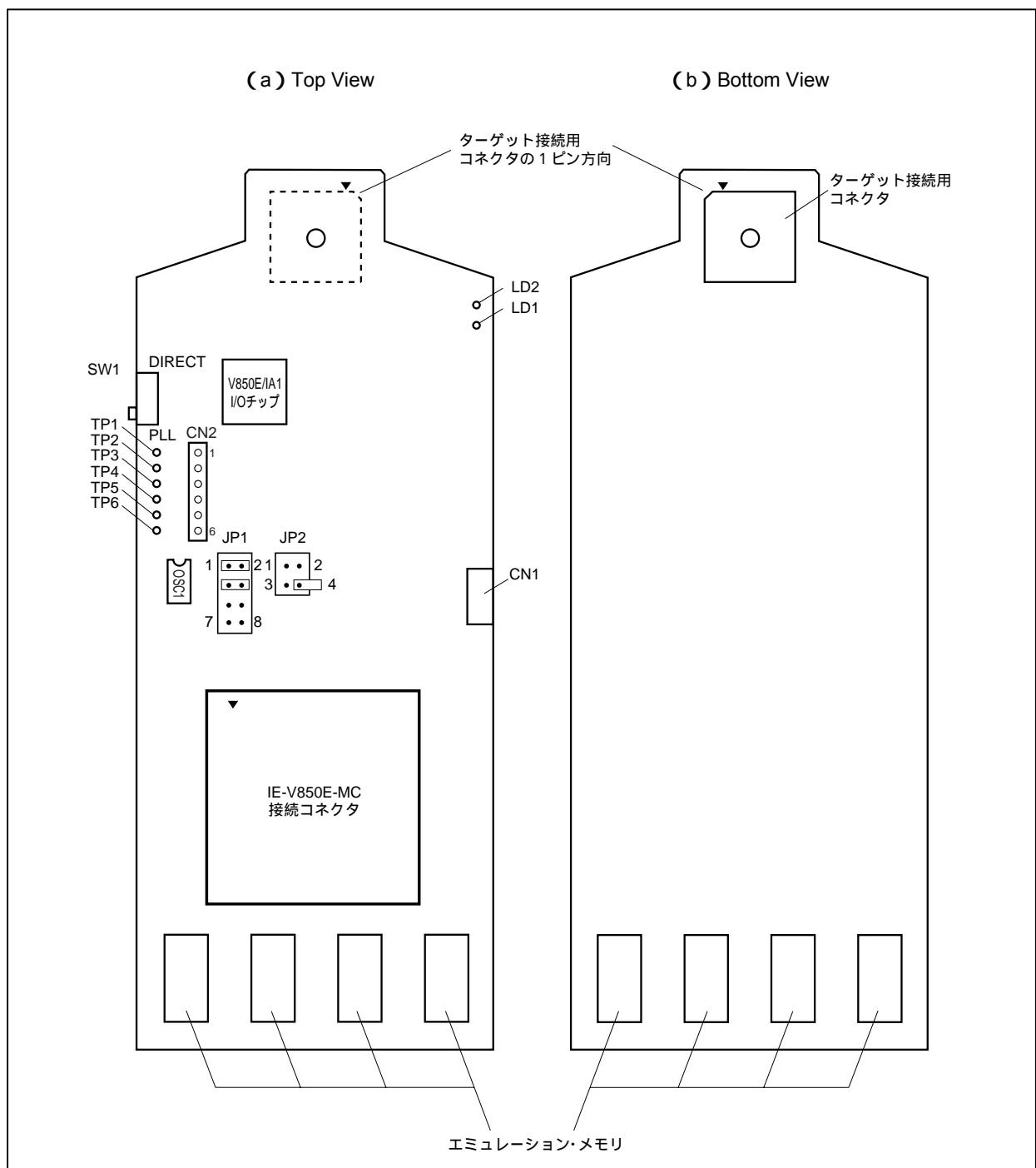
この章では、IE-703116-MC-EM1の各部の名称と機能、スイッチの設定について説明します。

POD部、ジャンパ、スイッチの位置などの詳細については、IE-V850E-MC, IE-V850E-MC-A ユーザーズ・マニュアル (U14487J) を参照してください。

2.1 IE-703116-MC-EM1の各部の名称と機能

★

図2 - 1 IE-703116-MC-EM1



★ (1) テスト・ピン (TP1-TP6)

DMAサイクルやリフレッシュ・サイクルをトレーサに残したい場合、またはブレークさせたい場合に外部ロジック・プローブと接続して使用します。

TP1 : GND

TP2 : 出荷検査用のテスト・ピン

TP3 : DMAAK0

TP4 : DMAAK1

TP5 : DMAAK2

TP6 : DMAAK3

(2) SW1

クロック・モードの切り替えスイッチです (詳細は2.2 クロックの設定を参照してください)。

(3) JP1

クロック供給源の切り替えジャンパです (詳細は2.2 クロックの設定を参照してください)。

(4) JP2

電源供給の切り替えジャンパです (詳細は2.4 オプション・ボードへの電源供給の設定を参照してください)。

(5) CN1

外部ロジック・プローブ (付属品) を接続します。

★ (6) CN2

水晶 / セラミック発振子を接続するためのソケットです (詳細は2.2 クロックの設定を参照してください)。

(7) LD1 (CKSEL : 緑)

CKSEL端子への入力レベルを示すLEDです。ターゲット・システムが未接続の場合はSW1の設定で点灯 / 消灯が決まります。

LEDの状態	単体で使用する時	ターゲット・システムを接続して使用する時
点灯	SW1 = DIRECT	ターゲット・システムからのCKSEL信号がハイ・レベル
消灯	SW1 = PLL	ターゲット・システムからのCKSEL信号がロウ・レベル

(8) LD2 (RUN : 黄)

プログラム実行中かどうかを示すLEDです。

LEDの状態	意味
点灯	ユーザ・プログラム実行中
消灯	ユーザ・プログラム停止中

(9) IE-V850E-MC接続コネクタ

IE-V850E-MCと接続するコネクタです。

(10) ターゲット接続用コネクタ

ターゲット・システム，または延長プローブと接続するコネクタです。

(11) エミュレーション・メモリ

ターゲット・システム上のメモリ/メモリ・マップトI/Oを代替するためのメモリです。

詳細は2.5 エミュレーション・メモリを参照してください。

★ 2.2 クロックの設定

2.2.1 クロック設定の概要

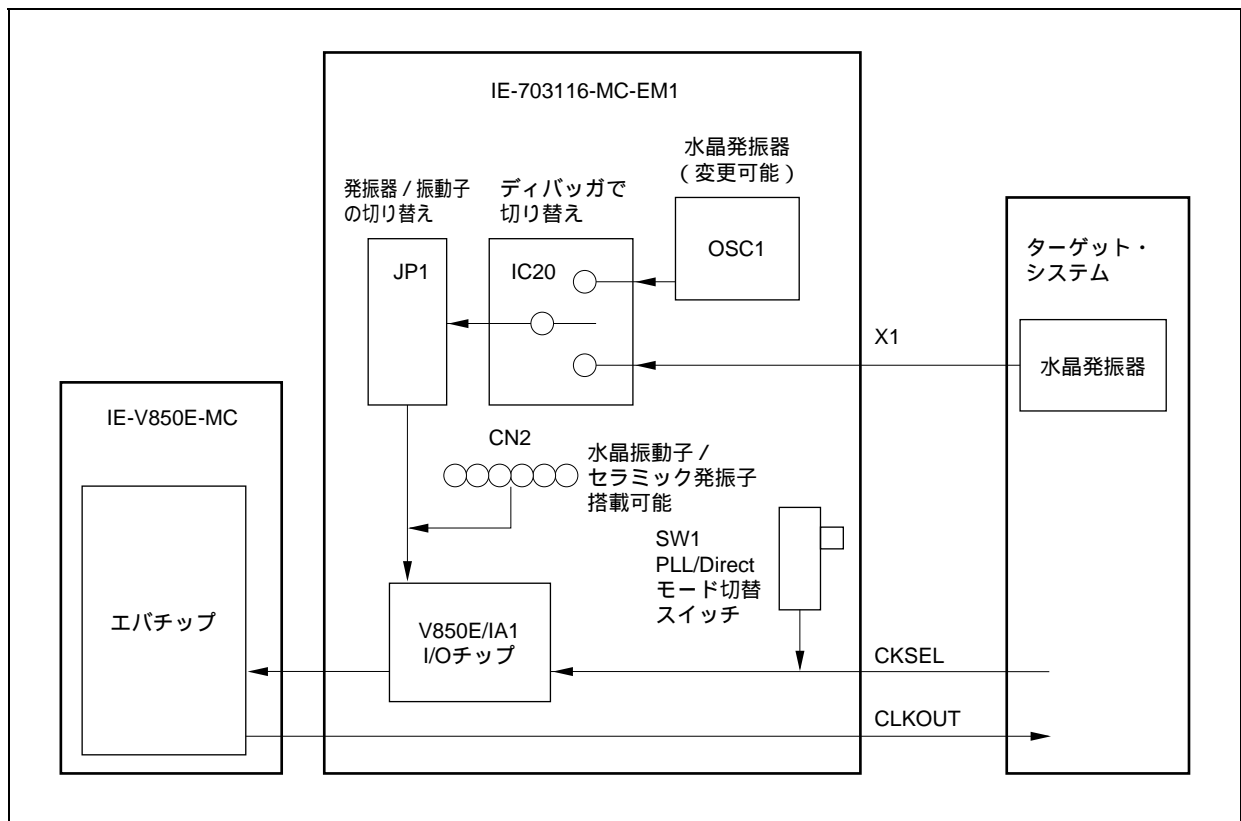
クロックの設定には以下の4通りの方法があります。

詳細は2.2.2 クロックの設定方法を参照してください。

- (1) IE-703116-MC-EM1のOSC1上に実装されている水晶発振器を内部クロックとして使用する（4.000 MHz）。
- (2) IE-703116-MC-EM1のOSC1上に実装されている水晶発振器を変更して内部クロックとして使用する（4.000 MHz以外）。
- (3) IE-703116-MC-EM1のCN2上に水晶振動子 / セラミック発振子、コンデンサを装着して内部クロックとして使用する（4.000 MHz以外）。
- (4) ターゲット・システム上の水晶発振器を外部クロックとして使用する（ターゲット・システムからのクロック入力）。

注意 外部クロックを使用する場合、X1端子には水晶発振器で生成したクロックを入力してください。水晶振動子 / セラミック発振子で生成したクロックでは、エミュレータは正常動作しません。







図2-2 クロック設定の概要



2.2.2 クロックの設定方法

クロック設定時のハードウェア設定一覧を示します。

表2-1 各クロックの設定時のハードウェア設定一覧

使用するクロックの種類	クロック・ソース選択 ^{注1}	OSC1の水晶発振器	CN2の水晶振動子 / セラミック発振器	JP1の設定	クロック・モード	SW1	CKSEL端子 ^{注2}
(1)IE-703116-MC-EM1 上に実装されている水晶発振器 (OSC1) を内部クロックとして使用する。	Internal	出荷時設定 (4.000 MHz)	装着禁止		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力
(2)IE-703116-MC-EM1 上に実装されている水晶発振器 (OSC1) を変更して内部クロックとして使用する。	Internal	変更する (4.000 MHz 以外)	装着禁止		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力
(3)IE-703116-MC-EM1 上に水晶振動子 / セラミック発振器を装着して内部クロックとして使用する。	Internal	水晶発振器 搭載 / 非搭載 可能	装着する		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力
(4)ターゲット・システム上の水晶発振器を外部クロックとして使用する。	External	水晶発振器 搭載 / 非搭載 可能	装着禁止		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力

注1. クロック・ソース選択はディバッガ上のコンフィグレーション・ダイアログのクロック・ソース選択エリアで行ってください。

2. CKSEL端子への入力設定はターゲット・システム接続時のみです。エミュレータを単体で動作させる場合はオープンにしてください。

注意 上記以外の設定は禁止です。

(1) IE-703116-MC-EM1上に実装されている水晶発振器 (OSC1) を内部クロックとして使用する。

CN2ソケットに水晶振動子 / セラミック発振子が搭載されている場合は、取り外してください。




出荷時に搭載されている4.000 MHzの水晶発振器をIE-703116-MC-EM1のOSC1ソケットに搭載します (出荷時設定のままです)。

JP1を表2 - 2に合わせて変更します (出荷時設定のままです)。

使用するクロック・モードに合わせてSW1, CKSEL端子の設定を表2 - 2のとおりに行ってください。

統合ディバग्ガ (ID850) 起動時には、コンフィグレーション・ダイアログのクロック・ソース選択エリアで “Internal” を選択してください (エミュレータ内のクロックの選択)。

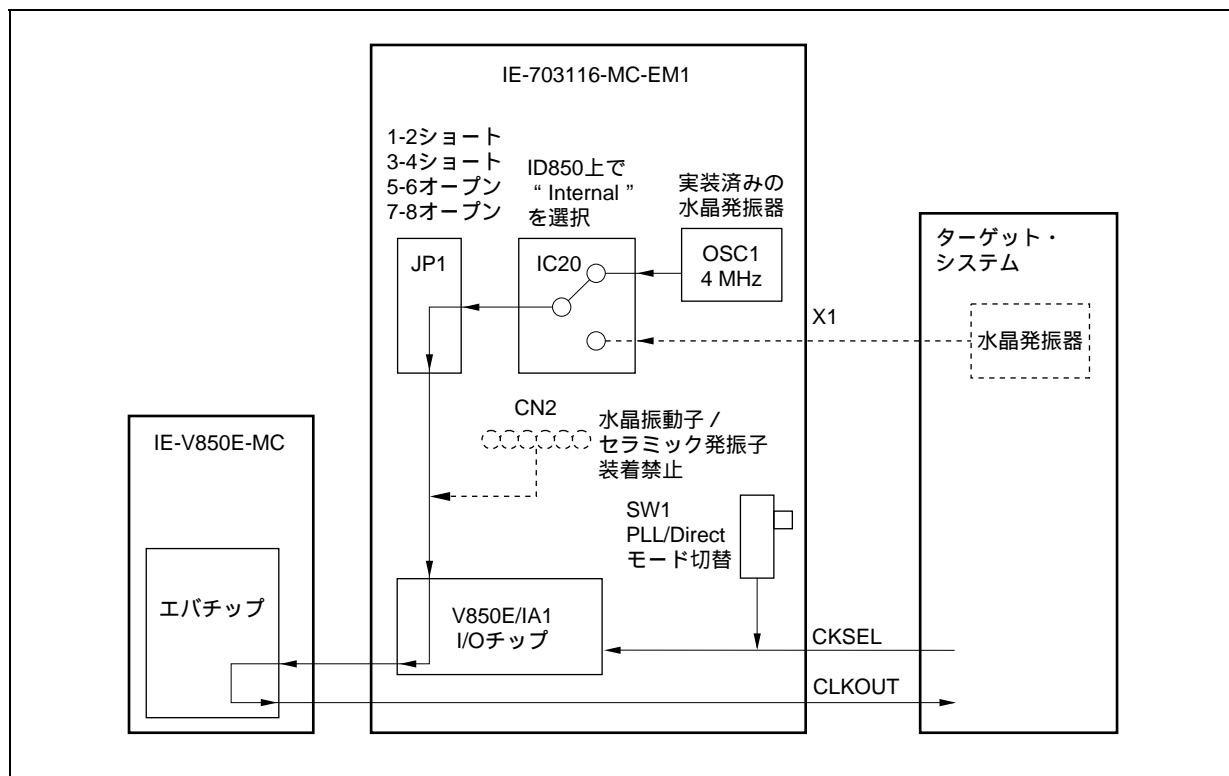
表2 - 2 実装されている内部クロックを使用する場合の設定

使用するクロックの種類	クロック・ソース選択	OSC1の水晶発振器	CN2の水晶振動子 / セラミック発振子	JP1の設定	クロック・モード	SW1	CKSEL端子 ^注
IE-703116-MC-EM1上に実装されている水晶発振器 (OSC1) を内部クロックとして使用する。	Internal	出荷時設定 (4.000 MHz)	装着禁止		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力

注 CKSEL端子への入力設定はターゲット・システム接続時のみです。

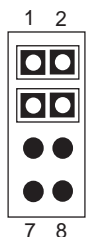


エミュレータを単体で動作させる場合はオープンにしてください。

図2 - 3 実装されている内部クロックを使用する場合の概要



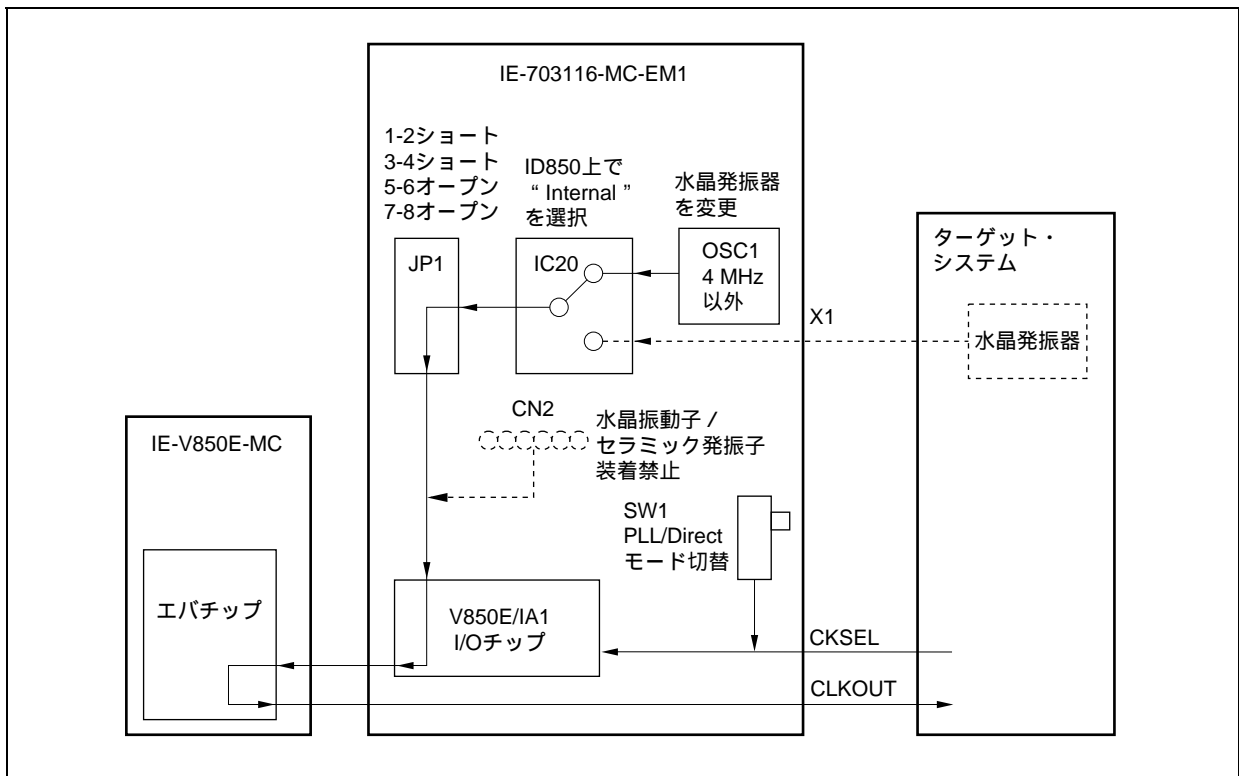
(2) IE-703116-MC-EM1上に実装されている水晶発振器（OSC1）を変更して内部クロックとして使用する。
 CN2ソケットに水晶振動子 / セラミック発振子などが搭載されている場合は，取り外してください。
 IE-703116-MC-EM1上に装着済みの水晶発振器（OSC1）を取り外し，ご使用になる発振器を装着してください。
 JP1を表2 - 3に合わせて設定してください（出荷時設定）。
 使用するクロック・モードに応じてSW1, CKSEL端子の設定を表2 - 3のとおり行ってください。
 統合デバッグ（ID850）上のコンフィギュレーション・ダイアログのクロック・ソース選択エリアでは“ Internal ” を選択してください。

表2 - 3 実装されている内部クロックを変更する場合の設定

使用するクロックの種類	クロック・ソース選択	OSC1の水晶発振器	CN2の水晶振動子 / セラミック発振子	JP1の設定	クロック・モード	SW1	CKSEL端子 ^注
IE-703116-MC-EM1上に実装されている水晶発振器を変更して内部クロックとして使用する。	Internal	変更する (4.000 MHz 以外)	装着禁止		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力

注 CKSEL端子への入力設定はターゲット・システム接続時のみです。
 エミュレータを単体で動作させる際はオープンにしてください。

図2 - 4 実装されている水晶発振器を変更して内部クロックとして使用する場合の概要



(3) IE-703116-MC-EM1上に水晶振動子/セラミック発振子を装着して内部クロックとして使用する。

図2 - 5のようにCN2のソケットに使用する水晶振動子/セラミック発振子, コンデンサを装着してください(水晶振動子/セラミック発振子を選定する際はV850E/IA1の規格表を参照してください)。

JP1を表2 - 4のように設定してください。

表2 - 4を参照し, 使用するクロック・モードに合わせてSW1, CKSEL端子の設定を行ってください。

統合デバッグ (ID850) 上のコンフィグレーション・ダイアログのクロック・ソース選択エリアでは “ Internal ” を選択してください。

図2 - 5 水晶振動子/セラミック発振子の搭載方法と接続図

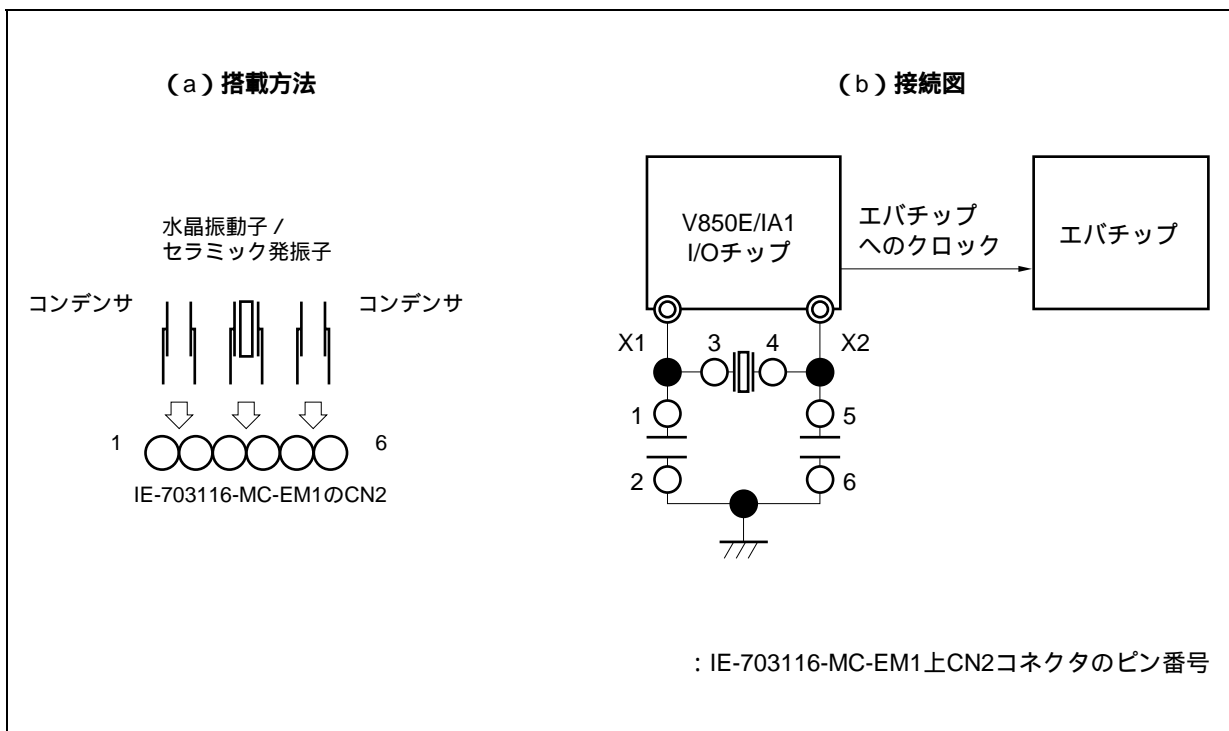


表2 - 4 内部クロックに水晶振動子/セラミック発振子を使用する場合の設定

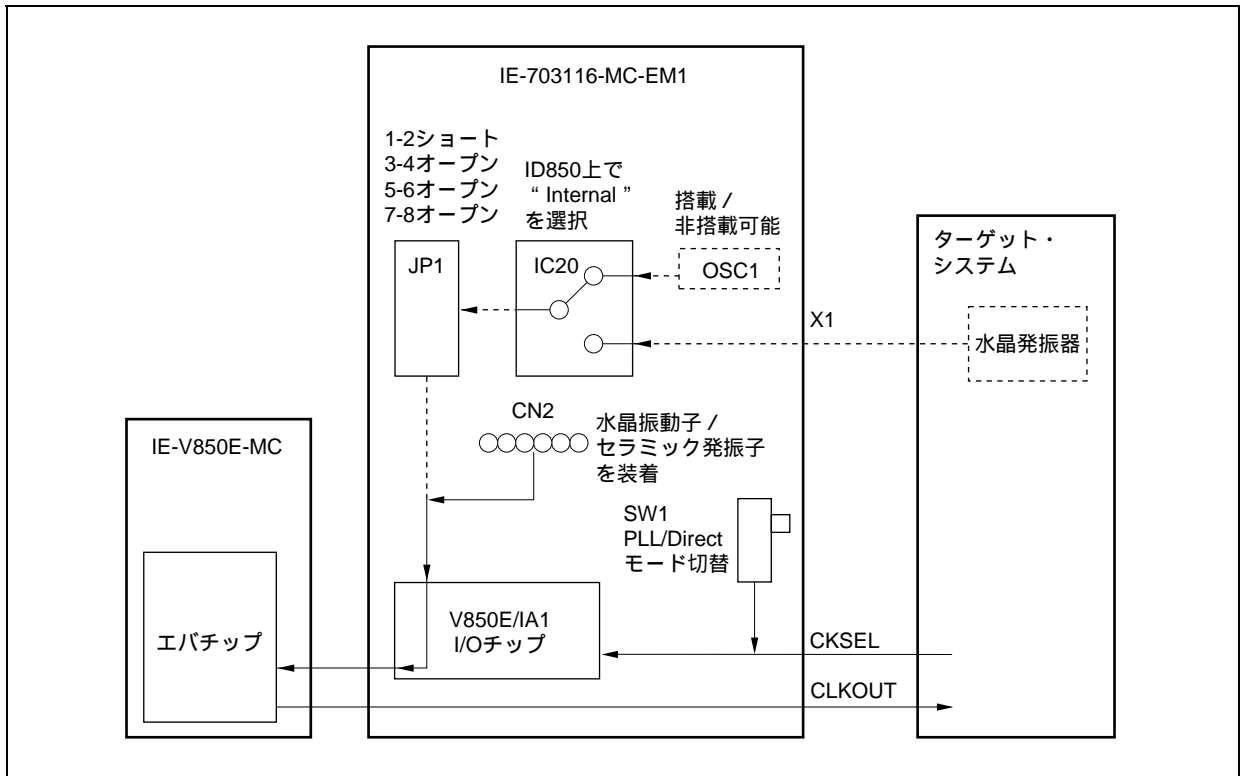
使用するクロックの種類	クロック・ソース選択	OSC1の水晶発振器	CN2の水晶振動子/セラミック発振子	JP1の設定	クロック・モード	SW1	CKSEL端子 ^{注1}
IE-703116-MC-EM1上に水晶振動子/セラミック発振子を装着して内部クロックとして使用する。	Internal	水晶発振器 搭載/非搭載 可能	装着する ^{注2}		PLL ダイレクト		ロー・レベル 入力 ハイ・レベル 入力

注1. CKSEL端子への入力設定はターゲット・システム接続時のみです。

エミュレータを単体で動作させる場合はオープンにしてください。

2. 水晶振動子/セラミック発振子の選定時はV850E/IA1の規格表を参照してください。

図2 - 6 水晶振動子/セラミック発振子を内部クロックに使用する場合の概要



(4) ターゲット・システムの水晶発振器を外部クロックとして使用する。


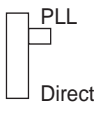
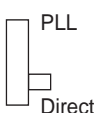
CN2ソケットに水晶振動子/セラミック発振子などが搭載されている場合は、取り外してください。

JP1を表2-5に合わせて設定してください(出荷時設定)。

使用するクロック・モードに応じてSW1, CKSEL端子の設定を表2-5のとおり行ってください。

統合デバッグ(ID850)上のコンフィグレーション・ダイアログのクロック・ソース選択エリアでは“External”を選択してください。

表2-5 外部クロックを使用する場合の設定

使用するクロックの種類	クロック・ソース選択	OSC1の水晶発振器	CN2の水晶振動子/セラミック発振子	JP1の設定	クロック・モード	SW1	CKSEL端子 ^注
ターゲット・システム上の水晶発振器を外部クロックとして使用する。	External	水晶発振器搭載/非搭載可能	装着禁止		PLL		ロー・レベル入力
					ダイレクト		ハイ・レベル入力

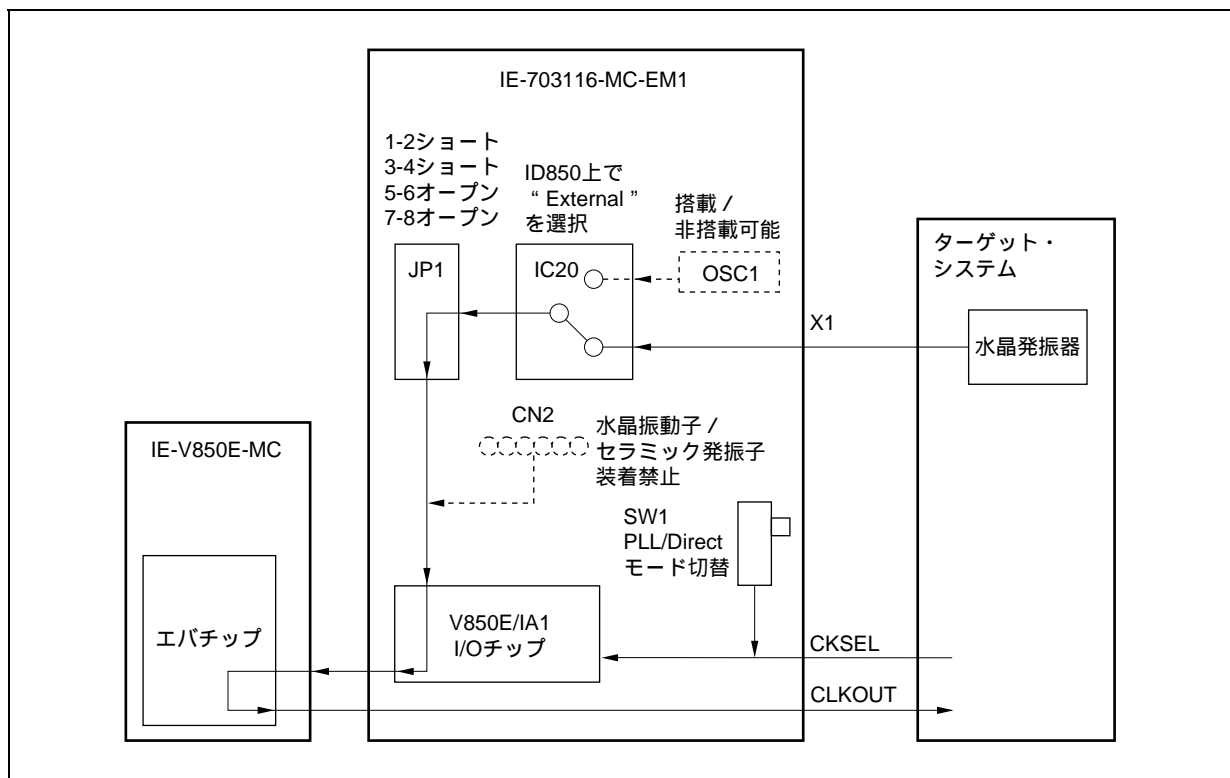
注 CKSEL端子への入力設定はターゲット・システム接続時のみです。

エミュレータを単体で動作させる際はオープンにしてください。

注意 X1端子には必ず水晶発振器で生成したクロックを入力してください。

水晶振動子/セラミック発振子で生成したクロックではエミュレータは正常動作しません。

図2-7 ターゲット・システム上の水晶発振器を外部クロックとして使用する場合の概要



2.3 動作モードの設定

IE-703116-MC-EM1はV850E/IA1と同じくシングルチップ・モード0，シングルチップ・モード1，ROMレス・モード0，ROMレス・モード1をサポートしています。

それぞれ設定方法は次のようになります。

2.3.1 エミュレータ単体で使用する場合

シングルチップ・モード0での動作のみサポートしています。

統合デバッグ (ID850) 起動時には，コンフィグレーション・ダイアログ内のマスク設定エリアで必ず“ Mode02 ” を選択してください。

2.3.2 ターゲット・システムを接続する場合

使用する動作モードに合わせてデバッグ (ID850) 起動時のコンフィグレーション・ダイアログ内のマスク設定エリアで以下の設定を行ってください。

ROMレス・モード0での動作時	: Mode00を選択
ROMレス・モード1での動作時	: Mode01を選択
シングルチップ・モード0での動作時	: Mode02を選択
シングルチップ・モード1での動作時	: Mode03を選択

IE-703116-MC-EM1では，MODE端子への入力レベルをデバッグの端子マスク機能によって実現しているため，MODE端子のエミュレーションを行うことができませんのでご注意ください。

ターゲット・システム上の端子設定についてはV850E/IA1 **ユーザズ・マニュアル ハードウェア編 (U14492J)** を参照してください。

2.4 オプション・ボードへの電源供給の設定

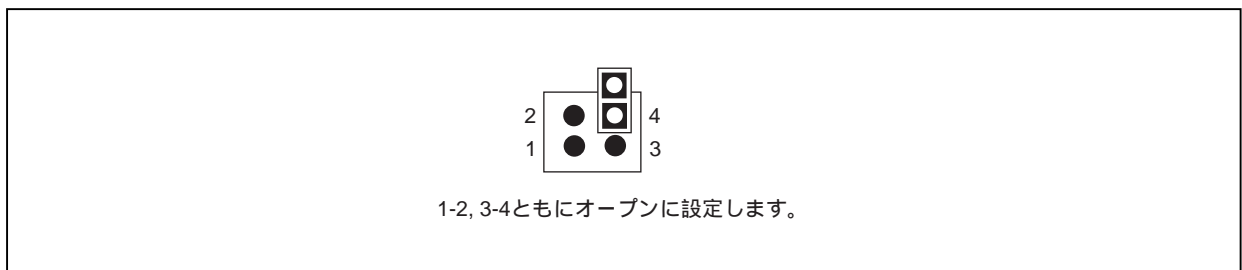
JP2の設定により、エミュレータ単体で動作させる（エミュレータの電源を使用する）か、ターゲット・システムを接続して動作させる（ターゲット・システムの電源を使用する）かを切り替えることができます。

2.4.1 エミュレータ単体で使用する場合のJP2の設定

- ★ エミュレータ単体で使用するときは、エミュレータの電源が使用されます。
JP2の設定を図2 - 8に示します。

注意 JP2の設定を誤ると、エミュレータが故障することがあります。

- ★ **図2 - 8 電源供給の設定（エミュレータ単体で使用する場合）**

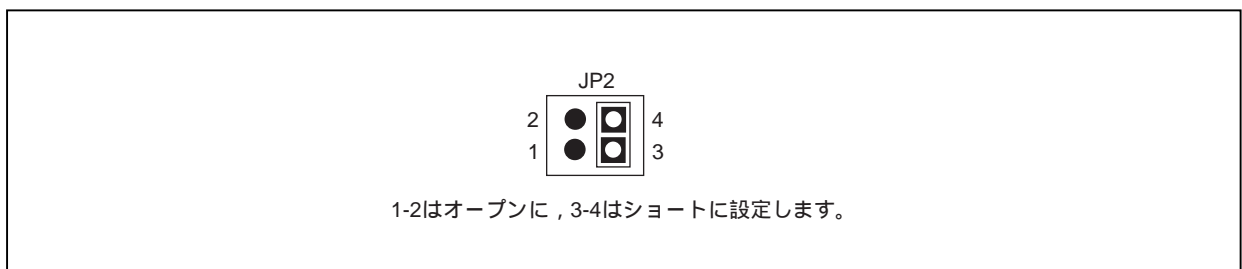


2.4.2 エミュレータとターゲット・システムを接続して使用する場合のJP2の設定

ターゲット・システムの電源をONの状態を使用するときは、ターゲット・システムの電源が使用されます。
このときのJP2の設定を図2 - 9に示します。

注意 JP2の設定を誤ると、エミュレータが故障することがあります。

- ★ **図2 - 9 電源供給の設定（エミュレータとターゲット・システムを接続して使用する場合）**



2.5 エミュレーション・メモリ

ターゲット・システム上のメモリもしくはメモリ・マップトI/Oをエミュレーションするための代替メモリです（容量：4 Mバイト）。

エミュレーション・メモリはIE-703116-MC-EM1上に実装されています。

2.5.1 エミュレーション・メモリのウエイト設定

エミュレーション・メモリに対するデータ・ウエイト/アドレス・ウエイト/アイドル・ステートはそれぞれ次のように設定できます。

(1) ID850の場合

コンフィグレーション画面で、次の3種類から選択してください。

選択肢	ウエイト・タイプ	エミュレーション・メモリ・アクセス	外部メモリ・アクセス
WAIT MASK	データ・ウエイト	0ウエイト固定	DWC0, 1レジスタの設定に依存 WAIT信号はマスク
	アドレス・ウエイト	0ウエイト固定	AWCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
1 WAIT ACCESS	データ・ウエイト	1ウエイト固定	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	AWCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
TARGET WAIT	データ・ウエイト	DWC0, 1レジスタの設定に依存 ただし0ウエイト設定時は1ウエイト	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	AWCレジスタの設定に依存
	アイドル・ステート	BCCレジスタの設定に依存	BCCレジスタの設定に依存

(2) MULTIの場合

“ Pinmask ” コマンドによって、WAIT, EMWAITのマスク/マスク解除を選択してください。

選択肢	ウエイト・タイプ	エミュレーション・メモリ・アクセス	外部メモリ・アクセス
WAIT : マスク EMWAIT : マスク	データ・ウエイト	0ウエイト固定	DWC0, 1レジスタの設定に依存 WAIT信号はマスク
	アドレス・ウエイト	0ウエイト固定	AWCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
WAIT : アンマスク EMWAIT : マスク	データ・ウエイト	1ウエイト固定	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	AWCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
WAIT : アンマスク EMWAIT : アンマスク	データ・ウエイト	DWC0, 1レジスタの設定に依存 ただし0ウエイト設定時は1ウエイト	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	AWCレジスタの設定に依存
	アイドル・ステート	BCCレジスタの設定に依存	BCCレジスタの設定に依存

2.5.2 エミュレーション・メモリについての注意事項

(1) エミュレーション・メモリ・アクセスに必要なデータ・ウェイト数について

エミュレーション・メモリ・アクセスに必要なデータ・ウェイト挿入数はエミュレータの動作周波数により次のように変わります。

4 MHz	動作周波数 < 25 MHz	0 Wait
25 MHz	動作周波数 40 MHz	1 Wait
40 MHz < 動作周波数		2 Wait

(2) バス・サイジングについて

バス・サイジングは16ビットにしてください (BSCレジスタのBSn0に“1”を設定してください)。
8ビット・バスは使用できません。

(3) $\overline{\text{WAIT}}$ 端子について

エミュレーション・メモリに対するデータ・ウェイト数は $\overline{\text{WAIT}}$ 端子の影響を受けません。

(4) アドレス・ウェイトについて

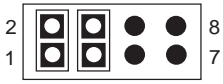
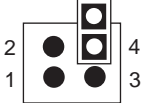
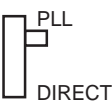
エミュレーション・メモリにはアドレス・ウェイトを挿入することができません。
アドレス・ウェイトを挿入する必要がある場合には次のように設定してください。

エミュレーション・メモリの CS空間に対する データ・ウェイト数	=	外部メモリまたは 外部I/Oに対する アドレス・ウェイト数	+	外部メモリまたは 外部I/Oに対する データ・ウェイト数
--	---	-------------------------------------	---	------------------------------------

パフォーマンス測定などで、エミュレーション・メモリへのアクセス・スピードを外部メモリや外部I/Oなどへのアクセス・スピードと等しくしたい場合に有効です。

エミュレーション・メモリへのウェイト挿入方法は2.5.1 **エミュレーション・メモリのウェイト設定**を参照してください。

第3章 製品出荷時の設定一覧

項目	設定内容	備考
★ JP1		内部 / 外部クロックとして水晶発振器を使用する設定になっています。
★ JP2		エミュレータの電源を供給する設定になっています (エミュレータ単体で使用する場合の設定)。
SW1		PLLモードに設定。
★ 水晶発振器 (OSC1)	4.000 MHzの水晶発振器を実装	水晶発振器を交換することで周波数を変更できます。

第4章 注意事項

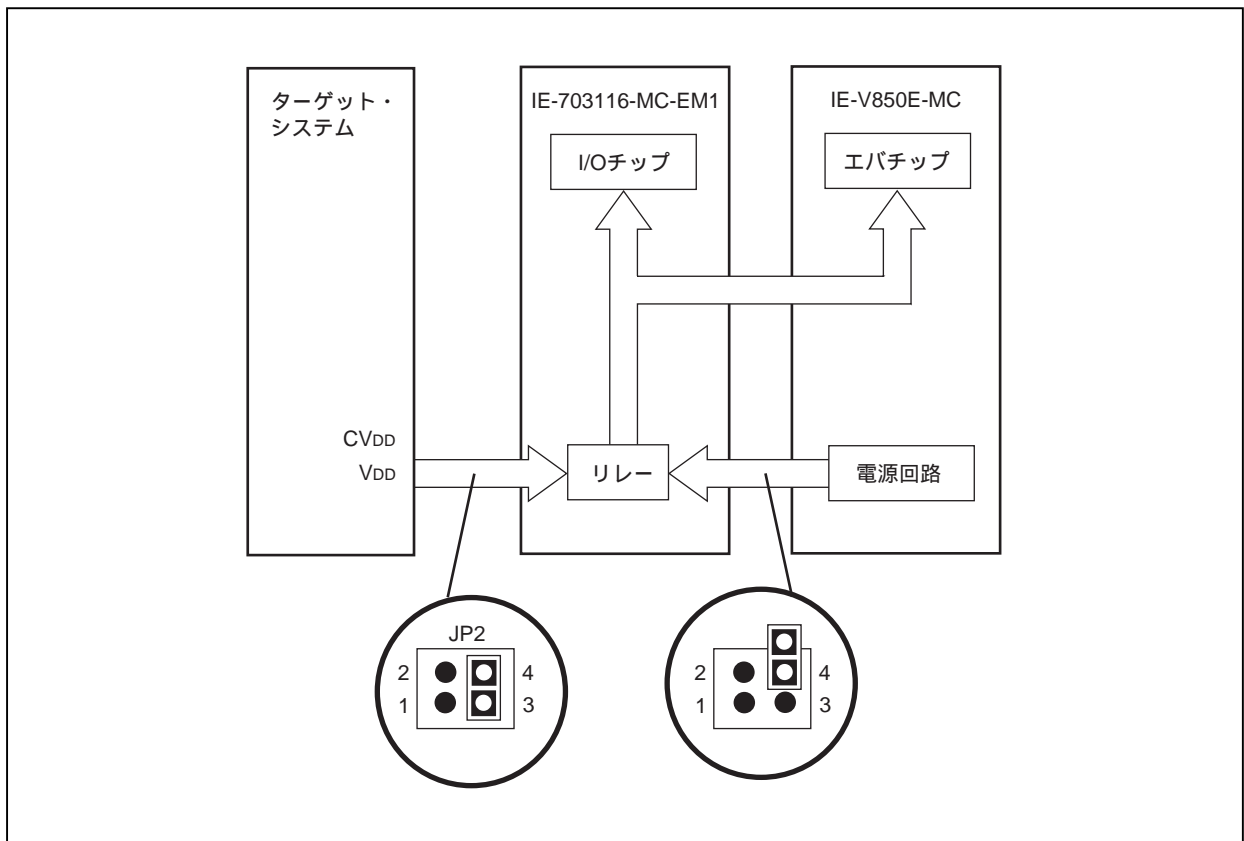
4.1 ターゲット・システムのV_{DD}

(1) ターゲット・システムのV_{DD}は、エミュレータ内の回路を動作させるために使用しています。

★ (2) JP2を『1-2オープン、3-4ショート』に設定すると、エミュレータのエパチップは、ターゲット・システムからV_{DD}の供給を受けて動作します。

(3) JP2を『1-2オープン、3-4オープン』に設定すると、エミュレータは、ターゲット・システムの電源がOFFであると判断し、5 Vで動作します。

★ 図4-1 電源の取り回し概略図

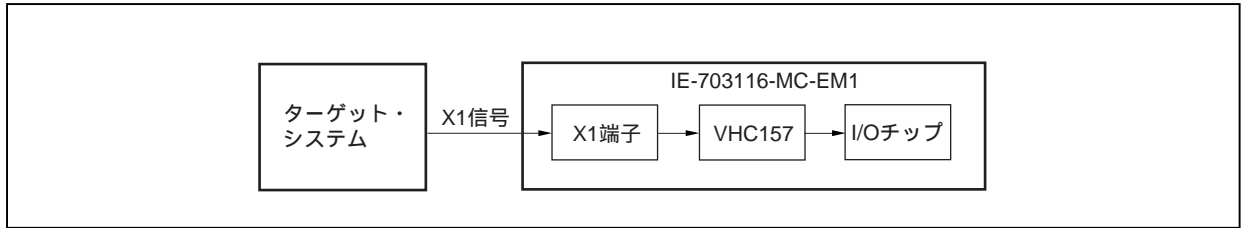


4.2 X1信号

ターゲット・システムからの入力信号 (X1信号) は、エミュレータのI/Oチップに入力される前にVHC157を通過するため、遅延が生じます ($t_{pLH} = t_{pHL} = 13.2 \text{ ns (MAX.)}$)。

★ また、入力電圧が $V_{IH} = 2.31 \text{ V (MIN.)}$ 、 $V_{IL} = 0.99 \text{ V (MAX.)}$ 、入力電流 $I_{IN} = \pm 1.0 \mu \text{ A (MAX.)}$ となります。

図4 - 2 X1信号の経路図



4.3 エミュレータ単体動作時の端子のターミネーション

(1) MODE0-MODE2端子

エミュレータ単体で動作させる場合、シングルチップ・モード0で動作します。
MODE0-MODE2は、次のように接続しています。

MODE0：抵抗（33 k）を介してV_{SS}に接続（プルダウン）

MODE1：抵抗（33 k）を介してV_{DD}に接続（プルアップ）

MODE2：抵抗（33 k）を介してV_{SS}に接続（プルダウン）

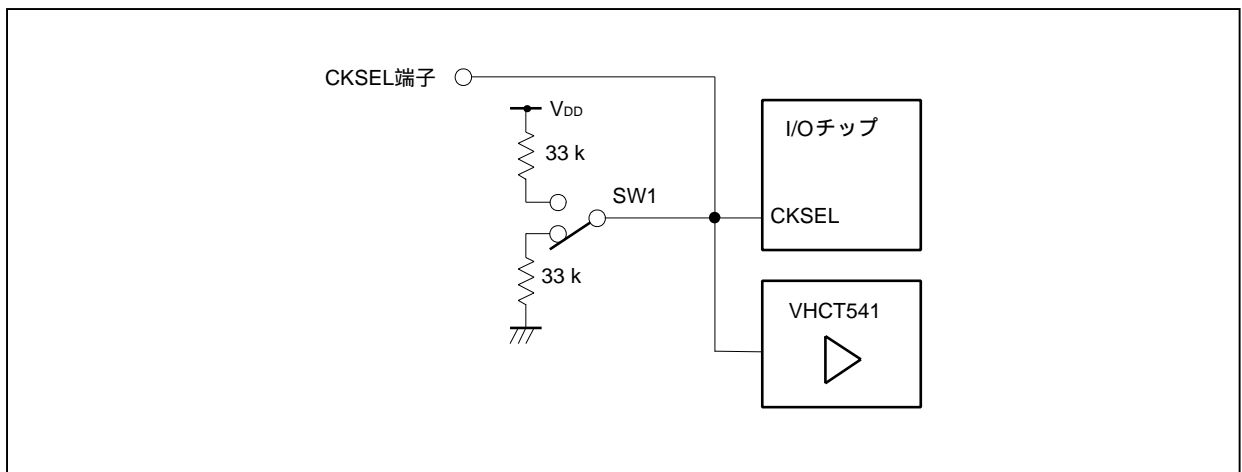
(2) RESET端子

抵抗（33 k）を介してV_{DD}に接続（プルアップ）しています。

(3) CKSEL端子

SW1により、プルアップ / プルダウンの切り替えができます。

図4 - 3 CKSEL端子の回路図



4.4 内蔵RAM , 内蔵ROM

エミュレータでは、内蔵RAM (iRAM) と内蔵ROM (iROM) の容量が段階的に設定されるため、対象デバイスとはメモリ容量が異なります。対象デバイスの容量を越えるアドレスにアクセスした場合は、エミュレータに実装されているメモリにアクセスします。メモリ容量は次のようになります。

表4 - 1 メモリ容量の制限一覧

(a) iRAM容量 (単位: バイト)		(b) iROM容量 (単位: バイト)	
対象デバイス	エミュレータ	対象デバイス	エミュレータ (エミュレーション・メモリ)
1 K-4 K	4 K	1 K-32 K	32 K
5 K-12 K (μ PD70F3116, μ PD703117)	12 K	33 K-64 K	64 K
13 K-28 K	28 K	65 K-128 K (μ PD703117)	128 K
29 K-60 K	60 K	129 K-256 K (μ PD70F3116)	256 K
		257 K-512 K	512 K

4.5 バス制御端子

エミュレータと対象デバイスでは、バス制御用の各端子の動作に次の表に示すような違いがあります。

表4 - 2 バス制御端子の動作一覧 (1/2)

(a) ブレーク中

端子名	エミュレータ・ コマンド待ち	内部メモリ					外部メモリ			
		内蔵 ROM	内蔵RAM		内蔵周辺I/O		エミュレーション RAM		ターゲット・ システム	
			R	R	W	R	W	R	W	R
AD0-AD15	Hi-Z	Hi-Z					注		注	
A16-A23	最後にアクセ スしたアドレ スを保持	最後にアクセスしたアドレスを保持					注		注	
$\overline{CS0}$ - $\overline{CS7}$	H	H					H		注	
\overline{RD}	H	H					H		注	
\overline{ASTB}	H	H					注		注	
\overline{LWR} , \overline{UWR}	H	H					H		注	
WAIT	無効	無効					マスク可能		マスク可能	
\overline{HLDRQ}	マスク可能	マスク可能					マスク可能		マスク可能	
$\overline{HLD\overline{AK}}$	注	注					注		注	

注 対象デバイスのプログラム実行による発生サイクルと同じ動作をします。

備考1. R : リード

W : ライト

2. H : ハイ・レベル出力

Hi-Z : ハイ・インピーダンス

表4 - 2 バス制御端子の動作一覧 (2/2)

(b) ユーザ・プログラム実行中

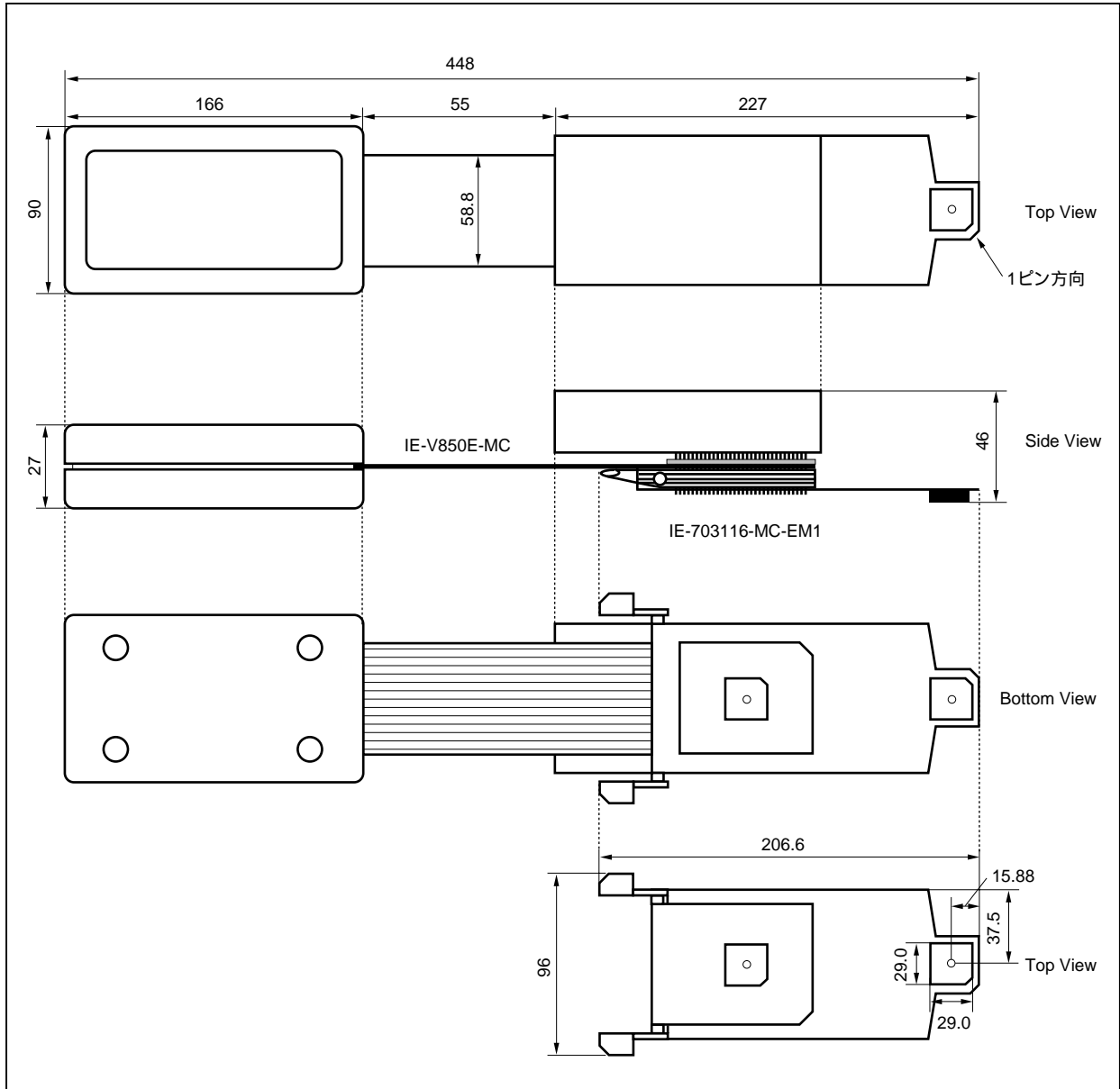
端子名	内部メモリ							外部メモリ					
	内蔵ROM		内蔵RAM			内蔵周辺I/O		エミュレーションRAM			ターゲット・システム		
	F	R	F	R	W	R	W	F	R	W	F	R	W
AD0-AD15	Hi-Z							注			注		
A16-A23	最後にアクセスしたアドレスを保持							注			注		
CS0-CS7	H							H			注		
RD	H							H			注		
ASTB	H							注			注		
LWR, UWR	H							H			注		
WAIT	無効							マスク可能			マスク可能		
HLD $\overline{\text{RQ}}$	マスク可能							マスク可能			マスク可能		
HLD $\overline{\text{AK}}$	注							注			注		

注 対象デバイスのプログラム実行による発生サイクルと同じ動作をします。

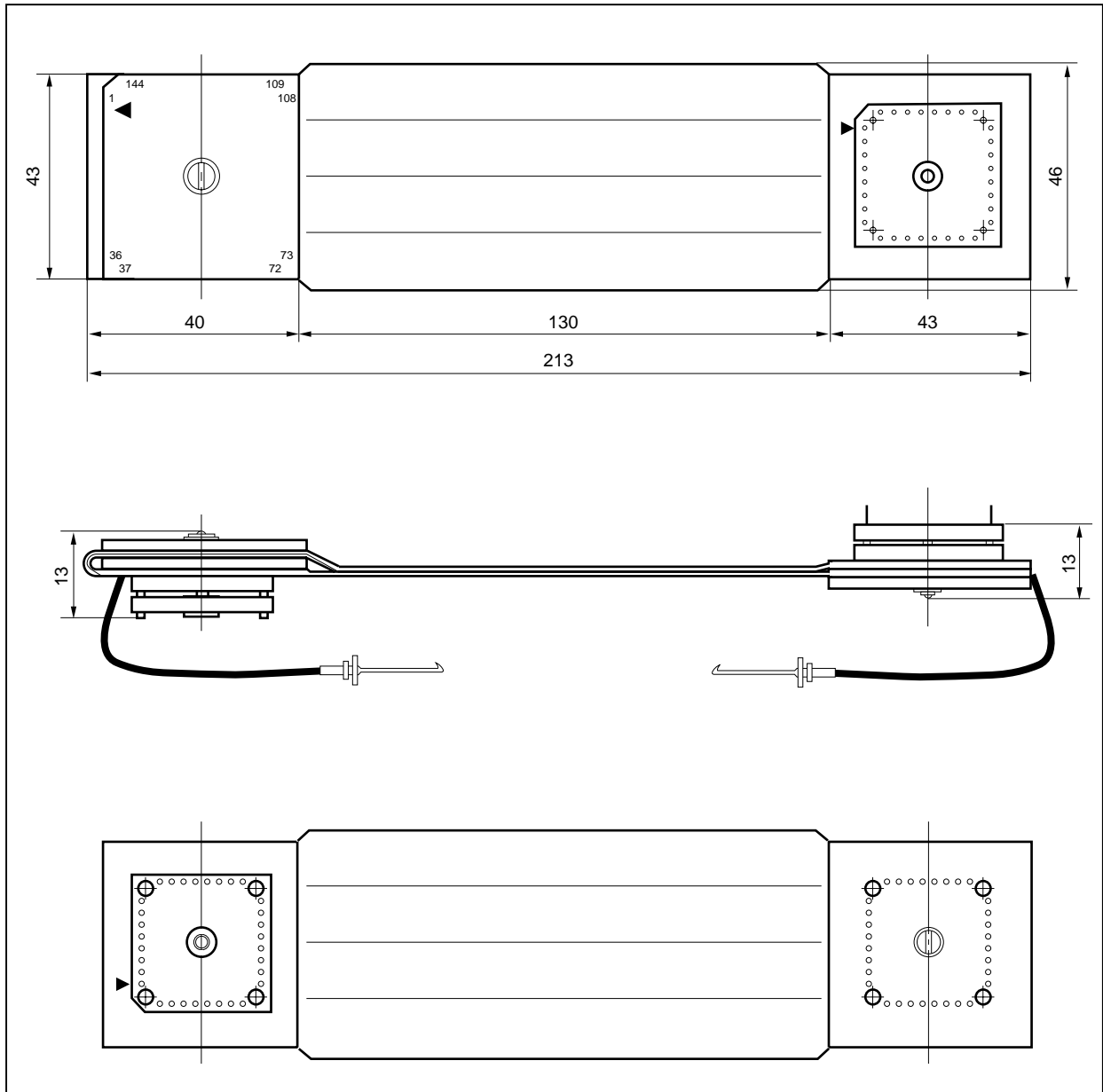
- 備考1. F : フェッチ
R : リード
W : ライト
2. H : ハイ・レベル出力
Hi-Z : ハイ・インピーダンス

付録A 製品外形図

(1) IE-V850E-MC + IE-703116-MC-EM1 (単位 : mm)

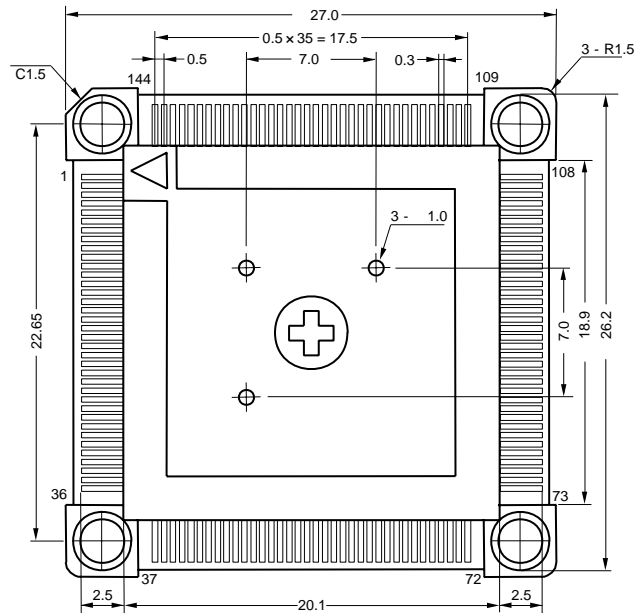


(2) SC-144SD (単位: mm)

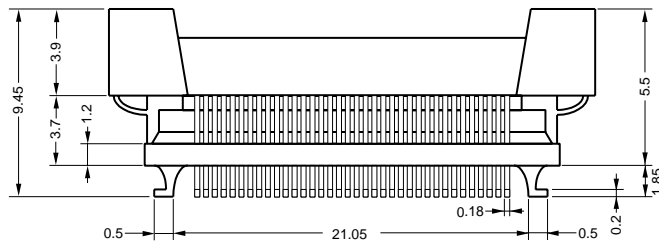


(3) NQPACK144SD (単位: mm)

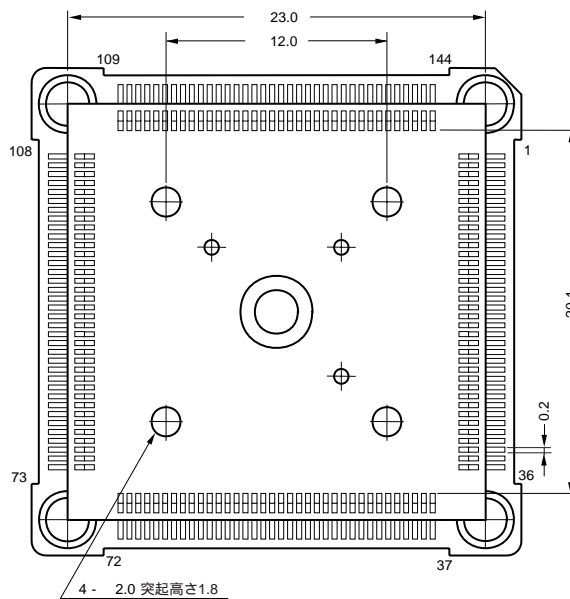
【Top View】



【Side View】

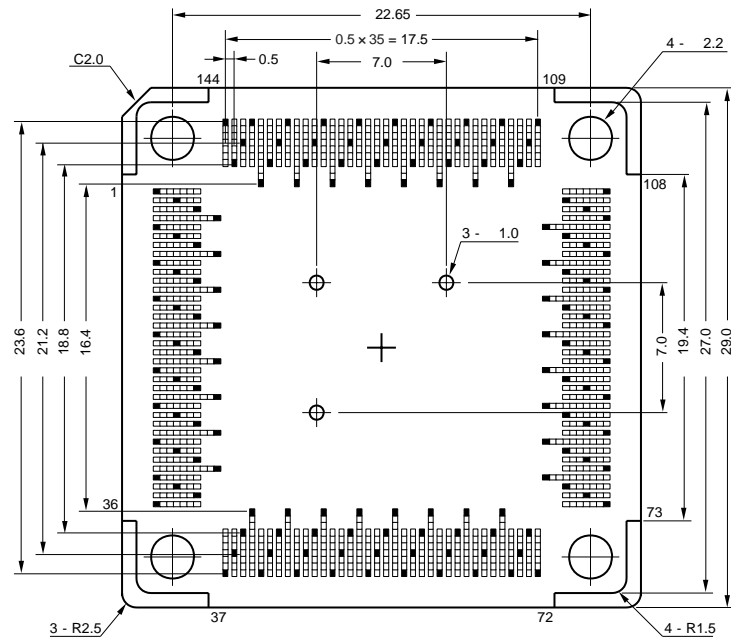


【Bottom View】

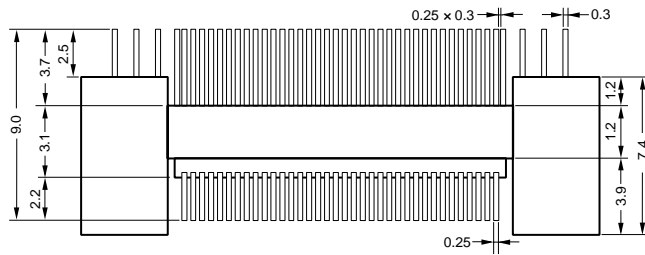


(4) YQPACK144SD (単位: mm)

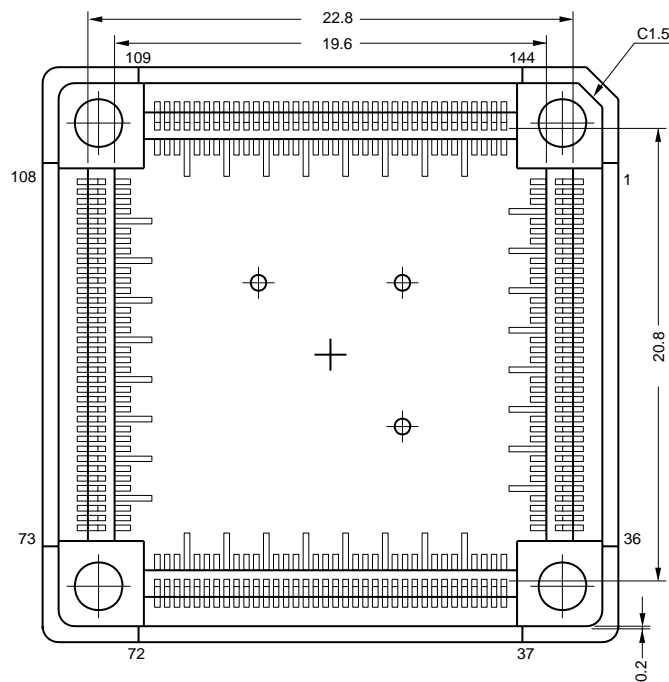
【Top View】



【Side View】

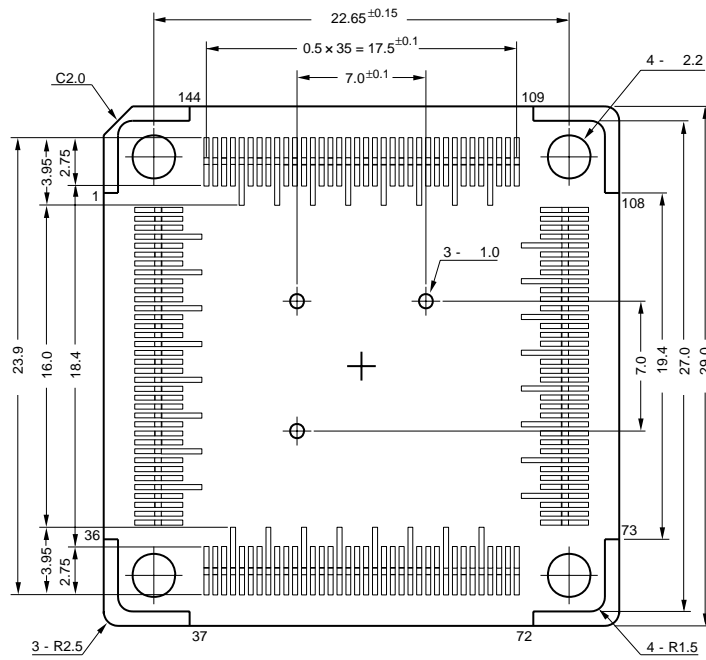


【Bottom View】

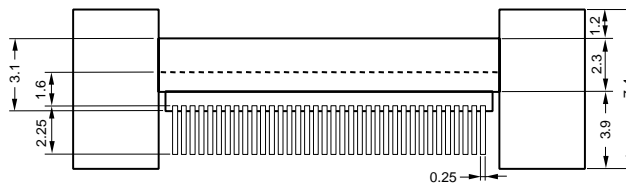


(5) HQPACK144SD (単位: mm)

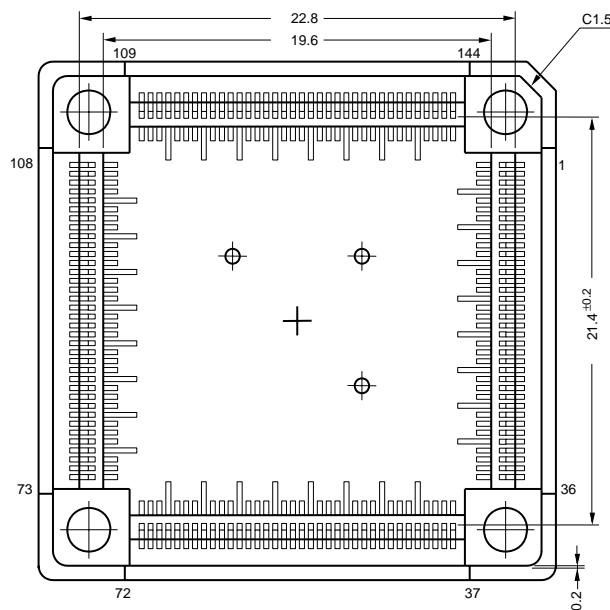
【Top View】



【Side View】

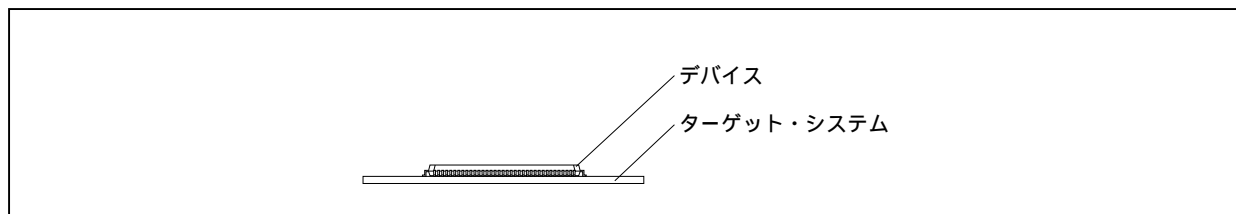


【Bottom View】

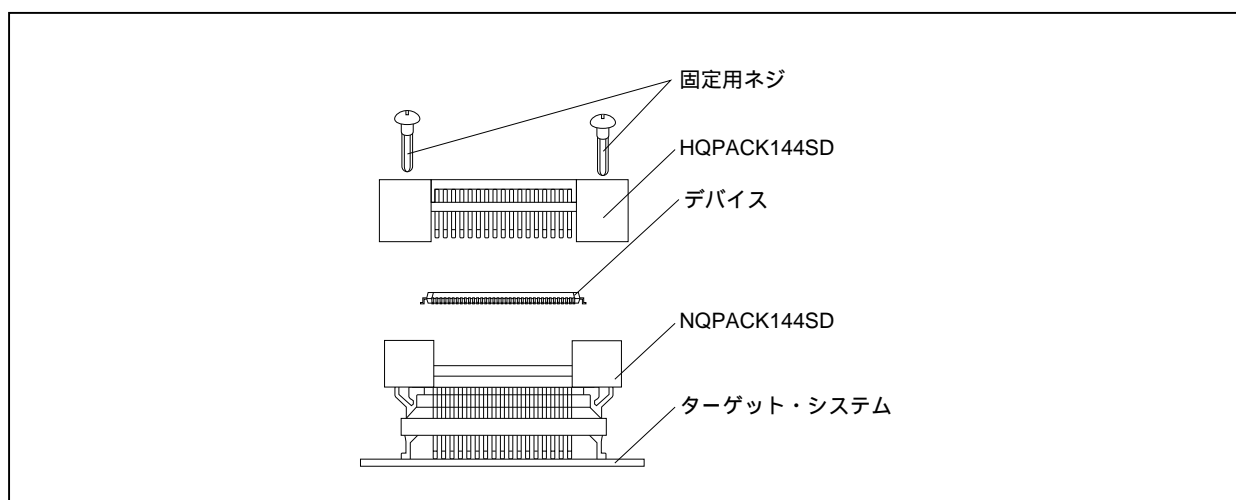


付録B ターゲット接続用コネクタの使用例

(1) デバイスをターゲット・システムに直付けする場合（ターゲット接続用コネクタ未使用）

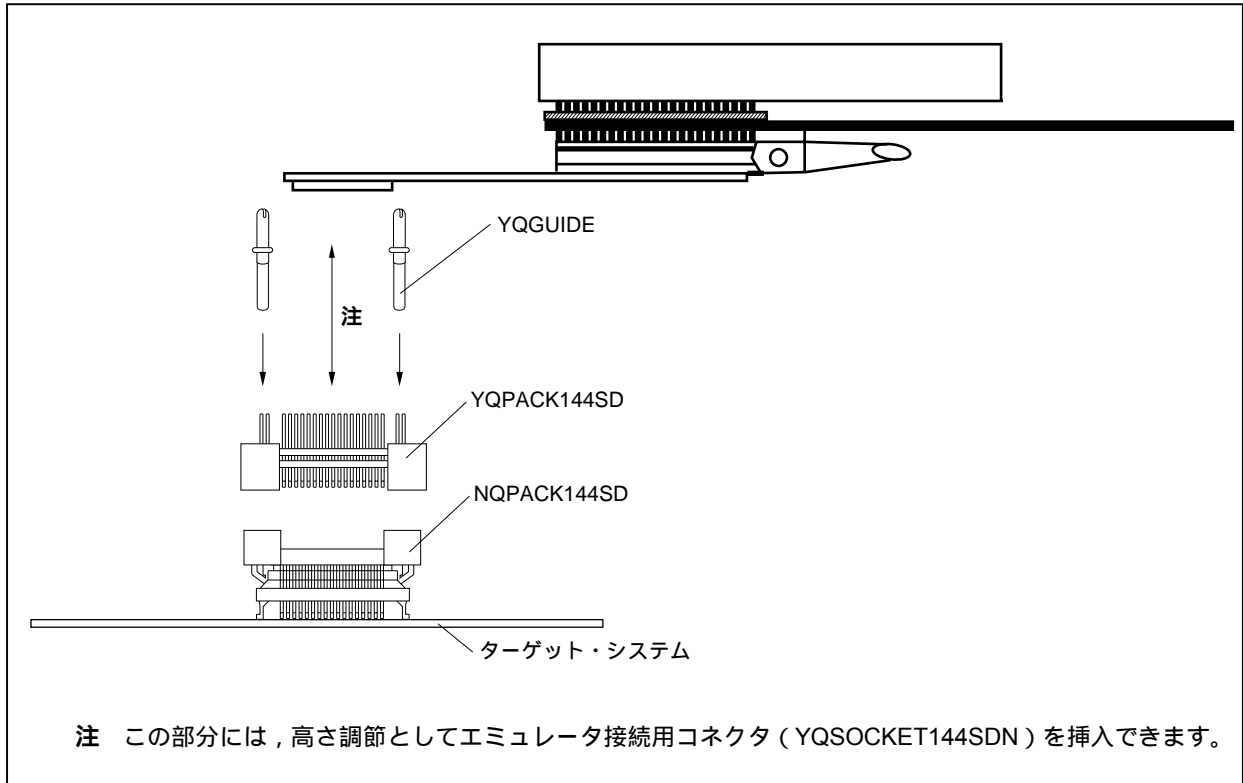


(2) ターゲット接続用コネクタを用いてデバイスを使用する場合

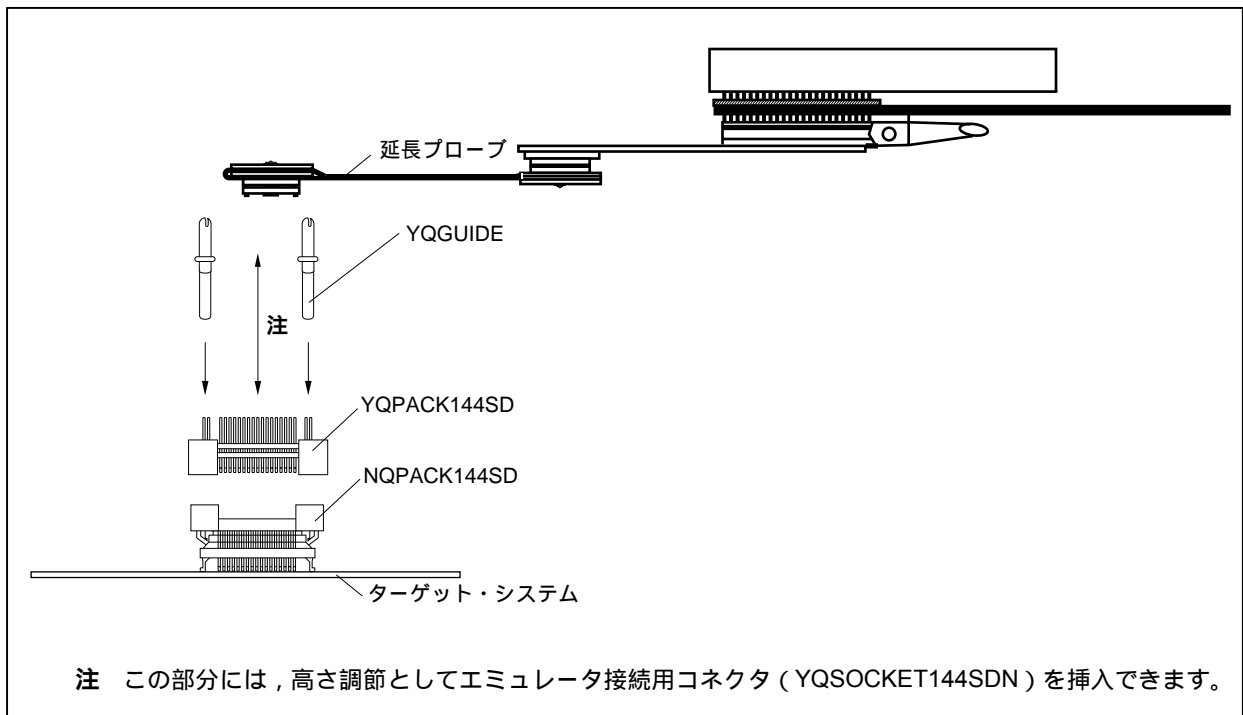


(3) エミュレータとターゲット・システムの接続

(a) 延長プローブ未使用時



(b) 延長プローブ使用時



付録C ターゲット接続用コネクタ

C.1 使用方法

(1) NQPACK144SDをターゲット・システムに実装する場合

NQPACK144SD底面の4本の突起（角）の先端に2液硬化型エポキシ系接着剤（硬化時間30分以上）を塗布し、ターゲット・システムに接着固定します。正しく接着固定しないと、ターゲット・システムからエミュレータを取り外すときに、プリント基板のパッドがはがれる場合があります。

NQPACK144SDのリードとターゲット・システムのパッドの位置合わせが難しいときは、 に従って位置合わせしてください。

NQPACK144SDに付属している位置合わせ用ガイド・ピン（NQGUIDE）を、NQPACK144SDの上面のピン穴から差し込み、位置合わせをします（図C - 1参照）。

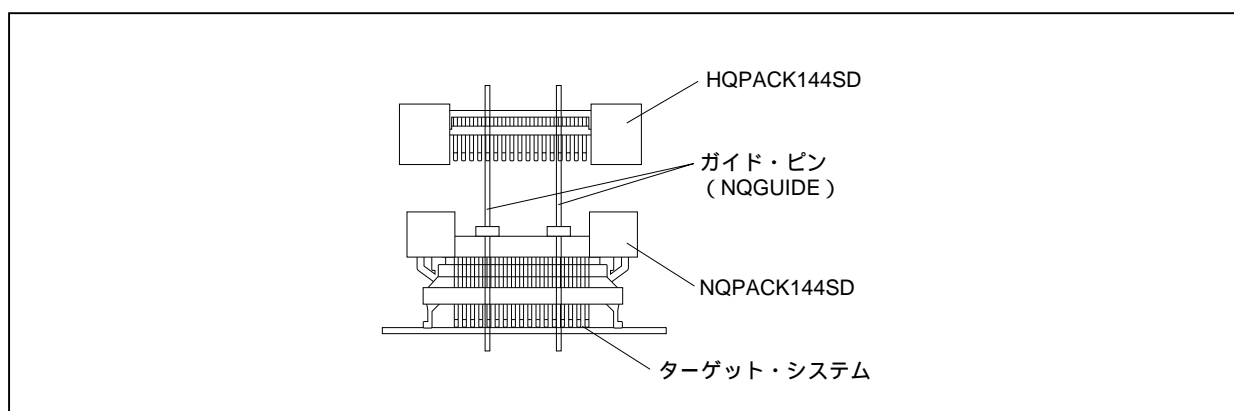
部品穴は $\phi = 1.0 \text{ mm}$ 、ノンスルーホールは3箇所です（付録A 製品外形図参照）。

HQPACK144SDを装着してから、NQPACK144SDをターゲット・システムに半田付けしてください。半田付け時にフラックス、半田などが飛散して、NQPACK144SDのコンタクト・ピンに付着するなどのトラブルを防ぐためです。

半田付け推奨条件...リフロ : 240 , 20秒以内
端子部分加熱 : 240 , 10秒以内（1端子当たり）

ガイド・ピンを取り去ります。

図C - 1 NQPACK144SDの実装



備考 NQPACK144SD : ターゲット接続用コネクタ

HQPACK144SD : デバイス搭載用カバー

(2) デバイスを搭載する場合

注意 デバイスをNQPACK144SDに装着する前に樹脂のバリ、端子の折れや曲がり、バリなどの異常がないかを確認してください。また、HQPACK144SDでカバーする場合、HQPACK144SDの押さえピンに折れや曲がりがないか確認してから装着してください。ピンの折れや曲がりがあった場合は、ナイフの刃のような薄い平面状のものを使って矯正してください。

デバイスをNQPACK144SDに装着する前に、NQPACK144SD上に汚れないことと、デバイスの端子の平行性（平面性）を確認してください。

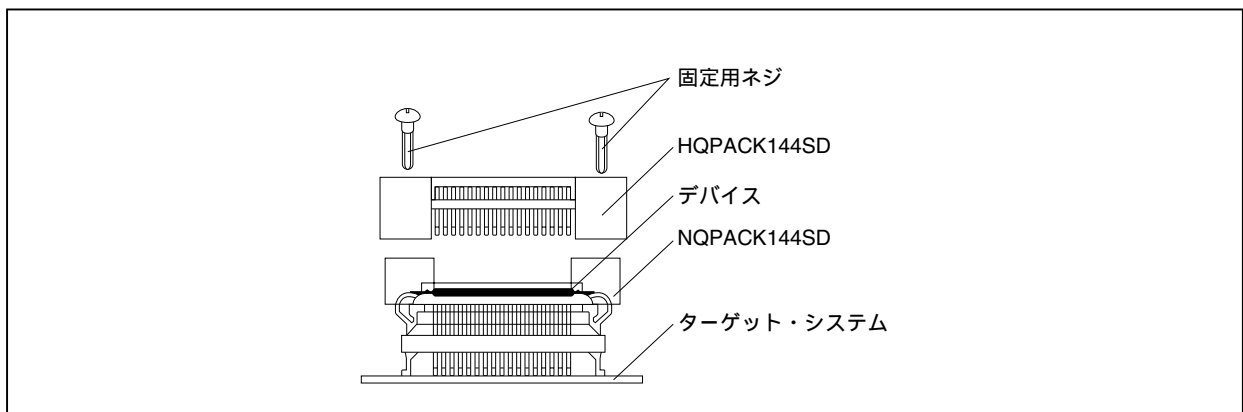
続いてNQPACK144SDをターゲット・ボードに実装したあとデバイスを搭載し、HQPACK144SDをセットします（図C-2参照）。

HQPACK144SDに付属の固定用ネジ（4箇所：M2 x 6 mm）で、HQPACK144SDとデバイス、NQPACK144SDを固定します。

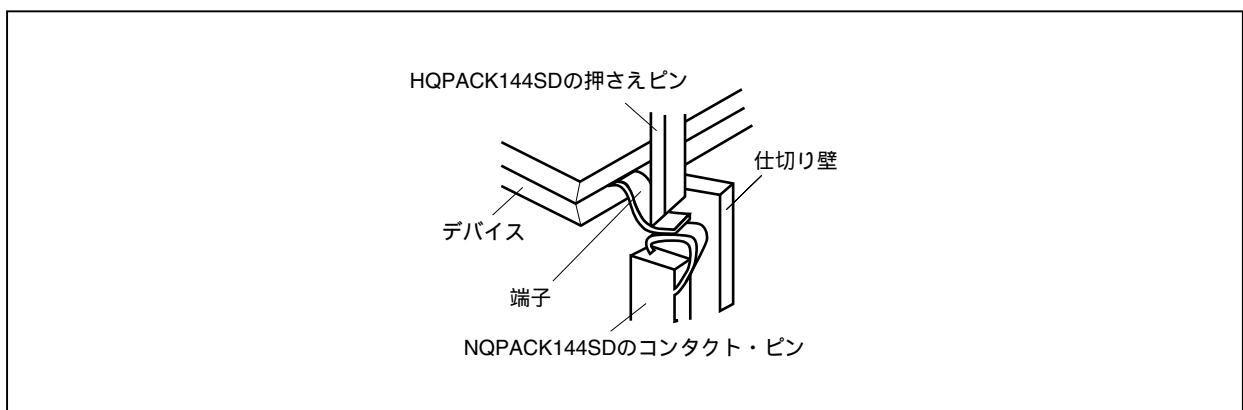
ネジは、付属のドライバかトルク・ゲージ付きドライバで4隅を対角に、順次均等に締めてください（1箇所だけを強く締めないでください）。ネジの締め付けトルクは、0.55 kg・f・cm（0.054 N・m）MAX.です。ネジの締め付けが強過ぎると導通不良の原因となります。

このとき、デバイスの各端子は、NQPACK144SDのコンタクト・ピンとHQPACK144SDの押さえピンにより、プラスチックの仕切り壁の中でそれぞれ図C-3のように固定されます。このため、隣り合ったデバイスの端子がショートすることはありません。

図C-2 デバイスを搭載する場合の使用法



図C-3 NQPACK144SDとデバイスの端子



C.2 各コネクタの取り扱い上の注意

- (1) 各コネクタをケースから取り出すときは、本体を押さえてからスポンジを先に取り出してください。
- (2) NQPACK144SDをターゲット・システムに半田付けするときは、フラックス飛散防止のため、HQPACK144SDをカバーとしてかぶせてください。

半田付け推奨条件...リフロ : 240 , 20秒以内
端子部分加熱 : 240 , 10秒以内 (1端子当たり)

- (3) デバイスをNQPACK144SDに装着する前に樹脂のバリ、端子の折れや曲がり、バリなどの異常がないか必ず確認してください。また、HQPACK144SDでカバーする場合、HQPACK144SDの押さえピンに折れや曲がりがないか確認してから装着してください。ピンの折れや曲がりがあった場合は、ナイフの刃のような薄い平面状のものを使って矯正してください。
- (4) NQPACK144SDに、YQPACK144SD (エミュレータ接続用コネクタ) やHQPACK144SDをネジ止めするとき、付属のドライバかトルク・ゲージ付きドライバで4箇所のネジを仮止めしたあと、4隅を対角に順次均等に締めてください (トルクは、0.054 N・m (MAX.) で固定してください)。
1箇所だけを強く締めると、接続不良の原因となることがあります。
ネジ止め後に導通不良が起きた場合、ネジをさらに締めることは避けてください。必ずネジを外し、NQPACK144SD上に汚れがないことと、デバイスの端子の平行性 (平面性) を再度確認してください。
- (5) デバイスの端子は強度が弱いため、NQPACK144SDへ数回脱着することにより、端子が曲がる場合があります。デバイスをNQPACK144SDへ装着するときは、端子の曲がりを点検、補正してください。

付録D プラスチック・スペーサの取り付け

IE-V850E-MCに添付されているプラスチック・スペーサの取り付けについて説明します。

エミュレータをターゲット・システムと接続して使用する際、POD部を水平に安定させるため、図D - 1に示すようにプラスチック・スペーサをIE-V850E-MCに取り付けてください。

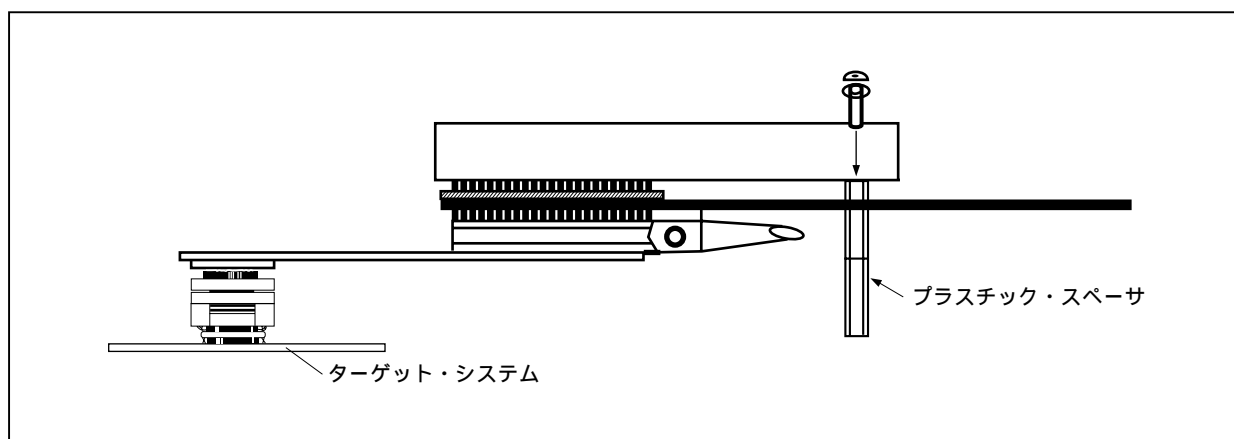
IE-V850E-MCにプラスチック・スペーサを取り付ける手順

POD部の最後部のナイロン・リベットを外します。

プラスチック・スペーサを添付のプラスチック・ネジで固定します。

高さの調整は、ユーザのスペーサを使用するか、台を使用して調整してください。

図D - 1 プラスチック・スペーサの取り付け方法



付録E 改版履歴

これまでの改版履歴を次に示します。なお、適用箇所は各版での章を示します。

版数	前版からの主な内容	適用箇所
第2版	1.1 製品構成にPCインタフェース・ボードおよび延長プローブの品名を追加。 図1-1 システム構成のデバイス・ファイルに関する記述，PCインタフェース・ボードおよび延長プローブの品名を変更。	第1章 概説
	1.5 梱包内容の図と説明文中に添付品に関する記述を追加。 図1-3 IE-V850E-MCとIE-703116-MC-EM1の接続のソケットの接続箇所について修正。	
	図2-1 IE-703116-MC-EM1 CN2を追記。一部の誤記を修正。	
	2.1 IE-703116-MC-EM1の各部の名称と機能 図2-1 IE-703116-MC-EM1, (1)テスト・ピン(TP1-TP6)を訂正し, (6)CN2を追加。	
	2.2 クロックの設定の記述を変更。	
	2.3 動作モードの設定 タイトルの変更。記述内容をデバッグによる設定方法へ変更。	
	2.4.1 エミュレータ単体で使用する場合のJP2の設定の説明文中の記述を変更。 図2-8 電源供給の設定(エミュレータ単体で使用する場合)を変更。	
	図2-9 電源供給の設定(エミュレータとターゲット・システムを接続して使用する場合)のジャンパ設定を訂正。	
	2.5 エミュレーション・メモリを追加。	
	第3章 製品出荷時の設定一覧について一部記述を変更。	第3章 製品出荷時の設定一覧
	4.1 ターゲット・システムのV _{DD} の(2)についてジャンパ設定に関する記述を訂正。 図4-1 電源の取り回し概略図のジャンパ設定について図を訂正。	第4章 注意事項
	4.2 X1信号の説明文について一部変更。	

(メモ)

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
(電話：午前 9:00～12:00，午後 1:00～5:00)

電話 : 044-435-9494
FAX : 044-435-9608
E-mail : info@lsi.nec.co.jp

【営業関係お問い合わせ先】

第一販売事業部

東京 (03)3798-6106, 6107,
6108

大阪 (06)6945-3178, 3200,
3208, 3212

広島 (082)242-5504

仙台 (022)267-8740

郡山 (024)923-5591

千葉 (043)238-8116

第二販売事業部

東京 (03)3798-6110, 6111,
6112

立川 (042)526-5981, 6167

松本 (0263)35-1662

静岡 (054)254-4794

金沢 (076)232-7303

松山 (089)945-4149

第三販売事業部

東京 (03)3798-6151, 6155, 6586,
1622, 1623, 6156

水戸 (029)226-1702

前橋 (027)243-6060

鳥取 (0857)27-5313

太田 (0276)46-4014

名古屋 (052)222-2170, 2190

福岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【NECエレクトロニクス デバイス ホームページ】

NECエレクトロニクスデバイスの情報がインターネットでご覧になれます。

URL(アドレス)

<http://www.ic.nec.co.jp/>

アンケート記入のお願い

お手数ですが、このドキュメントに対するご意見をお寄せください。今後のドキュメント作成の参考にさせていただきます。

[ドキュメント名] IE-703116-MC-EM1 ユーザーズ・マニュアル

(U14700JJ2V0UM00 (第2版))

[お名前など] (さしつかえのない範囲で)

御社名(学校名, その他) ()
ご住所 ()
お電話番号 ()
お仕事の内容 ()
お名前 ()

1. ご評価(各欄に をご記入ください)

項 目	大変良い	良 い	普 通	悪 い	大変悪い
全体の構成					
説明内容					
用語解説					
調べやすさ					
デザイン, 字の大きさなど					
その他()					
()					

2. わかりやすい所(第 章, 第 章, 第 章, 第 章, その他)

理由 []

3. わかりにくい所(第 章, 第 章, 第 章, 第 章, その他)

理由 []

4. ご意見, ご要望

5. このドキュメントをお届けしたのは

NEC販売員, 特約店販売員, その他()

ご協力ありがとうございました。

下記あてにFAXで送信いただくか, 最寄りの販売員にコピーをお渡しください。

日本電気(株) NEC エレクトロニクス
半導体テクニカルホットライン

FAX : (044) 435-9608

2000.6