

# 統合開発環境 e<sup>2</sup> studio

クイックスタートガイド別冊  
マルチコアプロジェクト編

ルネサスマイクロコントローラ  
RA ファミリ

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。  
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

## ご注意書き

- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。回路、ソフトウェアおよびこれらに関連する情報を使用する場合、お客様の責任において、お客様の機器・システムを設計ください。これらの使用に起因して生じた損害（お客様または第三者いずれに生じた損害も含みます。以下同じです。）に関し、当社は、一切その責任を負いません。
- 当社製品または本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害またはこれらに関する紛争について、当社は、何らの保証を行うものではなく、また責任を負うものではありません。
- 当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 当社製品を組み込んだ製品の輸出入、製造、販売、利用、配布その他の行為を行うにあたり、第三者保有の技術の利用に関するライセンスが必要となる場合、当該ライセンス取得の判断および取得はお客様の責任において行ってください。
- 当社製品を、全部または一部を問わず、改造、改変、複製、リパースエンジニアリング、その他、不適切に使用しないでください。かかる改造、改変、複製、リパースエンジニアリング等により生じた損害に関し、当社は、一切その責任を負いません。
- 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、各品質水準は、以下に示す用途に製品が使用されることを意図しております。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット等  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通制御（信号）、大規模通信機器、金融端末基幹システム、各種安全制御装置等  
当社製品は、データシート等により高信頼性、Harsh environment 向け製品と定義しているものを除き、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（宇宙機器と、海底中継器、原子力制御システム、航空機制御システム、プラント基幹システム、軍事機器等）に使用されることを意図しておらず、これらの用途に使用することは想定していません。たとえ、当社が想定していない用途に当社製品を使用したことにより損害が生じて、当社は一切その責任を負いません。
- あらゆる半導体製品は、外部攻撃からの安全性を 100%保証されているわけではありません。当社ハードウェア/ソフトウェア製品にはセキュリティ対策が組み込まれているものもありますが、これによって、当社は、セキュリティ脆弱性または侵害（当社製品または当社製品が使用されているシステムに対する不正アクセス・不正使用を含みますが、これに限りません。）から生じる責任を負うものではありません。当社は、当社製品または当社製品が使用されたあらゆるシステムが、不正な改変、攻撃、ウイルス、干渉、ハッキング、データの破壊または窃盗その他の不正な侵入行為（「脆弱性問題」といいます。）によって影響を受けないことを保証しません。当社は、脆弱性問題に起因したまたはこれに関連して生じた損害について、一切責任を負いません。また、法令において認められる限りにおいて、本資料および当社ハードウェア/ソフトウェア製品について、商品性および特定目的との合致に関する保証ならびに第三者の権利を侵害しないことの保証を含め、明示または黙示のいかなる保証も行いません。
- 当社製品をご使用の際は、最新の製品情報（データシート、ユーザーズマニュアル、アプリケーションノート、信頼性ハンドブックに記載の「半導体デバイスの使用上の一般的な注意事項」等）をご確認の上、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他指定条件の範囲内でご使用ください。指定条件の範囲を超えて当社製品をご使用された場合の故障、誤動作の不具合および事故につきましては、当社は、一切その責任を負いません。
- 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は、データシート等において高信頼性、Harsh environment 向け製品と定義しているものを除き、耐放射線設計を行っておりません。仮に当社製品の故障または誤動作が生じた場合であっても、人身事故、火災事故その他社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
- 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。かかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
- 当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。当社製品および技術を輸出、販売または転売等する場合は、「外国為替及び外国貿易法」その他日本国および適用される外国の輸出管理関連法規を遵守し、それらの定めるところに従い必要な手続きを行ってください。
- お客様が当社製品を第三者に転売等される場合には、事前に当該第三者に対して、本ご注意書き記載の諸条件を通知する責任を負うものとしたします。
- 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。
- 本資料に記載されている内容または当社製品についてご不明な点がございましたら、当社の営業担当者までお問合せください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社が直接的、間接的に支配する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1において定義された当社の開発、製造製品をいいます。

(Rev.5.0-1 2020.10)

## 本社所在地

〒135-0061 東京都江東区豊洲 3-2-24（豊洲フォレストシア）

[www.renesas.com](http://www.renesas.com)

## 商標について

ルネサスおよびルネサスロゴはルネサス エレクトロニクス株式会社の商標です。すべての商標および登録商標は、それぞれの所有者に帰属します。

## お問合せ窓口

弊社の製品や技術、ドキュメントの最新情報、最寄の営業お問合せ窓口に関する情報などは、弊社ウェブサイトをご覧ください。

[www.renesas.com/contact/](http://www.renesas.com/contact/)

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 静電気対策

CMOS 製品の取り扱いの際は静電気防止を心がけてください。CMOS 製品は強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジンケース、導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。また、CMOS 製品を実装したボードについても同様の扱いをしてください。

### 2. 電源投入時の処置

電源投入時は、製品の状態は不定です。電源投入時には、LSI の内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. 電源オフ時における入力信号

当該製品の電源がオフ状態のときに、入力信号や入出力プルアップ電源を入れしないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。資料中に「電源オフ時における入力信号」についての記載のある製品は、その内容を守ってください。

### 4. 未使用端子の処理

未使用端子は、「未使用端子の処理」に従って処理してください。CMOS 製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI 周辺のノイズが印加され、LSI 内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。

### 5. クロックについて

リセット時は、クロックが安定した後、リセットを解除してください。プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後、切り替えてください。リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 6. 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。CMOS 製品の入力がノイズなどに起因して、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定の場合はもちろん、 $V_{IL}(\text{Max.})$  から  $V_{IH}(\text{Min.})$  までの領域を通過する遷移期間中にチャタリングノイズなどが入らないように使用してください。

### 7. リザーブアドレス（予約領域）のアクセス禁止

リザーブアドレス（予約領域）のアクセスを禁止します。アドレス領域には、将来の拡張機能用に割り付けられている リザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 8. 製品間の相違について

型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。同じグループのマイコンでも型名が違っていると、フラッシュメモリ、レイアウトパターンなどの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が異なる製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

# 目次

1.	概説 .....	1
1.1	動作環境 .....	1
2.	マルチコアプロジェクトの作成 .....	2
2.1	ソリューションプロジェクトの作成 .....	2
2.2	RAソリューションエディタ .....	7
2.2.1	Summary、BSP、Clocks、Pinsページ .....	7
2.2.2	Memories ページ .....	8
2.2.3	Adjustments ページ .....	12
3.	ソリューションプロジェクトのビルド .....	13
4.	デバッグ .....	14
4.1	デバッグ構成とデバッグの起動 .....	14
4.1.1	J-LinkとE2/E2 Liteで共通したデバッグの起動方法 .....	14
4.1.2	J-Linkのデバッグ構成とデバッグの起動 .....	14
4.1.3	E2/E2Liteのデバッグ構成とデバッグの起動 .....	17
4.2	マルチコアデバッグ特有の機能 .....	19
4.2.1	ツールバー .....	19
4.2.2	同時実行とブレーク時の動作の違い .....	19
4.2.3	CPU毎のビュー表示 .....	20
4.3	既存デバッグ機能をマルチコアデバッグで使用する手順 .....	24
4.3.1	J-Linkの既存デバッグ機能の動作（複数のスレッドを選択している場合） .....	25
4.3.2	E2/E2Liteの既存デバッグ機能の動作（複数のスレッドを選択している場合） .....	25
4.3.3	マルチコアデバッグ時のデバッグビュー .....	26
	改訂記録 .....	27

## 1. 概説

本書はRAファミリ・マイクロコントローラのマルチコアデバイス用のプロジェクト作成、ビルド、デバッグについて解説します。本書を読む前に「[統合開発環境 e<sup>2</sup> studio 2023-10 以上 ユーザーズマニュアル クイックスタートガイド ルネサスマイクロコントローラ RAファミリ](#)」をご覧ください。

注：ご使用の端末や e<sup>2</sup> studio のバージョン、FSP のバージョンにより、画面に表示される内容が本ドキュメントの図と若干異なる場合があります。

### 1.1 動作環境

本書で確認している動作環境は以下の通りです。

IDE : e<sup>2</sup> studio 2025-10

FSP : FSP6.2.0

評価ボード : EK-RA8P1

エミュレータ : J-Link OB (評価ボードに搭載)、E2 emulator、E2 emulator Lite

## 2. マルチコアプロジェクトの作成

この章では、新規にマルチコア用 RA プロジェクトの作成について説明します。e<sup>2</sup> studio は、新規プロジェクトをすぐに作成できるようなウィザードを用意しています。このウィザードは、使用する RA デバイスとユーザーボードに適したプロジェクトを作成できます。

RA 用プロジェクトジェネレータでは、端子構成、割り込み、クロック構成を設定可能で、必要なドライバソフトウェアも設定できます。

プロジェクト作成の前に、「[統合開発環境 e<sup>2</sup> studio 2023-10 以上 ユーザーズマニュアル クイックスタートガイド ルネサスマイクロコントローラ RA ファミリ](#)」の「2章 インストール」の説明にしたがって FSP6.0.0 以降とツールチェーンがホスト PC にインストールされていることが必要です。

注) FSP 6.2.0 以前のバージョンでは、Arm® TrustZone® を活用したマルチコアソリューションの生成はサポートされていません。生成できるのは TrustZone® の機能を使用しないフラットなマルチコアソリューションのみです。

### 2.1 ソリューションプロジェクトの作成

この章では、簡単にマルチコア用のプロジェクトを作成するソリューションプロジェクトの作成方法を説明します。ソリューションプロジェクトはプロジェクトウィザードを 1 回起動すれば、マルチコアプロジェクトとして CPU0/CPU1 の 2 つのプロジェクトとそれらをまとめたコンテナソリューションプロジェクトが作成されます。

注) FSP6.2.0 以前のバージョンでは Arm® TrustZone® に対応したマルチコアの動作は未サポートです。

e<sup>2</sup> studio を起動し、ワークスペースフォルダを選択します。以下の手順で新規 RA プロジェクトを作成してください。

- (1) [ファイル] → [新規] → [Renesas C/C++ Project] → [Renesas RA]の順に選択します。

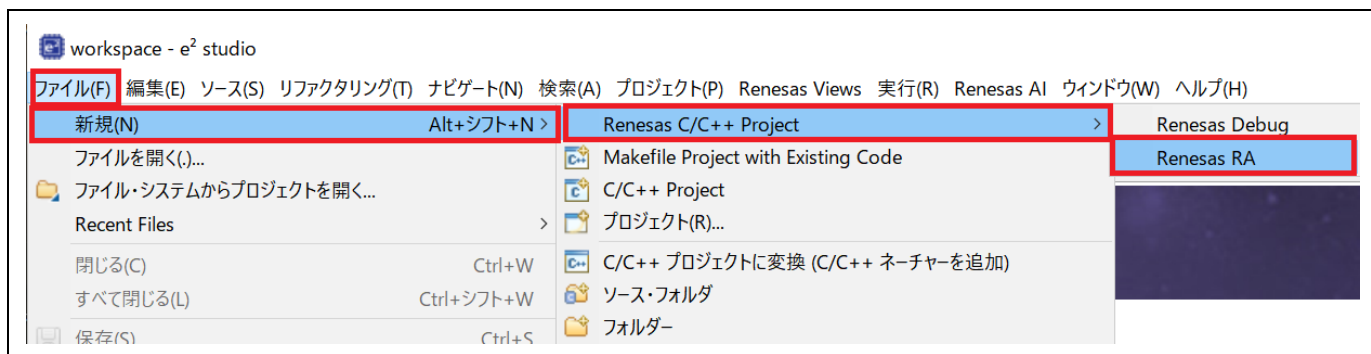


図 2-1 新規プロジェクトの作成

(2) “Renesas RA FSP Solution” テンプレートを選択してください。[次へ] で次に進みます。

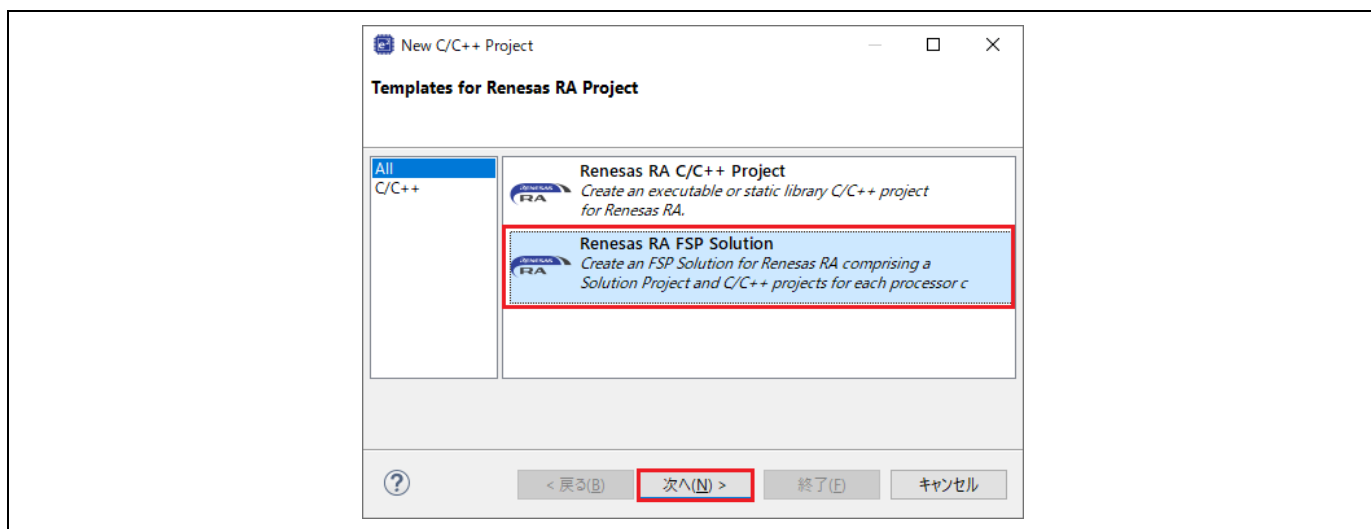


図 2-2 RA ソリューションプロジェクトの選択

(3) ソリューションプロジェクト作成ウィザードで、プロジェクト情報を次のように入力します。

Project name : プロジェクト名を入力します（例：“RA\_Multicore”）。

デフォルト・ロケーションの使用 : 現在の場所にソリューションプロジェクトを作成するには、このチェックボックスをオンにします。別の場所にプロジェクトを作成したいときは、このチェックボックスを選択せずに新しい作成先を入力します。

[次へ] で次に進みます。

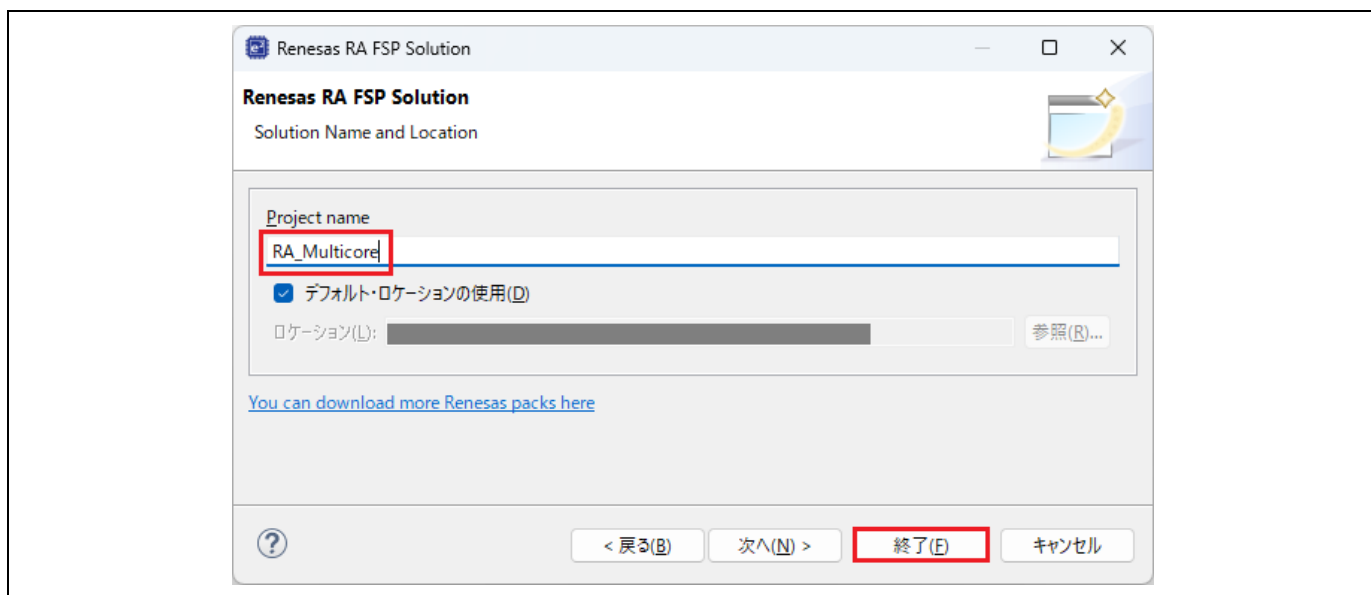


図 2-3 新規 RA プロジェクト作成ウィザード

(4) デバイス選択の画面で、デバイス、ツール、使用するデバッガの情報を入力します。

Board : EK-RA8P1

Solution Template Selection : Multicore > Flat > Bare Metal > Blinky を選択します。

IDE Project Type : e<sup>2</sup> studio managed build

Toolchains : ルネサス RA ファミリ用に認定された最新の LLVM Embedded Toolchain for Arm を選択します (例 : 18.1.3)

Debugger : J-Link ARM

その他はすべてデフォルト設定のままにします。

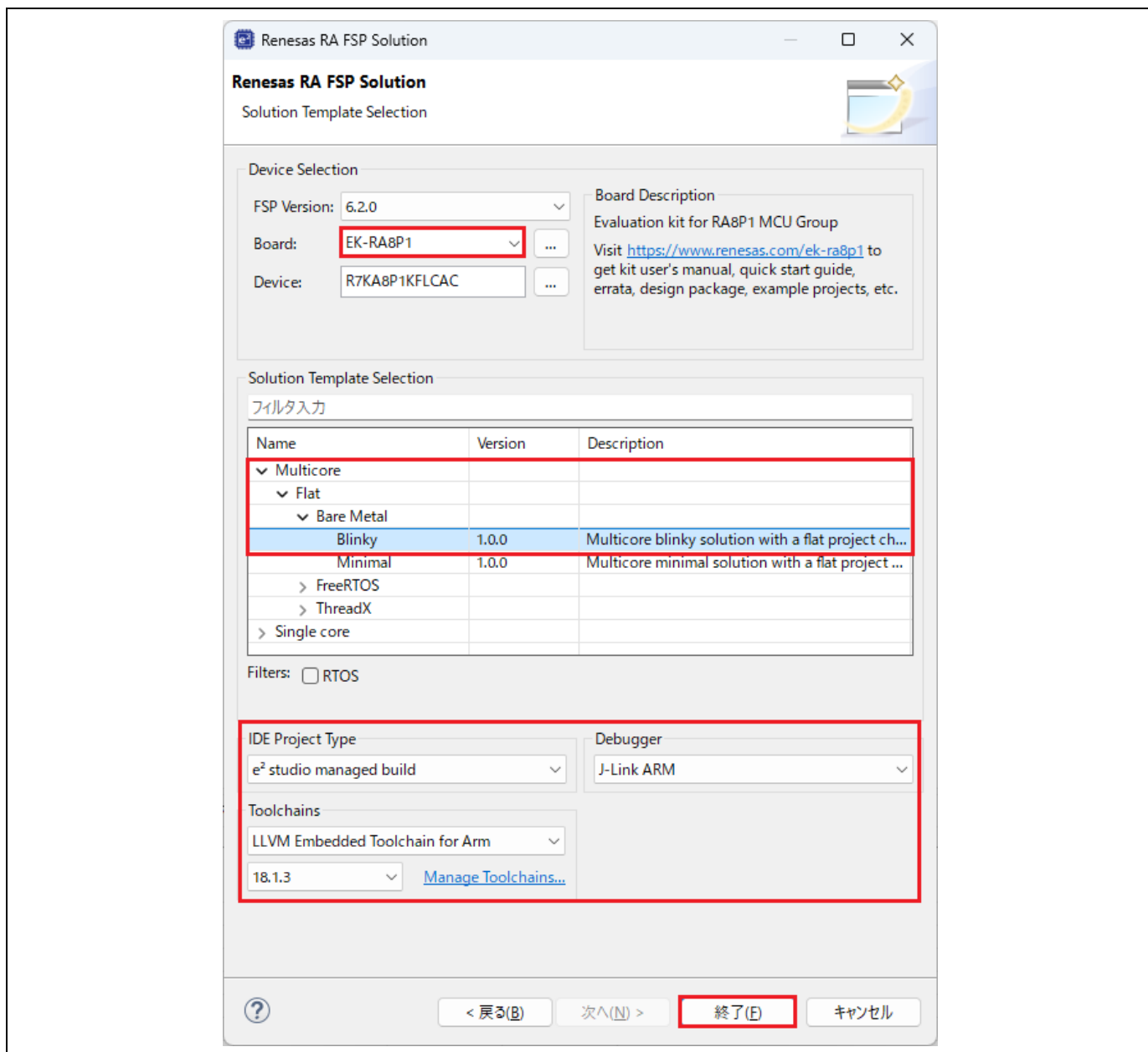


図 2-4 デバイスなどの選択

- (5) [終了] ボタンを押すと、両方の CPU プロジェクトが自動的にビルドされ、ソリューション プロジェクトに保存されている構成データが入力されます。

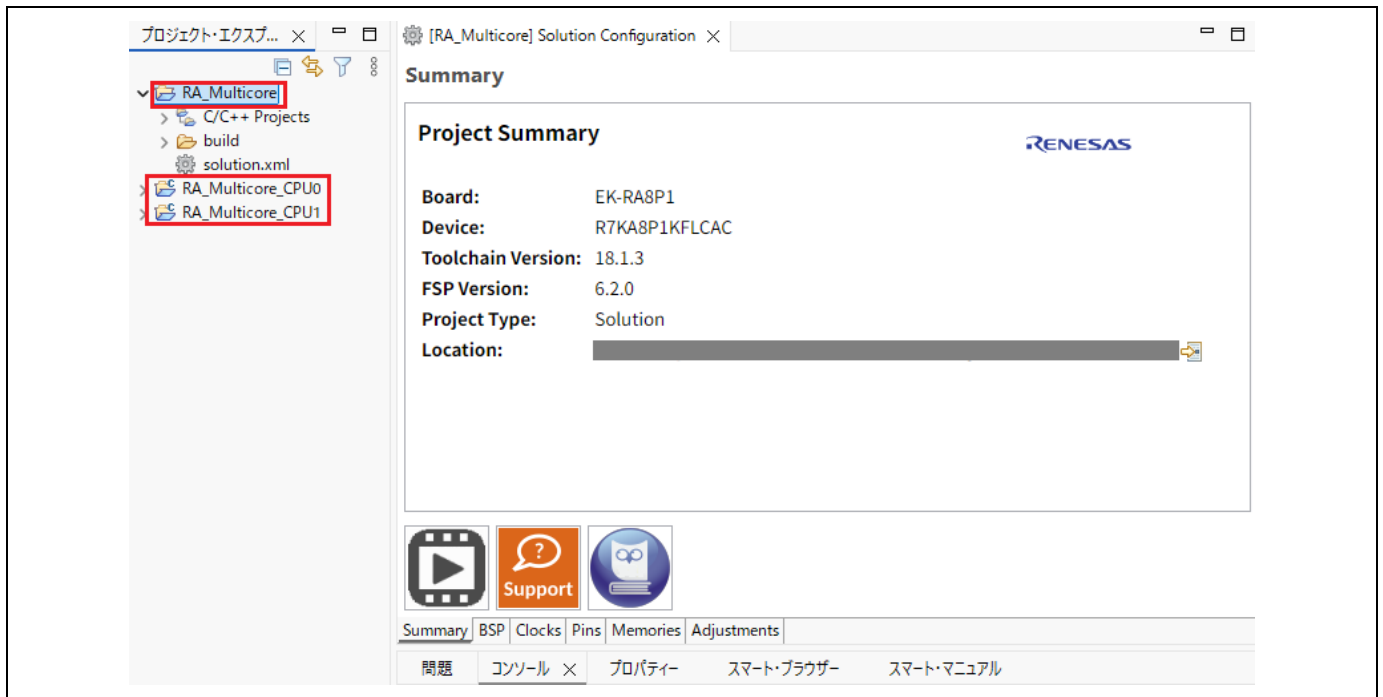


図 2-5 新規プロジェクトのビュー

ソリューション プロジェクトは、CPU プロジェクト全体の構成を格納および制御します。その役割を「コンテナ」と呼びます。

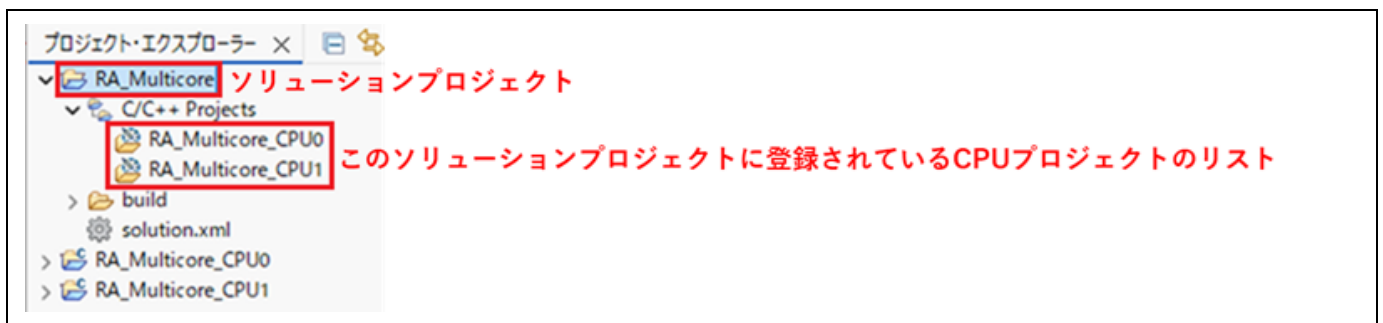


図 2-6 ソリューションプロジェクト構成

2つの「CPU」プロジェクトはコアごとに独立しており、これらを組み合わせることで、ターゲットMCUにダウンロードされるマルチコアアプリケーション全体が生成されます。

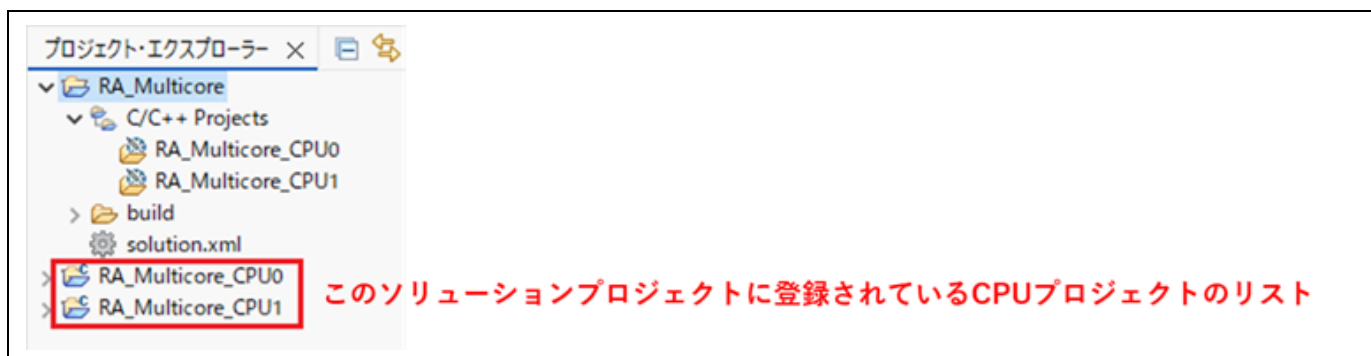


図 2-7 ソリューションプロジェクトの CPU プロジェクト

## 2.2 RA ソリューションエディタ

[RA ソリューションエディタ] ビューは、ソリューションプロジェクトの”solution.xml”を開いた場合の表示内容を RA ソリューションエディタと呼びます。

構成は ”solution.xml” ファイルに保存されています。プロジェクト構成の設定はいくつかのページに分類してあり、項目別にプロジェクトの設定を行うことができます（端子やクロックの設定、メモリ領域など）。

プロジェクト構成を編集するには、まず、以下を確認してください。

- e<sup>2</sup> studio ウィンドウの右上の表示で [FSP Configuration] パースペクティブが選択されていることを確認してください。選択されていない場合は、[ウィンドウ] メニュー → [パースペクティブ] → [パースペクティブを開く] → [その他] → [FSP Configuration] の順に選択してください。
- “solution.xml” ファイルが開いていることを確認してください。

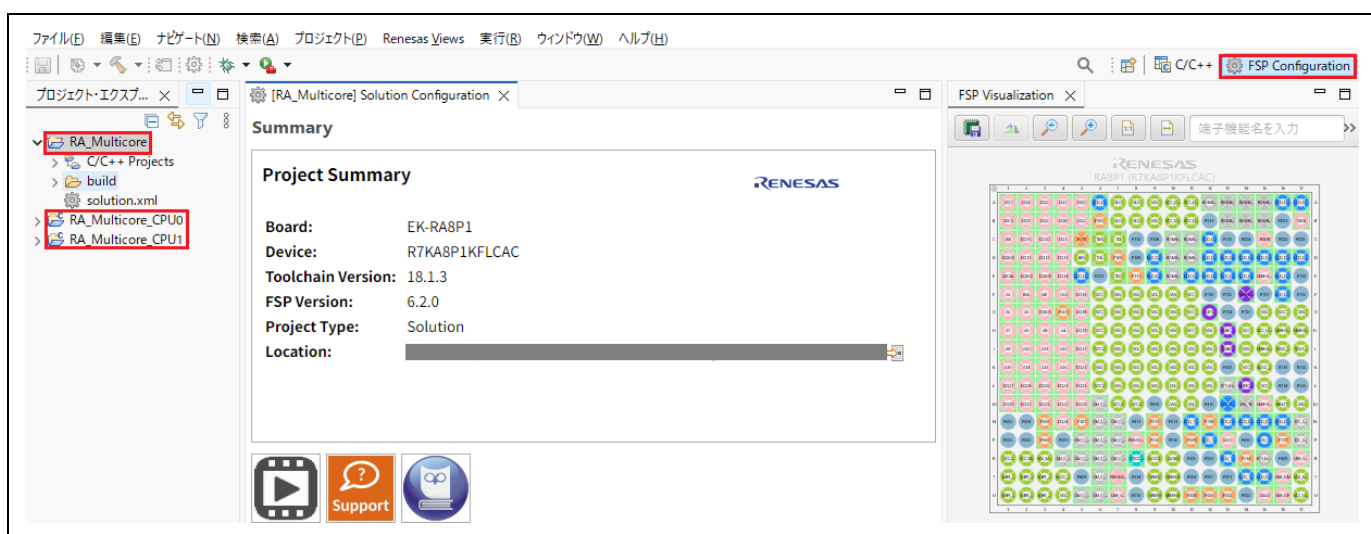


図 2-8 ソリューションエディタ画面

### 2.2.1 Summary、BSP、Clocks、Pins ページ

[Summary]、[BSP]、[Clocks]、[Pins] ページは、「[統合開発環境 e<sup>2</sup> studio 2023-10 以上 ユーザーズマニュアル クイックスタートガイドルネサスマイクロコントローラ RA ファミリ](#)」の「3.5 章 RA プロジェクトコンフィグレーションエディタ」のそれぞれの章をご覧ください。

注：現在、ソリューションプロジェクトの動作において、ソリューションから下位のプロジェクトチェーンに構成情報を渡す際に問題があります。詳細は以下をご覧ください。

[RA Flexible Software Package Documentation: e2 Studio 2025-12 Pin Configuration Workarounds](#)

## 2.2.2 Memories ページ

[Memories] ページはメモリリソース/パーティション（名前/開始アドレス/サイズ/コア/セキュリティ）の詳細情報を表示します。

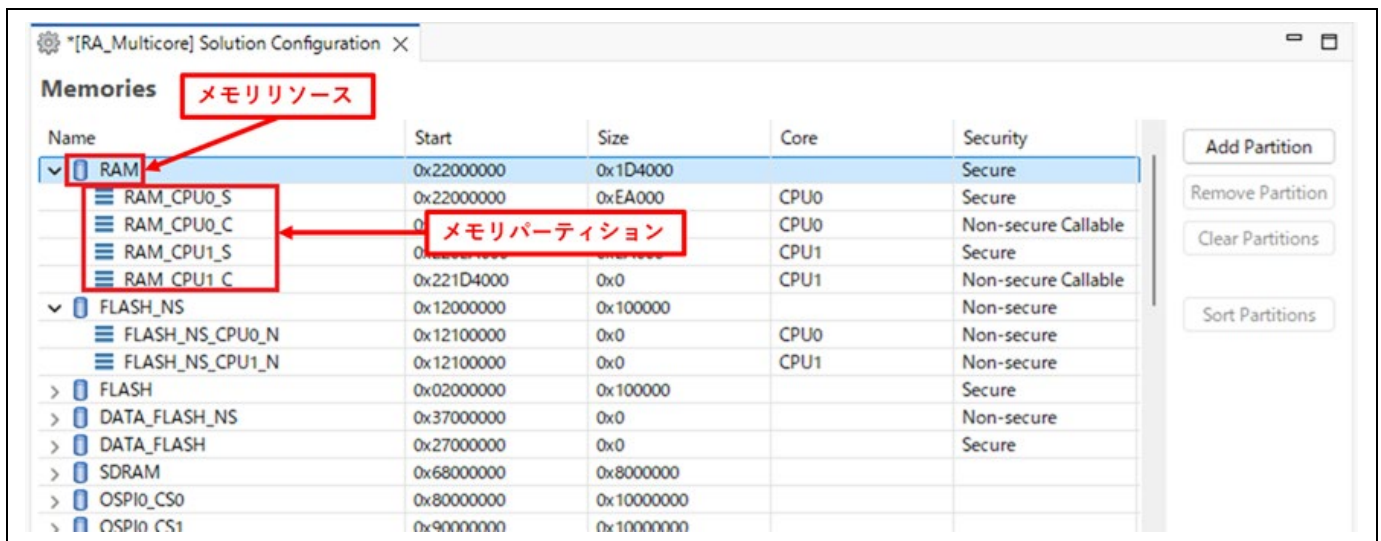


図 2-9 Memories ページ

メモリパーティション名をクリックすることでメモリパーティションのアドレスとサイズを変更できます。

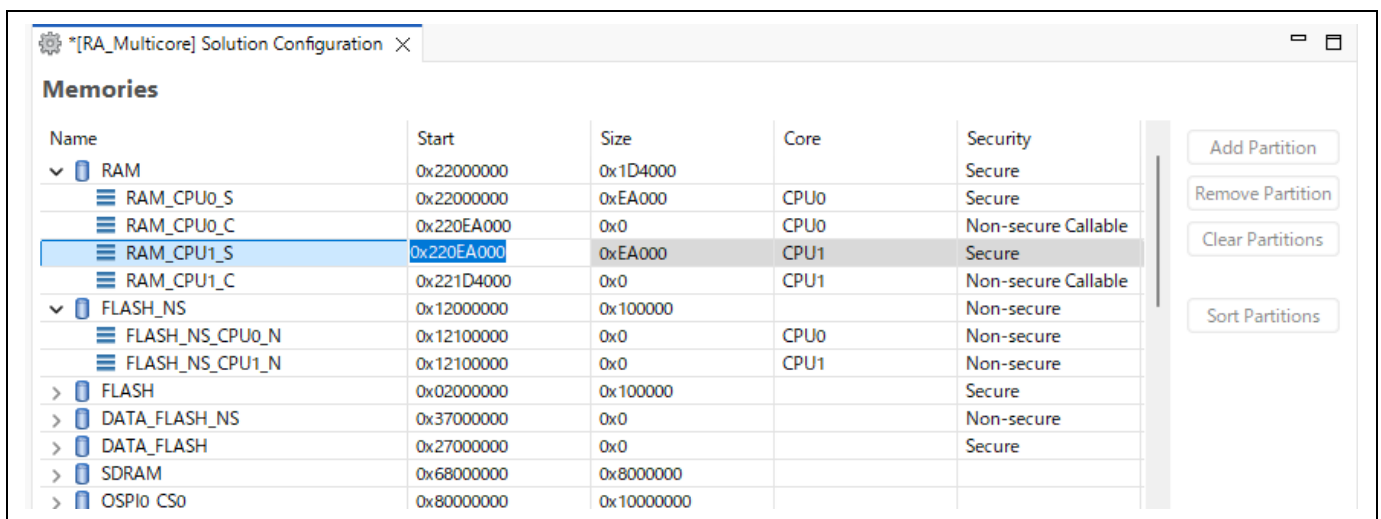


図 2-10 メモリパーティションの選択

注) メモリリソースのアドレスとサイズは変更できません。

ユーザーが定義したメモリパーティションの編集には「追加」「削除」「クリア」の種類がありページ右側のボタンを使用します。それぞれの機能について説明します。

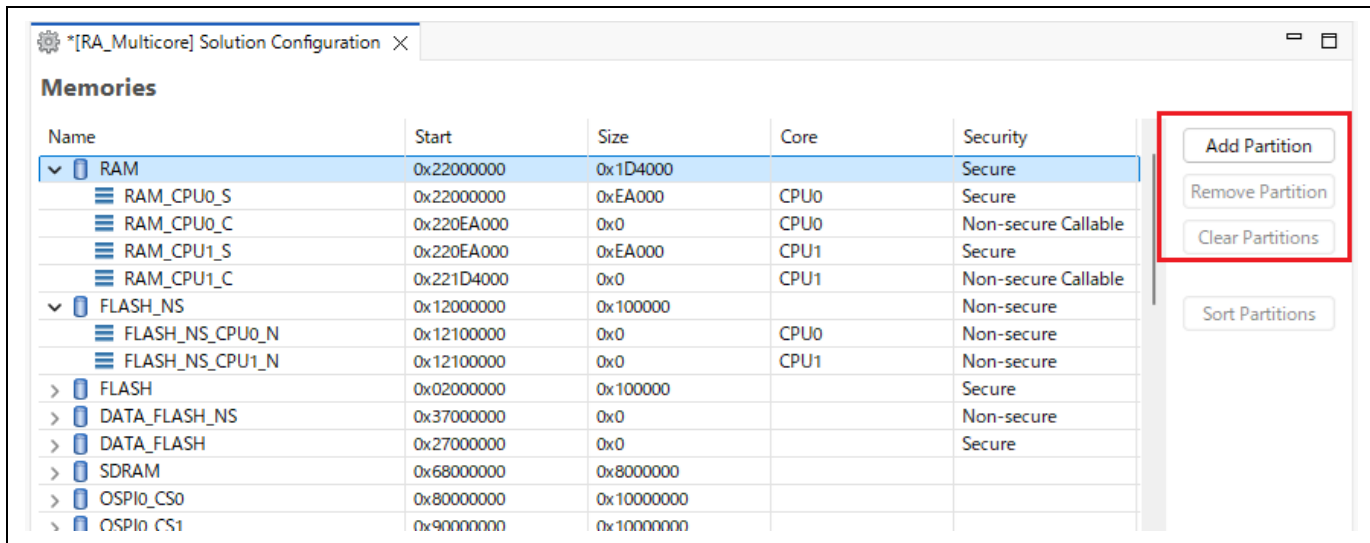


図 2-11 編集ボタン

### 「追加」ボタン

このボタンを使用すると、選択したメモリリソースに新しいユーザー定義メモリパーティションを作成できます。このボタンは、メモリリソースが選択されている場合にのみ有効になります。

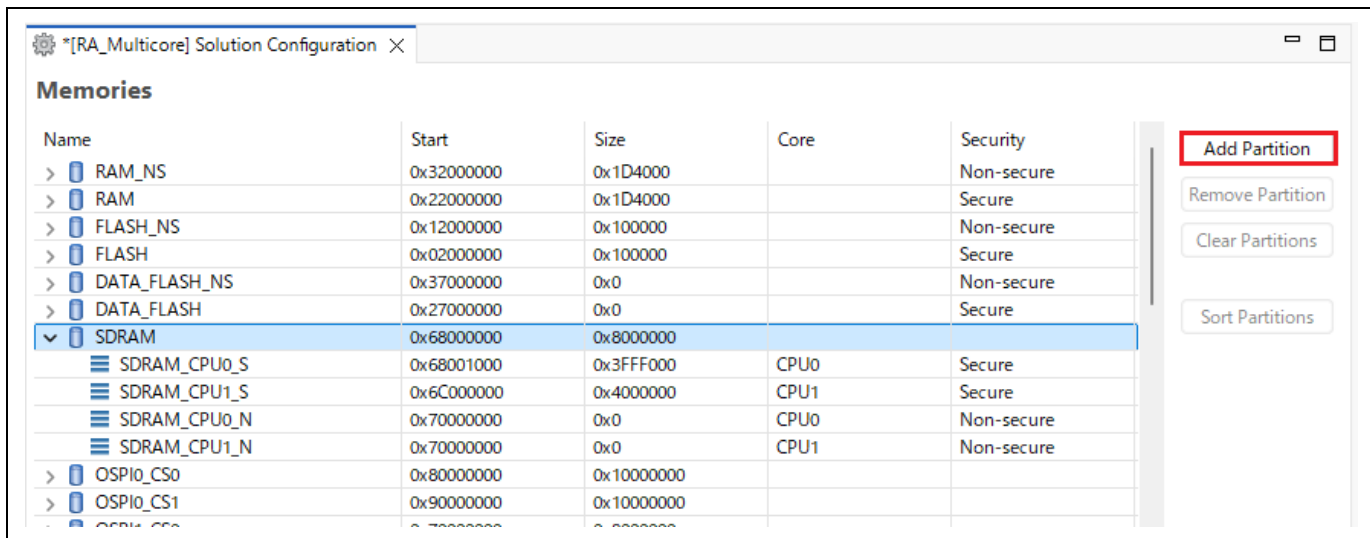


図 2-12 追加ボタン

クリックすると、「New Partition」ダイアログが開きます。

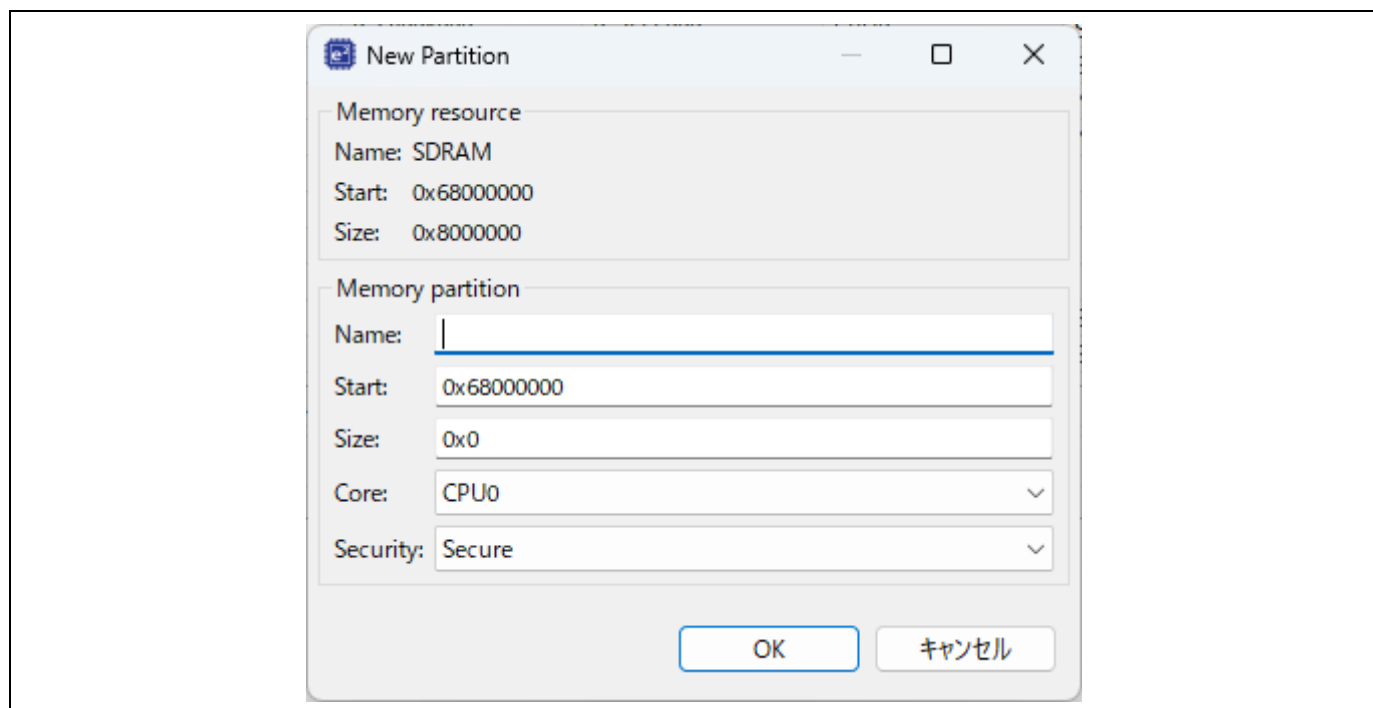


図 2-13 新規メモリパーティションの設定

このダイアログは、指定したメモリリソースに新しいメモリパーティションを作成できます。パーティション名、開始アドレス、サイズ、コア、およびセキュリティを設定します。選択したメモリリソースの名前、開始アドレス、およびサイズもダイアログ内に参考として表示されます。パーティションの開始アドレスは、親メモリリソースの「開始アドレス」、パーティションサイズは「0x0」がデフォルト値として設定されています。コアは、適用可能な最初のコアにデフォルト設定されます。メモリリソースがコア固有の場合、「コア」コンボボックスにはそのコアのみが表示されます。それ以外の場合は、デバイスのすべてのコアが表示され、最初のコアがデフォルトで選択されます。セキュリティは、適用可能な最初の設定にデフォルト設定されます。デバイスにTrustZoneがない場合、「セキュリティ」コンボボックスには「未定義」のみが表示されます。デバイスにTrustZoneがあり、メモリリソースがセキュリティ固有の場合、「セキュリティ」コンボボックスにはそのセキュリティ設定のみが表示されます。それ以外の場合は、「セキュア」と「非セキュア」が表示され、「セキュア」がデフォルトで選択されます。「OK」ボタンをクリックしたときに、パーティション名が無効な場合、パーティションの開始アドレスやサイズが有効な数値でない場合、またはパーティションの範囲がリソースの範囲外である場合は、対応するエラーメッセージが表示されます。

### 「削除」ボタン

このボタンは、選択したユーザー定義メモリパーティションをメモリリソースから削除します。このボタンは、ユーザー定義メモリパーティションが選択されている場合にのみ有効になります。クリックすると、削除を確認するための確認ダイアログが開きます。

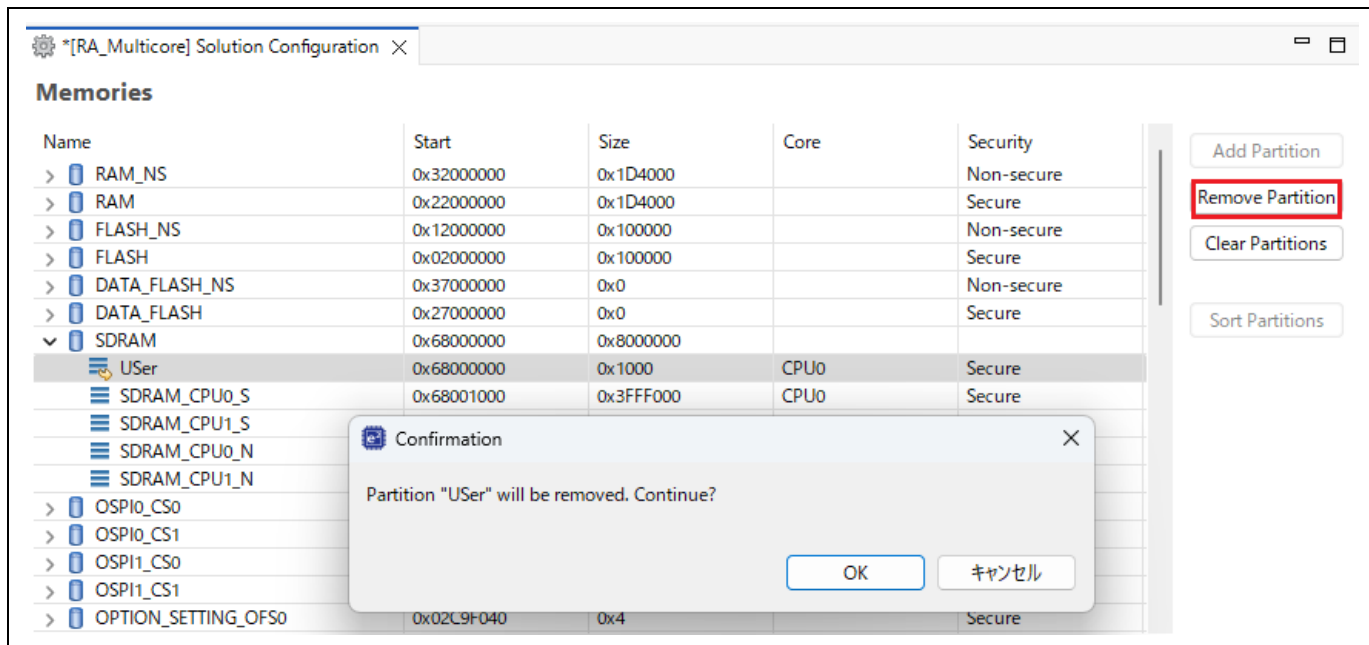


図 2-14 削除ボタン

### 「クリア」ボタン

このボタンは、すべてのメモリリソースからすべてのユーザー定義メモリパーティションを削除します。ユーザー定義パーティションが存在する場合に有効になります。クリックすると、削除を確認するための確認ダイアログが開きます。

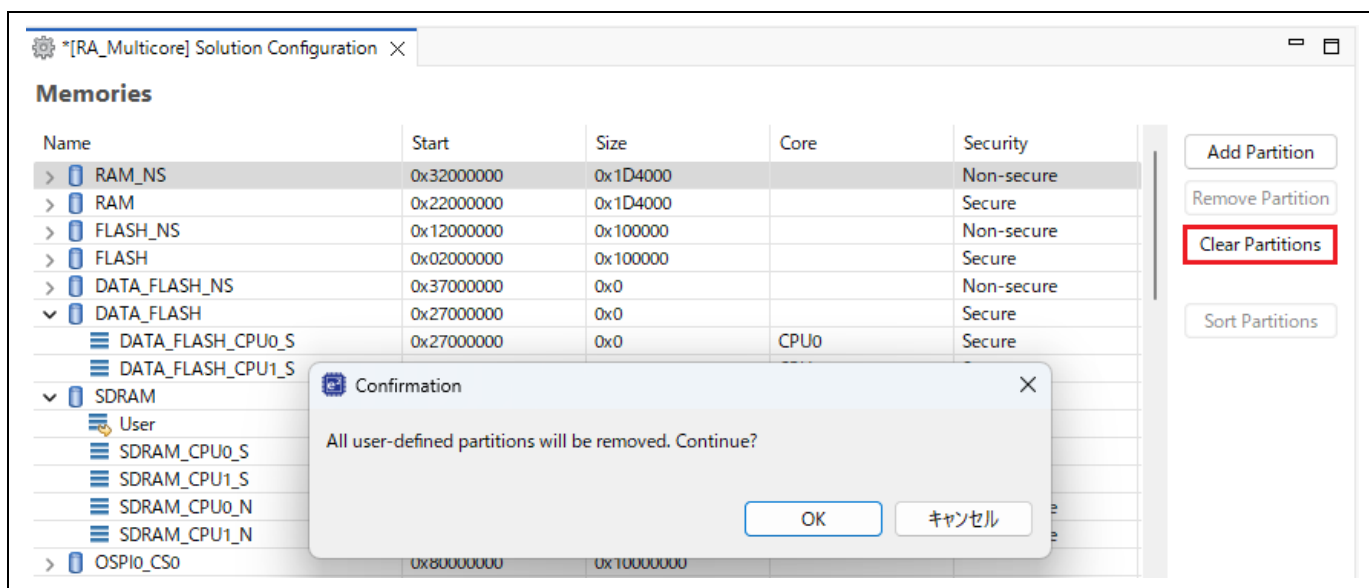


図 2-15 クリアボタン



### 3. ソリューションプロジェクトのビルド

以下の手順でソリューションプロジェクトをビルドします。ソリューションプロジェクトは紐付けされているCPUプロジェクトが同時にビルドされます。

- (1) [プロジェクトエクスプローラー]ビューでソリューションプロジェクトをクリックして選択します。
- (2) [プロジェクト] → [プロジェクトのビルド]の順に選択してソリューションプロジェクトをビルドします。紐付けされているCPUプロジェクトが全てビルドされます。

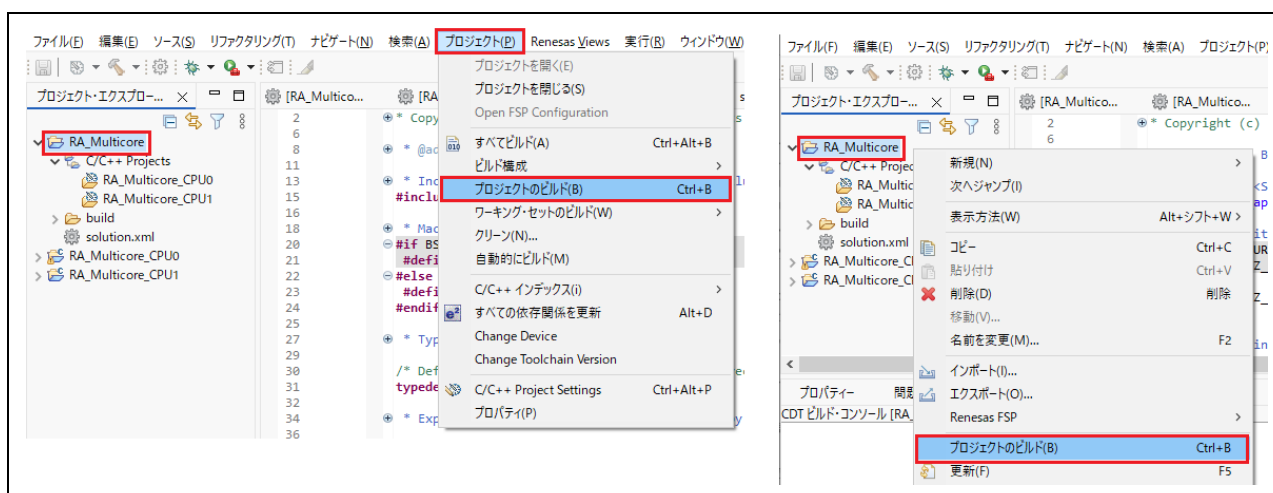


図 3-1 ビルド –ソリューションプロジェクトのビルド

- (3) ビルド終了後、各 CPU プロジェクトにエラーがないことを確認してください。

各 CPU プロジェクトのビルド結果を確認するには[プロジェクトエクスプローラー]ビューで CPU プロジェクトを選択し、コンソールビューで確認します。

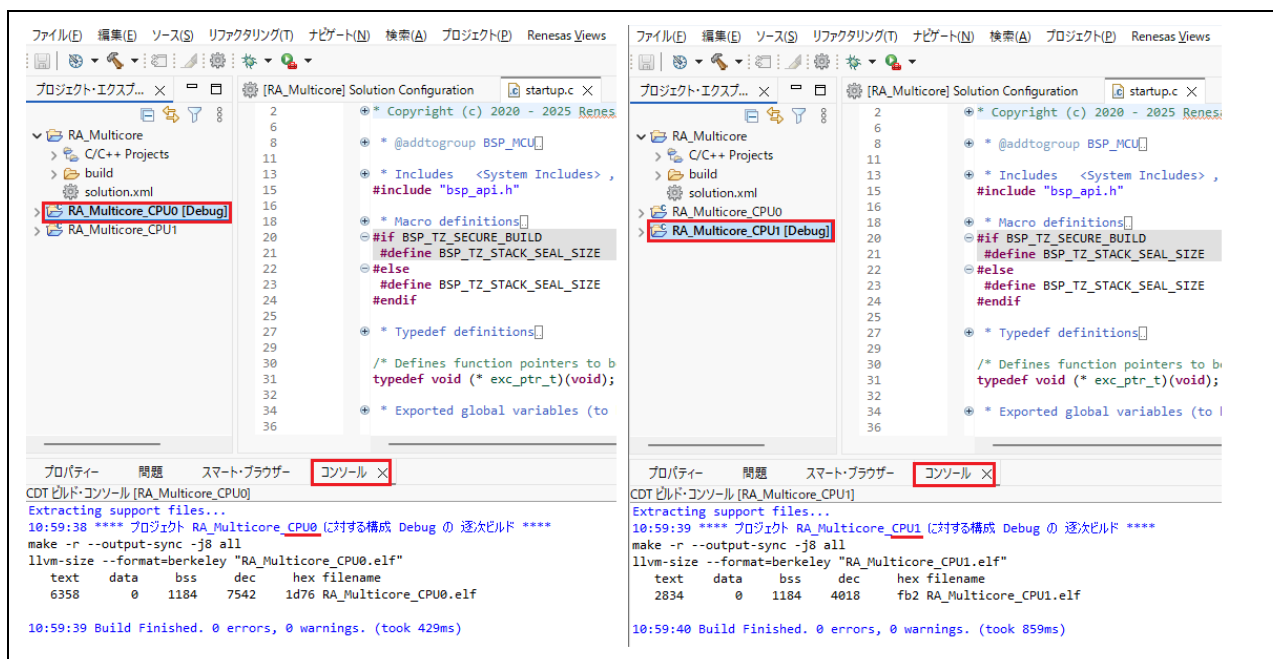


図 3-2 ビルド –CPU プロジェクトのビルド結果の確認

## 4. デバッグ

E2 エミュレータ/E2 エミュレータ Lite (E2/E2 Lite) と J-Link のマルチコアプロジェクトのデバッグ構成とデバッグの起動までを説明します。

### 4.1 デバッグ構成とデバッグの起動

ソリューションプロジェクトのデバッグ構成は E2/E2 Lite と J-Link エミュレータで構成内容が違います。ソリューションプロジェクトに紐付けされている CPU プロジェクトはソリューションプロジェクトと密接に関連していますのでデバッグ構成の変更は注意して行ってください。

#### 4.1.1 J-LinkとE2/E2 Liteで共通したデバッグの起動方法

e<sup>2</sup> studio 2025-10 以降はプロジェクトエクスプローラでソリューションプロジェクトを選択しツールバーのデバッグアイコンをクリックしてデバッグを起動することができます。

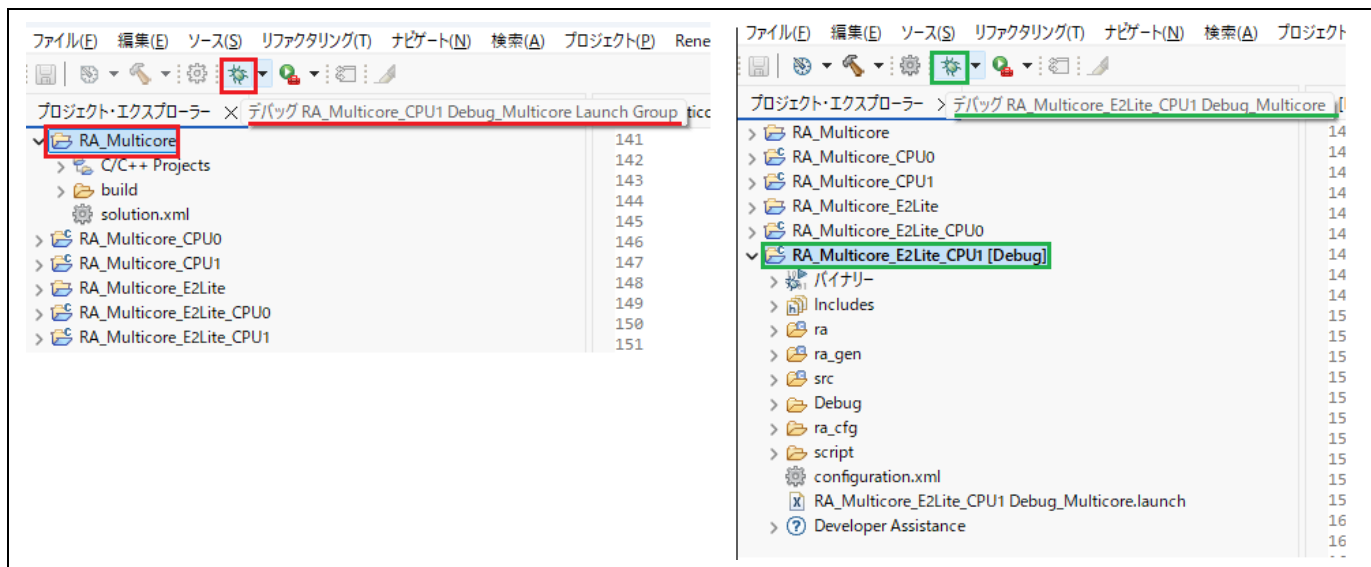


図 4-1 デバッグ – J-Link と E2/E2 Lite で共通したデバッグの起動方法

#### 4.1.2 J-Linkのデバッグ構成とデバッグの起動

J-Link のデバッグ構成は CPU0、CPU1 とマルチコア用プロジェクトの 3 つとデバッグ起動用の起動グループの計 4 つが作成されます。デバッグの起動は起動グループから起動してください。

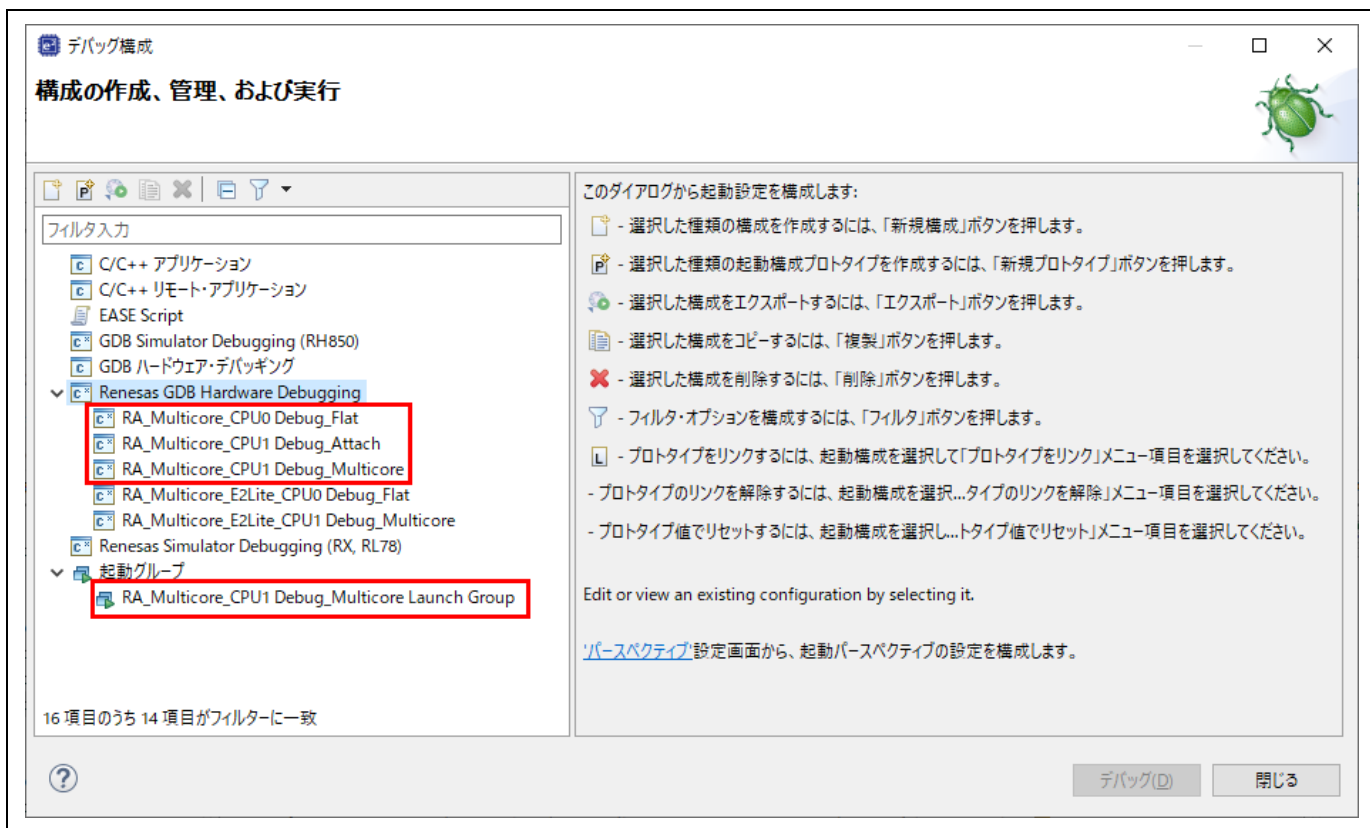


図 4-2 デバッグ – J-Link のデバッグ構成

CPU0とCPU1のオブジェクトファイルをダウンロードする設定になっていることを確認し[デバッグ]ボタンを押すと、デバッグ起動構成が実行されRAボードと接続します。

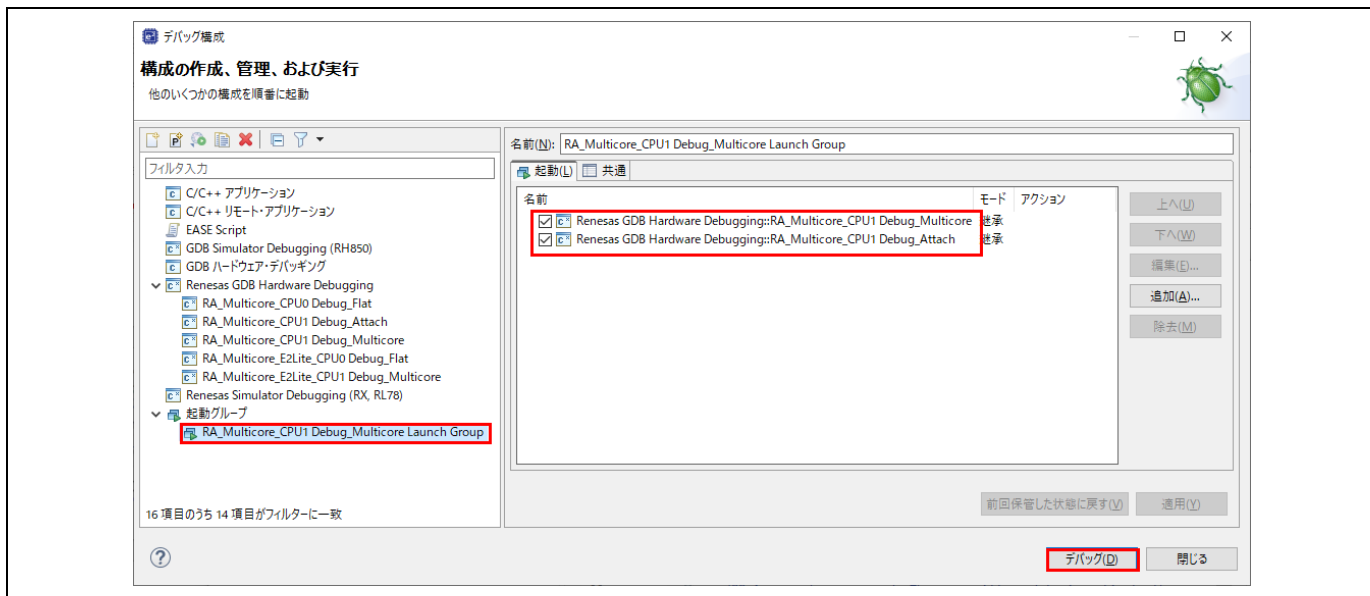


図 4-3 デバッグ – J-Link のダウンロード設定

正しく接続できた場合は、図に示すような [デバッグ] ビュー画面が表示されます。接続後はCPU0のエントリポイント（例：“startup.c”の“Reset\_Handler()”）でプログラムの実行が一旦中断され、CPU1はCPU0からの起動待ちの状態（Running）になります。

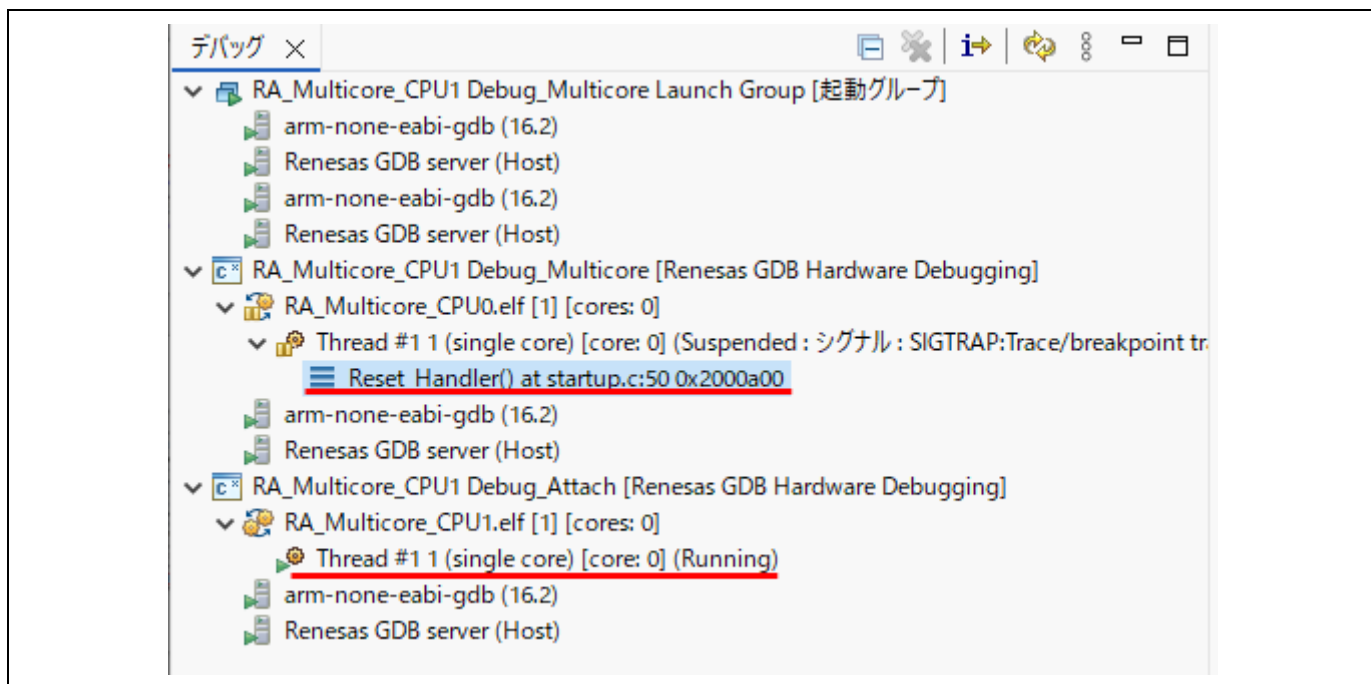


図 4-4 デバッグ - J-Link でターゲット接続後の [デバッグ] ビュー表示

### 4.1.3 E2/E2Liteのデバッグ構成とデバッグの起動

E2/E2Lite のデバッグ構成は CPU0 とマルチコア用プロジェクトの 2 つ作成されます。デバッグの起動はデバッグ構成名の最後に\_Multicore が付いているデバッグ構成から起動してください。

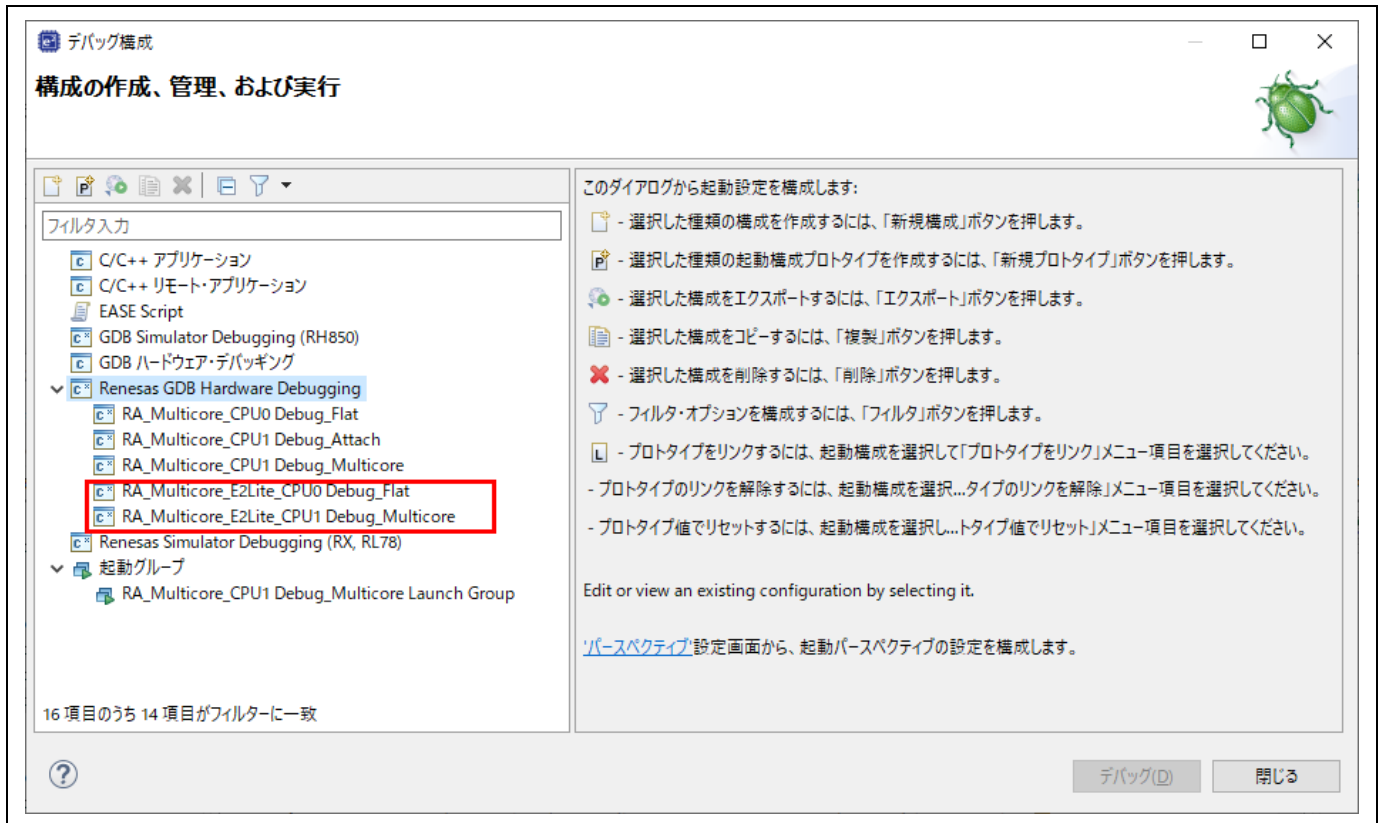


図 4-5 デバッグ – E2/E2Lite のデバッグ構成

CPU0とCPU1のオブジェクトファイルをダウンロードする設定になっていることを確認し[デバッグ]ボタンを押すと、デバッグ起動構成が実行されRAボードと接続します。

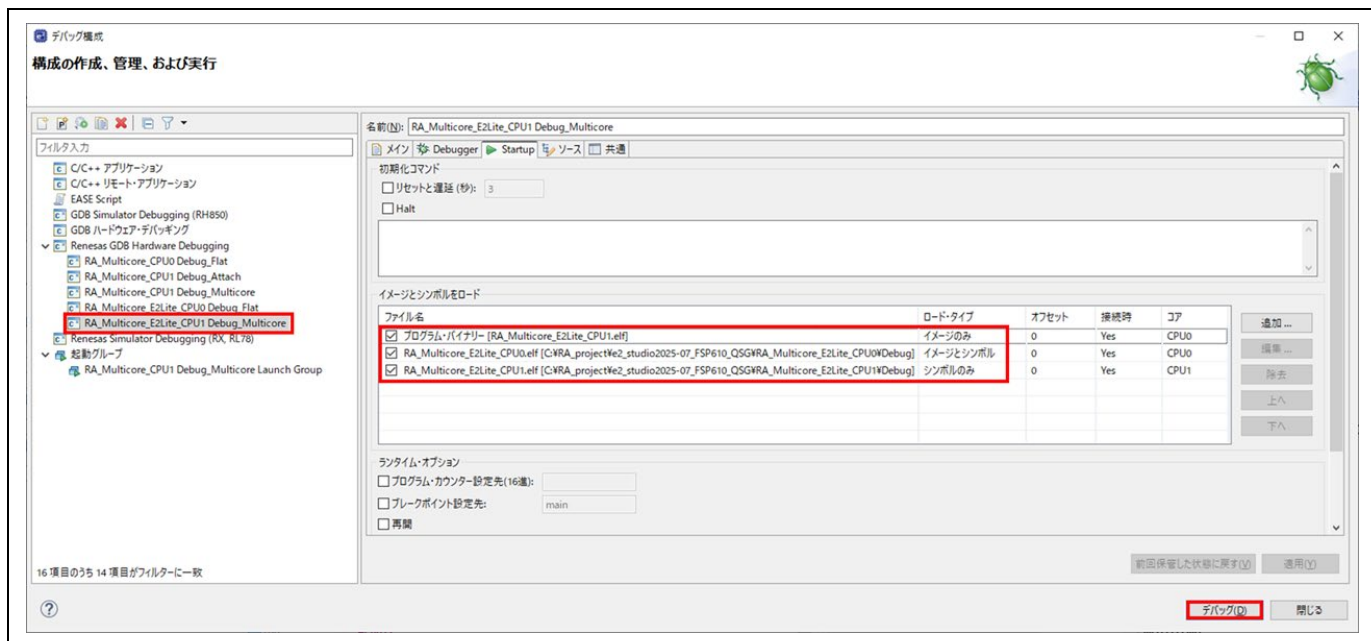


図 4-6 デバッグ – E2/E2Lite のダウンロード設定

正しく接続できた場合は、図に示すような [デバッグ] ビュー画面が表示されます。接続後はCPU0のエントリポイント（例：“startup.c”の“Reset\_Handler()”）でプログラムの実行が一旦中断され、CPU1はCPU0からの起動待ちの状態（Inactive state）になります。

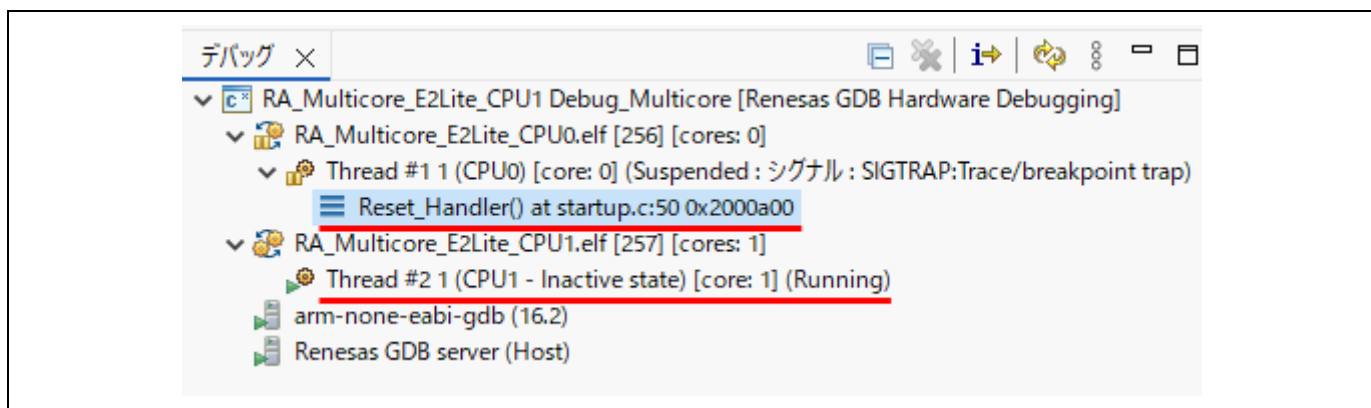


図 4-7 デバッグ – E2/E2Lite でターゲット接続後の [デバッグ] ビュー表示

## 4.2 マルチコアデバッグ特有の機能

マルチコアデバッグ特有の機能について説明します。

### 4.2.1 ツールバー

マルチコアデバッグ専用のツールバーについて説明します。

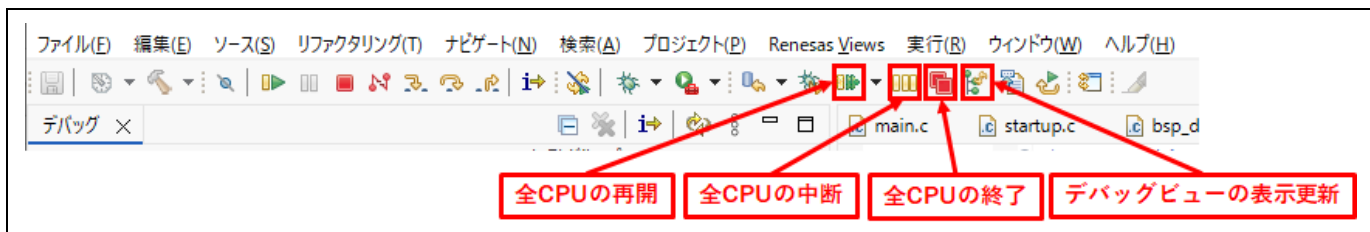






図 4-8 デバッグ – マルチコアデバッグ特有のデバッグ機能

-  ボタンは、全 CPU を同時に実行します。（J-Link は e<sup>2</sup> studio 2025-12 から動作します）
-  ボタンは、全 CPU を同時に一時停止します。（J-Link は e<sup>2</sup> studio 2025-12 から動作します）
-  ボタンは、全 CPU のデバッグセッションを停止します。
-  ボタンは、デバッグビューを更新します。

### 4.2.2 同時実行とブレーク時の動作の違い

E2/E2LiteとJ-Linkでは同時実行とブレークポイントでブレークした時の動作の違いを説明します。

同時実行	
E2/E2Lite	ハードウェアレベルの同時実行なので時間差はほとんど発生しません。
J-Link	ソフトウェアレベルで CPU を順番に実行する同時実行／同時停止のためわずかに時間差が発生しますが、実使用においてこの時間差はほとんど影響ありません。

同時実行後にブレークポイントでブレーク	
E2/E2Lite	いずれかの CPU のブレークポイントでブレークした場合、両方の CPU がブレークします。
J-Link	ブレークポイントにヒットした CPU がブレークします。

### 4.2.3 CPU毎のビュー表示

レジスタ、メモリ、ブレークポイントの各ビューは選択したCPU毎に表示することができます。ここではレジスタビューを例に手順を説明します。

レジスタビューを開いたとき、デバッグビューで選択しているCPUのレジスタが表示されます。

注) J-Link使用時は同時に一時停止した場合、2つめのコアの一時停止が遅くなります。この問題はe<sup>2</sup> studio 2026-04で修正予定です。

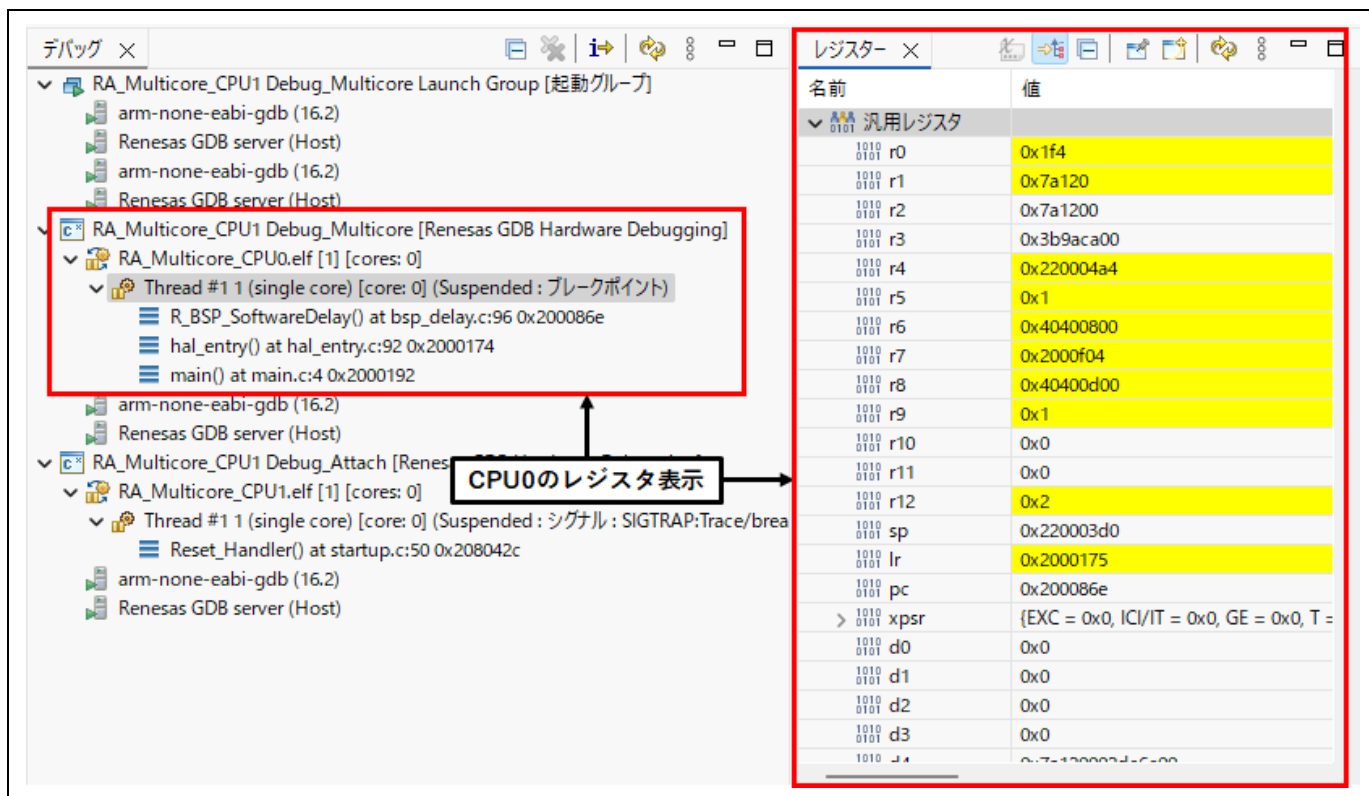


図 4-9 デバッグ - レジスタビューの初期表示

次にレジスタビューの「新規ビューを開く」をクリックします。

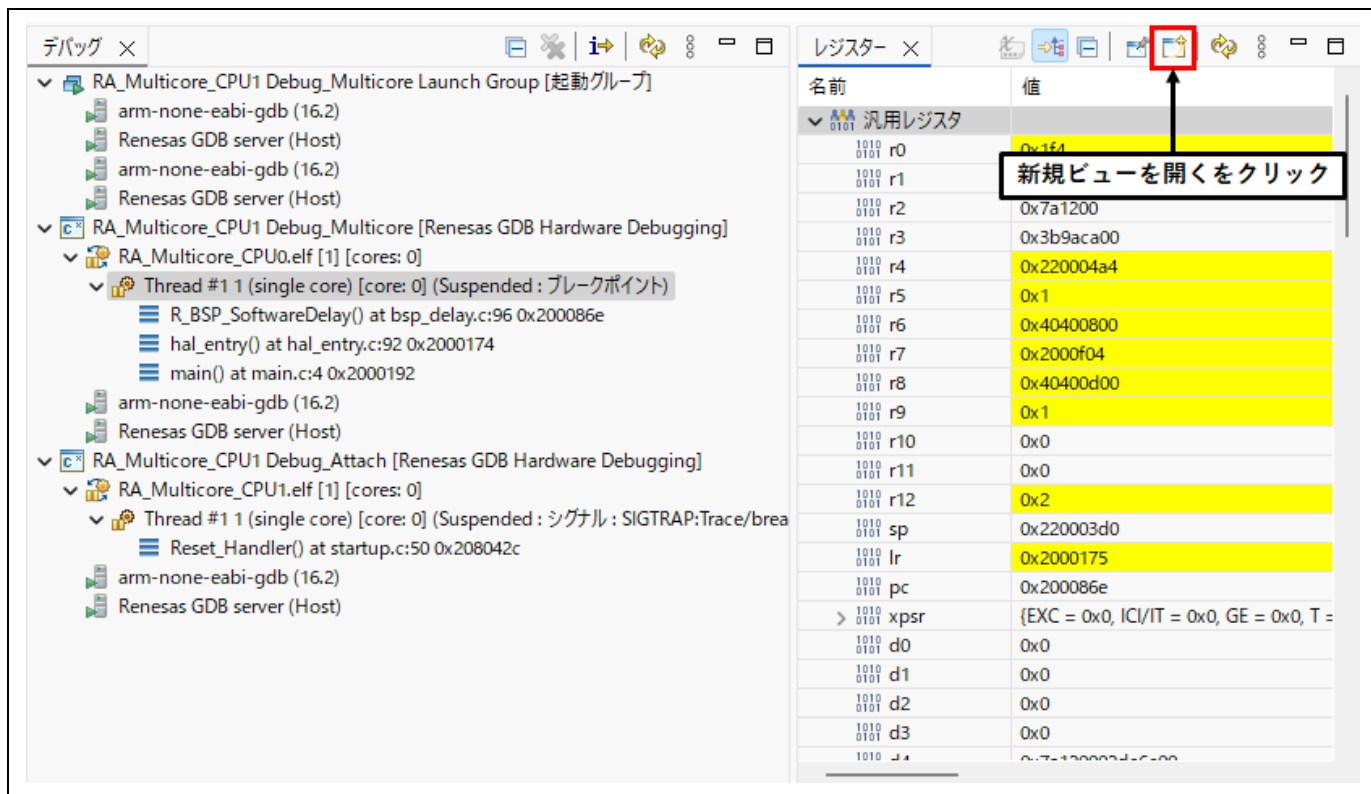


図 4-10 デバッグ - レジスタビューの新規ビュー

新しくCPU0のレジスタを表示するレジスタビューが開きます。

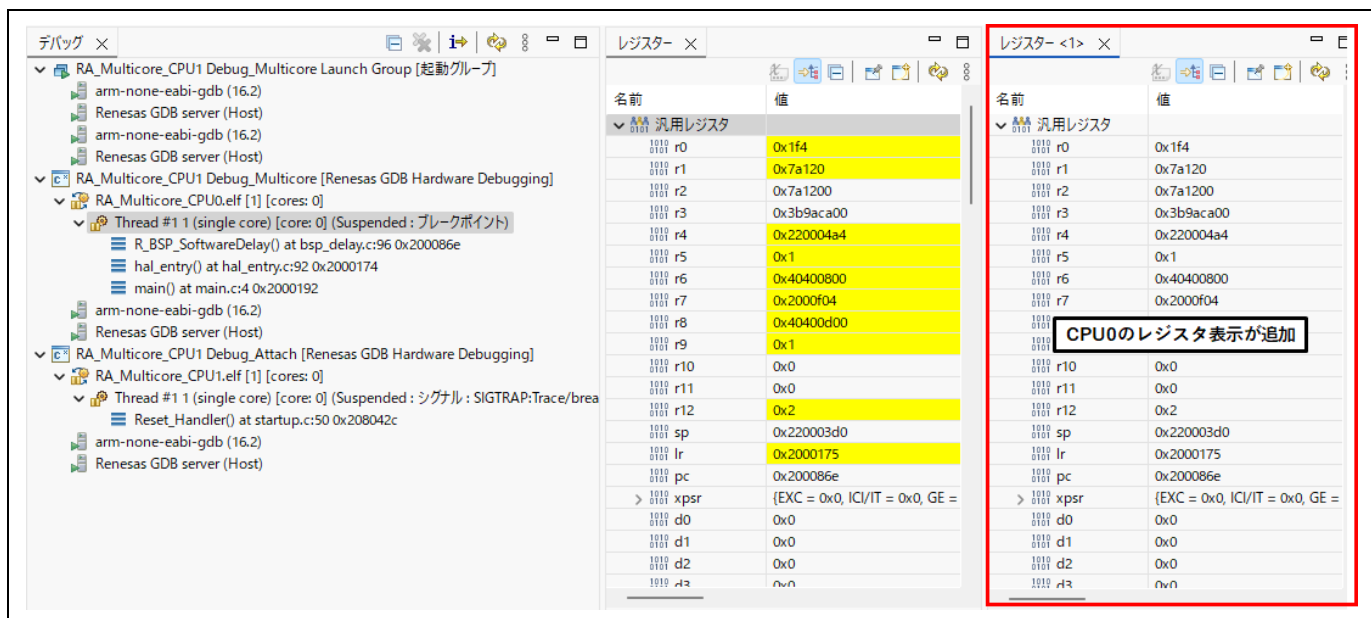


図 4-11 デバッグ - 新規レジスタビュー

デバッグビューでCPU0を選択している時にレジスタビューに「デバッグ内容にピン留め」をクリックします。

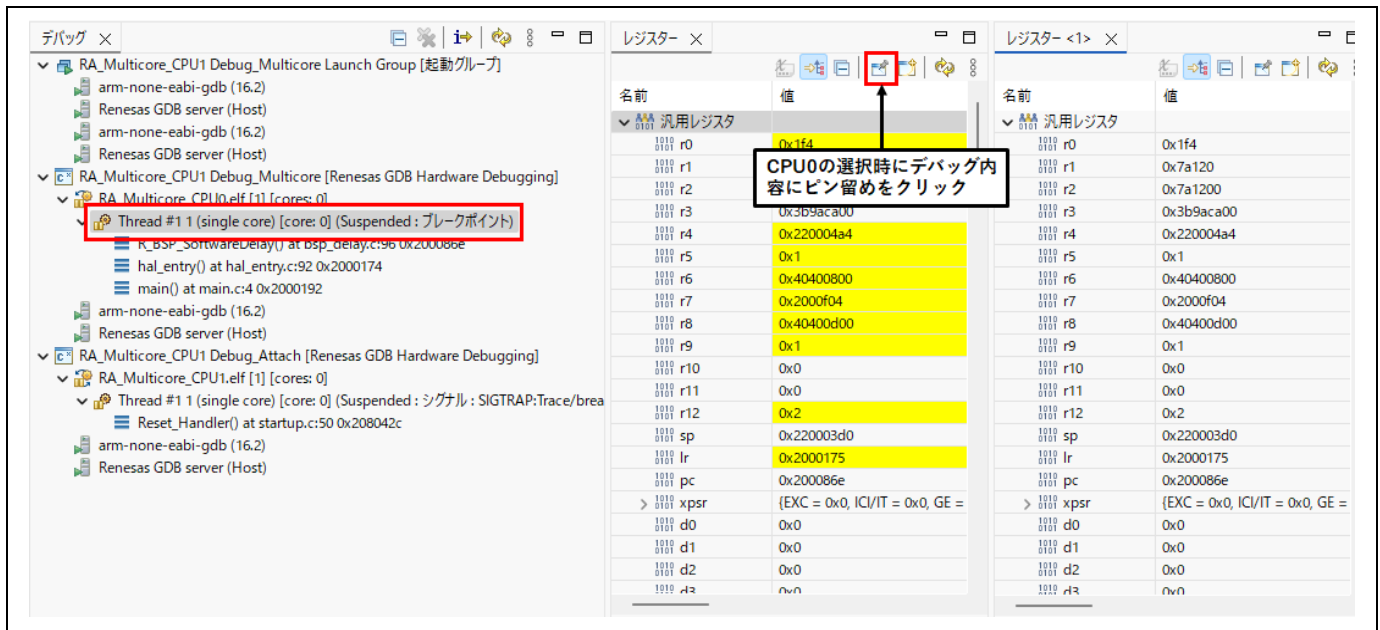


図 4-12 デバッグ –CPU0 にピン留め

デバッグビューのCPU0のアイコンとレジスタビューの「デバッグ内容にピン留め」アイコンが同じ色のピン（ここでは緑色）に変化します。

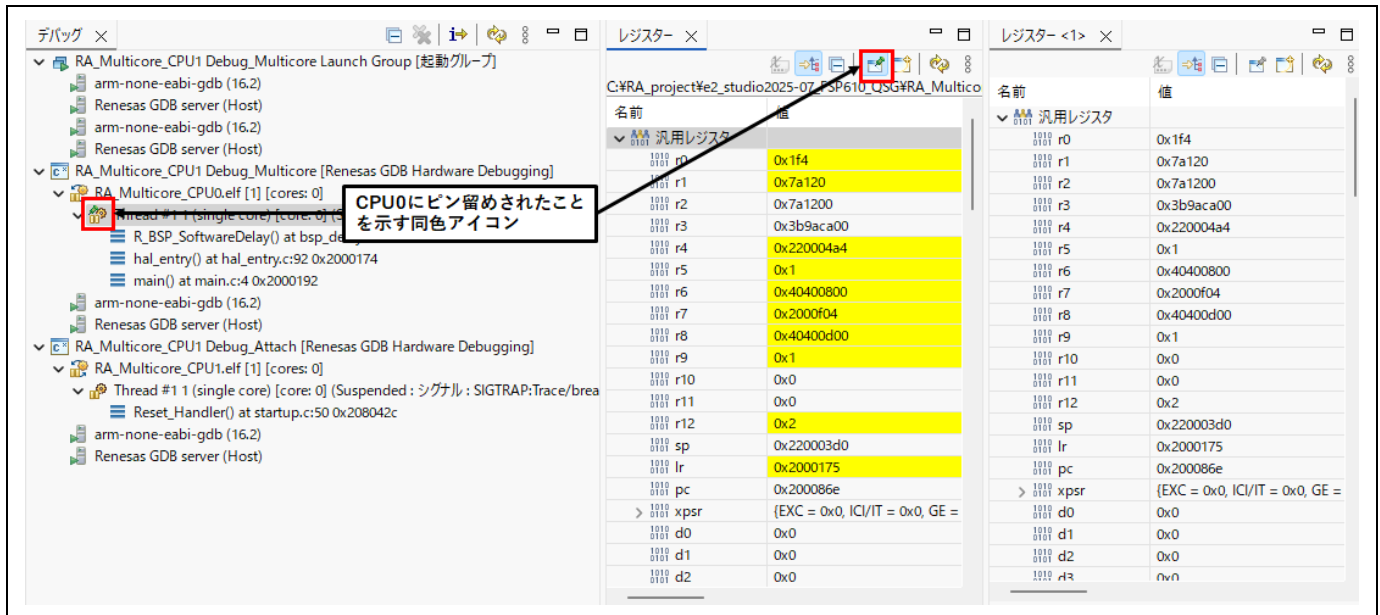


図 4-13 デバッグ –CPU0 にピン留めされたことを示すアイコン

デバッグビューでCPU1を選択している時に新しく開いたレジスタビューの「デバッグ内容にピン留め」をクリックします。

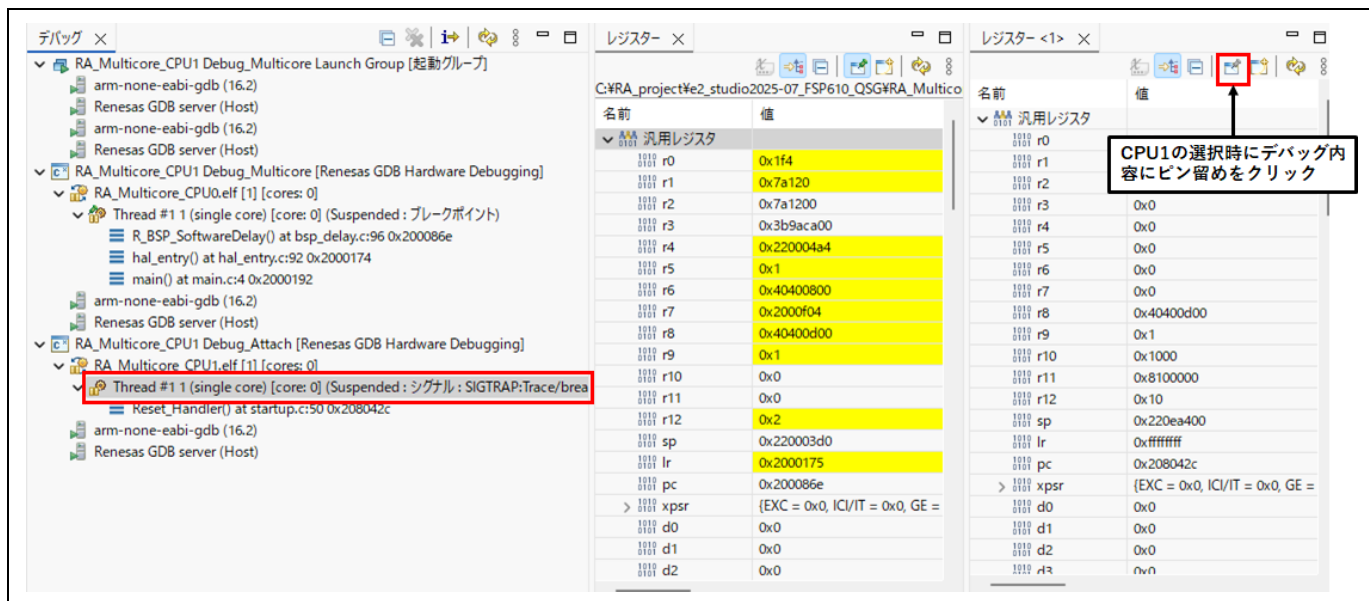


図 4-14 デバッグ –CPU1にピン留め

デバッグビューのCPU1のアイコンとレジスタビューの「デバッグ内容にピン留め」アイコンが同じ色のピン（ここでは赤色）に変化します。

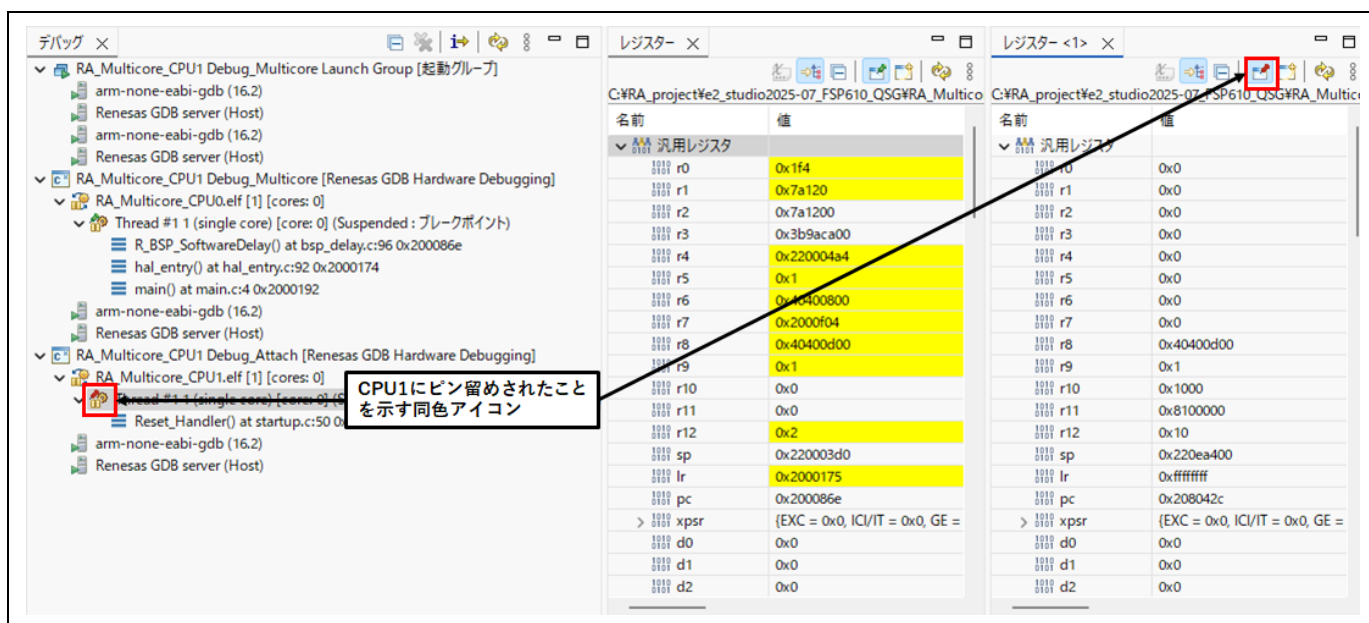


図 4-15 デバッグ –CPU1にピン留めされたことを示すアイコン

### 4.3 既存デバッグ機能をマルチコアデバッグで使用する手順

以下の既存デバッグ機能をマルチコアデバッグ用として動作する手順を説明します。

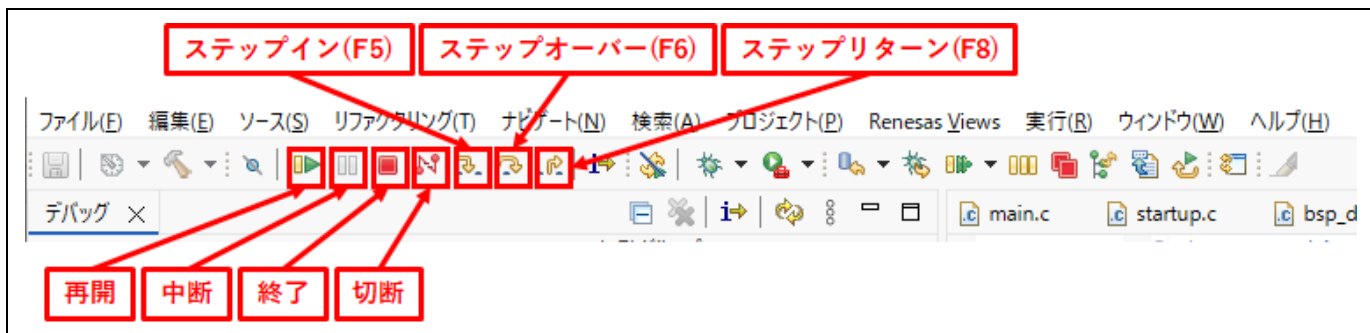


図 4-16 デバッグ – 既存デバッグ機能

マルチコアデバッグ時は選択している CPU のスレッドが操作対象となります。両方のスレッドを選択するには CTRL キーを押してスレッドを選択してください。

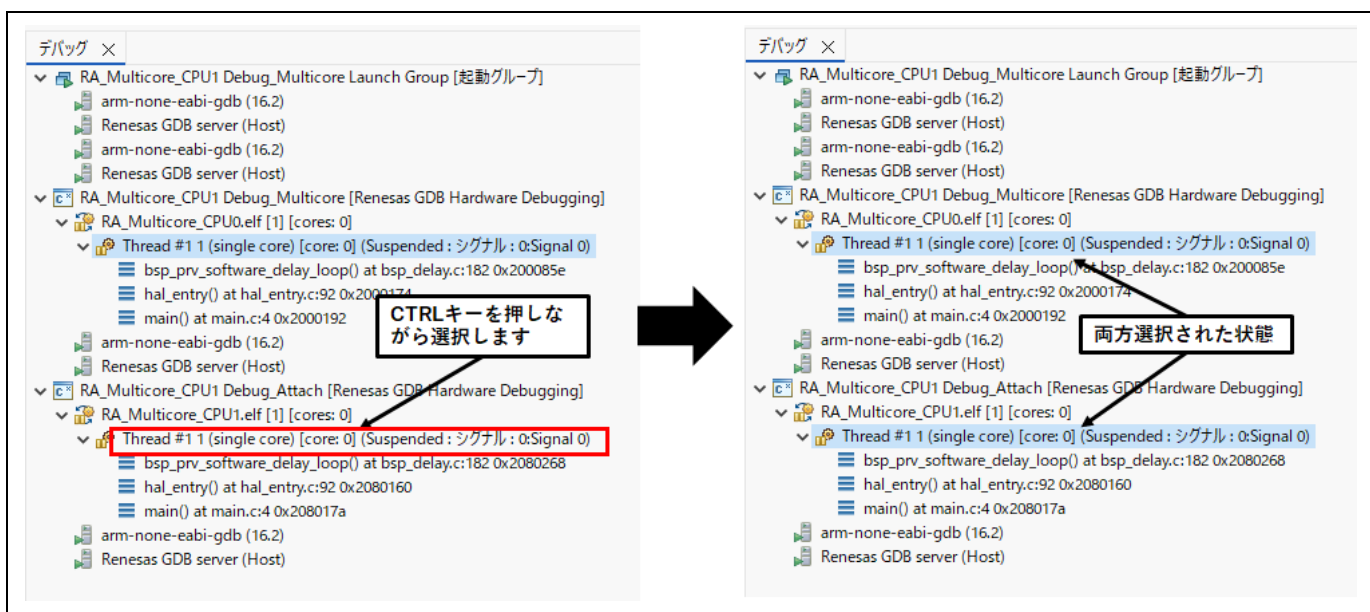


















図 4-17 デバッグ – デバッグビューで複数のスレッドを選択

#### 4.3.1 J-Linkの既存デバッグ機能の動作（複数のスレッドを選択している場合）

-  ボタンは CPU0 を実行後に CPU1 を実行します。
-  ボタンは CPU0 を一時停止後に CPU1 を一時停止します。
-  ボタンは CPU0 のデバッグセッションを停止後、CPU0 のデバッグセッションを停止します。
-  ボタンは CPU0 のデバッグセッションを切断後、CPU0 のデバッグセッションを切断します。
-  ボタンまたは [F5] キーは、CPU0 をステップイン実行後に CPU1 をステップイン実行します。
-  ボタンまたは [F6] キーは、CPU0 をステップオーバー実行後に CPU1 をステップオーバー実行します。
-  ボタンはグレー表示となり選択できません。

#### 4.3.2 E2/E2Liteの既存デバッグ機能の動作（複数のスレッドを選択している場合）

-  ボタンはグレー表示となり選択できません。E2/E2Lite で各 CPU をハードウェアレベルで同時に実行するには  を使います。
-  ボタンはグレー表示となり選択できません。E2/E2Lite で各 CPU をハードウェアレベルで同時に一時停止するには  を使います。
-  ボタンは CPU0 のデバッグセッションを停止後、CPU1 のデバッグセッションを停止します。
-  ボタンは CPU0 のデバッグセッションを切断後、CPU1 のデバッグセッションを切断します。  
(注：FSP6.1.0 で両方のデバッグセッションを選択している時にこのボタンを使用するとエラーが発生しますので、片方のデバッグセッションを選択してご使用ください)
-  ボタンはグレー表示となり選択できません。
-  ボタンはグレー表示となり選択できません。
-  ボタンはグレー表示となり選択できません。

### 4.3.3 マルチコアデバッグ時のデバッグビュー

[デバッグ] ビューには、各CPUの実行した関数がスレッドごとに表示されます。さらにスレッドの状態を表示します。Suspendedは停止中、Runningは実行中を示します。

J-Link使用時は一つのデバッグセッションでCPU0とCPU1を別々に制御するため、デバッグビューはCPU0とCPU1は独立した[Renesas GDB Hardware Debugging]で制御されます。

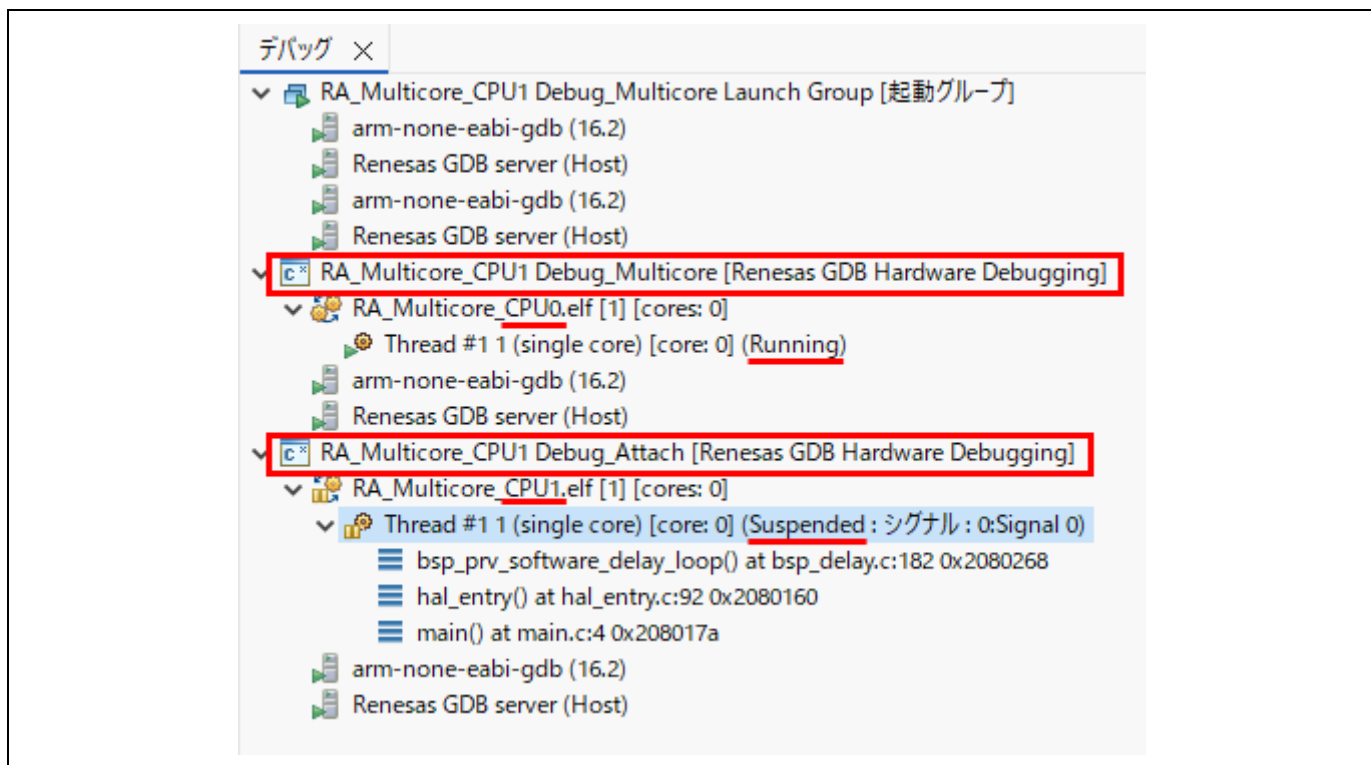


図 4-18 デバッグ – J-Link 使用時のデバッグビュー

E2/E2Lite使用時は一つのデバッグセッションでCPU0とCPU1を同時に制御するため、デバッグビューはCPU0とCPU1が1つの[Renesas GDB Hardware Debugging]で制御されます。

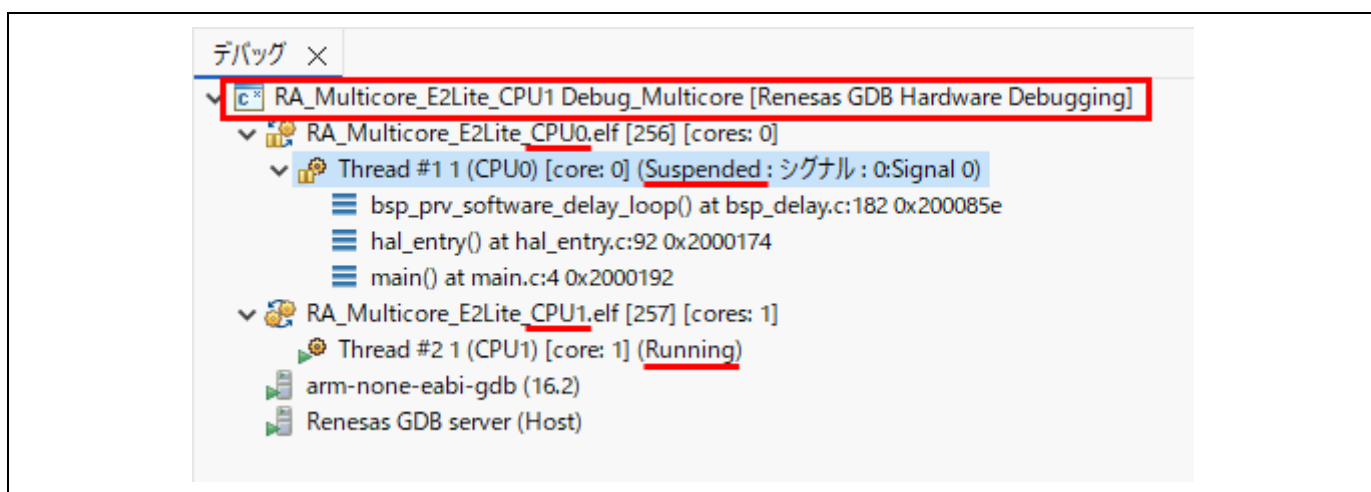


図 4-19 デバッグ – E2/E2Lite 使用時のデバッグビュー

改訂記録	e <sup>2</sup> studio クイックスタートガイド別冊 マルチコアプロジェクト編
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2026.2.17	－	新規作成

---

e<sup>2</sup> studio  
クイックスタートガイド別冊  
マルチコアプロジェクト編

発行年月日 2026年2月17日 Rev.1.00

発行 ルネサス エレクトロニクス株式会社  
〒135-0061 東京都江東区豊洲3-2-24 (豊洲フォレシア)

---

統合開発環境 e<sup>2</sup> studio  
クイックスタートガイド別冊  
マルチコアプロジェクト編



ルネサス エレクトロニクス株式会社

R20UT5776JJ0100