

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザーズ・マニュアル

携帯マルチメディア・プロセッサ

イメージ・コンポーザ編

EMMA Mobile™1

[× モ]

① 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

② 未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③ 静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

④ 初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

⑤ 電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

⑥ 電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

本製品は外国為替及び外国貿易法の規定により規制貨物等に該当しますので、日本国外に輸出する場合には、同法に基づき日本国政府の輸出許可が必要です。

- 本資料に記載されている内容は2009年9月現在のもので、今後、予告なく変更することがあります。
量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

はじめに

対 象 者 このマニュアルは、携帯マルチメディア・プロセッサ EMMA Mobile1（以降、EM1 と表記します）のイメージ・コンポーザの機能を理解し、それを用いたソフトウェア、ハードウェアなどのアプリケーション・システムを設計するユーザを対象とします。

目 的 このマニュアルは、EM1 のイメージ・コンポーザが持つハードウェア、ソフトウェア機能をユーザに理解していただき、これらのデバイスを使用するシステムのハードウェア、ソフトウェア開発の参照用資料として役立つことを目的としています。

構 成 このマニュアルは、大きく分けて次の内容で構成しています。

- 第 1 章 概 説
- 第 2 章 レジスタ
- 第 3 章 機能詳細
- 付録 A 用語説明

読 み 方 このマニュアルを読むにあたっては、電気、論理回路、マイクロコンピュータに関する一般的知識が必要となります。

・イメージ・コンポーザの機能の詳細を理解しようとするとき
→ 目次に従ってお読みください。

・携帯マルチメディア・プロセッサ全体の機能を理解しようとするとき
→ モジュールごとのユーザズ・マニュアルを参照してください。

・携帯マルチメディア・プロセッサ全体の電気的特性を理解しようとするとき
→ データ・シートを参照してください。

凡 例	データ表記の重み	: 左が上位桁, 右が下位桁
	注	: 本文中につけた注の説明
	注意	: 気をつけて読んでいただきたい内容
	備考	: 本文中の補足説明
	数の表記	: 2 進数 ... ××××または××××B 10 進数 ... ×××× 16 進数 ... ××××H
	データ・タイプ	ワード ... 32 ビット ハーフ・ワード ... 16 ビット バイト ... 8 ビット

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名		資料番号
MC-10118A データ・シート		S19657J
μPD77630A データ・シート		S19686J
ユーザーズ・マニュアル	Audio/Voice, PWM インタフェース編	S19253J
	DDR SDRAM インタフェース編	S19254J
	DMA コントローラ編	S19255J
	I ² C インタフェース編	S19256J
	ITU-R BT.656 インタフェース編	S19257J
	LCD コントローラ編	S19258J
	MICROWIRE 編	S19259J
	NAND Flash インタフェース編	S19260J
	SPI 編	S19261J
	UART インタフェース編	S19262J
	イメージ・コンポーザ編	このマニュアル
	イメージ・プロセッサ・ユニット編	S19264J
	システム制御／汎用入出力インタフェース編	S19265J
	タイマ編	S19266J
	地上デジタル TV インタフェース編	S19267J
	カメラ・インタフェース編	S19285J
	USB インタフェース編	S19359J
	SD メモリ・カード・インタフェース	S19361J
	PDMA 編	S19373J
	1 チップ編 (MC-10118A)	S19598J
	1 チップ編 (μPD77630A)	S19687J

注意 上記関連資料は、予告なしに内容を変更することがあります。設計などには、必ず最新の資料を使用してください。

目 次

第 1 章 概 説・・・10

- 1.1 特 徴・・・10
- 1.2 機能ブロック図・・・11

第 2 章 レジスタ・・・12

- 2.1 レジスタ一覧・・・12
- 2.2 レジスタ機能・・・16
 - 2.2.1 コントロール・レジスタ・・・16
 - 2.2.2 更新予約レジスタ・・・17
 - 2.2.3 起動レジスタ・・・18
 - 2.2.4 ステータス・レジスタ・・・19
 - 2.2.5 CPUダブル・バッファ制御レジスタ・・・20
 - 2.2.6 ガンマ補正制御レジスタ・・・21
 - 2.2.7 ガンマ補正テーブル・アドレス・レジスタ・・・22
 - 2.2.8 ガンマ補正テーブル・データ・レジスタ・・・23
 - 2.2.9 表示領域アドレス・レジスタ・・・24
 - 2.2.10 アドレス加算量レジスタ・・・25
 - 2.2.11 フォーマット・レジスタ・・・26
 - 2.2.12 WB画像サイズ・レジスタ・・・27
 - 2.2.13 水平垂直反転設定レジスタ・・・28
 - 2.2.14 Yゲイン・オフセット・レジスタ・・・29
 - 2.2.15 U (V) ゲイン・オフセット・レジスタ・・・30
 - 2.2.16 YUV2RGB変換方式レジスタ・・・31
 - 2.2.17 カスタム係数レジスタ・・・32
 - 2.2.18 レイヤ制御レジスタ・・・34
 - 2.2.19 レイヤ・フォーマット・レジスタ・・・35
 - 2.2.20 レイヤ透過色制御レジスタ・・・36
 - 2.2.21 レイヤ透過色レジスタ・・・37
 - 2.2.22 レイヤ・アルファ・レジスタ・・・38
 - 2.2.23 レイヤ・リサイズ・レジスタ・・・39
 - 2.2.24 レイヤ・アドレス加算量レジスタ・・・40
 - 2.2.25 レイヤ先頭アドレス・レジスタ・・・41
 - 2.2.26 レイヤ表示位置レジスタ・・・42
 - 2.2.27 レイヤ表示サイズ・レジスタ・・・43
 - 2.2.28 レイヤ 2 ダブル・バッファ制御レジスタ・・・44
 - 2.2.29 レイヤ 2 バイト・レーン・レジスタ・・・45
 - 2.2.30 レイヤ 2 水平垂直反転制御レジスタ・・・47
 - 2.2.31 ARGB4444 モード・レジスタ・・・48

第3章 機能詳細・・・56

3.1 画像フォーマット・・・56

- 3.1.1 対応画像フォーマット・・・56
- 3.1.2 変換ルール・・・58
- 3.1.3 ゲイン・オフセット調整・・・58
- 3.1.4 YUV2RGB変換・・・58
- 3.1.5 ディザリング・・・59

3.2 画面合成機能・・・61

- 3.2.1 レイヤ定義・・・61
- 3.2.2 透過色 (Key Color)・・・63
- 3.2.3 アルファ・ブレンディング・・・64
- 3.2.4 反転表示・・・65
- 3.2.5 簡易リサイズ・・・65
- 3.2.6 ダブル・バッファ・・・66
- 3.2.7 ARGB4444 フォーマット説明・・・67

3.3 ガンマ補正機能・・・68

- 3.3.1 ガンマ補正方法・・・68
- 3.3.2 ガンマ補正機能使用方法・・・69

3.4 動作タイミング・・・70

- 3.4.1 LCD Interface・・・70
- 3.4.2 レジスタ更新・・・72

付録A 用語説明・・・73

図の目次

図番号	タイトル, ページ
図 1-1	機能ブロック図・・・11
図 2-1	状態遷移・・・18
図 2-2	反転表示設定の動作イメージ・・・28
図 3-1	フレーム・バッファ定義イメージ・・・56
図 3-2	ディザリング処理による減色処理・・・60
図 3-3	レイヤ定義のイメージ・・・61
図 3-4	同一深さレイヤの重複設定・・・61
図 3-5	透過色機能・・・63
図 3-6	アルファ・ブレンディング機能・・・64
図 3-7	反転表示機能有効時の動作・・・65
図 3-8	簡易リサイズ機能有効時の動作・・・65
図 3-9	ダブル・バッファ機能有効時の動作・・・66
図 3-10	ガンマ補正テーブル・・・68
図 3-11	ガンマ補正イメージ・・・69
図 3-12	IMC-LCD間起動関連タイミング・・・70
図 3-13	IMC-LCD間表示データI/Fタイミング・・・71
図 3-14	更新レジスタとV同期／更新対象レジスタとの関係・・・72

表の目次

表番号	タイトル, ページ
表 2-1	割り込み一覧・・・49
表 3-1	IMC対応フォーマット一覧・・・56
表 3-2	各レイヤの選択可能フォーマット・・・57
表 3-3	各フォーマットと先頭アドレス・・・57
表 3-4	フォーマット変換ルール・・・58
表 3-5	ゲイン・オフセット調整レジスタ・・・58
表 3-6	ディザリング・テーブル値・・・59
表 3-7	ディザリング誤差分散確率・・・59
表 3-8	設定パラメーター一覧・・・62
表 3-9	透過色設定レジスタ一覧・・・63
表 3-10	アルファ設定レジスタ一覧・・・64

第1章 概 説

このマニュアルでは EM1 の IMC について説明します。

IMC は、EM1 の LCD コントローラが液晶表示に用いる画像を生成します。

1.1 特 徴

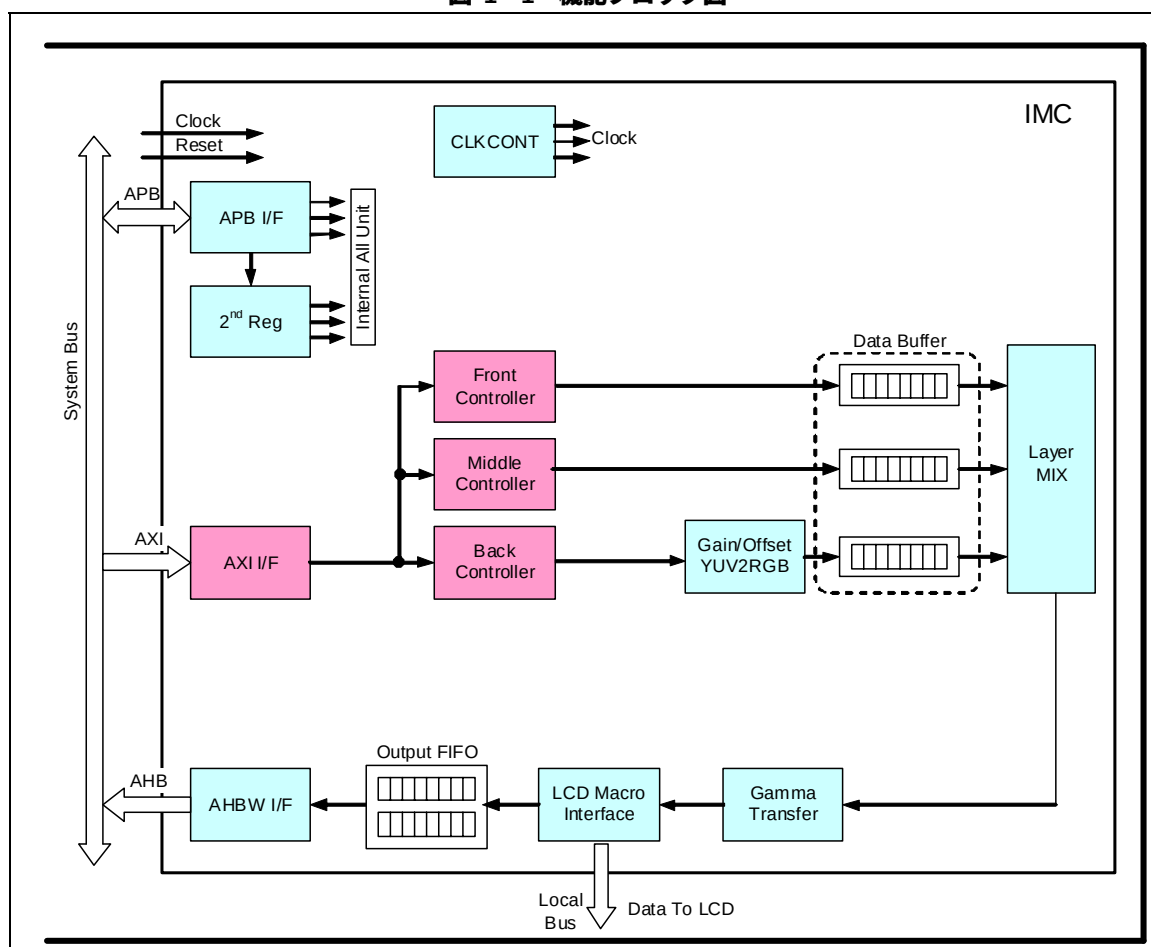
IMC の主な特徴を次に示します。

- 対応画像サイズ
 - ・水平方向 : 最大 2046 ピクセル
 - ・垂直方向 : 最大 2046 ライン
- データ・フォーマット
 - ・入力: RGB565, RGB666, YUV422 ^{注1}, YUV420 ^{注2}
 - ・出力: RGB565, RGB666
- YUV→RGB 変換, ディザリング, ゲイン・オフセット
 - ・YUV 各成分に対して 0~2 倍程度のゲイン調整, オフセット調整機能
 - ・入力に YUV フォーマットを使用した場合, 2 種類の係数により RGB 変換可能
 - ・RGB666 へ減色する際に 2×2 のディザリング機能
- レイヤ合成機能
 - ・最大 4 面のレイヤ合成機能 (各レイヤの特徴は別途記載)
 - ・合成面の位置, サイズをフレキシブルに設定可能
 - ・各レイヤ毎独立にメモリ空間上に 2 次元で定義し, フォーマット, ミラーリング, リサイズ, ダブル・バッファ, ゲイン・オフセット調整設定可能 (レイヤごとに対応状況は異なります。)
 - ・前面 2 レイヤに透過色, アルファ・ブレンディング対応
- テーブル参照方式による, ガンマ調整機能

- 注 1. YUV422 フォーマットは, 2 画素分のデータ (Y 成分*2, UV 成分各*1) を 1 ワードにセットして格納する Pixel Interleave と, Y 成分をまとめたプレーンと UV 成分をまとめたプレーンとして格納する Semi Planar, および YUV それぞれをまとめた 3 つのプレーンで格納する Planar の 3 種類の格納方法を定義しています。
2. YUV420 フォーマットは, Y 成分をまとめたプレーンと UV 成分をまとめたプレーンとして格納するセミ・プレーナーと YUV それぞれをまとめた 3 つのプレーンで格納するプレーナーの 2 種類の格納方法を定義しています。

1.2 機能ブロック図

図 1-1 機能ブロック図



第2章 レジスタ

レジスタのアクセスは APB 経由で行います。

IMC はワード・アクセスのみ許可します。

2.1 レジスタ一覧

注意 4026_0000H～4026_FFFCH のアドレス領域のうち、下表に明記していないアドレスは全て Reserved 領域です。
Reserved 領域へのライト・アクセスは禁止、リード値は不定です。

ベース・アドレス：4026_0000H

(1/4)

アドレス	レジスタ名称	略号	R/W	フレー ム同期	リセット時
機能設定レジスタ					
0000H	コントロール・レジスタ	IMC_CONTROL	R/W	×	0000_0000H
0004H	更新予約レジスタ	IMC_REFRESH	R/W	—	0000_0000H
合成起動レジスタ					
0010H	起動レジスタ	IMC_START	R/W	○	0000_0000H
0014H	ステータス・レジスタ	IMC_STATUS	R	○	0000_0000H
0018H	CPU ダブル・バッファ制御レジスタ	IMC_CPUBUFSEL	R/W	○	0000_0000H
ガンマ補正レジスタ					
0020H	ガンマ補正制御レジスタ	IMC_GAMMA_EN	R/W	×	0000_0000H
0024H	ガンマ補正テーブル・アドレス・レジスタ	IMC_GAMMA_ADR	R/W	×	0000_0000H
0028H	ガンマ補正テーブル・データ・レジスタ	IMC_GAMMA_DATA	R/W	×	0000_0000H
即時起動時専用設定レジスタ					
0040H	表示領域アドレス・レジスタ	IMC_WB_AREAADR	R/W	×	0000_0000H
0044H	アドレス加算量レジスタ	IMC_WB_HOFFSET	R/W	×	0000_0000H
0048H	フォーマット・レジスタ	IMC_WB_FORMAT	R/W	×	0000_0000H
004CH	WB 画像サイズ・レジスタ	IMC_WB_SIZE	R/W	×	0000_0000H
全レイヤ共通設定レジスタ					
0100H	水平垂直反転設定レジスタ	IMC_MIRROR	R/W	○	0000_0000H
0104H	Y ゲイン・オフセット・レジスタ	IMC_YGAINOFFSET	R/W	×	0000_0080H
0108H	U ゲイン・オフセット・レジスタ	IMC_UGAINOFFSET	R/W	×	0000_0080H
010CH	V ゲイン・オフセット・レジスタ	IMC_VGAINOFFSET	R/W	×	0000_0080H
0110H	YUV2RGB 変換方式レジスタ	IMC_YUV2RGB	R/W	×	0000_0000H
0114H	カスタム係数レジスタ (Coef R0)	IMC_COEF_R0	R/W	×	0000_0000H
0118H	カスタム係数レジスタ (Coef R1)	IMC_COEF_R1	R/W	×	0000_0000H
011CH	カスタム係数レジスタ (Coef R2)	IMC_COEF_R2	R/W	×	0000_0000H
0120H	カスタム係数レジスタ (Coef R3)	IMC_COEF_R3	R/W	×	0000_0000H
0124H	カスタム係数レジスタ (Coef G0)	IMC_COEF_G0	R/W	×	0000_0000H
0128H	カスタム係数レジスタ (Coef G1)	IMC_COEF_G1	R/W	×	0000_0000H

アドレス	レジスタ名称	略号	R/W	フレーム 同期	リセット時
全レイヤ共通設定レジスタ					
012CH	カスタム係数レジスタ (Coef G2)	IMC_COEF_G2	R/W	×	0000_0000H
0130H	カスタム係数レジスタ (Coef G3)	IMC_COEF_G3	R/W	×	0000_0000H
0134H	カスタム係数レジスタ (Coef B0)	IMC_COEF_B0	R/W	×	0000_0000H
0138H	カスタム係数レジスタ (Coef B1)	IMC_COEF_B1	R/W	×	0000_0000H
013CH	カスタム係数レジスタ (Coef B2)	IMC_COEF_B2	R/W	×	0000_0000H
0140H	カスタム係数レジスタ (Coef B3)	IMC_COEF_B3	R/W	×	0000_0000H
レイヤ 0 設定レジスタ					
0200H	レイヤ 0 制御レジスタ	IMC_L0_CONTROL	R/W	◎	0000_0000H
0204H	レイヤ 0 フォーマット・レジスタ	IMC_L0_FORMAT	R/W	◎	0000_0000H
0210H	レイヤ 0 透過色制御レジスタ	IMC_L0_KEYENABLE	R/W	◎	0000_0000H
0214H	レイヤ 0 透過色レジスタ	IMC_L0_KEYCOLOR	R/W	×	0000_0000H
0218H	レイヤ 0 アルファ・レジスタ	IMC_L0_ALPHA	R/W	◎	0000_0000H
0220H	レイヤ 0 リサイズ・レジスタ	IMC_L0_RESIZE	R/W	◎	0000_0000H
0230H	レイヤ 0 アドレス加算量レジスタ	IMC_L0_OFFSET	R/W	◎	0000_0000H
0234H	レイヤ 0 先頭アドレス・レジスタ	IMC_L0_FRAMEADR	R/W	◎	0000_0000H
0250H	レイヤ 0 表示位置レジスタ	IMC_L0_POSITION	R/W	◎	0000_0000H
0254H	レイヤ 0 表示サイズ・レジスタ	IMC_L0_SIZE	R/W	◎	0000_0000H
レイヤ 1A 設定レジスタ					
0300H	レイヤ 1A 制御レジスタ	IMC_L1A_CONTROL	R/W	◎	0000_0000H
0304H	レイヤ 1x フォーマット・レジスタ	IMC_L1X_FORMAT	R/W	◎	0000_0000H
0310H	レイヤ 1A 透過色制御レジスタ	IMC_L1A_KEYENABLE	R/W	◎	0000_0000H
0314H	レイヤ 1x 透過色レジスタ	IMC_L1X_KEYCOLOR	R/W	×	0000_0000H
0318H	レイヤ 1A アルファ・レジスタ	IMC_L1A_ALPHA	R/W	◎	0000_0000H
0320H	レイヤ 1x リサイズ・レジスタ	IMC_L1X_RESIZE	R/W	◎	0000_0000H
0330H	レイヤ 1x アドレス加算量レジスタ	IMC_L1X_OFFSET	R/W	◎	0000_0000H
0334H	レイヤ 1A 先頭アドレス・レジスタ	IMC_L1A_FRAMEADR	R/W	◎	0000_0000H
0350H	レイヤ 1A 表示位置レジスタ	IMC_L1A_POSITION	R/W	◎	0000_0000H
0354H	レイヤ 1A 表示サイズ・レジスタ	IMC_L1A_SIZE	R/W	◎	0000_0000H
レイヤ 1B 設定レジスタ					
0400H	レイヤ 1B 制御レジスタ	IMC_L1B_CONTROL	R/W	◎	0000_0000H
0410H	レイヤ 1B 透過色制御レジスタ	IMC_L1B_KEYENABLE	R/W	◎	0000_0000H
0418H	レイヤ 1B アルファ・レジスタ	IMC_L1B_ALPHA	R/W	◎	0000_0000H
0434H	レイヤ 1B 先頭アドレス・レジスタ	IMC_L1B_FRAMEADR	R/W	◎	0000_0000H
0450H	レイヤ 1B 表示位置レジスタ	IMC_L1B_POSITION	R/W	◎	0000_0000H
0454H	レイヤ 1B 表示サイズ・レジスタ	IMC_L1B_SIZE	R/W	◎	0000_0000H
レイヤ 1C 設定レジスタ					
0500H	レイヤ 1C 制御レジスタ	IMC_L1C_CONTROL	R/W	◎	0000_0000H
0510H	レイヤ 1C 透過色制御レジスタ	IMC_L1C_KEYENABLE	R/W	◎	0000_0000H
0518H	レイヤ 1C アルファ・レジスタ	IMC_L1C_ALPHA	R/W	◎	0000_0000H
0534H	レイヤ 1C 先頭アドレス・レジスタ	IMC_L1C_FRAMEADR	R/W	◎	0000_0000H
0550H	レイヤ 1C 表示位置レジスタ	IMC_L1C_POSITION	R/W	◎	0000_0000H
0554H	レイヤ 1C 表示サイズ・レジスタ	IMC_L1C_SIZE	R/W	◎	0000_0000H

アドレス	レジスタ名称	略号	R/W	フレーム 同期	リセット時
レイヤ 2A 設定レジスタ					
0600H	レイヤ 2A 制御レジスタ	IMC_L2A_CONTROL	R/W	◎	0000_0000H
0604H	レイヤ 2A フォーマット・レジスタ	IMC_L2A_FORMAT	R/W	◎	0000_0000H
0608H	レイヤ 2A ダブル・バッファ制御レジスタ	IMC_L2A_BUFSEL	R/W	◎	0000_0000H
060CH	レイヤ 2A バイト・レーン・レジスタ	IMC_L2A_BYTELANE	R/W	×	0000_E4E4H
0620H	レイヤ 2A リサイズ・レジスタ	IMC_L2A_RESIZE	R/W	◎	0000_0000H
0624H	レイヤ 2A 水平垂直反転制御レジスタ	IMC_L2A_MIRROR	R/W	◎	0000_0000H
0630H	レイヤ 2A アドレス加算量レジスタ	IMC_L2A_OFFSET	R/W	◎	0000_0000H
0634H	レイヤ 2A 先頭アドレス・レジスタ (YP)	IMC_L2A_FRAMEADR _YP	R/W	◎	0000_0000H
0638H	レイヤ 2A 先頭アドレス・レジスタ (UP)	IMC_L2A_FRAMEADR _UP	R/W	◎	0000_0000H
063CH	レイヤ 2A 先頭アドレス・レジスタ (VP)	IMC_L2A_FRAMEADR _VP	R/W	◎	0000_0000H
0640H	レイヤ 2A 先頭アドレス・レジスタ (YQ)	IMC_L2A_FRAMEADR _YQ	R/W	◎	0000_0000H
0644H	レイヤ 2A 先頭アドレス・レジスタ (UQ)	IMC_L2A_FRAMEADR _UQ	R/W	◎	0000_0000H
0648H	レイヤ 2A 先頭アドレス・レジスタ (VQ)	IMC_L2A_FRAMEADR _VQ	R/W	◎	0000_0000H
0650H	レイヤ 2A 表示位置レジスタ	IMC_L2A_POSITION	R/W	◎	0000_0000H
0654H	レイヤ 2A 表示サイズ・レジスタ	IMC_L2A_SIZE	R/W	◎	0000_0000H
レイヤ 2B 設定レジスタ					
0700H	レイヤ 2B 制御レジスタ	IMC_L2B_CONTROL	R/W	◎	0000_0000H
0704H	レイヤ 2B フォーマット・レジスタ	IMC_L2B_FORMAT	R/W	◎	0000_0000H
0708H	レイヤ 2B ダブル・バッファ制御レジスタ	IMC_L2B_BUFSEL	R/W	◎	0000_0000H
070CH	レイヤ 2B バイト・レーン・レジスタ	IMC_L2B_BYTELANE	R/W	×	0000_E4E4H
0720H	レイヤ 2B リサイズ・レジスタ	IMC_L2B_RESIZE	R/W	◎	0000_0000H
0724H	レイヤ 2B 水平垂直反転制御レジスタ	IMC_L2B_MIRROR	R/W	◎	0000_0000H
0730H	レイヤ 2B アドレス加算量レジスタ	IMC_L2B_OFFSET	R/W	◎	0000_0000H
0734H	レイヤ 2B 先頭アドレス・レジスタ (YP)	IMC_L2B_FRAMEADR _YP	R/W	◎	0000_0000H
0738H	レイヤ 2B 先頭アドレス・レジスタ (UP)	IMC_L2B_FRAMEADR _UP	R/W	◎	0000_0000H
073CH	レイヤ 2B 先頭アドレス・レジスタ (VP)	IMC_L2B_FRAMEADR _VP	R/W	◎	0000_0000H
0740H	レイヤ 2B 先頭アドレス・レジスタ (YQ)	IMC_L2B_FRAMEADR _YQ	R/W	◎	0000_0000H
0744H	レイヤ 2B 先頭アドレス・レジスタ (UQ)	IMC_L2B_FRAMEADR _UQ	R/W	◎	0000_0000H
0748H	レイヤ 2B 先頭アドレス・レジスタ (VQ)	IMC_L2B_FRAMEADR _VQ	R/W	◎	0000_0000H
0750H	レイヤ 2B 表示位置レジスタ	IMC_L2B_POSITION	R/W	◎	0000_0000H
0754H	レイヤ 2B 表示サイズ・レジスタ	IMC_L2B_SIZE	R/W	◎	0000_0000H

(4/4)

アドレス	レジスタ名称	略号	R/W	フレーム 同期	リセット時
レイヤ BG 設定レジスタ					
0804H	レイヤ BG フォーマット・レジスタ	IMC_BG_FORMAT	R/W	◎	0000_0000H
0820H	レイヤ BG リサイズ・レジスタ	IMC_BG_RESIZE	R/W	◎	0000_0000H
0830H	レイヤ BG アドレス加算量レジスタ	IMC_BG_OFFSET	R/W	◎	0000_0000H
0834H	レイヤ BG 先頭アドレス・レジスタ	IMC_BG_FRAMEADR	R/W	◎	0000_0000H
特殊レジスタ					
1000H	ARGB4444 モード・レジスタ	IMC_ARGBMODE	R/W	×	0000_0000H
割り込み制御レジスタ					
0900H	割り込みステータス・レジスタ	IMC_INTSTATUS	R	×	0000_0000H
0904H	割り込み Raw ステータス・レジスタ	IMC_INTRAWSTATUS	R	×	0000_0000H
0908H	割り込みイネーブル・セット・レジスタ	IMC_INTENSET	R/W	×	0000_0000H
090CH	割り込みイネーブル・クリア・レジスタ	IMC_INTENCLR	W	×	0000_0000H
0910H	割り込み要因クリア・レジスタ	IMC_INTFFCLR	W	×	0000_0000H
0914H	AHBR エラー・アドレス・レジスタ	IMC_AHBRERRADR	R/W	×	0000_0000H
0918H	AHBW エラー・アドレス・レジスタ	IMC_AHBWERRADR	R/W	×	0000_0000H

フレーム同期欄が◎となっているレジスタは、設定を変更した上でかつ LCD コントローラからのフレーム開始信号を受けるタイミングで変更が有効となるレジスタです（以降、V 同期レジスタ）。

同欄が◎となっているレジスタは、更新レジスタがセットされた状態で LCD コントローラからのフレーム開始信号を受けると変更が有効となるレジスタです（以降、更新対象レジスタ）。

×となっているレジスタは、即座に有効となるレジスタです。動作中の設定変更は禁止です（以降、即時反映レジスタ）。

IMC の動作モードが即時起動の場合は、起動レジスタセットによる起動＝LCD からのフレーム開始とみなして更新されます。

2 段レジスタをリードした場合には、1 段目（次フレームで更新される値）が読めます。

更新レジスタに関する詳細は、3.4.2 レジスタ更新を参照してください。

2.2 レジスタ機能

2.2.1 コントロール・レジスタ

本レジスタ（IMC_CONTROL：4026_0000H）は、IMC の基本的な動作設定を制御します。

即時反映レジスタであり、動作中（IMC_STATUS レジスタの STATUS ビットが 0 以外）の設定変更は禁止です。

31	30	29	28	27	26	25	24
DBGMODE	Reserved						
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				CLKCNT			
7	6	5	4	3	2	1	0
Reserved						FORMAT	STARTMODE

名 称	R/W	ビット	リセット時	機 能																		
DBGMODE	R/W	31	0	LCD 供給+WB で動作する場合の合成処理優先度 0：LCD 側 FIFO 空き最優先（IMC Over Run 発生確率 UP） 1：LCD 側 FIFO 空き & IMC 送信 FIFO 空き（IMC Under Run 発生確率 UP）																		
Reserved	R	30:13	0	予約。読み出すと 0 を返します。																		
CLKCNT	R/W	12:8	0	IMC 内部でのクロック自動制御機能を有効にします。 0：制御無効（IMC 起動時、常時供給） 1：制御有効（フレーム単位で自動制御実施） <table border="1"><thead><tr><th>ビット</th><th>ブロック</th><th>停止条件</th></tr></thead><tbody><tr><td>bit 8</td><td>Front 制御</td><td>レイヤ 0 未使用時 CLK 停止</td></tr><tr><td>bit 9</td><td>Middle 制御</td><td>レイヤ 1X すべて未使用時 CLK 停止</td></tr><tr><td>bit 10</td><td>Y2R</td><td>YUV フォーマット未使用時 CLK 停止</td></tr><tr><td>bit 11</td><td>ガンマ補正</td><td>ガンマ補正機能未使用時 CLK 停止</td></tr><tr><td>bit 12</td><td>Write Back</td><td>Write Back 機能未使用時 CLK 停止</td></tr></tbody></table>	ビット	ブロック	停止条件	bit 8	Front 制御	レイヤ 0 未使用時 CLK 停止	bit 9	Middle 制御	レイヤ 1X すべて未使用時 CLK 停止	bit 10	Y2R	YUV フォーマット未使用時 CLK 停止	bit 11	ガンマ補正	ガンマ補正機能未使用時 CLK 停止	bit 12	Write Back	Write Back 機能未使用時 CLK 停止
ビット	ブロック	停止条件																				
bit 8	Front 制御	レイヤ 0 未使用時 CLK 停止																				
bit 9	Middle 制御	レイヤ 1X すべて未使用時 CLK 停止																				
bit 10	Y2R	YUV フォーマット未使用時 CLK 停止																				
bit 11	ガンマ補正	ガンマ補正機能未使用時 CLK 停止																				
bit 12	Write Back	Write Back 機能未使用時 CLK 停止																				
Reserved	R	7:2	0	予約。読み出すと 0 を返します。																		
FORMAT	R	1	0	LCD コントローラで設定されたデータ・フォーマットを示します。 0：RGB666，1：RGB565 (LCD 同期モード時の、IMC の出力フォーマットになります。)																		
START MODE	R/W	0	0	IMC の起動モードを設定します。 0：LCD 同期モード（LCD コントローラからの要求で起動します） 1：即時起動モード（IMC_START レジスタにより起動します）																		

LCD コントローラ側の設定で、IMC を使用する場合には LCD-IMC 間でフレームの先頭で起動信号が供給されます。
この時 IMC の STARTMODE=0 となっている場合には、このタイミングで動作を開始します。

2.2.2 更新予約レジスタ

本レジスタ（IMC_REFRESH：4026_0004H）は、IMC 内の更新対象レジスタ（レジスタ一覧のフレーム同期欄が◎となっているレジスタ）の設定値を内部動作に反映するためのレジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							UPDATE

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
UPDATE	R/W	0	0	レジスタ更新予約です。 0：更新しない 1：更新予約状態

レジスタが更新されたタイミングで、更新完了割り込みを発行します（更新予約をセットした状態で、①即時起動した場合には即座に、②LCD同期起動した場合には次のフレーム開始時に、割り込みを発行します）。また、更新と同時にUPDATEは自動で 0 に戻ります。回路構成の詳細は 3.4.2 レジスタ更新を参照してください。

2.2.3 起動レジスタ

本レジスタ（IMC_START：4026_0010H）は、即時起動モードの場合に IMC を起動します。（シングル起動）
V 同期レジスタです。

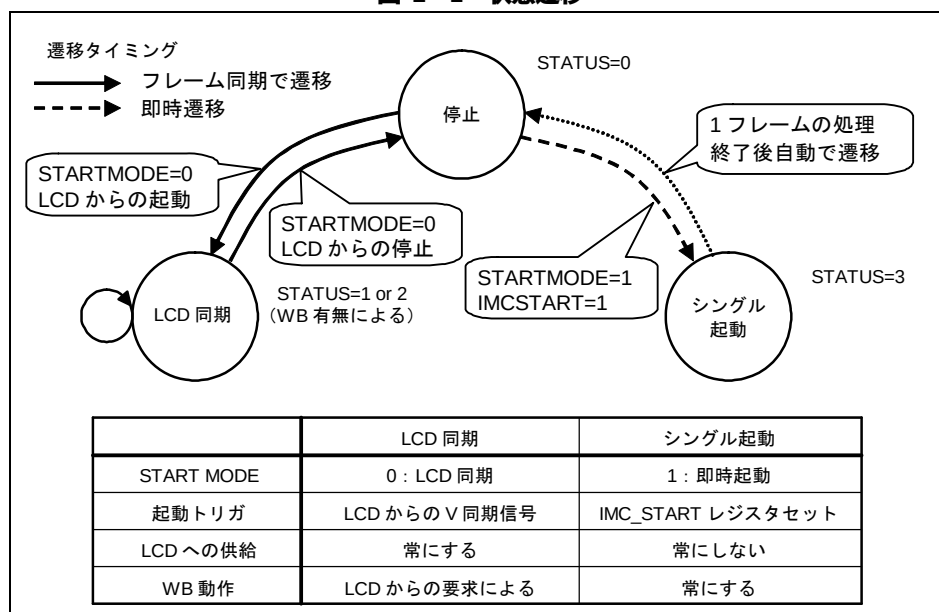
31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							IMCSTART

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
IMCSTART	W	0	0	即時起動モード（STARTMODE=1）時、IMC を起動します。 1：起動

コントロール・レジスタ（IMC_CONTROL）の STARTMODE が 0（LCD 同期動作）の場合には、本レジスタは意味を成さず、LCD 側の動作に併せて起動されます。STARTMODE が 1（即時起動）の場合に本レジスタに 1 がセットされると、1 面分の合成処理を行い、自動で停止状態に移ります。

LCD 同期モードに設定されている場合や動作中など、起動できないタイミングのライトは無視されます。

図 2-1 状態遷移



2.2.4 ステータス・レジスタ

本レジスタ（IMC_STATUS：4026_0014H）は，IMC の動作状態を表します。本レジスタをリードすることによりIMC の動作ステータスを取得できます。

V同期レジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						STATUS	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと0を返します。
STATUS	R	1:0	0	動作状態を示します。 00b：停止状態 01b：LCD コントローラに表示データを供給中（WB 無し） 10b：LCD コントローラに表示データを供給中（WB 有り） 11b：シングル起動での動作中（WB のみ）

2.2.5 CPUダブル・バッファ制御レジスタ

本レジスタ（IMC_CPUBUFSEL：4026_0018H）は、レイヤ 2A, 2B のダブル・バッファ制御を CPU に設定している場合に、バッファ P, バッファ Q のどちらを選択するかを切り替えるレジスタです。レイヤ 2A とレイヤ 2B で共通の設定になっています。

V 同期レジスタであり、フレームに同期して内部へ反映されますが、更新レジスタの対象ではありません。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							BUFSEL

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
BUFSEL	R/W	0	0	レイヤ 2A, 2B のバッファ制御が CPU になっている場合の P/Q 指定 0：バッファ P を使用します 1：バッファ Q を使用します

レイヤ 2A, 2B のダブル・バッファ制御が A/B 固定モードになっている場合には、本設定は無視されます。

2.2.6 ガンマ補正制御レジスタ

本レジスタ（IMC_GAMMA_EN：4026_0020H）は、ガンマ補正機能を制御します。即時反映レジスタであり、IMC 起動中の変更は禁止します。

ガンマ補正機能の詳細な説明は、3.3 ガンマ補正機能を参照してください。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							GAMMAEN

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
GAMMAEN	R/W	0	0	ガンマ補正を有効にします。 0: ガンマ補正無効 1: ガンマ補正有効

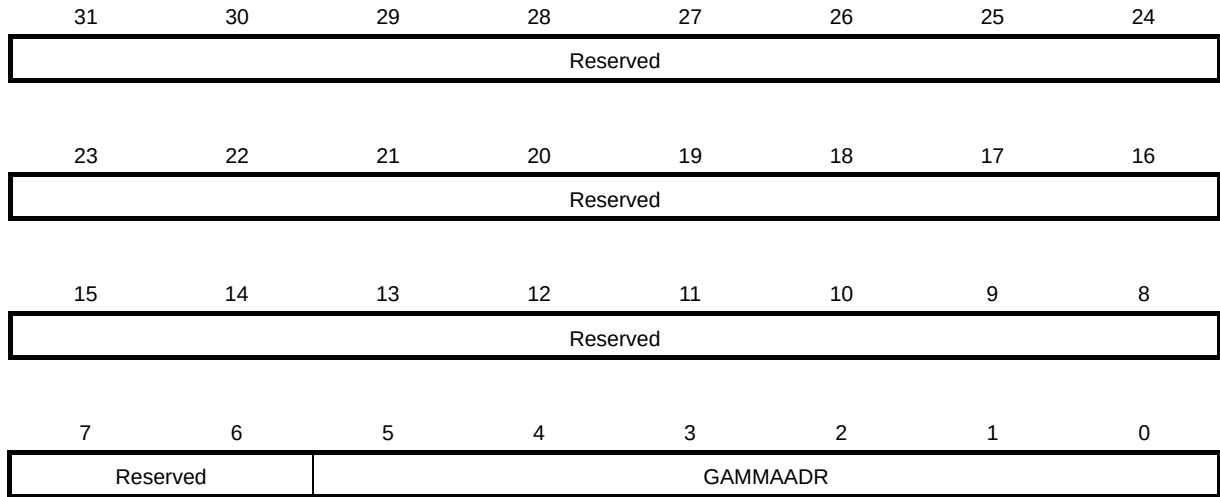
ガンマ補正テーブル値は、本レジスタ設定が 0 の場合にしか変更できません。

また、ガンマ補正テーブル値を設定する際には、コントロール・レジスタ（IMC_CONTROL）のビット 11（ガンマ補正用 CLK 制御）を 0（自動制御無効、常時供給）に設定した状態で行ってください。

2.2.7 ガンマ補正テーブル・アドレス・レジスタ

本レジスタ（IMC_GAMMA_ADR：4026_0024H）は、ガンマ補正テーブル RAM をリードまたはライトする際のアクセス・アドレスを設定します。即時反映レジスタであり、IMC 起動中の変更は禁止します。

ガンマ補正機能の詳細な説明は、3.3 ガンマ補正機能を参照してください。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:6	0	予約。読み出すと 0 を返します。
GAMMAADR	R/W	5:0	0	ガンマ補正テーブルのアクセス・アドレスを設定します。

ガンマ・テーブルの書き込みを高速化するため、IMC_GAMMA_DATA レジスタにライトを行うと、本レジスタの値が自動でインクリメントされます。

また、ガンマ補正テーブル値を設定する際には、コントロール・レジスタ（IMC_CONTROL）のビット 11（ガンマ補正用 CLK 制御）を 0（自動制御無効、常時供給）に設定した状態で行ってください。

2.2.8 ガンマ補正テーブル・データ・レジスタ

本レジスタ（IMC_GAMMA_DATA：4026_0028H）は、テーブル・メモリ上のガンマ補正テーブル・アドレス・レジスタで指定された番地へのアクセスを行います。ガンマ補正が ON の場合アクセスできず、ライトは無視、リードは不正なデータを読む可能性があるため、ガンマ補正 ON 時の使用は禁止します。

即時反映レジスタであり、IMC 起動中の変更は禁止します。

本レジスタをリードする場合、1 度目のリードでメモリからラッチし、2 度目のリードで APB バスから読み出します。そのため、本レジスタのリードは 2 度連続して行い、2 度目のデータを使用してください。

ガンマ補正機能の詳細な説明は、3.3 ガンマ補正機能を参照してください。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved		GAMMARED					
15	14	13	12	11	10	9	8
Reserved		GAMMAGREEN					
7	6	5	4	3	2	1	0
Reserved		GAMMABLUE					

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:22	0	予約。読み出すと 0 を返します。
GAMMARED	R/W	21:16	0	GAMMAADR で指定された値に対する Red の補正值
Reserved	R	15:14	0	予約。読み出すと 0 を返します。
GAMMAGREEN	R/W	13:8	0	GAMMAADR で指定された値に対する Green の補正值
Reserved	R	7:6	0	予約。読み出すと 0 を返します。
GAMMABLUE	R/W	5:0	0	GAMMAADR で指定された値に対する Blue の補正值

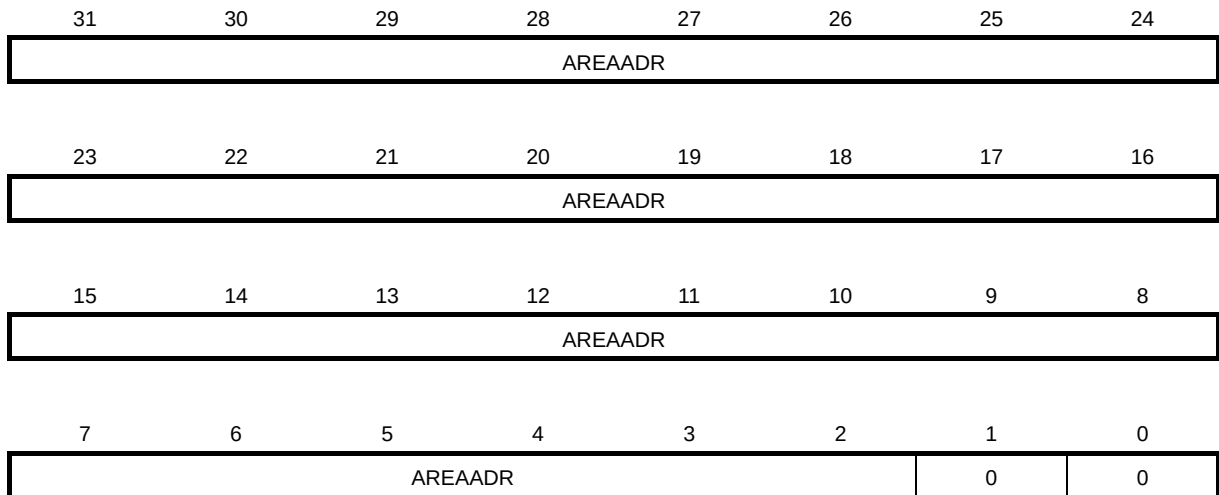
ガンマ・テーブルの書き込みを高速化するため、本レジスタヘライトを行うと、IMC_GAMMA_ADR の値が自動でインクリメントされます。リード動作では変化しません。

また、ガンマ補正テーブル値を設定する際には、コントロール・レジスタ（IMC_CONTROL）のビット 11（ガンマ補正用 CLK 制御）を 0（自動制御無効、常時供給）に設定した状態で行ってください。

2.2.9 表示領域アドレス・レジスタ

本レジスタ（IMC_WB_AREAADR：4026_0040H）は、IMC を即時起動モードで動作させた場合の、WB 用フレーム・バッファの先頭アドレスを設定します。即時反映レジスタであり、動作中の変更は禁止します。

LCD 同期モードで動作する場合、本レジスタの設定値は無視され、LCD コントローラで設定した WB 用バッファ領域を使用します。

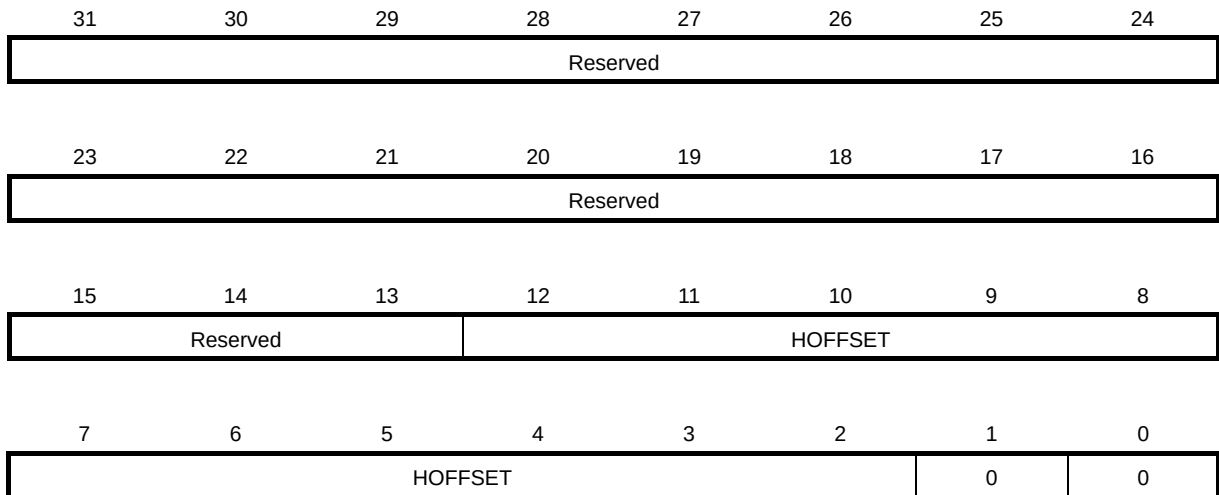


名 称	R/W	ビット	リセット時	機 能
AREAADR	R/W	31:0	0	フレーム・バッファの先頭アドレスを設定します。（下位 2 ビットは 0 固定） 詳細は 図 3-1 フレーム・バッファ定義イメージを参照してください。

2.2.10 アドレス加算量レジスタ

本レジスタ（IMC_WB_HOFFSET：4026_0044H）は、IMC を即時起動モードで動作させた場合の、WB 用フレーム・バッファ領域の水平方向総バイト数を設定します。即時反映レジスタであり、動作中の変更は禁止します。

LCD 同期モードで動作する場合、本レジスタの設定値は無視され、LCD コントローラで設定した WB 用バッファ領域の水平サイズを使用します。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:13	0	予約。読み出すと 0 を返します。
HOFFSET	R/W	12:0	0	フレーム・バッファ領域の水平方向の総バイト数を設定します。 (下位 2 ビットは 0 固定です。)

WB 画像サイズ・レジスタに設定した水平画素数と、フォーマット・レジスタに設定した値により、有効な画素データ格納に必要なアドレス加算量は変化します。各画像フォーマットの制約を把握した上で、必要最低限の値を下回る設定をしないよう注意してください。

2.2.11 フォーマット・レジスタ

本レジスタ (IMC_WB_FORMAT : 4026_0048H) は、IMC を即時起動モードで動作させた場合の、WB 用フレーム・バッファのフォーマットを設定します。即時反映レジスタであり、動作中の変更は禁止します。

LCD 同期モードで動作する場合、本レジスタの設定値は無視され、LCD コントローラで設定した WB 用バッファのフォーマットを使用します。

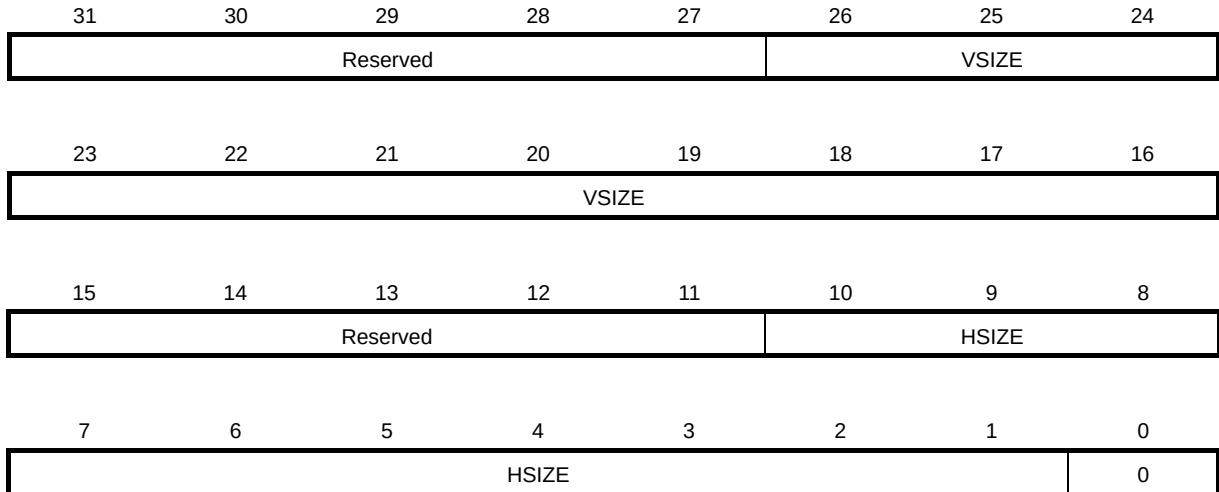
31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							FORMAT

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
FORMAT	R/W	0	0	入力データ・フォーマットを設定します。(詳細は 3.1.1 対応画像フォーマット参照) 0 : RGB666 1 : RGB565

2.2.12 WB画像サイズ・レジスタ

本レジスタ（IMC_WB_SIZE：4026_004CH）は、IMC を即時起動モードで動作させた場合の、WB 画像の画像サイズを設定します。即時反映レジスタであり、動作中の変更は禁止します。

LCD 同期モードで動作する場合、本レジスタの設定値は無視され、LCD コントローラで設定した表示画像サイズを使用します。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:27	0	予約。読み出すと 0 を返します。
VSIZE	R/W	26:16	0	Write Back 画像の垂直画像サイズを設定します。 (最大 2046 で 1 刻み)
Reserved	R	15:11	0	予約。読み出すと 0 を返します。
HSIZE	R/W	10:0	0	Write Back 画像の水平画像サイズを設定します。 (最大 2046 で 2 刻み、下位 1 ビットは 0 固定)

2.2.13 水平垂直反転設定レジスタ

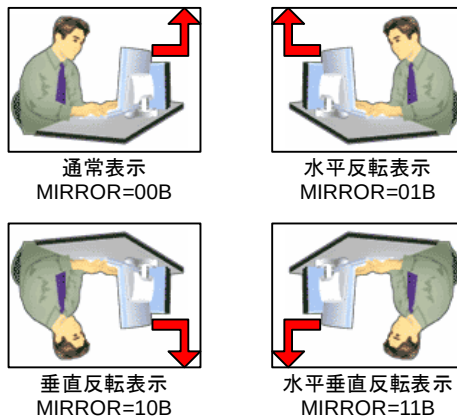
本レジスタ（IMC_MIRROR：4026_0100H）は、IMC が出力する画像（合成後データ）を水平、垂直反転します。レイヤ合成後に行うため、文字などを含むレイヤが表示されるシーンでの使用は注意が必要です。

V 同期レジスタであり、設定変更後の最初のフレーム先頭で有効となります。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						MIRROR	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
MIRROR	R/W	1:0	0	反転表示設定 00b：反転しない 01b：水平反転 10b：垂直反転 11b：水平、垂直反転

図 2-2 反転表示設定の動作イメージ

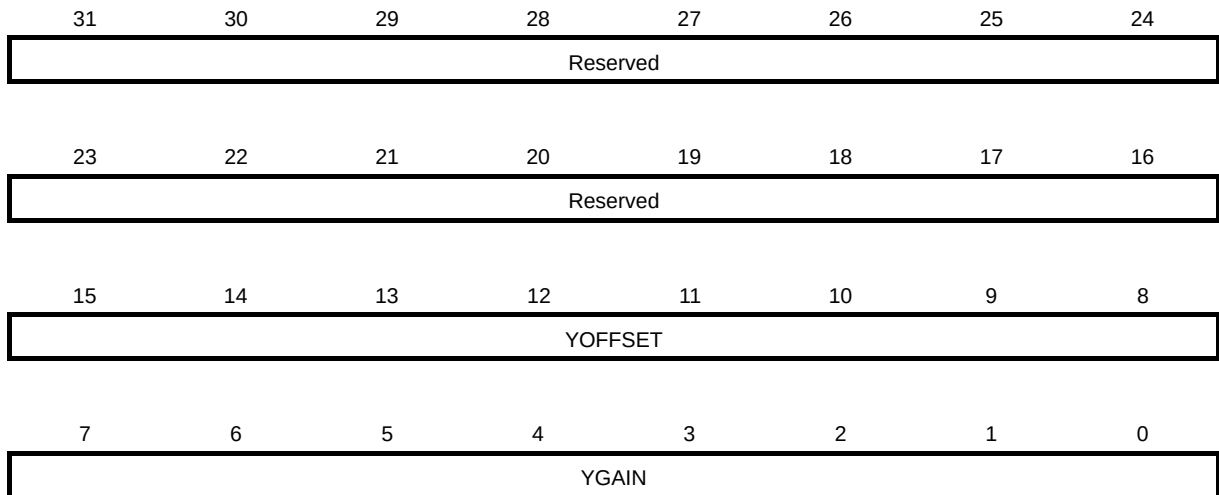


2.2.14 Yゲイン・オフセット・レジスタ

本レジスタ（IMC_YGAINOFFSET：4026_0104H）は入力画像に YUV フォーマットを使用する場合に、Y（輝度）に対して 0～255/128 倍のゲイン調整と、-128～127 のオフセット調整を行うレジスタです。

YUV フォーマットはレイヤ 2A とレイヤ 2B で指定可能ですが、どちらのレイヤも同一設定が使用されます。

即時反映レジスタであり、起動中の変更は禁止します。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:16	0	予約。読み出すと 0 を返します。
YOFFSET	R/W	15:8	00H	Y 値に対するオフセットを設定します。 符号付き 8 ビットデータ (2 の補数) で指定します。(-128～127)
YGAIN	R/W	7:0	80H	Y 値に対するゲインを設定します。 設定値は 0～255 で、ゲインは 設定値/128 になります。

$$Y_{out} = \left(\frac{YGAIN}{128} * Y_{in} \right) + YOFFSET$$

期待値算出方法： YGAIN との乗算は小数点 1 桁目の四捨五入まで計算し、その後 YOFFSET を加算した上で、0～255 の幅でクリップして算出してください。

注意 YGAIN=0 の場合、YOFFSET は符号なし 8 ビット (0～255) として使用され、 $Y_{out} = YOFFSET$ となります。

2.2.15 U (V) ゲイン・オフセット・レジスタ

本レジスタ（IMC_UGAINOFFSET：4026_0108H）および（IMC_VGAINOFFSET：4026_010CH）は入力画像に YUV フォーマットを使用する場合に、U（青色差）や V（赤色差）に対して 0～255/128 倍のゲイン調整と、-128～127 のオフセット調整を行うレジスタです。

YUV フォーマットはレイヤ 2A とレイヤ 2B で指定可能ですが、どちらのレイヤも同一設定が使用されます。

U (V) 成分は、80H をセンターとしたオフセット・バイナリで表現されるため、80H を減じて、-128～127 の値に変換したのちゲインの乗算を行い、オフセット値の加算と 80H の加算を行います。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
U (V) OFFSET							
7	6	5	4	3	2	1	0
U (V) GAIN							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:16	0	予約。読み出すと 0 を返します。
UOFFSET (VOFFSET)	R/W	15:8	00H	U (V) 値に対するオフセットを設定します。 符号付き 8 ビットデータで指定します。(-128～127)
UGAIN (VGAIN)	R/W	7:0	80H	U (V) 値に対するゲインを設定します。 設定値は 0～255 で、ゲインは 設定値/128 になります。

$$U_{out} = \left(\frac{UGAIN}{128} * (U_{in} - 80H) \right) + UOFFSET + 80H$$

$$V_{out} = \left(\frac{VGAIN}{128} * (V_{in} - 80H) \right) + VOFFSET + 80H$$

期待値算出方法： U (V) GAIN との乗算は小数点 1 桁目の四捨五入まで計算し、その後 U (V) OFFSET と 80H を加算したうえで、0～255 の幅でクリップして算出してください。

注意 1. U (V) GAIN=0 の場合、U (V) OFFSET は符号なし 8 ビット (0～255) として

$U_{out} = UOFFSET$ ($V_{out} = VOFFSET$) となります。

2. 乗算の際、端数処理は「0.5 を加算して切り捨て」のため、負値の場合、-0.5 は 0 に丸めます。

2.2.16 YUV2RGB変換方式レジスタ

本レジスタ (IMC_YUV2RGB : 4026_0110H) は、YUV フォーマットの入力データを RGB フォーマットに変換する際の、演算係数を ITU-BT601 準拠、ITU-BT709 準拠、カスタム係数 (Y 値の 16 減算有無) の 4 種類から選択します。

また、変換後の RGB は各 8 ビットの RGB888 フォーマットとなり、更に IMC 内部でのレイヤ合成用に RGB666 に変換します。この変換時にディザリングを使用するかどうかの設定も行います。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							DITHER
7	6	5	4	3	2	1	0
Reserved						TRANSMODE	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:9	0	予約。読み出すと 0 を返します。
DITHER	R/W	8	0	ディザリング機能を有効にします。(詳細は 3.1.5 ディザリング参照) 0 : ディザリングしない (四捨五入による丸め) 1 : ディザリングする
Reserved	R	7:2	0	予約。読み出すと 0 を返します。
TRANS MODE	R/W	1:0	0	YUV→RGB の変換係数を選択します。 00b : ITU-BT601 準拠 01b : ITU-BT709 準拠 10b : カスタム係数使用 (Y 値を-16 して使用) 11b : カスタム係数使用 (Y 値そのまま使用)

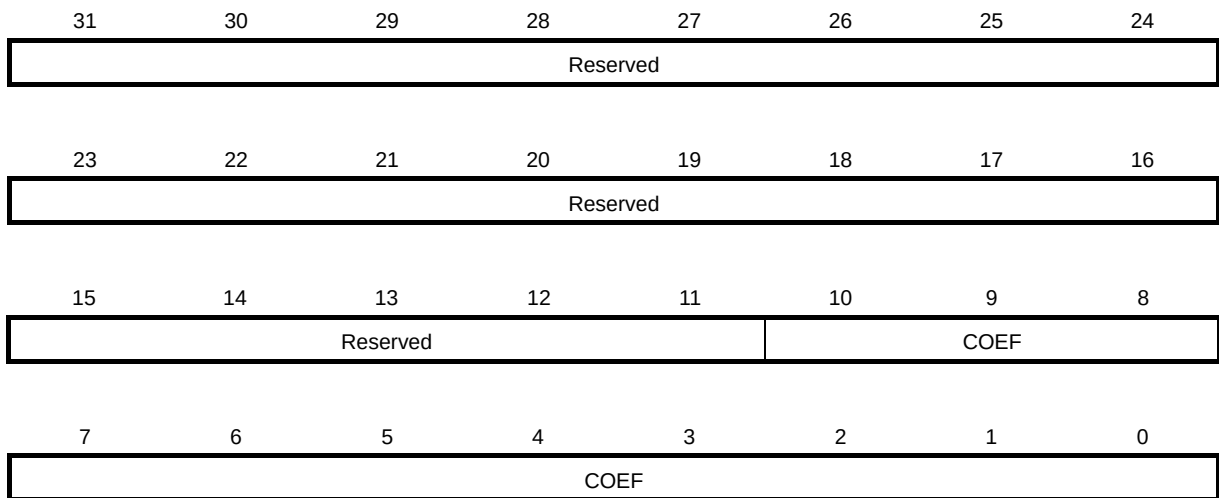
TRANS MODE の各設定値での変換方法に関する詳細は 2.2.17 カスタム係数レジスタを参照してください。

2.2.17 カスタム係数レジスタ

(IMC_COEF_R0 : 4026_0114H)	(IMC_COEF_G0 : 4026_0124H)	(IMC_COEF_B0 : 4026_0134H)
(IMC_COEF_R1 : 4026_0118H)	(IMC_COEF_G1 : 4026_0128H)	(IMC_COEF_B1 : 4026_0138H)
(IMC_COEF_R2 : 4026_011CH)	(IMC_COEF_G2 : 4026_012CH)	(IMC_COEF_B2 : 4026_013CH)
(IMC_COEF_R3 : 4026_0120H)	(IMC_COEF_G3 : 4026_0130H)	(IMC_COEF_B3 : 4026_0140H)

本レジスタは、YUV to RGB 変換の変換係数を設定します。TRANS MODE 値が 2or3 の場合に、マトリクス演算係数として使用します。TRANS MODE 値が 0 or 1 の場合には本レジスタ設定値は無視されます。

即時反映レジスタであり、起動中の変更は禁止します。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:11	0	予約。読み出すと 0 を返します。
COEF	R/W	10:0	0	符号付き (2 の補数) 11 ビット値 (-1024~1023)

YUV 値から RGB 値への変換は、4×4 のマトリクス演算により算出されます。

$$\begin{pmatrix} R \\ G \\ B \end{pmatrix} = \begin{pmatrix} R0 & R1 & R2 & R3 \\ G0 & G1 & G2 & G3 \\ B0 & B1 & B2 & B3 \end{pmatrix} * \begin{pmatrix} Y-16 \\ U-128 \\ V-128 \\ 1 \end{pmatrix} * \frac{1}{256}$$

また、IMC_YUV2RGB レジスタの TRANS MODE を 3 に設定した場合には Y 値は 16 引かずに使用します。

$$\begin{pmatrix} R \\ G \\ B \end{pmatrix} = \begin{pmatrix} R0 & R1 & R2 & R3 \\ G0 & G1 & G2 & G3 \\ B0 & B1 & B2 & B3 \end{pmatrix} * \begin{pmatrix} Y \\ U-128 \\ V-128 \\ 1 \end{pmatrix} * \frac{1}{256}$$

従って、RGB 各成分の値は次の通りになります。

$$R = (R0 * (Y - 16) + R1 * (U - 128) + R2 * (V - 128) + R3) / 256$$

$$G = (G0 * (Y - 16) + G1 * (U - 128) + G2 * (V - 128) + G3) / 256$$

...Y 値を 16 引く場合

$$B = (B0 * (Y - 16) + B1 * (U - 128) + B2 * (V - 128) + B3) / 256$$

$$R = (R0 * Y + R1 * (U - 128) + R2 * (V - 128) + R3) / 256$$

$$G = (G0 * Y + G1 * (U - 128) + G2 * (V - 128) + G3) / 256$$

...Y 値をそのまま使用する場合

$$B = (B0 * Y + B1 * (U - 128) + B2 * (V - 128) + B3) / 256$$

12 個の演算係数は全て符号付き 11 ビットの値で設定可能です。(-1024~1023)

IMC_YUV2RGB レジスタの TRANS MODE を 0 (ITU-BT601 準拠) や 1 (ITU-BT709 準拠) に設定した場合、各係数値が自動的に次の係数に置き換わって演算されます。

■ITU-BT601 準拠 (TRANS MODE=0)

$$\begin{pmatrix} R0 & R1 & R2 & R3 \\ G0 & G1 & G2 & G3 \\ B0 & B1 & B2 & B3 \end{pmatrix} = \begin{pmatrix} 298 & 0 & 409 & 0 \\ 298 & -100 & -208 & 0 \\ 298 & 517 & 0 & 0 \end{pmatrix}$$

上記係数と、Y 値を 16 引いて演算するモードで処理されます。

従って、RGB 値の算出は次のようになります。

$$R = (298 * (Y - 16) + 0 * U + 409 * V + 0) / 256$$

$$G = (298 * (Y - 16) - 100 * U - 208 * V + 0) / 256$$

$$B = (298 * (Y - 16) + 517 * U + 0 * V + 0) / 256$$

■ITU-BT709 準拠 (TRANS MODE=1)

$$\begin{pmatrix} R0 & R1 & R2 & R3 \\ G0 & G1 & G2 & G3 \\ B0 & B1 & B2 & B3 \end{pmatrix} = \begin{pmatrix} 298 & 0 & 459 & 0 \\ 298 & -55 & -137 & 0 \\ 298 & 541 & 0 & 0 \end{pmatrix}$$

上記係数と、Y 値を 16 引いて演算するモードで処理されます。

従って、RGB 値の算出は次のようになります。

$$R = (298 * (Y - 16) + 0 * U + 459 * V + 0) / 256$$

$$G = (298 * (Y - 16) - 55 * U - 137 * V + 0) / 256$$

$$B = (298 * (Y - 16) + 541 * U + 0 * V + 0) / 256$$

U と V 成分は回路内部では 80H をセンターとしたオフセット・バイナリで表現しているため、RGB 算出の演算前に 128 を減じ、上記数式に当てはめます。そうして得られた結果を小数点 1 位で四捨五入し、0~255 の範囲でクリップしたものが変換後の RGB 値になります。

2.2.18 レイヤ制御レジスタ

レイヤ 0 制御レジスタ	(IMC_L0_CONTROL : 4026_0200H)
レイヤ 1A 制御レジスタ	(IMC_L1A_CONTROL : 4026_0300H)
レイヤ 1B 制御レジスタ	(IMC_L1B_CONTROL : 4026_0400H)
レイヤ 1C 制御レジスタ	(IMC_L1C_CONTROL : 4026_0500H)
レイヤ 2A 制御レジスタ	(IMC_L2A_CONTROL : 4026_0600H)
レイヤ 2B 制御レジスタ	(IMC_L2B_CONTROL : 4026_0700H)

本レジスタは、該当レイヤの ON/OFF 制御設定を行います。Back Ground を除く 6 レイヤ全て個別に設定可能です。更新対象レジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							LAYERON

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
LAYERON	R/W	0	0	該当レイヤの合成機能を有効にします。 0：レイヤ無効 1：レイヤ有効

2.2.19 レイヤ・フォーマット・レジスタ

レイヤ 0 フォーマット・レジスタ	(IMC_L0_FORMAT : 4026_0204H)
レイヤ 1x フォーマット・レジスタ	(IMC_L1X_FORMAT : 4026_0304H)
レイヤ 2A フォーマット・レジスタ	(IMC_L2A_FORMAT : 4026_0604H)
レイヤ 2B フォーマット・レジスタ	(IMC_L2B_FORMAT : 4026_0704H)
レイヤ BG フォーマット・レジスタ	(IMC_BG_FORMAT : 4026_0804H)

本レジスタは、各レイヤのデータ格納フォーマットを指定します。

更新対象レジスタです。

各レイヤは対応しているフォーマットに差異があります。設定可能なフォーマットを下表に示します。

レイヤ 0 とレイヤ 1x フォーマット・レジスタ

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
FORM	R/W	0	0	該当レイヤのフォーマットを指定します。 0 : RGB666 1 : RGB565

レイヤ 2A とレイヤ 2B フォーマット・レジスタ

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:3	0	予約。読み出すと 0 を返します。
FORM	R/W	2:0	0	該当レイヤのフォーマットを指定します。 000b : RGB666 001b : RGB565 010b : YUV422 Interleave 011b : YUV422 Semi Planar 100b : YUV422 Planar 101b : YUV420 Semi Planar 110b~111b : YUV420 Planar

レイヤ BG フォーマット・レジスタ

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
FORM	R/W	1:0	0	該当レイヤのフォーマットを指定します。 00b : RGB666 01b : RGB565 10b : 黒 (ALL0) 固定 11b : 任意の背景固定色 (LCD_BACKCOLOR レジスタ設定値)

2.2.20 レイヤ透過色制御レジスタ

本レジスタ（(IMC_L0_KEYENABLE：4026_0210H），(IMC_L1A_KEYENABLE：4026_0310H），(IMC_L1B_KEYENABLE：4026_0410H) および (IMC_L1C_KEYENABLE：4026_0510H)）は，該当レイヤの透過色機能 ON/OFF 制御設定を行います。レイヤ 0 と 1A～1C の 4 レイヤ個別に設定可能です。更新対象レジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							KEYEN

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
KEYEN	R/W	0	0	該当レイヤの透過色機能を有効にします。 0：透過色機能無効 1：透過色機能有効

2.2.21 レイヤ透過色レジスタ

本レジスタ（(IMC_L0_KEYCOLOR：4026_0214H) および (IMC_L1X_KEYCOLOR：4026_0314H)）は、レイヤ透過色レジスタは、該当レイヤの透過色機能の Key Color の指定を行います。

即時反映レジスタです。L1A, L1B, L1C の 3 面は共通で 1 つの設定値を持ちます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved		KEYR					
15	14	13	12	11	10	9	8
Reserved		KEYG					
7	6	5	4	3	2	1	0
Reserved		KEYB					

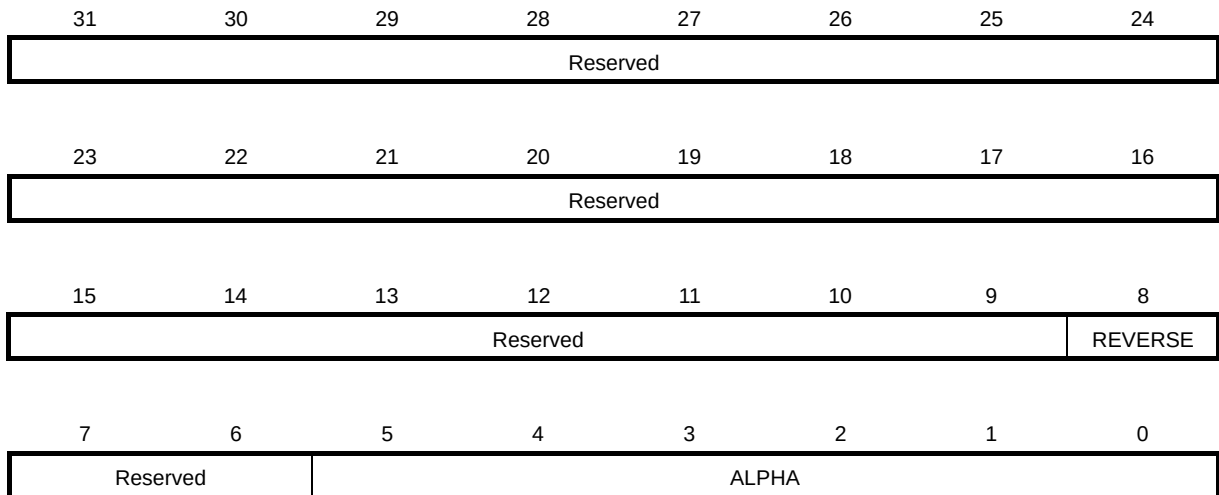
名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:22	0	予約。読み出すと 0 を返します。
KEYR	R/W	21:16	0	透過色に指定する RED データを設定します。
Reserved	R	15:14	0	予約。読み出すと 0 を返します。
KEYG	R/W	13:8	0	透過色に指定する GREEN データを設定します。
Reserved	R	7:6	0	予約。読み出すと 0 を返します。
KEYB	R/W	5:0	0	透過色に指定する BLUE データを設定します。

注意 対応レイヤのフォーマットが RGB666 の場合には 18 ビット全ての一致が透過処理の条件となります。RGB565 の場合には、R と B の成分は最上位ビットを最下位ビットに拡張した形で、本レジスタの 6 ビット値と一致した場合に透過処理が行われます。

2.2.22 レイヤ・アルファ・レジスタ

本レジスタ（(IMC_L0_ALPHA：4026_0218H)，(IMC_L1A_ALPHA：4026_0318H)，(IMC_L1B_ALPHA：4026_0418H) および (IMC_L1C_ALPHA：4026_0518H)）は、該当レイヤ合成の際のアルファ・ブレンディングに関する設定を行います。

更新対象レジスタです。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:9	0	予約。読み出すと 0 を返します。
REVERSE	R/W	8	0	ALPHA 設定を反転します。(63-ALPHA を新しい ALPHA と読み替える)
Reserved	R	7:6	0	予約。読み出すと 0 を返します。
ALPHA	R/W	5:0	0	透明度を設定します。 設定範囲 0～63 (0 が完全透明, 63 が完全不透明) ※REVERSE=1 の場合, 0 が完全不透明, 63 が完全透明となります。

0～63 の設定値に対して、0%～100%の透明度を実現するため、一部線形性がありません。

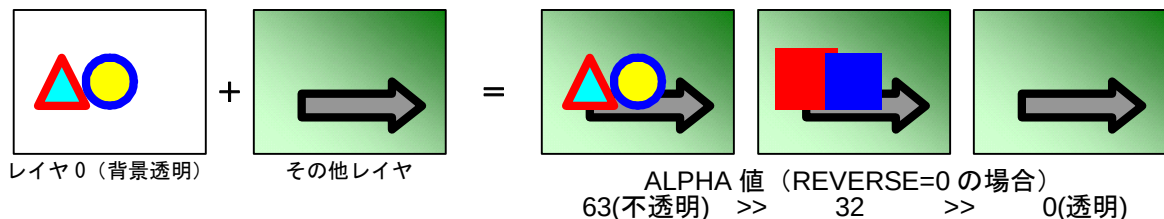
期待値算出方法は、透過対象レイヤの画素データを PixA、背景を PixB としたとき、合成後の PixOut は

■ALPHA=0～62 の場合

$\text{PixOut} = \{ \text{ALPHA} * \text{PixA} + (64 - \text{ALPHA}) * \text{PixB} \} / 64$ になります。(画素は 6 ビット、四捨五入あり)

■ALPHA=63 の場合

$\text{PixOut} = \text{PixA}$ になり、PixB の要素は合成結果に現れません。



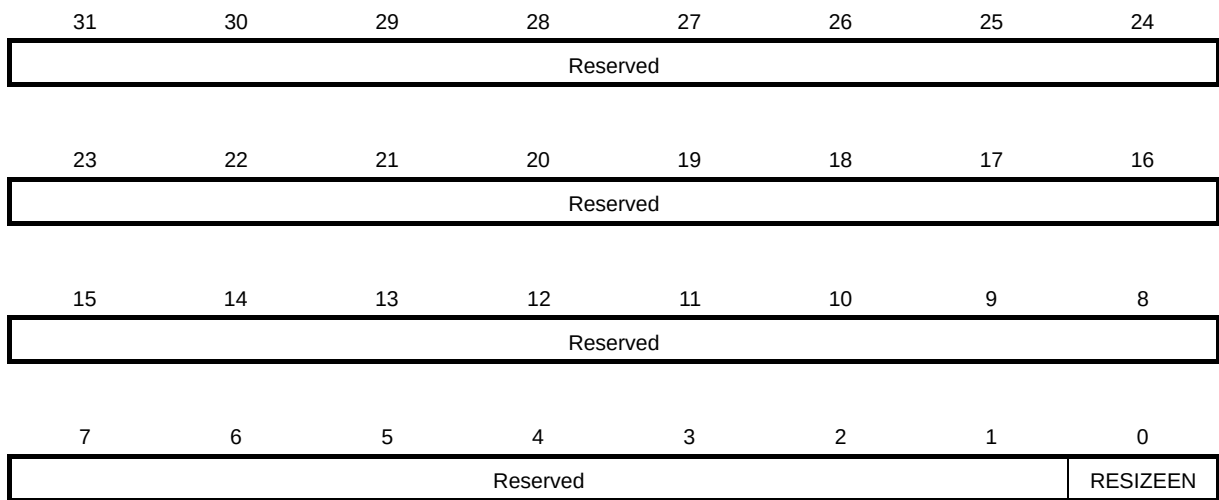
2.2.23 レイヤ・リサイズ・レジスタ

レイヤ 0 リサイズ・レジスタ	(IMC_L0_RESIZE : 4026_0220H)
レイヤ 1x リサイズ・レジスタ	(IMC_L1X_RESIZE : 4026_0320H)
レイヤ 2A リサイズ・レジスタ	(IMC_L2A_RESIZE : 4026_0620H)
レイヤ 2B リサイズ・レジスタ	(IMC_L2B_RESIZE : 4026_0720H)
レイヤ BG リサイズ・レジスタ	(IMC_BG_RESIZE : 4026_0820H)

本レジスタは、該当レイヤ合成の際にリサイズ機能を有効とします。

リサイズは単純コピーの2倍のみ対応し、フレーム・バッファから読み出した画像データを縦横2ピクセルにコピーして出力画像に使用します。ただし、合成時の表示領域は2倍にはならず、設定された表示領域の中に、フレーム・バッファに格納されたデータが引き伸ばされて合成されるイメージになります。

更新対象レジスタです。

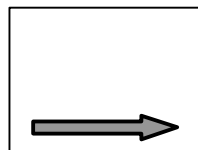


名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと0を返します。
RESIZEEN	R/W	0	0	リサイズ機能を設定します。 0：使用しない 1：使用する

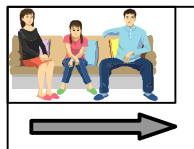


レイヤ 0 (背景透明)

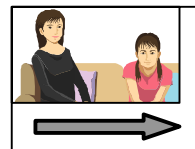
+



その他レイヤ



リサイズなし



リサイズあり

2.2.24 レイヤ・アドレス加算量レジスタ

レイヤ 0 アドレス加算量レジスタ	(IMC_L0_OFFSET : 4026_0230H)
レイヤ 1x アドレス加算量レジスタ	(IMC_L1X_OFFSET : 4026_0330H)
レイヤ 2A アドレス加算量レジスタ	(IMC_L2A_OFFSET : 4026_0630H)
レイヤ 2B アドレス加算量レジスタ	(IMC_L2B_OFFSET : 4026_0730H)
レイヤ BG アドレス加算量レジスタ	(IMC_BG_OFFSET : 4026_0830H)

本レジスタは、該当レイヤのフレーム・バッファ水平サイズを設定します。

各レイヤは設定可能な画素数が異なるため、アドレス加算量もそれに合わせてそれぞれビット幅が異なりますので注意してください。更新対象レジスタです。

レイヤ 0 アドレス加算量レジスタ

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:10	0	予約。読み出すと 0 を返します。
HOFFSET	R/W	9:0	0	該当レイヤのアドレス加算量を設定します。 (下位 2 ビットは 0 固定です。)

レイヤ 1x アドレス加算量レジスタ

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:13	0	予約。読み出すと 0 を返します。
HOFFSET	R/W	12:0	0	該当レイヤのアドレス加算量を設定します。 (下位 2 ビットは 0 固定です。)

レイヤ 2A/2B/BG アドレス加算量レジスタ

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:13	0	予約。読み出すと 0 を返します。
HOFFSET	R/W	12:0	0	該当レイヤのアドレス加算量を設定します。 (下位 2 ビットは 0 固定です。)

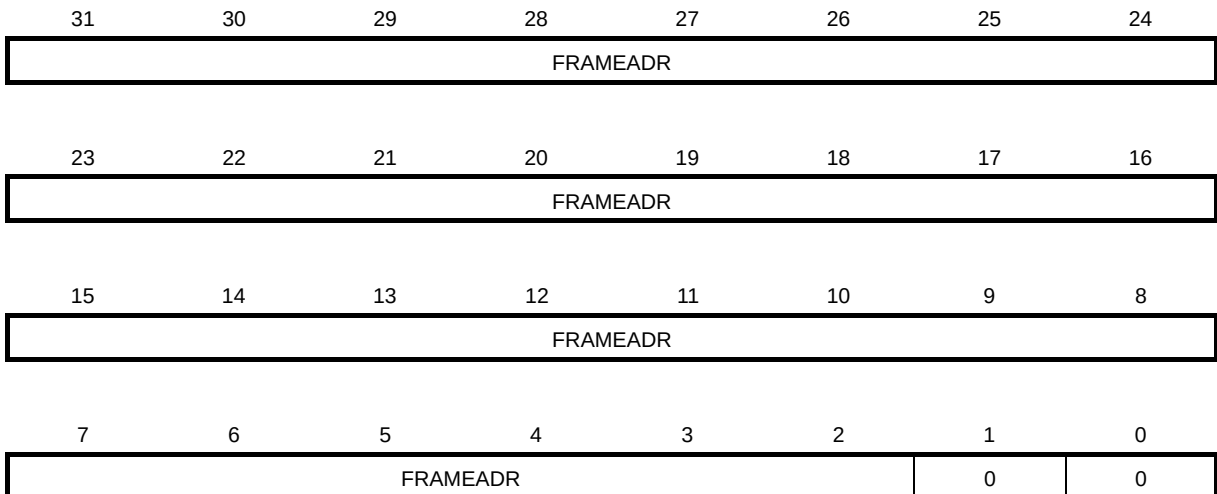
フレーム・バッファの定義に関しては、図 3-1 フレーム・バッファ定義イメージを参照してください。

2.2.25 レイヤ先頭アドレス・レジスタ

レイヤ 0 先頭アドレス・レジスタ	(IMC_L0_FRAMEADR : 4026_0234H)
レイヤ 1A 先頭アドレス・レジスタ	(IMC_L1A_FRAMEADR : 4026_0334H)
レイヤ 1B 先頭アドレス・レジスタ	(IMC_L1B_FRAMEADR : 4026_0434H)
レイヤ 1C 先頭アドレス・レジスタ	(IMC_L1C_FRAMEADR : 4026_0534H)
レイヤ 2A 先頭アドレス・レジスタ (YP)	(IMC_L2A_FRAMEADR_YP : 4026_0634H)
レイヤ 2A 先頭アドレス・レジスタ (UP)	(IMC_L2A_FRAMEADR_UP : 4026_0638H)
レイヤ 2A 先頭アドレス・レジスタ (VP)	(IMC_L2A_FRAMEADR_VP : 4026_063CH)
レイヤ 2A 先頭アドレス・レジスタ (YQ)	(IMC_L2A_FRAMEADR_YQ : 4026_0640H)
レイヤ 2A 先頭アドレス・レジスタ (UQ)	(IMC_L2A_FRAMEADR_UQ : 4026_0644H)
レイヤ 2A 先頭アドレス・レジスタ (VQ)	(IMC_L2A_FRAMEADR_VQ : 4026_0648H)
レイヤ 2B 先頭アドレス・レジスタ (YP)	(IMC_L2B_FRAMEADR_YP : 4026_0734H)
レイヤ 2B 先頭アドレス・レジスタ (UP)	(IMC_L2B_FRAMEADR_UP : 4026_0738H)
レイヤ 2B 先頭アドレス・レジスタ (VP)	(IMC_L2B_FRAMEADR_VP : 4026_073CH)
レイヤ 2B 先頭アドレス・レジスタ (YQ)	(IMC_L2B_FRAMEADR_YQ : 4026_0740H)
レイヤ 2B 先頭アドレス・レジスタ (UQ)	(IMC_L2B_FRAMEADR_UQ : 4026_0744H)
レイヤ 2B 先頭アドレス・レジスタ (VQ)	(IMC_L2B_FRAMEADR_VQ : 4026_0748H)
レイヤ BG 先頭アドレス・レジスタ	(IMC_BG_FRAMEADR : 4026_0834H)

本レジスタは、該当レイヤのフレーム・バッファ先頭アドレスを指定します。

更新対象レジスタです。



名 称	R/W	ビット	リセット時	機 能
FRAMEADR	R/W	31:0	0	該当レイヤの先頭データ格納番地を設定します。 (下位 2 ビットは 0 固定です。)

フレーム・バッファの定義に関しては、図 3-1 フレーム・バッファ定義イメージを参照してください。

レイヤ 2 は、画像フォーマット設定により使用する先頭アドレス・レジスタが異なります。詳細は表 3-3 各フォーマットと先頭アドレスを参照してください。

2.2.26 レイヤ表示位置レジスタ

レイヤ 0 表示位置レジスタ (IMC_L0_POSITION : 4026_0250H)

レイヤ 1A 表示位置レジスタ (IMC_L1A_POSITION : 4026_0350H)

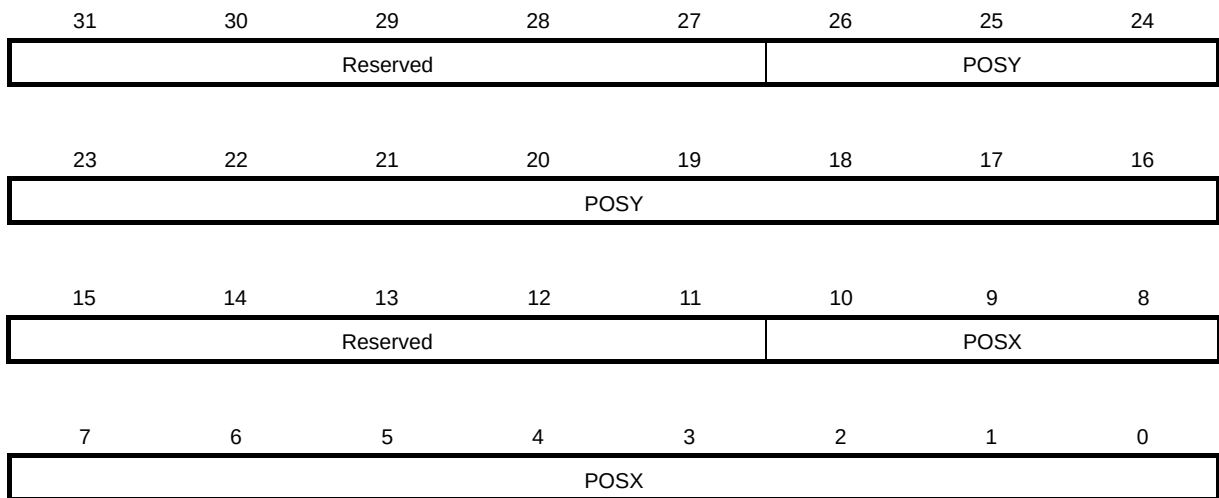
レイヤ 1B 表示位置レジスタ (IMC_L1B_POSITION : 4026_0450H)

レイヤ 1C 表示位置レジスタ (IMC_L1C_POSITION : 4026_0550H)

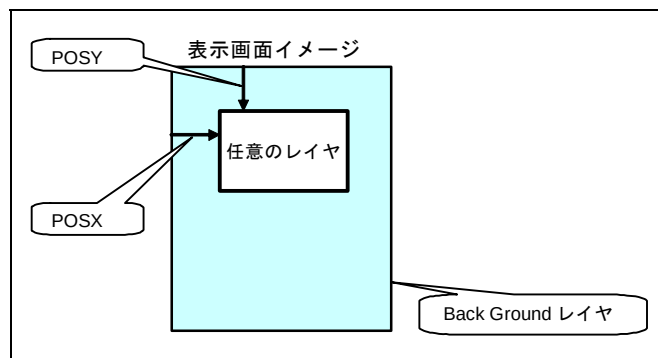
レイヤ 2A 表示位置レジスタ (IMC_L2A_POSITION : 4026_0650H)

レイヤ 2B 表示位置レジスタ (IMC_L2B_POSITION : 4026_0750H)

本レジスタは、該当レイヤを合成する際の重ね合わせ位置をピクセル単位で設定します。
更新対象レジスタです。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:27	0	予約。読み出すと 0 を返します。
POSY	R/W	26:16	0	レイヤ表示開始 Y 座標 0~2046 (1 刻み)
Reserved	R	15:11	0	予約。読み出すと 0 を返します。
POSX	R/W	10:0	0	レイヤ表示開始 X 座標 0~2046 (1 刻み)



2.2.27 レイヤ表示サイズ・レジスタ

レイヤ 0 表示サイズ・レジスタ	(IMC_L0_SIZE : 4026_0254H)
レイヤ 1A 表示サイズ・レジスタ	(IMC_L1A_SIZE : 4026_0354H)
レイヤ 1B 表示サイズ・レジスタ	(IMC_L1B_SIZE : 4026_0454H)
レイヤ 1C 表示サイズ・レジスタ	(IMC_L1C_SIZE : 4026_0554H)
レイヤ 2A 表示サイズ・レジスタ	(IMC_L2A_SIZE : 4026_0654H)
レイヤ 2B 表示サイズ・レジスタ	(IMC_L2B_SIZE : 4026_0754H)

本レジスタは、該当レイヤを合成する際のサイズをピクセル単位で設定します。

各レイヤで表示可能サイズが異なるため注意してください。更新対象レジスタです。

表中の未定義ビットは全て Reserved ビットです。0 以外の書き込みは禁止、読み出しは 0 を返します。

レイヤ 0 表示サイズ・レジスタ

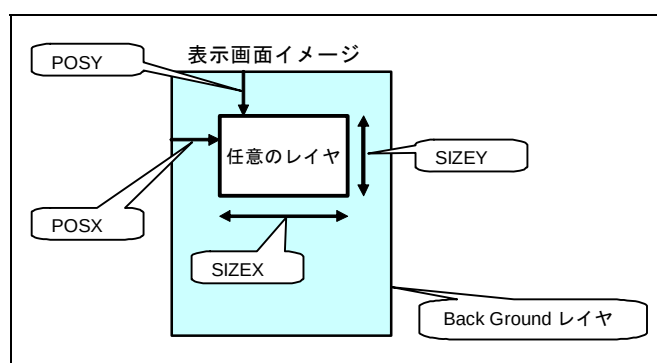
名 称	R/W	ビット	リセット時	機 能
SIZEY	R/W	23:16	0	レイヤ垂直表示サイズ 0~255 (1 刻み)
SIZEX	R/W	7:0	0	レイヤ水平表示サイズ 0~255 (1 刻み)

レイヤ 1 表示サイズ・レジスタ

名 称	R/W	ビット	リセット時	機 能
SIZEY	R/W	26:16	0	レイヤ垂直表示サイズ 0~2046 (1 刻み)
SIZEX	R/W	10:0	0	レイヤ水平表示サイズ 0~2046 (1 刻み)

レイヤ 2 表示サイズ・レジスタ

名 称	R/W	ビット	リセット時	機 能
SIZEY	R/W	26:16	0	レイヤ垂直表示サイズ 0~2046 (1 刻み)
SIZEX	R/W	10:0	0	レイヤ水平表示サイズ 0~2046 (1 刻み)



2.2.28 レイヤ 2 ダブル・バッファ制御レジスタ

本レジスタ（IMC_L2A_BUFSEL：4026_0608H）および（IMC_L2B_BUFSEL：4026_0708H）はレイヤ 2A および 2B の P 面、Q 面切り替え設定をします。

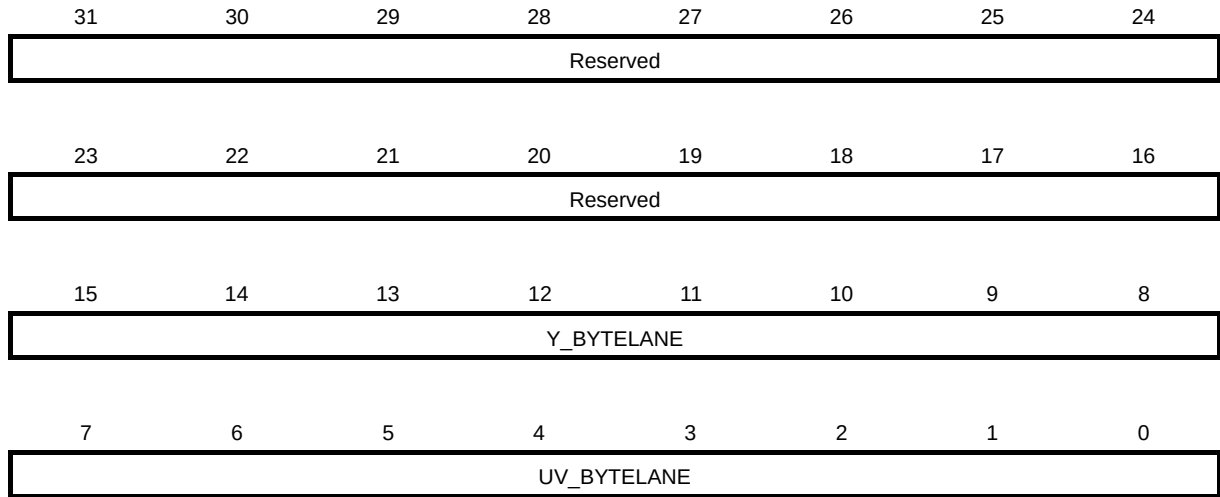
更新対象レジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						DBCNT	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
DBCNT	R/W	1:0	0	ダブル・バッファ制御方法を選択します。 00b：P 面固定 01b：Q 面固定 10b：CPU 制御（IMC_CPUBUFSEL レジスタ設定に従う） 11b：設定禁止

2.2.29 レイヤ 2 バイト・レーン・レジスタ

本レジスタ（(IMC_L2A_BYTELANE：4026_060CH) および (IMC_L2B_BYTELANE：4026_070CH)）は、レイヤ 2A および 2B のデータをフレーム・バッファから読み出す際に、ワード内のバイト・アラインを自由に切り替えるレジスタです。即時反映レジスタです。



(1/2)

名 称	R/W	ビット	リセット時	機 能																				
Reserved	R	31:16	0	予約。読み出すと 0 を返します。																				
Y_BYTE LANE	R/W	15:8	E4H	■YUV Interleave モード時 <table><thead><tr><th>[Y_BYTELANE]ビット</th><th>設定すべき値</th></tr></thead><tbody><tr><td>15:14</td><td>V0 が格納されているバイト (0-3)</td></tr><tr><td>13:12</td><td>U0 が格納されているバイト (0-3)</td></tr><tr><td>11:10</td><td>Y1 が格納されているバイト (0-3)</td></tr><tr><td>9:8</td><td>Y0 が格納されているバイト (0-3)</td></tr></tbody></table> ■YUV Semi Planar / Planar モード時 <table><thead><tr><th>[Y_BYTELANE]ビット</th><th>設定すべき値</th></tr></thead><tbody><tr><td>15:14</td><td>Y3 が格納されているバイト (0-3)</td></tr><tr><td>13:12</td><td>Y2 が格納されているバイト (0-3)</td></tr><tr><td>11:10</td><td>Y1 が格納されているバイト (0-3)</td></tr><tr><td>9:8</td><td>Y0 が格納されているバイト (0-3)</td></tr></tbody></table> ■その他のモード時 設定値は無視されます。	[Y_BYTELANE]ビット	設定すべき値	15:14	V0 が格納されているバイト (0-3)	13:12	U0 が格納されているバイト (0-3)	11:10	Y1 が格納されているバイト (0-3)	9:8	Y0 が格納されているバイト (0-3)	[Y_BYTELANE]ビット	設定すべき値	15:14	Y3 が格納されているバイト (0-3)	13:12	Y2 が格納されているバイト (0-3)	11:10	Y1 が格納されているバイト (0-3)	9:8	Y0 が格納されているバイト (0-3)
[Y_BYTELANE]ビット	設定すべき値																							
15:14	V0 が格納されているバイト (0-3)																							
13:12	U0 が格納されているバイト (0-3)																							
11:10	Y1 が格納されているバイト (0-3)																							
9:8	Y0 が格納されているバイト (0-3)																							
[Y_BYTELANE]ビット	設定すべき値																							
15:14	Y3 が格納されているバイト (0-3)																							
13:12	Y2 が格納されているバイト (0-3)																							
11:10	Y1 が格納されているバイト (0-3)																							
9:8	Y0 が格納されているバイト (0-3)																							

名 称	R/W	ビット	リセット時	機 能	
UV_BYTE LANE	R/W	7:0	E4H	■YUV Semi Planar モード時	
				[UV_BYTELANE]ビット	設定すべき値
				7:6	V1 が格納されているバイト (0-3)
				5:4	U1 が格納されているバイト (0-3)
				3:2	V0 が格納されているバイト (0-3)
				1:0	U0 が格納されているバイト (0-3)
				■YUV Planar モード時	
				[UV_BYTELANE]ビット	設定すべき値
				7:6	U3/V3 が格納されているバイト (0-3)
				5:4	U2/V2 が格納されているバイト (0-3)
				3:2	U1/V1 が格納されているバイト (0-3)
				1:0	U0/V0 が格納されているバイト (0-3)
				■その他のモード時	
				設定値は無視されます。	

レイヤ 2A, 2B において、YUV フォーマットが設定された場合、IMC はメモリからデータを読み出した際に、BYTELANE 設定値に従ってバイト並びを並び替えます。その結果として、YUV の各データが IMC の想定しているデータ並びになるよう BYTELANE を設定してください。

YUV Interleave の場合、IMC は次の並びを期待しています。

V0	U0	Y1	Y0
bit31-24	bit23-16	bit15-8	bit7-0

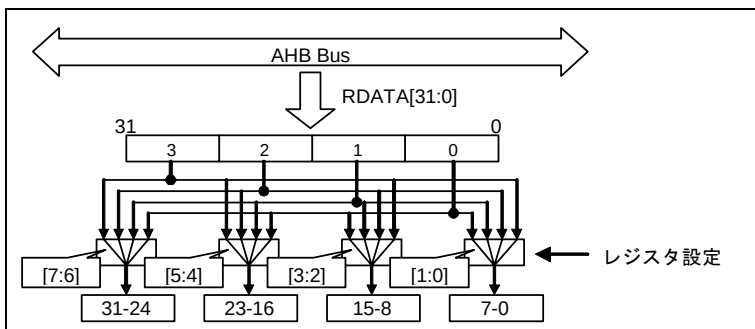
YUV Semi Planar の場合、IMC は次の並びを期待しています。

Y3	Y2	Y1	Y0
bit31-24	bit23-16	bit15-8	bit7-0
V1	U1	V0	U0
bit31-24	bit23-16	bit15-8	bit7-0

YUV Planar の場合、IMC は次の並びを期待しています。

Y3	Y2	Y1	Y0
bit31-24	bit23-16	bit15-8	bit7-0
U3/V3	U2/V2	U1/V1	U0/V0
bit31-24	bit23-16	bit15-8	bit7-0

BYTELANE 設定値の動作イメージを次に示します。



2.2.30 レイヤ 2 水平垂直反転制御レジスタ

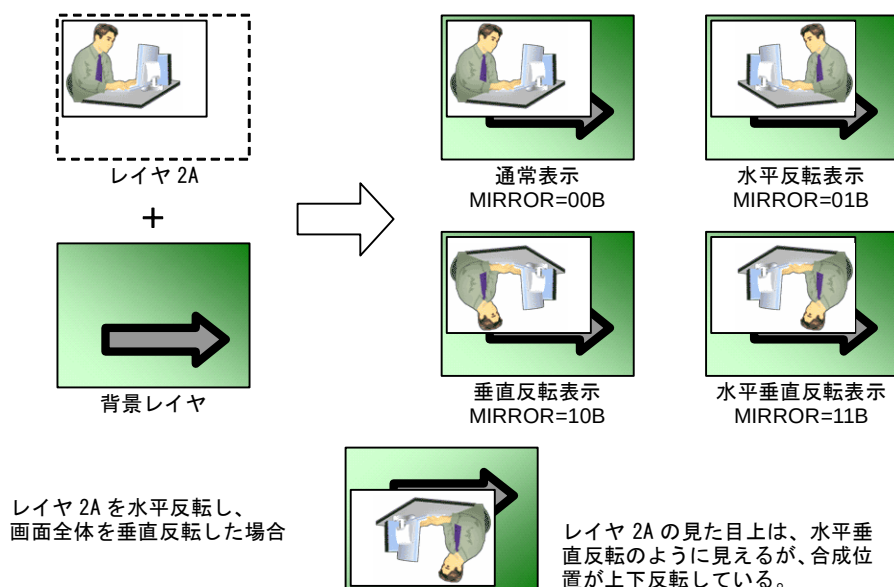
本レジスタ（IMC_L2A_MIRROR：4026_0624H）および（IMC_L2B_MIRROR：4026_0724H）は、レイヤ 2A および 2B 面の水平垂直反転制御を行います。

更新対象レジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						MIRROR	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
MIRROR	R/W	1:0	0	水平垂直反転表示設定 00b：反転しない 01b：水平反転 10b：垂直反転 11b：水平、垂直反転

レイヤ 2 は独立して水平垂直反転制御が行えます。IMC_MIRROR レジスタによる、画面全体の反転と個別に行えるため、双方を設定すると結果としては打ち消しあうことになります。



2.2.31 ARGB4444 モード・レジスタ

本レジスタ（IMC_ARGBMODE：4026_1000H）は、ARGB4444 を使用するレイヤを選択するレジスタです。

動作の詳細は、3.2.7 ARGB4444 フォーマット説明を参照してください。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				L1C_ARG B	L1B_ARG B	L1A_ARG B	L0_ARGB
7	6	5	4	3	2	1	0
Reserved							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと 0 を返します。
L1C_ARGB	R/W	11	0	該当レイヤの ARGB4444 フォーマットを使用可能にします。 本ビットが 1、かつ該当レイヤの透過色設定（KEYENABLE レジスタ設定が 1）、かつ該当レイヤのフォーマット選択が RGB565 の場合に、ARGB444 フォーマットとして動作します。
L1B_ARGB	R/W	10	0	
L1A_ARGB	R/W	9	0	
L0_ARGB	R/W	8	0	
Reserved	R/W	7:2	0	予約。読み出すと 0 を返します。（設定禁止）

2.2.32 割り込み設定レジスタ

割り込み設定レジスタは、割り込みの各種パラメータを設定するレジスタです。IMCは 5 種類の割り込みを発行します。各割り込みの制御は割り込み設定レジスタの各ビットに割り当てています。詳細は 表 2-1 割り込み一覧を参照してください。

表 2-1 割り込み一覧

割り込み名	要因	ビット・アサイン
AHBR 異常応答発生 割り込み	AHB Read 側の OKAY レスポンス以外を受信すると割り込みを発行します。	4
AHBW 異常応答発生 割り込み	AHB Write 側の OKAY レスポンス以外を受信すると割り込みを発行します。	3
WB 処理完了割り込み	キャッシュ・フレームへの書き戻しが完了すると割り込みを発行します。	2
オーバーラン割り込み	キャッシュ・フレームへの書き戻しがオーバーランすると割り込みを発行します。	1
レジスタ更新完了 割り込み	更新対象レジスタの更新が実行されたタイミングで割り込みを発行します。	0

WB 処理完了割り込みは、IMC からのキャッシュ・フレームに対するデータ・ライト動作が完了したタイミングで発行します。実際にメモリに書き込まれるまでには、バス・ブリッジやバス・スイッチを介するためレイテンシが生じます。

AHB (R/W) 異常応答発生割り込みは、AHB バスの OKAY レスポンス以外 (Error / Retry / Split) を受信すると割り込みを発行します。不正なデータ・アクセスが発生した可能性がありますが、IMC は処理を中断せずにそのまま動作を続けます。また、割り込み発生時の AHB アドレス値をエラー・アドレス・レジスタに格納します。

「AHBR 異常応答発生割り込み」は、AXI バスの OKAY レスポンス以外 (EXOKAY / SLVERR / DECERR) を受信すると発生します。この際、エラー・アドレス・レジスタに有効なアドレスは格納されず 0000_0000H のままですが、LOCK だけはセットされます。

次項より、内容の詳細について示します。

(1) 割り込みステータス・レジスタ

本レジスタ（IMC_INTSTATUS：4026_0900H）は、割り込み要因の状態を示すリード・オンリー・レジスタです。割り込みイネーブル・セット・レジスタに1がセットされている割り込み要因ステータスのリードができます。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			AHBRERR	AHBWERR	WBEND	OVERRUN	REFRESH

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと0を返します。
AHBRERR	R	4	0	AHBR 異常応答発生割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
AHBWERR	R	3	0	AHBW 異常応答発生割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
WBEND	R	2	0	WB 処理完了割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
OVERRUN	R	1	0	オーバーラン割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
REFRESH	R	0	0	レジスタ更新完了割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり

(2) 割り込み Raw ステータス・レジスタ

本レジスタ（IMC_INTRAWSTATUS：4026_0904H）は、割り込み要因の状態を示すリード・オンリー・レジスタです。本レジスタは、割り込みイネーブル・セット・レジスタ、割り込みイネーブル・クリア・レジスタの状態にかかわらず割り込み要因がセットされます。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			AHBRERR RAW	AHBWERR RAW	WBEND RAW	OVERRUN RAW	REFRESH RAW

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと 0 を返します。
AHBRERR RAW	R	4	0	AHBR 異常応答発生割り込みの RAW 状態を示します。 0：割り込み要因なし 1：割り込み要因あり
AHBWERR RAW	R	3	0	AHBW 異常応答発生割り込みの RAW 状態を示します。 0：割り込み要因なし 1：割り込み要因あり
WBEND RAW	R	2	0	WB 処理完了割り込みの RAW 状態を示します。 0：割り込み要因なし 1：割り込み要因あり
OVERRUN RAW	R	1	0	オーバーラン割り込みの RAW 状態を示します。 0：割り込み要因なし 1：割り込み要因あり
REFRESH RAW	R	0	0	レジスタ更新完了割り込みの RAW 状態を示します。 0：割り込み要因なし 1：割り込み要因あり

(3) 割り込みイネーブル・セット・レジスタ

本レジスタ（IMC_INTENSET：4026_0908H）は、割り込み要求の発行を許可するレジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因がセットされることにより割り込み要求を発行して、割り込みステータス・レジスタの対応するビットに 1 をセットします。また、本レジスタのイネーブル・ビットをセットしていない場合は、割り込み要因がセットされても割り込み要求は発行せずに割り込み Raw ステータス・レジスタのステータスにのみ 1 セットします。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			AHBRERR EN	AHBWERR EN	WBEND EN	OVERRUN EN	REFRESH EN

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと 0 を返します。
AHBRERR EN	R	4	0	AHBR 異常応答発生割り込み要求発行許可の状態を示します。 0：許可しない 1：許可する
	W	4	-	1：割り込みマスク解除
AHBWERR EN	R	3	0	AHBW 異常応答発生割り込み要求発行許可の状態を示します。 0：許可しない 1：許可する
	W	3	-	1：割り込みマスク解除
WBEND EN	R	2	0	WB 処理完了割り込み要求発行許可の状態を示します。 0：許可しない 1：許可する
	W	2	-	1：割り込みマスク解除
OVERRUN EN	R	1	0	オーバーラン割り込み要求発行許可の状態を示します。 0：許可しない 1：許可する
	W	1	-	1：割り込みマスク解除
REFRESH EN	R	0	0	レジスタ更新完了割り込み要求発行許可の状態を示します。 0：許可しない 1：許可する
	W	0	-	1：割り込みマスク解除

(4) 割り込みイネーブル・クリア・レジスタ

本レジスタ（IMC_INTENCLR：4026_090CH）は、割り込み要求の発行をマスクするライト・オンリー・レジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因が発生しても割り込み要求の発行を行いません。また割り込みステータス・レジスタの対応するビットのステータスも変化しません。本レジスタの対応ビットをセットしていない場合は、割り込み要因がセットされると割り込み要求を発行して割り込みステータス・レジスタのステータスを 1 にセットします。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			AHBRERR MASK	AHBWERR MASK	WBEND MASK	OVERRUN MASK	REFRESH MASK

名 称	R/W	ビット	リセット時	機 能
Reserved	—	31:5	0	予約。
AHBRERR MASK	W	4	0	AHBR 異常応答発生割り込み要求発行禁止の設定をします。 1：割り込みマスク
AHBWERR MASK	W	3	0	AHBW 異常応答発生割り込み要求発行禁止の設定をします。 1：割り込みマスク
WBEND MASK	W	2	0	WB 処理完了割り込み要求発行禁止の設定をします。 1：割り込みマスク
OVERRUN MASK	W	1	0	オーバーラン割り込み要求発行禁止の設定をします。 1：割り込みマスク
REFRESH MASK	W	0	0	レジスタ更新完了割り込み要求発行禁止の設定をします。 1：割り込みマスク

(5) 割り込み要因クリア・レジスタ

本レジスタ（IMC_INTFFCLR：4026_0910H）は、割り込み要因のクリア要求を行うライト・オンリー・レジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると要因がクリアされます。

本レジスタをライトする事による要因クリアと、内部動作状態による要因セットが同時に発生した場合、要因セットが優先されます。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			AHBRERR CLR	AHBWERR CLR	WBEND CLR	OVERRUN CLR	REFRESH CLR

名 称	R/W	ビット	リセット時	機 能
Reserved	—	31:5	0	予約。
AHBRERR CLR	W	4	0	AHBR 異常応答発生割り込み要因のクリア要求を行います。 1：割り込み要因クリア
AHBWERR CLR	W	3	0	AHBW 異常応答発生割り込み要因のクリア要求を行います。 1：割り込み要因クリア
WBEND CLR	W	2	0	WB 処理完了割り込み要因のクリア要求を行います。 1：割り込み要因クリア
OVERRUN CLR	W	1	0	オーバーラン割り込み要因のクリア要求を行います。 1：割り込み要因クリア
REFRESH CLR	W	0	0	レジスタ更新完了割り込み要因のクリア要求を行います。 1：割り込み要因クリア

(6) AHB(R/W)エラー・アドレス・レジスタ

本レジスタ（(IMC_AHBRERRADR_R：4026_0914H) および (IMC_AHBWERRADR_W：4026_0918H)）は、AHB バスのデータ転送中に、AHB バス・レスポンスの ERROR / RETRY / SPLIT 応答を受信すると、その時点の HADDR を保持します。従って、バースト転送時にはエラー応答が発生したアドレス+4 の値が格納されます。IMC は AHB を 2 つ持つため、リード側、ライト側それぞれにエラー・アドレス・レジスタを持ちます。

即時反映レジスタであり、起動中の変更は禁止します。

31	30	29	28	27	26	25	24
ERRADR							
23	22	21	20	19	18	17	16
ERRADR							
15	14	13	12	11	10	9	8
ERRADR							
7	6	5	4	3	2	1	0
ERRADR						Reserved	LOCK

名 称	R/W	ビット	機 能
ERRADR	R	31:2	エラー応答発生時の HADDR 端子状態を格納します。
Reserved	R	1	予約。読み出すと 0 を返します。
LOCK	R/W	0	エラー・ステータス 0：エラー応答発生時に、アドレスを格納します。 1：エラー応答が発生し、アドレスが格納された状態です。

注意 LOCK ビットが 0 に設定されている状態でエラー応答が発生すると、その時点の HADDR 端子の状態を ERRADR に格納し、同時に LOCK も 1 にセットされます。LOCK が 1 にセットされた状態では、エラー応答が発生しても ERRADR を更新しません。

再度取得したい場合は、LOCK を 0 にセットしてください。

LOCK に 1 をセットしても、何も変化しません。

第3章 機能詳細

3.1 画像フォーマット

3.1.1 対応画像フォーマット

IMCでは 7 種類の画像フォーマットに対応しています。また、メモリ空間上にフレーム・バッファを定義する要素として、バッファ先頭アドレスとアドレス加算量があり、バッファ先頭アドレスの必要個数やアドレス加算量のアラインは各フォーマットにより異なります。フレーム・バッファの定義イメージを 図 3-1 フレーム・バッファ定義イメージに、対応フォーマット一覧を表 3-1 IMC対応フォーマット一覧に示します。

図 3-1 フレーム・バッファ定義イメージ

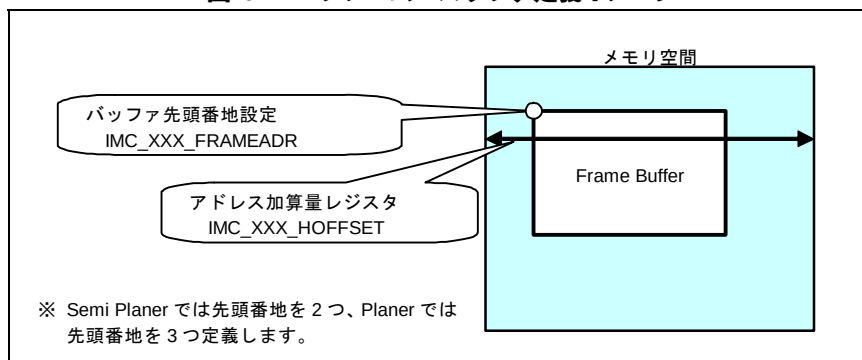


表 3-1 IMC 対応フォーマット一覧

フォーマット名称	バッファ先頭アドレス	アドレス加算量制限 ^{※1}	水平最小画素単位 ^{※2}
RGB565	PLANE_ADR	1 ワード・アライン	2 画素
RGB666	PLANE_ADR	9 ワード・アライン	16 画素
YUV422 Pixel Interleave	PLANE_ADR	1 ワード・アライン	2 画素
YUV422 Semi Planar	YPLANE_ADR UVPLANE_ADR	1 ワード・アライン	4 画素
YUV422 Planar	YPLANE_ADR UPLANE_ADR VPLANE_ADR	2 ワード・アライン (U/V プレーンは、設定値の半分を使用)	8 画素
YUV420 Semi Planar	YPLANE_ADR UVPLANE_ADR	1 ワード・アライン	4 画素
YUV420 Planar	YPLANE_ADR UPLANE_ADR VPLANE_ADR	2 ワード・アライン (U/V プレーンは、設定値の半分を使用)	8 画素

注 1. アドレス加算量制限はメモリ上に画素データを隙間無く敷き詰めるための制限であり、半端な画素に対しては、その画素を含むワード数以上を設定する事が可能です。

2. 画像フォーマットとしての水平最小画素単位は定義されていますが、IMC ではリード側であり読み捨てを行うため、表中の単位以下の設定が可能です。

また、IMCの定義する各レイヤ（Layer 0 / 1A / 1B / 1C / 2A / 2B / BG）により、設定可能なフォーマットが異なります。レイヤ毎のフォーマット対応表を表 3-2 各レイヤの選択可能フォーマットに示します。各レイヤの概念は図 3-3 レイヤ定義のイメージを参照してください。

表 3-2 各レイヤの選択可能フォーマット

レイヤ種別	対応フォーマット
Layer 0	RGB565, RGB666
Layer 1A	RGB565, RGB666 (Layer1 の3面は全て同じ設定)
Layer 1B	
Layer 1C	
Layer 2A	全てのフォーマット
Layer 2B	全てのフォーマット
Layer BG	RGB565, RGB666, 固定色 ^{注1}
合成結果 (LCD 表示用データ) ^{注2}	RGB565, RGB666

- 注 1. 固定色は LCD コントローラで設定した RGB666 形式の値 (LCD_BACKCOLOR レジスタ値)
2. 合成結果フォーマットは LCD 同期の場合 LCD コントローラで設定 (LCD_IFORMAT レジスタ)
即時起動の場合は、IMC_WB_FORMAT レジスタの設定に従います

レイヤ 2 は全ての画像フォーマット設定が可能です。設定したフォーマットにより、フレーム・バッファを定義する際に使用する先頭アドレスのレジスタが異なります。各フォーマットの先頭アドレス定義を表 3-3 各フォーマットと先頭アドレスに示します。

表 3-3 各フォーマットと先頭アドレス

選択フォーマット	プレーン数	設定方法	
		格納データ	使用するレジスタ
RGB565 / RGB666	1	RGB プレーン	Y 用アドレス・レジスタ
YUV422 Pixel Interleave	1	YUV プレーン	Y 用アドレス・レジスタ
YUV422 Semi Planar	2	Y プレーン	Y 用アドレス・レジスタ
YUV420 Semi Planar		UV プレーン	U 用アドレス・レジスタ
YUV422 Planar	3	Y プレーン	Y 用アドレス・レジスタ
YUV420 Planar		U プレーン	U 用アドレス・レジスタ
		V プレーン	V 用アドレス・レジスタ

3.1.2 変換ルール

各レイヤのフォーマットは、IMC 内部に取り込んだ際に一度 RGB666 に変換されます。

そうしてフォーマットを統一した後、合成処理が施され、別途LCD側で設定された合成結果画像用フォーマット（RGB565/RGB666）に再度変換され、LCDコントローラへの供給データおよびキャッシュ・フレームへのWrite Back データとなります。表 3-4 フォーマット変換ルールにフォーマットの変換ルールを示します。

表 3-4 フォーマット変換ルール

各フォーマットから RGB666 への変換	
RGB565	R と B の LSB に MSB を追加する。
YUV422 Pixel Interleave	次の 3 段階の処理を順次行う。 • Gain/Offset 処理（処理前後共に 8 ビット精度） • YUV2RGB 変換（処理前後共に 8 ビット精度） • ディザリングにより RGB666 に変換（OFF 可能） ※ ディザリングの詳細は 3.1.5 ディザリング参照
YUV422 Semi Planar	
YUV422 Planar	
YUV420 Semi Planar	
YUV420 Planar	
RGB666 から RGB565 への変換	
RGB666	R と B の LSB を切り捨てる。

3.1.3 ゲイン・オフセット調整

YUV フォーマットのデータに対して、0～255/128 倍のゲイン調整とオフセット調整を行う事ができます。

それぞれの変換設定は Y ゲイン・オフセット・レジスタ（IMC_YGAINOFFSET）、U ゲイン・オフセット・レジスタ（IMC_UGAINOFFSET）、V ゲイン・オフセット・レジスタ（IMC_VGAINOFFSET）により設定します。設定値と調整処理の詳細に関しては、各レジスタの詳細説明を参照してください。

表 3-5 ゲイン・オフセット調整レジスタ

設定レジスタ名	略号	本書説明箇所
Y ゲイン・オフセット・レジスタ	IMC_YGAINOFFSET	2.2.14 Yゲイン・オフセット・レジスタ
U ゲイン・オフセット・レジスタ	IMC_UGAINOFFSET	2.2.15 U (V) ゲイン・オフセット・レジスタ
V ゲイン・オフセット・レジスタ	IMC_VGAINOFFSET	

3.1.4 YUV2RGB変換

YUV フォーマットのデータは、算術演算により RGB フォーマットに変換する事が可能です。

IMC ではこの変換方法として ITU-BT601 準拠、ITU-BT709 準拠、カスタム係数演算（Y 値の 16 減算処理有り、無し）の 4 通りの変換から選択することができます。設定は IMC_YUV2RGB レジスタで行います。

カスタム係数による変換を行う際には、別途 IMC_COEF_[RGB][0-3]レジスタで係数値を設定してください。

変換式の詳細な説明は、2.2.17 カスタム係数レジスタを参照してください。

3.1.5 ディザリング

ディザリングとは擬似階調処理の 1 つで、データの階調を落とす（減色と表現する場合があります）場合に発生する下位ビット精度の丸め誤差を周囲のピクセルに分散する事で、少ない階調で自然な色の表現を行う仕組みです。

IMC では YUV フォーマットを RGB666 に変換する際に、3*4 マトリクス演算の YUV2RGB 変換後にディザリングを行う事が可能です。ディザリング手法は 2*2 の組織的ディザを採用しています。

表 3-6 ディザリング・テーブル値

合成後画面の垂直座標の最下位ビット	合成後画面の水平座標の最下位ビット	
	0	1
0	0	2
1	3	1

ディザリング処理は、IMC の出力データとなる合成後画像の 1 画素ずつに対して行います。

まず、現在処理する画素の位置（合成後画像を基準とした座標）により、表 3-6 ディザリング・テーブル値で示すテーブル値を選択します。このテーブル値により 8 ビット→6 ビットの変換の際の下位 2 ビットの扱いを切り替えます。通常の四捨五入による変換の場合、元の 8 ビットデータのビット 1 が 1 の場合切り上げて、0 の場合に切り捨てる処理（02Hを足して、下位 2 ビットを切り捨てる）を行いますが、IMCのディザリングの場合、テーブル値を足してから下位 2 ビットを切り捨てます。結果として、表 3-7 ディザリング誤差分散確率の割合でデータ丸めを行うことになります。

表 3-7 ディザリング誤差分散確率

元データ下位 3bit	切り上げる確率	切り捨てる確率
0	0/4	4/4
1	1/4	3/4
2	2/4	2/4
3	3/4	1/4

備考 表中の確率とは、縦横 2 画素の 4 画素領域に対するそれぞれの発生確率を示します。

次にディザリング変換時の詳細な動作説明を示します。

図 3-2 ディザリング処理による減色処理

■ 8 ビットの Red データを 6 ビットにする場合

ディザリング適応レイヤの元データ (Red 成分 8 ビット)

	0	1	2	3	4	5
0	13H	14H	14H	21H	28H	3AH
1	32H	2CH	33H	40H	51H	55H
2	F4H	F0H	F1H	DDH	FAH	FAH
3	E0H	E5H	CCH	C2H	FAH	FAH

各座標のディザリングテーブル値

	0	1	2	3	4	5
0	0	2	0	2	0	2
1	3	1	3	1	3	1
2	0	2	0	2	0	2
3	3	1	3	1	3	1

■ ディザリング手順

- ・ 初めにディザリングテーブルを処理レイヤサイズと同じサイズに拡張します。(上図右側)
- ・ 左上の画素 (V,H) = (0,0) を演算します。
- ・ 13H にテーブル値の 0 を加算し、下位 2 ビットを切り捨てます。結果、4H になります。
- ・ 次に 2 画素目 (0,1) の演算を行います。
- ・ 元データである 14H にテーブル値の 2 を加算し、下位 2 ビットを切り捨てます。結果、5H になります。
- ・ このように各画素を処理していく事で 6 ビット階調に補正していきます。

■ ディザリングによる変換結果と、四捨五入した場合の比較

ディザリングによる変換後データ (Red 成分 6 ビット)

	0	1	2	3	4	5
0	04H	05H	05H	08H	0AH	0FH
1	0DH	0BH	0DH	10H	15H	15H
2	3DH	3CH	3CH	37H	3EH	3FH
3	38H	39H	33H	30H	3FH	3EH

四捨五入による変換後データ

	0	1	2	3	4	5
0	05H	05H	05H	08H	0AH	0FH
1	0DH	0BH	0DH	10H	14H	15H
2	3DH	3CH	3CH	37H	3FH	3FH
3	38H	39H	33H	31H	3FH	3FH

■ 色付き画素はディザと一致しない画素

右下の領域のように、中間色 (元の 8 ビットデータの下位 2 ビットが 0 でないケース) で敷き詰められた領域では、ディザリングによる中間階調表現と四捨五入による変換との差が顕著に現れます。

3.2 画面合成機能

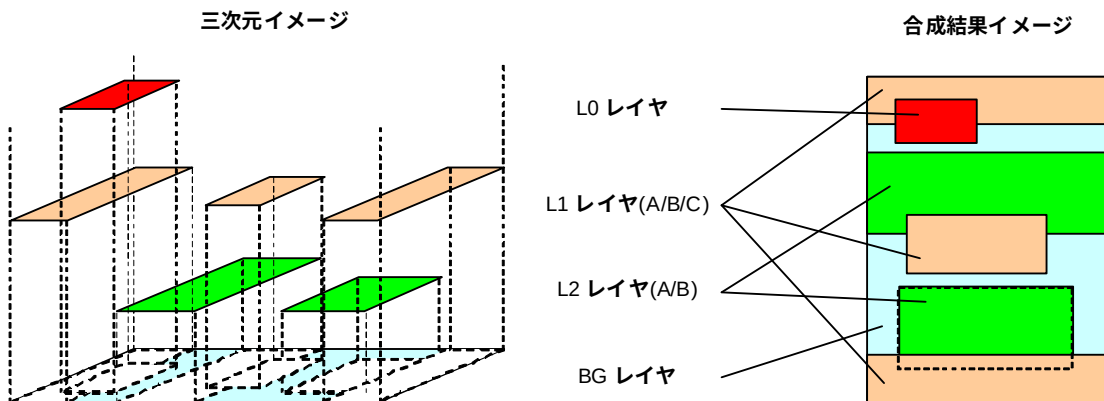
3.2.1 レイヤ定義

IMC では奥行き方向（前面、背面）に 4 階層のレイヤを持つ事ができます。それぞれ Layer0, Layer1, Layer2, Back Ground で、Layer1 は同じ深さに 3 面、Layer2 は同じ深さに 2 面のレイヤを持ちます。

それぞれのレイヤの前後関係は固定です。また、対応フォーマットや設定可能パラメータに特徴があります。

これらの概念的なイメージを図 3-3 に、パラメータの特徴一覧を表 3-8 設定パラメーター一覧に示します。

図 3-3 レイヤ定義のイメージ



★ 同じ深さのレイヤ（L1A/L1B/L1C や L2A/L2B）を重ねる配置設定した場合、A から優先されます。

同じ深さに定義されるレイヤ（L1A/B/CやL2A/B）の表示位置が重なる設定をした場合、L1A-L1B-L1Cの順に優先され選択されます。L2A/BではL2Aが優先されます。

例えば 図 3-4 のようにL1BとL1Cが重なり、L1Bを透過させる設定の場合、重なった場所ではL1Bが選択され、その透明処理の後ろ側にはL1Cは表示されず背景が表示されます。

レイヤ合成処理は最大 3 面（L0+L1*+L2* or BG）のデータを重ね合わせます。

図 3-4 同一深さレイヤの重複設定

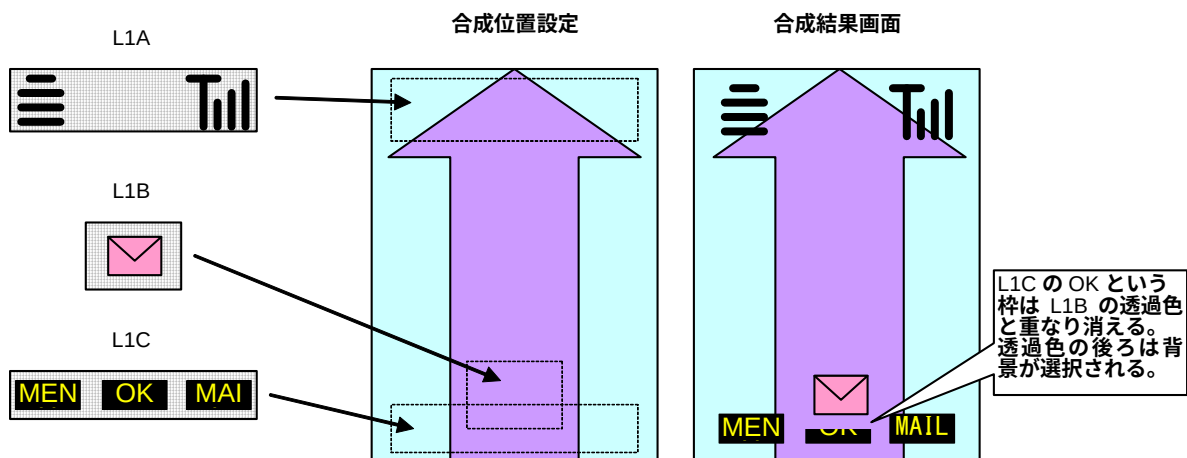


表 3-8 設定パラメーター一覧

	L0	L1A	L1B	L1C	L2A	L2B	BG
フレーム・バッファの定義に関する設定	先頭番地	先頭番地	先頭番地	先頭番地	先頭番地 (注 1)	先頭番地 (注 1)	先頭番地
	アドレス加算	アドレス加算 (3 レイヤ共通設定)			アドレス加算	アドレス加算	アドレス加算
対応フォーマット	RGB565/666	RGB565/666 (3 レイヤ共通設定)			全て	全て	RGB565/666 固定色
表示画面上の設定	位置 (X/Y) サイズ (X/Y)	位置 (X/Y) サイズ (X/Y)	位置 (X/Y) サイズ (X/Y)	位置 (X/Y) サイズ (X/Y)	位置 (X/Y) サイズ (X/Y)	位置 (X/Y) サイズ (X/Y)	—
表示サイズ制限 (X,Y)	255,255	2046,2046	2046,2046	2046,2046	2046,2046	2046,2046	2046,2046
透過色, アルファ対応	○	○ (注 2)	○ (注 2)	○ (注 2)	×	×	×
個別レイヤ反転表示	×	×	×	×	○	○	×
合成結果画面反転表示	○ (合成結果に対して一意に設定可能)						
簡易 2 倍リサイズ	○	○ (3 レイヤ共通設定)			○	○	○
ダブル・バッファ制御	×	×	×	×	○	○	×
Gain/Offset 調整	×	×	×	×	○ (YUV のみでレイヤ共通)		×
表示 ON/OFF 制御	○	○	○	○	○	○	×
ガンマ補正	○ (合成結果に対して一意に設定可能)						

注 1. レイヤ 2 は YUV フォーマットに対応するため、バッファ先頭アドレスも Y/U/V 分で 3 つ持ちます。

また、ダブル・バッファに対応するため更に 2 倍で合計 6 つの設定レジスタを持ちます。

2. 透過色機能の ON/OFF はレイヤ 1A, 1B, 1C 個別に行えますが、透過色値の設定は 3 面共通です。

3.2.2 透過色 (Key Color)

レイヤ 0 とレイヤ 1 の A/B/C では、個別に透過色の設定を行う事が可能です。透過色とは RGB で表現される画素データの任意の値を透過色として定義することで、対象レイヤの画素データ値が透過色設定値と一致した場合に、透明処理が施され、背面のレイヤが見える機能です。それぞれのレイヤの設定レジスタを次に示します。

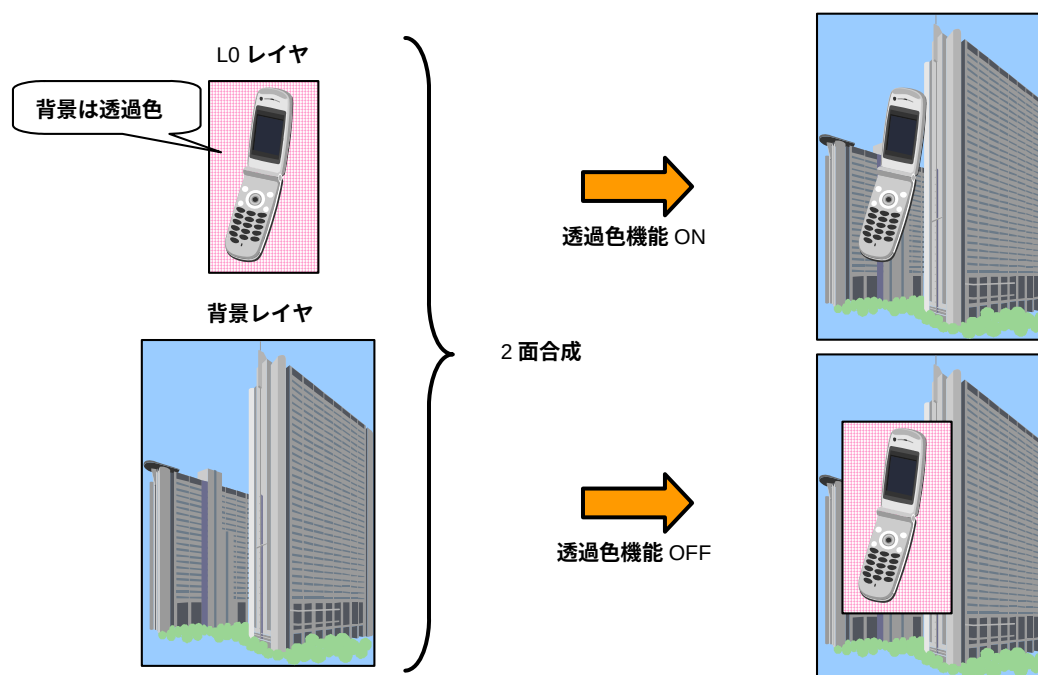
表 3-9 透過色設定レジスタ一覧

レイヤ種別	設定レジスタ名	本書説明箇所
レイヤ 0	IMC_L0_KEYENABLE	2.2.20 レイヤ透過色制御レジスタ
レイヤ 1A	IMC_L1A_KEYENABLE	
レイヤ 1B	IMC_L1B_KEYENABLE	
レイヤ 1C	IMC_L1C_KEYENABLE	
レイヤ 0	IMC_L0_KEYCOLOR	2.2.21 レイヤ透過色レジスタ
レイヤ 1x	IMC_L1X_KEYCOLOR	

レジスタ設定に関する詳細は、それぞれのレジスタの説明を参照してください。

合成結果に対するイメージは図 3-5 透過色機能のようになります。

図 3-5 透過色機能



3.2.3 アルファ・ブレンディング

レイヤ0とレイヤ1のA/B/Cでは、個別にアルファ・ブレンディングの設定を行う事が可能です。アルファ・ブレンディングとは半透明化処理であり64段階の透明度設定が可能です。対象レイヤのアルファ・ブレンディング機能が有効である場合、そのレイヤ面全てに半透明化処理が施され、背面のレイヤが透けて見えます。

それぞれのレイヤの設定レジスタを次に示します。(透過色機能と同時に有効にする事も可能です。)

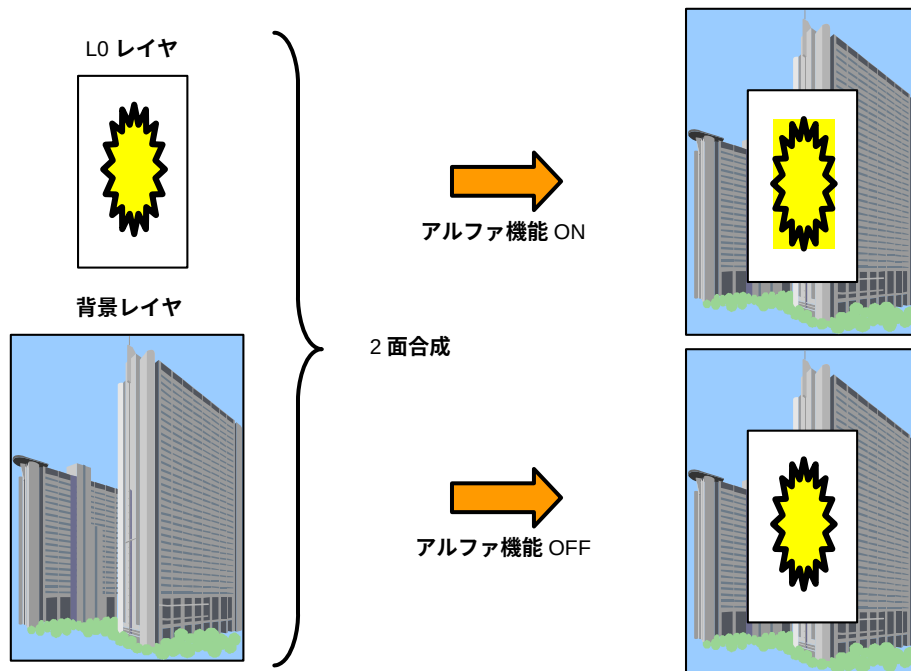
表 3-10 アルファ設定レジスタ一覧

レイヤ種別	設定レジスタ名	本書説明箇所
レイヤ0	IMC_L0_ALPHA	2.2.22 レイヤ・アルファ・レジスタ
レイヤ1A	IMC_L1A_ALPHA	
レイヤ1B	IMC_L1B_ALPHA	
レイヤ1C	IMC_L1C_ALPHA	

レジスタ設定に関する詳細は、それぞれのレジスタの説明を参照してください。

合成結果に対するイメージは図 3-6 アルファ・ブレンディング機能のようになります。

図 3-6 アルファ・ブレンディング機能



レイヤ0とレイヤ1*が重なる設定で、かつ両レイヤにアルファ設定がなされた場合の期待値生成方法

IMCの合成処理では、後ろ側のデータから処理していきます。そのため、レイヤ0/レイヤ1/BGの合成を行う場合には、まずレイヤ1とBGを合成します。この時レイヤ1側にアルファの設定があれば、設定値に従ってブレンド処理を行います。そうして得られた6ビットの値に対して、レイヤ0との合成処理を行います。

一般式で表すと次のようになります。(ALPHA=63の場合、半透明化しないため最上位レイヤを採用)

$$\text{PixTemp} = \{ \text{L1_ALPHA} * \text{PixL1} + (64 - \text{L1_ALPHA}) * \text{PixBG} \} / 64$$

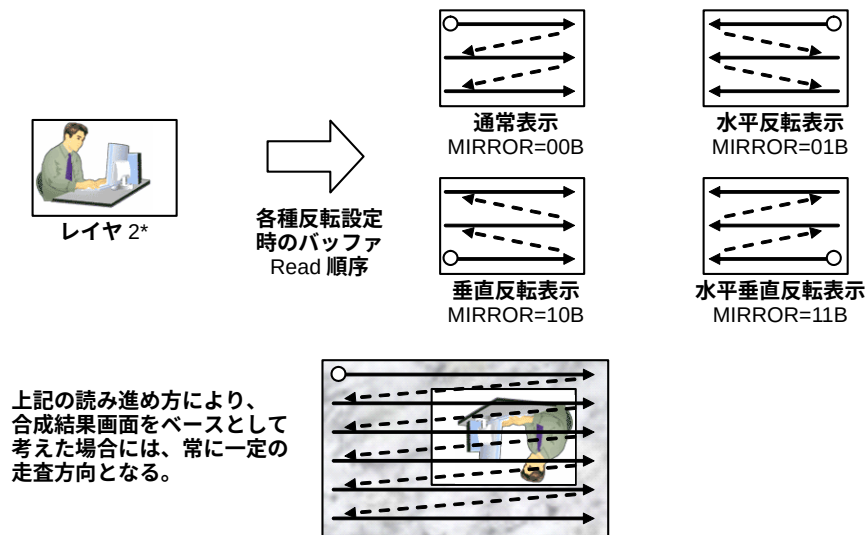
$$\text{PixOut} = \{ \text{L0_ALPHA} * \text{PixL0} + (64 - \text{L0_ALPHA}) * \text{PixTemp} \} / 64$$

3.2.4 反転表示

レイヤ 2 の A/B 面では、それぞれ個別に水平、垂直の反転表示設定を行う事が可能です。レイヤ 2 に対する水平垂直反転表示設定では、表示位置は変わらずにレイヤ 2 の画像データのみ反転して表示されます。

この機能とは別に、IMC が出力する画像（合成結果画像）に対しても同様の鏡像設定が可能です。こちらの鏡像処理では合成表示位置も反転されたように見えます。

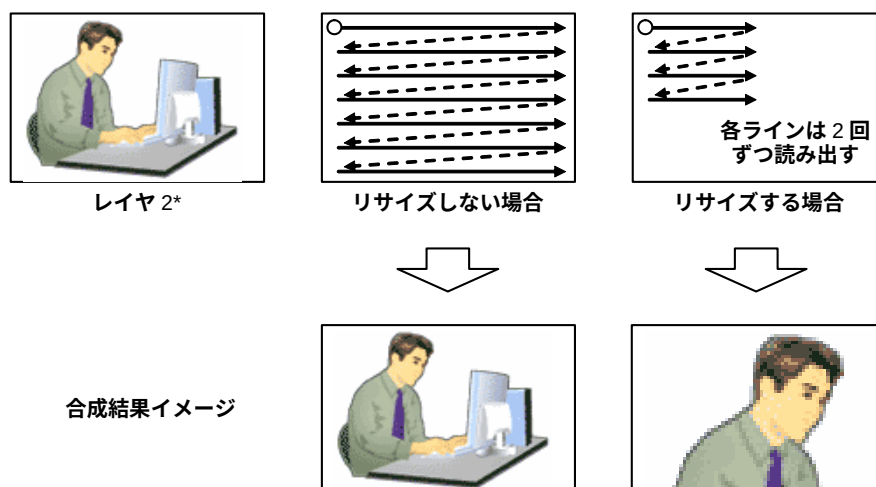
図 3-7 反転表示機能有効時の動作



3.2.5 簡易リサイズ

各レイヤでは、フレーム・バッファ上の画像データの小さ容量化や、バッファから読み出すデータ量を軽減するための機能として、簡易 2 倍リサイズ機能を備えます。IMC がフレーム・バッファから読み出したデータを、水平方向に単純 2 倍して使用します。垂直方向は、2 ライン毎に同じラインからデータを読み出します。これにより、データ読み出しに必要なバス帯域を半分にすることができます。

図 3-8 簡易リサイズ機能有効時の動作

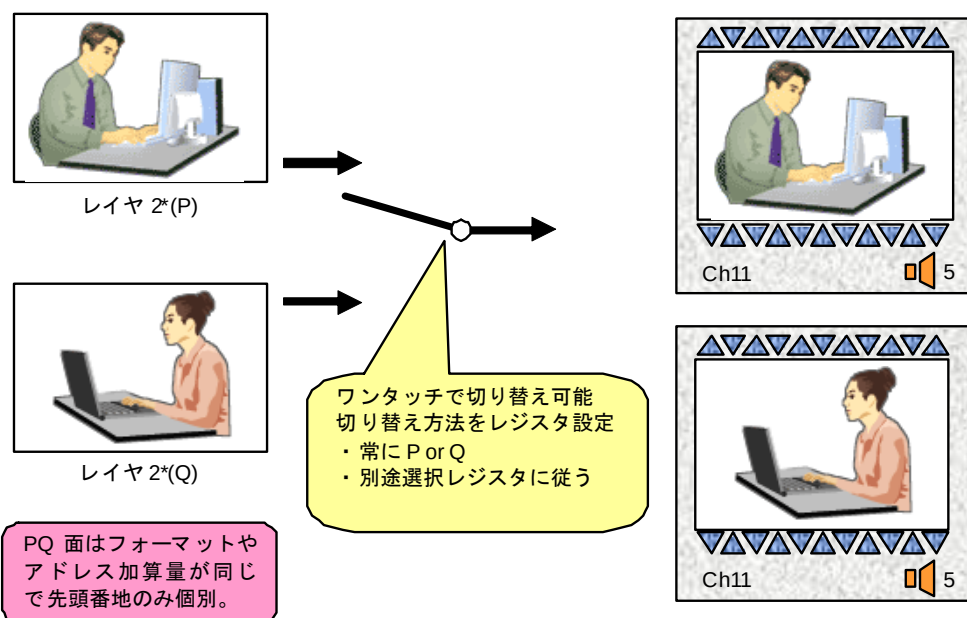


3.2.6 ダブル・バッファ

レイヤ2のA/B面では、それぞれのフレーム・バッファの定義をP/Qの2セット持つ事が可能です。

P/Qのどちらを選択するかは、各レイヤのダブル・バッファ制御レジスタ（IMC_L2A/B_BUFSEL）により設定します。設定値には、P/Q 固定と CPU 制御が用意され、CPU 制御時には別途 CPU ダブル・バッファ制御レジスタ（IMC_CPUBUFSEL）からL2AとL2Bを同時に変更する事も可能です。

図 3-9 ダブル・バッファ機能有効時の動作



3.2.7 ARGB4444 フォーマット説明

ARGB4444 サポート機能の詳細を説明します。ARGB4444 フォーマットへの対応は、透過色およびアルファ設定可能なレイヤ 0 / レイヤ 1A / レイヤ 1B / レイヤ 1C の 4 レイヤになり、それぞれのレイヤで独立して ARGB4444 への対応を個別設定可能です。

レイヤ 0 とレイヤ 1*の 4 レイヤは、次の 3 つの条件の AND により ARGB4444 フォーマット設定となります。

- ARGB4444 モード・レジスタの該当レイヤの ARGB ビットが 1
- 該当レイヤの透過色機能が有効 (IMC_L*_KEYENABLE レジスタの KEYEN ビットが 1)
- 該当レイヤの選択フォーマットが RGB565 (IMC_L*_FORMAT の FORM ビットが 1)

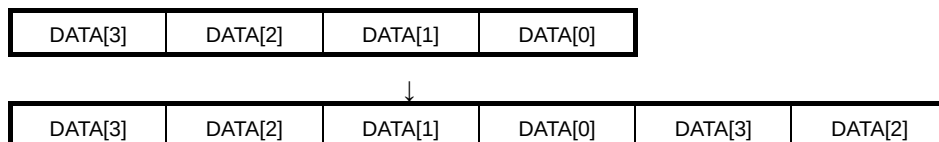
該当レイヤのアルファ設定値 (IMC_L*_ALPHA レジスタ) が 0 の場合には、画素合成処理よりも前の段階で完全透明と判断されメモリからデータを読み出さないため、ARGB4444 が選択されますが表示されないため注意してください。

ARGB4444 フォーマットのデータ格納形式を説明します。

ARGB4444 形式では、画素ごとに ALPHA 値、RED 値、GREEN 値、BLUE 値の 4 要素が各 4 ビットで格納され、1 画素を 16 ビットで表現する画像フォーマットです。表現可能な色数は 12 ビットしかありませんが、画素単位で透過率を 16 段階で設定可能なため、OSD などの単純な色で表現可能な情報に適しています。

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ALPHA				RED				GREEN				BLUE			

IMC の回路内では、4 要素全てに対して上位 2 ビットを下位側に拡張し、6 ビットのデータとして扱います。ARGB4444 が選択されたレイヤでは、既存の ALPHA 設定や KEYCOLOR 設定は無視されます。



ARGB4444 フォーマット適応画像を次に示します。



[表示条件等]

4 面同じ画像ですが、左上がレイヤ 0、右上がレイヤ 1A、左下がレイヤ 1B、右下がレイヤ 1C となっています。

赤、緑、黄で描かれた枠線と青で書かれた文字は透過度が 0% ($\alpha=0xF$ 完全不透明) となっており、赤枠と緑枠の間は 100% ($\alpha=0x0$ 透明)、緑枠と黄枠の間は 75%透明 ($\alpha=0x4$)、黄枠内の青字以外の領域は 50%透明 ($\alpha=0x8$) となっています。枠線と文字以外の全ての画素はマゼンタです

3.3 ガンマ補正機能

3.3.1 ガンマ補正方法

IMC ではテーブル参照によるガンマ補正機能を実現します。変換に使用するテーブルは RGB 個別に 6 ビット（64 アドレス分）持ち、APB からのアクセスが可能です。テーブル・データ格納用に 6 ビット×64 ワードの 1 ポート SRAM を 3 個使用した構成となっており、RGB それぞれの補正前のデータをテーブル・メモリのアドレスとし、リードされた値を補正後の RGB データとして扱います。

1 ポート SRAM であるため、ガンマ補正制御レジスタ（IMC_GAMMA_EN）が無効の場合にのみ APB からのアクセスが可能です。ガンマ補正を有効としている場合の APB アクセスは保証されません。

APB からテーブル・メモリへアクセスするためのレジスタとして、「ガンマ補正テーブル・アドレス・レジスタ（IMC_GAMMA_ADR）」「ガンマ補正テーブル・データ・レジスタ（IMC_GAMMA_DATA）」の 2 つがあります。

テーブルにデータを書き込む場合、まずガンマ補正テーブル・アドレス・レジスタに、データを書き込みたいアドレスを設定します。次にガンマ補正テーブル・データ・レジスタに書き込みたいデータをライトします。これによりテーブル・メモリに間接的にデータが書き込まれます。また、ガンマ補正テーブル・データ・レジスタへのライト・アクセスにより、ガンマ補正テーブル・アドレス・レジスタが自動でインクリメントされるため、連続してテーブル・データ・レジスタへ書き込むことが可能です。

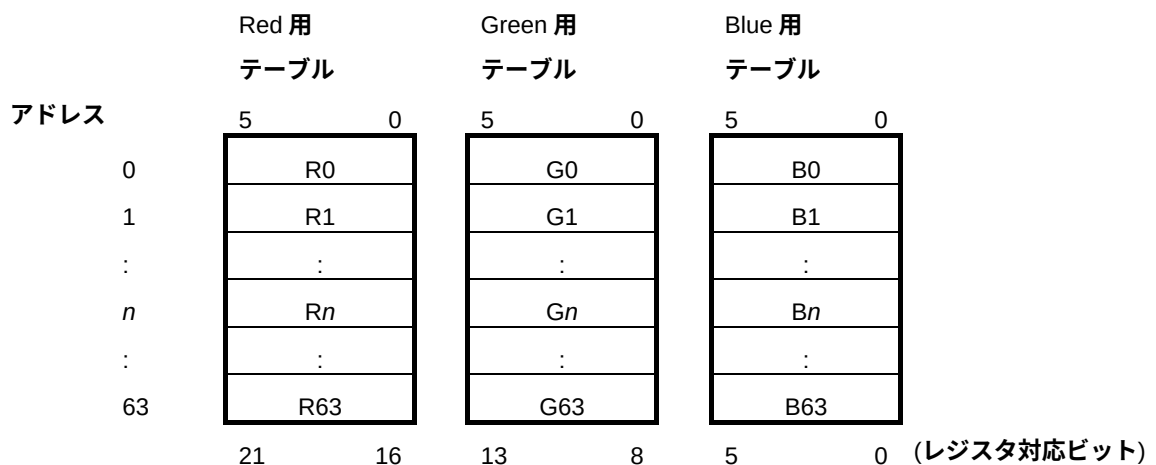
一方、テーブル・メモリからデータを読み出す場合、手順は同様ですがレジスタを 2 度読みする必要があります。まず、ガンマ補正テーブル・アドレス・レジスタに読み出したいアドレスを設定します。次にガンマ補正テーブル・データ・レジスタを 2 回リードします。2 回目のリードによりテーブル・メモリのデータが間接的に読み出されます。

また、ガンマ補正テーブル値を設定する際には、コントロール・レジスタ（IMC_CONTROL）のビット 11（ガンマ補正用 CLK 制御）を 0（自動制御無効、常時供給）に設定した状態で行ってください。

ガンマ補正テーブル・データ・レジスタのビット 21-16、ビット 13-8、ビット 5-0 がそれぞれ Red, Green, Blue のテーブル・メモリ・アクセス用に割り当てられています。

次にガンマ補正テーブルの構成を示します。Red, Green, Blue の各補正値が R_n , G_n , B_n です。

図 3-10 ガンマ補正テーブル



3.3.2 ガンマ補正機能使用方法

ガンマ補正機能の使用方法を説明します。

- ① IMC_GAMMA_EN=0 に設定する。(IMC 動作中の変更は禁止です。停止した状態で行ってください。)
- ② IMC_GAMMA_ADR=0H を書き込む。
- ③ IMC_GAMMA_DATA に、入力値 0 に対する変換後データを書き込む。
(自動で IMC_GAMMA_ADR=1 にインクリメントされます。)
- ④ 続けて入力値 1 から 63 に対する変換後データを書き込む。
- ⑤ 全てのテーブルに値を書き込んだら IMC_GAMMA_EN=1 に設定する。

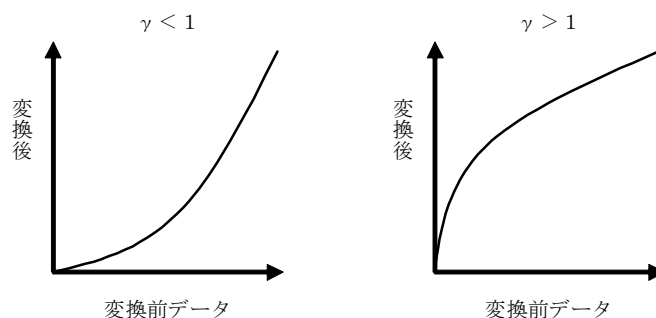
以上の手順で、IMC が出力する画像に対してガンマ補正処理が行われます。

③、④を続けて行わなくとも、毎回任意のアドレスをセットして書き込む事(②と③を繰り返す)も可能です。

一般的にガンマ値 (γ) と入出力の相関は次の式で表す事ができます。(テーブル値算出用の参考情報)

$$Out = In^{\frac{1}{\gamma}}$$

図 3-11 ガンマ補正イメージ



IMC のガンマ調整は全ての値に対するテーブル参照方式であるため、上記の変換式にとらわれず、ネガポジ反転など自由に調整可能です。

3.4 動作タイミング

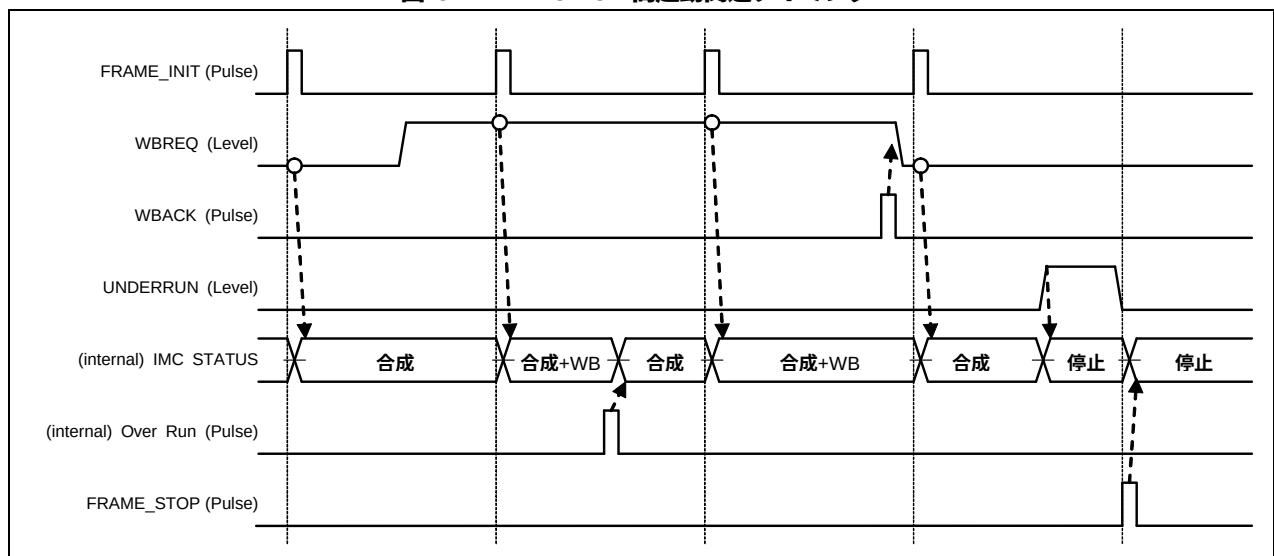
3.4.1 LCD Interface

LCD 同期モードで動作する場合、IMC の起動は LCD コントローラのフレーム出力タイミングに合わせて行われます。起動信号は FRAMEINIT 端子からのパルス信号です。また、LCD コントローラからの停止要求信号は FRAMESTOP 端子からのパルス信号です。IMC はこのパルスを受信すると、停止状態となります。

IMC は、この起動信号発生時の WBREQ 端子レベルにより、LCD コントローラへのデータ供給と同時に WB 処理を行うかを決定します。WB を行う場合には、更に IMC 側からの WB 完了を示す WBACK と、キャッシュの最終データが確実に MEMC に到達した事をトレースした結果（バス上にデータが残っておらず、LOGIC1 電源領域を OFF して良いことを示す信号）として WBTRACEEND を発行します。WBTRACEEND は LCD コントローラの割り込み要因として使用されます。

また、LCD コントローラのバッファ・アンダーラン発生を通知する UNDERRUN を受信した場合には、そのフレームの処理を終了する仕組みも備えます。LCD-IMC 間の一連の制御に関連するタイミング図を次に示します。

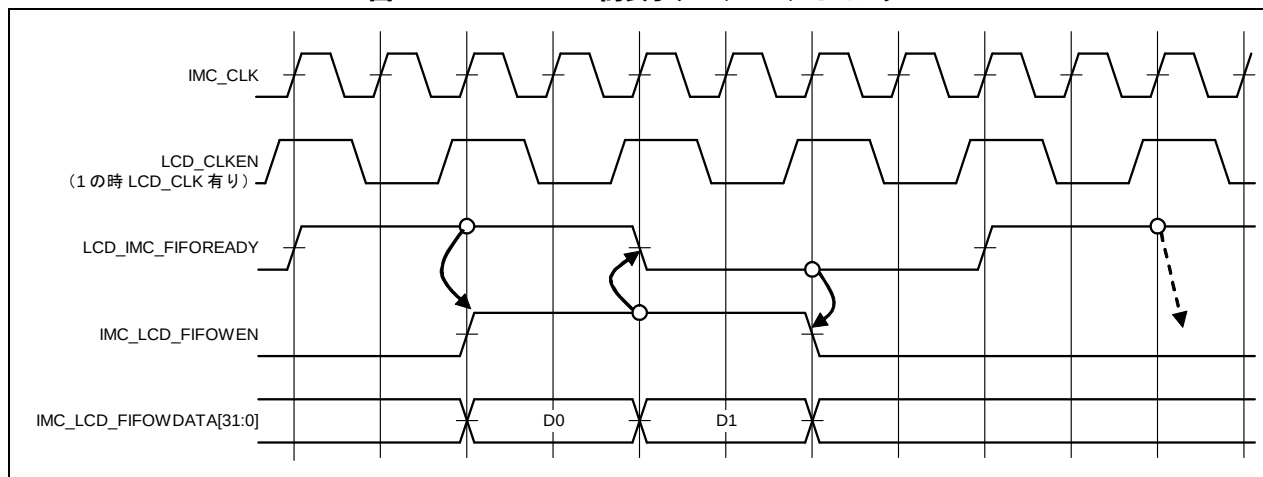
図 3-12 IMC-LCD 間起動関連タイミング



IMC と LCD コントローラ間の表示データ I/F は次のルールに従って動作します。

- LCD は IMC_CLK の半分の周波数で動作するため、LCD_CLKEN により同期を取る。
- LCD は FIFO に 8 ワードの空きがあると FIFOREADY をセットする。
- IMC は FIFOREADY の 1 を見て、出せるデータがあれば FIFOWEN, FIFOWDATA をセットする。
- IMC 側でデータ準備ができていない場合、READY 状態でもデータを出さない。

図 3-13 IMC-LCD 間表示データ I/F タイミング



3.4.2 レジスタ更新

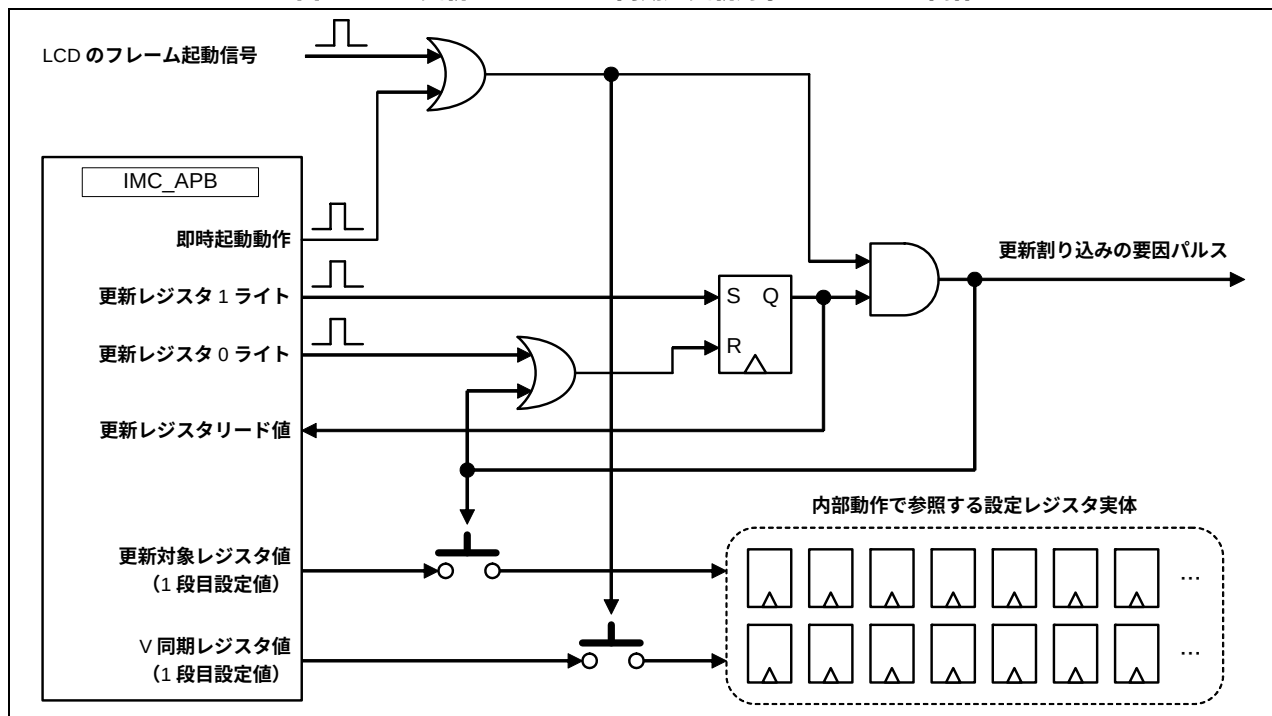
IMC のレジスタは、3 種類の異なる更新（設定値が内部動作に反映される）タイミングが存在します。それぞれ、即時反映レジスタ、V 同期レジスタ、更新対象レジスタになります。

即時反映レジスタの F/F 実体は IMC_APB ブロック内部に存在し、APB バスからのアクセスにより即座に値を更新します。また、IMC 内の各サブ・モジュールではその F/F の値を直接参照して動作します。

V 同期レジスタおよび更新対象レジスタは、IMC_APB ブロック内部に 1 段目の F/F を、その他の各ブロックに実際の回路動作時に参照される 2 段目の F/F を持ちます。1 段目から 2 段目に設定値がコピーされる条件により、V 同期レジスタと更新対象レジスタに分類しています。V 同期レジスタは、フレーム処理起動時が条件となり、更新対象レジスタはフレーム処理起動時にかつ更新予約状態である事が条件になります。

これらのレジスタと、更新予約レジスタ (IMC_REFRESH:4026_0004H) の回路イメージを図 3-14に示します。

図 3-14 更新レジスタと V 同期／更新対象レジスタとの関係



付録 A 用語説明

フレーム・バッファ

画像を格納する用途のメモリ。IMC では更に特定のメモリ領域を指す事もある。

レイヤ

1 面の画像を指す

レイヤ合成

異なるレイヤを重ね合わせて新たな画像を生成すること

BG (Back Ground／バック・グラウンド)

背景。IMC では最背面レイヤを指す

アルファ・ブレンディング (αブレンディング)

レイヤ合成の際に半透明化処理を行い、複数レイヤが透けて見えるようにする機能

キーカラー (マスクカラー, 透過色)

レイヤ合成の際に背面側のレイヤがそのまま見えるよう、透明色処理を行う機能

色空間 (カラー・スペース) 変換

色データを数値で示す方法として、Red/Green/Blue の三原色で表す RGB と、輝度 (Y) と色差成分 (U と V) で表す YUV がある。これらを相互に変換することを色空間変換という

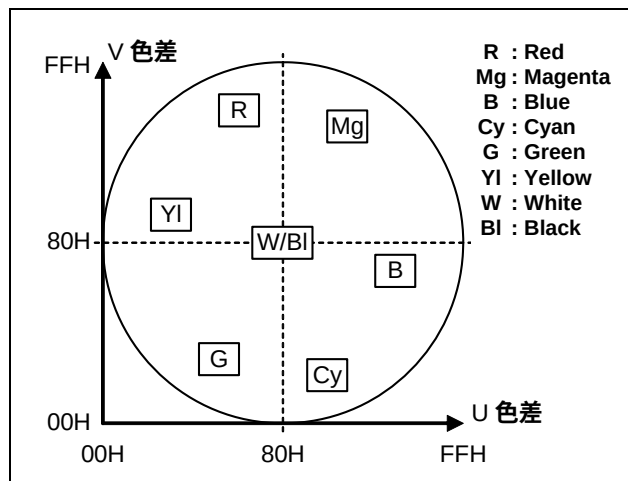
RGB565/666

RGB 形式で色データを表す場合に、それぞれの成分を 6 ビットでスケーリングしたものを RGB666 といい、G のみ 6 ビットで RB を 5 ビットでスケーリングしたものを RGB565 という

YUV422/420 (YUV444)

YUV 形式で色データを表す場合に、1 つの輝度データに対して 1 つずつの色差データを持つものを YUV444 といい、横に 2 画素分の輝度データに対して 1 つずつの色差データを持つものを YUV422、縦横 2 画素の合計 4 画素分の輝度データに対して 1 つずつの色差データを持つものを YUV420 という

UV で表現する色相は、およそ下図のようになります。(UV は 80H をセンターとしたオフセット・バイナリで表現されます。)



ディザリング (dithering)

使用可能な色数が少ない環境で中間色を表現するために、表示可能な色を組み合わせることで表示すること。鮮明さは失われるが、見かけ上表示できる色数が増加したように見せかける事が可能です。

IMC では YUV を RGB に変換した際の各 8 ビットのデータを、回路内部で使用する 6 ビットに変換 (減色処理) する際に、2×2 のテーブルを用いた組織的ディザリング手法を使用しています。

WB (Write Back/ライト・バック)

IMC が生成した表示画面用データを、システムメモリ空間に定義したフレーム・キャッシュ領域に書き戻す処理。書き戻したデータは、LCD の Direct Path モードで利用される。

[× モ]

【改版履歴】

日付	版数	改版内容
2009.1.30	暫定 1 版	－
2009.3.31	第 2 版	P6 関連資料 ・MC-10118A(EM1-D512), μ PD77630A(EM1-S)のデータ・シートおよびユーザズ・マニュアル 1chip 編を追記。 ・電源チップ編を削除。
		2.2 レジスタ機能全般 レジスタ説明に ・V 同期レジスタ ・更新対象レジスタ ・即時反映レジスタ を表記
		P14 2.1 レジスタ一覧 アドレス 0708H IMC_L2A_BUFSEL→IMC_L2B_BUFSEL 誤記訂正
		P15 2.1 レジスタ一覧 ARGB4444 モード・レジスタ 追記
		P27 2.2.12 WB 画像サイズ・レジスタ VSIZE の R/W 属性：R/W 追記
		P45 2.2.29 レイヤ 2 バイト・レーン・レジスタ Y_BYTELANE の機能説明の Y_BYTELANE ビット欄のビット 7:6→15:14 5:4→13:12 3:2→11:10 1:0→9:8 誤記訂正
		P49 2.2.32 割り込み設定レジスタ AHB(R/W)異常応答発生割り込みは・・・ 追記
		P55 2.2.32(6) ・レジスタ名称 エラー・アドレス・レジスタ→AHB(R/W)エラー・アドレス・レジスタ 変更 ・レジスタ略号 IMC_ERRORADR_R および IMC_ERRORADR_W →AHBRERRADR および AHBWERRADR 変更 ・ビット 1 のレジスタバー 0→Reserved 誤記訂正
		P66 図 3-9 黄色吹き出し中 A3D 記述削除
2009.9.30	第 3 版	P11 1.2 機能ブロック図 誤記訂正
		P72 3.4.2 レジスタ更新 誤記訂正

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：(044)435-5111

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL（アドレス） <http://www.necel.co.jp/>

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。

—— お問い合わせ先 ——

【営業関係、デバイスの技術関係お問い合わせ先】

半導体ホットライン

（電話：午前 9:00～12:00，午後 1:00～5:00）

電 話 ：(044)435-9494

E-mail ：info@necel.com