

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

保守/廃止

μ PD72069

フロッピー・ディスク・コントローラ

CMOSデバイスの一般的注意事項

① 静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

② 未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介して V_{DD} またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③ 初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

PC/AT、PC/XTは米国IBM社の商標です。

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

- 本資料の内容は、後日変更する場合があります。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器 (自動車、列車、船舶等)、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

- この製品は耐放射線設計をしておりません。

本版で改訂された主な箇所

箇 所	内 容
p.49	5.4 (8) DTL : Data Length にN≠0の場合を追加
p.86	5.6.14 WRITE DATA のデータ書き込み応答最大時間を修正
p.90	5.6.15 WRITE DELETED DATA のデータ書き込み応答最大時間を修正
p.94	5.6.17 WRITE ID (Format Write) のデータ書き込み応答最大時間を修正

本文欄外の★印は、本版で改訂された主な箇所を示しています。

巻末にアンケート・コーナーを設けております。このドキュメントに対するご意見をお気軽にお寄せください。

はじめに

対象者 このマニュアルは、 μ PD72069を使用してフロッピー・ディスク・システムを設計するエンジニアを対象とします。

目的 このマニュアルは、 μ PD72069の基本知識をユーザに理解していただくことを目的としています。

構成 このマニュアルは、大きく分けて次の内容で構成しています。

- 概 説
- 端子機能
- 内部構成
- 命令機能
- 動作タイミング
- インタフェース例
- 付録（コマンド／パラメータ，リザルト一覧）

読み方 このマニュアルを読むにあたっては、電気、論理回路およびマイクロコンピュータの一通りの知識を必要とします。

- 各動作モードを確認するとき
→「第4章 動作モード」を利用してください。
- 命令機能を確認するとき
→「第5章 コマンド」を利用してください。
- 一通り μ PD72069の機能を理解しようとするとき
→目次に従って読んでください。

凡 例

データ表記の重み	: 左側が上位桁，右側が下位桁
アクティブ・ロウの表記	: $\overline{\times\times\times}$ （端子，信号名称の上に上線）
注	: 本文中につけた注の説明
注意	: 特に気をつけていただきたい内容
備考	: 本文中の補足説明
数の表記	: 2進数 $\cdots\times\times\times\times B$ または $\times\times\times\times$ 10進数 $\cdots\times\times\times\times$ 16進数 $\cdots\times\times\times\times H$

関連資料 データ・シート（IC-7547）

アプリケーション・ノート（IEA-565）

{× 毛}

目 次 概 要

第1章	概 説	…	1
第2章	端子機能	…	9
第3章	内部構成	…	16
第4章	動作モード	…	29
第5章	コマンド	…	41
第6章	制 御	…	110
第7章	コマンドのタイミング	…	133
付録A	システム・バスによる制御	…	153
付録B	コマンド一覧	…	155
付録C	リザルト・ステータス・バイト	…	161
付録D	リザルト・ステータス・バイトの正常，異常表示ビット一覧	…	164
付録E	トラック・フォーマット	…	168
付録F	内部動作の流れ	…	169
付録G	システム・クロックとデータ転送レート／プリシフト量	…	178

〔メ モ〕

目 次

第1章	概 説	… 1
1.1	システム概要	… 1
1.2	システム動作概要	… 2
1.3	特 徴	… 3
1.4	オーダ情報	… 4
1.5	端子接続図 (Top View)	… 5
1.5.1	100ピン・プラスチックQFP (14×20) (順曲げ)	… 5
1.5.2	84ピン・プラスチックQFJ (□1150 mil)	… 6
1.6	内部ブロック図	… 8
第2章	端子機能	… 9
2.1	端子機能一覧	… 9
2.2	リセット時の各端子の状態	… 15
第3章	内部構成	… 16
3.1	レジスタ	… 16
3.1.1	データ・レジスタ	… 17
3.1.2	ステータス・レジスタ	… 17
3.1.3	補助コマンド・レジスタ	… 19
3.1.4	ディジタル・アウト・レジスタ	… 19
3.1.5	コントロール・レジスタ	… 19
3.2	アナログVFO	… 19
3.2.1	アナログVFOの概要	… 19
3.2.2	アナログVFOの内部ブロック	… 20
3.3	データ・セパレータ (DATA SEPARATOR)	… 21
3.4	データ・シフト・レジスタ (DATA SP/PS)	… 21
3.5	クロック・シフト・レジスタ (CLOCK SP/PS)	… 21
3.6	CRCジェネレータ／チェッカ (CRC G/C)	… 22
3.7	書き込み補償回路 (PRECOMPENSATOR)	… 22
3.8	フォーマット切り替え回路	… 22
3.9	アクティブ・レベル切り替え回路	… 22
3.10	大電流ドライバ	… 23
3.11	シュミット・レシーバ	… 23
3.12	クロック発生回路	… 23
3.12.1	水晶発振回路の使用上の注意	… 28
第4章	動作モード	… 29
4.1	各モードの特徴比較	… 29

4.2	外部モード ...	31
4.2.1	外部モードでのシステム構成	31
4.2.2	外部モードでのデータ転送レート	32
4.2.3	外部モードでの書き込み補償量	33
4.3	内部モード ...	34
4.3.1	内部モードでのシステム構成	34
4.3.2	内部モードでのデータ転送レート	35
4.3.3	内部モードでの書き込み補償量	36
4.4	レジスタ・モード ...	37
4.4.1	レジスタ・モードでのシステム構成	37
4.4.2	レジスタ・モード専用レジスタ	38
4.4.3	レジスタ・モードでのデータ転送レート	39
4.4.4	レジスタ・モードでの書き込み補償量	40
 第5章 コマンド ... 41		
5.1	コマンド動作の概要 ...	41
5.1.1	Phase	41
5.1.2	動作概要	42
5.2	コマンドの種類 ...	43
5.2.1	コマンドの概略	43
5.2.2	補助コマンドとほかのコマンドの違い	44
5.3	コマンド・バイト ...	45
5.4	パラメータ・バイト ...	47
5.5	リザルト・ステータス・バイト ...	53
5.6	コマンドの機能 ...	57
5.6.1	SOFTWARE RESET	57
5.6.2	CONTROL INTERNAL MODE	58
5.6.3	CONTROL DATA TRANSFER RATE	60
5.6.4	PRECOMPENSATION	61
5.6.5	SELECT FORMAT	62
5.6.6	ENABLE MOTORS	63
5.6.7	SET STANDBY	64
5.6.8	START CLOCK	65
5.6.9	RESET STANDBY	66
5.6.10	ENABLE EXTERNAL MODE	67
5.6.11	SPECIFY	69
5.6.12	READ DATA	75
5.6.13	READ DELETED DATA	79
5.6.14	WRITE DATA	83
5.6.15	WRITE DELETED DATA	87
5.6.16	READ ID	91
5.6.17	WRITE ID (Format Write)	92
5.6.18	READ DIAGNOSTIC	95
5.6.19	SCAN EQUAL/SCAN LOW OR EQUAL/SCAN HIGH OR EQUAL	98
5.6.20	SEEK	103

5.6.21	RECALIBRATE (Return to Cylinder 0)	…	104
5.6.22	SENSE INTERRUPT STATUS	…	105
5.6.23	SENSE DEVICE STATUS	…	106
5.6.24	INVALID	…	107
5.6.25	VERSION	…	108

第6章 制 御 … 110

6.1	制御概要	…	110
6.2	ドライブの状態遷移とSTEP信号出力	…	114
6.3	状態遷移割り込みとシーク・エンド割り込み	…	116
6.4	状態遷移割り込みに関する注意事項	…	118
6.5	コマンド実行手順	…	120
6.6	μPD8085AHによる制御プログラム例	…	124

第7章 コマンドのタイミング … 133

7.1	ホスト側インタフェースのタイミング	…	133
7.2	ドライブ・インタフェース側のタイミング	…	144

付録A システム・バスによる制御 … 153

A.1	システム・バスとのインタフェース	…	153
A.2	フロッピー・ディスク・ドライブ (FDD) とのインタフェース	…	154

付録B コマンド一覧 … 155

付録C リザルト・ステータス・バイト … 161

付録D リザルト・ステータス・バイトの正常、異常表示ビット一覧 … 164

付録E トラック・フォーマット … 168

付録F 内部動作の流れ … 169

F.1	コマンド待ち状態	…	169
F.2	SPECIFYコマンド	…	170
F.3	センス・ステータス系コマンド	…	170
F.4	シーク系コマンド	…	171
F.5	READ (DELETED) DATAコマンド	…	172
F.6	WRITE (DELETED) DATAコマンド	…	173
F.7	READ DIAGNOSTICコマンド	…	174
F.8	READ IDコマンド	…	175
F.9	WRITE IDコマンド	…	176
F.10	SCANコマンド	…	177

付録G	システム・クロックとデータ転送レート／プリシフト量	…	178
G.1	システム・クロックとデータ転送レート	…	178
G.2	システム・クロックとプリシフト量（外部／内部／レジスタ・モード）	…	180

図 の 目 次

1-1	システム構成例	…	1
1-2	システム動作フロー	…	2
3-1	ステータス・レジスタ構成	…	18
3-2	WINDOW信号とリード・データ信号	…	20
3-3	アナログVFOのブロック図	…	21
3-4	推奨回路 水晶振動子を接続する場合	…	25
3-5	外部クロックを入力する場合	…	27
3-6	リセット信号によりスタンバイ状態を解除する場合の発振器安定時間待ち	…	28
4-1	モードの移行と各モードのイニシャライズ手順	…	30
4-2	外部モードでのシステム構成ブロック図	…	31
4-3	内部モードでのシステム構成ブロック図	…	34
4-4	レジスタ・モードでのシステム構成ブロック図	…	37
4-5	デジタル・アウト・レジスタ構成	…	38
4-6	コントロール・レジスタ構成	…	39
5-1	リザルト・ステータス・バイト 0 (ST0)	…	53
5-2	リザルト・ステータス・バイト 1 (ST1)	…	54
5-3	リザルト・ステータス・バイト 2 (ST2)	…	55
5-4	リザルト・ステータス・バイト 3 (ST3)	…	56
5-5	ヘッド・ロード時間の省略	…	70
5-6	ステップ・レートが短くなる場合	…	72
6-1	FDC制御フロー・チャート	…	113
6-2	ドライブ・スキャン	…	114
6-3	状態遷移チェック	…	115
6-4	SRT=EH (2 ms) でドライブ#1に対するSEEK命令を実行中の例 (500 Kbps)	…	115
6-5	INT信号の発生例	…	117
6-6	C-Phase中の状態遷移	…	119
7-1	READ DATA, READ DELETED DATA, READ DIAGNOSTIC, READ ID	…	135
7-2	WRITE DATA, WRITE DELETED DATA, WRITE ID, SCAN	…	137
7-3	SENSE DEVICE STATUS	…	138
7-4	SPECIFY	…	139
7-5	SEEK, RECALIBRATE	…	140
7-6	SENSE INTERRUPT STATUS	…	140
7-7	INVALID, VERSION, RESET STANDBY, ENABLE EXTERNAL MODE, CONTROL INTERNAL MODE, CONTROL DATA TRANSFER RATE, PRECOMPENSATION, ENABLE MOTORS, SELECT FORMAT	…	141

7-8	SET STANDBY, START CLOCK ...	142
7-9	SOFTWARE RESET ...	143
7-10	READ DATA, READ DELETED DATA, READ DIAGNOSTIC, READ ID, SCAN ...	145
7-11	WRITE DATA, WRITE DELETED DATA ...	147
7-12	WRITE ID (WRITE FORMAT) ...	149
7-13	SEEK, RECALIBRATE ...	150
7-14	SENSE DEVICE STATUS ...	151

表 の 目 次

2-1	外部モード時のDEN1, DEN0出力 (ACTL=Hのとき) ...	12
2-2	内部モード時のDEN1, DEN0出力 (ACTL=Hのとき) ...	13
2-3	レジスタ・モード時のDEN1, DEN0出力 (ACTL=Hのとき) ...	14
2-4	リセット時の各端子の状態 ...	15
3-1	レジスタ選択 ...	16
3-2	水晶振動子を接続する場合 ...	24
3-3	外部クロックを入力する場合 ...	26
4-1	特徴比較 (外部モード, 内部モード, レジスタ・モード) ...	29
4-2	外部モード時のデータ転送レート ...	32, 67
4-3	外部モード時の書き込み補償量 ...	33, 68
4-4	内部モード時のデータ転送レート ...	35, 58, 60
4-5	内部モード時の書き込み補償量 ...	36, 59, 61
4-6	レジスタ・モード時のデータ転送レート ...	39
4-7	レジスタ・モード時の書き込み補償量 ...	40
5-1	コマンドごとのPhase構成 ...	41
5-2	コマンドの概略 ...	43
5-3	1セクタ当たりのバイト数によるデータ長 ...	49
5-4	データ長に対するGSL値とGPL値の例 ...	51
5-5	FMTビットによるフォーマットの設定 ...	62
5-6	HUTによるヘッド・アンロード時間 ...	70
5-7	SRTによるステップ・パルスの間隔 ...	71
5-8	HLTによるヘッド・ロード時間 ...	73

〔メ モ〕

第1章 概 説

1.1 システム概要

μ PD72069のシステム構成は図1-1のとおりです。

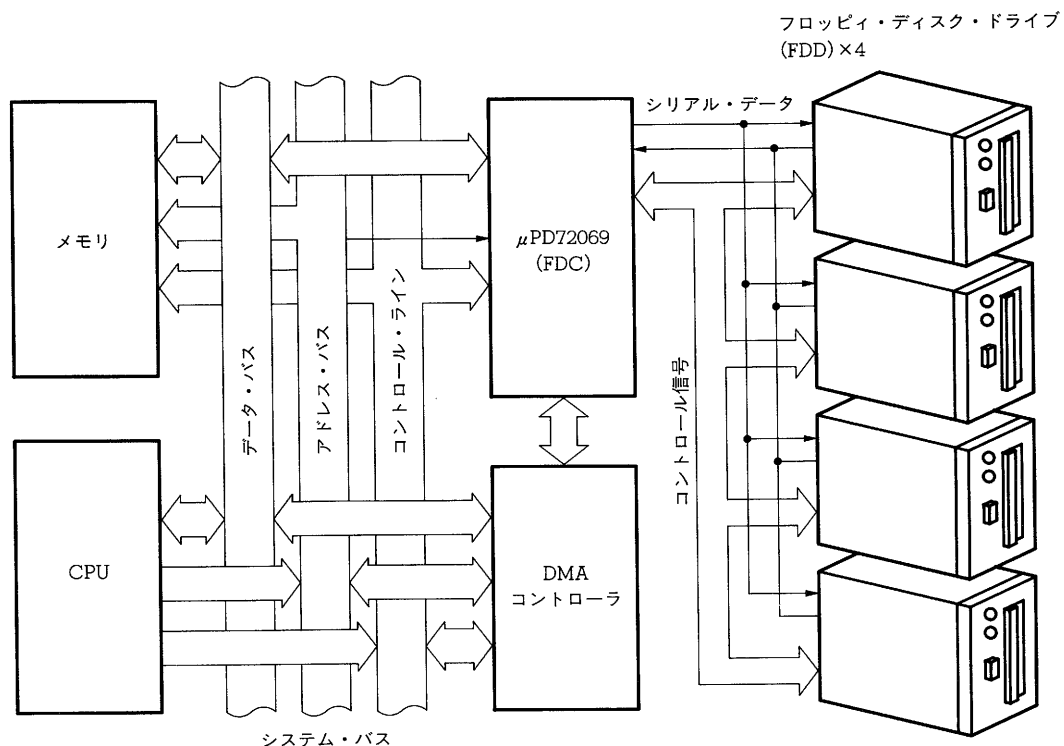
μ PD72069は次のような動作を行います。

- ① メモリからの8ビット・パラレル・データをシリアル変換してフロッピー・ディスクに書き込む（ライト動作）。
- ② フロッピー・ディスクから読み出したシリアル・データをパラレル・データに変換してメモリへ転送する（リード動作）。

データ転送には、DMAモードとNon-DMAモードの2種類があります。

なお、Non-DMAモードの場合には、DMAコントローラは不要です。

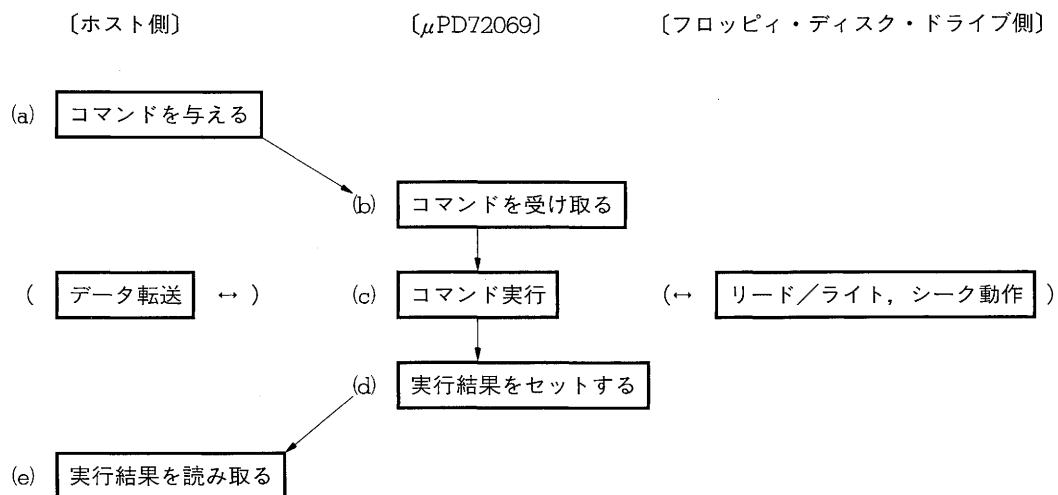
図1-1 システム構成例



1.2 システム動作概要

μ PD72069を使用したシステムの動作は、次の順序に従って進みます。

図 1-2 システム動作フロー



(c)において、リード／ライト系コマンドの実行時、次に示すように2つのモードにより制御が異なります。

- DMAモード時には、DMAコントローラがフロッピー・ディスク・コントローラ (FDC) とメモリとの間でデータ転送を行います。
- Non-DMAモード時には、CPUがFDCとメモリとの間でデータ転送を行います。

1.3 特 徴

- μ PD765A, 765A-2, 765B, 7265, 72065, 72065B, 72066, 72067, 72068, 72068F コマンド・コンパチブル
- ドライブ・インタフェース用大電流ドライバ (シンク電流=24 mA)
- ドライブ・インタフェース用シュミット・レシーバ
- 高性能アナログVFO (APLL) 内蔵
- 2系統のシステム・クロック発生回路
- 記憶容量切り替え信号出力回路内蔵
- IBMフォーマット, ECMA/ISOフォーマット・コンパチブル
- データ転送レート: 1.25, 1.0 M, 600, 500, 300, 250 Kbps (MFM時)
- FM, MFM制御
- プログラマブルなステップ・レート・タイム (SPECIFYコマンドで設定)
- 記録長は可変: 128, 256, 512, 1024, 2048, 4096, 8192 バイト/セクタ
- マルチセクタ機能^{注1}
- マルチトラック機能^{注2}
- フロッピー・ディスク・ドライブを4台まで直接制御 (インタフェース回路内蔵)
 - スピンドル・モータ制御
 - ドライブ・セレクト制御
- 書き込み補償回路内蔵 (プログラマブルな書き込み補償量)
- セクタの途中までのリード/ライト指定可能
- CRC発生, チェック機能内蔵 ($X^{16}+X^{12}+X^5+1$)
- プログラマブルなヘッド・ロード時間, ヘッド・アンロード時間
- データ・スキャン機能 (メイン・メモリのデータと一致/大小条件があうセクタを検出)
- DMA/Non-DMAデータ転送 (SPECIFYコマンドで指定)
- スタンバイ機能
- CMOS

注1. 単一コマンドで同一トラック内の複数のセクタを連続してリード/ライトする機能 (TC信号で制御)

2. 単一コマンドで同一シリンダ内のサイド0からサイド1へトラックを連続してリード/ライトする機能 (コマンドのMTビットで指定)

1.4 オーダ情報

品 名	パッケージ	品質水準
μPD72069GF-3BA	100ピン・プラスチックQFP (14×20)	標準 (一般電子機器用)
μPD72069L	84ピン・プラスチックQFJ (□1150 mil)	//

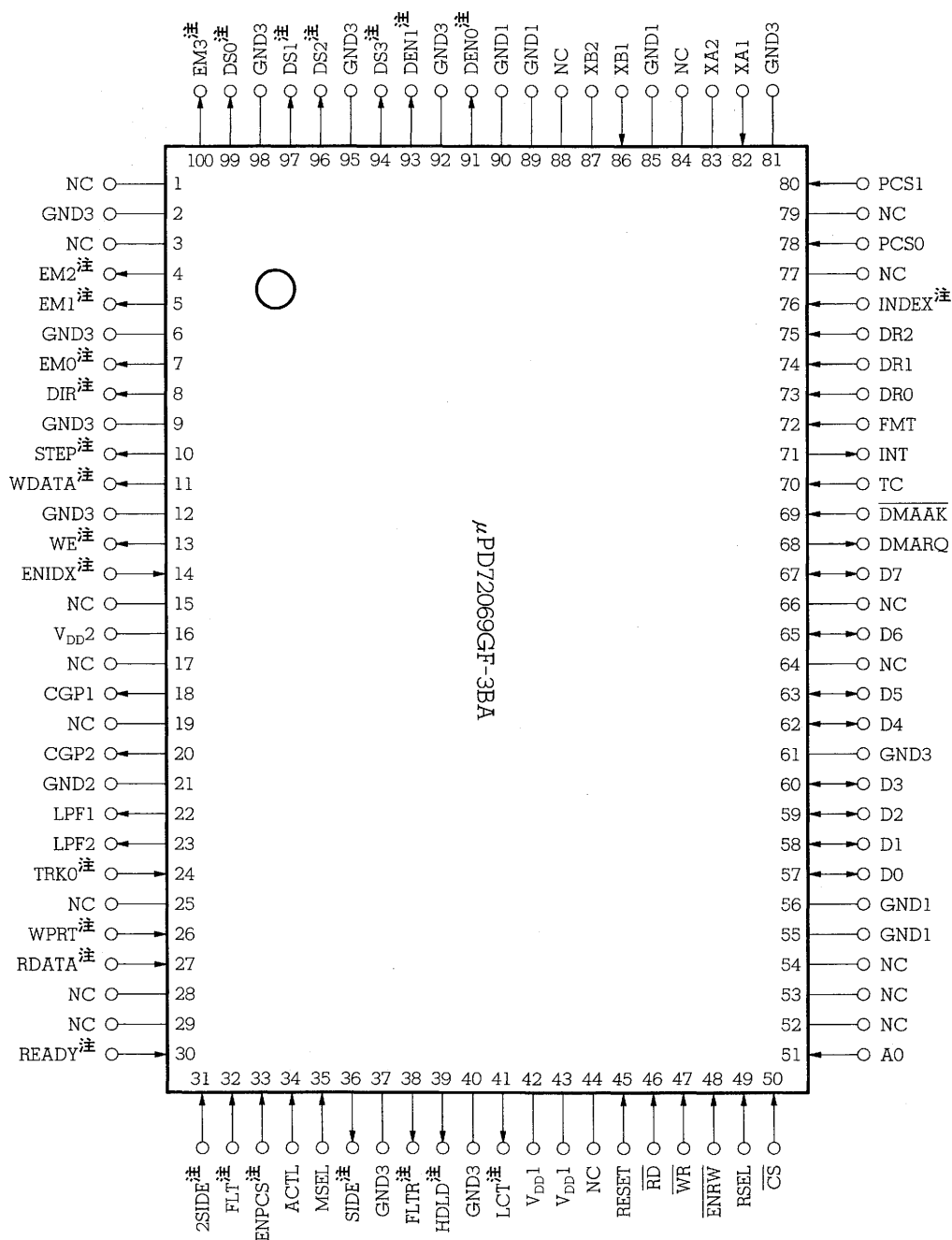
QFP : Quad Flat Package

QFJ : Quad Flat J-leaded Package

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620)をご覧ください。

1.5 端子接続図 (Top View)

1.5.1 100ピン・プラスチックQFP (14×20) (順曲げ)

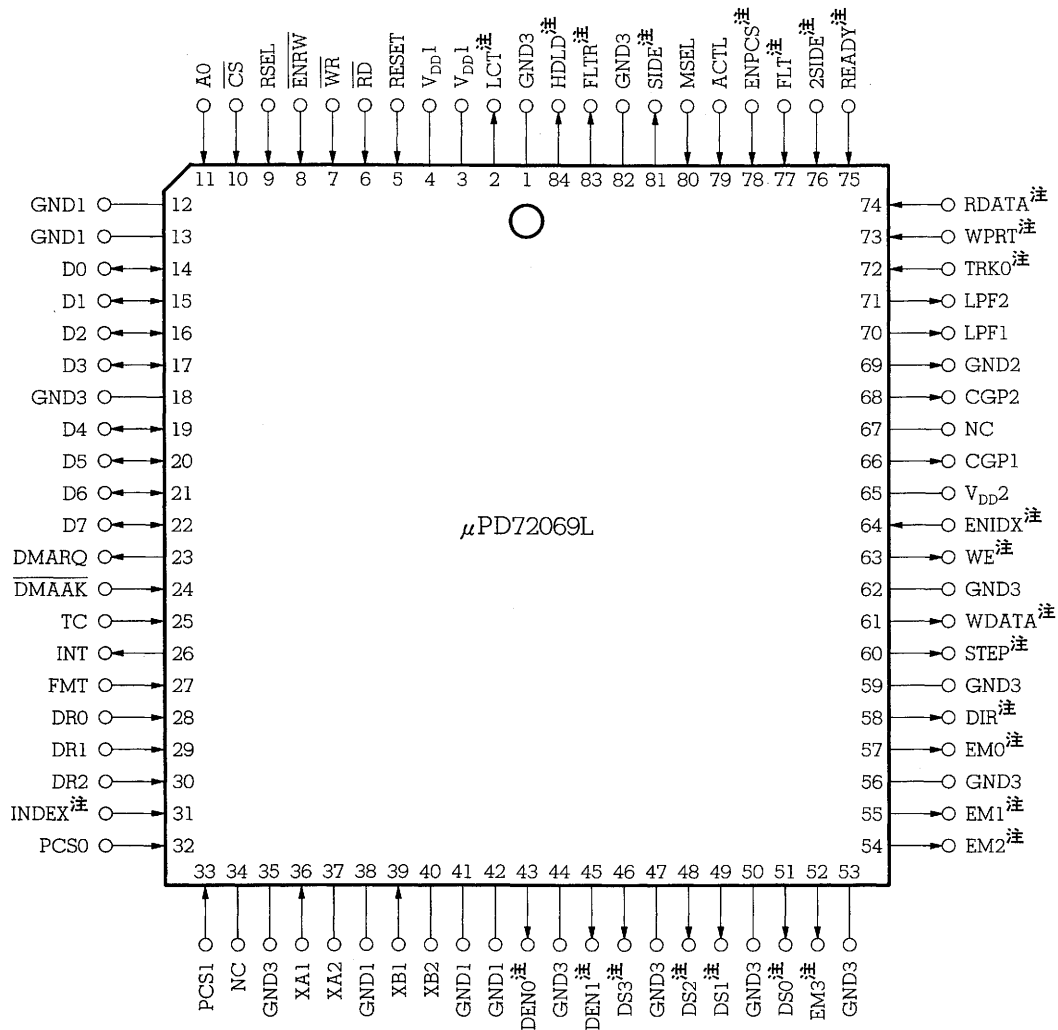


NC : Non-Connection

注 アクティブ・レベルはプログラマブルです。

注意 GND1, GND2, GND3はそれぞれ独立のグラウンドとし、最終的にメイン・グラウンドへ接続してください。

1.5.2 84ピン・プラスチックQFJ (□1150 mil)



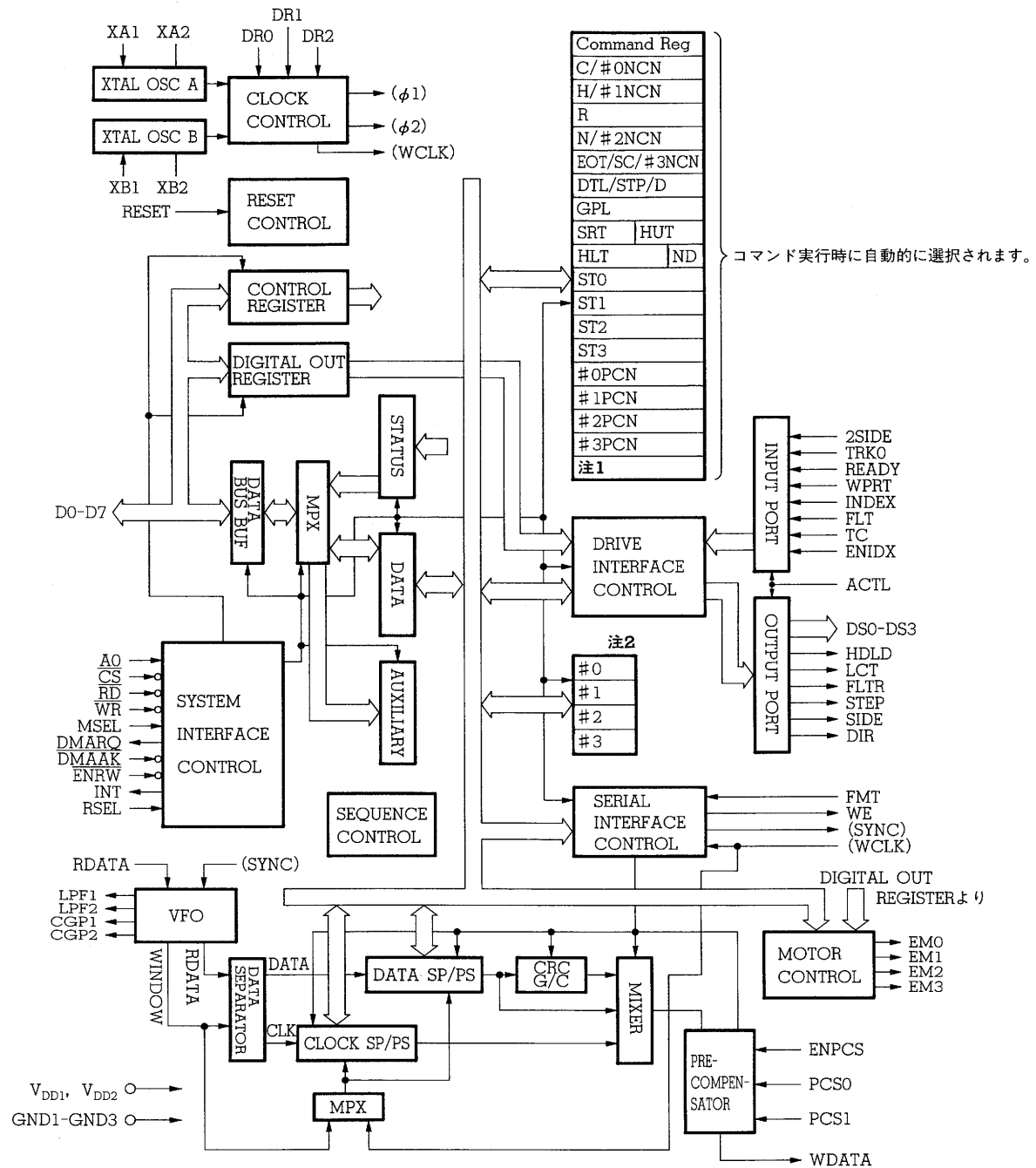
NC : Non-Connection

注 アクティブ・レベルはプログラマブルです。

注意 GND1, GND2, GND3はそれぞれ独立のグラウンドとし、最終的にメイン・グラウンドへ接続してください。

RESET	: Reset	ENPCS	: Enable Precompensation
$\overline{RD}$	: Read	DEN0, DEN1	: Density
$\overline{WR}$	: Write	LPF1, LPF2	: Low Pass Filter
$\overline{CS}$	: Chip Select	CGP1, CGP2	: Charge Pump
$\overline{ENRW}$	: Enable Read Write	ENIDX	: Enable Index
A0	: Address 0	RDATA	: Read Data
MSEL	: Mode Select	INDEX	: Index
RSEL	: Register Select	READY	: Ready
DO-D7	: Data Bus	FLT	: Fault
TC	: Terminal Count	TRK0	: Track 0
$\overline{DMAAK}$	: DMA Acknowledge	WPRT	: Write Protect
DMARQ	: DMA Request	2SIDE	: Two Side
INT	: Interrupt Request	DS0-DS3	: Drive Select
FMT	: Format	EM0-EM3	: Enable Motor
DR0-DR2	: Data Rate	WDATA	: Write Data
PCS0, PCS1	: Precompensation	WE	: Write Enable
XA1, XA2	: Crystal A	FLTR	: Fault Reset
XB1, XB2	: Crystal B	STEP	: Step
HDL	: Head Load	SIDE	: Side Select
DIR	: Direction	ACTL	: Active Level
LCT	: Low Current		

1.6 内部ブロック図



注1. HEAD LOAD/UNLOAD TIMER

2. STEP RATE TIMER

備考 () は内部信号です。

第2章 端子機能

2.1 端子機能一覧

これよりあと、特に断りのないかぎり μ PD72069はFDCと記述します。

分類	端子名	入出力	機 能	備考
ホスト・インタフェース	RESET	入力	FDCをリセットします。リセットを解除すると次のようになります。 MSEL=Lのとき外部モード MSEL=Hのときレジスタ・モード リセット中の信号は、表2-3 リセット時の各端子の状態を参照してください。	
	$\overline{CS}$	入力	FDCの $\overline{RD}$, $\overline{WR}$ 信号を有効にする信号端子です。	
	RSEL	入力	MSEL=Hのとき、 $\overline{CS}$, A0とともに用いてレジスタ・モード時に使用するレジスタ（IBM PC用のレジスタ）を選択する信号端子です。 MSEL=Lのときは、無効となります。ハイ・レベルまたはロウ・レベルに固定してください。	
	A0	入力	FDC内部のレジスタを選択する信号端子です。 A0=L：ステータス・レジスタ、補助コマンド・レジスタ、デジタル・アウト・レジスタを選択 A0=H：データ・レジスタ、コントロール・レジスタを選択	
	$\overline{RD}$	入力	ホストがFDCからデータをデータ・バスへ読み出すための制御信号端子です。	
	$\overline{WR}$	入力	ホストがデータ・バスのデータをFDCへ書き込むための制御信号端子です。	
	MSEL	入力	レジスタ・モード設定端子です。ハイ・レベルに固定してください。	
	ENRW	入力	MSEL=H（レジスタ・モード）のとき $\overline{RD}$, $\overline{WR}$ 信号を有効にする信号端子です。MSEL=L（内部／外部モード）のときは、無効です。ハイ・レベルまたはロウ・レベルに固定してください。	
	D0-D7	入出力	8ビット双方向データ・バスです。	
	TC	入力	フロッピー・ディスクとのデータ転送の終了指示信号端子です。データ転送の最終バイト転送時にアクティブにします。DMAコントローラのTC端子と接続します。	
	$\overline{DMAAK}$	入力	DMAサイクルでのデータ・レジスタ選択信号端子です。DMAコントローラの転送許可信号（ $\overline{DMAAK}$ ）と接続します。 $\overline{CS}$, A0信号と無関係にFDCデータ・レジスタを選択します。	
	DMARQ	出力	DMAモード（SPECIFYコマンド）でのデータ転送要求信号端子です。DMAコントローラの転送要求信号（DMARQ）と接続します。	

分類	端子名	入出力	機 能	備考
ホスト・インタフェース	INT	出力	ホスト・システムに割り込み要因の発生を知らせる信号端子です。	
	PCSO, PCS1	入力	外部モード, およびレジスタ・モードのとき書き込み補償量を設定する信号端子です。内部モードを使用する場合は, それぞれ高抵抗 (10 k $\sim$ 20 k Ω) でプルダウンしてください。	
	DRO-DR2	入力	外部モード, およびレジスタ・モードのとき, データ転送レート, 書き込み補償量を設定する信号端子です。内部モードを使用する場合は, それぞれ高抵抗 (10 k $\sim$ 20 k Ω) でプルダウンしてください。	
クロック	XA1	入力	内部発振回路を用いるときは, 水晶振動子を接続します。外部クロックを用いるときはXA1端子に入力します (XA2端子はオープン)。また, 用いる周波数は16 MHzです。 データ転送レートに関係なくシステム・クロック (16 MHz) を常に供給してください (3.12 クロック発生回路 参照)。	
	XA2	—		
	XB1	入力	データ転送レートが, 150, 300, 600 Kbpsのときのクロック信号端子です。内部発振回路を用いるときは, 水晶振動子を接続します。外部クロックを用いるときはXB1端子に入力します (XB2端子はオープン)。また, 用いる周波数は次のとおりです (3.12 クロック発生回路 参照)。 ●600, 300 Kbps使用時は19.2 MHz ●1.25 Mbps使用時は20 MHz	
	XB2	—		
ドライブ・インタフェース	FMT	入力	外部モード, およびレジスタ・モードのとき, フォーマットの種類を選択する信号端子です。 FMT=L: IBMフォーマット FMT=H: ECMA/ISOフォーマット 内部モードを使用する場合は, 高抵抗 (10 k $\sim$ 20 k Ω) でプルダウンしてください。	
	ACTL	入力	ドライブ・インタフェース信号のアクティブ・レベルを選択する信号端子です。 ACTL=L: すべてアクティブ・ハイ ACTL=H: すべてアクティブ・ロウ	
	ENPCS	入力	書き込み補償動作の許可／禁止を選択する信号端子です。 ●アクティブ・ハイ (ACTL=L) のとき ENPCS=L: 書き込み補償量 0 ns ENPCS=H: 使用モードに応じた方法で設定した値で書き込み補償動作を行います。 ●アクティブ・ロウ (ACTL=H) のとき ENPCS=H: 書き込み補償量 0 ns ENPCS=L: 使用モードに応じた方法で設定した値で書き込み補償動作を行います。 43番シリンダから内周で書き込み補償を行うときは, LCT端子と接続します。	注

分類	端子名	入出力	機 能	備考
ドライブ・インタフェース	DIR	出力	シーク動作の方向を指定する信号端子です。 ●アクティブ・ハイ (ACTL=L) のとき DIR=L: 遠心方向を指定 DIR=H: 求心方向を指定 ●アクティブ・ロウ (ACTL=H) のとき DIR=H: 遠心方向を指定 DIR=L: 求心方向を指定	注
	LCT	出力	ドライブのヘッドが43番シリングから内周に位置していることを示す信号端子です。	注
	HDLD	出力	ドライブのヘッドをロード状態にする信号端子です。	注
	SIDE	出力	両面ドライブのヘッドを選択する信号端子です。	注
	FLTR	出力	ドライブのフォールト状態を解除する信号端子です。	注
	FLT	入力	ドライブがフォールト状態であることを示す信号端子です。	注
	WE	出力	ドライブに対して書き込みを指示する信号端子です。	注
	WDATA	出力	ドライブへの書き込みデータです。	注
	RDATA	入力	ドライブからの読み出しデータです。	注
	STEP	出力	シーク・パルスを発生する信号端子です。	注
	EM0-EM3	出力	ドライブのスピンダル・モータのON/OFFを制御します。 また、汎用の出力ポートとしても使用できます。	注
	DS0-DS3	出力	ドライブを選択する信号端子です。4台までのドライブを制御できます。	注
	2SIDE	入力	両面使用可能なメディアがドライブに挿入されていることを示す信号端子です。	注
	WPRT	入力	メディアが書き込み禁止状態であることを示す信号端子です。	注
	TRK0	入力	ドライブのヘッドがシリング0に位置していることを示す信号端子です。	注
	READY	入力	ドライブがレディ状態であることを示す信号端子です。	注
	INDEX	入力	ドライブのヘッドがメディア上のトラックの物理的開始点に位置することを示す信号端子です。	注
	ENIDX	入力	ドライブからのINDEX信号とRDATA信号を有効にする信号端子です。通常はアクティブ側に固定してください。	注
	DEN0, DEN1	出力	設定されたデータ転送レートに応じた値を出力する信号端子です (表2-1, 表2-2参照)。 FDCのデータ転送レートを変更するに伴い、フロッピー・ディスク・ドライブ (FDD) もデータ転送レートを変更する必要があります。そのとき、FDDにDEN0, DEN1端子を接続することで、自動的にFDDの密度切り替えを制御することができます。	注
	LPF1, LPF2	出力	メインPLL系の位相誤差出力端子です。 フィルタとなる外付け部品を取り付けます。	
	CGP1, CGP2	出力	サブPLL系の位相誤差出力端子です。 フィルタとなる外付け部品を取り付けます。	

分類	端子名	入出力	機 能	備考
電源・グランド	V _{DD1}	—	デジタル系の電源供給端子です。	
	V _{DD2}	—	アナログ系の電源供給端子です。	
	GND1	—	デジタル系のグランドです。	
	GND2	—	アナログ系のグランドです。	
	GND3	—	バッファ系のグランドです。	

注 ACTL=Lのときはアクティブ・ハイ（TTLレベル入出力）になります。

ACTL=Hのときはアクティブ・ロウ（オープン・ドレイン出力，シュミット・トリガ入力）になります。

表 2-1 外部モード時のDEN1, DENO出力（ACTL=Hのとき）

DR2端子	DR1端子	DR0端子	データ転送レート（単位：bps）		DEN1	DENO
			FM	MFM		
L	L	L	125 K	250 K	L	H
		H	250 K	500 K	H	H
	H	L	300 K	600 K	L	L
		H	150 K	300 K	L	H
H	L	L	250 K	500 K	L	H
		H	500 K	1.0 M	H	H
	H	L	(625 K)	(1.25 M)	L	L
		H	300 K	600 K	L	H

注意1. DEN1, DENOは、ACTL=H（アクティブ・ロウ）のときの値です。ACTL=L（アクティブ・ハイ）のときには反転します。

2. XB系に20 MHzのクロックを供給した場合にのみDR2=H, DP1=H, DR0=Lの設定で1.25 Mbpsのデータ転送レートを使用することができます。

ただし、XB系に20 MHzのクロックを供給しているときには、600, 300 Kbps (MFM) のデータ転送レートは使用できません。

表 2-2 内部モード時のDEN1, DENO出力 (ACTL=Hのとき)

DR2ビット	DR1ビット	DR0ビット	データ転送レート(単位: bps)		DEN1	DENO
			FM	MFM		
0	0	0	125 K	250 K	H	L
		1	250 K	500 K	H	H
	1	0	300 K	600 K	L	L
		1	150 K	300 K	H	L
1	0	0	250 K	500 K	H	L
		1	500 K	1.0 M	H	H
	1	0	(625 K)	(1.25 M)	L	L
		1	300 K	600 K	H	L

注意1. DEN1, DENOは, ACTL=H (アクティブ・ロウ) のときの値です。ACTL=L (アクティブ・ハイ) のときには反転します。

2. XB系に20 MHzのクロックを供給した場合にのみDR2=1, DR1=1, DR0=0の設定で1.25 Mbpsのデータ転送レートを使用することができます。

ただし, XB系に20 MHzのクロックを供給しているときには, 600, 300 Kbps(MFM)のデータ転送レートは使用できません。

表 2-3 レジスタ・モード時のDEN1, DENO出力 (ACTL=Hのとき)

DR2端子	DR1端子	コントロール・レジスタ		データ転送レート(単位: bps)		DEN1	DENO
		D1ビット	D0ビット	FM	MFM		
L	L	0	0	250 K	500 K	H	H
			1	125 K	250 K	H	L
		1	0	125 K	250 K	H	L
			1	125 K	250 K	H	L
	H	0	0	250 K	500 K	H	H
			1	150 K	300 K	H	L
		1	0	125 K	250 K	H	L
			1	150 K	300 K	H	L
H	L	0	0	500 K	1.0 M	H	H
			1	250 K	500 K	H	L
		1	0	250 K	500 K	H	L
			1	125 K	250 K	H	L
	H	0	0	500 K	1.0 M	H	H
			1	300 K	600 K	H	L
		1	0	250 K	500 K	H	L
			1	150 K	300 K	H	L

注意 DEN1, DENOは, ACTL=H (アクティブ・ロウ) のときの値です。ACTL=L (アクティブ・ハイ) のときには反転します。

2.2 リセット時の各端子の状態

リセット時の各端子の状態を表に示します。

表 2-4 リセット時の各端子の状態

端 子 名	MSEL=L (外部／内部モード)	MSEL=H (レジスタ・モード)
D0-D7	入力	入力
DMARQ, INT	ロウ・レベル	ロウ・レベル
WDATA	不定	不定
HDLD, DIR, LCT, WE, SIDE, FLTR, STEP	ハイ・レベル	ハイ・レベル
EM0-EM3	ハイ・レベル	ディジタル・アウト・レジスタ で設定されている出力
DS0-DS3	ポーリング動作	
DENO, DEN1	設定されているデータ転送レートにより、異なる値になります。	
そのほか	—	

注意 表のドライブ・インタフェース信号の値はACTL=H (アクティブ・ロウ) のときの値です。

ACTL=L (アクティブ・ハイ) のときは反転した値になります。

第3章 内部構成

3.1 レジスタ

FDC内にホストとのインタフェース用レジスタとして、次のものがあります。

- データ・レジスタ (DATA REGISTER)
- ステータス・レジスタ (STATUS REGISTER)
- 補助コマンド・レジスタ (AUXILIARY REGISTER)
- デジタル・アウト・レジスタ (DIGITAL OUT REGISTER)
- コントロール・レジスタ (CONTROL REGISTER)

ただし、デジタル・アウト・レジスタとコントロール・レジスタは、レジスタ・モード（「4.4 レジスタ・モード」参照）でのみ使用します。

表3-1 レジスタ選択

MSEL	ENRW	RSEL	CS	A0	RD	WR	ホストの動作
注1	注2	注3	L	L	L	H	ステータス・レジスタ読み出し
					H	L	補助コマンド・レジスタ書き込み
				H	L	H	データ・レジスタ読み出し
					H	L	データ・レジスタ書き込み
L			H	×	×	×	無効
H	L	L	H	L	H	L	デジタル・アウト・レジスタ書き込み
		H		H			コントロール・レジスタ書き込み
	H	×	×	×	×	×	無効

注1. 動作モードにより設定が異なります。

L：外部モードおよび内部モードの使用となります。

H：レジスタ・モードの使用となります。

2. MSEL=LのときDon't Care, MSEL=HのときENRW=Lにしてください。

3. MSEL=LのときDon't Care, MSEL=HのときRSEL=Hにしてください。

注意 DMAAK入力がアクティブ(L)のとき、CS, A0の状態にかかわらずデータ・レジスタが選択されます。このとき、ENRWはインアクティブ(H)にしてください。

また、CS, A0がともにLのときは、補助コマンド・バイト以外のバイトを書き込まないでください。

備考 ×は“H”，“L” のどちらでもかまいません。

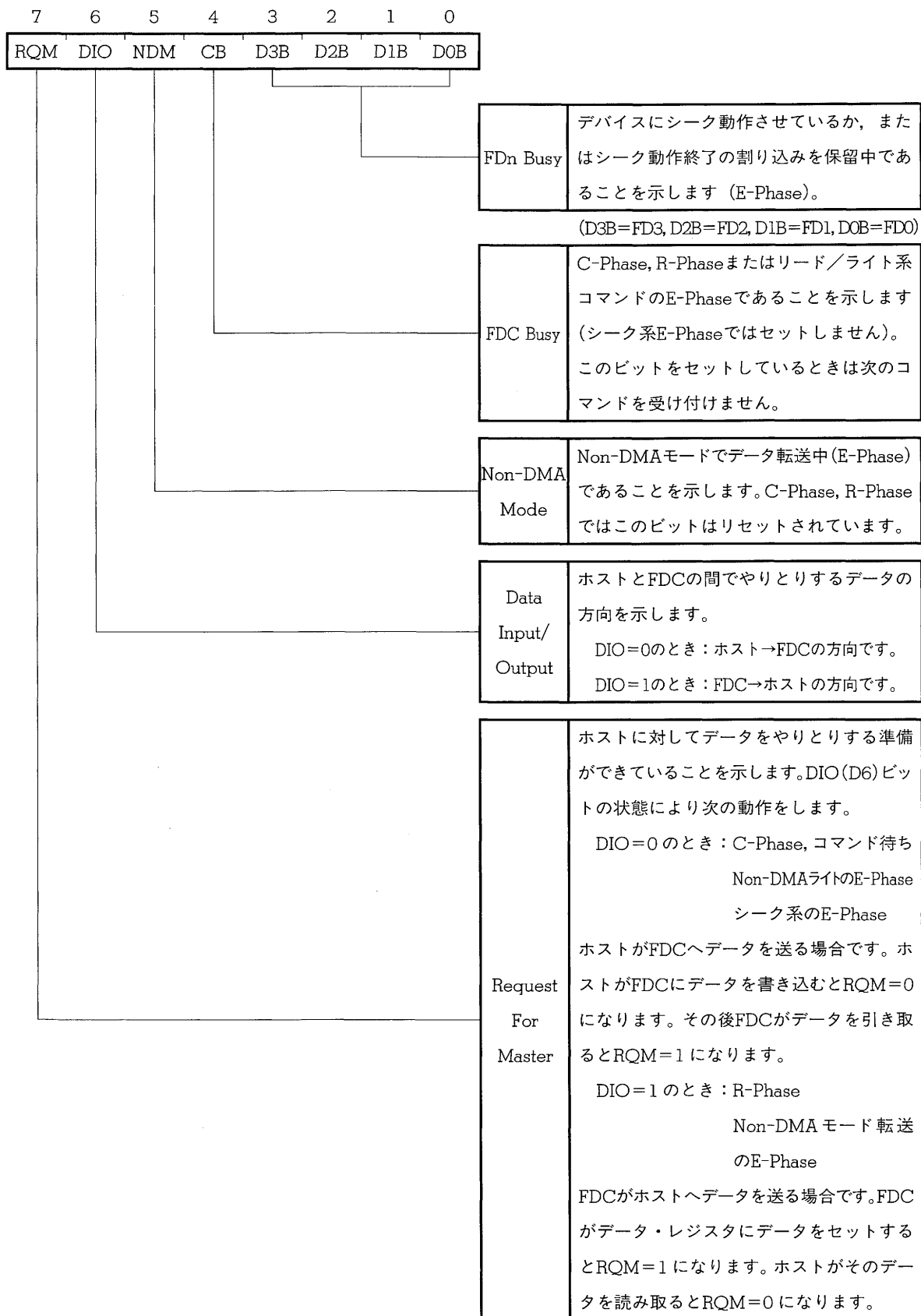
3.1.1 データ・レジスタ

FDCとホスト間で転送する各種情報を一時的にストアする8ビット・レジスタです。

3.1.2 ステータス・レジスタ

FDCの状態を示す8ビット・レジスタです。ホストは任意の時点でその内容を読み取ることができます。

図 3-1 ステータス・レジスタ構成



3.1.3 補助コマンド・レジスタ

FDCに対する補助コマンドを一時的にストアする8ビット・レジスタです。

3.1.4 デジタル・アウト・レジスタ

レジスタ・モード（「4.4 レジスタ・モード」参照）のときドライブ選択信号，モータ制御信号，リセット信号，INT/DMARQ制御信号の状態を設定するための8ビット・レジスタです。ハードウェア・リセット時には，全ビット0の状態となります。

3.1.5 コントロール・レジスタ

レジスタ・モードのとき転送レートを設定するための8ビット・レジスタです（「4.4 レジスタ・モード」参照）。

3.2 アナログVFO

リード動作でデータ・セパレータ（次節参照）が必要とするWINDOW信号（リード・データに同期した）を発生する回路です。

3.2.1 アナログVFOの概要

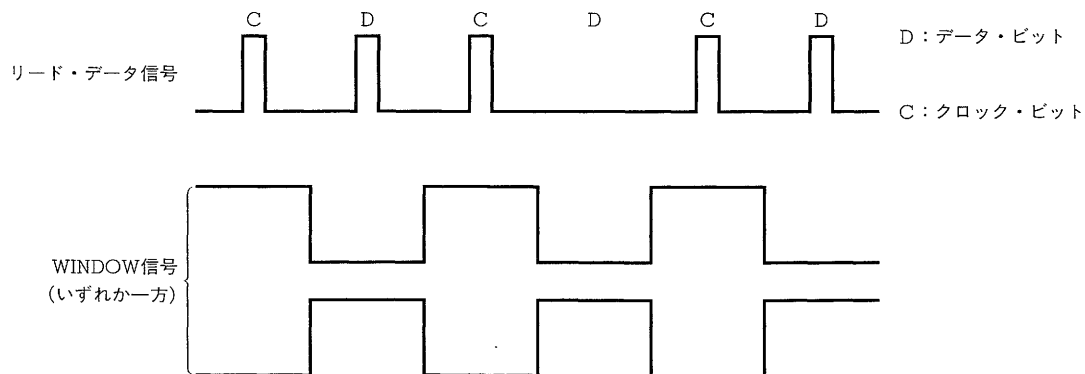
μ PD72069は，アナログPLL（Phase Locked Loop）回路をベースとしたVFO回路を内蔵しています。

データ・セパレータでWINDOW信号は，フロッピー・ディスク・ドライブから読み出されたデータ・ビットとクロック・ビットを分離するために使用されます。

VFOは，WINDOW信号がフロッピー・ディスク・ドライブからのリード・データに追従し，データ・ビットとクロック・ビットがWINDOW信号のほぼ中央に位置するように，WINDOW信号の位相と周波数を補正します。

WINDOW信号は，位相と周波数が補正されることで，データ・ビットとクロック・ビットがそれぞれWINDOW信号の相反するレベル（ロウまたはハイ）でサンプリングできるように（たとえば，データ・ビットに対してWINDOW信号がロウ・レベルならば，クロック・ビットに対してWINDOW信号がハイ・レベル）出力されます。WINDOW信号とリード・データの関係を示します。

図 3-2 WINDOW信号とリード・データ信号



3.2.2 アナログVFOの内部ブロック

図 3-3 にVFOのブロック図を示します。このVFO回路は、フロッピー・ディスク・ドライブからのリード・データに追従するメインPLL系と、VCO (Voltage Controlled Oscillator) のフリー・ランニング周波数を補正するサブPLL系からなっており、無調整化を実現しています。

以下に各構成ブロックの機能概略を記述します。

(1) VCO

入力電圧に比例した周波数を出力する電圧制御型発振機です。

(2) プログラマブル分回路

VCOの出力する信号をFDCのデータ転送レートにあわせて分周する分周回路です。

(3) 位相検出回路

フロッピー・ディスク・ドライブからのリード・データ信号を基準として、プログラマブル分周回路の出力との位相差を出力する回路です。

(4) チャージ・ポンプ

位相検出回路の出力をLPF (Low Pass Filter) を介して電圧に変換する回路です。

(5) データ発生回路

WINDOW信号と、再生されたリード・データ信号を発生します。

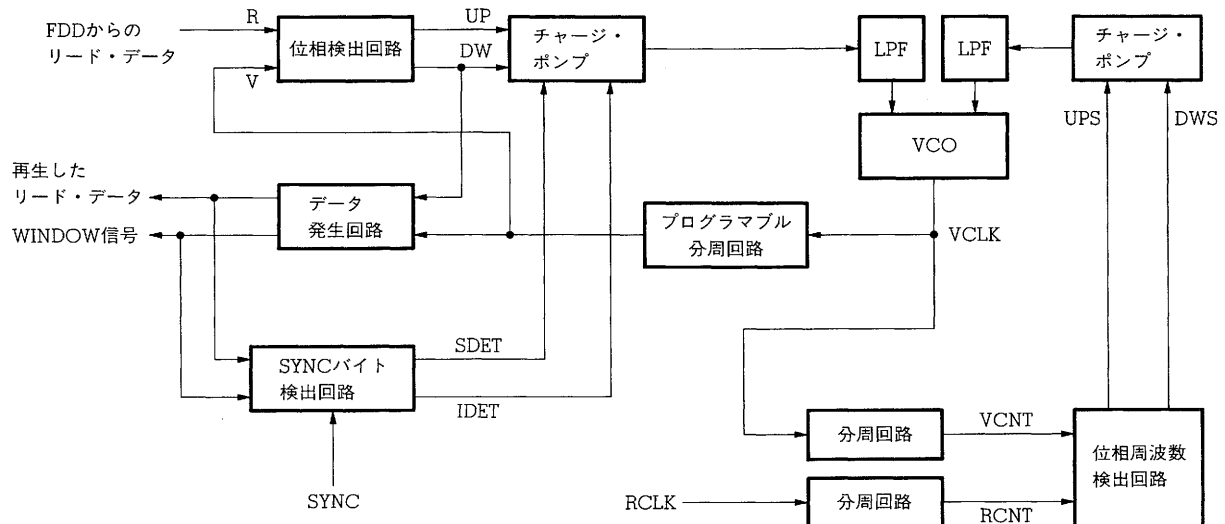
(6) SYNCバイト検出回路

フロッピー・ディスク・ドライブからのリード・データ信号から、IDフィールドとDATAフィールドのSYNCバイトを検出する回路です。

(7) 位相周波数検出回路

クロック発生回路の出力を分周した信号と、VCOの出力信号を分周した信号との位相差および周波数差を検出する回路です。

図 3-3 アナログVFOのブロック図

**3.3 データ・セパレータ (DATA SEPARATOR)**

リード動作でVFOが発生したWINDOW信号により、リード・データをデータとクロックとに分離する回路です。

分離されたデータとクロックはそれぞれデータ・シフト・レジスタ、クロック・シフト・レジスタへ送られます。

3.4 データ・シフト・レジスタ (DATA SP/PS)

リード動作のとき、データ・セパレータで分離されたデータを直列から並列に変換して8ビット内部バスに出力します。

ライト動作のとき、内部バスから入力される8ビット並列データを直列に変換し、CRCジェネレータ／チェッカと出力ミキサに送ります。

3.5 クロック・シフト・レジスタ (CLOCK SP/PS)

リード動作のとき、データ・セパレータで分離されたクロックを直列から並列に変換して8ビット内部バスに出力します。

ライト動作のとき、内部から入力される8ビット並列クロックを直列に変換し、CRCジェネレータ／チェッ

カと出力ミクサに送ります。

3.6 CRCジェネレータ／チェッカ (CRC G/C)

CRCバイトの生成，チェックを行う回路です。また，CRC生成多項式は次のとおりです。

$$X^{16}+X^{12}+X^5+1$$

リード動作のとき，リード・データのCRCの計算をし，各セクタのID情報およびデータのあとに付加されているCRCバイトと比較を行います。このとき，不一致であればエラーの指示を行います。

ライト動作のとき，CRCを計算して各セクタのID情報およびデータのあとに2バイトのCRCバイトを付け加えます。

3.7 書き込み補償回路 (PRECOMPENSATOR)

メディアの磁気特性により，リード・データが書き込み時のタイミングよりずれて再生されます。また，このずれは，データ・パターンによって予想できますので，あらかじめ予想されるシフト方向とは逆にライト・データをシフトさせて書き込み，読み出し時のずれを相殺することができます。

このずれは，データ・ウインドウ幅が狭いMFМで重要となります。

書き込み補償回路は，MFМでのデータの書き込みを行う場合のみライト・データを規則に従ってシフトさせます。

3.8 フォーマット切り替え回路

指定されたトラック・フォーマット (IBMフォーマット，またはECMA/ISOフォーマット) に切り替えを行う回路です。

フォーマット切り替え回路は，モードにより異なります。

- 内部モード時 : SELECT FORMATコマンドのFMTビットで指定
- 外部モード，レジスタ・モード時 : FMT端子の入力信号で指定

3.9 アクティブ・レベル切り替え回路

アクティブ・レベル切り替え回路は，ACTL端子によってドライブ側インタフェースのアクティブ・レベルの切り替えを行う回路です。

- ACTL=Hのとき : アクティブ・ロウ
- ACTL=Lのとき : アクティブ・ハイ

3.10 大電流ドライバ

ドライブ側出力インタフェースは、大電流ドライバ（オープン・ドレイン出力）になっており、シンク電流は24 mAです。ただし、大電流ドライバとして動作するのは、 $ACTL=H$ （アクティブ・ロウ）のときです。 $ACTL=L$ （アクティブ・ハイ）のときは、CMOSレベルの出力になります。大電流ドライバになる出力端子は次のとおりです。

HDLD, DIR, LCT, SIDE, STEP, FLTR, WE, WDATA, EMO-FM3, DS0-DS3, DEN0, DEN1

3.11 シュミット・レシーバ

ドライブ側入力インタフェースは、シュミット・レシーバになっています。 $ACTL=H$ のときはアクティブ・ロウ、 $ACTL=L$ のときはアクティブ・ハイの入力になっています。また、プルアップ抵抗は内蔵していません。シュミット・レシーバ入力端子は次のとおりです。

2SIDE, WPRT, TRK0, FLT, READY, INDEX, RDATA, ENPCS

3.12 クロック発生回路

FDCはシステム・クロックから次の4種類の内部クロックを発生しています。

- 内部システム・クロック

FDC内部ブロック全部を動作させるための基準クロックで、このクロックの周波数でデータ転送レートが決まります。

- ライト・クロック

ライト時のライト・データの転送レートを決めるクロックで、データ転送レートの2倍の周波数になります。

- 書き込み補償回路クロック

書き込み補償回路が必要とするクロックです。

- VFOクロック

アナログVFOが使用するクロック（RCLK）です。

データ転送レートによるシステム・クロックと使用端子の選択を示します。また、付録Gも参照してください。

表 3-2 水晶振動子を接続する場合

	使用するデータ転送レート (MFIMの場合) 単位: bps			
	1.0 M			1.25 M
	600 K	1.0 M		
	500 K	500 K	600 K	1.0 M
	300 K	250 K	300 K	500 K
	250 K			250 K
図番号	①	②	③	④
XA1 XA2	16 MHz	16 MHz	16 MHz	16 MHz
XB1 XB2	19.2 MHz	注 オープン	19.2 MHz	20 MHz

注 外部／内部モード：GNDに直結（図番号②-1）

レジスタ・モード：任意の外部クロック（1 ～ 19.2 MHz程度）
を入力（図番号②-2）

注意 16 MHzのシステム・クロックは、データ転送レートに関係なくXA系側に常に供給してください。

クロック使用例

例1. 水晶振動子と外部クロックを混在して使用する場合

XA系には水晶振動子を接続し、XB系には、外部クロックを供給します。

また、当然その逆も可能です。

2. 1.25 Mbpsと600 Kbpsまたは300 Kbpsのデータ転送レートを両方使用する場合

20 MHzと19.2 MHzの外部クロックを外部回路により切り替えてXB系に供給します。また、クロック切り替えによる誤動作を防ぐために、XA系のデータ転送レート（1.0 Mbps, 500, 250 Kbps）を選択しているときに、外部回路により、20 MHzと19.2 MHzを切り替えます。

図 3-4 推奨回路 水晶振動子を接続する場合

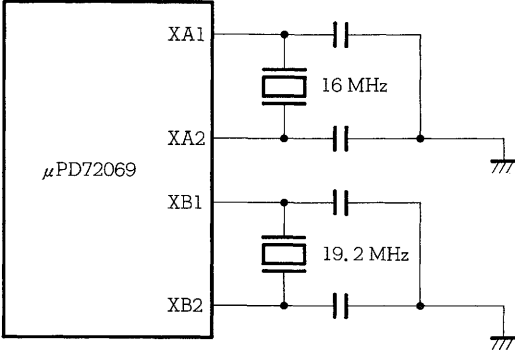
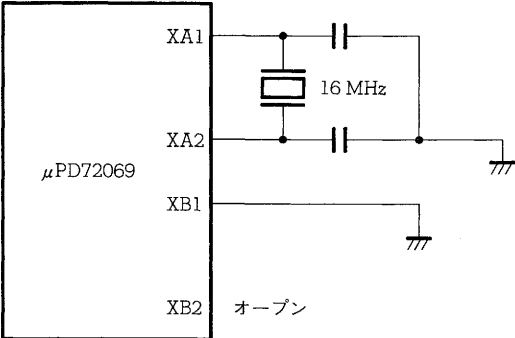
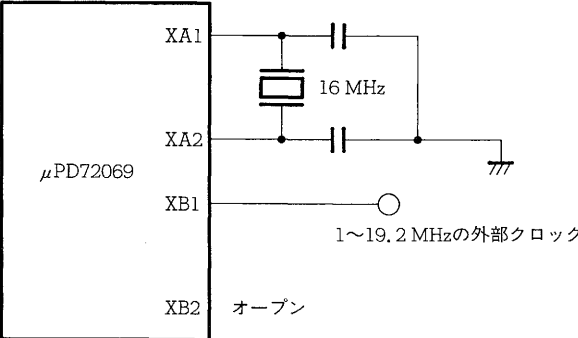
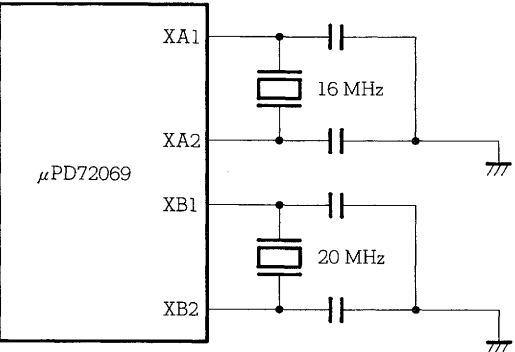
図番号	推奨接続方法
① ③	
②-1	
②-2	
④	

表 3-3 外部クロックを入力する場合

	使用するデータ転送レート (MFMの場合) 単位: bps			
	1.0 M			1.25 M
	600 K	1.0 M		
	500 K	500 K	600 K	1.0 M
	300 K	250 K	300 K	500 K
	250 K			250 K
図番号	⑤	⑥	⑦	⑧
XA1 XA2	16 MHz	16 MHz	16 MHz	16 MHz
XB1 XB2	19.2 MHz	注 オープン	19.2 MHz	20 MHz

注 外部／内部モード時：GNDに直結(図番号⑥-1)
または16 MHzの外部ク
ロックを入力(図番号⑥
-2)

レジスタ・モード時：任意の外部クロック(1
～19.2 MHz程度)を
入力(図番号⑥-3)

注意 16 MHzのシステム・クロックは、データ転
送レートに関係なくXA系側に常に供給して
ください。

クロック使用例

例1. 水晶振動子と外部クロックを混在して使用する場合

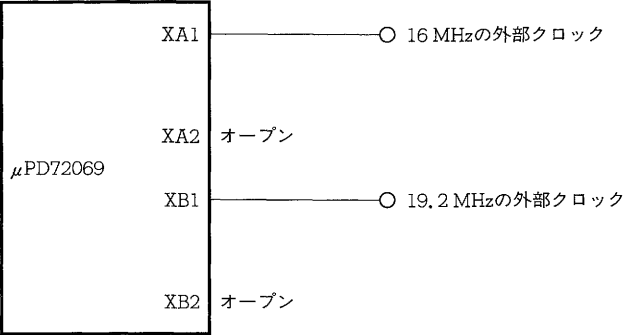
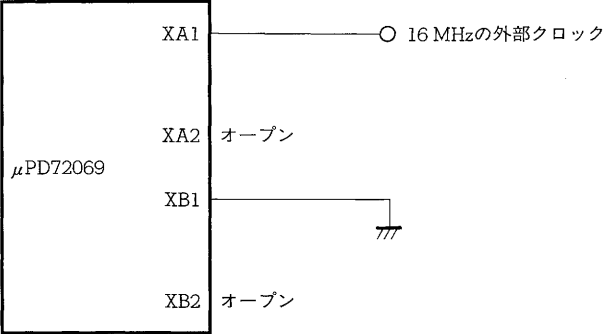
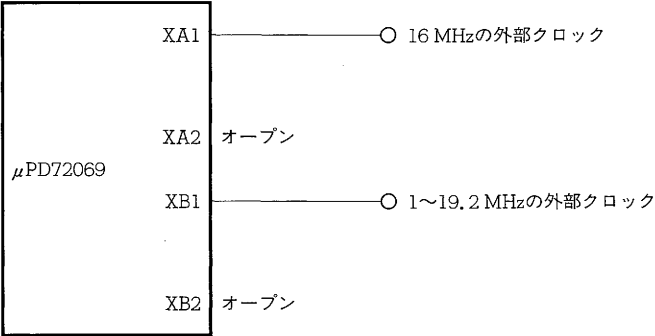
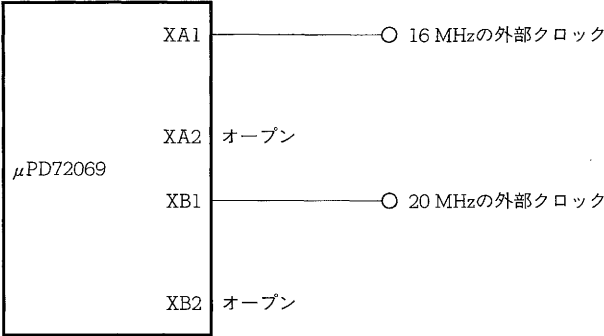
XA系には水晶振動子を接続し、XB系には、外部クロックを供給します。

また、当然その逆も可能です。

2. 1.25 Mbpsと600 Kbpsまたは300 Kbpsのデータ転送レートを両方使用する場合

20 MHzと19.2 MHzの外部クロックを外部回路により切り替えてXB系に供給します。また、
クロック切り替えによる誤動作を防ぐために、XA系のデータ転送レート(1.0 Mbps, 500,
250 Kbps)を選択しているときに、外部回路により、20 MHzと19.2 MHzを切り替えます。

図3-5 外部クロックを入力する場合

図番号	推奨接続方法
⑤ ⑦	
⑥-1	
⑥-2 ⑥-3	
⑧	

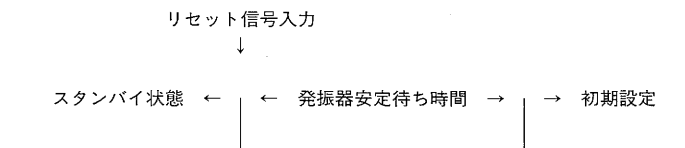
3.12.1 水晶発振回路の使用上の注意

μPD72069は2つの水晶発振回路を内蔵しています。これらの水晶発振回路は動作開始後クロックが安定するまでに、ある程度の時間を要します。次のような場合には、必ず発振回路が安定するまで時間待ちを行ってください。この時間が不十分の場合、μPD72069の誤動作の原因となります。

- 電源投入後、リセット信号を入力（またはSOFTWARE RESETコマンドを発行）するまで
- スタンバイ状態を解除するときに、START CLOCKコマンドを発行してからRESET STANDBYコマンドを発行するまで
- リセット信号によりスタンバイ状態を解除した場合

図3-6にリセット信号入力を行った場合を示します。

図3-6 リセット信号によりスタンバイ状態を解除する場合の発振器安定時間待ち



注意 リセット・パルス幅が発振器安定待ち時間よりも短い場合には、発振器安定待ち時間後、初期設定においてSOFTWARE RESETコマンドの発行、またはリセット信号の入力が必要です。リセット・パルス幅が発振器安定待ち時間よりも長い場合には、SOFTWARE RESETコマンドの発行やリセット信号の入力は unnecessary です。

第4章 動作モード

FDCは、データ転送レートなどの動作設定方法の異なる3つのモード（外部モード、内部モード、レジスタ・モード）を持っています。この章では、各モードについて説明します。

4.1 各モードの特徴比較

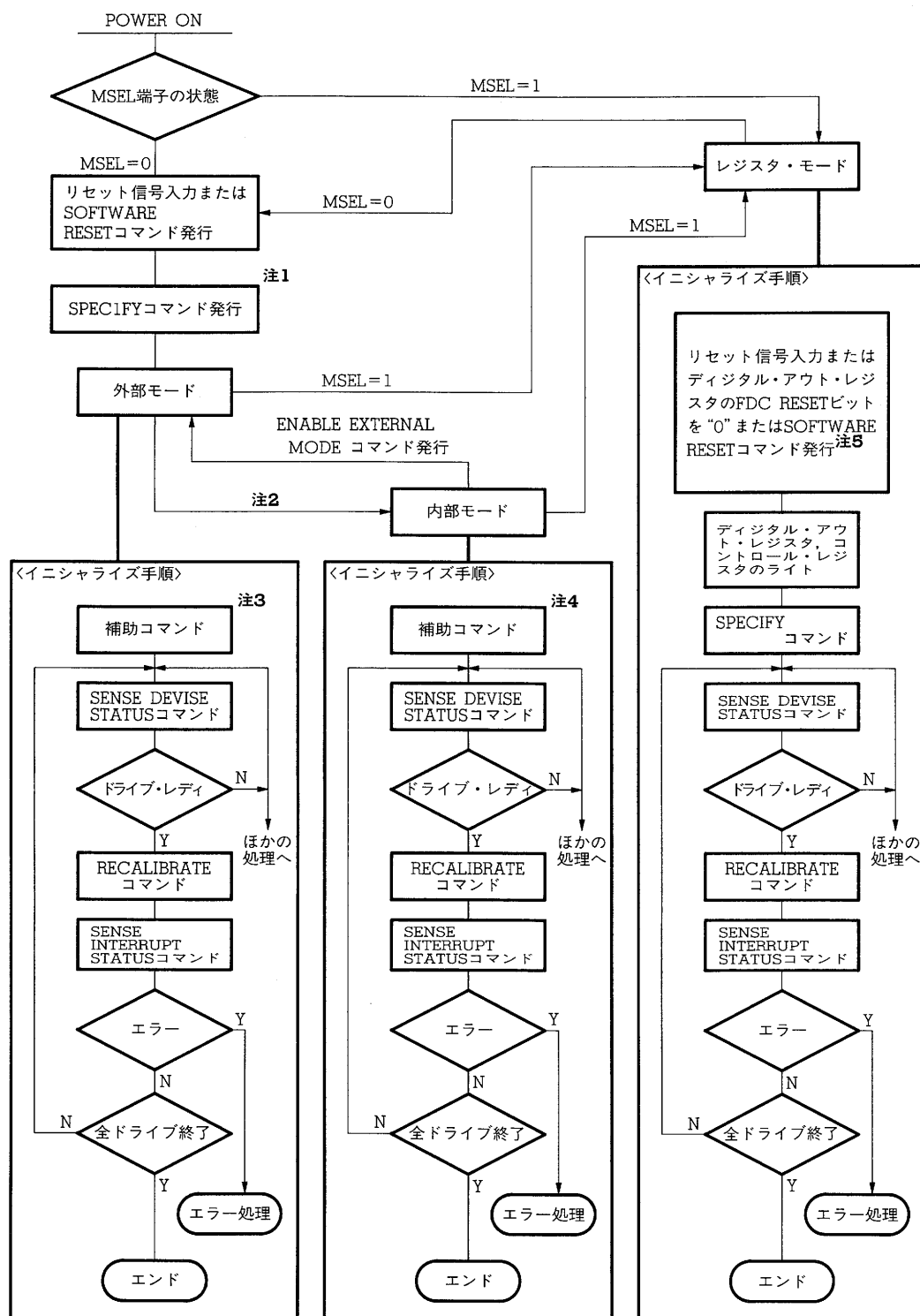
各モードの特徴比較を表4-1に示します。

表4-1 特徴比較（外部モード、内部モード、レジスタ・モード）

項 目	外部モード	内部モード	レジスタ・モード
データ転送レートの設定	端子入力レベルで設定	補助コマンドで設定	端子入力レベルおよび内蔵レジスタで設定
書き込み補償量の設定	端子入力レベルで設定	補助コマンドで設定	端子入力レベルで設定
モータON信号制御	補助コマンドで設定	補助コマンドで設定	内蔵レジスタに設定
ドライブ・セレクト 信号制御	コマンドにより 自動生成	コマンドにより 自動生成	内蔵レジスタに設定
フォーマットの設定 (IBM/ISO)	端子入力レベルで設定	補助コマンドで設定	端子入力レベルで設定
モードの設定	端子入力レベルおよびリセットまたは補助コマンド	端子入力レベルおよび補助コマンド	端子入力レベルで設定
特 徴	ソフト互換性 (μ PD765A, 72065を使用したシステムとソフトウェアの完全互換可能)	使用部品数の削減 (最小のハードウェア構成が可能)	IBMコンパチブル (IBM PC/AT TM , PC/XT TM 互換システムを容易に実現)

注意 レジスタ・モードから内部モードへは、直接変更できません。一度外部モードにしたあと、CONTROL INTERNAL MODEコマンド、CONTROL DATA TRANSFER RATEコマンド、PRECOMPENSATIONコマンドのうちいずれかを実行することにより、内部モードにしてください。

図4-1 モードの移行と各モードのイニシャライズ手順



注1. FDCは、このときすでに外部モードになっています。

2. CONTROL INTERNAL MODEコマンド、CONTROL DATA TRANSFER RATEコマンド、PRECOMPENSATIONコマンド発行

3. ENABLE MOTORSコマンド等

4. ENABLE MOTORS, SELECT FORMATコマンド等

5. リセット信号入力によりデジタル・アウト・レジスタは、全ビット“0”になります。

4.2 外部モード

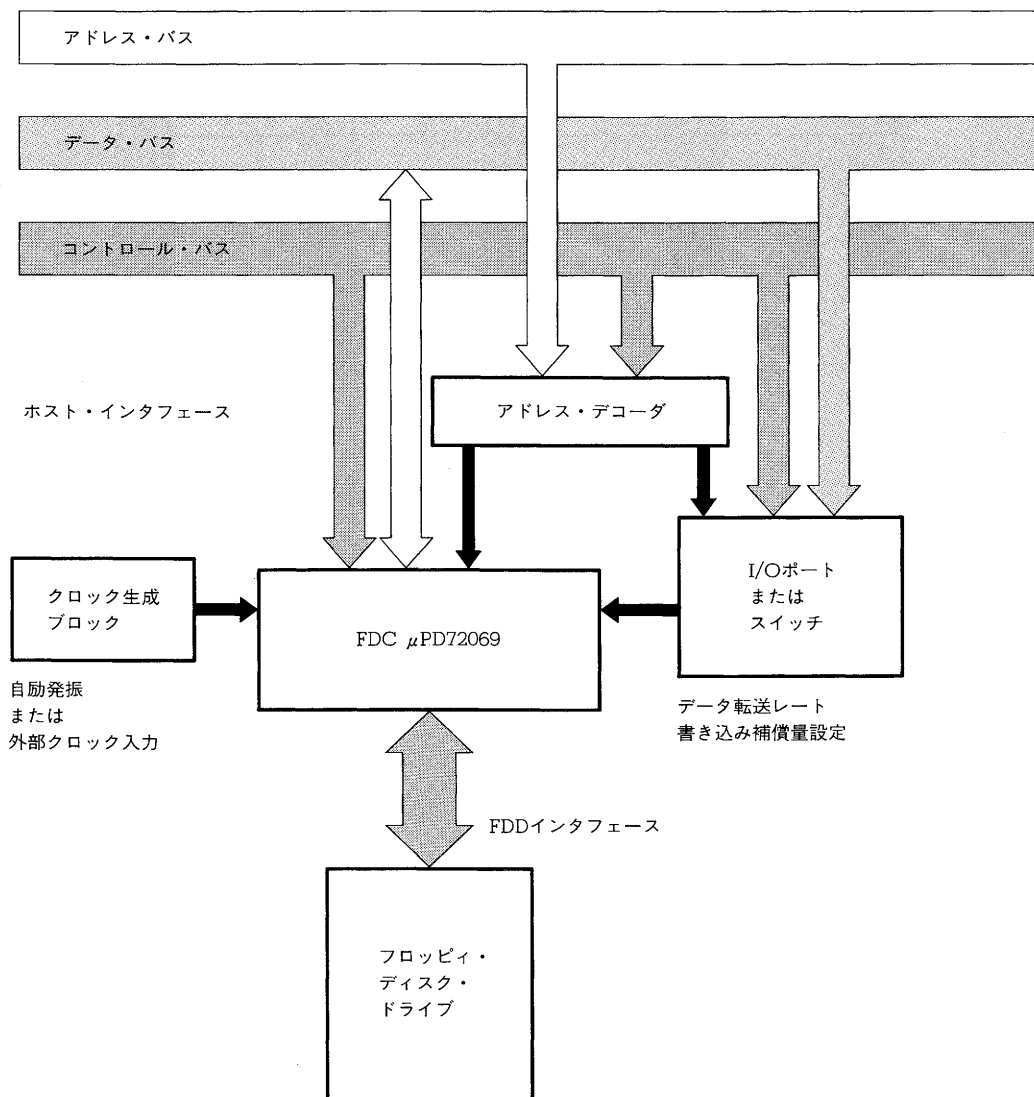
外部モードでは、データ転送レート、書き込み補償量、フォーマットの種類を端子入力レベルで設定します。

リセット直後や、ENABLE EXTERNAL MODEコマンドを実行した場合には、このモードになります。ただし、このときMSEL端子の状態はロウ・レベルです。

4.2.1 外部モードでのシステム構成

外部モードでのシステム構成ブロック図を示します。

図 4-2 外部モードでのシステム構成ブロック図



注意 μ PD72065, 72065B, 72066でスタンバイ機能を使用している場合、その部分のソフトウェアの変更が必要となります。

4.2.2 外部モードでのデータ転送レート

外部モードでのデータ転送レートはDR2端子-DR0端子で設定します。表4-2にDR2端子-DR0端子とデータ転送レートの関係を示します。

表4-2 外部モード時のデータ転送レート

DR2端子	DR1端子	DR0端子	データ転送レート (単位: bps)	
			FM	MFM
L	L	L	125 K	250 K
		H	250 K	500 K
	H	L	300 K	600 K
		H	150 K	300 K
H	L	L	250 K	500 K
		H	500 K	1.0 M
	H	L	(625 K)	(1.25 M)
		H	300 K	600 K

注意 XB系に20 MHzのクロックを供給した場合のみ、DR2=H, DR1=H, DR0=Lの設定で、データ転送レート1.25 Mbpsを使用することができます。また、XB系に20 MHzのクロックを供給しているときには、データ転送レート600, 300 Kbps (MFM) は使用できません。

4.2.3 外部モードでの書き込み補償量

外部モードでの書き込み補償量は、DR2端子、DR1端子、PCS1端子、PCS0端子で設定します。表4-3に各端子と書き込み補償量の関係を示します。

表 4-3 外部モード時の書き込み補償量

DR2端子	DR1端子	PCS1端子	PCS0端子	書き込み補償量 (単位: ns)
L	L	L	L	0
			H	125
		H	L	188
			H	250
	H	L	L	0
			H	104 (100)
		H	L	156 (150)
			H	208 (200)
H	L	L	L	0
			H	63
		H	L	125
			H	188
	H	L	L	0
			H	52 (50)
		H	L	104 (100)
			H	156 (150)

注意1. DRO端子のレベルは無関係です。

2. かっこ内は、XB系に20 MHzのクロックを供給した場合です。

4.3 内部モード

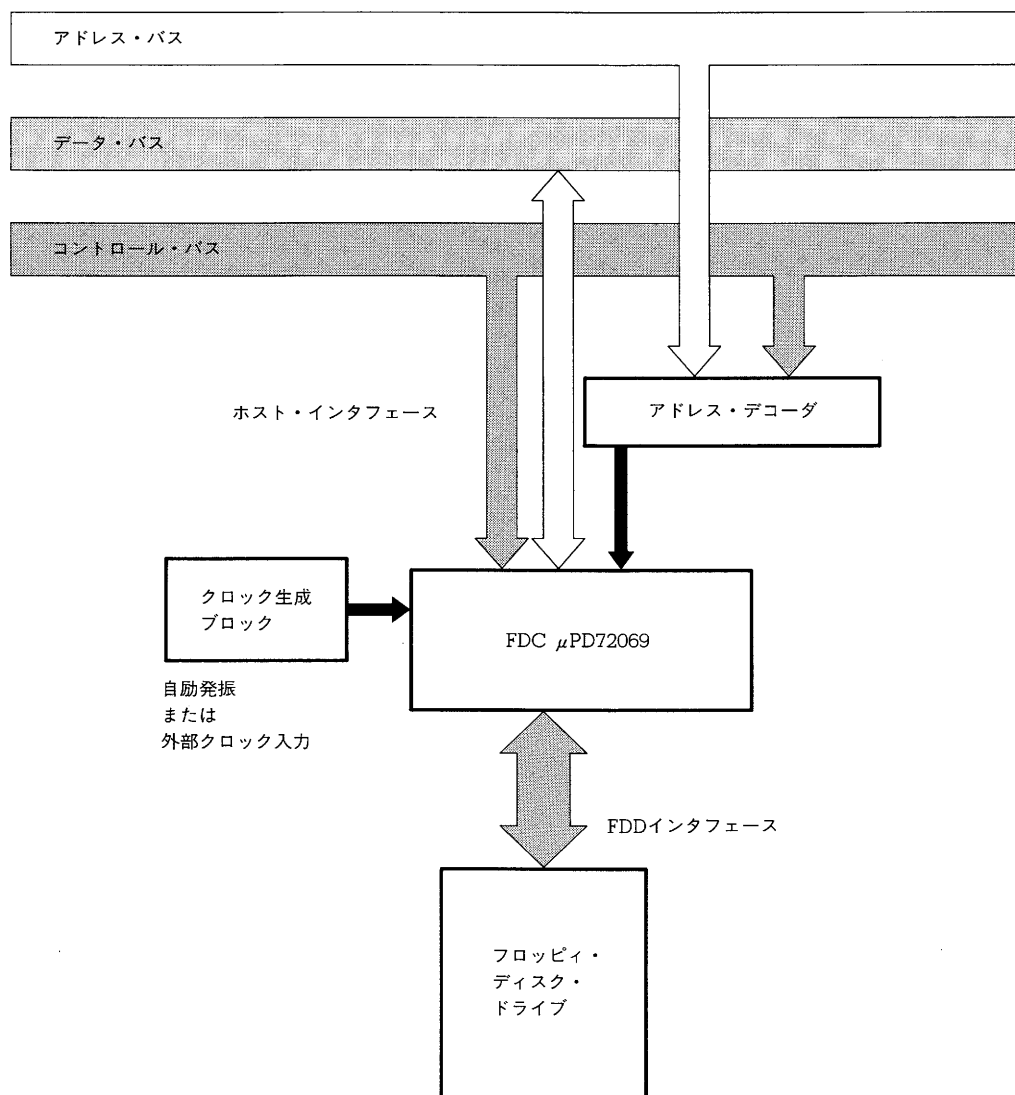
内部モードでは、データ転送レート、書き込み補償量、フォーマットの種類を補助コマンドで設定します。

CONTROL INTERNAL MODEコマンド、CONTROL DATA TRANSFER RATEコマンド、PRECOMPENSATIONコマンドのうちいずれかを実行することでこのモードになります。ただし、このときMSEL端子の状態はロウ・レベルです。

4.3.1 内部モードでのシステム構成

内部モードでのシステム構成ブロック図を示します。

図 4-3 内部モードでのシステム構成ブロック図



注意 μ PD72065, 72065B, 72066でスタンバイ機能を使用している場合、その部分のソフトウェアの変更が必要となります。

4.3.2 内部モードでのデータ転送レート

内部モードでのデータ転送レートは、CONTROL DATA TRANSFER RATEコマンドまたは、CONTROL INTERNAL MODEコマンドで設定します。

表4-4にDR2, DR1, DR0ビットとデータ転送レートの関係を示します。

表4-4 内部モード時のデータ転送レート

DR2ビット	DR1ビット	DR0ビット	データ転送レート (単位: bps)	
			FM	MFM
0	0	0	125 K	250 K
		1	250 K	500 K
	1	0	300 K	600 K
		1	150 K	300 K
1	0	0	250 K	500 K
		1	500 K	1.0 M
	1	0	(625 K)	(1.25 M)
		1	300 K	600 K

注意 XB系に20 MHzのクロックを供給した場合のみ、DR2=1, DR1=1, DR0=0の設定で、データ転送レート1.25 Mbpsを使用することができます。また、XB系に20 MHzのクロックを供給しているときには、データ転送レート600, 300 Kbps (MFM) は使用できません。

4.3.3 内部モードでの書き込み補償量

内部モードでの書き込み補償量は、CONTROL INTERNAL MODEコマンド、CONTROL DATA TRANSFER RATEコマンド、PRECOMPENSATIONコマンドのDR2、DR1、PCS1、PCS0ビットで設定します。表4-5に各ビットと書き込み補償量の関係を示します。

表 4-5 内部モード時の書き込み補償量

DR2ビット	DR1ビット	PCS1ビット	PCS0ビット	書き込み補償量 (単位: ns)
0	0	0	0	0
			1	125
		1	0	188
			1	250
	1	0	0	0
			1	104 (100)
		1	0	156 (150)
			1	208 (200)
1	0	0	0	0
			1	63
		1	0	125
			1	188
	1	0	0	0
			1	52 (50)
		1	0	104 (100)
			1	156 (150)

注意1. DR0ビットの値は、無関係です。

2. カッコ内は、XB系に20 MHzのクロックを供給した場合です。

4.4 レジスタ・モード

レジスタ・モードでは、データ転送レートを端子入力レベルおよびFDC内蔵のレジスタへ書き込むことにより設定します。また、書き込み補償量およびフォーマットの種類は端子入力レベルで設定します。

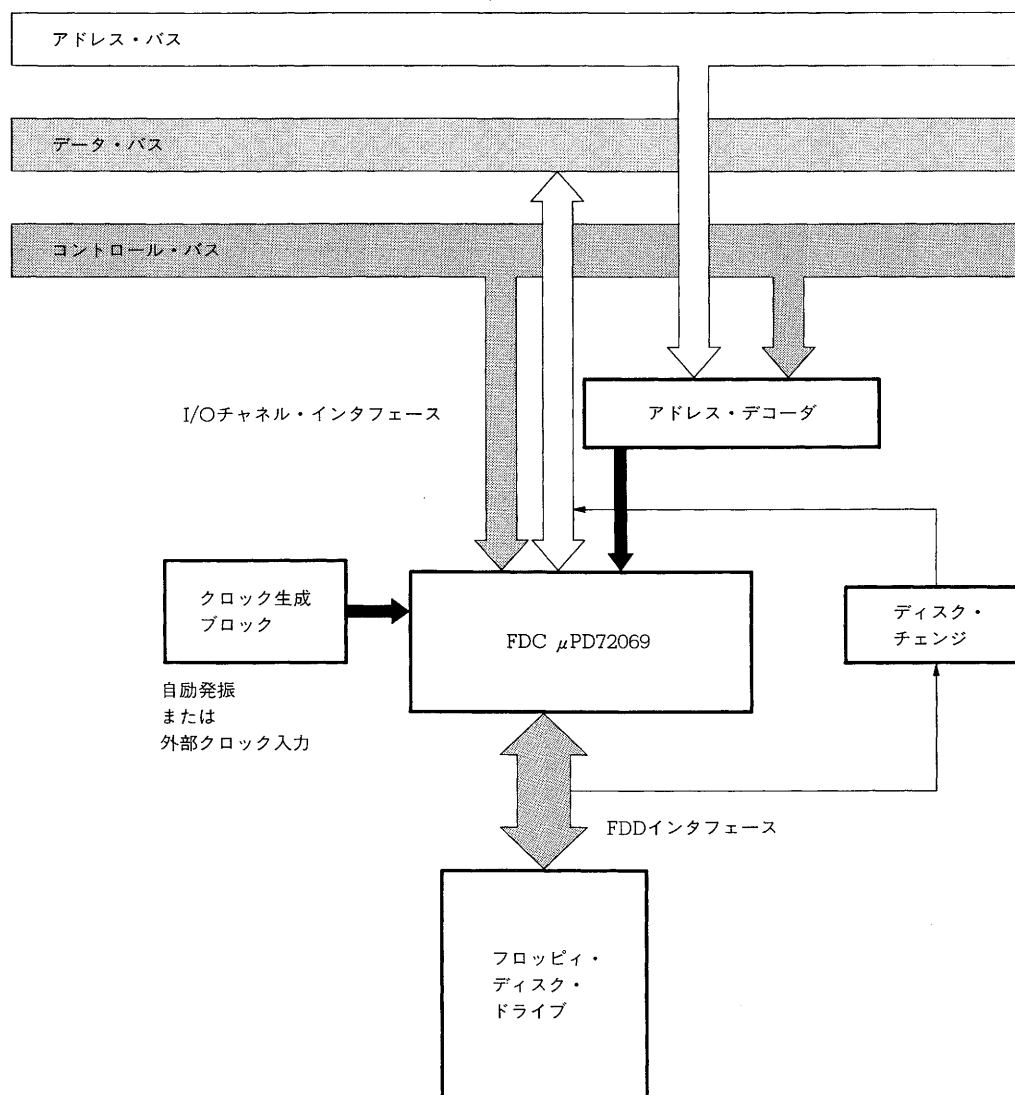
このモードは、専用回路としてDMARQ/INT制御回路、ドライブ選択回路、モータON/OFF回路などを使用します。

このレジスタ・モードを使用するとIBM PC/AT, PC/XTにコンパチブルなフロッピー・ディスク・ドライブを容易に実現できます。ただし、このときMSEL端子の状態は、ハイ・レベルです。また、MSEL端子状態をロウ・レベルにすると外部モードになります。

4.4.1 レジスタ・モードでのシステム構成

レジスタ・モードでのシステム構成ブロック図を示します。

図 4-4 レジスタ・モードでのシステム構成ブロック図



4.4.2 レジスタ・モード専用レジスタ

レジスタ・モードでは、レジスタ・モード専用のFDC内蔵レジスタを使用します。

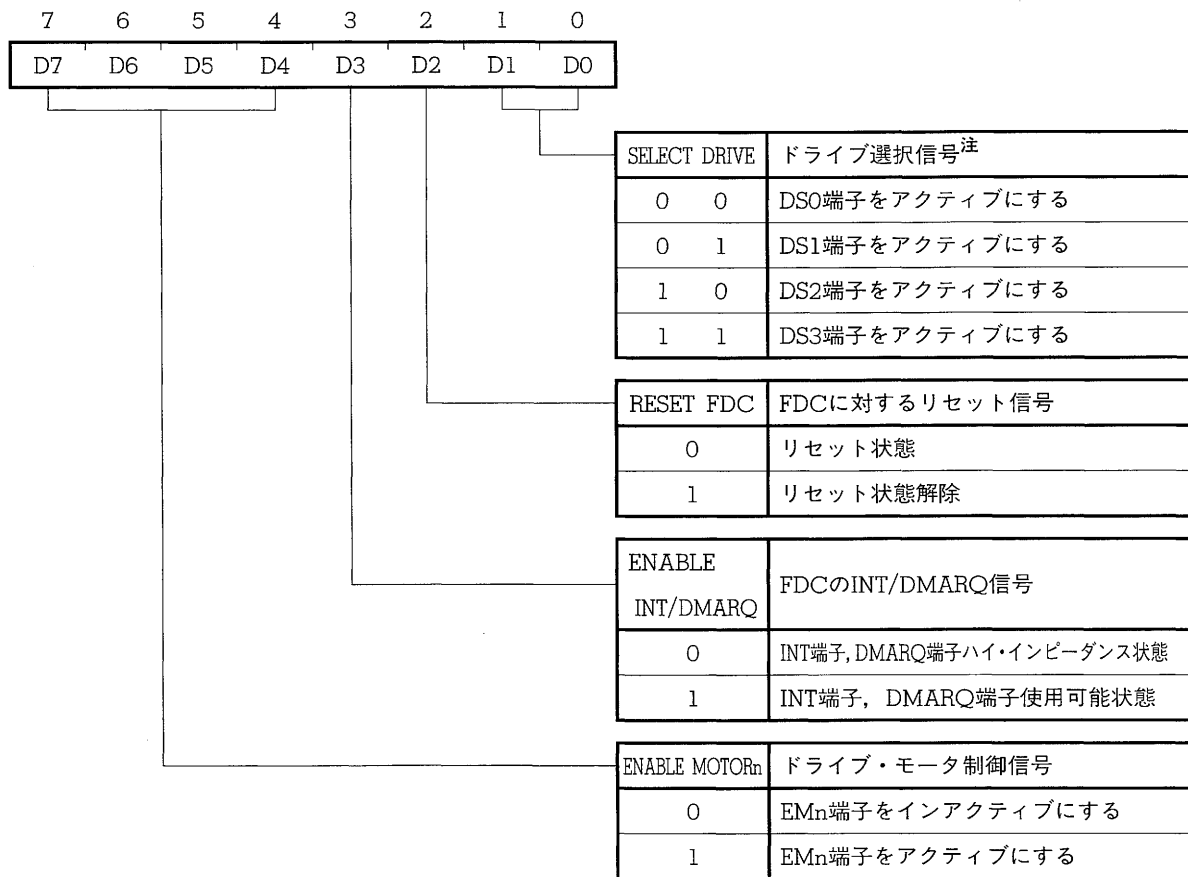
レジスタには、次の2種類があります。

- ・デジタル・アウト・レジスタ
- ・コントロール・レジスタ

(1) デジタル・アウト・レジスタ

このレジスタは、リセット信号やドライブ選択信号などを制御するレジスタです。デジタル・アウト・レジスタの構成を図に示します。

図4-5 デジタル・アウト・レジスタ構成



(D7=EM3, D6=EM2, D5=EM1, D4=EM0)

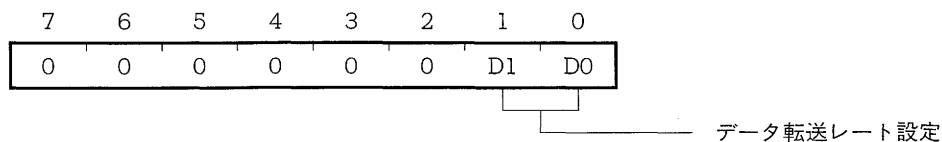
注 ドライブ選択信号 (DS0-DS4) はENABLE MOTORビット (D4-D7) が1のドライブのみアクティブになります。

注意 デジタル・アウト・レジスタはRESET信号 (ハードウェア・リセット) でのみ初期化され、そのときの状態は全ビット0となります。

(2) コントロール・レジスタ

このレジスタは、データ転送レートを設定するレジスタです。コントロール・レジスタの構成を図に示します。

図 4-6 コントロール・レジスタ構成



注意 コントロール・レジスタはRESET信号（ハードウェア・リセット）でのみ初期化され、そのときの状態はD1ビット=1, D0ビット=0です。

4.4.3 レジスタ・モードでのデータ転送レート

レジスタ・モードでのデータ転送レートは、DR2, DR1端子とコントロール・レジスタのDATA RATE (D0, D1) ビットで設定します。表 4-6 にデータ転送レートを示します。

表 4-6 レジスタ・モード時のデータ転送レート

DR2端子	DR1端子	コントロール・レジスタ		データ転送レート (単位: bps)	
		D1ビット	D0ビット	FM	MFM
L	L	0	0	250 K	500 K
			1	125 K	250 K
		1	0	125 K	250 K
			1	125 K	250 K
	H	0	0	250 K	500 K
			1	150 K	300 K
		1	0	125 K	250 K
			1	150 K	300 K
H	L	0	0	500 K	1.0 M
			1	250 K	500 K
		1	0	250 K	500 K
			1	125 K	250 K
	H	0	0	500 K	1.0 M
			1	300 K	600 K
		1	0	250 K	500 K
			1	150 K	300 K

注意 リセット直後は、D1=1, D0=0となりデータ転送レートは、500または250 Kbps (MFM時) となります。

4.4.4 レジスタ・モードでの書き込み補償量

レジスタ・モードでの書き込み補償量は、外部モードと同様にPCS1, PCS0端子、およびDR1端子で設定します。表4-7に書き込み補償量を示します。

表4-7 レジスタ・モード時の書き込み補償量

DR2端子	DR1端子	PCS1端子	PCS0端子	書き込み補償量 (単位: ns)
L	L	L	L	0
			H	125
		H	L	188
			H	250
	H	L	L	0
			H	104
		H	L	156
			H	208
H	L	L	L	0
			H	63
		H	L	125
			H	188
	H	L	L	0
			H	52
		H	L	104
			H	156

注意 DR0端子レベルは無関係です。

第5章 コマンド

5.1 コマンド動作の概要

5.1.1 Phase

FDCはホストから与えられるコマンドを次の3つのPhase順に実行します。

(1) Command Phase (C-Phase)

FDCは、アイドル状態（コマンド待ち）のときにホストからコマンド・バイトと、そのコマンドの動作を規定するパラメータ・バイトを受け取ります。

ホストは、各パラメータ・バイトを指定された順に従ってすべて書き込む必要があります。

(2) Execution Phase (E-Phase)

パラメータ・バイトに従ってコマンドを実行します。

・リード／ライト系：ディスク装置とホスト間でデータ転送（DMAまたはINTで処理）します（READ IDを除く）。

・シーク系 ：シーク・パルスが発生します。

(3) Result Phase (R-Phase)

コマンドの実行結果を報告するためのリザルト・ステータス・バイトなどをデータ・レジスタにセットします。

ホストはこれらの情報をすべて読み取る必要があります。

コマンドごとのPhase構成は表5-1に示します。

表5-1 コマンドごとのPhase構成

コマンド	C-Phase	E-Phase	R-Phase	INT
リード／ライト系	○	○	○	有
シーク系	○	○	—	有
センス・ステータス	○	—	○	無
INVALID				
SPECIFY	○	—	—	無
補助系	○	—	注	無

注 SOFTWARE RESET, SET STANDBYおよびSTART CLOCKコマンドのみR-Phaseはありません。

5.1.2 動作概要

★ C-Phaseにおいてホストは、FDCのデータ・レジスタを選択 ($\overline{CS}=L$, $A0=H$) するか、補助コマンドを選択 ($\overline{CS}=L$, $A0=L$) してコマンド・バイトとパラメータ・バイトを順次書き込みます ($\overline{WR}=L$)。

また、R-Phaseでは、ホストは同じくFDCのステータス・レジスタを選択し ($\overline{CS}=L$, $A0=H$)、リザルト・ステータス・バイトとパラメータ・バイトを順次読み出します ($\overline{RD}=L$)。ただし、C-Phase、R-Phaseでデータ・レジスタの書き込み、読み出しを行うには、ホストはあらかじめステータス・レジスタを選択し、ステータスを読み出して ($\overline{RD}=L$)、RQMビット、DIOビット、CBビットなどをチェックしてください。

5.2 コマンドの種類

FDCには、次の10種類の補助コマンドと17種類のコマンドがあります。

5.2.1 コマンドの概略

コマンドの概略を示します。

表 5-2 コマンドの概略

分 類	コ マ ン ド 名	概 略
補助系	SOFTWARE RESET	FDCを初期状態に設定します。
	CONTROL INTERNAL MODE	FDCを内部モードにし、データ転送レートと書き込み補償量を設定します。
	CONTROL DATA TRANSFER RATE	データ転送レートを設定します。
	PRECOMPENSATION	書き込み補償量を設定します。
	SELECT FORMAT	IBM, ECMA/ISOのいずれかのフォーマットを選択します。
	ENABLE MOTORS	スピンドル・モータのON/OFFを制御します。
	SET STANDBY	FDCをスタンバイ状態にします。
	START CLOCK	クロック発生回路の動作を開始させます。
	RESET STANDBY	スタンバイ状態を解除します。
	ENABLE EXTERNAL MODE	内部モードから外部モードへ移行します。
イニシャライズ	SPECIFY	FDCの動作モードを定義します。
リード系	READ DATA	セクタを指定してそのデータをホストへ転送します。
	READ DELETED DATA	
	READ ID	1 セクタ分のIDを読み出します。
	READ DIAGNOSTIC	トラックのフォーマットをチェックします。
	SCAN EQUAL	1 セクタごとにデータをホストのデータと比較し、条件にあうセクタを検出します。
	SCAN LOW OR EQUAL	
	SCAN HIGH OR EQUAL	
ライト系	WRITE DATA	セクタを指定してホストからのデータを転送します。
	WRITE DELETED DATA	
	WRITE ID	1トラック分のフォーマットを書き込みます。
シーク系	RECALIBRATE	ヘッドを最外トラック（トラック0）へ移動させます。
	SEEK	ヘッドを指定シリンダへ移動させます。
センス系	SENSE INTERRUPT STATUS	FDC内部の割り込み要因（シーク・エンド、状態遷移）を読み出します。
	SENSE DEVICE STATUS	フロッピー・ディスク・ドライブの状態を読み出します。
そのほか	INVALID	データ・レジスタに対し未定義コマンドを発行した場合の処理をします。
	VERSION	Bタイプの製品を識別します。

5.2.2 補助コマンドとほかのコマンドの違い

補助コマンドは、 μ PD765にない、追加されたコマンドです。また、補助コマンドとほかのコマンドでは、C-Phase時に書き込むレジスタが異なります。アドレスは表3-1を参照してください。

コマンド名	C-Phase時に書き込むレジスタ	A0端子
補助コマンド	補助コマンド・レジスタ	L
ほかのコマンド	データ・レジスタ	H

5.3 コマンド・バイト

コマンド・バイトは、C-Phase中最初の1バイトまたは2バイトからなります。FDCは、コマンド・バイトにより各コマンドを判別します。

以下にFDCのコマンド・バイト中のビットの意味を示します。

○補助系コマンド

- DR2-DR0 : Data Rate2-0

PCS1, PCS0: Precompensation1, 0

FDCを外部モードから内部モードに変更します。また、内部モードのときに、データ転送レートおよび書き込み補償量を設定します。

使用するコマンド: CONTROL INTERNAL MODE, CONTROL DATA TRANSFER RATE, PRECOMPENSATION

- FMT: Format Select

ディスクのフォーマットを指定します。

使用するコマンド: SELECT FORMAT

- EM3-EM0: Enable Motor3-0

EM3-EM0端子に信号が出力され、内部モードおよび外部モード時にフロッピー・ディスク・ドライブのスピンダル・モータを4台まで制御します。

使用するコマンド: ENABLE MOTORS

○補助系コマンド以外

- MT: Multitrack

MT=1のときマルチトラック動作を指定します。

使用するコマンド: リード／ライト系 (READ ID, WRITE ID, READ DIAGNOSTICを除く)

- MF: MFM Mode

MF=0のときFM

MF=1のときMFM動作を指定します。

使用するコマンド: リード／ライト系

- SK: Skip

DDMAまたはDAMのセクタを読み飛ばすことを指定します。

使用するコマンド: READ DATA, READ DELETED DATA, SCAN EQUAL, SCAN LOW OR EQUAL, SCAN HIGH OR EQUAL

- HD: Head

物理ヘッド番号0 (おもて) または1 (裏) を指定します。

使用するコマンド: リード／ライト系, SEEK, SENSE DEVICE STATUS

- US1, US0 : Unit Select1, 0

US1, US0ビットでコマンドの発行対象となるフロッピー・ディスク・ドライブを指定します。

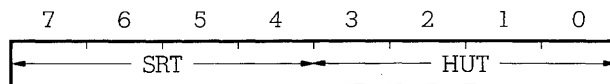
使用するコマンド：リード／ライト系, SEEK, SENSE DEVICE STATUS

5.4 パラメータ・バイト

FDCのコマンド・パラメータを示します。

(1) SRT : Step Rate Time

HUT : Head Unload Time



上位4ビットがSRT，下位4ビットがHUTを示す1バイトのパラメータです。

使用するコマンド：SPECIFY

○SRT

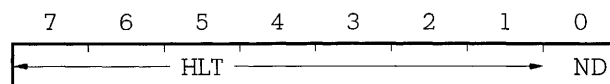
ステップ・パルス間隔を指定します。

○HUT

コマンドの実行終了後，リード／ライト・ヘッドをアンロード状態にするまでの時間を指定します。

(2) HLT : Head Load Time

ND : Non-DMA Mode



上位7ビットがHLT，最下位ビットがNDを示す1バイトのパラメータです。

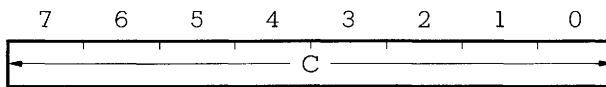
使用するコマンド：SPECIFY

○HLT

リード／ライト・ヘッドをロード後に安定させるための待ち時間を指定します。

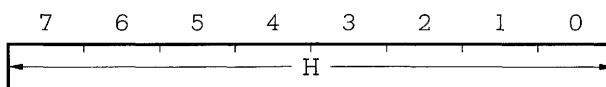
○ND

リード／ライト系コマンドのE-Phaseでのデータ転送モード（DMAまたはNon-DMAモード）を指定します。

(3) C : Cylinder Number

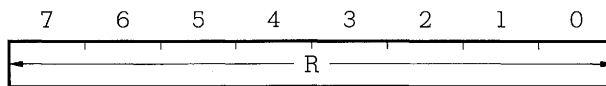
コマンド実行の対象となるセクタ，またはトラックのシリンダ番号を指定します。

使用するコマンド：リード／ライト系（READ ID，WRITE IDを除く）

(4) H : Head Number

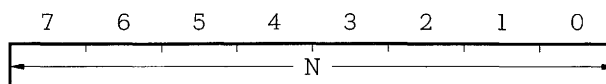
コマンド実行の対象となるセクタ，またはトラックの論理ヘッド番号（メディア上の情報）を指定します。

使用するコマンド：リード／ライト系（READ ID，WRITE IDを除く）

(5) R : Record Number

コマンド実行の対象となるセクタ番号を指定します。

使用するコマンド：リード／ライト系（READ ID，WRITE IDを除く）

(6) N : Record Length

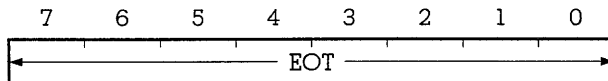
コマンド実行の対象となる1セクタ内のデータ長を指定します。

使用するコマンド：リード／ライト系（READ IDを除く）

表 5-3 1 セクタ当たりのバイト数によるデータ長

N (16)	1 セクタ当たりの バイト数
00	128
01	256
02	512
03	1024
04	2048
05	4096
06	8192

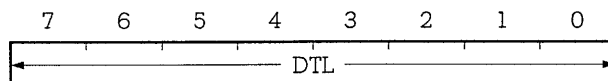
(7) EOT : End of Track



トラック上でアクセスする最終セクタ番号を指定します。

使用するコマンド：リード／ライト系（READ ID, WRITE IDを除く）

(8) DTL : Data Length



1 セクタ当たりの処理データ長を示します。

- DTL=01Hのとき：1 バイト／セクタを指定
- DTL≥80Hのとき：128バイト／セクタを指定

DTL<80Hの場合（DTLがセクタの途中までしか指定していないとき）

Read時：全セクタについてDTLで指定するデータよりあとのデータも読み取ります。ただし、データ・レジスタにセットしないでCRCチェックのみを行います。

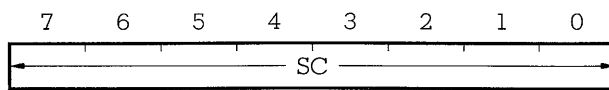
Write時：全セクタについてDTLで指定するデータのあとに00Hを書き込みます。

使用するコマンド：READ DATA, READ DELETED DATA, WRITE DATA, WRITE DELETED DATA, READ DIAGNOSTIC

N≠0のとき、DTLバイトは意味を持ちません。

★

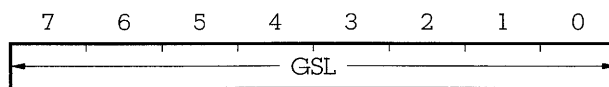
(9) SC : Sector



WRITE IDコマンドで作成する1トラック当たりのセクタ数を指定します。

使用するコマンド：WRITE ID

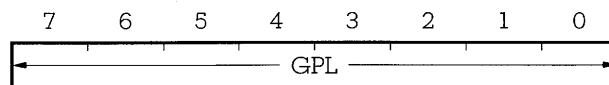
(10) GSL : Gap Skip Length



Gap3の読み飛ばしバイト数を指定します。

使用するコマンド：リード／ライト系 (READ ID, WRITE ID)

(11) GPL : Gap Length



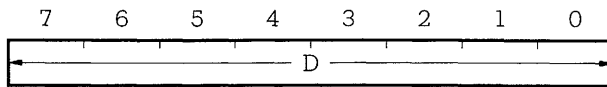
Gap3の書き込みバイト数を指定します。

使用するコマンド：WRITE ID

表 5-4 データ長に対するGSL値とGPL値の例

ドライブ	モード	パラメータ	N (16)	EOP (16)	GSL (16)	GPL (16)
		IBMフォーマット				
8"	FM	128バイト／セクタ	00	1A	07	1B
		256	01	0F	0E	2A
		512	02	08	1B	3A
		1024	03	04	47	8A
		2048	04	02	C8	FF
		4096	05	01	C8	FF
	MFM	256バイト／セクタ	01	1A	0E	36
		512	02	0F	1B	54
		1024	03	08	35	74
		2048	04	04	99	FF
		4069	05	02	C8	FF
		8192	06	01	C8	FF
5"	FM	128バイト／セクタ	00	12	07	09
		128	00	10	10	19
		256	01	08	18	30
		512	02	04	46	87
		1024	03	02	C8	FF
		2048	04	01	C8	FF
	MFM	256バイト／セクタ	01	12	0A	0C
		256	01	10	20	32
		512	02	08	2A	50
		1024	03	04	80	F0
		2048	04	02	C8	FF
		4096	05	01	C8	FF
3.5"	FM	128バイト／セクタ	00	0F	07	1B
		256	01	09	0E	2A
		512	02	05	1B	3A
	MFM	256バイト／セクタ	01	0F	0E	36
		512	02	09	1B	54
		1024	03	05	35	74

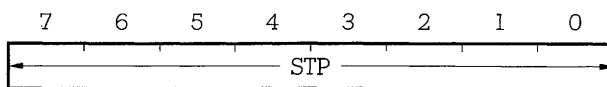
(12) D : Data



WRITE IDコマンドでデータ部に書き込むデータ・パターンを指定します。

使用するコマンド：WRITE ID

(13) STP : Step

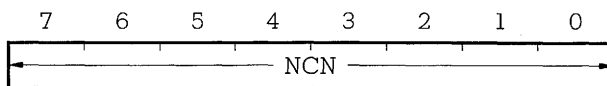


SCANコマンド実行時, STPが01Hであれば次のセクタを続けて処理し, 02Hであれば1セクタ飛びに処理します。02Hのときは, 次の式を満足するようにパラメータのRバイトおよびEOTバイトを設定してください。

$$R + 2(n - 1) = \text{EOT} \quad n: \text{処理すべきセクタ数}$$

使用するコマンド：SCAN EQUAL, SCAN LOW OR EQUAL, SCAN HIGH OR EQUAL

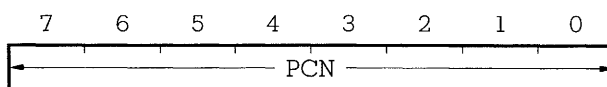
(14) NCN : New Cylinder Number



シーク先のシリンダ番号を指定します。

使用するコマンド：SEEK

(15) PCN : Present Cylinder Number



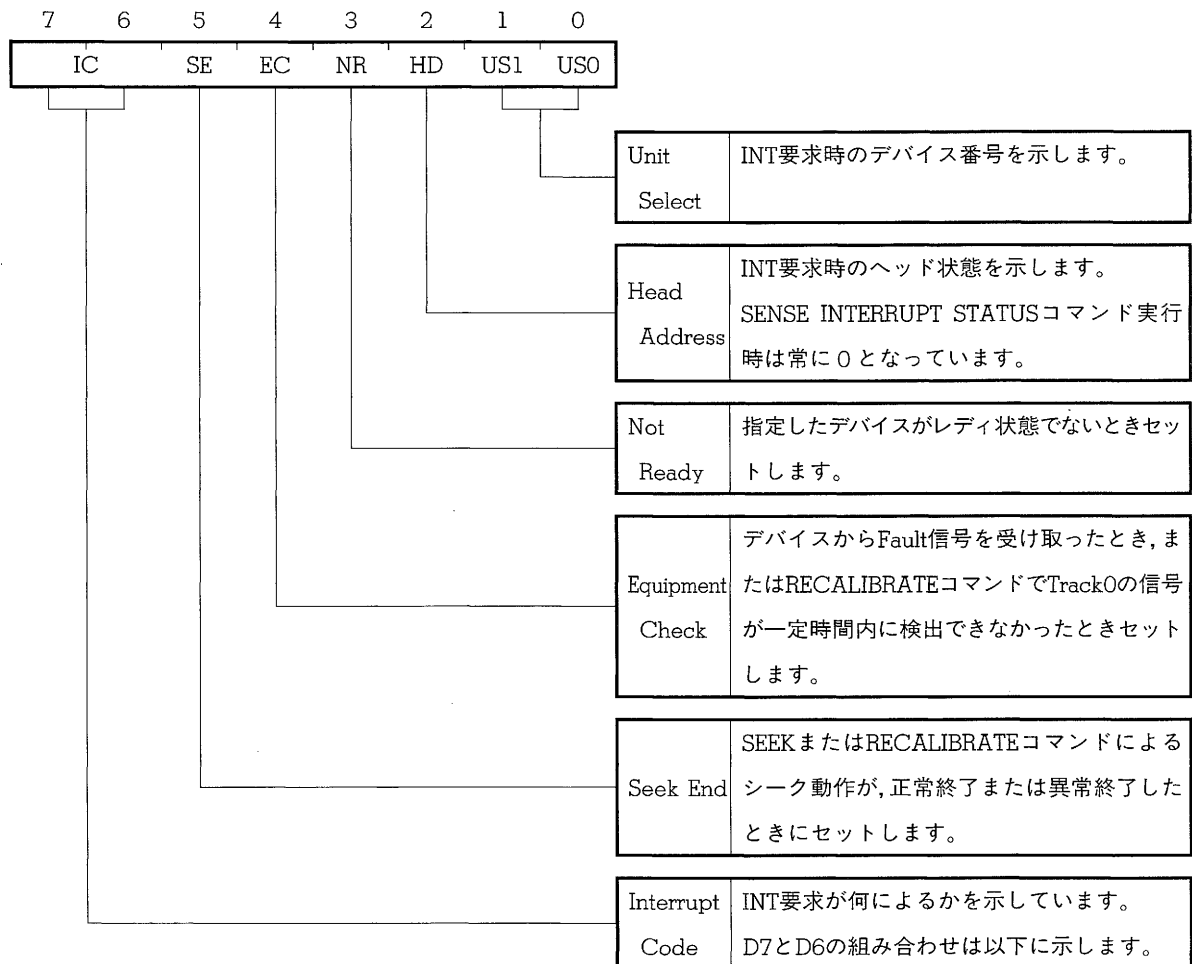
SENSE INTERRUPT STATUSコマンド終了時におけるシリンダ番号を示します。

使用するコマンド：SENSE INTERRUPT STATUS

5.5 リザルト・ステータス・バイト

コマンドの実行結果を報告するためのリザルト・ステータス・バイトを示します。

図 5-1 リザルト・ステータス・バイト 0 (ST0)



D7	D6	略称	名 称	内 容
0	0	NT	Normal Terminate	コマンドの正常終了を示します。
0	1	AT	Abnormal Terminate	コマンドの異常終了を示します。
1	0	IC	Invalid Command	起動したコマンドが無効であったため、コマンドを実行しなかったことを示します。
1	1	AI	Attention Interrupt	デバイスに状態遷移があったことを示します。

図 5-2 リザルト・ステータス・バイト 1 (ST1)

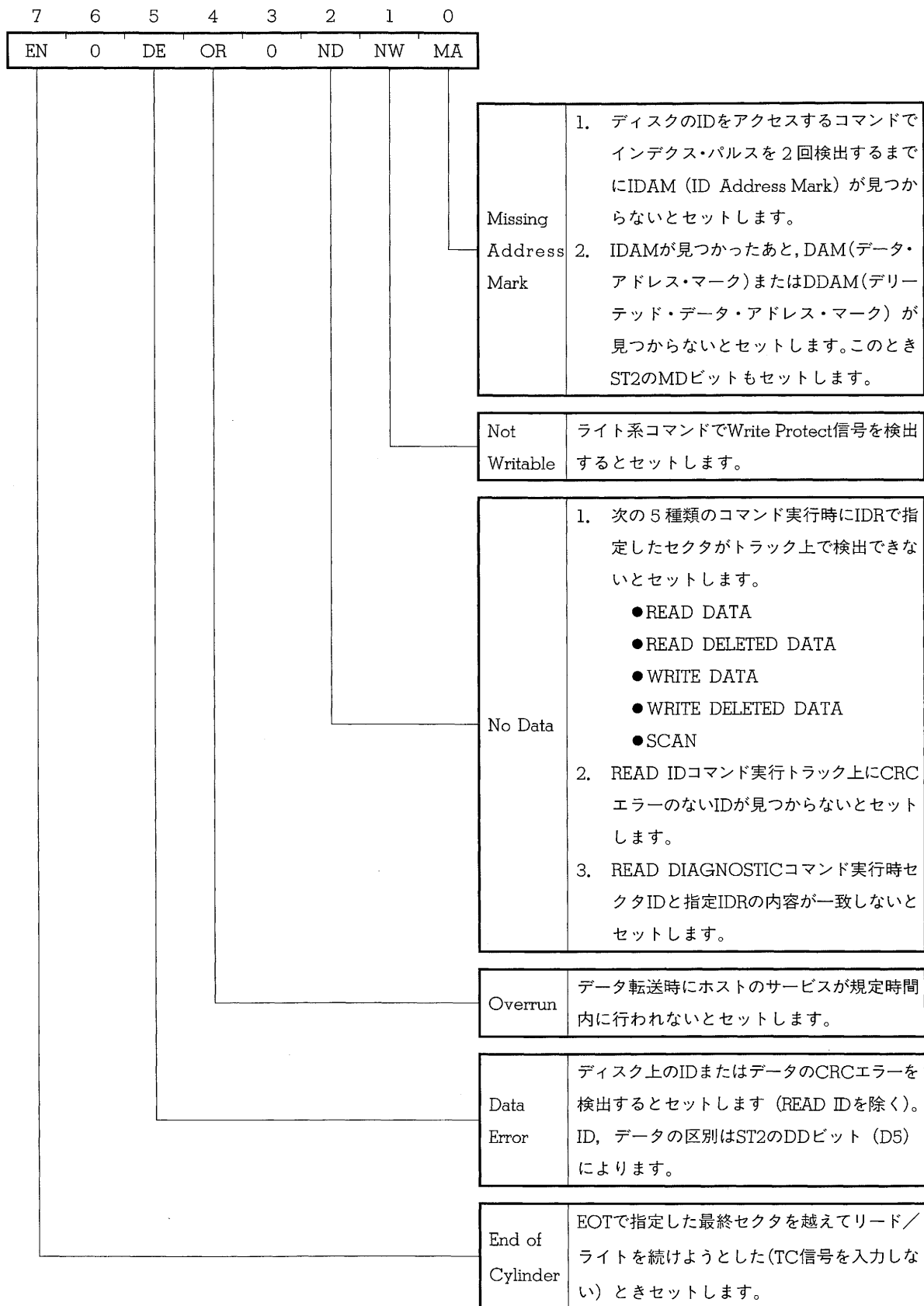


図 5-3 リザルト・ステータス・バイト 2 (ST2)

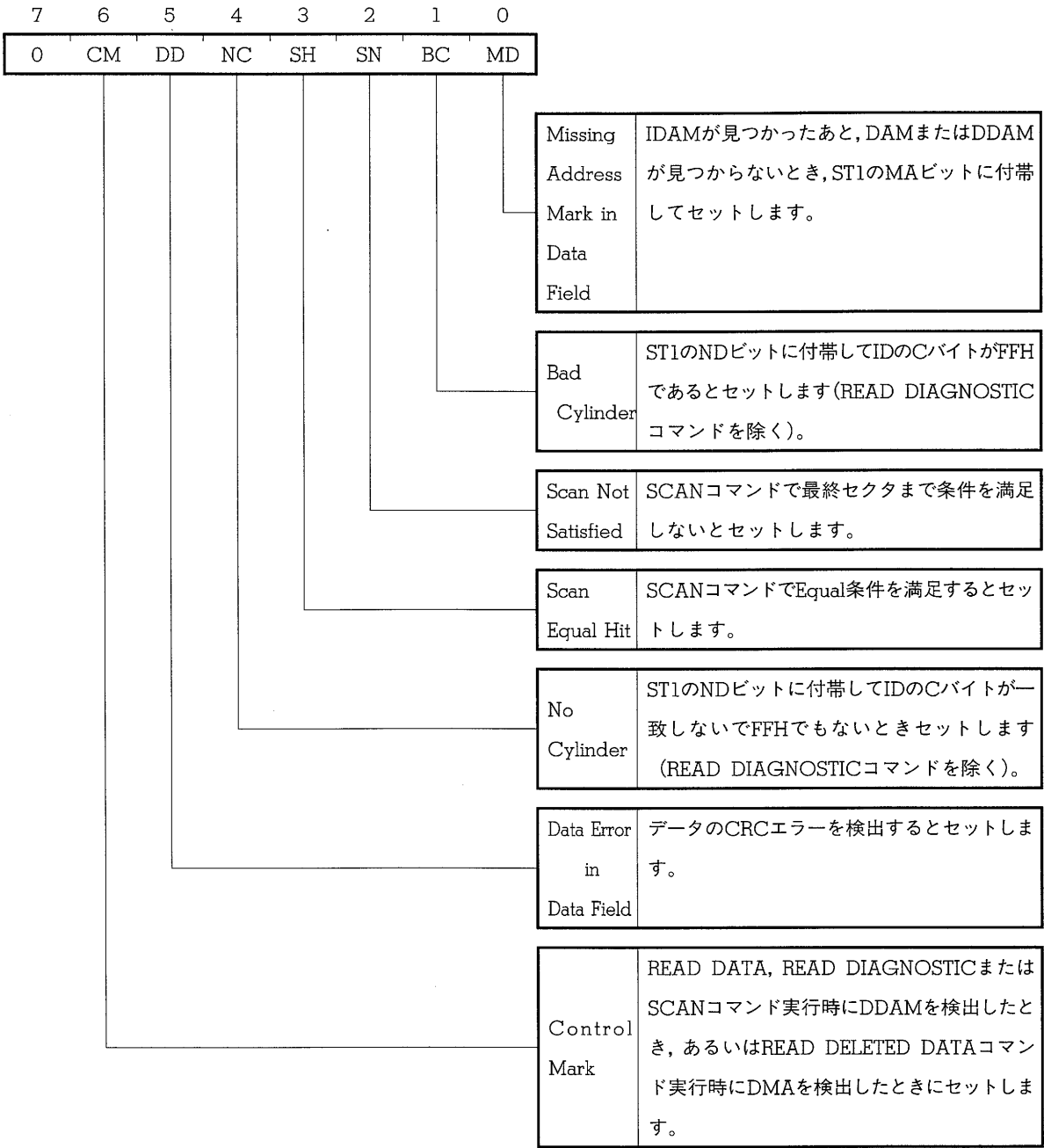
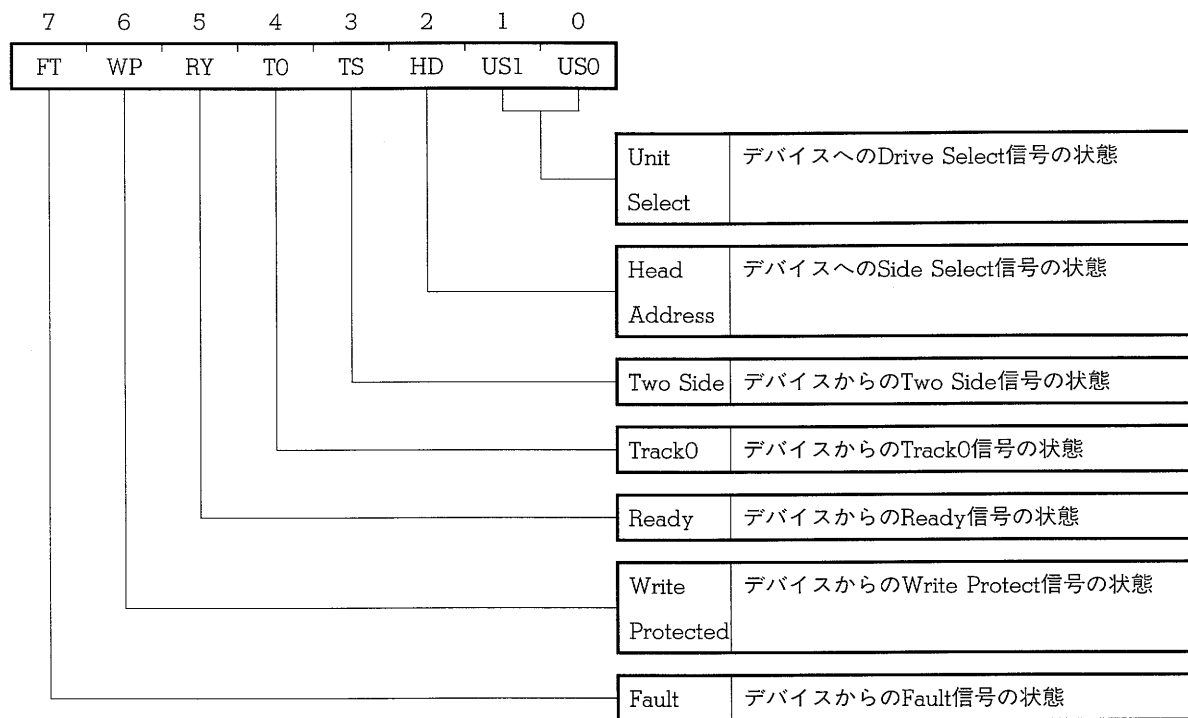


図 5-4 リザルト・ステータス・バイト 3 (ST3)



注意 各信号がアクティブのときに“1”になります。

5.6 コマンドの機能

5.6.1 SOFTWARE RESET

外部リセット入力によるFDCのリセットと同様に、FDCを初期状態にします。ただし、レジスタ・モードのときデジタル・アウト・レジスタ、コントロール・レジスタには影響ありません。

このコマンドは、補助コマンドです。補助コマンド・レジスタに書き込んでください。また、FDCがスタンバイ状態のときを除いて随時書き込み可能であり、SET STANDBYコマンド同様にC-Phaseのみあり、E-Phase、R-Phaseはありません。

	MSB							LSB
(C-Phase)	0	0	1	1	0	1	1	0

5.6.2 CONTROL INTERNAL MODE

FDCを外部モードから内部モードにします。また内部モード時には、データ転送レートおよび書き込み補償量を変更する場合にもこのコマンドを発行します。

このコマンドは、補助コマンドです。C-Phaseのコマンド・バイトを補助コマンド・レジスタに書き込み、R-PhaseのSTO (INVALIDコマンド) をデータ・レジスタから読み出します。レジスタ・モードのときには意味を持ちません。

	MSB								LSB
(C-Phase)	DR1	DR0	PCSI	PCSO	1	0	1	1	
(R-Phase) STO	1	0	0	0	0	0	0	0	INVALIDコマンド

○データ転送レート

内部モードでのデータ転送レートの設定は、DR2, DR1, DR0ビットによって行います。MSEL端子入力=Hのときにはこのコマンドは無効となります。表4-4にデータ転送レートを示します。

表4-4 内部モード時のデータ転送レート

DR2ビット	DR1ビット	DR0ビット	データ転送レート(単位: bps)	
			FM	MFM
0	0	0	125 K	250 K
		1	250 K	500 K
	1	0	300 K	600 K
		1	150 K	300 K
1	0	0	250 K	500 K
		1	500 K	1.0 M
	1	0	(625 K)	(1.25 M)
		1	300 K	600 K

注意 XB系に20 MHzのクロックを供給した場合のみ、DR2=1, DR1=1, DR0=0の設定で、データ転送レート1.25 Mbpsを使用することができます。また、XB系に20 MHzのクロックを供給しているときには、データ転送レート600, 300 Kbps (MFM) は使用できません。

○書き込み補償量

表4-5に各ビットと書き込み補償量の関係を示します。

表 4-5 内部モード時の書き込み補償量

DR2ビット	DR1ビット	PCS1ビット	PSC0ビット	書き込み補償量 (単位: ns)
0	0	0	0	0
			1	125
		1	0	188
			1	250
	1	0	0	0
			1	104 (100)
		1	0	156 (150)
			1	208 (200)
1	0	0	0	0
			1	63
		1	0	125
			1	188
	1	0	0	0
			1	52 (50)
		1	0	104 (100)
			1	156 (150)

注意1. DR0ビットの値は、無関係です。

2. カッコ内は、XB系に20 MHzのクロックを供給した場合です。

○フォーマット

内部モードのときフォーマットの切り替え(IBMフォーマット, またはECMA/ISOフォーマット)は, SELECT FORMATコマンドのFMTビットで行います。

〈CONTROL INTERNAL MODEコマンドとCONTROL DATA TRANSFER RATEコマンドの関係〉

DR2ビットは, CONTROL DATA TRANSFER RATEコマンドで設定します(CONTROL INTERNAL MODEコマンドでは設定できません)。したがって, FDCを起動後, CONTROL DATA TRANSFER RATEコマンドを発行後, CONTROL INTERNAL MODEコマンドを発行した場合, DR2ビットの内容は, CONTROL DATA TRANSFER RATEコマンドで設定した値になります。ただし, FDCを起動後, CONTROL DATA TRANSFER RATEコマンド発行以前に, CONTROL INTERNAL MODEコマンドを発行した場合には, DR2ビットの内容は, デフォルト値の0になります。

5.6.3 CONTROL DATA TRANSFER RATE

CONTROL INTERNAL MODEコマンドと同様に、FDCが外部モードのとき、このコマンドを発行することにより内部モードに移行し、データ転送レートを設定します。また、内部モード時には、データ転送レートの変更をするときに発行します。

このコマンドは、補助コマンドです。C-Phaseのコマンド・バイトを補助コマンド・レジスタに書き込み、R-PhaseのSTO (INVALIDコマンド) をデータ・レジスタから読み出します。このコマンドは、レジスタ・モードのときには意味を持ちません。

	MSB							LSB
(C-Phase)	1	DR2	DR1	DR0	1	0	0	0
(R-Phase) STO	1	0	0	0	0	0	0	0

INVALIDコマンド

○データ転送レート

内部モードでのデータ転送レートの設定は、DR2, DR1, DR0ビットによって行います。MSEL端子入力=Hのときにはこのコマンドは無効となります。表4-4にデータ転送レートを示します。

表4-4 内部モード時のデータ転送レート

DR2ビット	DR1ビット	DR0ビット	データ転送レート (単位: bps)	
			FM	MFM
0	0	0	125 K	250 K
		1	250 K	500 K
	1	0	300 K	600 K
		1	150 K	300 K
1	0	0	250 K	500 K
		1	500 K	1.0 M
	1	0	(625 K)	(1.25 M)
		1	300 K	600 K

注意 XB系に20 MHzのクロックを供給した場合のみ、DR2=1, DR1=1, DR0=0の設定で、データ転送レート1.25 Mbpsを使用することができます。また、XB系に20 MHzのクロックを供給しているときには、データ転送レート600, 300 Kbps (MFM) は使用できません。

5.6.4 PRECOMPENSATION

FDCが外部モードのとき、このコマンドを発行することにより内部モードに移行し書き込み補償量を設定します。また、内部モード時には、書き込み補償量の変更をするときにも発行します。

このコマンドは、補助コマンドです。C-Phaseのコマンド・バイトを補助コマンド・レジスタに書き込み、R-PhaseのSTO (INVALIDコマンド) をデータ・レジスタから読み出します。このコマンドは、レジスタ・モードのときには意味を持ちません。

	MSB	LSB
(C-Phase)	1 1 PSC1 PSC0 0 0 1 1	
(R-Phase) STO	1 0 0 0 0 0 0 0	INVALIDコマンド

○書き込み補償量

PCS1, PCS0ビットおよびCONTROL DATA TRANSFER RATEコマンドのDR2, DR1ビットにより書き込み補償量を設定します。

表 4-5 内部モード時の書き込み補償量

DR2ビット	DR1ビット	PCS1ビット	PCS0ビット	書き込み補償量(単位: ns)
0	0	0	0	0
			1	125
		1	0	188
			1	250
	1	0	0	0
			1	104 (100)
		1	0	156 (150)
			1	208 (200)
1	0	0	0	0
			1	63
		1	0	125
			1	188
	1	0	0	0
			1	52 (50)
		1	0	104 (100)
			1	156 (150)

注意1. DR0ビットの値は、無関係です。

2. カッコ内は、XB系に20 MHzのクロックを供給した場合です。

5.6.5 SELECT FORMAT

FDCが内部モードのとき、IBMフォーマットかECMA/ISOフォーマットかを指定します。FDCが外部モード、およびレジスタ・モードのときには意味を持ちません。

このコマンドは、補助コマンドです。C-Phaseのコマンド・バイトを補助コマンド・レジスタに書き込み、R-PhaseのSTO（INVALIDコマンド）をデータ・レジスタから読み出します。

	MSB					LSB										
(C-Phase)	<table><tr><td>0</td><td>1</td><td>0</td><td>FMT</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>							0	1	0	FMT	1	1	1	1	
0	1	0	FMT	1	1	1	1									
(R-Phase) STO	<table><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>							1	0	0	0	0	0	0	0	INVALIDコマンド
1	0	0	0	0	0	0	0									

○フォーマットの設定

SELECT FORMATコマンド・バイトのFMTビットにより、以下のように設定されます。

表 5-5 FMTビットによるフォーマットの設定

FMTビット	フォーマット
0	IBMフォーマット
1	ECMA/ISOフォーマット

なお、FMTビットのデフォルト値は0です。

5.6.6 ENABLE MOTORS

MSEL端子入力=Lのとき、つまり内部モードおよび外部モードのとき、このコマンドの発行によりFDDのスピンドル・モータを4台まで制御することができます。レジスタ・モード時は、意味を持ちません。

EM0-EM3ビットに応じてEM0-EM3端子に信号が出力されます。ただし、出力信号はACTL=Hのときはアクティブ・ロウ、ACTL=Lのときはアクティブ・ハイになります。

このコマンドは、補助コマンドです。C-Phaseのコマンドを補助コマンド・レジスタに書き込み、R-PhaseのSTO (INVALIDコマンド) をデータ・レジスタから読み出します。

	MSB	LSB						
(C-Phase)	EM3	EM2	EM1	EM0	1	1	1	0
(R-Phase) STO	1	0	0	0	0	0	0	0

INVALIDコマンド

○スピンドル・モータをONにしたときの注意点

CPUは、ENABLE MOTORSコマンドの発行後、スピンドル・モータの回転が安定するまで時間待ちを行います。その後、リード／ライト系、シーク系のコマンドを発行してください。

5.6.7 SET STANDBY

FDCの内部クロックを止め、FDCをスタンバイ状態にします。スタンバイ状態では、内部RAM、PORTなどの情報および出力端子の状態は保持されます。

このコマンドを発行してから約3 μ s後にFDCはスタンバイ状態になります。

このコマンドは、補助コマンドです。補助コマンド・レジスタに書き込んでください。また、C-PhaseのみありE-Phase、R-Phaseはありません。

	MSB								LSB								
(C-Phase)	<table> <tr> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> </table>									0	0	1	1	0	1	0	1
0	0	1	1	0	1	0	1										

○スタンバイ状態の解除

スタンバイ状態の解除をするには、START CLOCKコマンド発行後にRESET STANDBYコマンドを発行するか外部リセット入力により行ってください。ただし、外部リセット入力の場合には、FDCの内部状態もリセットします。

5.6.8 START CLOCK

FDCがスタンバイ状態のときに、停止している内部発振回路を動作させるためのコマンドです。

このコマンドは、補助コマンドです。FDCがスタンバイ状態のとき (SET STANDBYコマンドを発行したあと) は、補助コマンド・レジスタに随時書き込み可能です。また、C-PhaseのみありE-Phase, R-Phaseはありません。ただし、FDCがスタンバイ状態ではないときにこのコマンドを発行した場合、INVALIDコマンドとして扱われ意味を持ちません。したがって、この場合R-PhaseでST0 (INVALIDコマンド) を必ず引き取ってください。

	MSB							LSB
(C-Phase)	0	1	0	0	0	1	1	1

○FDCに水晶振動子を接続している場合

このコマンドをRESET STANDBYコマンドに先だって発行したのちに、発振器安定時間待ちをしてください。RESET信号でスタンバイ状態を解除する場合には、このコマンドを特に発行する必要はありません。

○FDCに外部クロックを入力している場合

FDCに外部クロックを入力している場合にも、このコマンドをRESET STANDBYコマンドに先だって発行してください。またスタンバイ状態の間は外部クロックをロウ・レベルに固定してください。

ロウ・レベルに固定しない場合は、スタンバイ電流規格を守れません。外部クロック入力の開始は、このコマンドを発行する前でもあとでもかまいません。ただし、開始させたときからスタンバイ電流規格より高い電流が流れます。

RESET信号でスタンバイ状態を解除するときのRESET信号入力も、このコマンドを発行する前でもあとでもかまいません。ただし、外部クロックをスタートさせてからRESET信号入力してください。

注意 μ PD72065/72066/72065Bのスタンバイ機能を使用しているソフトウェアを μ PD72069で使用する場合には、START CLOCKコマンドを追加する必要があります。

5.6.9 RESET STANDBY

FDCのスタンバイ状態を解除します。

FDCがスタンバイ状態の場合は、このコマンドに先だってSTART CLOCKコマンドを発行してください。

START CLOCKコマンドを発行したあとは、随時書き込み可能です。このコマンドは、補助コマンドです。C-Phaseのコマンド・バイトを補助コマンド・レジスタに書き込み、R-PhaseのSTO (INVALIDコマンド) をデータ・レジスタから読み取ります。

	MSB							LSB
(C-Phase)	0	0	1	1	0	1	0	0
(R-Phase) STO	1	0	0	0	0	0	0	0

INVALIDコマンド

5.6.10 ENABLE EXTERNAL MODE

FDCを内部モードから外部モードにします。

MSEL端子入力=LのときSOFTWARE RESETコマンドの発行または外部リセット入力後にFDCは外部モードとなります。このため一般的な動作(内部モードと外部モードを動作によって切り替えないとき)では、このコマンドは使用しません。

このコマンドは、補助コマンドです。C-Phaseのコマンド・バイトを補助コマンド・レジスタに書き込み、R-PhaseのSTO (INVALIDコマンド) をデータ・レジスタから読み出します。レジスタ・モードのときには意味を持ちません。

	MSB							LSB									
(C-Phase)	<table border="1"><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td></tr></table>								0	0	1	1	0	0	1	1	
0	0	1	1	0	0	1	1										
(R-Phase) STO	<table border="1"><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr></table>								1	0	0	0	0	0	0	0	INVALIDコマンド
1	0	0	0	0	0	0	0										

○データ転送レート

外部モードでのデータ転送レートの設定は、DR2, DR1, DR0端子によって行います。表4-2にDR2端子, DR1端子, DR0端子とデータ転送レートの関係を示します。

表4-2 外部モード時のデータ転送レート

DR2端子	DR1端子	DR0端子	データ転送レート(単位: bps)	
			FM	MFM
L	L	L	125 K	250 K
		H	250 K	500 K
	H	L	300 K	600 K
		H	150 K	300 K
H	L	L	250 K	500 K
		H	500 K	1.0 M
	H	L	(625 K)	(1.25 M)
		H	300 K	600 K

注意 XB系に20 MHzのクロックを供給した場合のみ、DR2=H, DR1=H, DR0=Lの設定で、データ転送レート1.25 Mbpsを使用することができます。また、XB系に20 MHzのクロックを供給しているときには、データ転送レート600, 300 Kbps (MFM) は使用できません。

○書き込み補償量

PCS1, PCS0端子, DR2, DR1端子と書き込み補償量の関係を次の表に示します。

表 4-3 外部モード時の書き込み補償量

DR2端子	DR1端子	PCS1端子	PCS0端子	書き込み補償量(単位: ns)
L	L	L	L	0
			H	125
		H	L	188
			H	250
	H	L	L	0
			H	104 (100)
		H	L	156 (150)
			H	208 (200)
H	L	L	L	0
			H	63
		H	L	125
			H	188
	H	L	L	0
			H	52 (50)
		H	L	104 (100)
			H	156 (150)

注意1. DR0端子のレベルは無関係です。

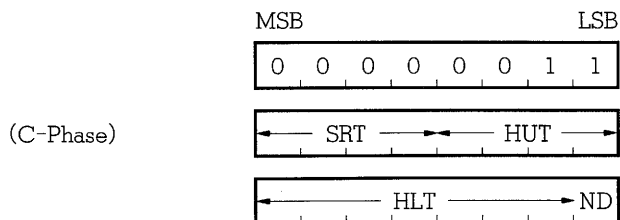
2. カッコ内は, XB系に20 MHzのクロックを供給した場合です。

○フォーマット

外部モードのときフォーマットの切り替え(IBMフォーマット, またはECMA/ISOフォーマット)はFMT端子で行います。このモードでは, SELECT FORMATコマンドは意味を持ちません。

5.6.11 SPECIFY

各種内部タイマの初期値および動作モードを定義します。



○HUT (Head Unload Time)

HUTはリード／ライト系のコマンド実行終了後、リード／ライト・ヘッドをアンロード状態にするまでの時間を指定します。

- 1,25 Mbps時 : 6.4～96.0 ms (6.4 ms)
- 1,0 Mbps時 : 8.0～120 ms (8.0ms)
- 600 Kbps時 : 13.3～200 ms (13.3 ms)
- 500 Kbps : 16.0～240 ms (16.0 ms)
- 300 Kbps時 : 26.6～400 ms (26.6 ms)
- 250 Kbps時 : 32.0～480 ms (32.0 ms)

HUTは0～F (16進数) の値で指定できます。表 5-6 にヘッド・アンロード時間を示します。

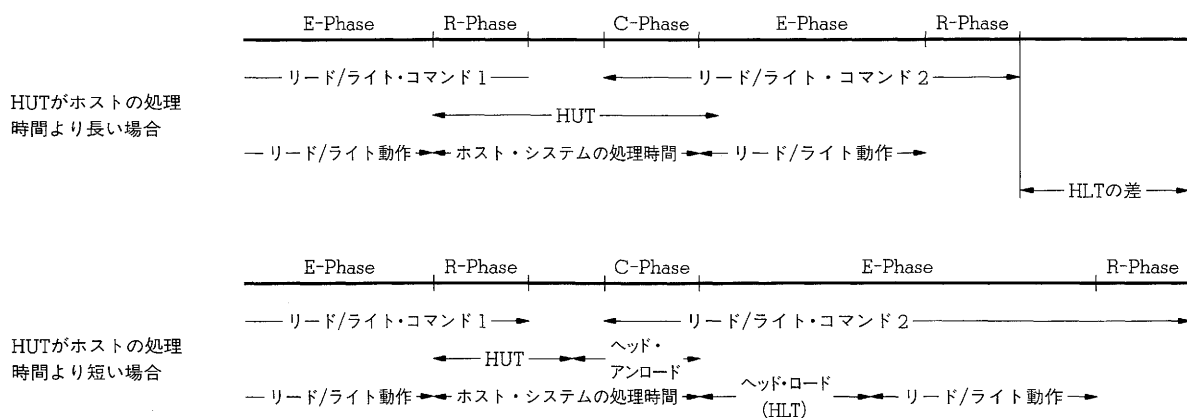
なお、データ転送レートはMFM時の値です。

表 5-6 HUTによるヘッド・アンロード時間

HUT (16)	時 間 (ms)					
	1.25 Mbps	1.0 Mbps	600 Kbps	500 Kbps	300 Kbps	250 Kbps
0	使 用 禁 止					
1	6.4	8.0	13.3	16.0	26.6	32.0
2	12.8	16.0	26.7	32.0	53.3	64.0
3	19.2	24.0	40.0	48.0	80.0	96.0
4	25.6	32.0	53.3	64.0	107	128
5	32.0	40.0	66.7	80.0	133	160
6	38.4	48.0	80.0	96.0	160	192
7	44.8	56.0	93.3	112	187	224
8	51.2	64.0	107	128	213	256
9	57.6	72.0	120	144	240	288
A	64.0	80.0	133	160	267	320
B	70.4	88.0	147	176	293	352
C	76.8	96.0	160	192	320	384
D	83.2	104	173	208	347	416
E	89.6	112	187	224	373	448
F	96.0	120	200	240	400	480

リード／ライト系コマンドを続けて行う場合、HUTをコマンドのE-Phase間でホストの処理時間より長く設定すると、ヘッドがロード状態のままです。そのため、HLTを無視することでアクセス時間を短くできます（図5-5参照）。

図 5-5 ヘッド・ロード時間の省略



○SRT (Step Rate Time)

SRTには、シーク系コマンドで発生するステップ・パルス (STEP) 間隔を設定します。

- 1.25 Mbps時 : 0.4~6.4 ms (0.4 ms)
- 1.0 Mbps時 : 0.5~8.0 ms (0.5 ms)
- 600 Kbps時 : 0.8~13.3 ms (0.8 ms)
- 500 Kbps時 : 1.0~16.0 ms (1.0 ms)
- 300 Kbps時 : 1.7~26.7 ms (1.7 ms)
- 250 Kbps時 : 2.0~32.0 ms (2.0 ms)

SRTは0~F (16進数) の値で指定できます。それぞれのステップ・パルス間隔は表のとおりです。

なお、データ転送レートはMFMT時の値です。

表 5-7 SRTによるステップ・パルスの間隔

SRT (16)	時 間 (ms)					
	1.25 Mbps	1.0 Mbps	600 Kbps	500 Kbps	300 Kbps	250 Kbps
0	6.4	8.0	13.3	16.0	26.7	32.0
1	6.0	7.5	12.5	15.0	25.0	30.0
2	5.6	7.0	11.7	14.0	23.3	28.0
3	5.2	6.5	10.8	13.0	21.7	26.0
4	4.8	6.0	10.0	12.0	20.0	24.0
5	4.4	5.5	9.2	11.0	18.3	22.0
6	4.0	5.0	8.3	10.0	16.7	20.0
7	3.6	4.5	7.5	9.0	15.0	18.0
8	3.2	4.0	6.7	8.0	13.3	16.0
9	2.8	3.5	5.8	7.0	11.7	14.0
A	2.4	3.0	5.0	6.0	10.0	12.0
B	2.0	2.5	4.2	5.0	8.3	10.0
C	1.6	2.0	3.3	4.0	6.7	8.0
D	1.2	1.5	2.5	3.0	5.0	6.0
E	0.8	1.0	1.7	2.0	3.3	4.0
F	0.4	0.5	0.8	1.0	1.7	2.0

あるコマンドのC-Phaseの期間が、シーク系コマンドのSTEP信号を発生するタイミングにかかると、その期間STEP信号が保留されて次のSTEP信号までの間隔が短くなります。

この現象が起こるのは、シーク系コマンドのC-Phaseの期間がステップ・レート時間より長い場合とシーク系コマンドの実行中にほかのコマンドを書き込む場合です。これらの場合には該当のステップ・パルス間隔の最小値は次のとおりです。

- 1.25 Mbps時 : 0.4 ms
- 1.0 Mbps時 : 0.5 ms
- 600 Kbps時 : 0.8 ms
- 500 Kbps時 : 1.0 ms
- 300 Kbps時 : 1.7 ms
- 250 Kbps時 : 2.0 ms

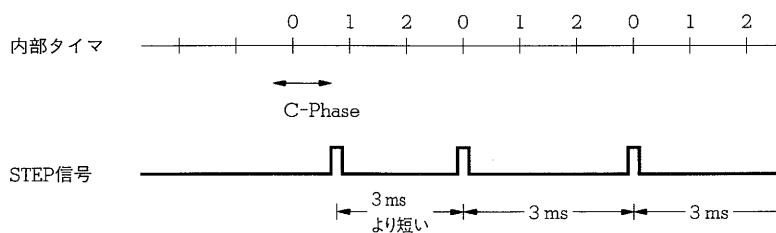
シーク・エラーを避けるために、シーク系コマンドのC-Phase期間、またはE-Phaseでほかのコマンドを書き込む際のC-Phase期間をできるだけ短くするか、ステップ・レート時間を長く設定してください。

これらのC-Phaseの時間が $20\mu\text{s} \times (\text{ステップ・レート})$ より短ければ、シーク・エラーは生じません。

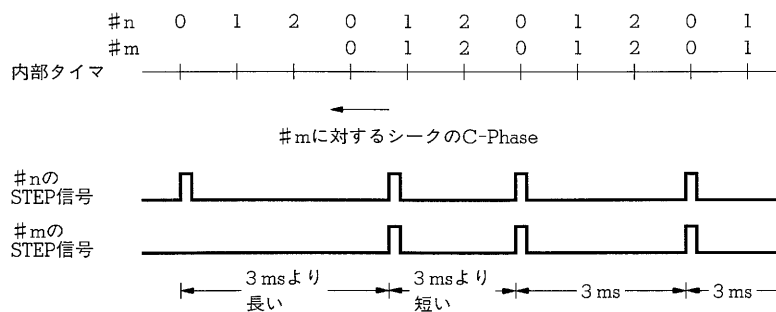
たとえば、ステップ・レート時間が3 msならば $60\mu\text{s}$ 以内にC-Phaseのパラメータ・バイトを書き込めばよいことになります。

図 5-6 ステップ・レートが短くなる場合

(a) 単一シーク時



(b) 同時シーク時



○HLT (Head Load Time)

HLTは、リード／ライト系のコマンドを実行開始時、リード／ライト・ヘッドをロード後に安定させるための待ち時間を指定します(ドライブの規格にあわせてます)。コマンド実行開始時にヘッドがロード状態ならばHLTは無意味です。

- 1.25 Mbps時 : 0.8～102 ms (0.8 ms)
- 1.0 Mbps時 : 1.0～127 ms (1.0ms)
- 600 Kbps時 : 1.7～212 ms (1.7 ms)
- 500 Kbps時 : 2.0～254 ms (2.0 ms)
- 300 Kbps時 : 3.3～423 ms (3.3 ms)
- 250 Kbps時 : 4.0～508 ms (4.0 ms)

HLTは00～7F (16進数) の値で指定できます。表5-8にヘッド・ロード時間を示します。

なお、データ転送レートはMFM時の値です。

表5-8 HLTによるヘッド・ロード時間

HLT (16)	時 間 (ms)					
	1.25 Mbps	1.0 Mbps	600 Kbps	500 Kbps	300 Kbps	250 Kbps
00	使 用 禁 止					
01	0.8	1.0	1.7	2.0	3.3	4.0
02	1.6	2.0	3.3	4.0	6.7	8.0
03	2.4	3.0	5.0	6.0	10.0	12.0
04	3.2	4.0	6.7	8.0	13.3	16.0
05	4.0	5.0	8.3	10.0	16.7	20.0
06	4.8	6.0	10.0	12.0	20.0	24.0
07	5.6	7.0	11.7	14.0	23.3	28.0
08	6.4	8.0	13.3	16.0	26.7	32.0
09	7.2	9.0	15.0	18.0	30.0	36.0
0A	8.0	10.0	16.7	20.0	33.3	40.0
≈	≈	≈	≈	≈	≈	≈
7D	100	125	208	250	417	500
7E	101	126	210	252	420	504
7F	102	127	212	254	423	508

ヘッド・ロード時間の最小値は、表の値より次のようになります。

- 1.25 Mbps時 : 0.8 ms
- 1.0 Mbps時 : 1.0 ms
- 600 Kbps時 : 1.7 ms
- 500 Kbps時 : 2.0 ms
- 300 Kbps時 : 3.3 ms
- 250 Kbps時 : 4.0 ms

また、ヘッド・セtring時間はヘッド・ロード時間よりも短いので指定する必要はありません（ロード中にヘッド・セtring完了するという前提で動作します）。

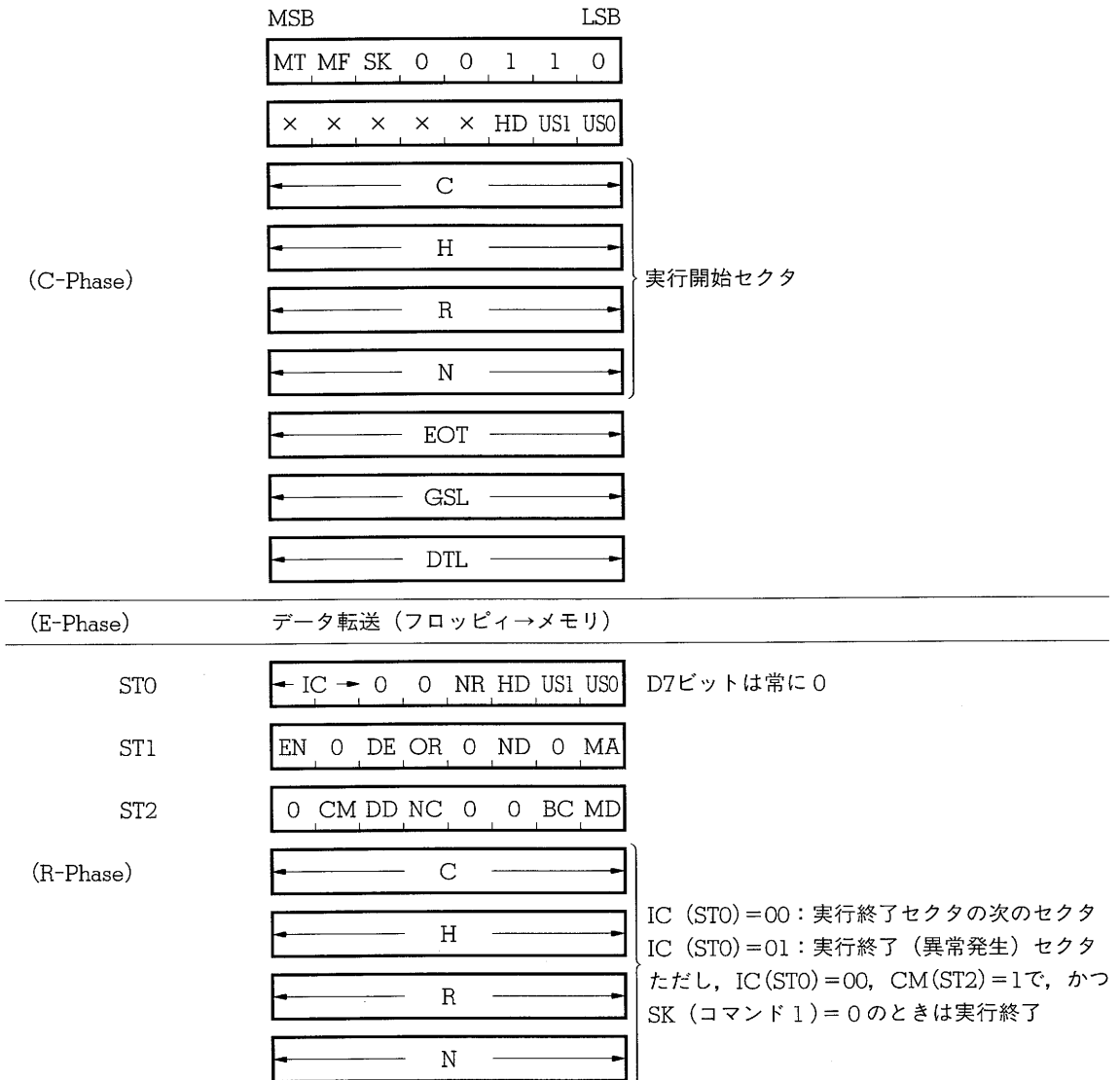
○ND (Non-DMA Mode)

NDビットは、リード／ライト系コマンドのE-Phaseでのデータ転送モードを指定します。

- ND=1 : Non-DMAモード
- ND=0 : DMAモード

5.6.12 READ DATA

ホストからのID情報 (ID Register (IDR) : C, H, R, Nバイト) で指定されたセクタのデータをディスクから読み取り, 1 バイトごとにデータ・レジスタにセットします。そしてホストはその内容をNon-DMAモード, またはDMAモードで読み取ります。



○ データ転送の終了条件

Non-DMA転送, DMA転送にかかわらず, データ転送の終了はTC信号の入力によります。ただし, EOTで指定したセクタを越えて, データ転送を行おうとした場合, ST1のENビットをセットしてコマンドの実行を異常終了します。

データ転送時にTC信号がセクタの途中で入力された場合, そのセクタの残りのデータをディスクから読み取りますが, データ・レジスタには, データをセットしません。このとき, CRCエラーが生じなければコマンドの実行を正常終了します。

TC信号を受けるタイミングは、INT信号またはDMARQ信号によるデータ転送要求から次に示す時間以内です。FDCはこの時間以内にTC信号を受け取ると、そのINT信号またはDMARQ信号で要求したデータを転送したあとは転送要求は出力しません。ただし、セクタの最後のバイト転送要求に対しては、データを2バイト転送するのに要する時間以内にTC信号が入力されると、そのセクタでコマンドの実行を終了します。

TC信号入力最大時間

	FM	MFM
1.25 Mbpsフロッピー	10.5 μ s	4.4 μ s
1.0 Mbpsフロッピー	13.5 μ s	5.5 μ s
600 Kbpsフロッピー	22.5 μ s	9.1 μ s
500 Kbpsフロッピー	27.0 μ s	11.0 μ s
300 Kbpsフロッピー	45.0 μ s	18.4 μ s
250 Kbpsフロッピー	54.0 μ s	22.0 μ s

1 バイト転送に要する時間

	FM	MFM
1.25 Mbpsフロッピー	12.8 μ s	6.4 μ s
1.0 Mbpsフロッピー	16.0 μ s	8.0 μ s
600 Kbpsフロッピー	26.7 μ s	13.4 μ s
500 Kbpsフロッピー	32.0 μ s	16.0 μ s
300 Kbpsフロッピー	53.3 μ s	26.7 μ s
250 Kbpsフロッピー	64.0 μ s	32.0 μ s

○リザルト・ステータス・バイト正常，異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
READ DATA	正常終了	00																	
	ノット・レディ		01			1													
	ID 部	IDAM非検出	01									1							
		C不一致(≠FFH)	01							1					1				
		C不一致(=FFH)	01							1								1	
		H不一致	01							1									
		R不一致(1トラック内)	01							1									
		N不一致	01							1									
		CRC不一致	01					1											
		DAM非検出	01									1							1
	デー タ 部	DDAM検出	00										1						
		CRC不一致	01					1						1					
		オーバーラン	01						1										
		最終セクタで未終了	01				1												

●ノット・レディ (Not Ready Error)

コマンド実行開始時，またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合，ST0のNR (Not Ready) ビットをセットして，コマンドの実行を異常終了します。

●IDAM非検出 (Missing Address Mark Error in ID Field)

インデクス・パルスを2回検出するまでにIDAM (ID Address Mark) がまったく検出されなかった場合，ST1のMAビットをセットしてコマンドの実行を異常終了します。

●セクタの不一致 (C, H, R, Nバイト) (No Data Error)

IDAMを検出してもインデクス・パルスを2回検出するまでにIDRで指定されるセクタ (C, H, R, Nバイト) が検出されなかったとき，ST1のNDビットをセットしてコマンドの実行を異常終了します。

このとき，特に読み取ったIDのCバイトについては，IDRのCバイトと一致しなかった場合，次のようになります。

- ・読み取ったIDのCバイト=FFHのとき，ST1のNDビットとST2のBCビットをセット

(No Data Error with Bad Cylinder)

- ・読み取ったIDのCバイト≠FFHのとき，ST1のNDビットとST2のNCビットをセット

(No Data Error With No Cylinder)

●CRC不一致 (CRC Error)

ID部またはデータ部のCRCバイトを読み取って、それと内部生成したCRCを比較して一致しないとき、ST1のDEビットをセットして異常終了します (CRC Error in ID Field)。

なお、データ部のCRCエラーのときは、ST1のDEビットST2のDDビットもセットしてコマンドを異常終了します (CRC Error in Data Field)。

●DAM非検出 (Missing Address Mark Error in Data Field)

IDAM検出後、IDRで指定されたセクタのDAMを検出できなかった場合、ST1のMAビットとST2のMDビットをセットします。

●DDAM検出 (Control Mark Detection)

DDAMを検出するとST2のCMビットをセットします。

このときコマンドのSKビットの内容により次のように処理が行われます。

- ・SK=0のとき：DDAMを検出したセクタを転送したあと、コマンドの実行を正常終了します。

R-PhaseのC, H, R, NバイトはDDAMを検出したときのセクタの値となります。

- ・SK=1のとき：DDAMを検出したセクタをスキップして次のセクタを処理します。

●オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ST1のORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{\text{RD}}$ 信号、DMAモードの場合は $\overline{\text{DMAAK}}$ 信号の入力のことです。

なお、DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

データ読み出し応答最大時間

	FM	MFM
1.25 Mbps	10.5 μs	5.0 μs
1.0 Mbps	13.5 μs	6.5 μs
600 Kbps	22.5 μs	10.5 μs
500 Kbps	27.0 μs	13.0 μs
300 Kbps	45.0 μs	21.5 μs
250 Kbps	54.0 μs	26.0 μs

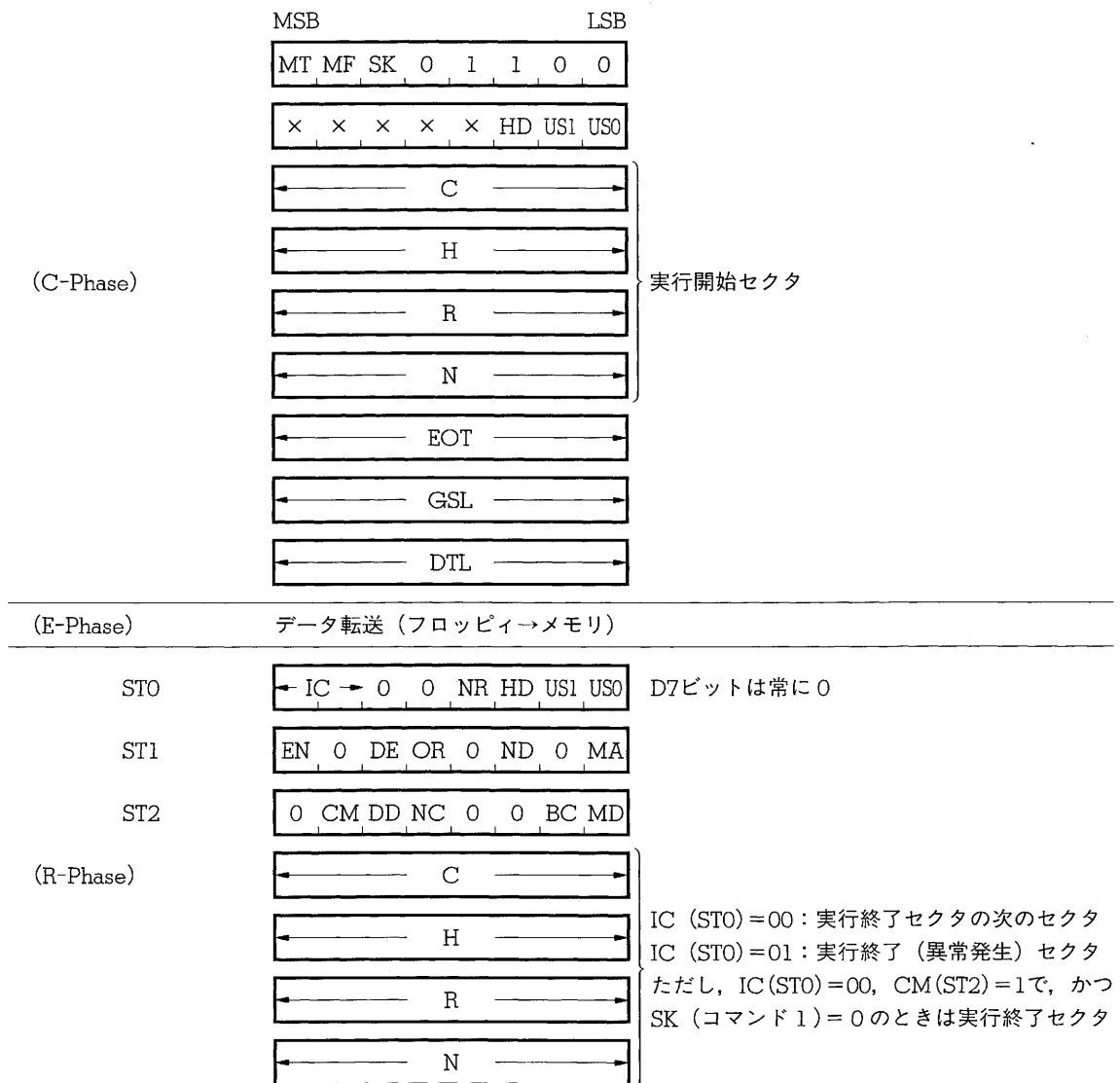
●最終セクタで未終了 (End of Cylinder Error)

最終セクタ (R=EOT) に対するアクセスが終了してもTC信号が入力されなかった場合、ST1のENビットをセットしてコマンドの実行を異常終了します。

5.6.13 READ DELETED DATA

ホストからのID情報 (ID Register (IDR) : C, H, R, Nバイト) で指定されたセクタのデータをディスクから読み取り, 1 バイトごとにデータ・レジスタにセットします。そしてホストはその内容をNon-DMAモード, またはDMAモードで読み取ります。

READ DATAコマンドは, デリートッド・データ・アドレス・マーク (DDAM=FBH) を検出したとき, CMビットをセットします。これに対し, READ DELETED DATAコマンドは, データ・アドレス・マーク (DAM=F8H) を検出したとき, CMビットを検出します。これ以外は, READ DATAコマンドと同じ機能です。



○データ転送の終了条件

Non-DMA転送, DMA転送にかかわらず, データ転送の終了はTC信号の入力によります。ただし, EOTで指定したセクタを越えて, データ転送を行おうとした場合, ST1のENビットをセットして

コマンドの実行を異常終了します。

データ転送時にTC信号がセクタの途中で入力された場合、そのセクタの残りのデータをディスクから読み取りますが、データ・レジスタにデータをセットしません。このとき、CRCエラーが生じなければコマンドの実行を正常終了します。

TC信号を受けるタイミングは、INT信号またはDMARQ信号によるデータ転送要求から次に示す時間以内です。FDCはこの時間以内にTC信号を受け取ると、そのINT信号またはDMARQ信号で要求したデータを転送したあとは転送要求は出力しません。ただし、セクタの最後のバイト転送要求に対しては、データを2バイト転送するのに要する時間以内にTC信号が入力されると、そのセクタでコマンドの実行を終了します。

TC信号入力最大時間

	FM	MFM
1.25 Mbpsフロッピー	10.5 μ s	4.4 μ s
1.0 Mbpsフロッピー	13.5 μ s	5.5 μ s
600 Kbpsフロッピー	22.5 μ s	9.1 μ s
500 Kbpsフロッピー	27.0 μ s	11.0 μ s
300 Kbpsフロッピー	45.0 μ s	18.4 μ s
250 Kbpsフロッピー	54.0 μ s	22.0 μ s

1 バイト転送に要する時間

	FM	MFM
1.25 Mbpsフロッピー	12.8 μ s	6.4 μ s
1.0 Mbpsフロッピー	16.0 μ s	8.0 μ s
600 Kbpsフロッピー	26.7 μ s	13.4 μ s
500 Kbpsフロッピー	32.0 μ s	16.0 μ s
300 Kbpsフロッピー	53.3 μ s	26.7 μ s
250 Kbpsフロッピー	64.0 μ s	32.0 μ s

○リザルト・ステータス・バイトの正常，異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
READ DELETED DATA	正常終了	00																	
	ノット・レディ		01			1													
	ID部	IDAM非検出	01									1							
		C不一致 (≠FFH)	01							1					1				
		C不一致 (=FFH)	01							1								1	
		H不一致	01							1									
		R不一致 (1トラック内)	01							1									
		N不一致	01							1									
		CRC不一致	01					1											
	データ部	DDAM非検出	01									1							1
		DAM検出	00										1						
		CRC不一致	01					1						1					
		オーバラン	01						1										
	最終セクタで未終了		01				1												

●ノット・レディ (Not Ready Error)

コマンド実行開始時，またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合，ST0のNR (Not Ready) ビットをセットして，コマンドの実行を異常終了します。

●IDAM非検出 (Missing Address Mark Error in ID Field)

インデクス・パルスを2回検出するまでにIDAM (ID Address Mark) がまったく検出されなかった場合，ST1のMAビットをセットしてコマンドの実行を異常終了します。

●セクタの不一致 (C, H, R, Nバイト) (No Data Error)

IDAMを検出してもインデクス・パルスを2回検出するまでにIDRで指定されるセクタ (C, H, R, Nバイト) が検出されなかったとき，ST1のNDビットをセットしてコマンドの実行を異常終了します。

このとき，特に読み取ったIDのCバイトについては，IDRのCバイトと一致しなかった場合，次のようになります。

- ・読み取ったIDのCバイト=FFHのとき，ST1のNDビットとST2のBCビットをセット

(No Data Error with Bad Cylinder)

- ・読み取ったIDのCバイト≠FFHのとき，ST1のNDビットとST2のNCビットをセット

(No Data Error With No Cylinder)

●CRC不一致 (CRC Error)

ID部またはデータ部のCRCバイトを読み取って、それと内部生成したCRCを比較して一致しないとき、ST1のDEビットをセットして異常終了します (CRC Error in ID Field)。

なお、データ部のCRCエラーのときは、ST1のDEビットとST2のDDビットもセットしてコマンドを異常終了します (CRC Error in Data Field)。

●DDAM非検出 (Missing Address Mark Error in Data Field)

IDAM検出後、IDRで指定されたセクタのDDAMを検出できなかった場合、ST1のMAビットとST2のMDビットをセットします。

●DAM検出 (Control Mark Detection)

DAMを検出するとST2のCMビットをセットします。

このときコマンドのSKビットの内容により次のように処理が行われます。

- ・SK=0のとき：DAMを検出したセクタを転送したあと、コマンドの実行を正常終了します。

R-PhaseのC, H, R, NバイトはDAMを検出したときのセクタの値となります。

- ・SK=1のとき：DAMを検出したセクタをスキップして次のセクタを処理します。

●オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ST1のORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{\text{RD}}$ 信号、DMAモードの場合は $\overline{\text{DMAAK}}$ 信号の入力のことです。

なお、DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

データ読み出し応答最大時間

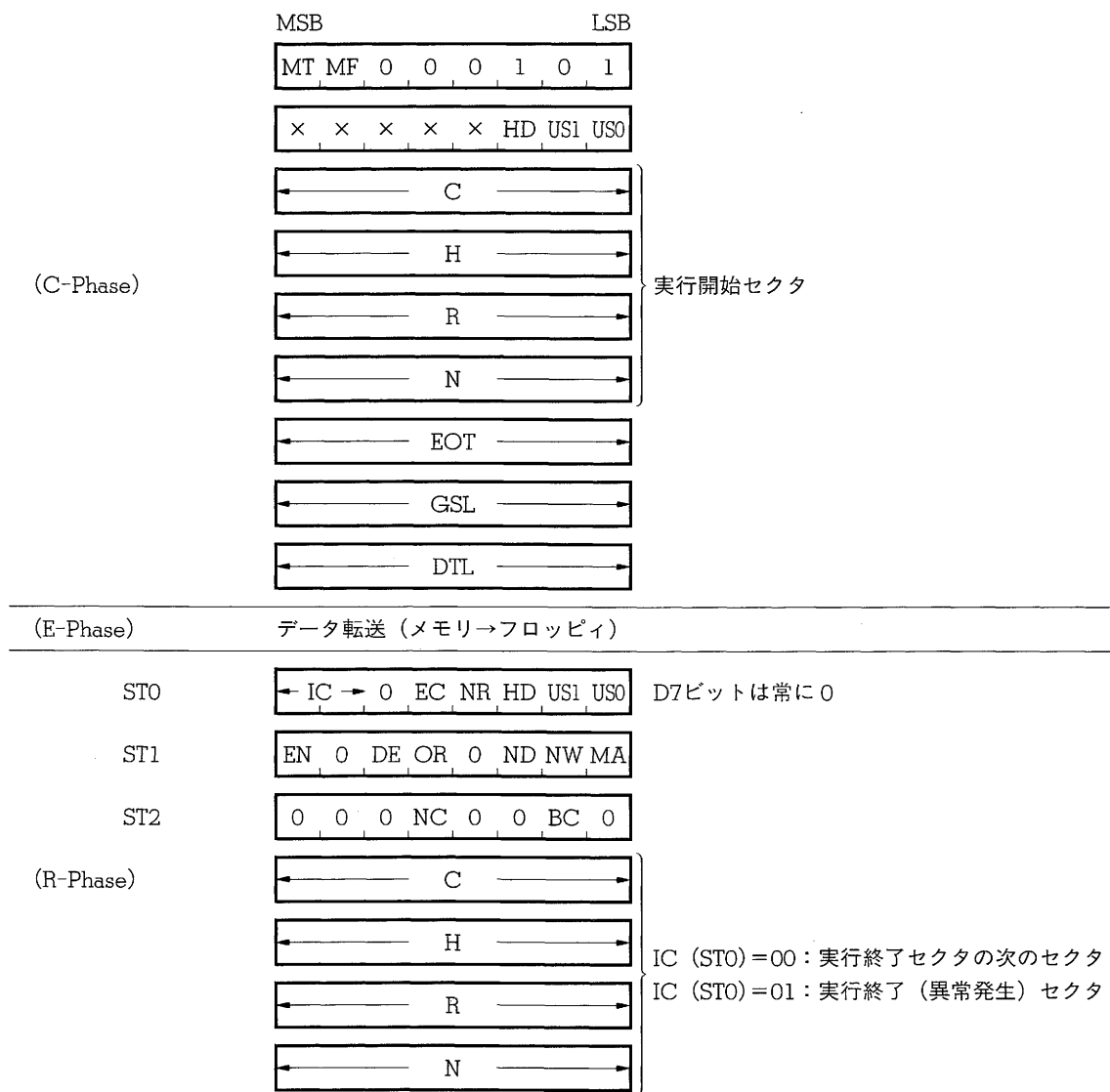
	FM	MFM
1.25 Mbps	10.5 μs	5.0 μs
1.0 Mbps	13.5 μs	6.5 μs
600 Kbps	22.5 μs	10.5 μs
500 Kbps	27.0 μs	13.0 μs
300 Kbps	45.0 μs	21.5 μs
250 Kbps	54.0 μs	26.0 μs

●最終セクタで未終了 (End of Cylinder Error)

最終セクタ (R=EOT) に対するアクセスが終了してもTC信号が入力されなかった場合、ST1のENビットをセットしてコマンドの実行を異常終了します。

5.6.14 WRITE DATA

IDRで指定されるセクタDAMを書き込んだあと、ホストから1バイトずつ転送されるデータ、およびCRCバイトをそのセクタに書き込みます。



○データ転送の終了条件

データ転送時にTC信号がセクタの途中で入力されたとき、そのセクタの残りの部分に00Hを書き込んでコマンドの実行を正常終了します。

TC信号を受け取るタイミングは、INT信号またはDMARQ信号によるデータ転送要求から次に示す時間内です。FDCはこの時間内にTC信号を受け取ると、そのINT信号またはDMARQ信号で要求したデータを転送したあと転送要求を出力しません。ただし、セクタの最終バイトの転送要求に対しては、データを2バイト転送するのに要する時間以内にTC信号を入力すると、そのセクタでコマンドの実行を終了します。

TC信号入力最大時間

	FM	MFM
1.25 Mbps フロッピー	10.4 μ s	4.0 μ s
1.0 Mbps フロッピー	13.0 μ s	5.0 μ s
600 Kbps フロッピー	21.7 μ s	8.3 μ s
500 Kbps フロッピー	26.0 μ s	10.0 μ s
300 Kbps フロッピー	43.3 μ s	16.7 μ s
250 Kbps フロッピー	52.0 μ s	20.0 μ s

1 バイト転送に要する時間

	FM	MFM
1.25 Mbps フロッピー	12.8 μ s	6.4 μ s
1.0 Mbps フロッピー	16.0 μ s	8.0 μ s
600 Kbps フロッピー	26.7 μ s	13.4 μ s
500 Kbps フロッピー	32.0 μ s	16.0 μ s
300 Kbps フロッピー	53.3 μ s	26.7 μ s
250 Kbps フロッピー	64.0 μ s	32.0 μ s

○リザルト・ステータス・バイト正常，異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
WRITE DATA	正常終了	00																	
	ノット・レディ		01			1													
	ライト・プロテクト		01								1								
	ID 部	IDAM非検出	01									1							
		C不一致 (≠FFH)	01							1					1				
		C不一致 (=FFH)	01							1								1	
		H不一致	01							1									
		R不一致 (1トラック内)	01							1									
		N不一致	01							1									
		CRC不一致	01					1											
	デー タ 部	フォールト	01		1														
		オーバラン	01						1										
	最終セクタで未終了		01				1												

- ノット・レディ (Not Ready Error)

コマンド実行開始時、またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合、ST0のNR (Not Ready) ビットをセットして、コマンドの実行を異常終了します。

- ライト・プロテクト (Not Writable Error)

コマンド実行開始時にWPRT信号が入力されているとき、その時点でST1のNWビットをセットしてコマンドの実行を異常終了します。

- IDAM非検出 (Missing Address Mark Error in ID Field)

インデクス・パルスを2回検出するまでにIDAM (ID Address Mark) がまったく検出されなかった場合、ST1のMAビットをセットしてコマンドの実行を異常終了します。

- セクタの不一致 (C, H, R, Nバイト) (No Data Error)

IDAMを検出してもインデクス・パルスを2回検出するまでにIDRで指定されるセクタ (C, H, R, Nバイト) が検出されなかったとき、ST1のNDビットをセットしてコマンドの実行を異常終了します。

このとき、特に読み取ったIDのCバイトについては、IDRのCバイトと一致しなかった場合、次のようになります。

- ・読み取ったIDのCバイト=FFHのとき、ST1のNDビットとST2のBCビットをセット

(No Data Error with Bad Cylinder)

- ・読み取ったIDのCバイト≠FFHのとき、ST1のNDビットとST2のNCビットをセット

(No Data Error With No Cylinder)

- CRC不一致 (CRC Error in Data Field)

ID部のCRCバイトを読み取り、それと内部生成したCRCを比較して一致しないとき、その時点でST1のDEビットをセットして、コマンドの実行を異常終了します。

- フォールト (Equipment Check, Fault)

データ部のCRCおよびギャップ (1バイト) を書き込んだあと、FLT信号が入力されていると、ST0のECビットをセットしてコマンドの実行を異常終了します。

- オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ST1のORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{WR}$ 信号、DMAモードの場合は $\overline{DMAAK}$ 信号の入力のことです。

なお、DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

★

データ書き込み応答最大時間

	FM	MFM
1.25 Mbps	9.0 μ s	4.5 μ s
1.0 Mbps	10.0 μ s	5.5 μ s
600 Kbps	19.0 μ s	9.0 μ s
500 Kbps	23.0 μ s	11.0 μ s
300 Kbps	38.0 μ s	18.5 μ s
250 Kbps	46.0 μ s	22.0 μ s

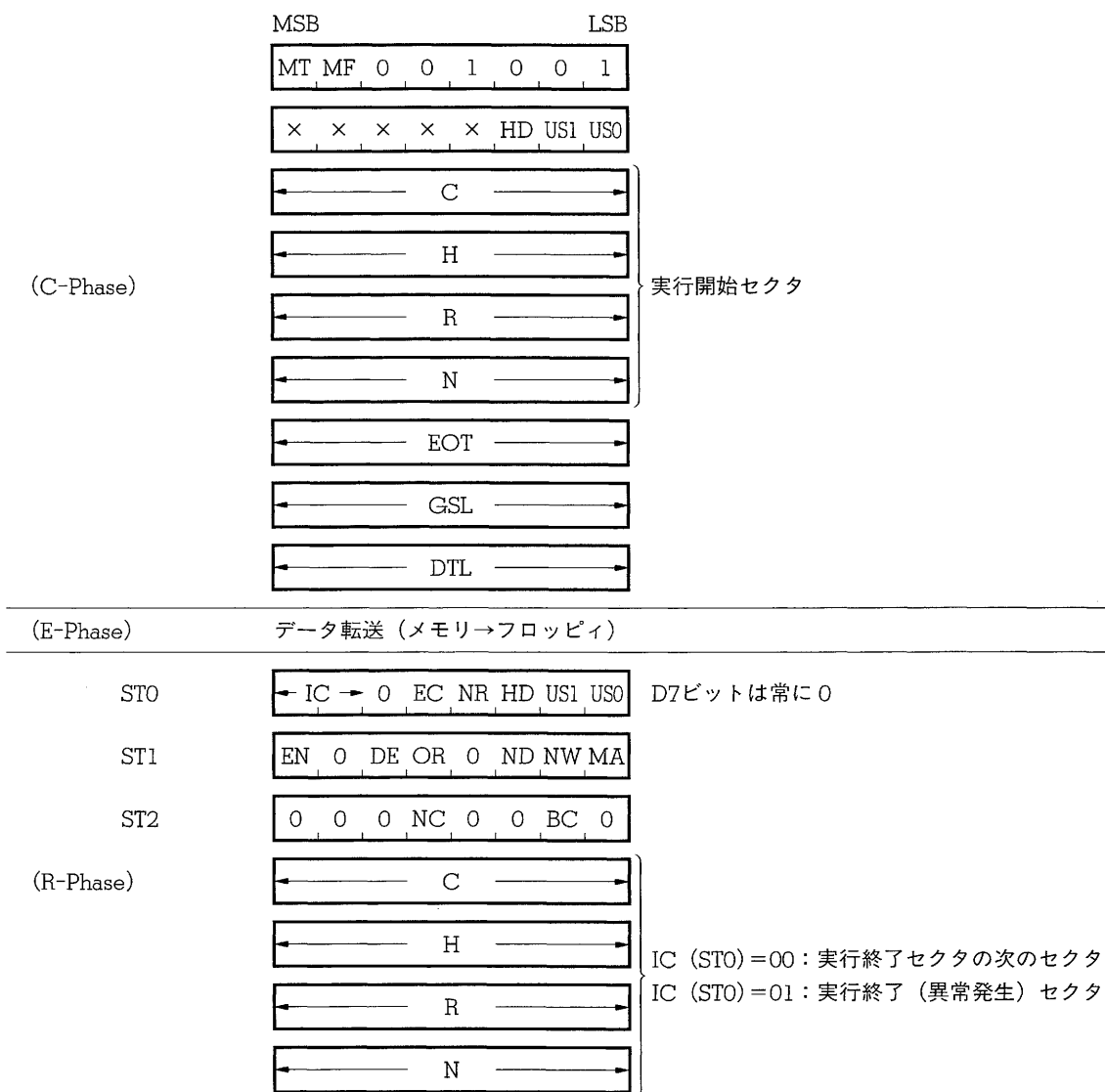
●最終セクタで未終了 (End of Cylinder Error)

最終セクタ (R=EOT) に対するアクセスが終了してもTC信号が入力されなかった場合、ST1のENビットをセットしてコマンドの実行を異常終了します。

5.6.15 WRITE DELETED DATA

IDRで指定されるセクタにDAMを書き込んだあと、ホストから1バイトずつ送られてくるデータをそのセクタに転送します。

データ・アドレス・マーク (DAM=FBH) の代わりにデリーテッド・データ・アドレス・マーク (DDAM=F8H) を書き込むことを除いては、WRITE DATAと同じです。



○データ転送の終了条件

データ転送時にTC信号がセクタの途中で入力されたとき、そのセクタの残りの部分に00Hを書き込んでコマンドの実行を正常終了します。

TC信号を受け取るタイミングは、INT信号またはDMARQ信号によるデータ転送要求から次に示す時間内です。FDCはこの時間内にTC信号を受け取ると、そのINT信号またはDMARQ信号で要求したデータを転送したあと転送要求を出力しません。ただし、セクタの最終バイトの転送要求に対し

では、データを2バイト転送するのに要する時間以内にTC信号を入力すると、そのセクタでコマンドの実行を終了します。

TC信号入力最大時間

	FM	MFM
1.25 Mbps フロッピー	10.4 μ s	4.0 μ s
1.0 Mbps フロッピー	13.0 μ s	5.0 μ s
600 Kbps フロッピー	21.7 μ s	8.3 μ s
500 Kbps フロッピー	26.0 μ s	10.0 μ s
300 Kbps フロッピー	43.3 μ s	16.7 μ s
250 Kbps フロッピー	52.0 μ s	20.0 μ s

1 バイト転送に要する時間

	FM	MFM
1.25 Mbps フロッピー	12.8 μ s	6.4 μ s
1.0 Mbps フロッピー	16.0 μ s	8.0 μ s
600 Kbps フロッピー	26.7 μ s	13.4 μ s
500 Kbps フロッピー	32.0 μ s	16.0 μ s
300 Kbps フロッピー	53.3 μ s	26.7 μ s
250 Kbps フロッピー	64.0 μ s	32.0 μ s

○リザルト・ステータス・バイト正常，異常表示ビット

コマンド	実行終了条件	ST0					ST1						ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD	
WRITE DELETED DATA	正常終了	00																		
	ノット・レディ		01			1														
	ライト・プロテクト		01								1									
	I D 部	IDAM非検出		01									1							
		C不一致 (≠FFH)		01							1				1					
		C不一致 (=FFH)		01							1								1	
		H不一致		01							1									
		R不一致 (1トラック内)		01							1									
		N不一致		01							1									
		CRC不一致		01					1											
	デ ー タ 部	フォールト		01		1														
オーバラン			01						1											
	最終セクタで未終了		01				1													

●ノット・レディ (Not Ready Error)

コマンド実行開始時，またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合，ST0のNR (Not Ready) ビットをセットして，コマンドの実行を異常終了します。

●ライト・プロテクト (Not Writable Error)

コマンド実行開始時にWPRT信号が入力されているとき，その時点でST1のNWビットをセットしてコマンドの実行を異常終了します。

●IDAM非検出 (Missing Address Mark Error in ID Field)

インデクス・パルスを2回検出するまでにIDAM (ID Address Mark) がまったく検出されなかった場合，ST1のMAビットをセットしてコマンドの実行を異常終了します。

●セクタの不一致 (C, H, R, Nバイト) (No Data Error)

IDAMを検出してもインデクス・パルスを2回検出するまでにIDRで指定されるセクタ (C, H, R, Nバイト) が検出されなかったとき，ST1のNDビットをセットしてコマンドの実行を異常終了します。

このとき，特に読み取ったIDのCバイトについては，IDRのCバイトと一致しなかった場合，次のようになります。

- ・読み取ったIDのCバイト=FFHのとき，ST1のNDビットとST2のBCビットをセット

(No Data Error with Bad Cylinder)

- ・読み取ったIDのCバイト≠FFHのとき、ST1のNDビットとST2のNCビットをセット

(No Data Error with No Cylinder)

- CRC不一致 (CRC Error in Data Field)

ID部のCRCバイトを読み取り、それと内部生成したCRCとを比較して一致しないとき、その時点でST1のDEビットをセットして、コマンドの実行を異常終了します。

- フォールト (Equipment Check, Fault)

データ部のCRCおよびギャップ（1バイト）を書き込んだあと、FLT信号が入力されていると、ST0のECビットをセットしてコマンドの実行を異常終了します。

- オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ST1のORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{\text{WR}}$ 信号、DMAモードの場合は $\overline{\text{DMAAK}}$ 信号の入力のことです。

なお、DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

★

データ書き込み応答最大時間

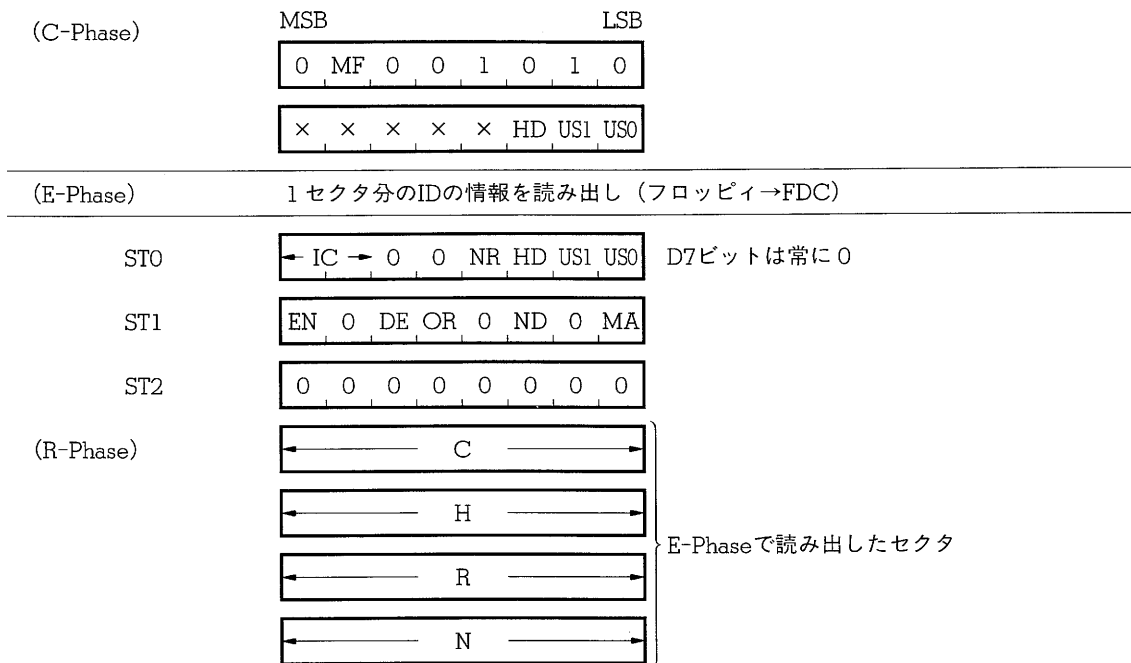
	FM	MFM
1.25 Mbps	9.0 μs	4.5 μs
1.0 Mbps	10.0 μs	5.5 μs
600 Kbps	19.0 μs	9.0 μs
500 Kbps	23.0 μs	11.0 μs
300 Kbps	38.0 μs	18.5 μs
250 Kbps	46.0 μs	22.0 μs

- 最終セクタで未終了 (End of Cylinder Error)

最終セクタ (R=EOT) に対するアクセスが終了してもTC信号が入力されなかった場合、ST1のENビットをセットしてコマンドの実行を異常終了します。

5.6.16 READ ID

ヘッド・ロード時間経過後、最初に検出した任意のセクタのIDをR-PhaseのIDRとしてデータ・レジスタにセットします。



○リザルト・ステータス・バイトの正常、異常表示ビット

コマンド	実行終了条件		ST0					ST1					ST2							
			NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
READ	正常終了		00																	
	ノット・レディ			01			1													
ID	ID部	IDAM非検出		01									1							
		C, H, R, N非検出		01							1									

●ノット・レディ (Not Ready Error)

コマンド実行開始時、またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合、ST0のNR (Not Ready) ビットをセットして、コマンドの実行を異常終了します。

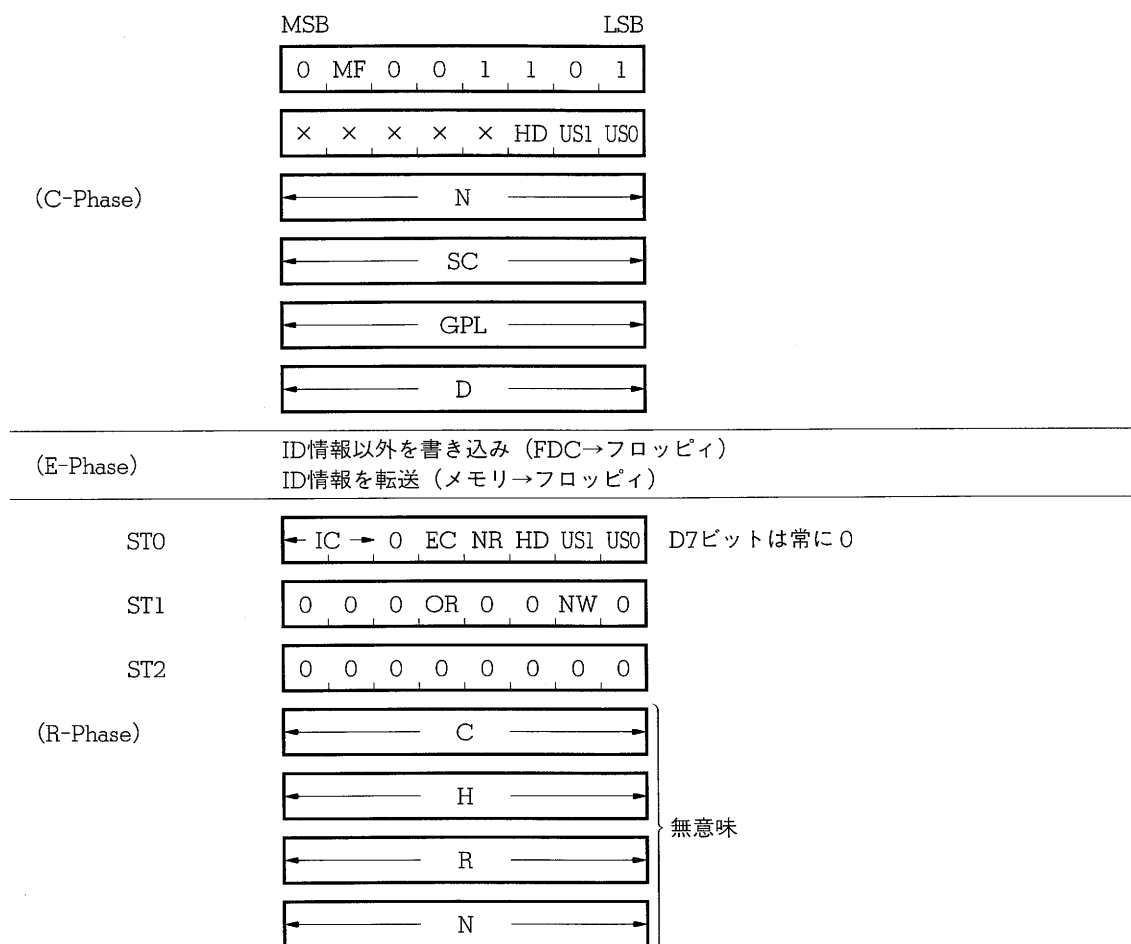
●IDAM非検出 (Missing Address Mark Error in ID Field)

インデクス・パルスを2回検出するまでにIDAM (ID Address Mark) がまったく検出されなかった場合、ST1のMAビットをセットしてコマンドの実行を異常終了します。

●C, H, R, N非検出 (No Data Error in ID Field)

IDAMを検出してもインデクス・パルスを2回検出するまでにCRCエラーのないIDが検出されない場合には、ST1のNDビットをセットしてコマンドの実行を異常終了します。

1トラック分のフォーマットの書き込みを行います。フォーマット中のID部にはホストからの情報を転送し、そのトラックすべてのセクタのデータ部にはパラメータのDバイトの値を書き込みます。



1.トラック分のID部の内容 $\{(C, H, R, N\text{バイト}) \times (\text{セット数})\}$ をホストから転送します。

00, 00, 01, 03, 00, 00, 02, 03, 00, 00, 03, 03, 00, 00, 04, 03, 00, 00, 05, 03,
00, 00, 06, 03, 00, 00, 07, 03, 00, 00, 08, 03, 00, 00, 09, 03

ID以外のフォーマット（Gap, Sync, Address Mark, Data, CRC）はFDCが内部で設定して書き込みます。ただし、データ長、セクタ数、ギャップ3の長さ、データ・パターンはパラメータ・バイトで設定しますのでプログラマブルです。

92

1 セクタ書き込み終了後、TC信号の入力がなく、かつ処理セクタ数がパラメータSCに等しくない場合、GAP3を書き込んで次のセクタ・フォーマットに移ります。

フォーマット書き込みが1セクタ終了したとき、すでにTC信号が入力されているか、処理セクタ数がパラメータSCに等しい場合、ギャップのみの書き込みに移り、その後インデクス・パルスが入力されると動作を終了します。

○リザルト・ステータス・バイトの正常、異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
WRITE ID	正常終了	00																	
	ノット・レディ		01			1													
	ライト・プロテクト		01								1								
	フォールト		01		1														
	オーバラン		01						1										

●ノット・レディ (Not Ready Error)

コマンド実行開始時、またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合、ST0のNR (Not Ready) ビットをセットして、コマンドの実行を異常終了します。

●ライト・プロテクト (Not Writable Error)

コマンド実行開始時にWPRT信号が入力されているとき、その時点でST1のNWビットをセットしてコマンドの実行を異常終了します。

●フォールト (Equipment Check, Fault)

1トラック分のフォーマットを書き込んだあと、FLT信号が入力されていると、ST0のECビットをセットしてコマンドの実行を異常終了します。

●オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{\text{RD}}/\overline{\text{WR}}$ 信号、DMAモードの場合は $\overline{\text{DMAAK}}$ 信号の入力のことです。

DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

★

データ書き込み応答最大時間

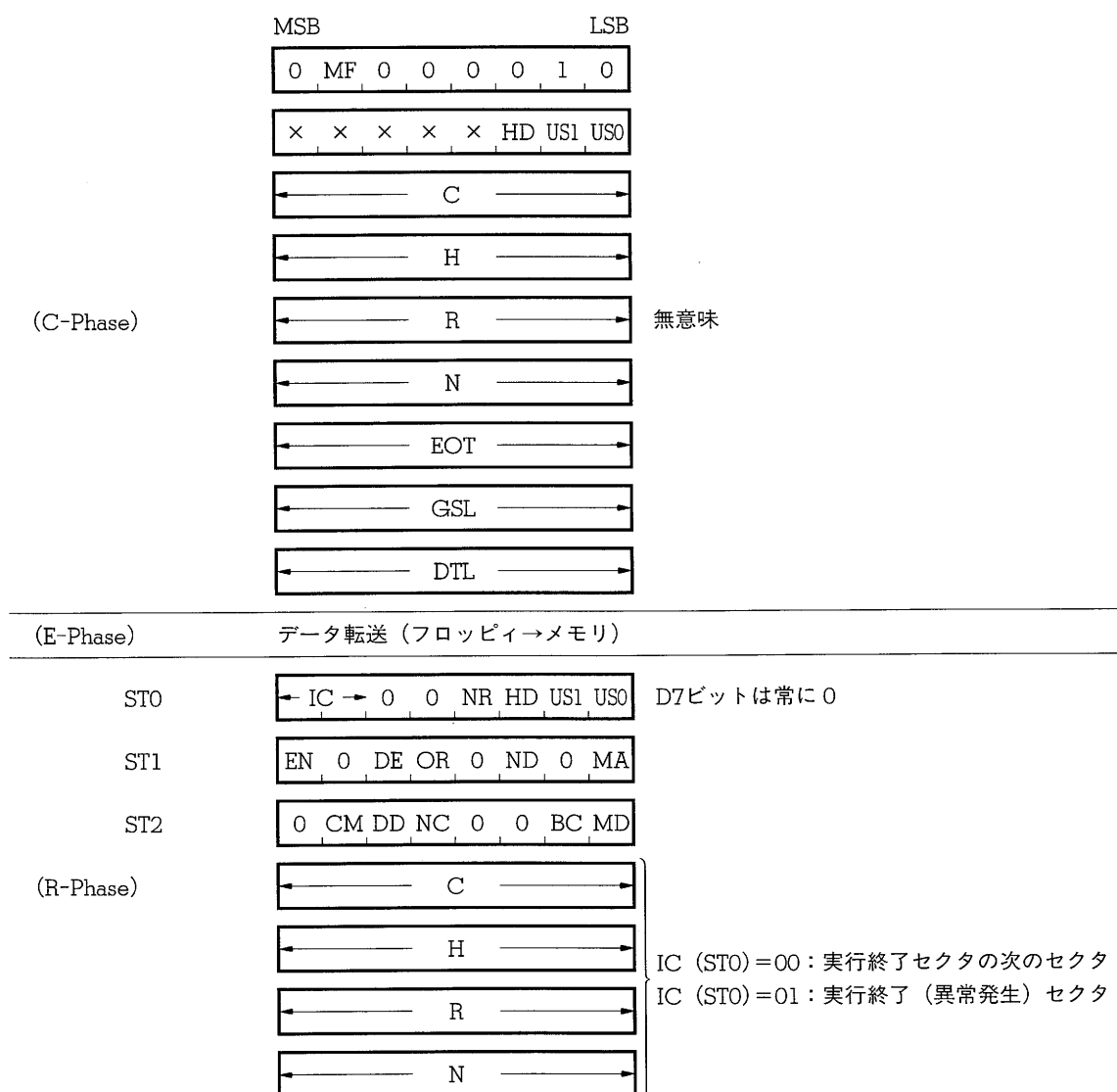
	FM	MFM
1.25 Mbps	9.0 μ s	4.5 μ s
1.0 Mbps	10.0 μ s	5.5 μ s
600 Kbps	19.0 μ s	9.0 μ s
500 Kbps	23.0 μ s	11.0 μ s
300 Kbps	38.0 μ s	18.5 μ s
250 Kbps	46.0 μ s	22.0 μ s

5.6.18 READ DIAGNOSTIC

ホストからのID情報で指定されたセクタのデータをディスクから読み取り 1 バイトごとにデータ・レジスタにセットします。ホストはその内容をNon-DAMモード、またはDMAモードで読み取ります。マルチトラック・スキップの指定はありません。

また、コマンド実行時、パラメータのRバイトには内部で初期値01Hをセットして、インデックス・パルスの入力直後のセクタから処理します。

正常終了した場合、エラーが生じるとそれを累積してリザルト・ステータス・バイトに出力します。ただし、セクタを知ることはできません(リザルトのC, H, R, Nバイトは実行終了セクタを更新したものです)。



○リザルト・ステータス・バイト正常，異常表示バイト

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
READ DIAGNO- STIC	正常終了	00																	
	ノット・レディ		01			1													
	ID部 IDAM非検出		01									1							
	C不一致(終了せず)	00								1									
	H不一致(終了せず)	00								1									
	R不一致(終了せず)	00								1									
	N不一致(終了せず)	00								1									
	CRC不一致(終了せず)	00						1											
	データ部 DAM非検出		01									1							1
	DDAM検出(終了せず)	00											1						
	CRC不一致(終了せず)	00						1						1					
	オーバラン		01						1										
	最終セクタで未終了		01			1													

●ノット・レディ (Not Ready Error)

コマンド実行開始時，またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合，ST0のNR (Not Ready) ビットをセットして，コマンドの実行を異常終了します。

●IDAM非検出 (Missing Address Mark Error in ID Field)

インデクス・パルスを2回検出するまでにIDAMが検出されなかった場合，ST1のMAビットをセットしてコマンドの実行を異常終了します。

●セクタの不一致 (C, H, R, Nバイト) (No Data Error)

読み取ったIDとIDRを比較し，異なっているとST1のNDビットをセットしますが，そのセクタ以降もデータ転送を行いコマンドの実行を正常終了します (シーケンスIDの場合)。

●CRC不一致 (CRC Error)

ID部またはデータ部のCRCエラーを検出するとST1のDEビットやST2のDDビットをセットしますが，これはコマンドの実行終了条件にはなりません (コマンドの実行は正常終了です)。

●DAM非検出 (Missing Address Mark Error in Data Field)

インデクス・パルスを2回検出するまでにDAMが検出されなかった場合，ST1のMAビットとST2のMDビットをセットしてコマンドの実行を異常終了します。

●DDAM検出 (Control Mark Detection)

DDAMを検出するとST2のCMビットをセットします。

●オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ST1のORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{\text{RD}}$ 信号、DMAモードの場合は $\overline{\text{DMAAK}}$ 信号の入力のことです。

なお、DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

データ読み出し応答最大時間

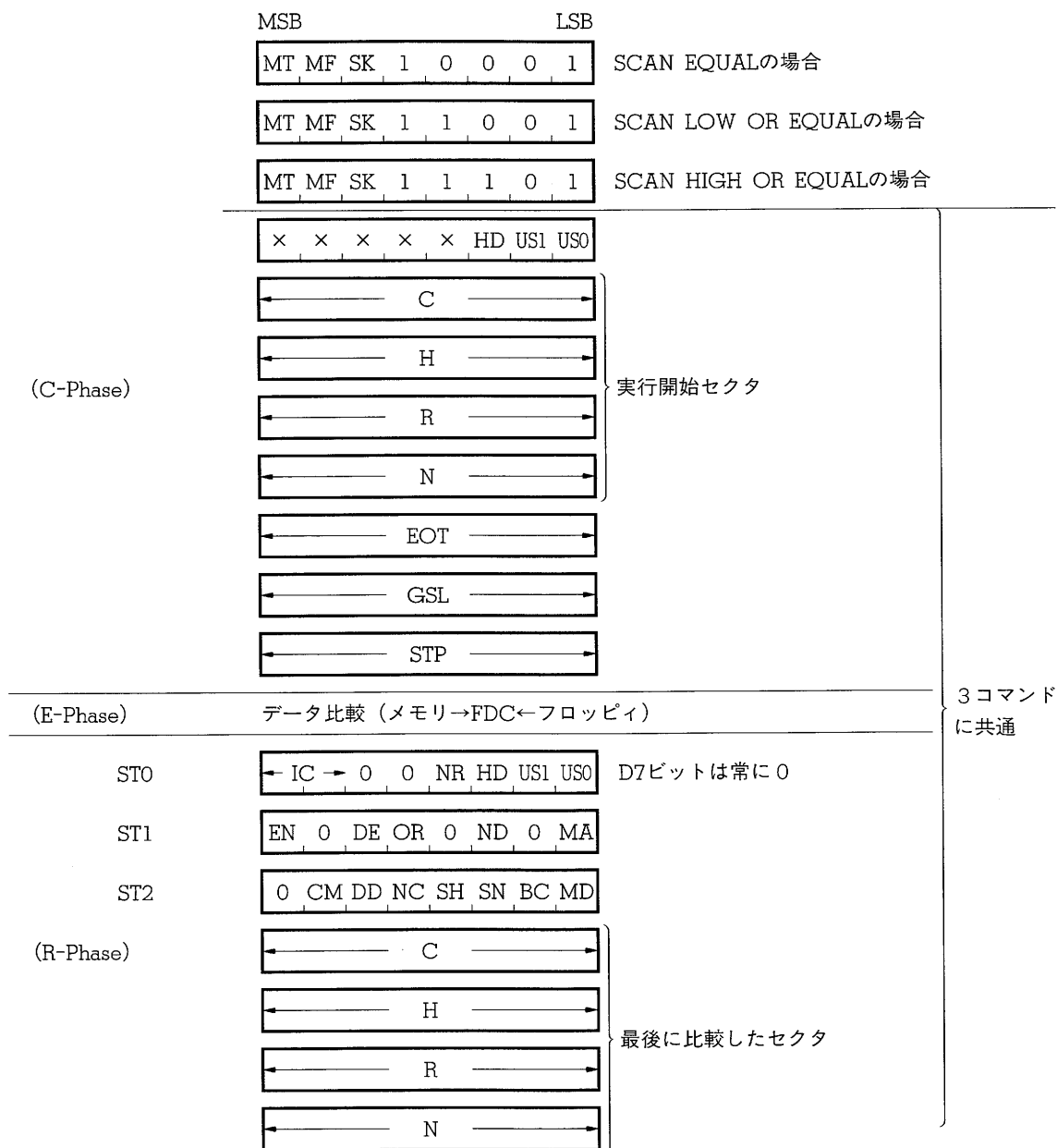
	FM	MFM
1.25 Mbps	10.5 μs	5.0 μs
1.0 Mbps	13.5 μs	6.5 μs
600 Kbps	22.5 μs	10.5 μs
500 Kbps	27.0 μs	13.0 μs
300 Kbps	45.0 μs	21.5 μs
250 Kbps	54.0 μs	26.0 μs

●最終セクタで未終了 (End of Cylinder Error)

最終セクタ (R=EOT) に対するアクセスが終了してもTC信号が入力されなかった場合、ST1のENビットをセットしてコマンドの実行を異常終了します。

5.6.19 SCAN EQUAL/SCAN LOW OR EQUAL/SCAN HIGH OR EQUAL

セクタ単位にホストのデータと比較し、条件（一致、大小）を満たすセクタを探します。



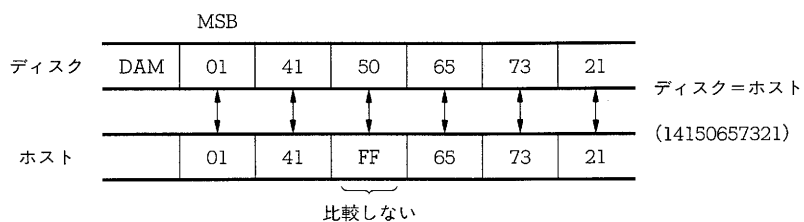
○比較方法

一致、大小の比較では、最初に比較するバイトを最上位として1セクタのデータ群を1つの数値として（ホスト側のデータ群も同じく1つのデータとして）行います。

●SCAN EQUAL

比較すべきセクタのバイト群がホストのデータ・バイト群と等しいかどうかをチェックし、等しいコマンドの実行を正常終了します。

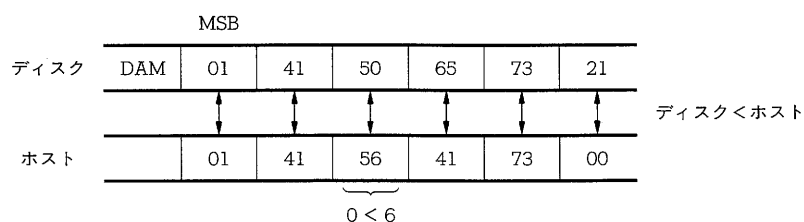
EQUAL (一致) のデータ・ストリング例



●SCAN LOW OR EQUAL

比較すべきセクタのバイト群がホストのデータ・バイト群より小さいか等しいとき、コマンドの実行を正常終了します。

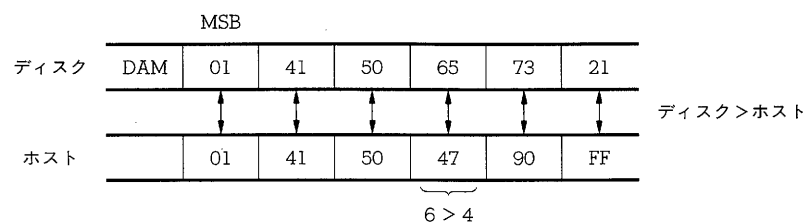
LOW (小) のデータ・ストリング例



●SCAN HIGH OR EQUAL

比較すべきセクタのバイト群がホストのデータ・バイト群より大きい等しいとき、コマンドの実行を正常終了します。

HIGH (大) のデータ・ストリング例



○比較しないデータ

ホストからのデータがFFHのとき、一致しているとみなしてそのデータを比較しません。

○実行終了

1セクタの比較を行い、このセクタが条件を満たす場合、その時点でコマンドの実行を正常終了します。このときEQUAL条件を満たすとST2のSHビットをセットします。

また、最終セクタまで比較しても条件を満たすセクタがないときには、ST2のSNビットをセットしてコマンドの実行を正常終了します。

各セクタの最終バイトを転送したときには、必ずTC信号を入力してください(たとえば、DMAコントローラのオート・ロードによる場合など)。各セクタの全バイトを比較する必要のない場合には、セクタの途中でTC信号を入力してください。その後のバイトを比較せず全セクタについてTC信号入力までのデータ・バイトのみを比較します。

このコマンドにおいてTC信号入力は、コマンド実行の終了条件にはなりません。

○リザルト・ステータス・バイト正常、異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
SCAN	LOW/HIGH条件成立	00																	
	EQUAL条件成立	00														1			
	条件不成立	00															1		
	ノット・レディ		01			1													
EQUAL/ SCAN LOW OR EQUAL/ SCAN HIGH OR EQUAL	ID部	IDAM非検出	01									1							
		C不一致(≠FFH)	01							1					1				
		C不一致(=FFH)	01							1								1	
		H不一致	01							1									
		R不一致(1トラック内)	01							1									
		N不一致	01							1									
		CRC不一致	01					1											
	データ部	DAM非検出	01									1							1
		DDAM検出	00										1						
		CRC不一致	01					1						1					
		オーバラン	01						1										

●ノット・レディ (Not Ready Error)

コマンド実行開始時、またはID部のSYNCバイト・サーチ時にデバイスがレディ状態でない場合、ST0のNR (Not Ready) ビットをセットして、コマンドの実行を異常終了します。

●IDAM非検出 (Missing Address Mark Error in ID Field)

インデックス・パルスを2回検出するまでにIDAMが検出されなかった場合、ST1のMAビットをセットしてコマンドの実行を異常終了します。

●セクタの不一致 (C, H, R, Nバイト) (No Data Error)

IDAMを検出してもインデクス・パルスを2回検出するまでにIDRで指定されるセクタ (C, H, R, Nバイト) が検出されなかったときST1のNDビットをセットしてコマンドの実行を異常終了します。

このとき、特に読み取ったIDのCバイトについては、IDRのCバイトと一致しなかった場合、次のようになります。

- ・読み取ったIDのCバイト=FFHのとき、ST1のNDビットとST2のBCビットをセット
(No Data Error with Bad Cylinder)
- ・読み取ったIDのCバイト≠FFHのとき、ST1のNDビットとST2のNCビットをセット
(No Data Error With No Cylinder)

●CRC不一致 (CRC Error)

ID部またはデータ部のCRCバイトを読み取って、それと内部生成したCRCを比較して一致しないとき、ST1のDEビットをセットして異常終了します (CRC Error in ID Field)。

なお、データ部のCRCエラーのときは、ST1のDEビットとST2のDDビットもセットしてコマンドを異常終了します (CRC Error in Data Field)。

●DAM非検出 (Missing Address Mark Error in Data Field)

IDAM検出後、IDRで指定されたセクタのDAMを検出できなかった場合、ST1のMAビットとST2のMDビットをセットします。

●DDAM検出 (Control Mark Detection)

DDAMを検出するとST2のCMビットをセットします。

このときコマンドのSKビットの内容により次のように処理が行われます。

- ・SK=0のとき：DDAMを検出したセクタを転送したあと、コマンドの実行を正常終了します。
R-PhaseのC, H, R, NバイトはDDAMを検出したときのセクタの値となります。
- ・SK=1のとき：DDAMを検出したセクタをスキップして次のセクタを処理します。

●オーバラン (Overrun Error)

データ転送時、INTまたはDMARQによる転送要求から次に示す時間以内にホストがサービスを行わない場合、そのセクタのデータを転送したあと、ST1のORビットをセットしてコマンドの実行を異常終了します。

サービスとは、Non-DMAモードの場合は $\overline{\text{RD}}$ 信号、DMAモードの場合は $\overline{\text{DMAAK}}$ 信号の入力のことです。

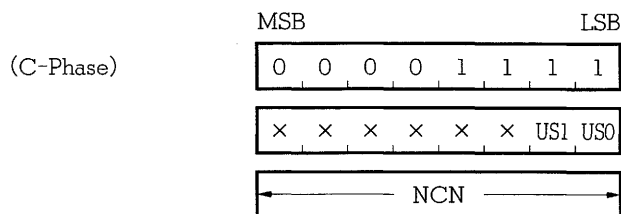
なお、DMARQ信号はR-Phaseに入る直前で自動的にリセットされます。

データ書き込み応答最大時間

	FM	MFM
1.25 Mbps	10.5 μ s	5.0 μ s
1.0 Mbps	13.5 μ s	6.5 μ s
600 Kbps	22.5 μ s	10.5 μ s
500 Kbps	27.0 μ s	13.0 μ s
300 Kbps	45.0 μ s	21.5 μ s
250 Kbps	54.0 μ s	26.0 μ s

5.6.20 SEEK

パラメータのNCN (New Cylinder Number) バイトをシーク先のシリンダ番号とみなして、リード／ライト・ヘッドをこのシリンダまで移動させます。



(E-Phase) ステップ・パルス発生

リザルト・ステータス・バイトは、SENSE INTERRUPT STATUSコマンドで引き取ります。

○シーク動作と終了

リード／ライト・ヘッドの位置するシリンダを示すPCNバイトとNCNバイトを比較します。

比較結果が異なる場合、次の2つのうちどちらかの動作を行います。

- ・NCN>PCNの場合：IDR信号をセットしてステップ・パルス (STEP) を出力し、PCNをインクリメント ($PCN \leftarrow PCN + 1$) します。
- ・NCN<PCNの場合：DIR信号をセットしてステップ・パルス (STEP) を出力し、PCNをデクリメント ($PCN \leftarrow PCN - 1$) します。

その後は、SPECIFYコマンドで指定されるステップ時間ごとに上述の動作を繰り返します。

PCN=NCNとなった場合、ST0のSEビットをセットしてコマンドの実行を正常終了します。ただし、ST0の内容はSENSE INTERRUPT STATUSコマンドで処理します。

E-Phase (FDC Busy) では、FDCはノンビジィであるため、ほかのデバイスに対するSEEKまたはRECALIBRATEコマンドを受け付け、同時に4台までのデバイスをシークさせることができます。

○リザルト・ステータス・バイト正常、異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
SEEK (SENSE INTERRUPT STATUSで 引き取り)	正常終了	00		1															
	ノット・レディ		01	1		1													

●ノット・レディ (Not Ready Error)

コマンド実行開始時、またはシーク動作実行中 (E-Phase)、デバイスがレディ状態でない場合にはその時点でST0のSE、NRビットをセットしてコマンドの実行を異常終了します。

5.6.21 RECALIBRATE (Return to Cylinder 0)

TRK0信号が入力されるまで外周方向 (IDR=L) へヘッドを移動させます。

	MSB									LSB
	0 0 0 0 0 1 1 1									
(C-Phase)	× × × × × × US1 US0									
(E-Phase)	ステップ・パルス発生									

リザルト・ステータス・バイトは、SENSE INTERRUPT STATUSコマンドで引き取ります。

○リキャリブレート動作と終了

PCNバイトをクリアしたあとにTRK0信号をチェックします。TRK0=Lのときには、IDR信号をリセットしてステップ・パルスを発生します。

TRK0=Hになると、ST0のSEビットをセットしてコマンドに実行を正常終了します。ただし、ST0の内容はSENSE INTERRUPT STATUSコマンドで処理します。

○リザルト・ステータス・バイト正常、異常表示ビット

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
RECALIB- RATE (SENSE INTERRUPT STATUSで 引き取り)	正常終了	00		1															
	ノット・レディ		01	1		1													
	トラック 0 非検出		01	1	1														

●ノット・レディ (Not Ready Error)

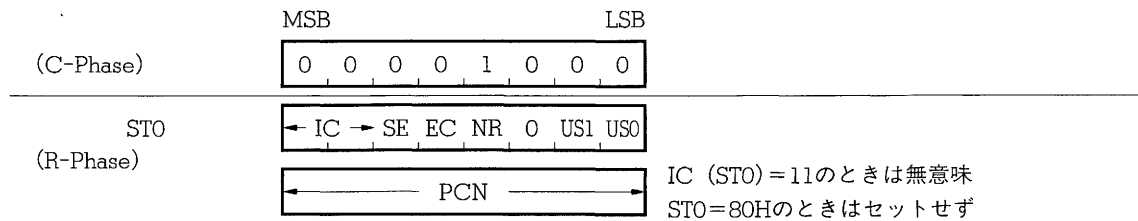
コマンド実行開始時、またはシーク動作実行中 (E-Phase)、デバイスがレディ状態でない場合にはその時点でST0のSE、NRビットをセットしてコマンドの実行を異常終了します。

●トラック 0 非検出 (Equipment Check, Track0)

リキャリブレート動作を255回繰り返してもTRK0信号が入力されないときには、ST0のSEビットとECビットをセットしてコマンドの実行を異常終了します。

5.6.22 SENSE INTERRUPT STATUS

SEEKまたはRECALIBRATEによるシーク動作時またはコマンド実行中でないデバイスの状態遷移(ノット・レディからレディまたはレディからノット・レディ) 時のリザルト・ステータス・バイトをデータ・レジスタにセットします。



○ Invalid

シーク動作終了または状態遷移がどのデバイスにも発生していないときには、INVALIDコマンドとして処理します。

5.6.23 SENSE DEVICE STATUS

デバイスの状態を示す信号（FLT, WPRT, TRK0, 2SIDE）およびC-Phaseで指定されたHD, US0, US1の状態をST3にセットし、データ・レジスタにロードします。

		MSB							LSB
		0	0	0	0	0	1	0	0
(C-Phase)		×	×	×	×	×	HD	US1	US0
(R-Phase)	ST3	FT	WP	RY	TO	TS	HD	US1	US0

○リザルト・ステータス・バイト 3（ST3）の説明は、「5.5 リザルト・ステータス・バイト」を参照してください。

5.6.24 INVALID

次の3通りの場合、ST0のICビットに10を、その他のビットにはすべて0をセットし（ST0=80H）データ・レジスタにロードします。

- 未定義のコマンド・バイトが与えられた場合
- シーク系コマンドの終了や、状態遷移によるINT要求が発生していないのにSENSE INTERRUPT STATUSコマンドを起動した場合
- SOFTWARE RESET, SET STANDBY以外の補助コマンドを起動した場合

5.6.25 VERSION

Bタイプの製品であることを識別します。

	MSB						LSB
(C-Phase)	×	×	×	1	0	0	0
(R-Phase) ST0	1	0	0	注	0	0	0

注 μ PD72069では1となります (μ PD72069は、Bタイプです)。

VERSIONコマンドは、発行ののちINVALIDコードとして処理され、その結果ST0には以下の値がセットされます。

製 品 名	ST0の値
μ PD765B	90 H (Bタイプ)
μ PD72065B	
μ PD72067 (K規格品を除く)	
μ PD72068/68F	
μ PD72069	
μ PD72064	
μ PD765A	80 H
μ PD7265	
μ PD72066	
μ PD72067 (K規格品)	

μ PD72069はBタイプの製品です。Bタイプの製品は、そのほかの製品に対し次の4点について改善されています。

項 目	Bタイプの製品	Bタイプ以外の製品
OR (オーバーラン) ビットのセット動作	SCAN系とREAD IDコマンド以外のリード／ライト系コマンドを実行した際、以下のようになります。	
	オーバーランが発生するといつでもORビットをセットします。	オーバーランがセクタの最終バイトで発生したら、ORビットをセットしません。
オーバーラン発生におけるDMARQのセット動作	R-Phaseの直前でリセットされるためDMARQは $\overline{\text{DMAAK}}$ 入力を必要としません。	DMARQをリセットするための $\overline{\text{DMAAK}}$ 入力が必要です。 $\overline{\text{DMAAK}}$ 入力なしにFDCがR-Phaseへ移行後も引き続きDMAコントローラが動作すると、FDC内部にセットされたリザルト・ステータス・バイトを通常データと誤って転送する可能性があります。
ϕ とWCLK間の位相関係	ϕ とWCLKの同期は必要ありません。	ϕ とWCLKの同期は必要です。
VIRSIONコマンド	あります(Bタイプであることを識別するため)。	ありません。

第6章 制 御

6.1 制御概要

図6-1は、FDCを制御するための概略フロー・チャートです。必ずこのフロー・チャートに従って制御してください。

(1) C-Phaseの制御

まずステータス・レジスタを読み出して、CB (FDC Busy) ビット=0であることを確認します。CB=1のときは、コマンドの書き込みはできません。ただし、SOFTWARE RESET補助コマンドおよびFDCがスタンバイ状態のときのSTART CLOCK, RESET STANDBY補助コマンドの書き込みは、ステータス・レジスタの内容に関係なく行えます。

CB=0を確認したあと、RQM (Request for Master) ビットとDIO (Data Input/Output) ビットをチェックします。RQM=1, DIO=0のときは、FDCにコマンドを書き込むことができます。

各コマンドのコマンド・バイトまたはパラメータ・バイトを、1バイト書き込むごとに、RQM=1, DIO=0を確認して、次の1バイトを書き込みます。すべてのコマンド・バイトおよびパラメータ・バイトを書き込むとC-Phaseは終了です。

C-Phaseからあとの制御は、コマンドにより異なります。次項に各コマンドごとに、それらの制御を示します。

(2) C-Phase以降の制御

各コマンドを制御方法別 (Phaseの流れ別) に分類し、C-Phase以降の制御を示します。

○C-Phase→R-Phase→ (コマンド終了)

〈該当するコマンド〉

補助コマンド:	CONTROL INTERNAL MODE,	CONTROL DATA TRANSFER RATE
	PRECOMPENSATION,	SELECT FORMAT
	ENABLE MOTORS,	RESET STANDBY
	ENABLE EXTERNAL MODE	
コマンド	: SENSE INTERRUPT STATUS,	SENSE DEVICE STATUS
	VERSION,	INVALID

これらのコマンドにはE-Phaseがありません。C-PhaseのあとはR-Phaseになります。

C-Phaseのコマンド・バイトおよびパラメータ・バイトをすべて書き込んだあと、ステータス・レジスタを読み出します。その内容がRQM=1, DIO=1であれば、リザルト・ステータス・バイ

トおよびパラメータ・バイトを読み出すことができます。

リザルト・ステータス・バイトまたはパラメータ・バイトを、1バイト読み出すごとに、RQM=1, DIO=1を確認して、次の1バイトを読み出します。すべてのリザルト・ステータス・バイトおよびパラメータ・バイトを読み出すとR-Phaseは終了し、コマンドが終了します。

○C-Phase→(コマンド終了)

〈該当するコマンド〉

補助コマンド: SOFTWARE RESET, SET STANDBY, START CLOCK

コマンド : SPECIFY

これらのコマンドにはE-Phase, R-Phaseがありません。C-Phaseのみでコマンドが終了します。

ただし、START CLOCK補助コマンドはFDCがスタンバイ状態以外のときには、INVALIDコマンドとして処理されます。このときには、リザルト・ステータス・バイト(80H)の読み出しが必要です。

○C-Phase→E-Phase→(コマンド終了, INT信号出力)→(SENSE INTERRUPT STATUSコマンド発行)

〈該当するコマンド〉

コマンド: SEEK, RECALIBRATE

これらのコマンドにはR-Phaseがありません。また、E-PhaseはFDCが処理するため、ホストはC-Phase終了のあとFDCからのINT信号出力を待ちます。

INT信号出力を確認したあと、SENSE INTERRUPT STATUSコマンドを発行します。そのリザルト・ステータス・バイトの内容が、SEEK, RECALIBRATEコマンドの結果を示します。

○C-Phase→E-Phase→(INT信号出力)→R-Phase→(コマンド終了)

〈該当するコマンド〉

コマンド: READ DATA,	READ DELETED DATA
READ ID,	READ DIAGNOSTIC
SCAN EQUAL,	SCAN LOW OR EQUAL
SCAN HIGH OR EQUAL,	WRITE DATA
WRITE DELETED DATA,	WRITE ID

これらのコマンドは、C-Phaseが終了したあとE-Phase, R-Phaseになります。

E-Phaseは、SPECIFYコマンドのNDビットの設定によってDMAモードまたはNon-DMAモードで処理します(READ IDコマンドを除く)。

●Non-DMAモードの制御

FDCは、1バイト転送ごとにINT信号出力でホスト（CPU）に割り込み処理要求をします。ホストはこのINT信号出力を確認したあと、ステータス・レジスタを読み出します。その内容がRQM=1, NDM=1(Non-DMA Modeビット)であれば、DIOビットでデータの読み出しか書き込みかを判定し(DIO=1:読み出し, DIO=0:書き込み), FDCとホスト間のデータ転送を行います。

データ転送の終了時は、Non-DMAモードの場合でも、FDCにTC信号を入力してください。TC信号が入力されなかった場合、リザルト・ステータス・バイトでOver Runエラー（ORエラー）またはEnd of Cylinderエラー（ENエラー）を報告します。

E-Phaseの終了は、NDM=0で示され、E-Phase終了のINT信号を出力します。

●DMAモードの制御

FDCは、1バイト転送ごとにDMARQ信号出力でホスト（DMAコントローラ）にDMA転送要求をします。これによりFDCとホスト間のデータ転送をDMA処理で行います。データ転送の終了時は、FDCにTC信号を入力してください。

E-Phaseが終了すると、E-Phase終了のINT信号を出力します。

FDCはE-Phase終了のINT信号を出力したあと、R-Phaseになります。ホストはそのINT信号を確認したあと、ステータス・レジスタを読み出します。その内容がRQM=1, DIO=1であれば、リザルト・ステータス・バイトおよびパラメータ・バイトを読み出すことができます。

リザルト・ステータス・バイトまたはパラメータ・バイトを1バイト読み出すごとに、RQM=1, DIO=1を確認して、次の1バイトを読み出します。すべてのリザルト・ステータス・バイトおよびパラメータ・バイトを読み出すとR-Phaseは終了し、コマンドが終了します。

制御概要は以上のとおりです。また、FDCからの割り込み要求をまとめると、次の4種類になります。

- | |
|---|
| <ul style="list-style-type: none"> (1) リード／ライト系コマンド(READ IDコマンドを除く)をNon-DMAモードで行うときの、E-Phase中のデータ転送要求 (2) リード／ライト系コマンドのE-Phase終了によるリザルト・ステータス・バイト読み出し要求 (3) SEEK, RECALIBRATEコマンドのE-Phase終了によるSENSE INTERRUPT STATUSコマンドの発行要求 (4) ドライブの状態遷移(READY信号の変化)によるSENSE INTERRUPT STATUSコマンドの発行要求 |
|---|

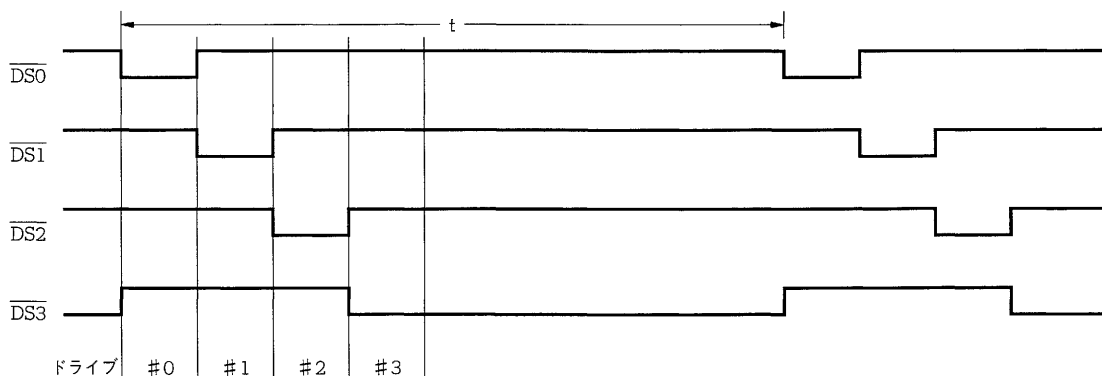
[illegible]

6.2 ドライブの状態遷移とSTEP信号出力

FDCはステータス・レジスタのCBビットが0のとき（コマンド待ち状態またはSEEK, RECALIBRATEコマンドのE-Phase）に、一定時間ごとにドライブ・セレクト（DS0-DS3）信号をアクティブにします（ドライブ・スキャン）。

ただし、レジスタ・モード時は、ドライブ・セレクト信号をデジタル・アウト・レジスタのD0, D1ビットで制御するため、ドライブ・スキャンは行いません。

図 6-2 ドライブ・スキャン



t: 1.25 Mbps時	約0.4 ms,	1.0 Mbps時	約0.5 ms
600 Kbps時	約0.83 ms,	500 Kbps時	約 1 ms
300 Kbps時	約1.7 ms,	250 Kbps時	約 2 ms

FDCは、このドライブ・スキャン中に次の2つのうち、どちらかの処理を行います。

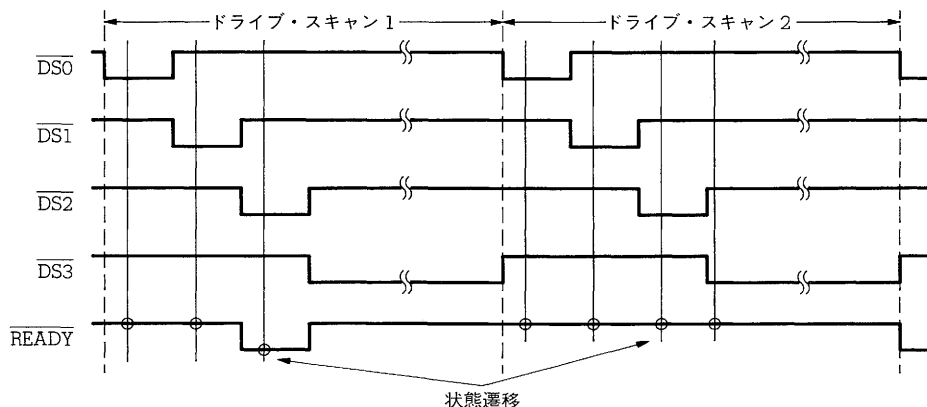
(1) READY信号の状態遷移チェック

FDCは、ステータス・レジスタのCBビットが0でコマンド待ち状態のとき（SEEK, RECALIBRATEコマンドのE-Phaseではないとき）、各ドライブからのREADY信号をドライブ・スキャンごとにチェックしています。

あるドライブのREADY信号をチェックし、その前のドライブ・スキャンのときとREADY信号の状態が異なっている場合、状態遷移割り込みを発生し、SENSE INTERRUPT STATUSコマンドの発行をホストに要求します。図6-3では、ドライブ#2のREADY信号が状態遷移しています。

また、FDCがリセット（RESET信号、SOFTWARE RESETコマンド、デジタル・アウト・レジスタのFDC RESETビット）されると、FDC内部のREADYフラグをクリアします。このためREADY信号がアクティブのときにリセットを行うと、リセット解除後に状態遷移割り込みを発生します。

図 6-3 状態遷移チェック



↓ : READY信号の状態遷移チェック

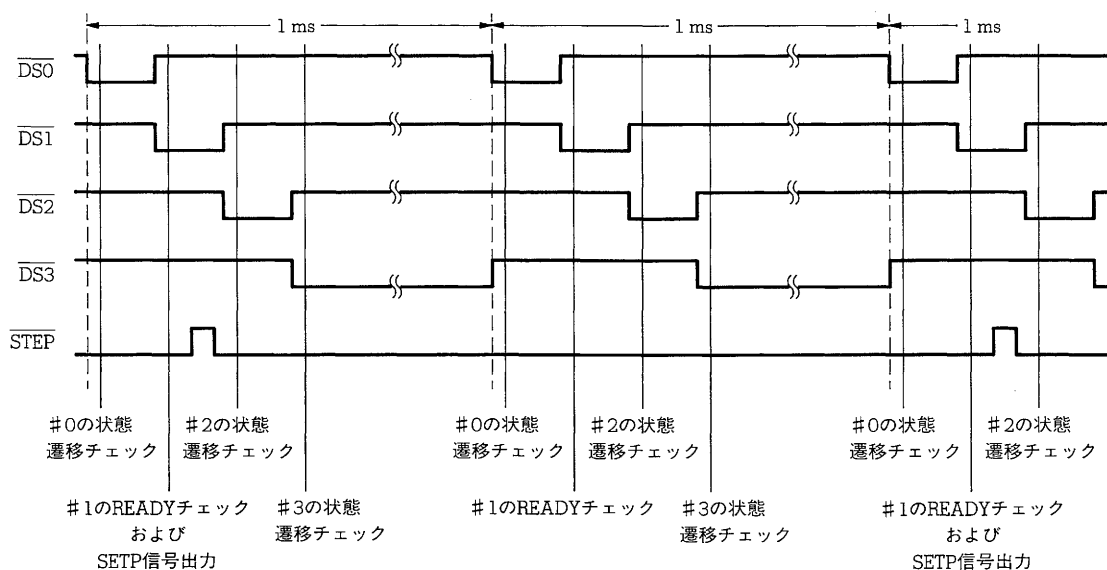
(2) シーク／リキャリブレードのSTEP信号出力

FDCは、SEEKまたはRECALIBRATEコマンドのE-Phase中（ステータス・レジスタのCBビットは0）に、STEP信号を出力します。

各コマンドのUS1, US0ビットによって指定されたドライブが、DS0-DS3信号によってドライブ・スキャン中に選択されたとき、READY信号をチェックしたあとにSTEP信号を出力します。STEP信号を出力しないドライブについては、READY信号の状態遷移をチェックします。

またSTEP信号の時間間隔は、SPECIFYコマンドのSRTパラメータで設定します。

図 6-4 SRT=EH（2 ms）でドライブ#1に対するSEEK命令を実行中の例（500 Kbps）



6.3 状態遷移割り込みとシーク・エンド割り込み

データ転送中以外のFDCからの割り込みは、ステータス・レジスタの内容により次の2通りに分類されます。

- | | | |
|-----------------|---|--------------------------------|
| ○RQM=1
DIO=0 | } | SENSE INTERRUPT STATUSコマンド発行要求 |
| | | |
| ○RQM=1
DIO=1 | } | R-Phaseのリザルト・ステータス・バイト読み出し要求 |
| | | |

また、RQM=1、DIO=0の場合はSENSE INTERRUPT STATUSコマンドのリザルト・ステータス・バイトにより、その割り込みが状態遷移割り込みかシーク・エンド割り込みかを判定します。

以上のSENSE INTERRUPT STATUSコマンドを要求する割り込み要因が、2つ以上重なったときには、次の点に注意してください。

- (1) FDCはSENSE INTERRUPT STATUSコマンドが発行されたとき、ドライブ番号の小さい方のリザルト・ステータス・バイトを先に出力します。
- (2) 1回目のSENSE INTERRUPT STATUSコマンドで、リザルト・ステータス・バイトを出力しなかったドライブ番号の大きい方の割り込み信号を、次のように出力します。
 - 残りの割り込み要因の中にシーク・エンドがあれば、再度割り込み信号を出力します。
 - 残りの割り込み要因の中にシーク・エンドがなければ、(状態遷移のみの場合) 割り込み信号を出力しません。

ドライブ番号の大きいドライブで状態遷移が発生することを考慮すると、リザルト・ステータス・バイト (ST0) が80H (INVALIDコマンド) になるまでSENSE INTERRUPT STATUSコマンドを発行してください。

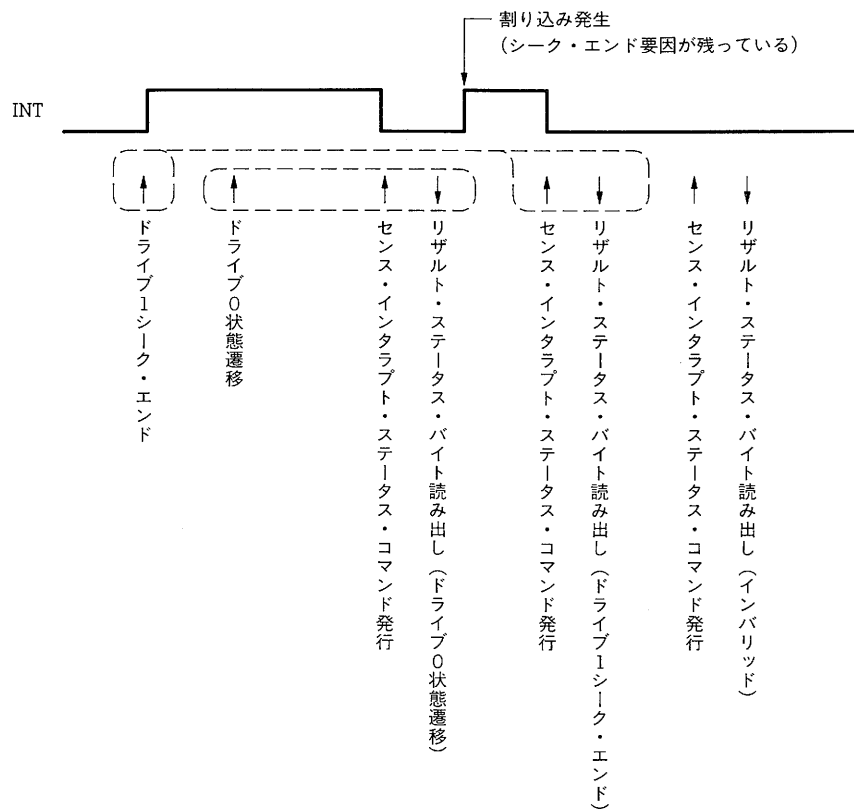
図6-5は、シーク・エンドと状態遷移の割り込みが重なったときの例です。

(a)では、ドライブ#1のシーク・エンド割り込みが先に発生していますが、その直後にドライブ番号の小さいドライブ#0の割り込みが発生しています。そのため、SENSE INTERRUPT STATUSコマンドのリザルト・ステータス・バイトで先に出力するのは、ドライブ#0の状態遷移の割り込み要因です。この場合、ドライブ#1のシーク・エンドの割り込み要因が残っているため、再度割り込みが発生します。

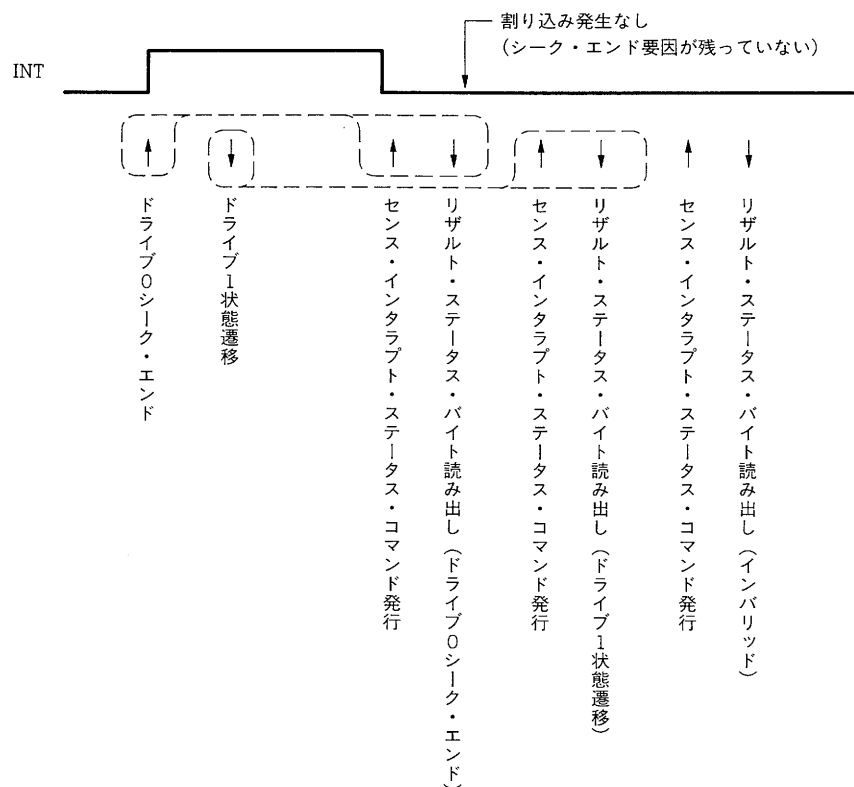
(b)では、ドライブ#0のシーク・エンド割り込みが、ドライブ#1の状態遷移割り込みより先に発生しています。SENSE INTERRUPT STATUSコマンドのリザルト・ステータス・バイトで先に出力するのは、ドライブ#0のシーク・エンド割り込み要因です。この場合、ドライブ#1の割り込み要因が状態遷移のため、再度割り込みは発生しません。

図 6-5 INT信号の発生例

(a) 番号の大きいドライブがシーク・エンドのとき



(b) 番号の小さいドライブがシーク・エンドのとき



6.4 状態遷移割り込みに関する注意事項

(1) リセット時の状態遷移割り込み

状態遷移割り込みは、READY信号が変化した場合に発生します。ただし、READY信号を常時アクティブに固定してある場合でも、リセット(RESET信号、SOFTWARE RESETコマンド、デジタル・アウト・レジスタのFDC RESETビット)直後に状態遷移の割り込みが発生します。これはREADY信号の状態を保持する内部フラグを、リセット時にノット・レディにするためです。

つまり、リセット時にREADY信号がアクティブの場合、必ず状態遷移の割り込みが発生します。処理としては、通常の場合と同様にSENSE INTERRUPT STATUSコマンドをリザルト・ステータス・バイトが80H (INVALIDコマンド) になるまで発行してください。

(2) C-Phase中の状態遷移割り込み(レジスタ・モードを除く)

ドライブ・スキャンでドライブを選択している場合、FDCは内部でコマンドの実行を保留します。つまり、コマンドの1バイト目を書き込んだとき、ステータス・レジスタのRQMビットは1から0に変化します。ただし、コマンドの起動を示すCBビットはドライブ#0-#3のドライブ・スキャンが終了するまで1にはなりません。

コマンドの1バイト目を書き込んでから、実際にコマンドが起動するまで(CB=0→CB=1)の間にREADY信号に状態遷移があった場合、状態遷移割り込みが発生します。しかし、この状態遷移割り込みは、CB=1になる直前にFDC自身がインアクティブにしてしまいます。このため、この状態遷移割り込みは見かけ上消失します。この現象は、従来のFDC(μ PD765A/B, 72065/Bなど)でも同じ条件で発生します。ただし、状態遷移の情報については内部レジスタに保存されているため、SENSE INTERRUPT STATUSコマンドで引き取ることが可能です。

この状態遷移割り込みに対しての割り込み処理(SENSE INTERRUPT STATUSコマンドの発行)は、誤動作の原因になるため行わないでください。以下の場合には、FDCからのINT信号に対する割り込み処理をマスクしてください。C-Phase中の状態遷移を図6-6に示します。

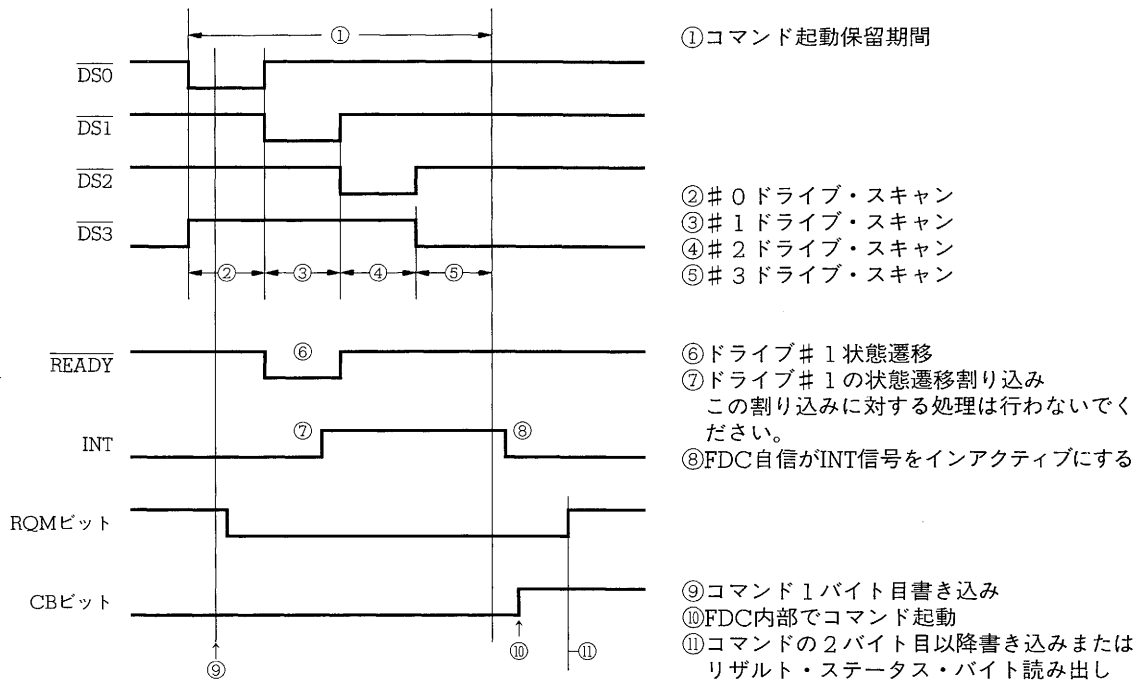
- リード／ライト、シーク系コマンド(E-Phase終了時に割り込みを伴うもの)の場合

C-Phaseの1バイト目を書き込む前からC-Phaseの最終バイトを書き込むまで

- そのほかのコマンドの場合

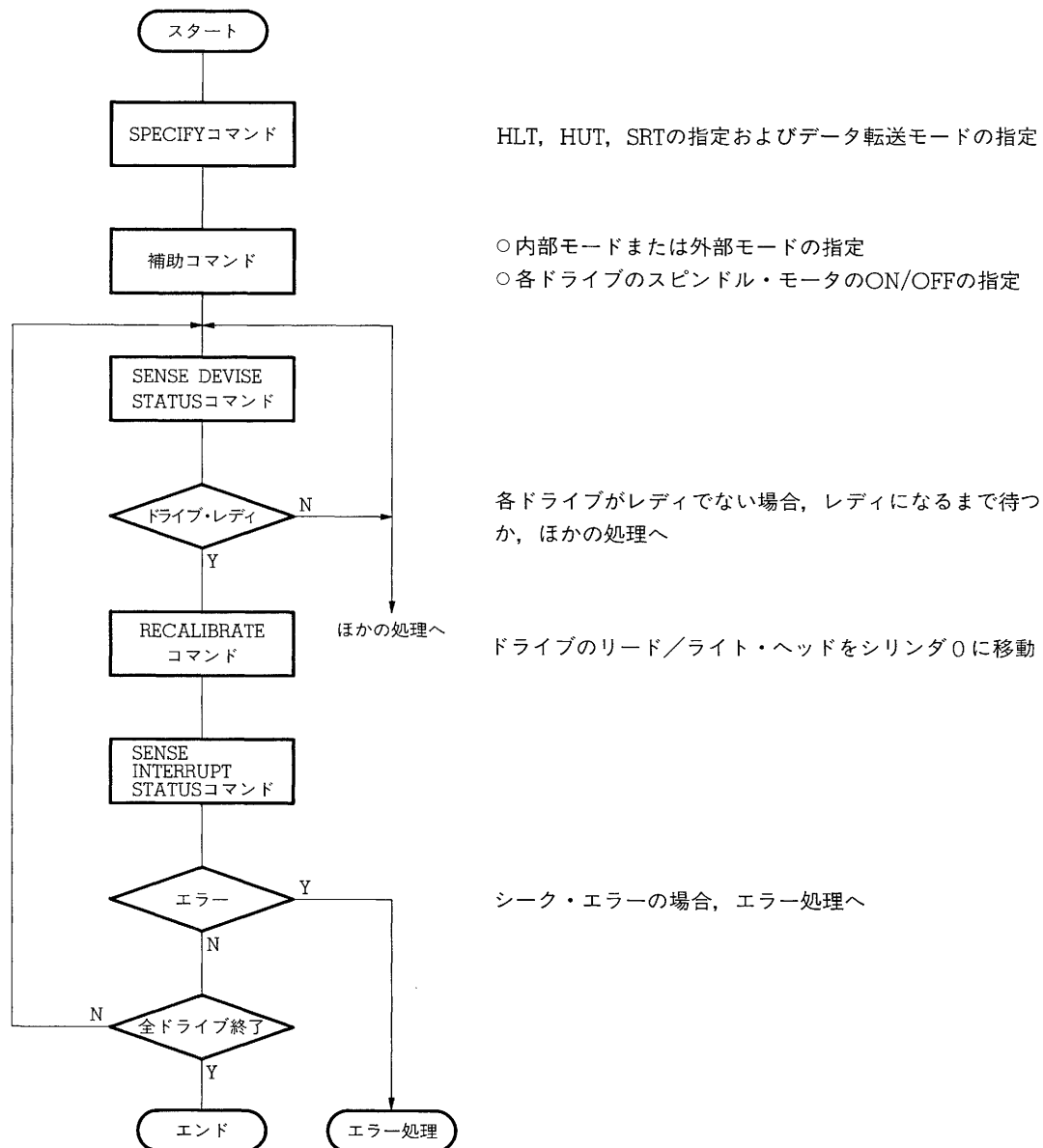
C-Phaseの1バイト目を書き込む前から、そのコマンドの終了まで

図 6-6 C-Phase中の状態遷移



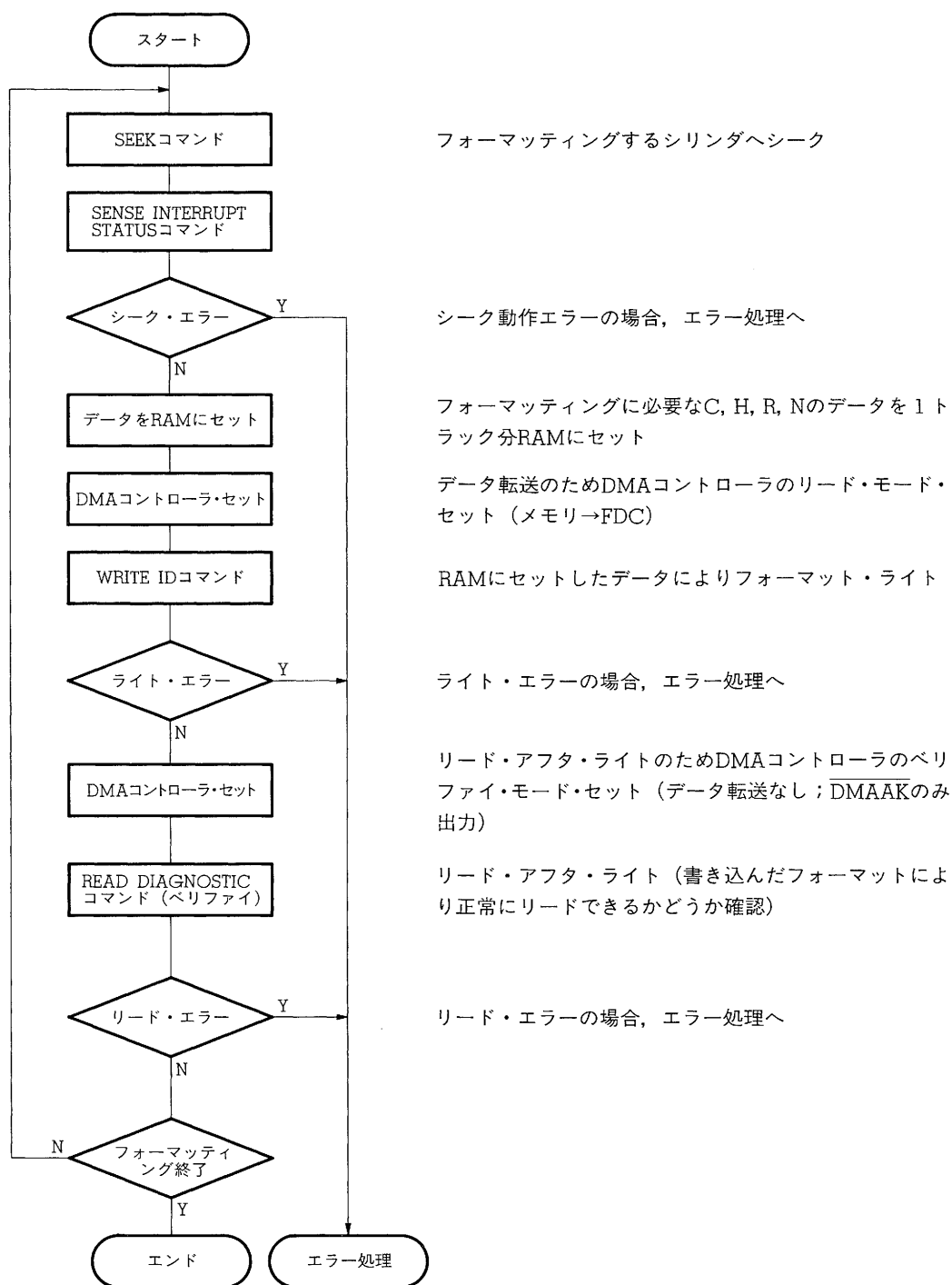
6.5 コマンド実行手順

(1) イニシャライズ手順

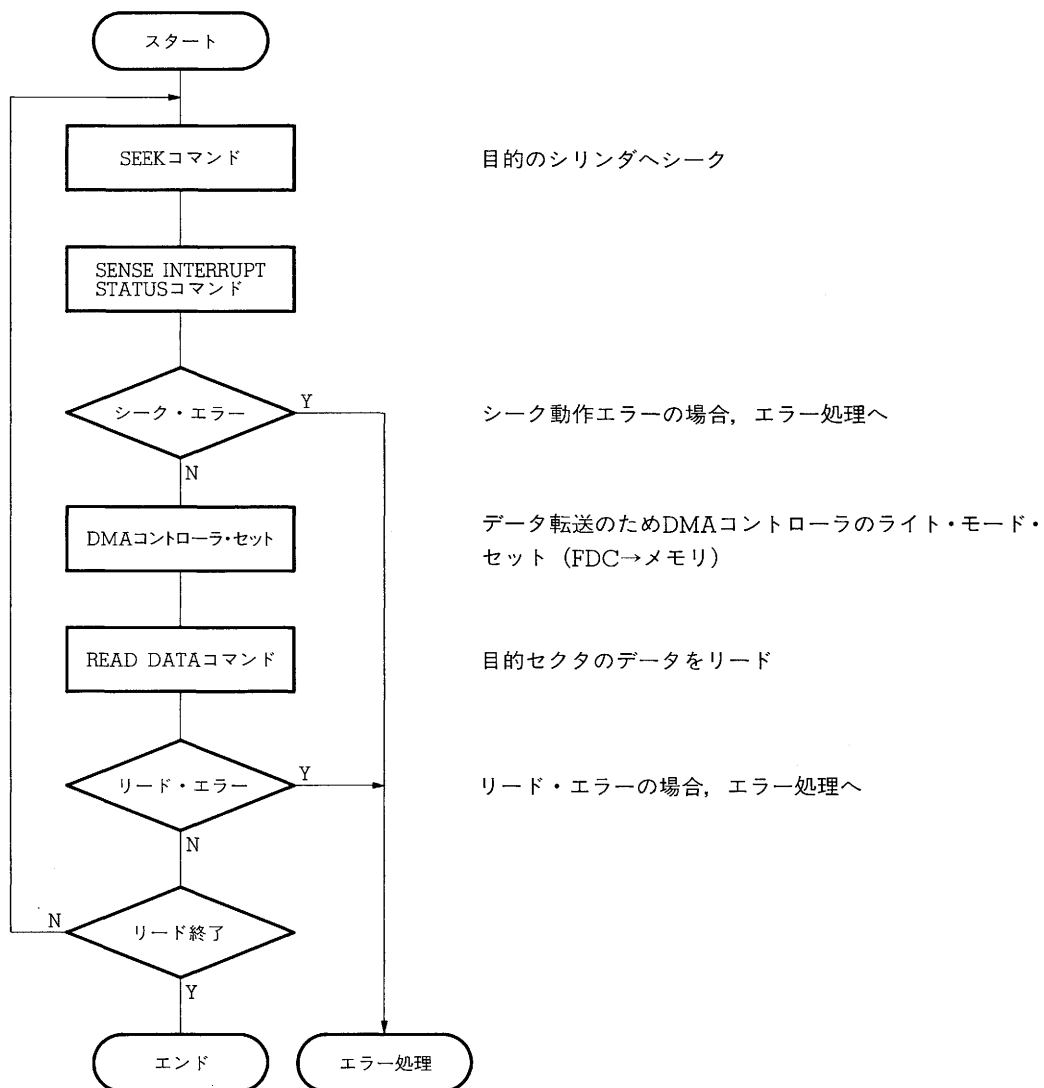


注意 SPECIFYコマンドはリセット後FDCに対して最初にセットする必要があります。また RECALIBRATEコマンドは物理的なヘッド位置とFDC内部のPCNの値を一致させるコマンドですので、リード／ライト、シーク・コマンドに先立って実行する必要があります。

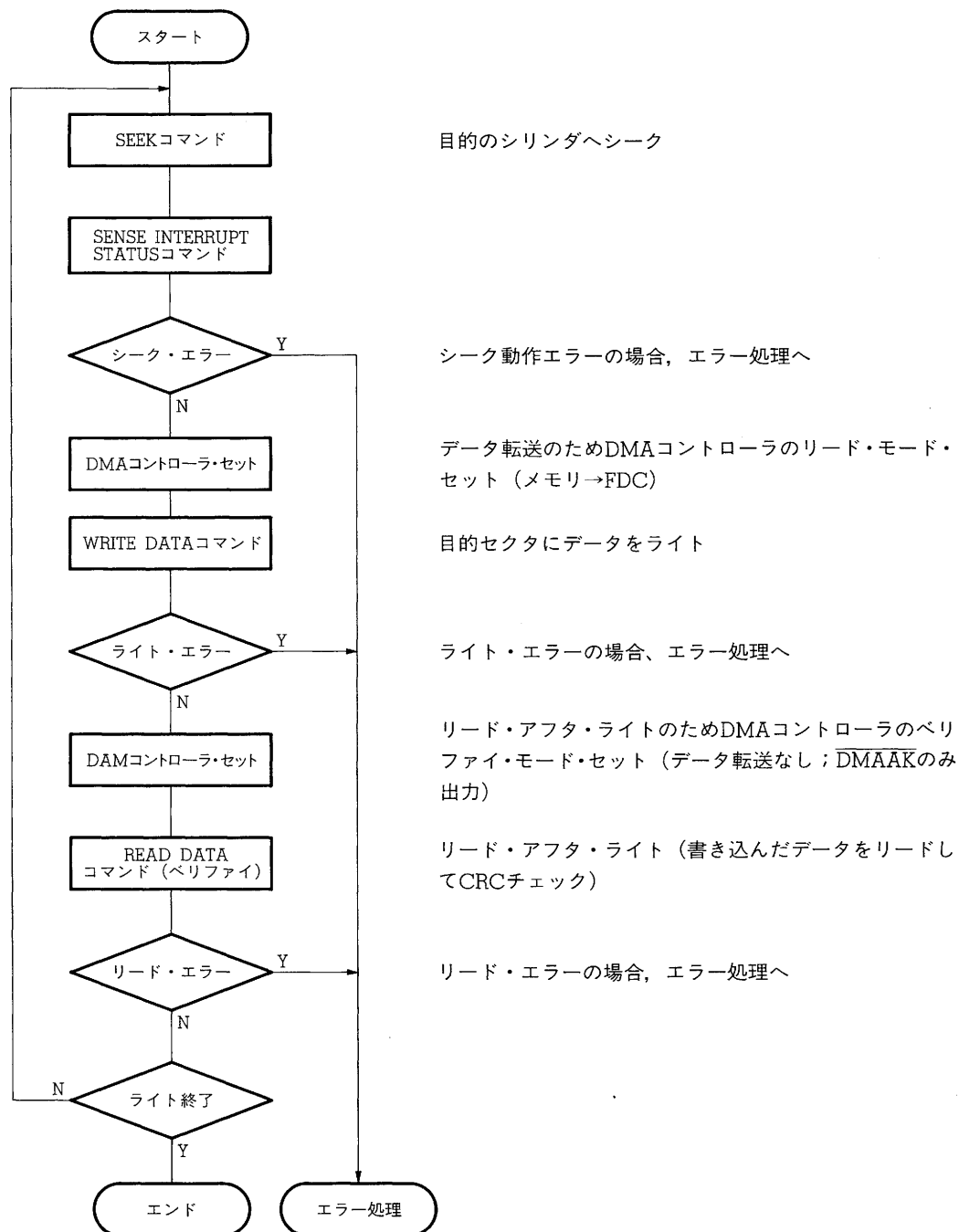
(2) フォーマット手順



(3) 読み出し手順



(4) 書き込み手順



6.6 μ PD8085AHによる制御プログラム例

CPUとして μ PD8085AHを使用した場合の μ PD72069の制御プログラム例を次に示します。

(1) コマンド書き込みルーチン・コーディング・リスト

HLレジスタでFDCに書き込むコマンドのストアされているメモリのスタート・アドレスを示し、Bレジスタでコマンドのバイト数を示します。コマンド書き込みの結果はZフラグにセットされます。

Z=1: 正常 Z=0: FDC BUSY

コマンド書き込み中DIOが1になった場合リザルト・ステータス・リードにジャンプします。

```

SETCM:  IN      FDC                ; READ FDC STATUS
        ANI     10H                ; CHECH FDC BUSY
        RNZ                     ; RET IF FDC BUSY
SETCO:  IN      FDC                ; READ FDC STATUS
        RLC
        JNC     SETCO              ; WAIT RQM
        RLC
        JC      RSTRD              ; DIO=1 -> READ STO
        MOV     A, M                ; OUT COMMAND
        OUT     FDCDT
        INX     H
        DCR     B
        JNZ     SETCO
        RET
;
;
```

(2) 割り込み処理ルーチン・コーディング・リスト

μ PD72069から割り込みが発生したときDIO=0であればSENSE INTERRUPT STATUSコマンドを発行し、DIO=1であればそのままりザルト・ステータス・バイトをリードして、RESULT STATUS BUFFERにストアします。コマンドの終了状態はZフラグとAccにセットされます。

```

Z=1 & Acc=0    正常終了
Z=0 & Acc=40H   異常終了
Z=0 & Acc=C0H   状態遷移
Z=0 & Acc=80H   INVALIDコマンド(書き込んだコマンドがINVALIDまたはSET STAND-
                  BY, SOFTWARE RESET, START CLOCKを除く補助コマンドだった場合)
```

```
RSTRD :   LXI       H, RSTBF           ; SET RESULT STATUS BUFFER
                                                POINTER
RSTR0 :   IN        EDCST             ; READ FDC STATUS
          RLC
          JNC       RSTR0             ; WAIT RQM
          RLC
          JC        RSTR2             ; DIO=1 ?
          MVI       A, 08H           ; DIO=0 SENSE INT.ST COM.
          OUT       FDCDT
RSTR1 :   IN        FDCST             ; READ FDC STATUS
          RLC
          JNC       RSTR1             ; WAIT RQM
          RLC
          JNC       RSTR3             ; DIO=0 ?
RSTR2 :   IN        FDCDT             ; DIO=1
          MOV       M, A
          INX       H
          JMP       RSTR1
RSTR3 :   MVI       L, RSTBF AND OFFH
          MOV       A, M             ; LOAD ST0
          ANI       0C0H             ; CHECK IT
          RET
          ;
          ;
```

RSTBF. RSTBF+6

ST0	ST1 (PCN)	ST2	C	H	R	N
-----	--------------	-----	---	---	---	---

(3) 初期セット・ルーチン・コーディング・リスト

FDCの動作モード指定(SPECIFY)と各ドライブのヘッドをトラック0にセット(RECALIBRATE)します。またコマンド・バッファのイニシャライズも行います。

```

INIT :    LXI      H, CMDBF+6
          MVI      M, 1AH                ; SET EOT
          INX      H
          MVI      M, 0EH                ; SET GSL
          INX      H
          MVI      M, 0FFH               ; SET DTL
          LXI      H, SPCFY              ; SET SPECIFY COMMAND
          MVI      B, 3
          CALL     SETCM                 ; COMMAND WRITE
          MVI      C, 3                 ; HEAD RESTORE ALL DRIVE
INITO :   CALL     HDRST
          DCR      C
          JNZ      INITO                 ; NEXT DRIVE
HDRST :   LXI      H, CMDEF+1             ; SET DRIVE NO.
          MOV      M, C
          DCX      H                    ; CMDBF
          MVI      M, 07H               ; SET RECALIBRATE COMMAND
          MVI      B, 2
          CALL     SETCM                 ; COMMAND WRITE
          EI                          ; WAIT INTERRUPT
          HLT
          RET
SPCFY :   DB       03H, 0DFH, 32H        ; SRT=3 MS
                                              ; HUT=240 MS
                                              ; HLT=50 MS
                                              ; DMA MODE
          ;
          ;

```

CMDBF

CMDBF+6

COM.	HD, US	C	H	R	N	1A (EOT)	0E (GSL)	FF (DTL)
------	--------	---	---	---	---	-------------	-------------	-------------

(4) データ・リード／ライト・ルーチン・コーディング・リスト

レジスタにより指定されたセクタのアクセスを行います。

Acc : DRIVE NO.0 ~ 3

B : SECTOR NO.01H~34H

ヘッド0 に対して01H~1AH

ヘッド1 に対して1BH~34H

C : TRACK NO.01H~4CH

DE : DATA START ADDRESS

セクタ・リード・ルーチン

```

DRDSE:  CALL    SEEK
        RNZ                      ; EXIT IF ERROR
        PUSH    B
        LXI     B, 4046H         ; SET DMAC & FDC COMMAND
        CALL    RWSUB           ; READ DATA
        POP     B
        RET
        ;
        ;

```

セクタ・ライト・ルーチン

```

DWTSE:  CALL    SEEK
        RNZ                      ; EXIT IF ERROR
        PUSH    B
        LXI     B, 8045H         ; SET DMAC & FDC COMMAND
        CALL    RWSTB           ; WRITE DATA
        POP     B
        RNZ                      ; EXIT IF ERROR
        PUSH    B
        LXI     B, 0046H         ; READ AFTER WRITE (VERIFY)
        CALL    RWSUB
        POP     B
        RET
        ;
        ;

```

サブルーチンの動作結果はZフラグにセットされます。

Z=1 正常動作

Z=0 エラー発生

(5) シーク・ルーチン・コーディング・リスト

指定されたトラックをシークします。またコマンド・バッファにC, H, R, Nをセットします。

```

SEEK :   LXI      H, CMDBF+5
         MVI      M, 01H          ; SET (N)
         DCX      H
         PUSH     B
         PUSH     PSW             ; SAVE DRIVE NO.
         MOV      A, B
         SUI      27              ; SHECK SIDE 0 OR 1
         JC       SEEK0          ; R <= 26 ?
         MOV      B, A            ; SET NEW SECTOR NO.
         INR      B              ; ADJUST IT
SEEK0 :   MOV      M, B           ; SET (R)
         DCX      H
         MVI      A, 0
         CMC                      ; C ← SIDE
         ADC      A              ; GET HEAD NO.
         MOV      M, A           ; SET (H)
         DCX      H
         MOV      M, C           ; SET (C)
         DCX      H
         POP      B              ; RESTORE DRIVE NO.
         RLC                      ; GET (HD)
         RLC
         ORA      B              ; GET (HD) & (US)
         MOV      M, A
         DCX      H
         MVI      M, 0FH         ; SET SEEK COMMAND
         MVI      B, 3
         CALL     SETCM          ; COMMAND WRITE
         POP      B
         EI                      ; WAIT INTERRUPT

```

HLT

RET

;

;

B : 01H~1AH→H : 00H R : 01H~1AH

B : 1BH~34H→H : 01H R : 01H~1AH

(6) DMAコントローラ・セットおよびFDCコマンド・ライト

B, Cレジスタで指定されたDMAモードとFDCのコマンドをセットします。

B : DMAモード 00H→DMAベリファイ

40H→DMAライト (FDC→MEMORY)

80H→DMAリード (FDC←MEMORY)

C : FDCコマンド 46H→FDCリード (MFM)

45H→FDCライト (MFM)

RWSUB : MOV A, E ; SET DMA ADDRESS

OUT DMAAD ; LOW

MOV A, D

OUT DMAAD ; HIGH

MVI A, OFFH ; SET DMA TC

OUT DMATC

XRA A

RWSB0 : ORA B ; SET DMA MODE

OUT DMATC

MVI A, 44H ; ENABLE DMA CHANNEL

OUT DMAMD

LXI H, CMDBF

MOV M, C ; SET FDC COMMAND

MVI B, 9

CALL SETCM

EI ; WAIT INTERRUPT

HLT

RET

;

;

(7) フォーマット・ルーチン・コーディング・リスト

Accで指定されたドライブのフォーマットを行います。

```

FORMT:  MOV    D, A                ; SAVE DRIVE NO.
        MOV    C, A
        CALL   HDRST              ; HEAD RESTORE
        RNZ                    ; EXIT IF ERROR
        MVI    C, 0                ; SET TRACK NO.
FORM0:  MVI    B, 1                ; SET SECTOR NO.
        MVI    E, 0                ; SET HEAD ADDR.
FORM1:  MOV    A, D                ; RESTORE DRIVE NO.
        CALL   SEEK
        RNZ                    ; EXIT IF ERROR
        MVI    A, FMTBF AND OFFH   ; SET DMA ADDR.
        OUT    DMAAD              ; LOW 8BIT
        MVI    A, FMTBF/100H
        OUT    DMAAD              ; HIGH 8BIT
        MVI    A, 67H             ; 4 BYTE * 26 SECTOR
        OUT    DMATC              ; SET DMA TC
        MVI    A, 80H
        OUT    DMATC
        MVI    A, 44H             ; ENABLE DMA CHANNEL
        OUT    DMAMD
        LXI    H, FMTBF+26*4-1    ; SET CHRN IN FORMAT BUFFER
        MVI    A, 26              ; LAST (R)
FORM2:  MVI    M, 01H             ; SET (N)
        DCX    H
        MOV    M, A               ; SET (R)
        DCX    H
        MOV    M, E               ; SET (H)
        DCX    H
        MOV    M, C               ; SET (C)
        DCX    H
        DCR    A                 ; (R) ← (R) - 1
        JNZ    FORM2             ; NEXT CHRN IF R > 0
        MVI    M, 0E5H           ; SET D TO FMTBF-1
        DCX    H

```

```

MVI    M, 36H                ; SET GPL TO FMTBF-2
DCX     H
MVI     M, 26                ; SET SC TO FMTBF-3
DCX     H
MVI     M, 01H              ; SET N TO FMTBF-4
DCX     H
MOV     A, E                ; GET HD & US
RLC
RLC
ORA     D
MOV     M, A                ; SET HD & US TO FMTBF-5
DCX     H
MVI     M, 4DH              ; SET WRITE ID COM. TO FMTBF-6
PUSH    B                ; SAVE BC
MVI     B, 6
CALL    SETCM              ; SET COMMAND
POP     B                ; RESTORE BC
EI                      ; WAIT INTERRUPT
HLT
RNZ                      ; EXIT IF ERROR
XRA     A                ; CLEAR ACC
OUT     DMAAD              ; SET DMA ADDR.
OUT     DMAAD
DCR     A
OUT     DMATC              ; SET DMA TC
MVI     A, 19H
PUSH    B
LXI     B, 0046H
CALL    RWSBO              ; READ AFTER WRITE (VERIFY)
POP     B
RNZ                      ; EXIT IF ERROR
MOV     A, E                ; (H) LOAD
XRI     1                ; A ← (H) /
MOV     E, A                ; SET NEXT HEAD ADDR.
MVI     B, 27
JNZ     FORM1              ; NEXT HEAD = 1 ?
INR     C                ; NEXT TRACK

```



```
MOV    A, C
CPI    77                ; CHECK END
JNZ    FORM0
RET
;
;
```

サブルーチンの動作結果はZフラグにセットされます。

Z=1 正常動作

Z=0 エラー発生

第7章 コマンドのタイミング

7.1 ホスト側インタフェースのタイミング

ホスト側は、各Phaseごとに次のような動作を行います。

C-Phase：ステータス・レジスタのD7, D6 (RQM, DIO) ビットをチェックします。

RQM=1, DIO=0のとき：コマンド・バイト, パラメータ・バイトをFDCに書き込みます。

E-Phase：与えられた命令を実行します。

R-Phase：ステータス・レジスタのD7, D6 (RQM, DIO) ビットをチェックします。

RQM=1, DIO=1のとき：リザルト・ステータス・バイト, パラメータ・バイトを読み取ります。

各コマンドごとのホスト側インタフェースのタイミングを図に示します。

(1) リード・データ・グループのタイミング

READ DATA, READ DELETED DATA, READ DIAGNOSTIC, READ IDコマンドのタイミングを図に示します。

○C-Phase

- RQM=1, DIO=0の状態ではホストからコマンド・バイトをFDCのデータ・レジスタに書き込みます。そのとき, RQMは0にリセットされます。
- データ・レジスタの内容をFDC内部のコマンド・レジスタに移します。そのとき, RQMは1にセットされます。
- FDCは次のパラメータの書き込みをホスト側に要求します。

FDCは、この動作を繰り返して、2バイト目のコマンド・バイトと必要なパラメータ・バイトをすべて書き込みます。書き込みが終了するまでDIOは0のままです。FDCは最後のパラメータ・バイトを引き取ったあとは、RQMはセットせずにE-Phaseに入ります。

○E-Phase

E-Phaseには、Non-DMAモード（インタラプト処理）とDMAモードがあり、処理が異なります。

(a) Non-DMAモード（インタラプト処理）

- DIO=1にセットし、ディスクから読み取ったデータ・フィールドの最初のデータをデータ・レジスタにセットします。
- RQMを1にセットして、INT要求を出します。

- ホスト側はINT要求を受け取るとRQM=1, DIO=1を確認後、データ・レジスタの内容を読み取ります。そのとき、RQMを0にリセットします。
- 以上の動作を繰り返し、データ転送処理を行います。
- 最終データがホスト側に読み取られると、RQMを0にリセット後、DIOを0にリセットします。

(b) DMAモード

- ホスト側は、リード・コマンドのC-Phaseに入る前にプログラムでDMAコントローラにデータ転送方向を指定します。
- E-PhaseでFDCはディスクから読み取ったデータをデータ・レジスタにセットすることにDMARQ信号を出力します。
- ホスト側は、DMARQ信号を受け付けるとDMAAK信号を返し、続いてRD信号を出力します。そのとき、FDCはDMARQ信号をリセットします。
- データ・レジスタの内容を読み取りそれをメモリに書き込んだあとDMAAK信号をオフにします。
- 最終データが転送するとE-Phaseは終了します (RQM, DIOはリセットしたままです)。

E-Phaseが終了すると、FDCはリザルト・ステータス・バイトとパラメータ・バイトをFDC内部のレジスタにセットし、それらの読み取りをホスト側に要求するINT信号を出力して、R-Phaseに入ります。

このとき、ステータス・レジスタのNDM (Non-DMA Mode) ビットを0にリセットします。

○R-Phase

- FDCはDIOを1にセットし、ST0レジスタの内容をデータ・レジスタに移し終わるとRQMをセットします。
- データ・レジスタの内容 (リザルト・ステータス・バイト0: ST0) の読み取りを要求するINT信号を出力します。
- ホストはINT信号を受け付けたら、RQM=1, DIO=1を確認後データ・レジスタの内容 (ST0) を読み取ります。
- FDCはRQMとDIOを0にリセットします。また、INT信号をロウ・レベルにします。
- ホスト側はST0の読み取り処理を終了するとRQM=1, DIO=1になるのを待って、次のリザルト・ステータス・バイト1 (ST1) を読み取ります。この動作を繰り返し必要なリザルト・ステータス・バイトとパラメータ・バイトをすべて読み取りR-Phaseを終了します。

FDCはダミー・データをセットし、RQMをセットして次のコマンド待ちとなります。

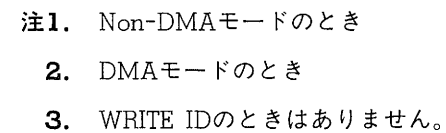
(2) ライト・データ・グループのタイミング

WRITE DATA, WRITE DELETED DATA, WRITE ID, SCAN EQUAL, SCAN LOW OR EQUAL, SCAN HIGH OR EQUALコマンドのタイミングを図に示します。

このタイミングは、E-Phaseにおけるデータ転送方向が異なる (DIO=0) 点を除けば、リード・データ・グループと同様です。

なお、SCANコマンドでは、ディスクからデータを読み出しますが、それと比較するデータをホストからFDCに書き込みます。そのため、ホスト側ではライト・データ・グループに入っています。

☒ 7-2 WRITE DATA, WRITE DELETED DATA, WRITE ID, SCAN

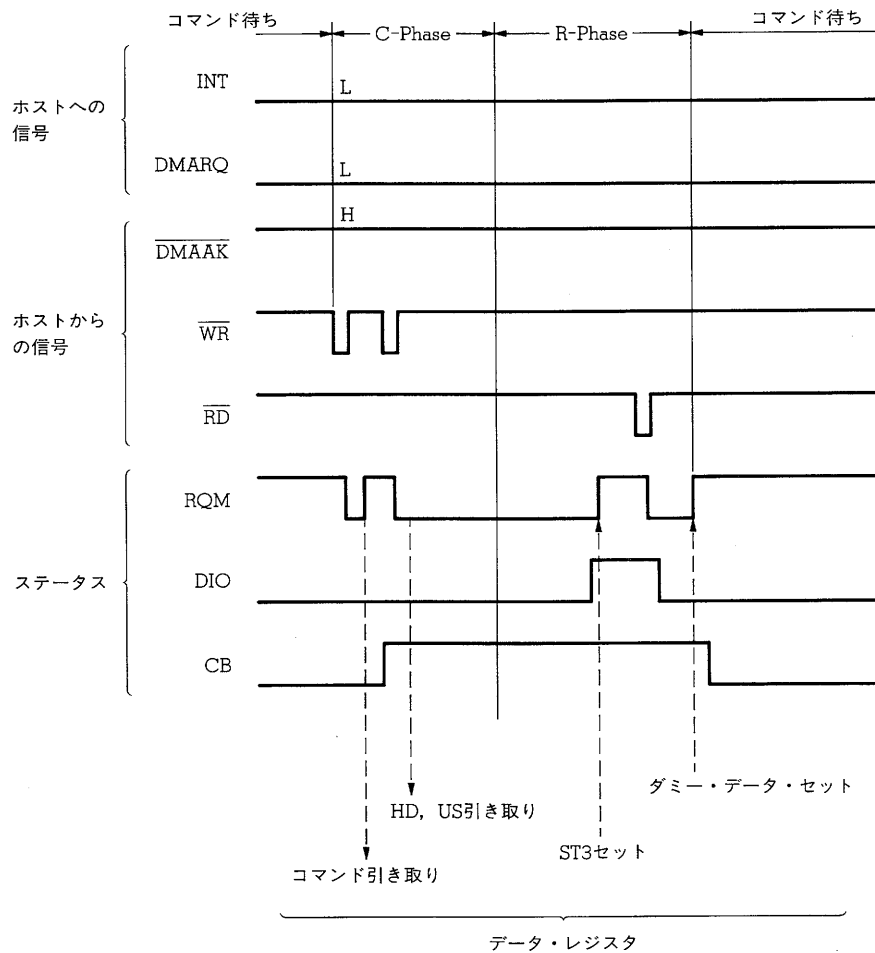


(3) SENSE DEVICE STATUSコマンドのタイミング

SENSE DEVICE STATUSコマンドのタイミングを示します。このコマンドのC-PhaseではコマンドとHD, US0, US1 (「5.6.23 SENSE DEVICE STATUS」参照) の指定データを書き込むだけで、E-Phaseではありません。

R-PhaseでFDCはINT信号を出力しないのでC-Phase終了後、ホスト側はRQM=1, DIO=1になるのを確認したあと、データ・レジスタにセットされたST3の内容を読み取ってこのコマンドを終了します。

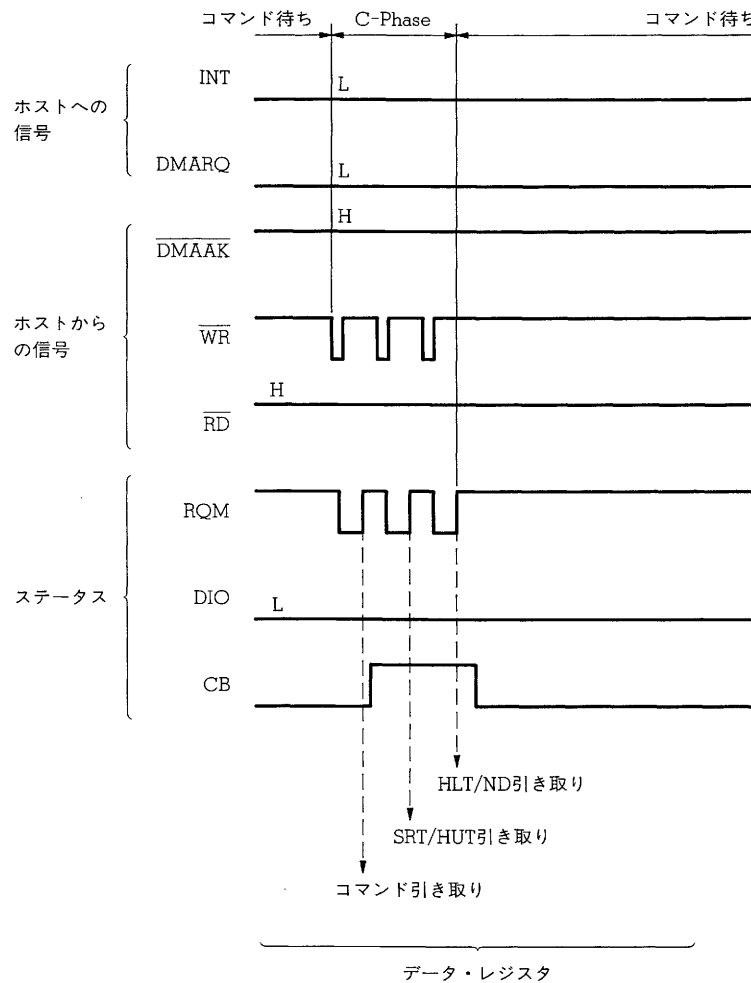
図 7-3 SENSE DEVICE STATUS



(4) SPECIFYコマンドのタイミング

SPECIFYコマンドのタイミングを示します。このコマンドでは、C-Phaseのみでコマンド・バイト、SRT/HUT、HLT/NDの順（「5.6.11 SPECIFY」参照）でFDCに書き込みを行うとコマンドの終了となります。

図 7-4 SPECIFY



(5) SEEK, RECALIBRATEコマンドのタイミング

SEEKとRECALIBRATEコマンドのタイミングを示します。ただし、RECALIBRATEコマンドではシーク先のシリンダ番号（シリンダ0）が決まっていますので、シリンダ番号を指定するNCNパラメータは不要です。

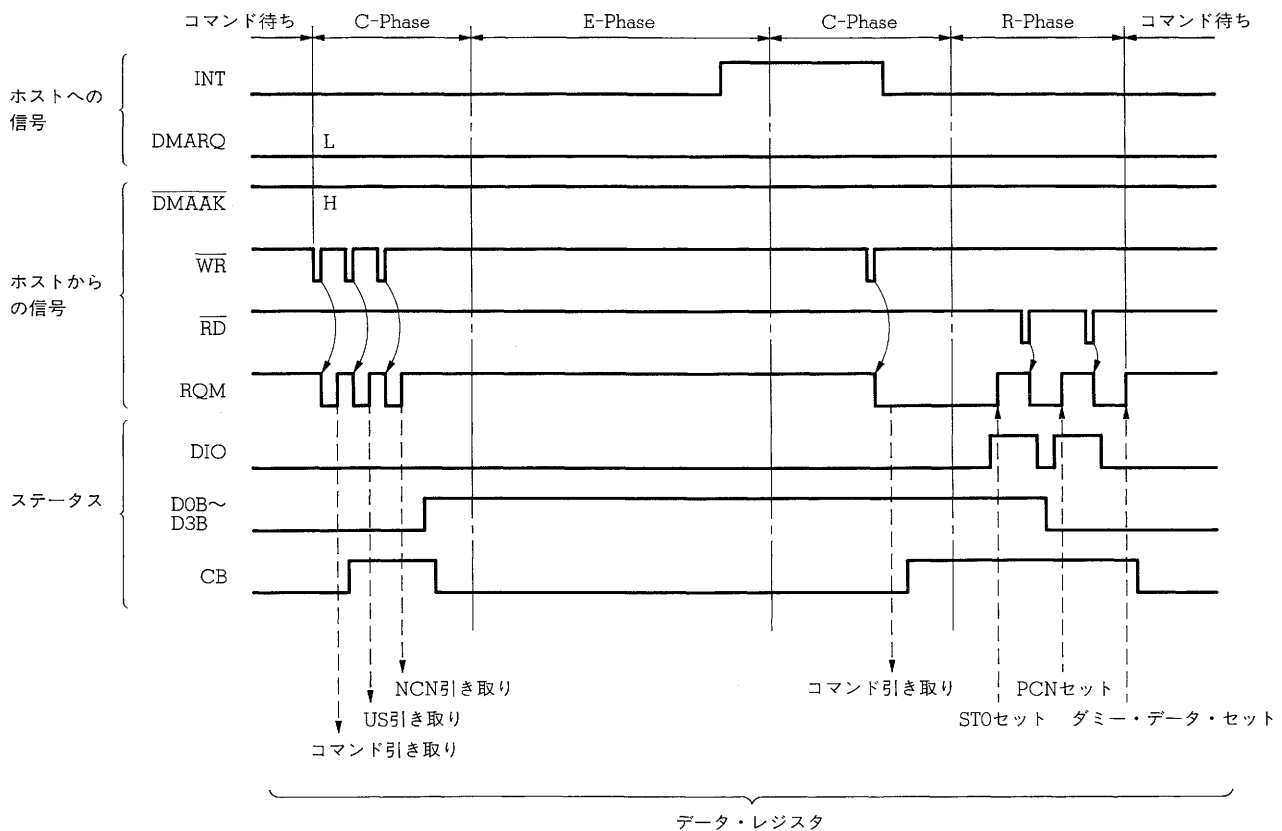
FDCはE-Phaseで目的の位置までシーク動作が終了したことを確認すると、ホストに対してINT信号を出力し、シーク動作の終了を知らせます。また、これらのコマンドではR-Phaseがないので、リザルト・ステータス情報はINT信号を見て新たに与えられるSENSE INTERRUPT STATUSコマンドのR-Phaseで送出されます。

(6) SENSE INTERRUPT STATUSコマンドのタイミング

SENSE INTERRUPT STATUSコマンドのタイミングを示します。このコマンドは、ステータス・レジスタのCB(FDC Busy)ビットが0のときINT信号が出力された場合、その要因がなにによるものかを調べるためのコマンドです。このコマンド・バイトが書き込まれると、FDCはRQMビットを0にINT信号をLにしてR-Phaseに移ります。ホストは、R-PhaseでSTOとPCNの内容を読み取ること

図 7-5 SEEK, RECALIBRATE

図 7-6 SENSE INTERRUPT STATUS



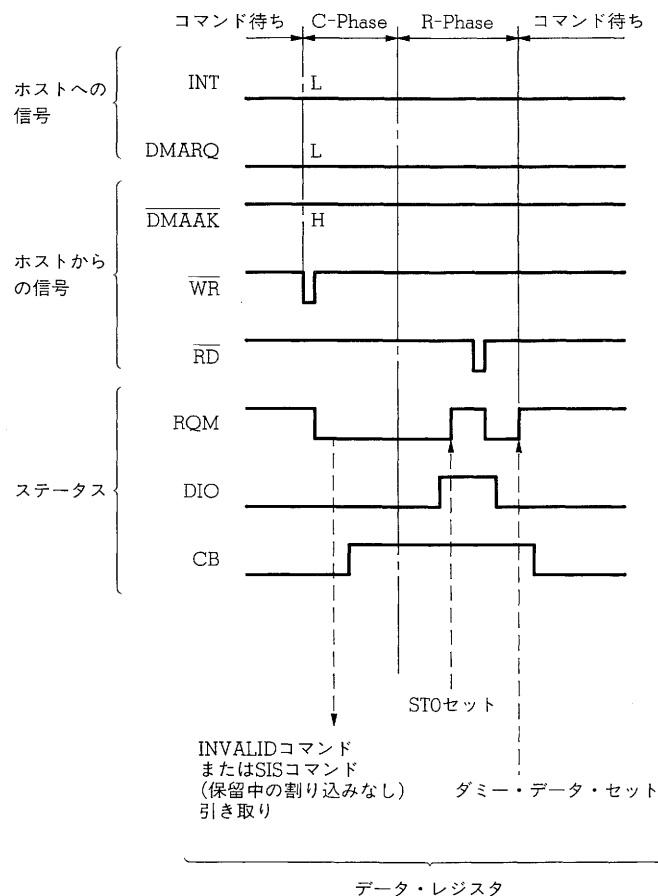
備考 RECALIBRATEコマンドのときはありません。

(7) INVALID, および補助コマンド (RESET STANDBY, ENABLE EXTERNAL MODE, CONTROL INTERNAL MODE, CONTROL DATA TRANSFER RATE, PRECOMPENSATION, SELECT FORMAT) のタイミング

- C-Phaseで定義されていないコマンド・バイトが書き込まれたとき
 - 割り込み要因が残っていないのにSENSE INTERRUPT STATUSコマンドのコマンド・コードが書き込まれたとき
 - RESET STANDBY, ENABLE EXTERNAL MODE, CONTROL INTERNAL MODE, CONTROL DATA TRANSFER RATE, PRECOMPENSATION, SELECT FORMATコマンドが書き込まれたとき
- FDCはR-Phaseでそのコマンドを無効なコマンドとみなしSTOレジスタに80Hをセットします。

その後、FDCはホストにSTOレジスタが読み取られると次のコマンドを待つ状態となります。

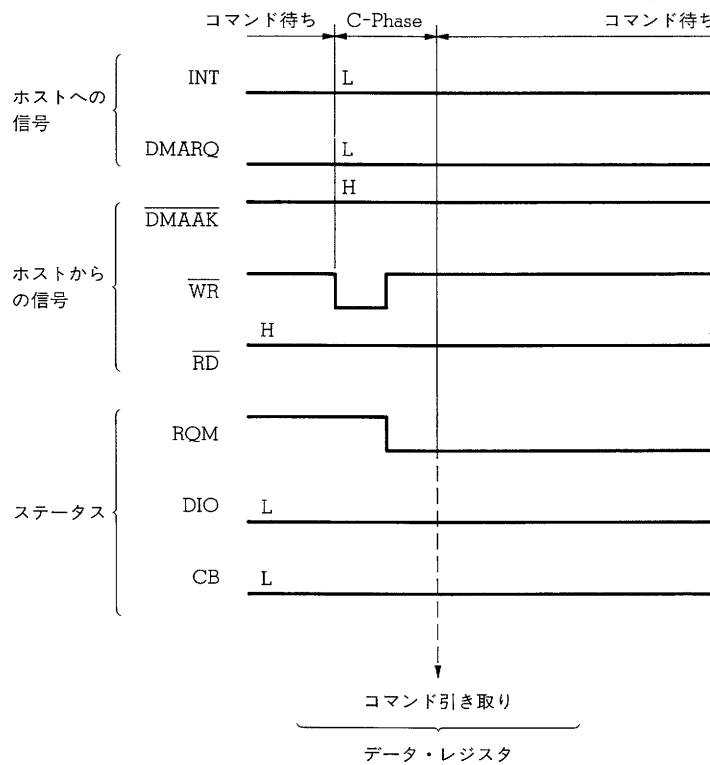
図 7-7 INVALID, VERSION, RESET STANDBY, ENABLE EXTERNAL MODE, CONTROL INTERNAL MODE, CONTROL DATA TRANSFER RATE, PRECOMPENSATION, ENABLE MOTORS, SELECT FORMAT



(8) SET STANDBY, START CLOCKコマンドのタイミング

SET STANDBYコマンド、およびスタンバイ時のSTART CLOCKコマンドのタイミングを示します。これらのコマンドはC-Phaseのみですので、コマンド・バイトをFDCに書き込むとただちにコマンドの終了となります。なお、スタンバイ時以外のSTART CLOCKコマンドのタイミングは、図7-7のINVALID、および補助コマンドの場合と同じです。

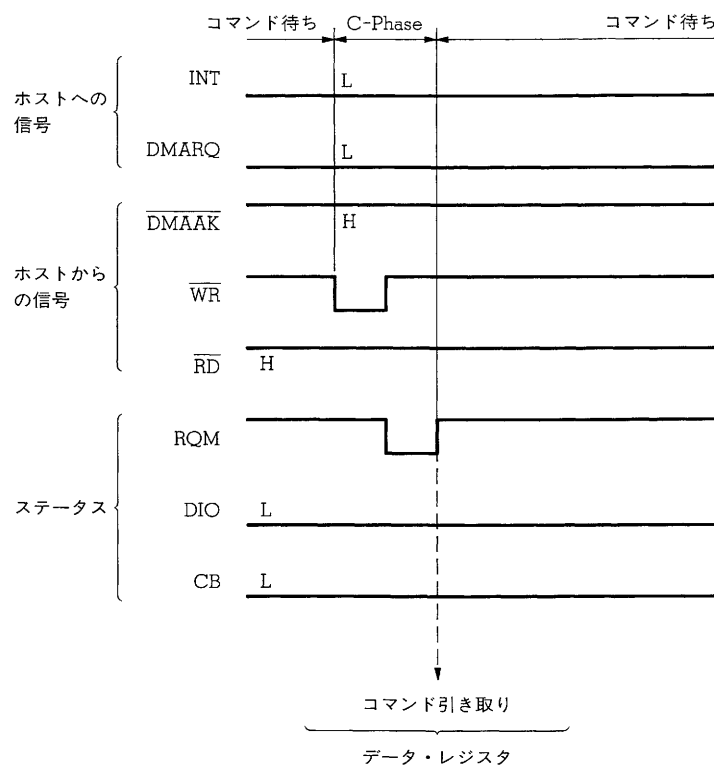
図 7-8 SET STANDBY, START CLOCK



(9) SOFTWARE RESETコマンドのタイミング

SOFTWARE RESETコマンドのタイミングを示します。これらのコマンドは、SET STANDBY、およびスタンバイ時のSTART CLOCKコマンドと同様にC-Phaseのみなので、コマンド・バイトをFDCに書き込むとコマンドの終了となります。

図 7-9 SOFTWARE RESET



7.2 ドライブ・インタフェース側のタイミング

各コマンドごとのドライブ・インタフェース側のタイミング・チャートを示します (ACTL=Lの例)。

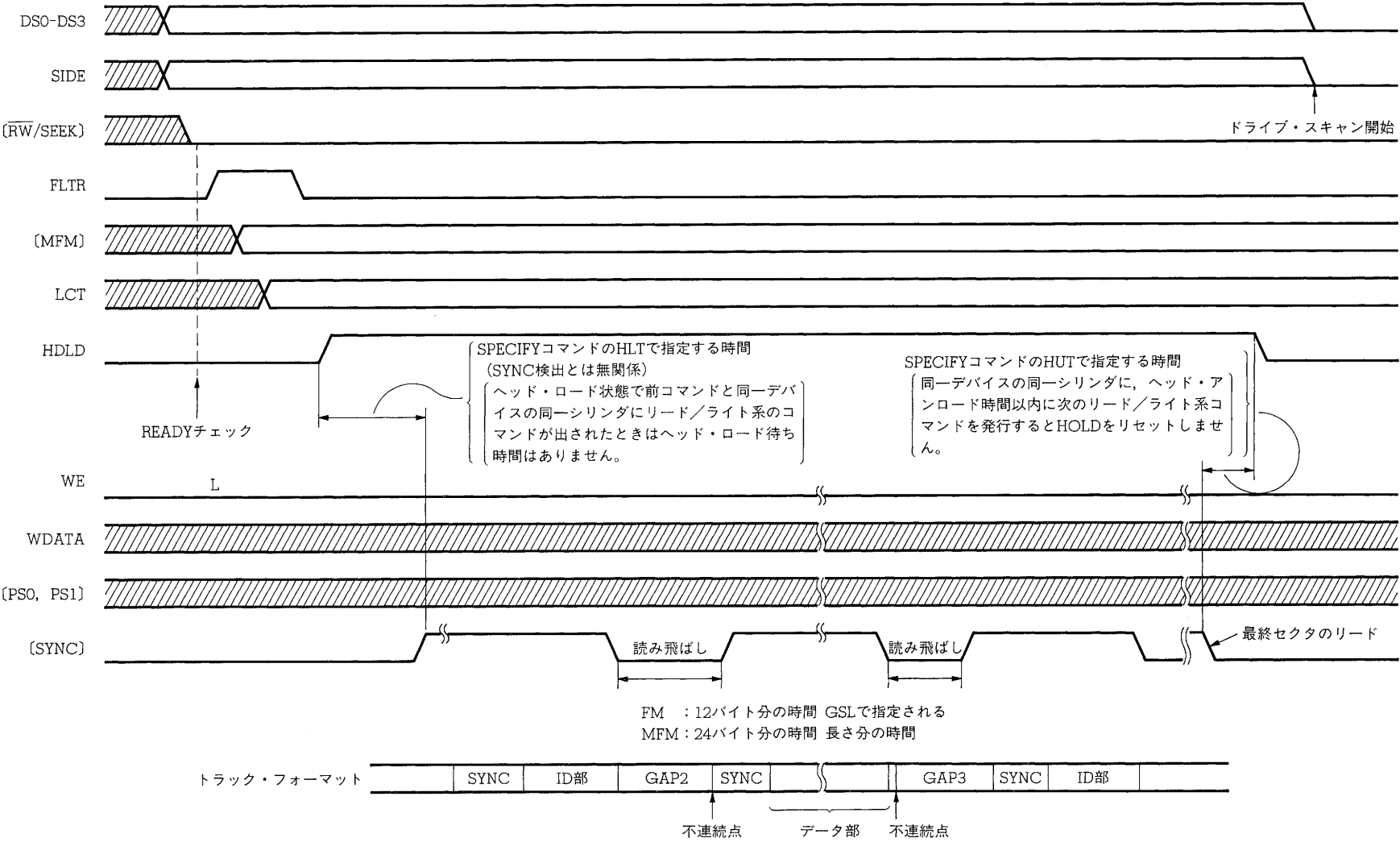
本節で [] 内の信号は、インタフェース側 (FDD) の内部信号です。

(1) READ DATA, READ DELETED DATA, READ DIAGNOSTIC, READ ID, SCAN EQUAL, SCAN LOW OR EQUAL, SCAN HIGH OR EQUALコマンド

これらのコマンドのタイミングを示します。

- C-Phaseの2バイト目までの書き込みが終了すると、DS0-DS3信号とSIDE信号を出力します (信号の内容は2バイト目で指定されたUS0, US1, HDビットの内容に対応しています)。
- 残りのパラメータ・バイト (READ IDコマンドにはありません) がすべて書き込まれると $\overline{\text{RW/SEEK}}$ 信号に0を出力します。
- デバイスからの信号をチェックします。そのとき、レディ状態であればFLTR信号をセットします。
- 必要に応じて [MFM] 信号とLCT信号をセットします。その後、FLTR信号をリセットします。
- この時点でヘッド・ロード状態かどうかをチェックします。
 ヘッド・ロード状態 (HDLD=H) : ディスクの読み取りを開始させます。
 ヘッドがロードされていない状態 : ヘッドをロード (HDLD=L→H) します。ヘッド・ロード時間経過後、ディスクの読み取りを開始させます。
- C-PhaseのIDRで指定されたID部が検出され、ID部最後のCRCバイトを読み取ると、FDC内部では読み取りを禁止します (禁止区間は、FM時では12バイト分、MFM時では24バイト分です。これは、書き込み時のGAP2とSYNCの境界に発生する不連続点の読み取りを避けるために設定されています)。
- 規定の読み取り禁止区間が終了すると再び読み取りを開始します (SYNCバイトを検出し、続いてデータ部の読み取りを行います)。
- データ部のCRCバイトの読み取り終了後、次のGAP3との境界の不連続点を避けるため、FDC内部では、読み取りを禁止します。
- GSLバイトで指定されたバイト数を経過したのち、次のセクタID部の読み取りに移ります。
- 最終セクタまでの読み取りが終了すると、同一デバイスの同一シリンダに対して、ヘッド・アンロード時間 (SPECIFYコマンドで指定) 以内に新たなリード／ライト系のコマンドが与えられないときは、HDLD信号をリセットします。続いてSIDE信号をリセットします (ヘッド・ロード時間以内に同一デバイスの同一シリンダに対して新たなリード／ライト系コマンドが与えられたとき、HDLD信号はセットしたままの状態ですのでヘッド・ロード時間を節約できます)。

図 7-10 READ DATA, READ DELETED DATA, READ DIAGNOSTIC, READ ID, SCAN



[] 内は内部信号です。

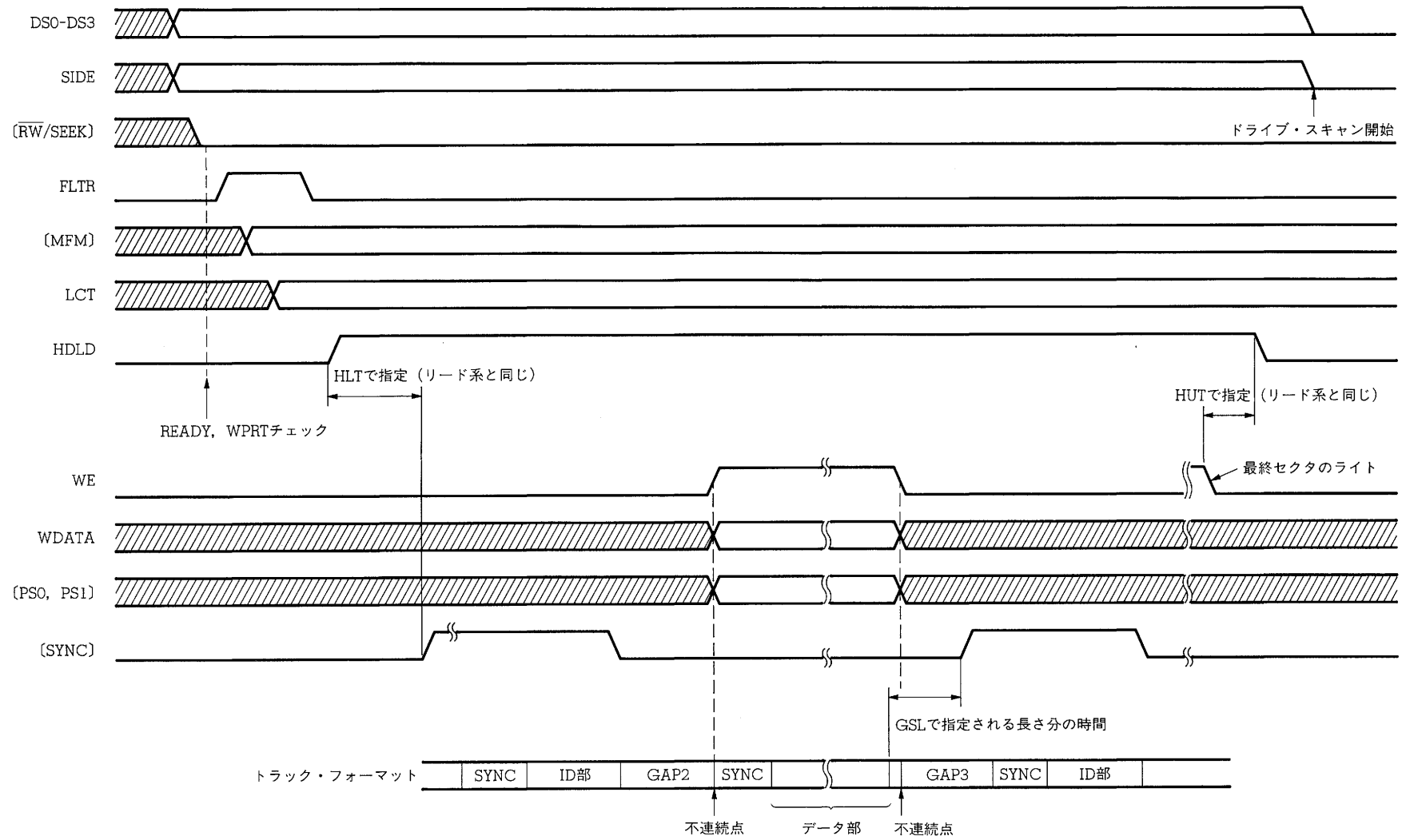
(2) WRITE DATA, WRITE DELETED DATAコマンド

これらのコマンドのタイミングを示します。

DS0-DS3, SIDE, $\overline{\text{RW}}$ /SEEK], FLTR, [MFM], LCT, HDLD信号の出力はリード系コマンドの場合と同様です。ただし、READY信号チェック時にWPRT信号もチェックします。

- HDLD信号をセット後、希望のセクタID部を検出しCRCバイトの読み取りを終了するとFDC内部での読み取りを禁止します（リード系コマンドと同様です）。
- [SYNC] 信号をリセット後、一定時間（GAP2幅）をおいてWE信号をセットし、SYNCバイト（FM時6バイト，MFM時12バイト）を書き込みます（ここで以前に書かれていたGAP2と新たに書き込んだSYNCバイトとの境界で不連続点が生じます）。
- SYNCバイトに続いてデータ部の書き込みを行い、データ部のCRCバイトの書き込みが終了したあと、1バイトのGAPを書き込んでWE信号をリセットします（ここでも不連続点が生じます）。
- WE信号を出している間、必要に応じて書き込み補償の施されたWDATA信号を出力します。
- データ部のCRCバイトの書き込み終了後（GAPバイトで指定される時間をおいて）、書き込み動作の間読み取り禁止状態を解除し、次のセクタID部の読み取りに移ります。

図 7-11 WRITE DATA, WRITE DELETED DATA



[] 内は内部信号です。

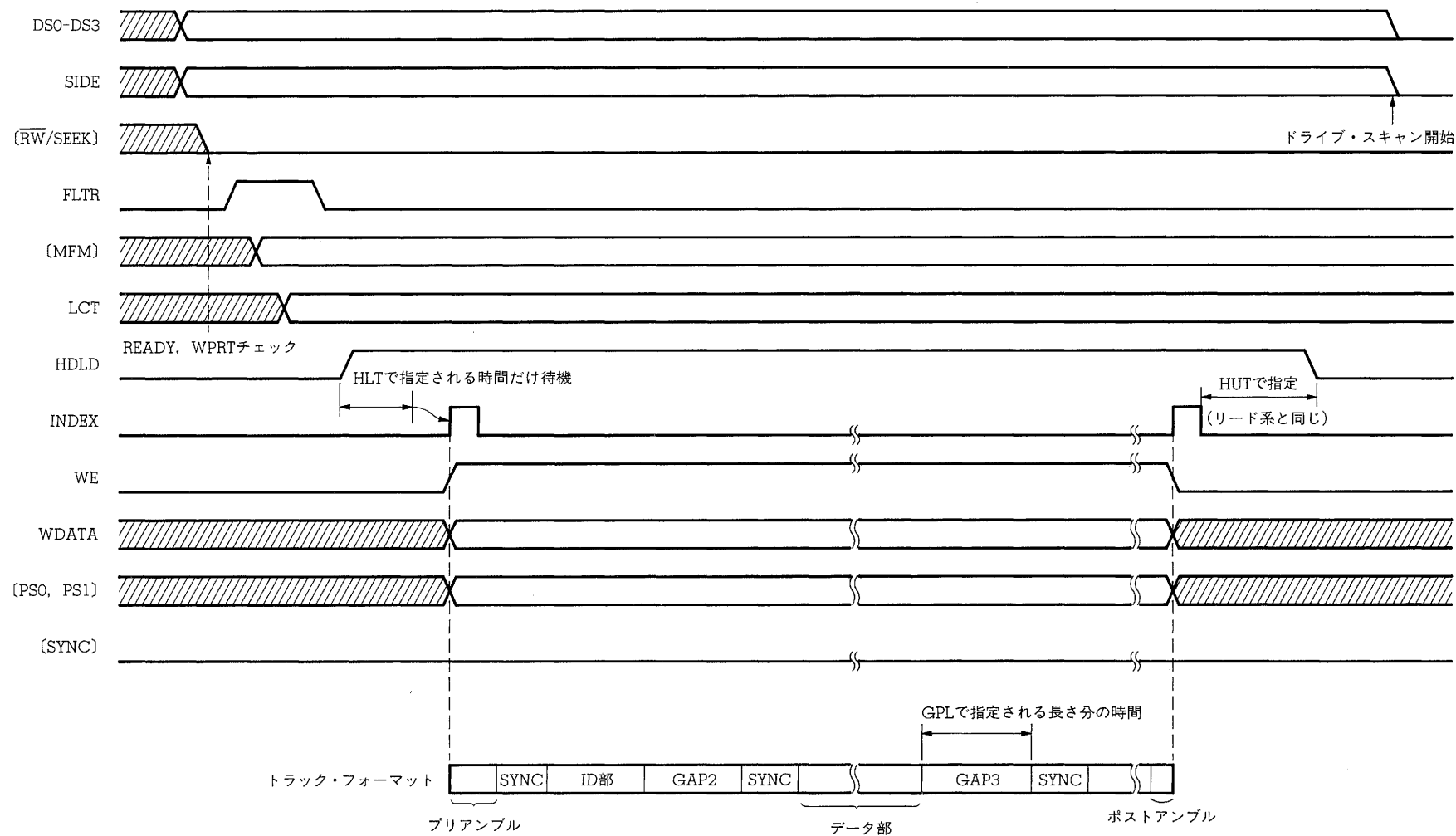
(3) WRITE IDコマンド

このコマンドのタイミングを示します。

ライト・データと異なり、セクタの指定はなくINDEX信号を検出したあとにWE信号をセットし、ただちに、トラック開始点のGAPから書き込みを開始して1トラック分のフォーマットをすべて書き込みます。ただし、データ部に書き込むデータは、すべてのバイトに対してDバイトで指定される内容となります。

最終セクタ (SCバイトで指定) のフォーマット書き込みを終了すると、再びINDEX信号を検出するまでGAPを書き込みます。

図 7-12 WRITE ID (WRITE FORMAT)



[] 内は内部信号です。

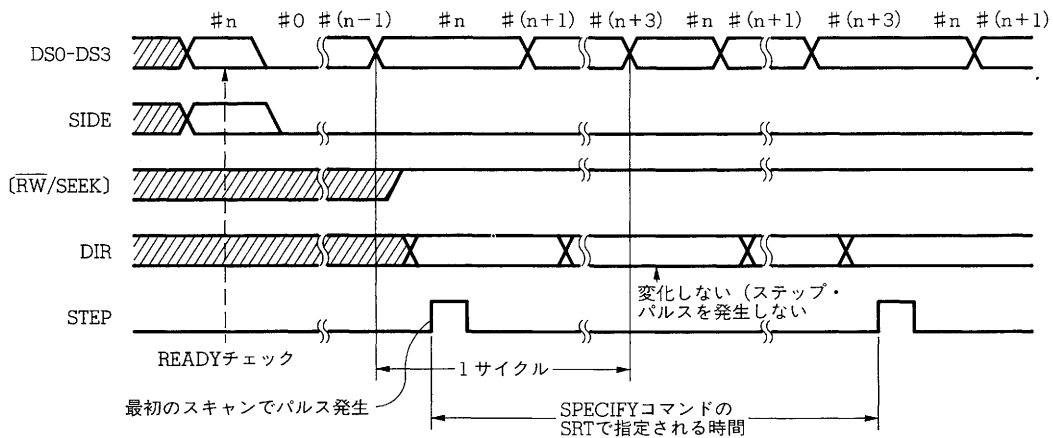
(4) SEEK, RECALIBRATEコマンド

これらのコマンドのタイミングを示します。

[$\overline{\text{RW}}/\text{SEEK}$]信号の出力を1にして、DIR信号とSTEP信号を出力します。1台のフロッピー・ディスク・ドライブに対するSTEP信号を出力する周期は、SPECIFYコマンドのSRT (Step Rate Time) ビットで指定されたものとなります。

このコマンドは4台までのデバイスを同時に処理するため、DS0-DS3信号の指定をDS0, DS1, DS2, DS3と繰り返し変更し、各ドライブに対してSTEP信号が必要かどうか判断し、それぞれに対して必要ならばSTEP信号を出力します。

図 7-13 SEEK, RECALIBRATE



- この図はUS0, US1で#nを指定したものです。

(n=3のとき, n+1=0とし, n=0のときn-1=3とします)

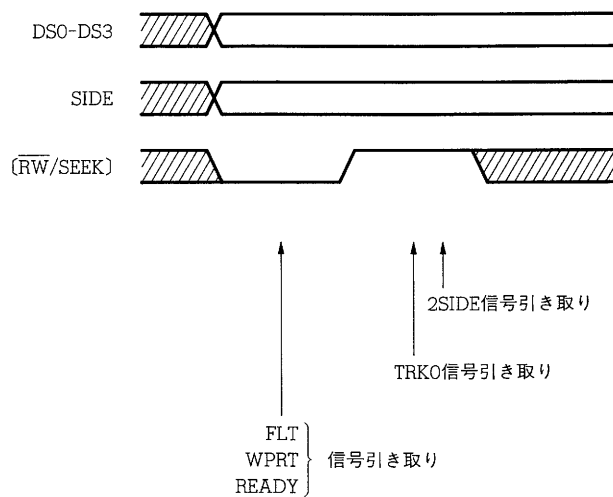
- US0, US1で選択されるドライブに対しその期間にREADYチェックします。
- [] 内は内部信号です。

(5) SENSE DEVICE STATUSコマンド

このコマンドのタイミングを示します。

C-Phaseで2バイト目の書き込みが終了すると、DS0-DS3信号とSIDE信号を出力します。続いて、 $\overline{\text{RW/SEEK}}$ 信号にLを出力し、READY信号をチェックするとともに、FLT信号とWPRT信号をチェックします。次に $\overline{\text{RW/SEEK}}$ 信号をHにして、TRK0信号と2SIDE信号をチェックします。

図 7-14 SENSE DEVICE STATUS



[] 内は内部信号です。

{メ モ}

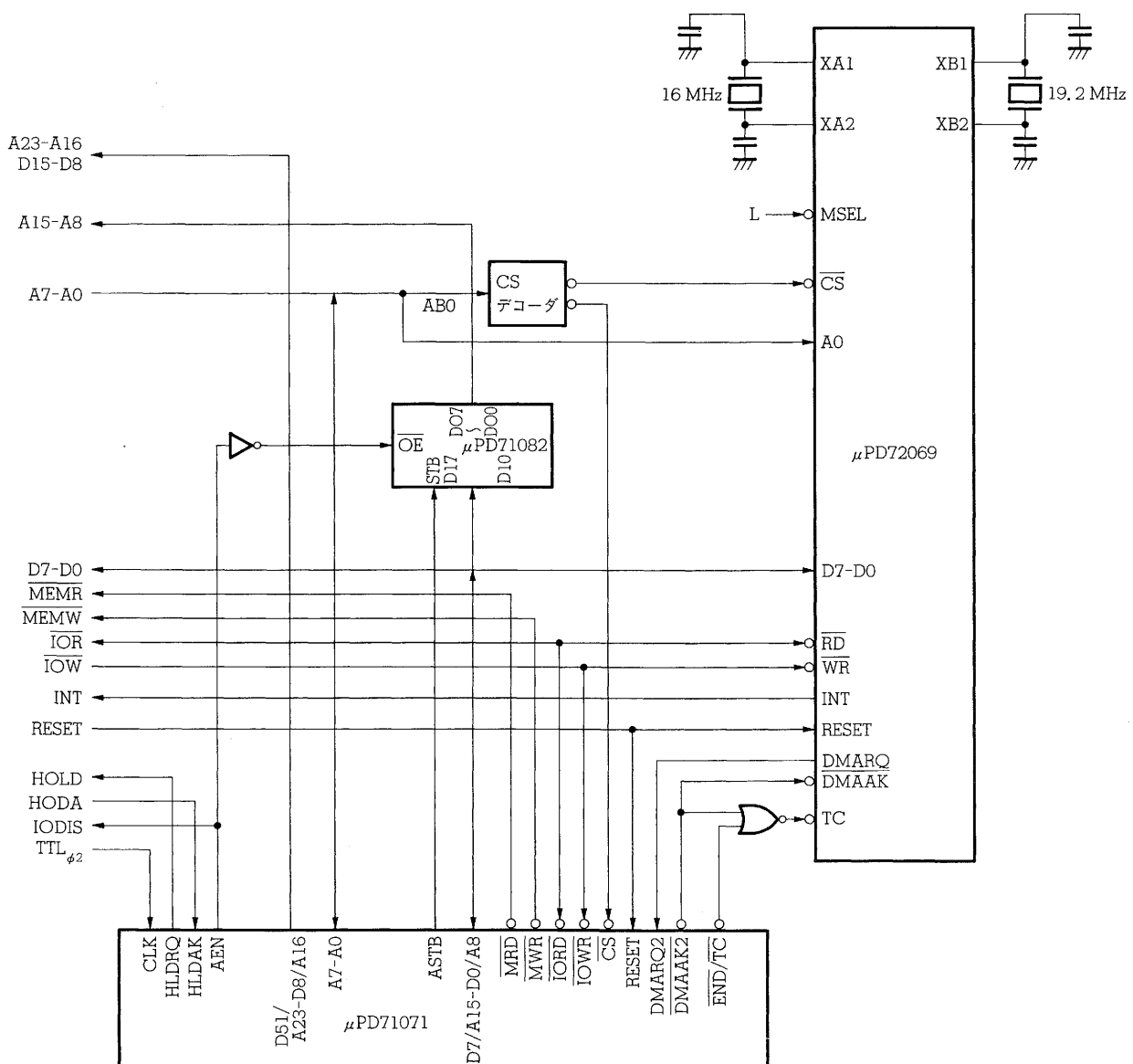
付録A システム・バスによる制御

A.1 システム・バスとのインタフェース

以下にデータの転送を内部モードまたは外部モードのDMAで行う場合の μ PD72069とシステム・バスとのインタフェース例を示します。DMAコントローラとして μ PD71071、8ビット・ラッチとして μ PD71082を用いています。

ここで、DMAサイクル中にほかのI/Oポートが誤って選択されるのを防ぐために、 μ PD71071のAEN出力を用いてほかのI/Oポートを禁止しています。

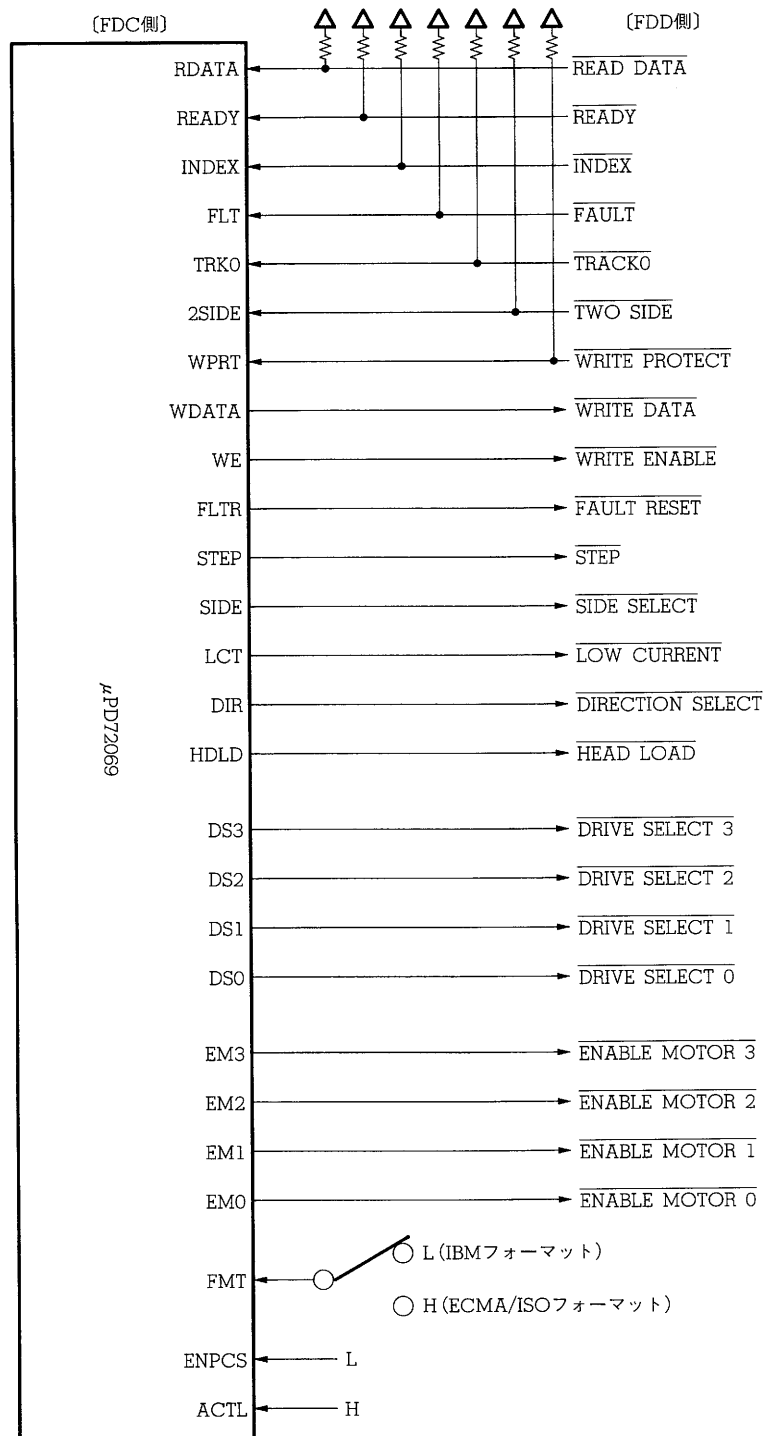
μ PD72069とシステム・バスとのインタフェース（参考回路）



A.2 フロッピー・ディスク・ドライブ (FDD) とのインタフェース

FDDインタフェースを内蔵しているため、図のようにFDDを直接接続することができます。

μPD72069とFDDとのインタフェース (参考回路)



付録B コマンド一覧

分類	コマンド	Phase	R/W	D7 ————— D0								備 考		
補助系	SOFTWARE RESET	C	W	1	0	0	1	1	0	1	1	0		
	CONTROL	C	W	1	DR1	DR0	PCS1	PCS0	1	0	1	1		
	INTERNAL MODE	R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド	
	CONTROL DATA	C	W	1	1	DR2	DR1	DR0	1	0	0	0		
	TRANSFER RATE	R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド	
	PRECOMPENSATION	C	W	1	1	1	PCS1	PCS0	0	0	1	1		
		R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド	
	SELECT	C	W	1	0	1	0	FMT	1	1	1	1		
	FORMAT	R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド	
	ENABLE	C	W	1	EM3	EM2	EM1	EM0	1	1	1	0		
	MOTORS	R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド	
	SET STANDBY	C	W	1	0	0	1	1	0	1	0	1		
	START CLOCK	C	W	1	0	1	0	0	0	1	1	1		
	RESET	C	W	1	0	0	1	1	0	1	0	0		
STANDBY	R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド		
ENABLE	C	W	1	0	0	1	1	0	0	1	1			
EXTERNAL MODE	R	R	1	1	0	0	0	0	0	0	0	INVALIDコマンド		
イニシャライズ	SPECIFY	C	W	1	0	0	0	0	0	0	1	1		
				2	← SRT →				← HUT →					
				3	← HLT →				← ND →					
リード系	READ DATA	C	W	1	MT	MF	SK	0	0	1	1	0	SK : Skip DDAM	
				2	×	×	×	×	×	HD	US1	US0	} 実行開始セクタのID情報	
				3	C									
				4	H									
				5	R									
				6	N									
				7	EOT									
				8	GSL									
				9	DTL									
		E	R	—	転送データ								データ転送	

分類	コマンド	Phase	R/W	D7	D0							備考			
リ ー ド 系	READ DATA	R	R	1	← IC → 0 0 NR HD US1 US0										ST0 (D7ビットは常に0)
				2	EN 0 DE OR 0 ND 0 MA	ST1									
				3	0 CM DD NC 0 0 BC MD	ST2									
				4	C										IC=00のとき実行終了セクタの次のセクタ IC=01のとき実行終了セクタ (異常発生) ただしIC=00, CM(ST2)=1, かつSK=0のときは実行終了セクタのID情報
				5	H										
				6	R										
				7	N										
	READ DELETED DATA	C	W	1	MT MF SK 0 1 1 0 0	SK : SKip DAM									
				2	× × × × × HD US1 US0	READ DATAに同じ									
				3	C										
				4	H										
				5	R										
				6	N										
				7	EOT										
				8	GSL										
				9	DTL										
		E	R	—	転送データ										データ転送
		R	R	1	← IC → 0 0 NR HD US1 US0										READ DATAに同じ
				2	EN 0 DE OR 0 ND 0 MA										
				3	0 CM DD NC 0 0 BC MD										
				4	C										
				5	H										
				6	R										
				7	N										
	READ ID	C	W	1	0 MF 0 0 1 0 1 0										
				2	× × × × × HD US1 US0										
		E	—	—	—										最初に読むエラーのないID情報をストアする (データ転送なし)

分類	コマンド	Phase	R/W	D7	D0					備考			
リ ー ド 系	READ ID	R	R	1	← IC →		0	0	NR	HD	US1	US0	READ DATAに同じ E-Phaseで読み出したID情報
				2	EN	0	DE	OR	0	ND	0	MA	
				3	0	0	0	0	0	0	0	0	
				4	C								
				5	H								
				6	R								
				7	N								
	READ DIAGNOSTIC	C	W	1	0	MF	0	0	0	0	1	0	READ DATAに同じ (ただしRは無意味)
				2	×	×	×	×	×	HD	US1	US0	
				3	C								
				4	H								
				5	R								
				6	N								
				7	EOT								
				8	GSL								
				9	DTL								
		E	R	—	転送データ								データ転送
		R	R	1	← IC →		0	0	NR	HD	US1	US0	READ DATAに同じ
				2	EN	0	DE	OR	0	ND	0	MA	
				3	0	CM	DD	NC	0	0	BC	MD	
				4	C								
				5	H								
				6	R								
				7	N								
	SCAN EQUAL	C	W	1	MT	MF	SK	1	0	0	0	1	READ DATAに同じ
				2	×	×	×	×	×	HD	US1	US0	
				3	C								
				4	H								
				5	R								
				6	N								
				7	EOT								
				8	GSL								
				9	STP								
		E	W	—	転送データ								データ比較

分類	コマンド	Phase	R/W	D7 ————— D0	備 考
リ ー ド 系	SCAN EQUAL	R	R	1 ← IC → 0 0 NR HD US1 US0	最終比較セクタ
				2 EN 0 DE OR 0 ND 0 MA	
				3 0 CM DD NC SH SN BC MD	
				4 C	
				5 H	
				6 R	
				7 N	
	SCAN LOW OR EQUAL	C	W	1 MT MF SK 1 1 0 0 1	READ DATAに同じ
				2 × × × × × HD US1 US0	
				3 C	
				4 H	
				5 R	
				6 N	
				7 EOT	
				8 GSL	
				9 STP	
		E	W	転送データ	データ比較
		R	R	1 ← IC → 0 0 NR HD US1 US0	最終比較セクタ
				2 EN 0 DE OR 0 ND 0 MA	
				3 0 CM DD NC SH SN BC MD	
				4 C	
				5 H	
				6 R	
				7 N	
	SCAN HIGH OR EQUAL	C	W	1 MT MF SK 1 1 1 0 1	READ DATAに同じ
				2 × × × × × HD US1 US0	
				3 C	
				4 H	
				5 R	
				6 N	
				7 EOT	
				8 GSL	
				9 STP	
		E	W	転送データ	データ比較

分類	コマンド	Phase	R/W	D7	DO	備考
リード系		R	R	1	← IC → 0 0 NR HD US1 US0	最終比較セクタ
				2	EN 0 DE OR 0 ND 0 MA	
				3	0 CM DD NC SH SN BC MD	
				4	C	
				5	H	
				6	R	
				7	N	
ライト系	WRITE DATA	C	W	1	MT MF 0 0 0 1 0 1	READ DATAに同じ
				2	× × × × × HD US1 US0	
				3	C	
				4	H	
				5	R	
				6	N	
				7	EOT	
				8	GSL	
				9	DTL	
		E	W	—	転送データ	データ転送
		R	R	1	← IC → 0 EC NR HD US1 US0	READ DATAに同じ
				2	EN 0 DE OR 0 ND NW MA	
				3	0 0 0 NC 0 0 BC 0	
				4	C	
				5	H	
				6	R	
				7	N	
	WRITE DELETED DATA	C	W	1	MT MF 0 0 1 0 0 1	READ DATAに同じ
				2	× × × × × HD US1 US0	
				3	C	
				4	H	
				5	R	
				6	N	
				7	EOT	
				8	GSL	
				9	DTL	
		E	W	—	転送データ	データ転送

分類	コマンド	Phase	R/W	D7	D0						備考					
ライ イ ト 系	WRITE DELETED DATA	R	R	1	← IC →	0	EC	NR	HD	US1	US0	READ DATAと同じ				
				2	EN	0	DE	OR	0	ND	NW		MA			
				3	0	0	0	NC	0	0	BC		0			
				4	C											
				5	H											
				6	R											
				7	N											
	WRITE ID	C	W	1	0	MF	0	0	1	1	0	1				
				2	×	×	×	×	×	HD	US1	US0				
				3	N											
				4	SC											
				5	GPL											
				6	D											
		E	W	—	転送データ						1トラック上のセクタ数分のID情報(SC×4バイト)を転送する。					
		R	R	1	← IC →	0	EC	NR	HD	US1	US0	READ DATAと同じ				
				2	0	0	0	OR	0	0	NW		0			
				3	0	0	0	0	0	0	0		0			
				4	C											
				5	H											
6	R															
7	N															
シー ク 系	RECALIBRATE	C	W	1	0	0	0	0	0	1	1	1				
				2	×	×	×	×	×	×	US1	US0				
	SEEK	C	W	1	0	0	0	0	0	1	1	1	1			
				2	×	×	×	×	×	×	US1	US0				
				3	NCN											
		E	—	—	—						リキャリプレート動作					
	セン ス 系	SENSE DEVICE STATUS	C	W	1	0	0	0	0	0	1	0	0			
					2	×	×	×	×	×	×	HD	US1		US0	
SENSE INTERRUPT STATUS		R	R	1	ST3						ドライブの状態					
				2	PCN											
		C	W	1	0	0	0	0	1	0	0	0	0	0	0	コマンド終了時のシリンダ番号(状態遷移時IC=11のときは無意味)
				2	← IC →	SC	EC	NR	0	US1	US0					
そのほか	VERSION	C	W	1	×	×	×	1	0	0	0	0	0			
R		R	1	1	0	0	1	0	0	0	0	0				

付録C リザルト・ステータス・バイト

リザルト・ステータス・バイト 0 (ST0)

ビット	名 称	略 称	内 容
D7	Interrupt Code	IC	INT要求が何によるかを示します。 <u>D7 D6</u> 0 0 コマンドの正常終了 (NT) 0 1 コマンドの異常終了 (AT) 1 0 起動したコマンドがINVALIDであったため、コマンドを実行しなかったことを示します (IC)。 1 1 デバイスに状態遷移があったことを示します (AI)。
D6			
D5	Seek End	SE	SEEKまたはRECALIBRATEコマンドによるシーク動作が、正常終了または異常終了したときにセットします。
D4	Equipment Check	EC	デバイスからFault信号を受け取ったとき、またはRECALIBRATEコマンドでTrack0の信号が一定時間内に検出できなかったときにセットします。
D3	Not Ready	NR	指定したデバイスがReady状態でないときセットします。
D2	Head Address	HD	INT要求時のヘッドの状態を示します。 SENSE INTERRUPT STATUSコマンド実行時は常に0となっています。
D1	Unit Select1	US1	INT要求時のデバイス番号を示します。
D0	Unit Select0	US0	

NT : Normal Terminate AT : Abnormal Terminate

IC : Invalid Command AI : Attention Interrupt

リザルト・ステータス・バイト 1 (ST1)

ビット	名 称	略 称	内 容
D7	End of Cylinder	EN	EOTで指定した最終セクタを越えてリード／ライトを続けようとした (TCを入力しない) ときセットします。
D6	—	—	0
D5	Data Error	DE	ディスク上のIDまたはデータのCRCエラーを検出するとセットします (READ IDを除く)。ID, データの区別はST2のDDビット (D5) によります。
D4	Overrun	OR	データ転送時にホストのサービスが規定時間内に行われないとセットします。
D3	—	—	0
D2	No Data	ND	- 次の5種のコマンド実行時にIDRで指定したセクタがトラック上で検出できないとセットします。 ○READ DATA ○READ DELETED DATA ○WRITE DATA ○WRITE DELETED DATA ○SCAN - READ IDコマンド実行トラック上にCRCエラーのないIDが見つからないとセットします。 - READ DIAGNOSTICコマンド実行時セクタIDと指定IDRの内容が一致しないとセットします。
D1	Not Writable	NW	ライト系コマンドでWrite Protect信号を検出するとセットします。
D0	Missing Address Mark	MA	- ディスクのIDをアクセスするコマンドでインデクス・パルスを2回検出するまでにIDAMが見つからないとセットします。 - IDAMが見つかったあと, DAMまたはDDAMが見つからないとセットします。このときTS2のMDビットもセットします。

リザルト・ステータス・バイト 2 (ST2)

ビット	名 称	略 称	内 容
D7	—	—	0
D6	Control Mark	CM	READ DATA, READ DIAGNOSTICまたはSCANコマンド実行時にDDAMを検出したとき、あるいはREAD DELETED DATAコマンド実行時にDAMを検出したときにセットします。
D5	Data Error in Data Field	DD	データのCRCエラーを検出するとセットします。
D4	No Cylinder	NC	ST1のNDビットに付帯してIDのCバイトが一致しないでFFHでもないときセットします(READ DIAGNOSTICコマンドを除く)。
D3	Scan Equal Hit	SH	SCANコマンドでEqual条件を満足するとセットします。
D2	Scan Not Satisfied	SN	SCANコマンドで最終セクタまで条件を満足しないとセットします。
D1	Bad Cylinder	BC	ST1とNDビットに付帯してIDのCバイトがFFHであるとセットします(READ DIAGNOSTICコマンドを除く)。
D0	Missing Address Mark in Data Field	MD	ST1のMAビットをセットする「2.」の場合(DAM, DDAMが見つからない)にセットします。

リザルト・ステータス・バイト 3 (ST3)

ビット	名 称	略 称	内 容
D7	Fault	FT	デバイスからのFault信号の状態
D6	Write Protected	WP	デバイスからのWrite Protected信号の状態
D5	Ready	RY	デバイスからのReady信号の状態
D4	Track0	TO	デバイスからのTrack0信号の状態
D3	Two Side	TS	デバイスからのTwo Side信号の状態
D2	Head Address	HD	デバイスへのSide Select信号の状態
D1	Unit Select1	US1	デバイスへのUnit Select1信号の状態
D0	Unit Select0	US0	デバイスへのUnit Select0信号の状態

付録D リザルト・ステータス・バイトの正常，異常表示ビット一覧

(1はセットされるビットです)

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
READ DATA	正常終了	00																	
	ノット・レディ		01			1													
	ID部	IDAM非検出		01								1							
		C不一致 (≠FFH)		01						1					1				
		C不一致 (=FFH)		01						1								1	
		H不一致		01						1									
		R不一致(1トラック内)		01						1									
		N不一致		01						1									
		CRC不一致		01					1										
	データ部	DAM非検出		01								1							1
		DDAM検出	00										1						
		CRC不一致		01					1					1					
		オーバラン		01						1									
	最終セクタで未終了		01				1												
READ DELETED DATA	正常終了	00																	
	ノット・レディ		01			1													
	ID部	IDAM非検出		01								1							
		C不一致 (≠FFH)		01						1					1				
		C不一致 (=FFH)		01						1								1	
		H不一致		01						1									
		R不一致(1トラック内)		01						1									
		N不一致		01						1									
		CRC不一致		01					1										
	データ部	DDAM非検出		01								1							1
		DAM検出	00										1						
		CRC不一致		01					1					1					
		オーバラン		01						1									
	最終セクタで未終了		01				1												

保守／廃止

コマンド	実行終了条件		ST0					ST1					ST2							
			NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
WRITE DATA	正常終了		00																	
	ノット・レディ			01			1													
	ライト・プロテクト			01								1								
	I D 部	IDAM非検出		01										1						
		C不一致(≠FFH)		01							1					1				
		C不一致(=FFH)		01							1								1	
		H不一致		01							1									
		R不一致(1トラック内)		01							1									
		N不一致		01							1									
		CRC不一致		01					1											
		データ部	フォールト		01		1													
	オーバラン			01						1										
	最終セクタで未終了			01				1												
WRITE DELETED DATA	正常終了		00																	
	ノット・レディ			01			1													
	ライト・プロテクト			01								1								
	I D 部	IDAM非検出		01										1						
		C不一致(≠FFH)		01							1					1				
		C不一致(=FFH)		01							1								1	
		H不一致		01							1									
		R不一致(1トラック内)		01							1									
		N不一致		01							1									
		CRC不一致		01					1											
		データ部	フォールト		01		1													
	オーバラン			01						1										
	最終セクタで未終了			01				1												
READ ID	正常終了		00																	
	ノット・レディ			01			1													
	I D 部	IDAM非検出		01									1							
		C, H, R, N非検出		01							1									

保守／廃止

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
WRITE ID	正常終了	00																	
	ノット・レディ		01			1													
	ライト・プロテクト		01								1								
	フォールト		01		1														
	オーバラン		01						1										
READ DIAGNO- STIC	正常終了	00																	
	ノット・レディ		01			1													
	ID部	IDAM非検出	01									1							
		C不一致(終了せず)	00							1									
		H不一致(終了せず)	00							1									
		R不一致(終了せず)	00							1									
		N不一致(終了せず)	00							1									
		CRC不一致(終了せず)	00					1											
	データ部	DAM非検出	01									1							1
		DDAM検出(終了せず)	00										1						
		CRC不一致(終了せず)	00					1						1					
		オーバラン	01						1										
	最終セクタで未終了		01				1												
SCAN EQUAL/ SCAN LOW OR EQUAL/ SCAN HIGH OR EQUAL	LOW/HIGH条件成立	00																	
	EQUAL条件成立	00														1			
	条件不成立	00															1		
	ノット・レディ		01			1													
	ID部	IDAM非検出	01									1							
		C不一致(≠FFH)	01							1					1				
		C不一致(=FFH)	01							1								1	
		H不一致	01							1									
		R不一致(1トラック内)	01							1									
		N不一致	01							1									
		CRC不一致	01					1											
	データ部	DAM非検出	01									1							1
		DDAM検出	00										1						
		CRC不一致		01				1						1					
		オーバラン		01					1										

保守／廃止

コマンド	実行終了条件	ST0					ST1					ST2							
		NT	AT	SE	EC	NR	EN	DE	OR	ND	NW	MA	CM	DD	NC	SH	SN	BC	MD
SEEK (SENSE INTERRUPT STATUSで 引き取り)	正常終了	00		1															
	ノット・レディ		01	1		1													
RECALIB- RATE (SENSE INTERRUPT STATUSで 引き取り)	正常終了	00		1															
	ノット・レディ		01	1		1													
	トラック 0 非検出		01	1	1														

付録E トラック・フォーマット

IBMフォーマット

INDEX

	Gap4a	SYNC	IAM	Gap1	SYNC	IDAM	C	H	R	N	CRC	Gap2	SYNC	DAM (DDAM)	DATA 注	CRC	Gap3 注	Gap4B
FM	'FF' ×40	'00' ×6	'FC' ×1	'FF' ×26	'00' ×6	'FE' ×1	×1	×1	×1	×1	×2	'FF' ×11	'00' ×6	'FB' ('F8') ×1	×2	×2		
MFM	'4E' ×80	'00' ×12	'C2' ×3	'4E' ×50	'00' ×12	'A1' ×3	×1	×1	×1	×1	×2	'4E' ×22	'00' ×12	'A1' ×3 'FB' ('F8') ×1	×2	×2		

セクタ数分だけ繰り出し

ECMA/ISOフォーマット

INDEX

	Gap1	セクタのフォーマットはμPD765Aと同一	セクタ構成によっては 1 セクタ増設できる
	'FF' × 16		
FM			
MFM	'4E' × 32		

Address MarkのMissing Clock部分

AM	FM		MFM	
	Data	Clock	Data	Clock
IAM	FC	D7	C2	14
IDAM	FE	C7	A1	0A
DAM	FB	C7	A1	0A
DDAM	F8	C7	A1	0A

IAM : Index Address Mark
IDAM : ID Address Mark
DAM : Data Address Mark
DDAM : Deleted Data Address Mark

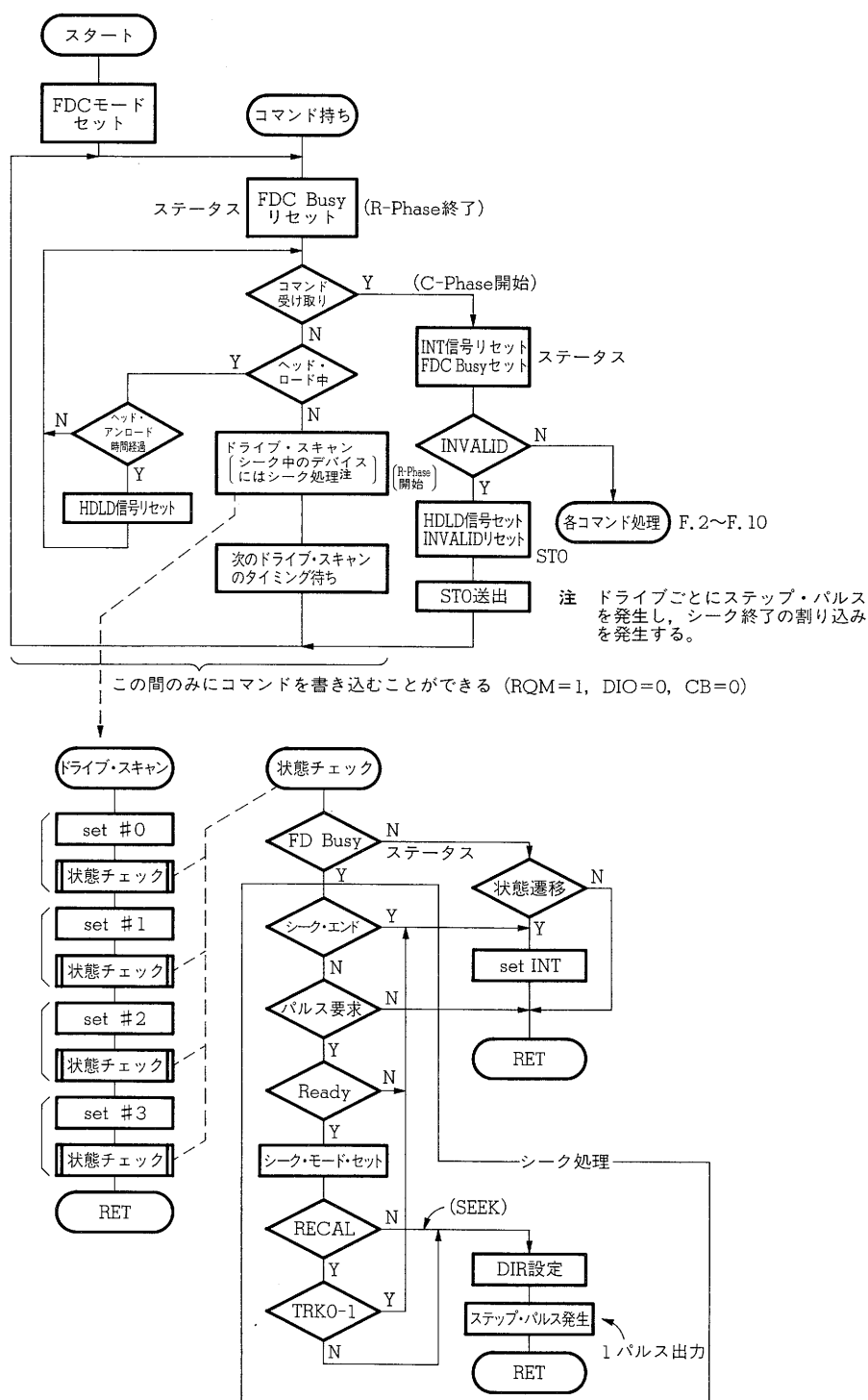
注 この部分はプログラマブルです。

注意 ×印とそのあとの数字はバイト数を示します。

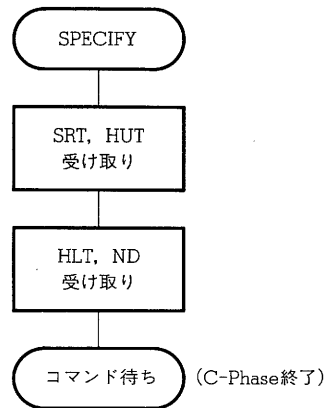
付録 F 内部動作の流れ

リセット後のコマンド待ちおよびコマンド処理について、内部の動作フローをF.1～F.10に示します。

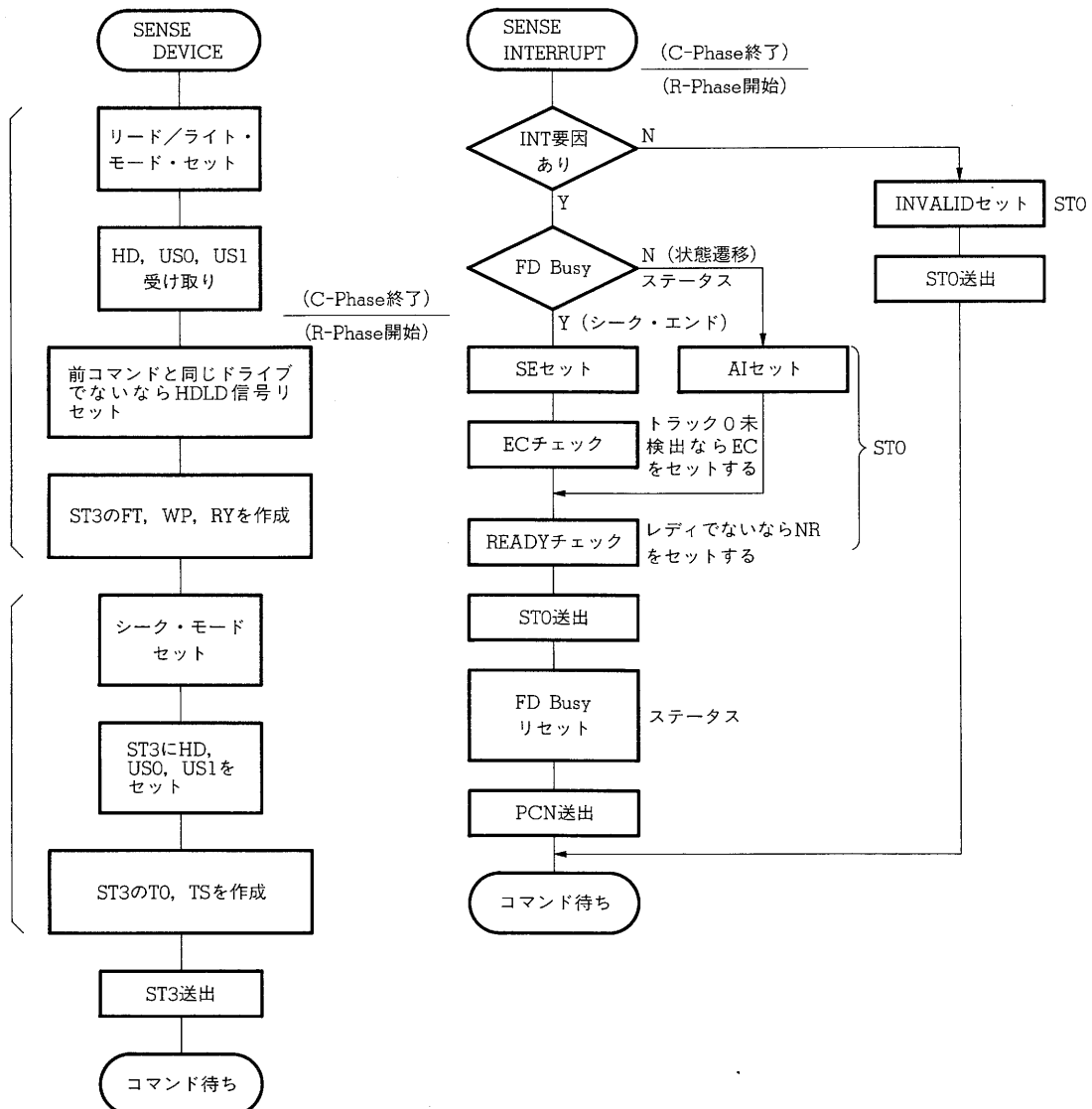
F.1 コマンド待ち状態



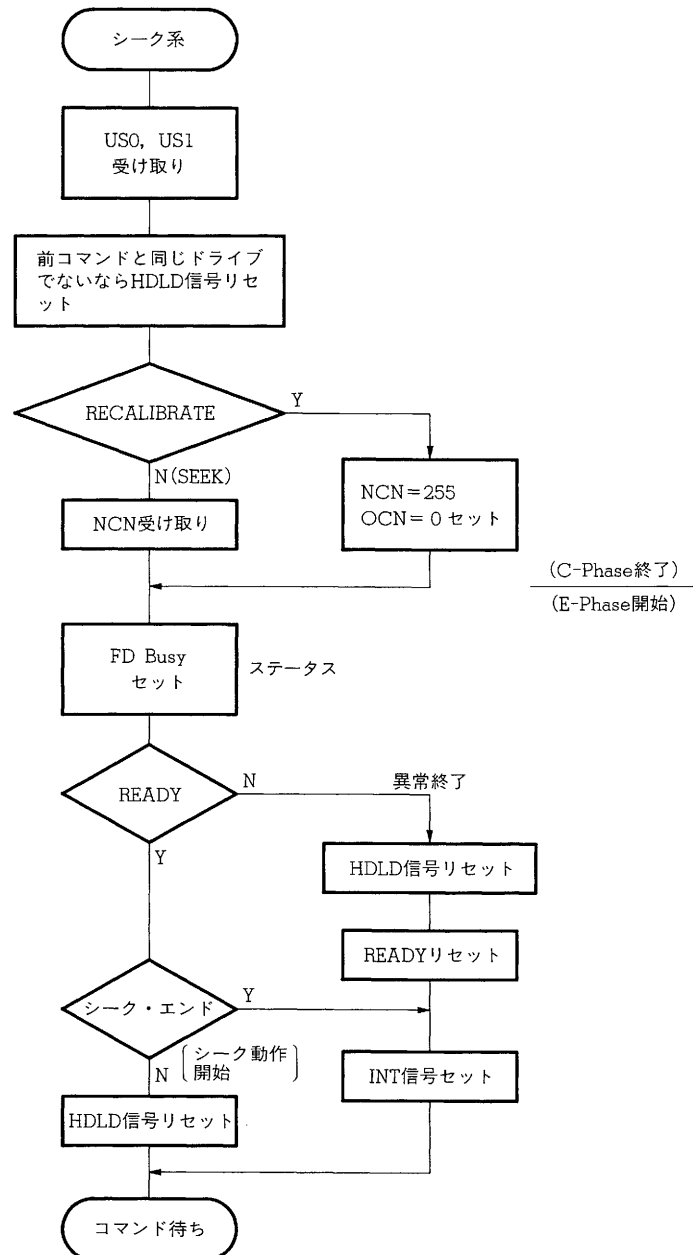
F.2 SPECIFYコマンド



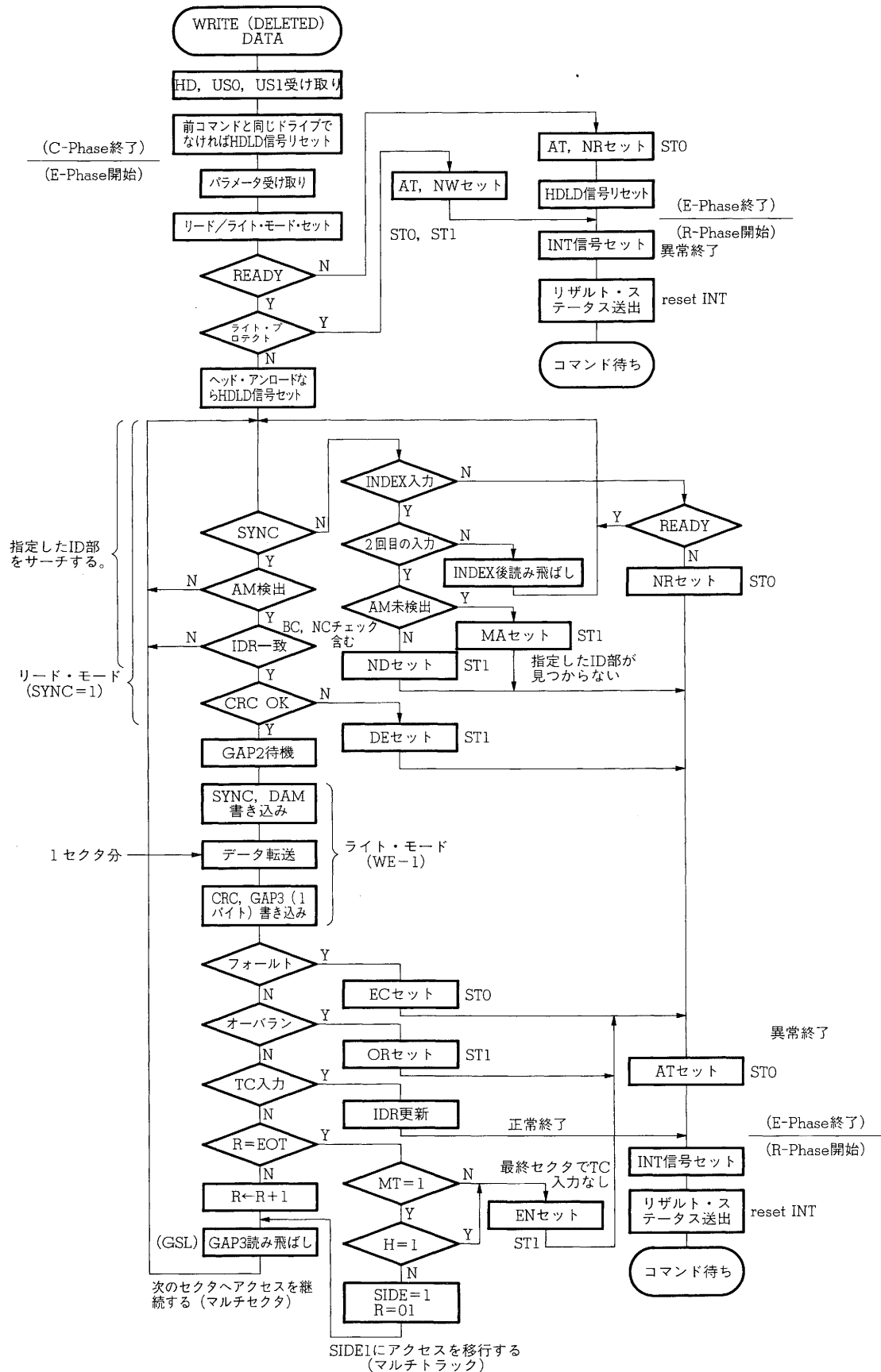
F.3 センス・ステータス系コマンド

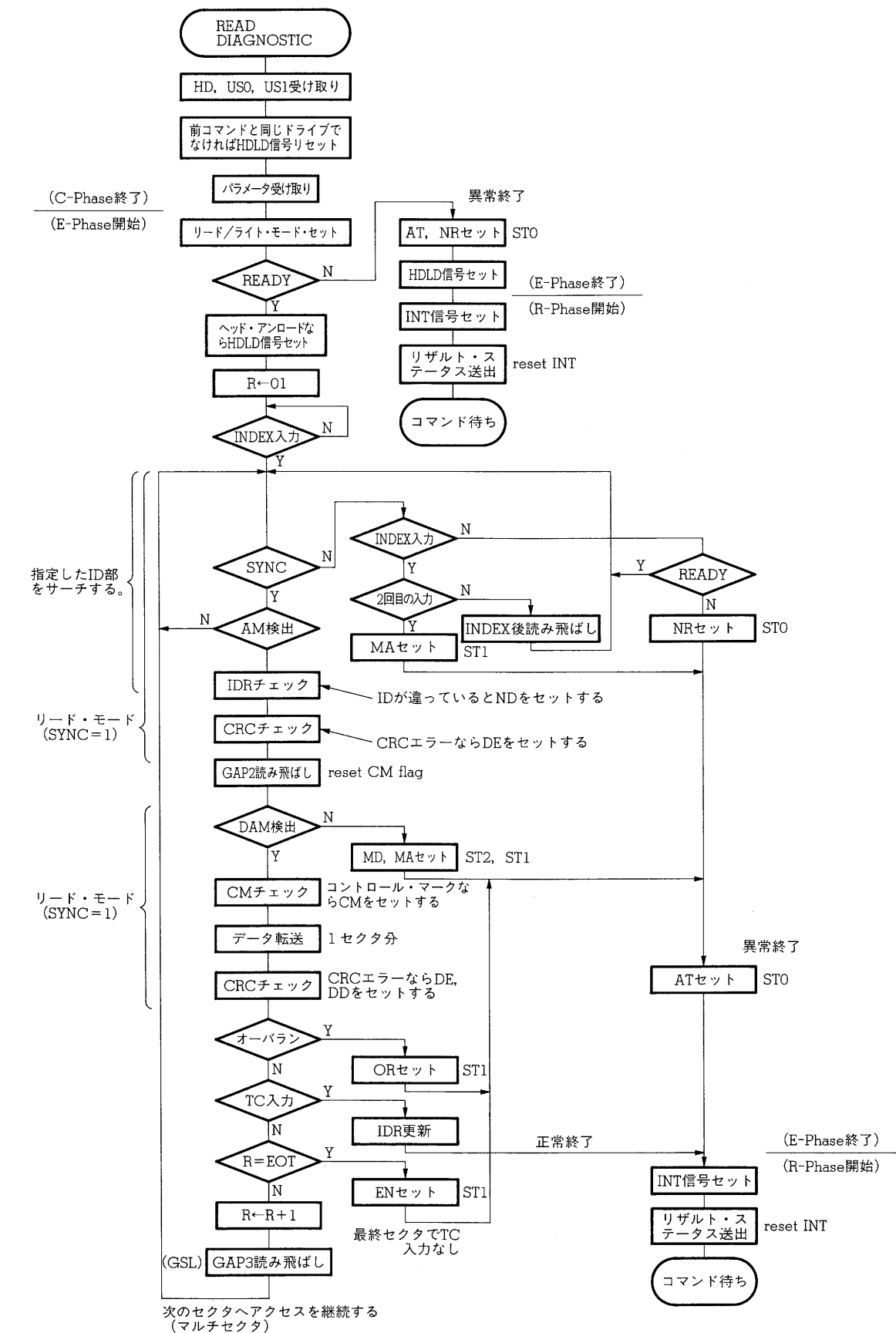


F.4 シーク系コマンド

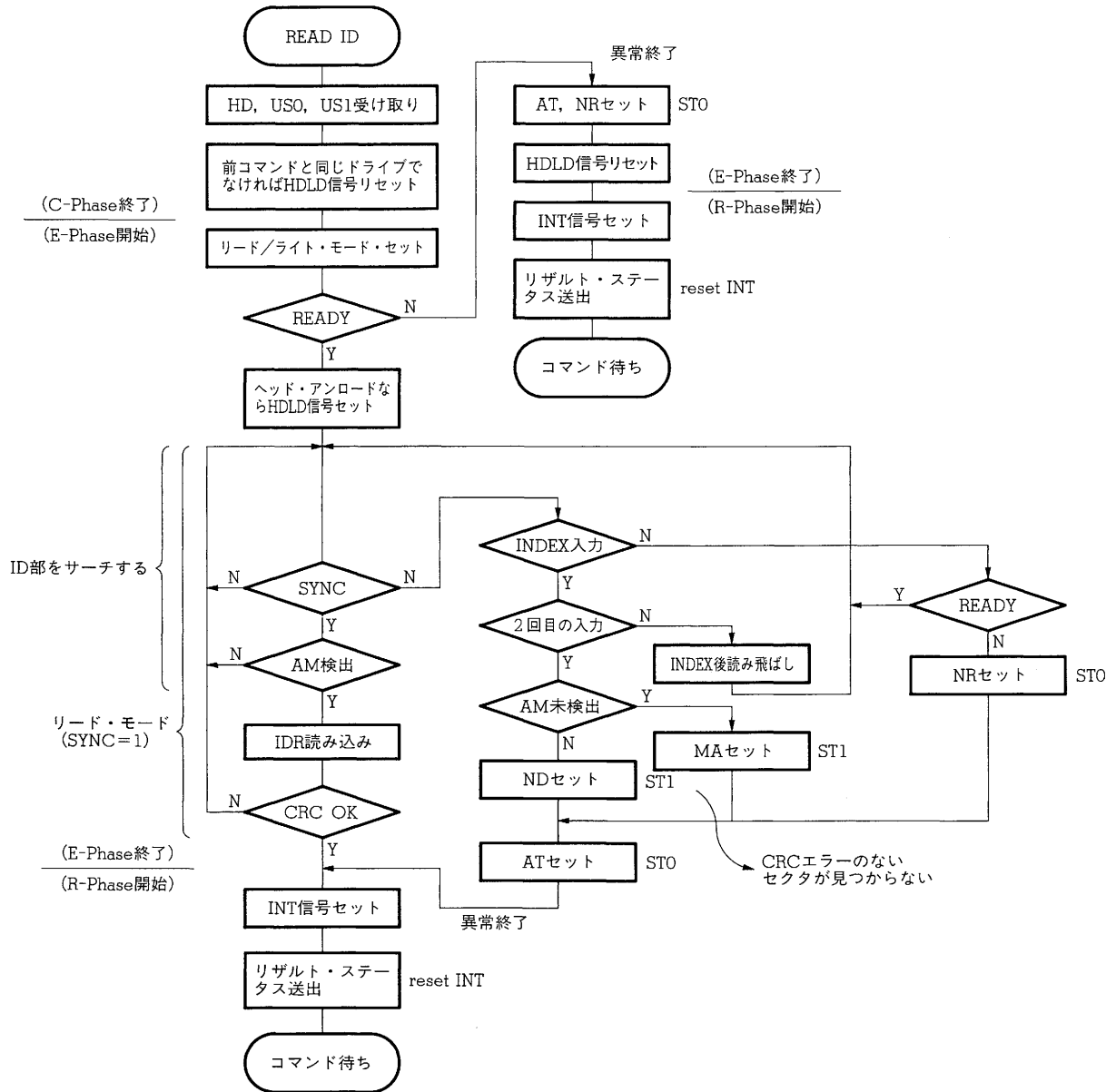


F.6 WRITE (DELETED) DATAコマンド

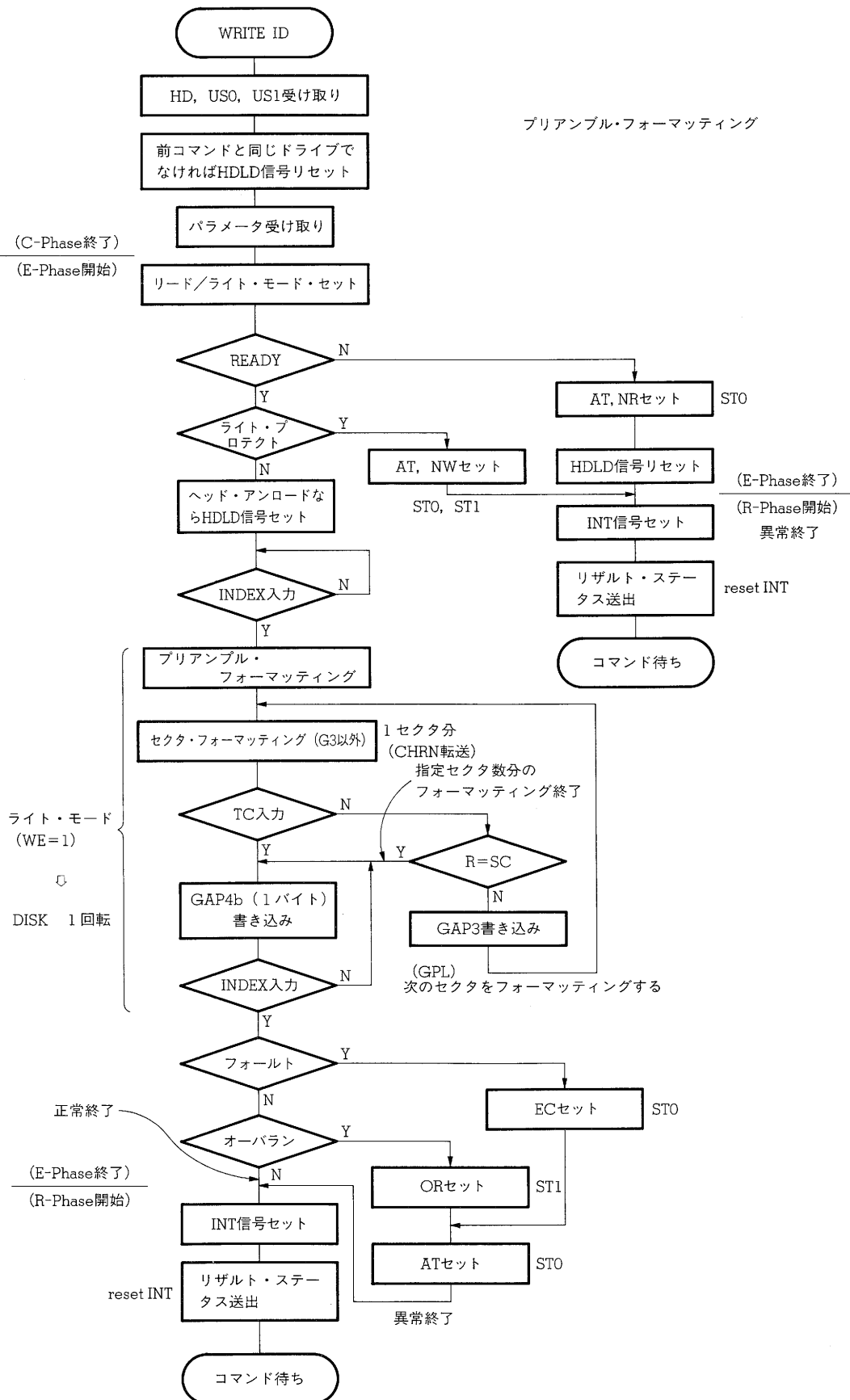




F.8 READ IDコマンド



F.9 WRITE IDコマンド



[illegible]

付録G システム・クロックとデータ転送レート／プリシフト量

μ PD72069は、システム・クロックとして16 MHzと19.2 MHzまたは20 MHzの使用を前提としています。ただし、その組み合わせについては特に本文に示してあるものと異なっても問題ありません。以下にシステム・クロック周波数とデータ転送レート／プリシフト量の関係を示します。

XA系… ϕ_{XA} MHz

XB系… ϕ_{XB} MHz

注意 データ転送レートが1 Mbpsを越える場合は、電気的特性の動作条件が異なります。詳細は「 μ PD72069 データ・シート」をご覧ください。

G.1 システム・クロックとデータ転送レート

○外部／内部モード

DR2	DR1	DR0	データ転送レート (Mbps)
0	0	0	$\phi_{XA}/64$
		1	$\phi_{XA}/32$
	1	0	$\phi_{XB}/32$
		1	$\phi_{XB}/64$
1	0	0	$\phi_{XA}/32$
		1	$\phi_{XA}/16$
	1	0	$\phi_{XB}/16$
		1	$\phi_{XB}/32$

保守／廃止

○レジスタ・モード

DR2	DR1	コントロール・レジスタ		データ転送レート (Mbps)
		D1	D0	
0	0	0	0	$\phi_{XA}/32$
			1	$\phi_{XA}/64$
		1	0	$\phi_{XA}/64$
			1	$\phi_{XA}/64$
	1	0	0	$\phi_{XA}/32$
			1	$\phi_{XB}/64$
		1	0	$\phi_{XA}/64$
			1	$\phi_{XB}/64$
1	0	0	0	$\phi_{XA}/16$
			1	$\phi_{XA}/32$
		1	0	$\phi_{XA}/32$
			1	$\phi_{XA}/64$
	1	0	0	$\phi_{XA}/16$
			1	$\phi_{XB}/32$
		1	0	$\phi_{XA}/32$
			1	$\phi_{XB}/64$

G.2 システム・クロックとプリシフト量(外部/内部/レジスタ・モード)

DR2	DR1	PCS1	PCS0	プリシフト量 (x10 ³ ns)
0	0	0	0	0
			1	$2/\phi_{XA}$
		1	0	$3/\phi_{XA}$
			1	$4/\phi_{XA}$
	1	0	0	0
			1	$2/\phi_{XB}$
		1	0	$3/\phi_{XB}$
			1	$4/\phi_{XB}$
1	0	0	0	0
			1	$1/\phi_{XA}$
		1	0	$2/\phi_{XA}$
			1	$3/\phi_{XA}$
	1	0	0	0
			1	$1/\phi_{XB}$
		1	0	$2/\phi_{XB}$
			1	$3/\phi_{XB}$

アンケート記入のお願い

お手数ですが、このドキュメントに対するご意見をお寄せください。今後のドキュメント作成の参考にさせていただきます。

[ドキュメント名] μPD72069 ユーザーズ・マニュアル (IEM-5083D (第5版))

[お名前など] (さしつかえのない範囲で)

御社名 (学校名, その他) ()
 ご住所 ()
 お電話番号 ()
 お仕事の内容 ()
 お名前 ()

1. ご評価 (各欄に○をご記入ください)

項 目	大変良い	良 い	普 通	悪 い	大変悪い
全体の構成					
説明内容					
用語解説					
調べやすさ					
デザイン, 字の大きさなど					
そ の 他 ()					
()					

2. わかりやすい所 (第 章, 第 章, 第 章, 第 章, その他) ()

理由 []

3. わかりにくい所 (第 章, 第 章, 第 章, 第 章, その他) ()

理由 []

4. ご意見, ご要望

5. このドキュメントをお届けしたのは

NEC 販売員, 特約店販売員, NEC 半導体ソリューション技術本部員, ()
 その他 ()

ご協力ありがとうございました。

下記あてにFAXで送信いただくか, 最寄りの販売員にコピーをお渡しください。

NEC 半導体インフォメーションセンター

FAX : (044)548-7900

保守／廃止

お問い合わせは、最寄りの NEC へ

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代表)
中部支社 半導体販売部	〒460 名古屋市中区栄四丁目14番5号 (松下中ビル)	名古屋 (052)242-2755
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 東北支社 岩手支社 山形支社 郡山支社 いわき支社 長岡支社 土浦支社 水戸支社 神奈川支社 群馬支社 太田支社 宇都宮支社	札幌支社 仙台支社 盛岡支社 山形支社 郡山支社 いわき支社 長岡支社 土浦支社 水戸支社 横浜支社 横浜支社 高崎支社 太田支社 宇都宮支社	(011)231-0161 (022)261-5511 (0196)51-4344 (0236)23-5511 (0249)23-5511 (0246)21-5511 (0258)36-2155 (0298)23-6161 (0292)26-1717 (045)324-5511 (0273)26-1255 (0276)46-4011 (0286)21-2281
小松支社 長野支社 松本支社 上諏訪支社 甲府支社 焼玉支社 立川支社 千葉支社 静岡支社 沼津支社 浜松支社 北澤支社	小松支社 長野支社 松本支社 上諏訪支社 甲府支社 焼玉支社 立川支社 千葉支社 静岡支社 沼津支社 浜松支社 北澤支社	(0285)24-5011 (0262)35-1444 (0263)35-1666 (0266)53-5350 (0552)24-4141 (048)641-1411 (0425)26-5981 (043)238-8116 (054)255-2211 (0559)63-4455 (053)452-2711 (0762)23-1621 (0776)22-1866
富山支社 金沢支社 石川支社 福井支社 滋賀支社 京都支社 大阪支社 奈良支社 和歌山支社 鳥取支社 徳島支社 高松支社 松山支社 高松支社 北九州支社	富山支社 金沢支社 石川支社 福井支社 滋賀支社 京都支社 大阪支社 奈良支社 和歌山支社 鳥取支社 徳島支社 高松支社 松山支社 高松支社 北九州支社	(0764)31-8461 (0592)25-7341 (075)344-7824 (078)332-3311 (082)242-5504 (0857)27-5311 (086)225-4455 (0878)36-1200 (0897)32-5001 (0899)45-4111 (092)271-7700 (093)541-2887

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 第一システム技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-8884	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区栄四丁目14番5号 (松下中ビル)	名古屋 (052)242-2762	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	