

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザーズ・マニュアル

μPD612 × シリーズ

リモート・コントロール送信用

4ビット・シングルチップ・マイクロコントローラ

μPD6124A

μPD6125A

μPD6126A

μPD6600A

μPD61P24

{メ モ}

目次要約

第1章	概説	...	1
第2章	端子機能説明	...	7
第3章	内部ブロック機能	...	9
第4章	スタンバイ機能	...	23
第5章	AC端子, ウォッチドッグ・タイマ	...	27
第6章	REM出力	...	29
第7章	命令セット	...	31
第8章	マスク・オプション (PLAデータ)	...	51
第9章	応用回路例	...	59
付録A.	μ PD612 × シリーズ製品一覧	...	69
付録B.	開発ツール	...	71

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

本製品が外国為替および外国貿易管理法の規定による戦略物資等（または役務）に該当するか否かは、ユーザ（仕様を決定した者）が判定してください。

本資料に掲載の応用回路および回路定数は、例示的に示したものであり、量産設計を対象とするものではありません。

本資料の内容は、後日変更する場合があります。

文書による当社の承諾なしに本資料の転載複製を禁じます。

本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的所有権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。

当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

この製品は耐放射線設計をしておりません。

本版で改訂された主な箇所

箇 所	内 容
全 般	対象デバイスを削除：μPD6123, 6124, 6127, 6129
全 般	対象デバイスを追加：μPD6124A, 6600A, 61P24
p. 2	「1.2 オータ情報」を追加
p.12	「3.4 データ・メモリ (RAM)」の注意を追加
p.13 p.15, 16 p.17, 18	リセット時の状態の記述を追加： 3.5 データ・ポインタ (R ₀) , 3.6 アクキュムレータ (A) , 3.8 フラグ 3.11 タイマ , 3.13 S-IN端子 (P ₁ のD ₀ ビット) 3.14 K _{I/O} 端子 (P ₀) , 3.16 I/O端子 (P ₃ , P ₄)
p.14	「表3 - 1 ポート・レジスタと各端子の関係」を追加
p.15	「3.11 タイマ」の説明を追加
p.16	「3.12 S-OUT端子」を追加
p.17, 18	「図3 - 8 S-IN端子構成」と「図3 - 10 K _I 端子構成」の図を一部修正
p.21	「3.18 低電圧検出 (リセット) 回路」を追加
p.37, 38, 48	「7.3 ブランチ命令」中の次の命令に注意を追加 (「7.8 ニモニック↔機械語対照表」のブランチ命令にも同様の注を追加) ・JMP0 Rr ・JC Rr ・JNC Rr ・JF Rr ・JNF Rr
p.55	「8.2 μPD61P24」を追加
p.69	「付録A . μPD612×シリーズ製品一覧」を追加
p.71	「付録B . 開発ツール」を追加

本文欄外の★印は、本版で改訂された主な箇所を示しています。

巻末にアンケート・コーナを設けております。このドキュメントに対するご意見をお気軽にお寄せください。

目 次

第1章 概 説	...	1
1.1 特 徴	...	1
★ 1.2 オーダ情報	...	2
1.3 端子接続図 (Top View)	...	3
1.4 プログラマブル・リモコン・ブロック図	...	5
第2章 端子機能説明	...	7
第3章 内部ブロック機能	...	9
3.1 プログラム・カウンタ (PC)	...	9
3.2 スタック・ポインタ (SP)	...	9
3.3 プログラム・メモリ (ROM)	...	11
3.4 データ・メモリ (RAM)	...	12
3.5 データ・ポインタ (R ₀)	...	13
3.6 アキュムレータ (A)	...	13
3.7 演算論理ユニット (ALU)	...	13
3.8 フラグ	...	13
3.9 ポート (P _p)	...	14
3.10 システム・クロック発生回路	...	15
3.11 タイマ	...	15
★ 3.12 S-OUT端子	...	16
3.13 S-IN端子 (P ₁ のD ₀ ビット)	...	16
3.14 K _{I/O} 端子 (P ₀)	...	17
3.15 K _I 端子 (P ₁₂)	...	18
3.16 I/O端子 (P ₃ , P ₄)	...	18
3.17 コントロール・レジスタ (P ₁)	...	19
★ 3.18 低電圧検出 (リセット) 回路	...	21
第4章 スタンバイ機能	...	23
4.1 HALT命令	...	24
4.2 STATUS命令 (STTS)	...	24
第5章 AC端子, ウォッチドッグ・タイマ	...	27
第6章 REM出力	...	29
第7章 命令セット	...	31
7.1 アキュムレータ操作命令	...	31
7.2 入出力命令	...	34
7.3 ブランチ命令	...	36
7.4 サブルーチン命令	...	39
7.5 データ転送命令	...	40
7.6 タイマ/カウンタ操作命令	...	43

- 7.7 その他 ... 45
- 7.8 ニモニク⇔機械語対照表 ... 47

第8章 マスク・オプション (PLAデータ) ... 51

- 8.1 μ PD6124A, 6125A, 6126A, 6600A ... 51
- ★ 8.2 μ PD61P24 ... 55
- 8.3 $K_{I/O}$, I/Oプルダウン抵抗の構成図 ... 56
- 8.4 K_I プルダウン抵抗の構成図 ... 56
- 8.5 暴走検出 $K_{I/O}$ ALL (I/O_0 ALL, I/O_1 ALL) の構成図 ... 57

第9章 応用回路例 ... 59

- ★ 9.1 μ PD6124A, 6600A, 61P24 ... 59
- 9.2 μ PD6125A ... 60
- 9.3 μ PD6126A ... 63
- 9.4 配線上の注意 ... 66
- ★ 付録A. μ PD612×シリーズ製品一覧 ... 69
- ★ 付録B. 開発ツール ... 71

図の目次

図番号	タイトル, ページ
3 - 1	プログラム・カウンタの構成 ... 9
3 - 2	プログラム・メモリ・マップ ... 11
3 - 3	データ・メモリの構成 ... 12
3 - 4	データ・ポインタの構成 ... 13
3 - 5	アキュムレータの構成 ... 13
3 - 6	システム・クロック発生回路 ... 15
3 - 7	タイマ・ブロック構成 ... 16
3 - 8	S-IN端子構成 ... 17
3 - 9	K _{I/O} 端子構成 ... 17
3 - 10	K _I 端子構成 ... 18
3 - 11	I/O端子構成 ... 18
★ 3 - 12	低電圧検出（リセット）回路 ... 21
6 - 1	キャリア波形 ... 29
6 - 2	REM端子とS-OUT端子の出力例 ... 29

表の目次

表番号	タイトル, ページ
★ 3 - 1	ポート・レジスタと各端子の関係 ... 14
3 - 2	コントロール・レジスタ (P ₁) ... 19
8 - 1	スイッチ切り替えBIT割り振り (μ PD6124A, 6125A, 6126A, 6600A) ... 51
★ 8 - 2	スイッチ切り替えBIT割り振り (μ PD61P24) ... 55

第1章 概 説

μPD612xシリーズは、4ビットALU、プログラム・メモリ（ROM）、データ・メモリ（RAM）、赤外線リモコン送信出力用タイマ、キー・スキャン用I/O、キー入力用端子を1チップに集積した赤外線リモート・コントロール送信用プロセッサです。

- ★ μPD612xシリーズの製品としてはμPD6124A, 6125A, 6126A, 6600A, 61P24があります。

命令セットは、きわめて簡単な19種の命令で構成されています。その中には論理演算を主体とするアキュムレータ操作命令、各種ポートの入出力命令、データ転送命令、ブランチ命令などがあります。

μPD612xシリーズは、電源電圧が $V_{DD} = 2.0\text{--}6.0\text{ V}$ と幅広く、かつ、CMOS構造ですので低消費電力を実現しています。

μPD612xシリーズは、 $f_{osc} = 400\text{--}500\text{ kHz}$ のセラミック発振子を動作クロックとし、発振停止のHALT命令を実行することにより、動作クロックを停止させることもできます。

本シリーズは、赤外線リモコン送信専用出力ポートを保有しており、 $f_{osc}/12$ (38 kHz)、 $f_{osc}/8$ (57 kHz) ($f_{osc} = 455\text{ kHz}$ 時)のキャリア変調出力がプログラムにより選択できます。

1.1 特 徴

プログラマブル赤外線リモコン用送信機

19種のインストラクション

命令実行時間

17.6 μs (455 kHzセラミック発振子使用時)

- ★ プログラム・メモリ（ROM）容量

μPD6600A : 512 × 10ビット（マスクROM）

μPD6124A, 6125A, 6126A : 1002 × 10ビット（マスクROM）

μPD61P24 : 1002 × 10ビット（ワン・タイムPROM）

データ・メモリ（RAM）容量：32 × 5ビット

9ビット・プログラマブル・タイマ：1チャンネル

- ★ 入出力端子（K_{I/O}）：8本

- ★ 入出力端子（I/O）

μPD6124A, 6600A, 61P24 : なし

μPD6125A : 4本

μPD6126A : 8本

入力端子（K_I）：4本

- ★ シリアル入力端子（S-IN）：1本

- ★ 送信中表示用端子（S-OUT）：1本

- ★ 送信キャリア周波数（REM）

$f_{osc}/8$ または $f_{osc}/12$

スタンバイ動作（HALT/STOPモード）

低消費電力

★ 低電圧動作

μ PD6124A, 61P24 : $V_{DD} = 2.2 \sim 5.5 \text{ V}$

μ PD6125A, 6126A : $V_{DD} = 2.0 \sim 6.0 \text{ V}$

μ PD6600A : $V_{DD} = 2.2 \sim 3.6 \text{ V}$

★ 1.2 オーダ情報

オーダ情報	パッケージ
μ PD6124ACS- x x x	20ピン・プラスチック・シュリンクDIP (300 mil)
μ PD6124AGS- x x x	20ピン・プラスチックSOP (300 mil)
μ PD6125ACA- x x x	24ピン・プラスチック・シュリンクDIP (300 mil)
μ PD6125AG- x x x	24ピン・プラスチックSOP (300 mil)
μ PD6126AG- x x x	28ピン・プラスチックSOP (375 mil)
μ PD6600ACS- x x x	20ピン・プラスチック・シュリンクDIP (300 mil)
μ PD6600AGS- x x x	20ピン・プラスチックSOP (300 mil)
μ PD61P24CS	20ピン・プラスチック・シュリンクDIP (300 mil)
μ PD61P24GS	20ピン・プラスチックSOP (300 mil)

★ 1.3 端子接続図 (Top View)

(1) 通常動作モード

20ピン・プラスチック・シュリンクDIP (300 mil)

μ PD6124ACS- x x x

μ PD6600ACS- x x x

μ PD61P24CS

20ピン・プラスチックSOP (300 mil)

μ PD6124AGS- x x x

μ PD6600AGS- x x x

μ PD61P24GS

AC : オール・クリア

K_{I0}-K_{I3} : キー入力

K_{I/O0}-K_{I/O7} : キー入出力

OSC-IN, OSC-OUT : システム・クロック発振用

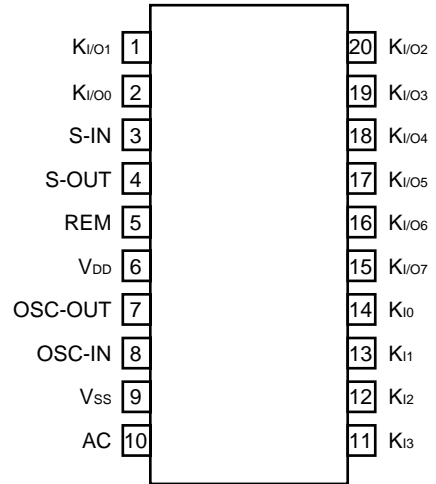
REM : キャリア変調出力

S-IN : シリアル入力

S-OUT : 送信中表示用出力

V_{DD} : 電源

V_{SS} : グランド



24ピン・プラスチック・シュリンクDIP (300 mil)

μ PD6125ACA- x x x

24ピン・プラスチックSOP (300 mil)

μ PD6125AG- x x x

AC : オール・クリア

I/O₀₀-I/O₀₃ : キー・マトリクス増設用入出力

K_{I0}-K_{I3} : キー入力

K_{I/O0}-K_{I/O7} : キー入出力

OSC-IN, OSC-OUT : システム・クロック発振用

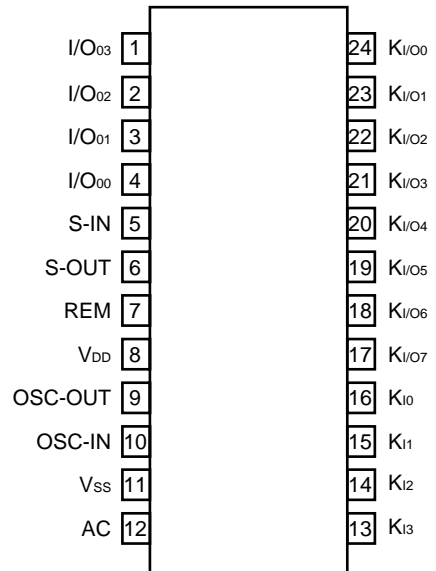
REM : キャリア変調出力

S-IN : シリアル入力

S-OUT : 送信中表示用出力

V_{DD} : 電源

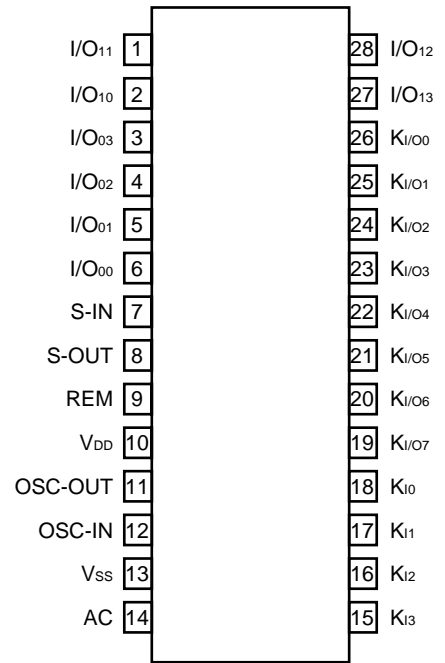
V_{SS} : グランド



28ピン・プラスチックSOP (375 mil)

μ PD6126AG- x x x

- AC : オール・クリア
- I/O₀₀-I/O₀₃, I/O₁₀-I/O₁₃ : キー・マトリクス増設用入出力
- K₁₀-K₁₃ : キー入力
- K_{I/O0}-K_{I/O7} : キー入出力
- OSC-IN, OSC-OUT : システム・クロック発振用
- REM : キャリア変調出力
- S-IN : シリアル入力
- S-OUT : 送信中表示用出力
- V_{DD} : 電源
- V_{SS} : グランド



(2) PROMプログラミング・モード

20ピン・プラスチック・シュリンクDIP (300 mil)

μ PD61P24CS

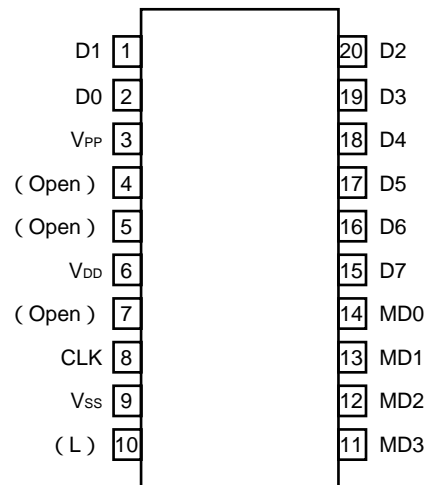
20ピン・プラスチックSOP (300 mil)

μ PD61P24GS

注意 ()内はPROMプログラミング・モードでは使用しない端子の処理です。

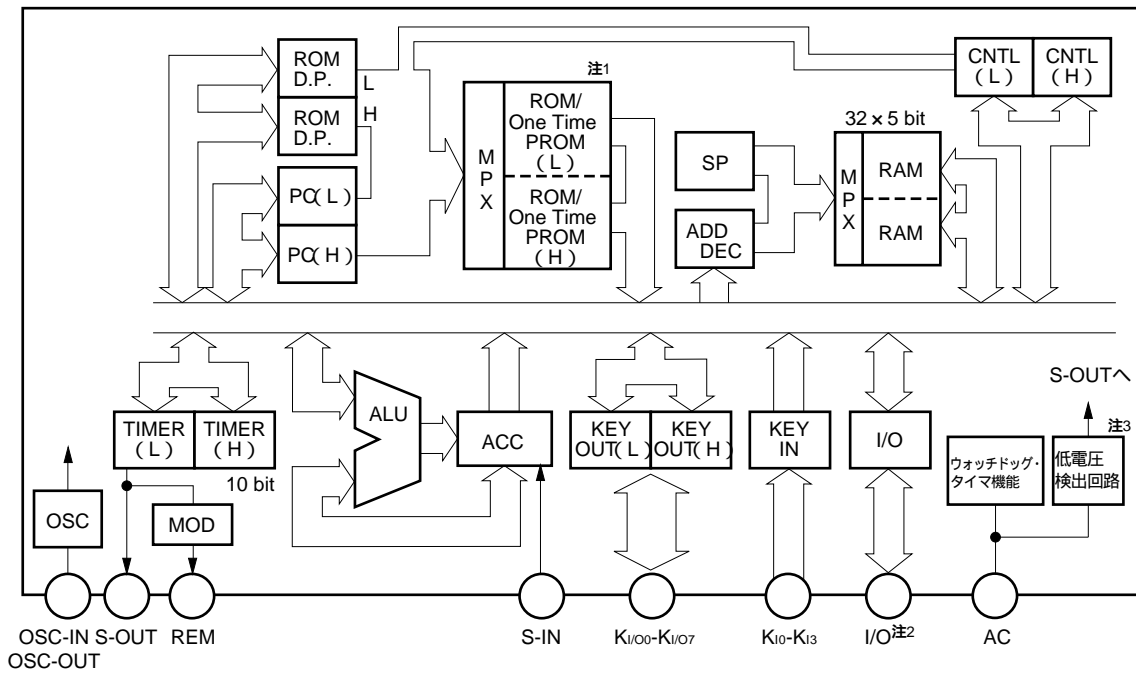
L : 個別に抵抗 (470) を介してGNDに接続してください。

Open : 何も接続しないでください。



- CLK : アドレス更新クロック入力
- D0-D7 : データ入出力
- MD0-MD3 : 動作モード選択
- V_{DD} : 電源
- V_{PP} : プログラム電圧印加
- V_{SS} : グランド

1.4 プログラマブル・リモコン・ブロック図



注1 . ROM (またはPROM) 容量は製品によって異なります。

μ PD6600A : 512 × 10ビット

μ PD6124A, 6125A, 6126A, 61P24 : 1002 × 10ビット

2 . μ PD6124A, 6600A, 61P24 : なし

μ PD6125A : I/O₀₀-I/O₀₃

μ PD6126A : I/O₀₀-I/O₀₃, I/O₁₀-I/O₁₃

3 . μ PD6124A, 6600Aのみ低電圧検出回路があります。

{メ モ}

第2章 端子機能説明

(1) 通常動作モード

端子名称	入出力	機能	リセット時
K _{I/O0} -K _{I/O7}	入出力	コントロール・レジスタで入出力の選択をします。 出力モードではキー・スキャン用の出力として使用できます。 入力モードではプルダウン抵抗が付加されます。	入力
I/O ₀₀ -I/O ₀₃ ^{注1} I/O ₁₀ -I/O ₁₃ ^{注2}	入出力	出力モードではキー・スキャン用の出力として使用できます。 入力モードではプルダウン抵抗が付加されます。	入力
K _{I0} -K _{I3}	入力	プルダウン抵抗内蔵入力端子	入力
S-IN	入力	アキュムレータのシフト命令によりS-INのデータを読み取ります。 S-INのデータ入力モードの指定はコントロール・レジスタで実行します。 入力モードではプルダウン抵抗が付加されます。 入力モードを解除すると、S-IN端子はハイ・インピーダンス状態になります。	入力
REM	出力	キャリア変調出力端子 ... fosc/8, fosc/12 アクティブ・ハイ	出力
S-OUT	出力	REM端子出力に同期したキャリア変調されていない出力が得られます。 アクティブ・ロウ	出力
AC	-	・システム・リセット入力端子 ロウ・レベルにすることにより、システム・リセットされます。 ・ウォッチドッグ・タイマ用端子 外付けコンデンサを充電することにより、ウォッチドッグ・タイマとして動作します。	-
OSC-IN	-	fosc = 400-500 kHz	-
OSC-OUT	-	セラミック発振用端子	-
V _{DD}	-	電源	-
V _{SS}	-	GND	-

★ 注1 . μ PD6124A, 6600A, 61P24にはI/O₀₀-I/O₀₃端子がありません。

★ 2 . μ PD6124A, 6125A, 6600A, 61P24にはI/O₁₀-I/O₁₃端子がありません。

(2) PROMプログラミング・モード (μ PD61P24のみ)

端子名称	機能
V _{PP}	プログラム電圧 (12.5 V) 印加
CLK	アドレス更新クロック入力
MD0-MD3	動作モード選択
D0-D7	8ビット・データ入出力
V _{DD}	電源電圧 (6 V) 印加
V _{SS}	GND

〔メ モ〕

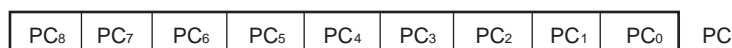
第3章 内部ブロック機能

- ★ 3.1 プログラム・カウンタ (PC) 9ビット : μ PD6600A
10ビット : μ PD6124A, 6125A
6126A, 61P24

プログラム・メモリのアドレス情報を保持するバイナリ・カウンタです。

図3 - 1 プログラム・カウンタの構成

(a) μ PD6600A



(b) μ PD6124A, 6125A, 6126A, 61P24



プログラム・カウンタは、通常、命令を1個実行するごとにその命令のバイト数に応じて自動的にインクリメントされます。

ジャンプ命令 (JMP0, JC, JF) 実行時にはジャンプ先を示します。

イミディエト・データや、データ・メモリの内容がPCの全部または一部のビットにロードされます。

コール命令 (CALL0) 実行時には、その時のPCの内容がインクリメント (+ 1) されてスタック・メモリに退避されたあと、それぞれのジャンプ命令に必要な値がロードされます。

リターン命令実行時には (RET) スタック・メモリの内容が2インクリメントされてPCにロードされます。

リセット (オール・クリア) 時は000Hにクリアされます。

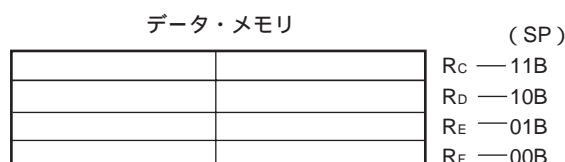
3.2 スタック・ポインタ (SP) 2ビット

スタック領域の先頭アドレス情報を保持している2ビット・レジスタです。スタック領域はデータ・メモリと兼用になっています。

コール命令 (CALL0) 実行時にインクリメントされ、リターン命令 (RET) 実行時にデクリメントされます。

リセット (オール・クリア) 時は00Bにクリアされ、スタック領域としてデータ・メモリの最上位アドレスFHを指定します。

スタック・ポインタとデータ・メモリ領域の関係は下図のとおりです。



スタック・ポインタがオーバフローまたはアンダフローした場合CPUが暴走したと判定し、内部リセット信号が発生します。

データ・メモリがスタックとして扱われる場合、R1C-R0C, R1D-R0D, R1E-R0E, R1F-R0Fはペア・レジスタとして動作します。

赤外線リモコン送信機の電源は通常電池を用いるので、電圧変動によりレジスタの内容が突然変化してしまう可能性があります。

CALL0命令、RET命令実行時に使用するスタック・ポインタ（SP）もレジスタですので、他のレジスタおよびポート同様、レジスタの内容が突然変化してしまう可能性があります。

データ・メモリ（RAM）やポートは処理が終了するたびに毎回初期化することが可能ですが、スタック・ポインタは他のレジスタおよびポートと異なり、直接値を設定する命令がないため、プログラム中でスタック・ポインタの初期化は行えません。スタック・ポインタは、オール・クリア入力後およびスタック・オーバフロー、アンダフロー時に00Bにクリアされます。

上述のように、スタック・ポインタの初期化が難しいことおよび、もしスタック・ポインタがずれていた場合の起こり得る現象を考えると、リモコン送信機のプログラム中では、CALL0命令はなるべく使用しない方がよいと思われれます。

しかし、ROM容量の関係上、CALL0命令を使用しなくてはならない場合もありますので、CALL0命令を使用する場合は、次の処理を行ってください。つまりプログラム中の初期化の部分でスタック・ポインタがずれているか否かのチェックを行うプログラムを組み込み、ずれている場合は、オール・クリアがかかるようにします（このルーチンは、1回処理が終了するごとに通るルーチンにしてください）。

前述の処理を行うためのプログラムを次に示します。

例

```
INITL :   MOV   RF, #3FFH
          CALL0 SPTES注
          :
SPTES :   MOV   A, R1F
          SCAF
          JC    ALLCR
          RET

ALLCR :   NOP
          CALL0 ALLCR
```

注 プログラム例の“CALL0 SPTES”命令のアドレスはA9 A8 A7 A6 A5 A4 A3 A2 A1 A0 = * * 11101111番地以外にプログラミングしてください（*は1または0）。

初期化の部分（INITL部）でスタック・ポインタ00Bが指すRFレジスタに3FFHを入力してCALL0命令によりSPTESへとびます。

サブルーチンSPTESでR1Fの値をチェックします。スタック・ポインタの値が00Bであれば、R1FにはCALL0命令によってプログラム・カウンタの値が退避されているので0FHにはなりません。

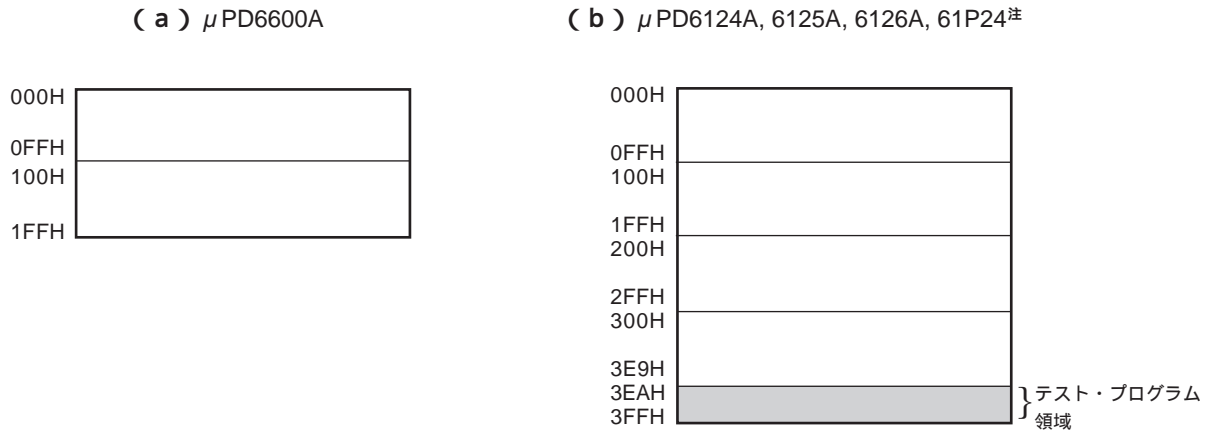
よってR1Fが0FHでなかった場合は、スタック・ポインタの値が正しかったと判断して、メインルーチンに戻ります。

もし、スタック・ポインタがずれていれば、サブルーチンSPTESでR1Fレジスタの値は0FHのままになります。ALLCRにとび、そこでNOP命令をくり返すことにより、ウォッチドッグ・タイマのディスチャージを行い、オール・クリアがかかるか、またはスタック・ポインタのオーバフローによりオール・クリアがかかるようにします。

★ 3.3 プログラム・メモリ (ROM)512ステップ×10ビット : μPD6600A
 1002ステップ×10ビット : μPD6124A, 6125A,
 6126A, 61P24^注

10ビット/ステップ構成のROMで、プログラム・カウンタによってアドレスされます。
 プログラム・メモリには、プログラムおよびテーブル・データなどを格納します。

図3 - 2 プログラム・メモリ・マップ



注 μPD61P24はワン・タイムPROMです。

3.4 データ・メモリ (RAM)32ワード×5ビット

データ・メモリは32ワード×5ビット構成のスタティックRAMで、処理データのストアに利用されます。データ・メモリは、8ビット単位で処理されることもあります。R₀は、ROMのデータ・ポインタとして使用可能です。電源投入時RAMの値は不定となり、リセット時には以前のデータを保持しています (R₀は不定)。

図3 - 3 データ・メモリの構成

R _{1X} (H)		R _{0X} (L)		
R ₁₀	R ₀₀			R ₀
R ₁₁	R ₀₁			R ₁
R ₁₂	R ₀₂			R ₂
R ₁₃	R ₀₃			R ₃
R ₁₄	R ₀₄			R ₄
R ₁₅	R ₀₅			R ₅
R ₁₆	R ₀₆			R ₆
R ₁₇	R ₀₇			R ₇
R ₁₈	R ₀₈			R ₈
R ₁₉	R ₀₉			R ₉
R _{1A}	R _{0A}			R _A
R _{1B}	R _{0B}			R _B
R _{1C}	R _{0C}			R _C SP-3
R _{1D}	R _{0D}			R _D SP-2
R _{1E}	R _{0E}			R _E SP-1
R _{1F}	R _{0F}			R _F SP-0

- ★ **注意** R_D, R_E, R_FのRAMは、スタック・メモリと兼用となるため、特にCALLルーチン内での使用は極力避けてください (ノイズなどによりSP値が壊れたときのための暴走対策)。
また、汎用RAMとして使用される場合は、必ずメイン・ルーチン内でスタック・ポインタ・チェックを入れてください。

3.5 データ・ポインタ (R0)

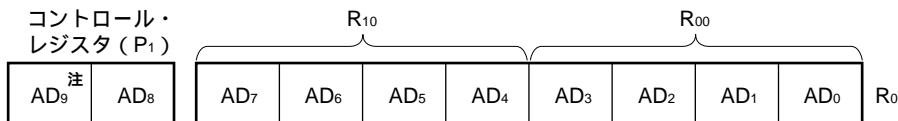
データ・メモリのR0 (R10, R00) は, ROMのデータ・ポインタとしての機能を持っています。

R0は, ROMアドレスの低位8ビットを指定し, 上位2ビットはコントロール・レジスタで指定します。

データ・ポインタにROMのアドレスを設定し, ROMの内容を呼び出すことにより, ROMデータのテーブル参照が容易に実行可能となります。

- ★ リセット (オール・クリア) 時は不定となります。

図3 - 4 データ・ポインタの構成



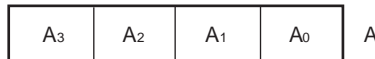
注 μ PD6600AはAD9 = 0

3.6 アキュムレータ (A) 4ビット

アキュムレータは4ビット構成のレジスタで, 各種演算はアキュムレータを中心に行われます。

- ★ リセット (オール・クリア) 時は不定となります。

図3 - 5 アキュムレータの構成



3.7 演算論理ユニット (ALU) 4ビット

演算論理ユニットは, 4ビット構成の演算回路で, 論理演算を中心とした簡単な処理を実行します。

3.8 フラグ

(1) ステータス・フラグ

各端子の状態を, STTS命令で確認したとき, STTS命令で指定した条件と一致すれば, ステータス・フラグ (F) がセット (1) されます。

- ★ リセット (オール・クリア) 時は不定となります。

(2) キャリー・フラグ

INC (インクリメント) 命令, RL (ローテート・レフト) 命令を実行したときに, アキュムレータのMSBからキャリーが発生すると, キャリー・フラグ (C) がセット (1) されます。

また, SCAF命令実行時アキュムレータの内容が "FH" の場合もキャリー・フラグ (C) がセット (1) されます。

- ★ リセット (オール・クリア) 時は不定となります。

3.9 ポート (P_p)

ポート・レジスタとして扱われるものとして、K_{I/O}, I/O, K_I, コントロール・レジスタがあります。
 ポート・レジスタと各端子の関係は次のとおりです。

★

表3-1 ポート・レジスタと各端子の関係

端子名	入力モード時		出力モード時		リセット時
	リード	ライト	リード	ライト	
K _{I/O}	端子状態	出力ラッチ	端子状態	出力ラッチ	不定 入出力モード 出力ラッチ
K _I	端子状態	—	—	—	入力モード
I/O ₀ ^{注1}	端子状態	出力ラッチ	端子状態	出力ラッチ	入力モード 出力ラッチは不定
I/O ₁ ^{注2}					
S-IN	P ₁ レジスタのD ₀ = 1のとき, RL A命令により端子状態を読む				ハイ・インピーダンス (P ₁ レジスタのD ₀ = 0)

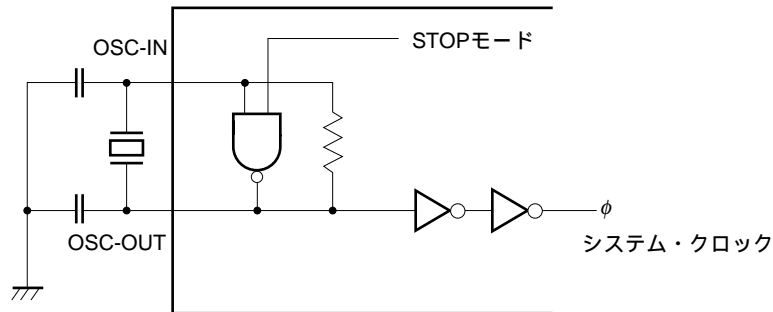
P _{1x} (H)		P _{0x} (H)		
K _{I/O7-4}		K _{I/O3-0}		P ₀
P ₁₀		P ₀₀		
コントロール・レジスタ (H)		コントロール・レジスタ (L)		P ₁
P ₁₁		P ₀₁		
K _{I3-0}		—		P ₂
P ₁₂		P ₀₂		
P ₁₃	-	IN/OUT	I/O ₀ ^{注1}	P ₃
P ₁₄	-	IN/OUT	I/O ₁ ^{注2}	P ₄
		P ₀₃		
		P ₀₄		

- ★ 注1 . μPD6124A, 6600A, 61P24にはI/O₀₀-I/O₀₃端子がありません。
- ★ 2 . μPD6124A, 6125A, 6600A, 61P24には, I/O₁₀-I/O₁₃端子がありません。

3.10 システム・クロック発生回路

システム・クロック発生回路は、セラミック発振子（400 kHz-500 kHz）用発振回路で構成されています。

図3 - 6 システム・クロック発生回路



システム・クロック発生回路は、STOPモード（発振停止HALT命令）では、発振回路が停止し、システム・クロックが止まります。

3.11 タイマ

タイマ部は、送信出力パターンを決定するためのブロックです。構成は、9ビットのダウン・カウンタと、1ビットのキャリア出力の有無を決定するラッチの全10ビットとなっています。

- ★ 9ビットのダウン・カウンタは、ダウン・カウント開始後マシン・サイクルに同期して、 $8/f_{osc}$ (s) ごとに、デクリメント（-1）動作をします。ダウン・カウントは、9ビット全ビットが0になったあとに停止します。ダウン・カウント停止時に、タイマ動作が終了したことを判定する信号が出力され、CPUの動作状態が、タイマの動作終了を待機している状態（HALT TIMER）であれば待機状態（HALT）は解除され次の命令が実行されます。次の命令で再度ダウン・カウンタに値を設定すると、誤差なく続けてダウン・カウントされます（REM端子のキャリア出力側にも影響が出ません）。

ダウン・カウントの時間は（設定値（HEX）+ 1） $\times 8/f_{osc}$ の計算に基づき設定してください。タイマへの値の設定はタイマ操作命令で行います。

また、ダウン・カウンタの動作中はリモコン送信用のキャリアをREM端子に出力することができます。キャリアを出力するかしないかの選択は、タイマ部のレジスタのMSBで行います。キャリア出力をする場合は“1”，キャリア出力をしない場合は“0”を設定します。

キャリア出力をしている状態でダウン・カウンタの値が全ビット“0”になりますと、キャリア出力は停止します。キャリア出力しない状態ではREM端子出力はロウ・レベルとなります。

- ★ S-OUT端子には、REM出力と同期した信号が出力されます。ただし、S-OUT端子波形は、REM端子にキャリアが出力されているときはロウ・レベル、REM端子にキャリアが出力されていないときはハイ・レベルとなります。

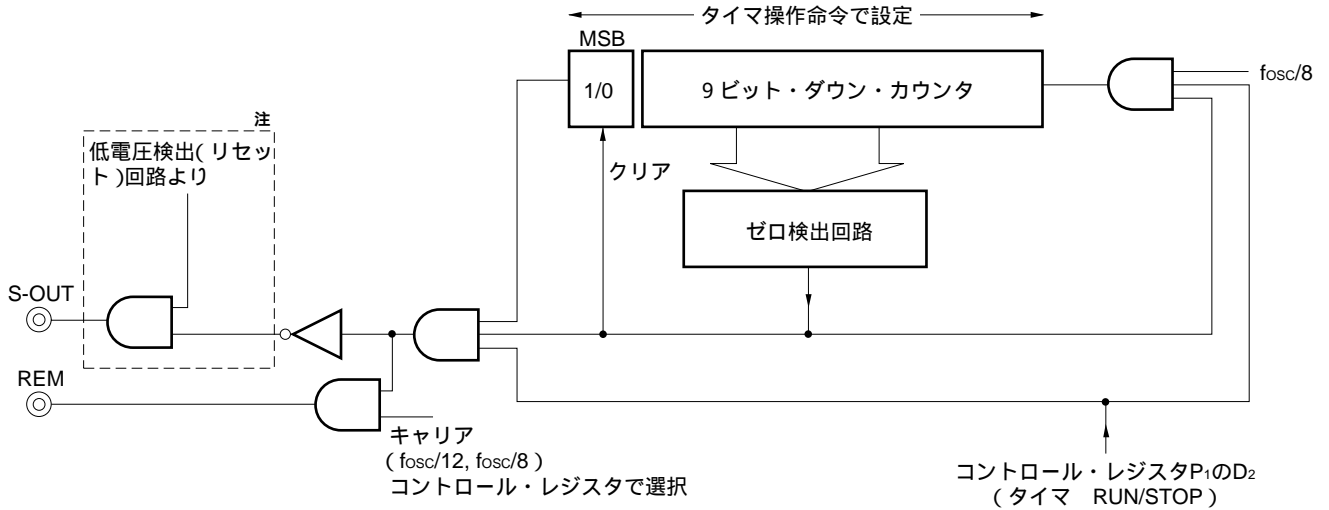
ダウン・カウンタが動作中、発振停止モードへ移行するHALT命令が実行されると、ダウン・カウント終了後（0になったあと）発振停止モードへ移行します。

タイマ動作のSTOP/RUNの制御はコントロール・レジスタ（P₁）で行います（3.16 コントロール・レジスタ（P₁）参照）。

- ★ リセット（オール・クリア）時は、REM端子はロウ・レベル、S-OUT端子はハイ・レベルとなります。また、タイマは10ビットとも000Hにクリアされます。

- ★ 注意 1. タイマ・クロックとキャリア出力は同期していませんので、キャリア出力の始まりと終わりでパルス幅が短くなることがあります。
- ★ 2. 低電圧検出回路によるリセット (μ PD6124A, 6600Aのみ) では、S-OUT端子はロウ・レベルとなります。

★ 図3-7 タイマ・ブロック構成



注 μ PD6125A, 6126A, 61P24には、低電圧検出回路がありません。

★ 3.12 S-OUT端子

REM端子のキャリア出力中にロウ・レベル出力する通信表示用端子です。

S-OUT端子はCMOS出力です。

リセット時はハイ・レベル出力となります。

3.13 S-IN端子 (P1のD0ビット)

シリアル・データの入力は、S-IN端子を使用します。コントロール・レジスタ (P1) を、シリアル入力モードに設定すると、S-IN端子はアキュムレータのLSBの入力として接続され、同時にS-IN端子はLSI内部でV_{SS}レベルにマスク・オプションによりプルダウンすることができます^注。この状態で、アキュムレータのローテート・レフト命令 (RL A) を実行すると、アキュムレータのLSBにS-IN端子のデータが取り込まれます。

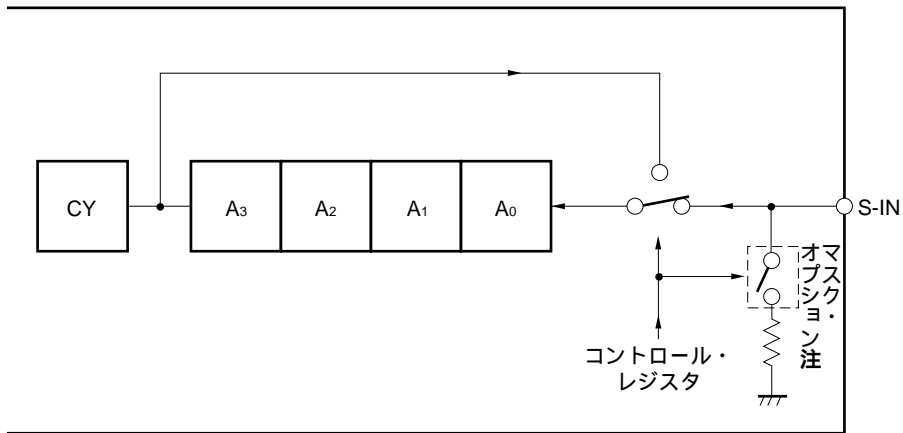
コントロール・レジスタの設定をシリアル入力モードから解除すると、S-IN端子はハイ・インピーダンスとなりますが、内部的には貫通電流が流れないようにしてあります。

またアキュムレータのローテート・レフト命令実行時には、LSBにはMSBのデータが入力されます。

- ★ リセット (オール・クリア) 時は、S-IN端子はハイ・インピーダンスとなります。

注 μ PD61P24はプルダウン抵抗がONになるように、マスク・オプションが固定されています。

図3 - 8 S-IN端子構成



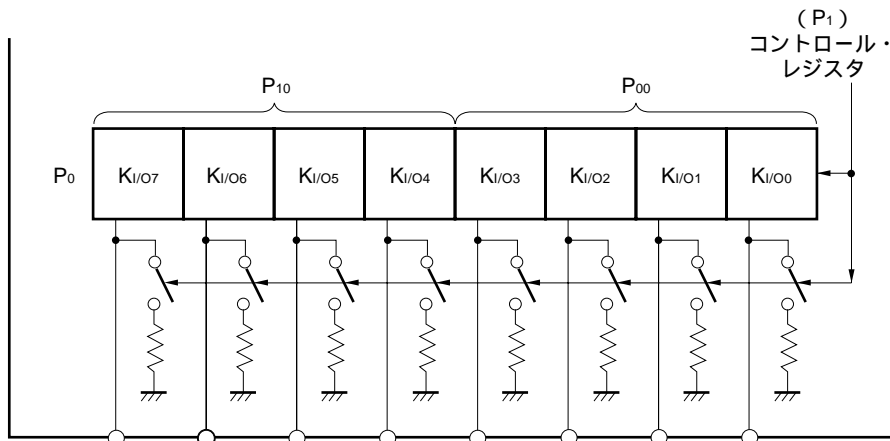
注 μ PD61P24はプルダウン抵抗がONになるように、マスク・オプションが固定されています。

3.14 K_{I/O}端子 (P₀)

キー・スキャン出力用の8ビットの入出力端子です。コントロール・レジスタ (P₁) を入力モードに設定すると、8ビットの入力端子として使用できます。入力モードにした場合LSI内部ですべての端子はV_{SS}レベルにプルダウンされます。

★ リセット (オール・クリア) 時は、入出力モードと出力ラッチの値は不定となります。

図3 - 9 K_{I/O}端子構成

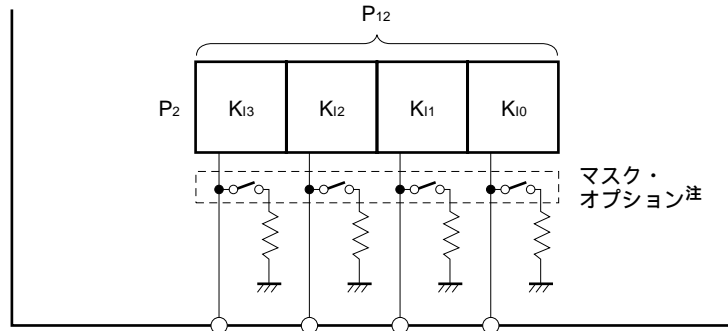


3.15 KI端子 (P12)

キー入力用の4ビットの入力端子です。すべての端子は、マスク・オプションによりビット単位でV_{SS}レベルにプルダウンすることができます^注。

注 μPD61P24はプルダウン抵抗がONになるように、マスク・オプションが固定されています。

図3-10 KI端子構成



注 μPD61P24はプルダウン抵抗がONになるように、マスク・オプションが固定されています。

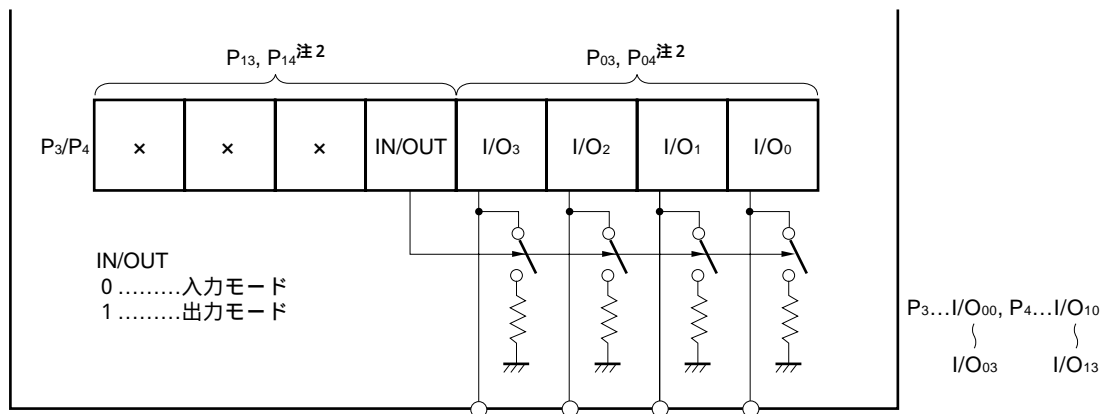
3.16 I/O端子^{注1} (P3, P4^{注2})

キー・マトリクス増設用の入出力端子です。入力モードと出力モードの切り替えは、コントロール・レジスタP₁₃, P₁₄^{注2}の各LSBで実行します。

入力モードにした場合、LSI内部ですべての端子はV_{SS}レベルにプルダウンされます。

リセット（オール・クリア）時は入力モードとなり、出力ラッチの値は不定となります。

図3-11 I/O端子構成



注1 . μPD6124A, 6600A, 61P24にはI/O端子がありません。

注2 . μPD6125AにはP4 (P04, P14) がありません。

3.17 コントロール・レジスタ (P1)

コントロール・レジスタは10ビットで構成されます。制御可能となる内容は表3-2のとおりです。

表3-2 コントロール・レジスタ (P1)

ビット	D ₉	D ₈	D ₇	D ₆	D ₅ ^注	D ₄	D ₃	D ₂	D ₁	D ₀
名称	テスト・モード		—	HALT	D.P. AD ₉	D.P. AD ₈	MOD	タイマ	K _{I/O}	RL Acc A ₀
設定値	0	必ず0を設定する		NOP	AD ₉ = 0	AD ₈ = 0	fosc/8	STOP	IN	A ₃
	1			OSC STOP	AD ₉ = 1	AD ₈ = 1	fosc/12	RUN	OUT	S-IN

D₀ アキュムレータを左にシフトする場合A₀に入力されるデータを指定します。

0 : A₃, 1 : S-IN

D₁ K_{I/O}の状態を指定します。

0 : 入力モード, 1 : 出力モード

D₂ タイマの状態を指定します。

0 : カウント停止, 1 : カウント実行

D₃ REM出力のキャリア周波数を指定します。

0 : fosc/8, 1 : fosc/12

D₄, D₅^注 ... ROMのデータ・ポインタ上位2ビットの指定を行います。

D₆ HALT命令実行時の発振回路の設定を行います。

0 : 発振は停止しません。

1 : 発振が停止します (STOPモード)。

D₇ 必ず0を設定してください。

D₈, D₉ ... テスト・モード指定用のレジスタです。必ず0を設定してください。

★ 注 μPD6600Aの場合には、必ずD₅に0を設定してください。

備考 リセット時はD₀ = D₈ = D₉ = 0となり、それ以外のビットは不定です。

注意 プログラム・カウンタの内容の置き換え，ROMの内容やイミディエト・データの転送などにデータ・メモリを使用する場合，レジスタは5ビットとして扱われます。

例1 .MOV R1, #data

R₁₁-R₀₁がベア・レジスタとして扱われ，10ビットのデータをストアします。

2 .MOV R1, @R0

R₁₀-R₀₀がベア・レジスタとして扱われ，コントロール・レジスタ (P₁₁) およびR₁₀-R₀₀で指定されるROMの内容をR₁₁-R₀₁に転送します。

ただし，アキュムレータを使用する場合は，下位の4ビットのみが有効になり，MSB（5ビット目）は必ず“0”となります。ROMのデータ・ポインタを使用する際は，コントロール・レジスタのD₄, D₅で上位2ビット (AD₉, AD₈) を指定します。

備考 レジスタ，プログラム・カウンタ，データ・ポインタ，タイマ，アキュムレータの対照表は次のとおりです。

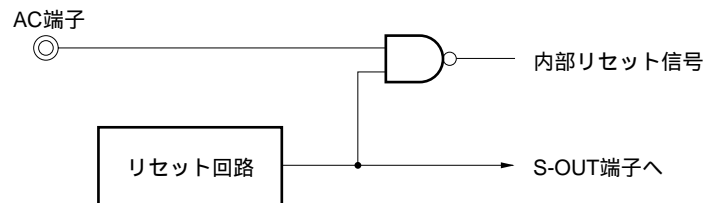
H					L					
R ₉	R ₈	R ₇	R ₆	R ₅	R ₄	R ₃	R ₂	R ₁	R ₀	レジスタ
PC ₉	PC ₇	PC ₆	PC ₅	PC ₄	PC ₈	PC ₃	PC ₂	PC ₁	PC ₀	プログラム・カウンタ
AD ₉	AD ₇	AD ₆	AD ₅	AD ₄	AD ₈	AD ₃	AD ₂	AD ₁	AD ₀	データ・ポインタ
t ₁	t ₉	t ₈	t ₇	t ₆	t ₀	t ₅	t ₄	t ₃	t ₂	タイマ
“0”	A ₃	A ₂	A ₁	A ₀	“0”	A ₃	A ₂	A ₁	A ₀	アキュムレータ

★ 3.18 低電圧検出（リセット）回路..... μ PD6124A, 6600Aのみ

プログラム暴走を防止するために低電圧検出（リセット）回路を内蔵しています。

電源電圧 V_{DD} が1 V以下のとき、内部リセット信号を発生します。また、リセット状態時にはS-OUT端子にロウ・レベルを出力します。

★ 図3-12 低電圧検出（リセット）回路



注意 低電圧検出回路が働き出す電源電圧は1 ~ 2.2 Vまでと幅があります。したがって、電源電圧2 V以下では、低電圧検出回路が働く前にプログラム・カウンタが暴走する可能性があります。

{メ モ}

第4章 スタンバイ機能

μPD612xシリーズには、プログラム待機中の消費電力を節約するために、2種類のスタンバイ・モードが用意されています。HALT命令実行時、コントロール・レジスタ(D₆)の値により、発振停止状態(STOPモード)にするか、発振継続状態(HALTモード)にするかを決定します。

{	D ₆ = 0	...	発振継続
	D ₆ = 1	...	発振停止

スタンバイ・モードの解除条件は、HALT命令実行時に指定します。

スタンバイ・モードの解除条件が(1)の状態になったときは、スタンバイ解除が不能になったと判断され、イニシャライズされます。

(1) 出力モードに設定してある端子のスタンバイ解除

複数の端子指定の場合は、その中の1つでも出力モードにあると、イニシャライズされます。

(2) タイマがストップ状態でタイマ待ちのHALTモードになった場合のスタンバイ解除

タイマ待ちのHALTモードになった場合、タイマの値が0になったことを検出したあとにスタンバイ解除されます。タイマが動作中に発振停止HALT命令を実行した場合、タイマの値が0になったあとに実行されます[※]。ただし、スタンバイ解除条件が一致した場合は、タイマの値が0でなくてもスタンバイ解除されます。

注 タイマ・カウント・ダウン中にタイマの状態をクロック・ストップ(コントロール・レジスタのD₂=0)にして発振停止HALT命令を実行した場合、タイマの値が0でなければ発振が停止しないままHALTモードに入ることになりますので、注意してください。

4.1 HALT命令

HALT命令では、各入力端子に応じて入力の有無が確認できる構造となっています。

D ₃	D ₂	D ₁	D ₀	解除条件	備 考
0/1	0	0	0	S-IN	RL A ₃ を選択するとスタンバイ・モードは常に解除されます。
	0	0	1	K _{I/O}	INモード時のみ有効。
	0	1	0	K _i	
0	0	1	1	タイマ	0になったときに解除されます。
0/1	1	0	0	I/O ₀ ^{注1}	INモード時のみ有効。
	1	0	1	I/O _i ^{注2}	
1	1	1	0	K _i , I/O ₀ ^{注1} , I/O _i ^{注2}	I/Oが1つでもOUTモードのときはエラーと判定され、イニシャライズされます。

解除条件 “ 0 ” ...ロウ・レベル検出
 “ 1 ” ...ハイ・レベル検出

注1 . μPD6124A, 6600A, 61P24には、I/O₀₀-I/O₀₃端子がありません。

2 . μPD6124A, 6125A, 6600A, 61P24には、I/O₁₀-I/O₁₃端子がありません。

HALT命令実行時、コントロール・レジスタ (D₆) の値により、発振回路を停止することができます。タイマ・カウンタが停止している状態では、タイマによるHALT命令で内部がリセットされます。

発振回路が停止した状態 (STOPモード時) からの解除は、入力の立ち上がりまたは立ち下がりを検出して、解除を実行し発振開始します。発振回路が停止していない状態 (HALTモード時) からの解除は、入力のレベルを内部クロックでラッチして判断します。

4.2 STATUS命令 (STTS)

スタンバイ解除後、STATUS命令でスタンバイ解除条件の確認ができます。スタンバイ解除条件が期待値と一致した場合、ステータス・フラグ (F) が “ 1 ” にセットされます。

D ₃	D ₂	D ₁	D ₀	スタンバイ解除条件
0/1	0	0	0	S-IN
	0	0	1	K _{I/O}
	0	1	0	K _I
0	0	1	1	タイマ
0/1	1	0	0	I/O ₀ ^{注1}
	1	0	1	I/O ₁ ^{注2}
1	1	1	0	K _I , I/O ₀ ^{注1} , I/O ₁ ^{注2}

入力期待値 “ 0 ” ...ロウ・レベル

“ 1 ” ...ハイ・レベル

注 1 . μ PD6124A, 6600A, 61P24には, I/O₀₀-I/O₀₃端子がありません。

2 . μ PD6124A, 6125A, 6600A, 61P24には, I/O₁₀-I/O₁₃端子がありません。

STATUS条件は入力レベルが期待値と同一であるときに, 一致とみなします。スタンバイ・モード解除後, 入力のレベルが反転したあとは一致と判定しません。

注意 HALT, STTS命令での入力の期待値を“ 1 ” (ハイ・レベル検出) と指定し, 設定条件の入力のうちいずれか1本がハイ・レベルになったときにスタンバイ・モード解除またはステータス・フラグ (F) のセットを実行し, “ 0 ” (ロウ・レベル検出) を指定した場合は, 指定した入力条件がすべて0になることを検出し動作します。

{ × 毛 }

第5章 AC端子，ウォッチドッグ・タイマ

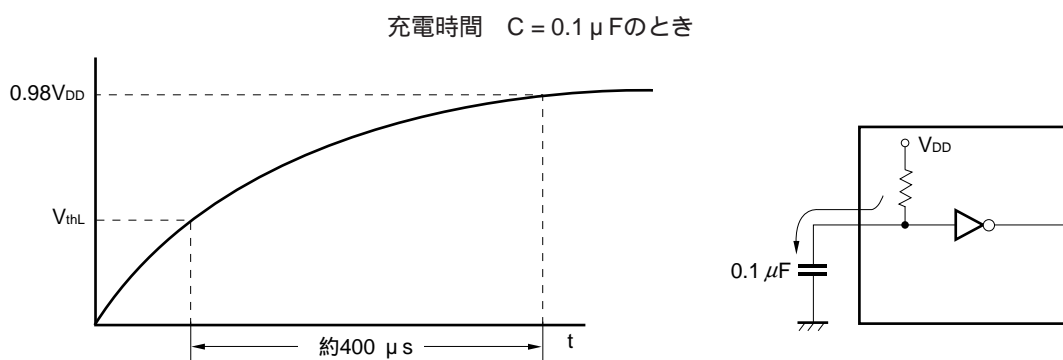
AC端子をロウ・レベルにすることにより，オール・クリア回路が動作し，プログラム・カウンタをはじめCPU内部をリセットします。

AC端子に付加するコンデンサはIC内部の抵抗を通して充放電され，コンデンサの電圧がAC端子のロウ・レベル，しきい値より低くなったときにオール・クリア回路が動作します。

コンデンサの充放電は，プログラムにより制御します。

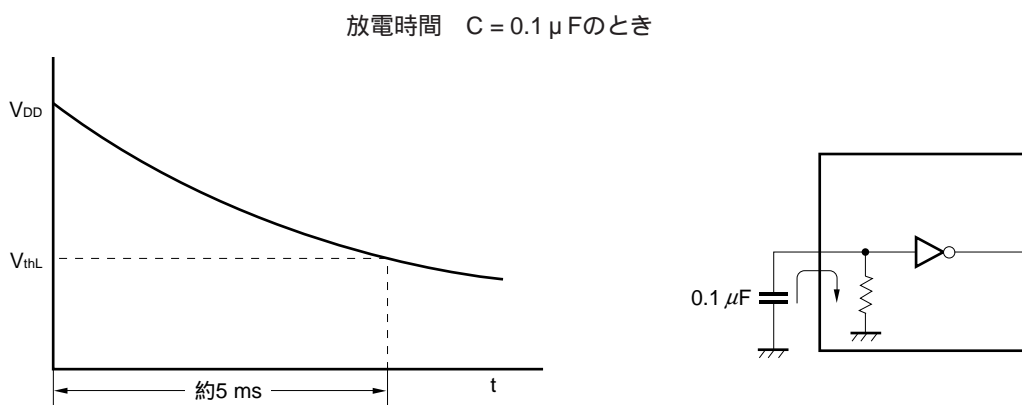
(1) 充電開始命令

NOP命令の直後にHALT命令を実行



(2) 放電開始命令

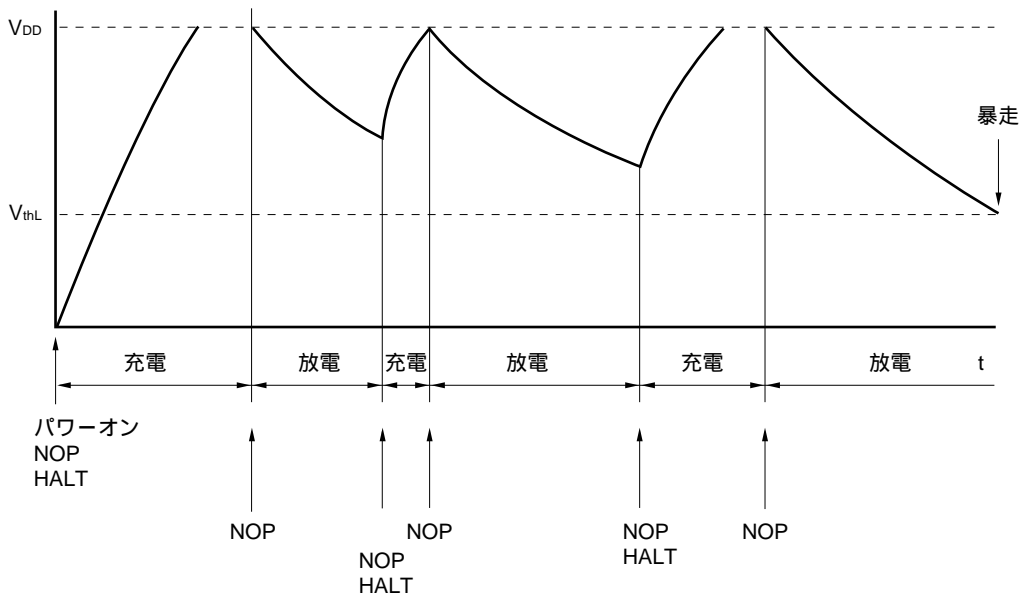
NOP命令で放電を開始



プログラムにより充放電を繰り返し、コンデンサの電圧が V_{thL} より低くなった場合ICの動作は暴走状態にあると判断します。

- ★ したがって、コンデンサのチャージが V_{thL} より低くならないようにプログラムで制御してください。コンデンサの値を小さくした場合、充放電に要する時間はコンデンサの値に比例して短くなります。また電源投入時はパワーオン・リセット回路として動作します。

動作例



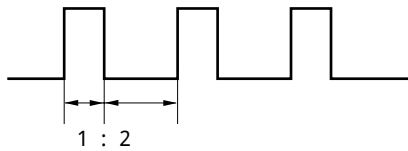
注意 ウォッチドッグ・タイマ機能を使用しないときは、プログラムの最初で、HALT命令の直前にNOP命令を実行して充電モード状態にしてください（コンデンサは必ず接続してください）。

第6章 REM出力

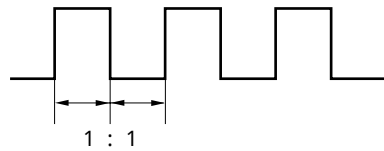
- ★ 送信キャリア周波数はコントロール・レジスタ (P1) のD₃によって $f_{osc}/8$ または $f_{osc}/12$ を選択することができます。キャリア・デューティは、キャリア周波数が $f_{osc}/12$ のとき、1/3または1/2をマスク・オプションで選択できます^注 (ただしキャリア周波数が $f_{osc}/8$ のときは1/2デューティ固定)。
- ★ 注 μ PD61P24は1/3デューティになるように、マスク・オプションが固定されています。

図6 - 1 キャリア波形

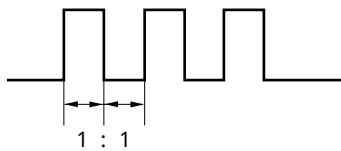
(1) D₃ = 1 : $f_{osc}/12$
1/3デューティ



(2) D₃ = 1 : $f_{osc}/12$
1/2デューティ

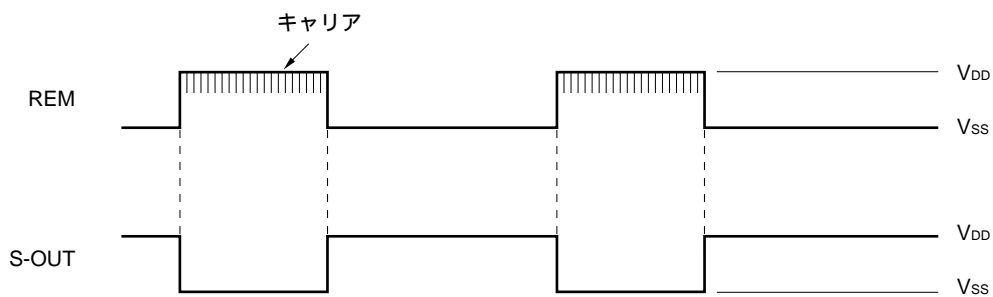


(3) D₃ = 0 : $f_{osc}/8$
1/2デューティ



- ★ S-OUT端子は、REM端子のキャリア出力中にロウ・レベルを出力する通信中表示用端子です。

図6 - 2 REM端子とS-OUT端子の出力例



{メ モ}

第7章 命令セット

7.1 アキュムレータ操作命令

・ ANL A, R_r

命令コード：

1	1	0	1	R ₄	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	----------------	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(A) (A) (R_r) r=00~0F 10~1F

アキュムレータの内容とレジスタR_rの内容とで論理積をとり，結果をアキュムレータに入れます。

CARRY A₃・R₃

・ ORL A, R_r

命令コード：

1	1	1	0	R ₄	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	----------------	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(A) (A) (R_r) r=00~0F 10~1F

アキュムレータの内容とレジスタR_rの内容とで論理和をとり，結果をアキュムレータに入れます。

CARRY 0

・ XRL A, R_r

命令コード：

1	0	1	0	R ₄	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	----------------	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(A) (A) ⊕ (R_r) r=00~0F 10~1F

アキュムレータの内容とレジスタR_rの内容とで排他的論理和をとり，結果をアキュムレータに入れます。

CARRY A₃・R₃

・ INC A

命令コード：

1	0	1	0	0	1	0	0	1	1
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能：(A) (A) + 1

アキュムレータの内容をインクリメント(+1)します。

CARRY CARRY

・RL A

命令コード：

1	1	1	1	0	1	0	0	1	1
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能： $(A_{n+1}) (A_n)$
 $(A_0) (A_3) /S-IN$

アキュムレータの内容を，1ビットずつ左回転します。

A_0 に入力されるデータは， A_3 がシリアル入力の内容か，コントロール・レジスタで指定できます。

CARRY A_3

・ANL A, # data

命令コード：

1	1	0	1	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	0	0	d_3	d_2	d_1	d_0
---	---	---	---	---	---	---	-------	-------	-------	-------

サイクル数：1

機能： $(A) (A) \text{ data}$

アキュムレータの内容とイミディエト・データとで論理積をとり，結果をアキュムレータに入れます。

CARRY $A_3 \cdot d_3$

・ORL A, # data

命令コード：

1	1	1	0	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	0	0	d_3	d_2	d_1	d_0
---	---	---	---	---	---	---	-------	-------	-------	-------

サイクル数：1

機能： $(A) (A) \text{ data}$

アキュムレータの内容とイミディエト・データとで論理和をとり，結果をアキュムレータに入れます。

CARRY 0

・XRL A, # data

命令コード：

1	0	1	0	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	0	0	d_3	d_2	d_1	d_0
---	---	---	---	---	---	---	-------	-------	-------	-------

サイクル数：1

機能： $(A) (A) \nabla \text{ data}$

アキュムレータの内容とイミディエト・データとで排他的論理和をアキュムレータに入れます。

CARRY $A_3 \cdot d_3$

・ ANL A, @R0H/L

命令コード：

1	1	0	1	0	/	1	1	0	0	0	0
---	---	---	---	---	---	---	---	---	---	---	---

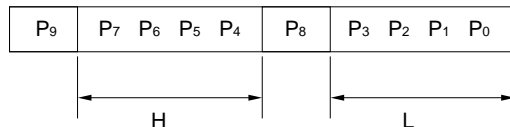
サイクル数： 1

機能： (A) (A) ((R0H/L))

アキュムレータの内容と、コントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されるプログラム・メモリの内容とで論理積をとり、結果をアキュムレータに入れます。

Hを指定するとP₇, P₆, P₅, P₄が、Lを指定するとP₃, P₂, P₁, P₀が有効となります。

備考 プログラム・メモリ構成



アキュムレータ操作時有効ビット

CARRY A₃・P₇ (P₃)

・ ORL A, @R0H/L

命令コード：

1	1	1	0	0	/	1	1	0	0	0	0
---	---	---	---	---	---	---	---	---	---	---	---

サイクル数： 1

機能： (A) (A) ((R0H/L))

アキュムレータの内容と、コントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されるプログラム・メモリの内容とで論理和をとり、結果をアキュムレータに入れます。

Hを指定するとP₇, P₆, P₅, P₄が、Lを指定するとP₃, P₂, P₁, P₀が有効となります。

CARRY 0

・ XRL A, @R0H/L

命令コード：

1	0	1	0	0	/	1	1	0	0	0	0
---	---	---	---	---	---	---	---	---	---	---	---

サイクル数： 1

機能： (A) (A) ⊕ ((R0H/L))

アキュムレータの内容と、コントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されるプログラム・メモリの内容とで排他的論理和をとり、結果をアキュムレータに入れます。

Hを指定すると、P₇, P₆, P₅, P₄が、Lを指定するとP₃, P₂, P₁, P₀が有効となります。

CARRY A₃・P₇ (P₃)

7.2 入出力命令

・ IN A, P_p

命令コード：

1	1	1	1	P ₄	1	1	P ₂	P ₁	P ₀
---	---	---	---	----------------	---	---	----------------	----------------	----------------

サイクル数：1

機能：(A) (P_p) p = 00 ~ 02, 10 ~ 12 (μ PD6124A, 6600A, 61P24)
 p = 00 ~ 03, 10 ~ 13 (μ PD6125A)
 p = 00 ~ 04, 10 ~ 14 (μ PD6126A)

ポートP_pのデータをアキュムレータにロード（読み出し）します。

CARRY 0

・ OUT P_p, A

命令コード：

0	0	1	0	P ₄	1	1	P ₂	P ₁	P ₀
---	---	---	---	----------------	---	---	----------------	----------------	----------------

サイクル数：1

★ 機能：(P_p) (A) p = 00 ~ 02, 10 ~ 12 (μ PD6124A, 6600A, 61P24)
 p = 00 ~ 03, 10 ~ 13 (μ PD6125A)
 p = 00 ~ 04, 10 ~ 14 (μ PD6126A)

アキュムレータの内容をポートP_pに転送してラッチします。

・ ANL A, P_p

命令コード：

1	1	0	1	P ₄	1	1	P ₂	P ₁	P ₀
---	---	---	---	----------------	---	---	----------------	----------------	----------------

サイクル数：1

★ 機能：(A) (A) (P_p) p = 00 ~ 02, 10 ~ 12 (μ PD6124A, 6600A, 61P24)
 p = 00 ~ 03, 10 ~ 13 (μ PD6125A)
 p = 00 ~ 04, 10 ~ 14 (μ PD6126A)

アキュムレータの内容と、P_pの内容とで論理積をとり、結果をアキュムレータに入れます。

CARRY A₃ · D₃

・ ORL A, P_p

命令コード：

1	1	1	0	P ₄	1	1	P ₂	P ₁	P ₀
---	---	---	---	----------------	---	---	----------------	----------------	----------------

サイクル数：1

★ 機能：(A) (A) (P_p) p = 00 ~ 02, 10 ~ 12 (μ PD6124A, 6600A, 61P24)
 p = 00 ~ 03, 10 ~ 13 (μ PD6125A)
 p = 00 ~ 04, 10 ~ 14 (μ PD6126A)

アキュムレータの内容とP_pの内容とで論理和をとり、結果をアキュムレータに入れます。

CARRY 0

・ XRL A, P_p

命令コード：

1	0	1	0	P ₄	1	1	P ₂	P ₁	P ₀
---	---	---	---	----------------	---	---	----------------	----------------	----------------

サイクル数：1

★ 機能：(A) (A) ∨ (P_p) p = 00 ~ 02, 10 ~ 12 (μ PD6124A, 6600A, 61P24)
 p = 00 ~ 03, 10 ~ 13 (μ PD6125A)
 p = 00 ~ 04, 10 ~ 14 (μ PD6126A)

アキュムレータの内容とP_pの内容とで排他的論理和をとり、結果をアキュムレータに入れます。

CARRY A₃・D₃

・ OUT P_p, # data

命令コード：

0	0	1	1	0	1	1	P ₂	P ₁	P ₀
---	---	---	---	---	---	---	----------------	----------------	----------------

d ₉	d ₇	d ₆	d ₅	d ₄	d ₈	d ₃	d ₂	d ₁	d ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数：1

★ 機能：P_p data p = 0 ~ 2 (μ PD6124A, 6600A, 61P24A)
 p = 0 ~ 3 (μ PD6125A)
 p = 0 ~ 4 (μ PD6126A)

イミディエト・データをP_pに転送します。この場合P_pはP_{1p}-P_{0p}がペアで動作します。

7.3 ブランチ命令

・ JMP0 address

命令コード：

0	1	0	0	0	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

a ₉	a ₇	a ₆	a ₅	a ₄	a ₈	a ₃	a ₂	a ₁	a ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数：1

機能：(PC₉₋₀) a₉₋₀

プログラム・カウンタの10ビット(PC₉₋₀)を直接指定アドレスa₉~a₀で置き換えます。

μPD612xシリーズではデバッグ作業を容易にするためJMP1~JMP3を保有します。ただしμPD6124A, 6125A, 6126A, 6600A, 61P24のROM容量は1002ステップ以下ですので実際の製品上ではJMP1, JMP2, JMP3命令は使用できませんのでご注意ください。

デバッグ用に用意されたJMP1, JMP2, JMP3命令で1, 2, 3ページへジャンプしたとき, 1, 2, 3ページ領域でテーブル参照命令(MOV R_r, @RO)を実行すると, 0ページの指定されたアドレスの内容を参照します。

JMP 1	0	1	0	0	1	1	0	0	0	1
JMP 2	0	1	0	1	0	1	0	0	0	1
JMP 3	0	1	0	1	1	1	0	0	0	1

・ JC address

命令コード：

0	1	1	0	0	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

a ₉	a ₇	a ₆	a ₅	a ₄	a ₈	a ₃	a ₂	a ₁	a ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数：1

機能：(PC₉₋₀) a₉₋₀ If C = 1
(PC) (PC) + 2 If C = 0

キャリー・フラグがセット“1”されているならばa₉~a₀で指定した番地へジャンプします。

・ JNC address

命令コード：

0	1	1	0	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

a ₉	a ₇	a ₆	a ₅	a ₄	a ₈	a ₃	a ₂	a ₁	a ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数：1

機能：(PC₉₋₀) a₉₋₀ If C = 0
(PC) (PC) + 2 If C = 1

キャリー・フラグがリセット“0”されているならばa₉~a₀で指定した番地へジャンプします。

・ JF address

命令コード：

0	1	1	1	0	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

a ₉	a ₇	a ₆	a ₅	a ₄	a ₈	a ₃	a ₂	a ₁	a ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数： 1

機能： (PC₉₋₀) a₉₋₀ If F = 1
 (PC) (PC) + 2 If F = 0

ステータス・フラグがセット“ 1 ”されているならばa₉～a₀で指定した番地へジャンプします。

・ JNF address

命令コード：

0	1	1	1	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

a ₉	a ₇	a ₆	a ₅	a ₄	a ₈	a ₃	a ₂	a ₁	a ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数： 1

機能： (PC₉₋₀) a₉₋₀ If F = 0
 (PC) (PC) + 2 If F = 1

ステータス・フラグがリセット“ 0 ”されているならばa₉～a₀で指定した番地へジャンプします。

・ JMP0 R_r

命令コード：

0	1	0	0	0	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数： 1

★

機能： (PC₉₋₀) (R_{1r}-R_{0r}) r = 1～F

プログラム・カウンタの10ビット (PC₉₋₀) をペア・レジスタR_{1r}-R_{0r}の内容で置き換えます。

本命令実行時R_{1r}-R_{0r}は10ビットとなります。

ただし、アキュムレータ操作命令を実行したあとは、R₉, R₈は“ 0 ”となりますので注意してください。

通常レジスタは4ビット単位で操作されます。

例 実行前

	R ₁₁	R ₀₁
R ₁₁ -R ₀₁	R ₉ R ₇ R ₆ R ₅ R ₄	R ₈ R ₃ R ₂ R ₁ R ₀

Acc

0	0	0	0
---	---	---	---

ORL A, R₁₁
 MOV R₁₁, A

0 R ₇ R ₆ R ₅ R ₄	R ₁₁ 実行後
---	---------------------

ORL A, R₀₁
 MOV R₀₁, A

0 R ₃ R ₂ R ₁ R ₀	R ₀₁ 実行後
---	---------------------

★

注意 JMP0 R₀を使用することはできません。

・ JC R_r

命令コード：

0	1	1	0	0	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数： 1

- ★ 機能： (PC₉₋₀) (R_{1r-R_{0r}}) r = 1 ~ F If C = 1
 (PC) (PC) + 1 If C = 0

キャリー・フラグがセット“ 1 ”されているならば、プログラム・カウンタ (PC₉₋₀) をペア・レジスタ R_{1r-R_{0r}}の内容で置き換えます。

- ★ **注意** JC R₀を使用することはできません。

・ JNC R_r

命令コード：

0	1	1	0	1	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数： 1

- ★ 機能： (PC₉₋₀) (R_{1r-R_{0r}}) r = 1 ~ F If C = 0
 (PC) (PC) + 1 If C = 1

キャリー・フラグがリセット“ 0 ”されているならば、プログラム・カウンタ (PC₉₋₀) をペア・レジスタ R_{1r-R_{0r}}の内容で置き換えます。

- ★ **注意** JNC R₀を使用することはできません。

・ JF R_r

命令コード：

0	1	1	1	0	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数： 1

- ★ 機能： (PC₉₋₀) (R_{1r-R_{0r}}) r = 1 ~ F If F = 1
 (PC) (PC) + 1 If F = 0

ステータス・フラグがセット“ 1 ”されているならば、プログラム・カウンタ (PC₉₋₀) をペア・レジスタ R_{1r-R_{0r}}の内容で置き換えます。

- ★ **注意** JF R₀を使用することはできません。

・ JNF R_r

命令コード：

0	1	1	1	1	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数： 1

- ★ 機能： (PC₉₋₀) (R_{1r-R_{0r}}) r = 1 ~ F If F = 0
 (PC) (PC) + 1 If F = 1

ステータス・フラグがリセット“ 0 ”されているならば、プログラム・カウンタ (PC₉₋₀) をペア・レジスタ R_{1r-R_{0r}}の内容で置き換えます。

- ★ **注意** JNF R₀を使用することはできません。

7.4 サブルーチン命令

・CALL0 address

命令コード：

0	0	1	1
---	---	---	---

0	1
---	---

0	0	1	0
---	---	---	---

0	1	0	0
---	---	---	---

0	1
---	---

0	0	0	1
---	---	---	---

a ₉

a ₇	a ₆	a ₅	a ₄
----------------	----------------	----------------	----------------

a ₈

a ₃	a ₂	a ₁	a ₀
----------------	----------------	----------------	----------------

サイクル数：2

機能： $((SP)) (PC) + 1$
 $(SP) (SP) + 1$
 $(PC_{9-0}) a_{9-0}$

プログラム・カウンタの内容をインクリメント(+1)してその値を、スタック・ポインタで指定したスタックに退避します。次に、スタック・ポインタの内容をインクリメント(+1)し、a₉~a₀で指定した番地のサブルーチンをコールします。

・RET

命令コード：

0	1	0	0
---	---	---	---

0	1
---	---

0	0	1	0
---	---	---	---

サイクル数：1

機能： $(SP) (SP) - 1$
 $(PC) ((SP)) + 2$

スタック・ポインタの値をデクリメントします。次に、このスタック・ポインタで指定されたスタックの内容を2インクリメント(+2)してその値をプログラム・カウンタに復帰させます。

注意 サブルーチン命令は、ブランチ命令のJMP命令同様デバッグ作業を容易にするため、CALL1、CALL2、CALL3命令を保有しています。ただし、実際の製品ではCALL0命令以外は使用できません。

デバッグ用に用意されたCALL1、CALL2、CALL3命令で1、2、3ページの領域に飛んだときに、テーブル参照命令(MOV R_r, @RO)を実行すると0ページの指定されたアドレスの内容を参照します。

7.5 データ転送命令

・MOV A, R_r

命令コード：

1	1	1	1	R ₄	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	----------------	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(A) (R_r) r=00~0F 10~1F

レジスタR_rの内容を、アキュムレータに転送します。レジスタに5ビット・データがある場合、MSBは無視されます。

CARRY 0

・MOV A, @R_{0H}

命令コード：

1	1	1	1	0	1	0	0	0	0
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能：(A) ((P₁₁, R₁₀-R₀₀))

コントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されたプログラム・メモリの上位4ビット(P₇P₆P₅P₄)をアキュムレータに転送します。P₉は無視されます。

CARRY 0

・MOV A, @R_{0L}

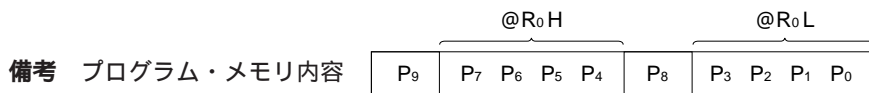
命令コード：

1	1	1	1	1	1	0	0	0	0
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能：(A) ((P₁₁, R₁₀-R₀₀))

コントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されたプログラム・メモリの下位4ビット(P₃P₂P₁P₀)をアキュムレータに転送します。P₈は無視されます。



CARRY 0

・MOV A, #data

命令コード：

1	1	1	1	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	0	d ₃	d ₂	d ₁	d ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(A) data

イミディエイト・データをアキュムレータに転送します。

CARRY 0

・ MOV R_r, A

命令コード：

0	0	1	0	R ₄	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	----------------	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(R_r) (A) r = 00~0F 10~1F

アキュムレータの内容をレジスタR_rに転送します。

・ MOV R_r, # data

命令コード：

0	0	1	1	0	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

d ₉	d ₇	d ₆	d ₅	d ₄	d ₃	d ₂	d ₁	d ₀
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------

サイクル数：1

機能：(R_{1r}-R_{0r}) data r = 0~F data = 000H~3FFH

イミディエイト・データをレジスタに転送します。本命令のときは各レジスタはペア・レジスタとして動作します。

ペアとなる組み合わせは、次のとおりです。

R₁₀ - R₀₀

R₁₁ - R₀₁

⋮

⋮

⋮

R_{1E} - R_{0E}

R _{1F}	R _{0F}
-----------------	-----------------

上位桁 下位桁

本命令実行時、レジスタは10ビットとして扱われますが、アキュムレータ操作命令を実行しますとd₉または、d₈は“0”になります。

・ MOV R_r, @R₀

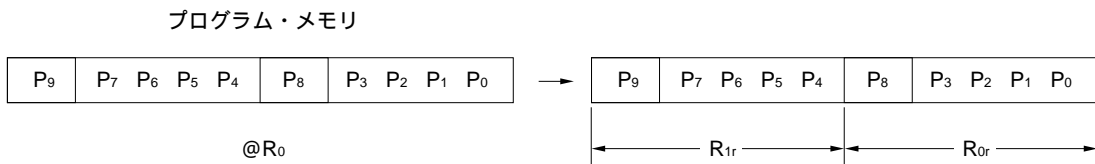
命令コード：

0	0	1	1	1	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：(R_{1r}-R_{0r}) ((P₁₁, R₁₀-R₀₀)) r = 0~F

コントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されるプログラム・メモリの内容をペア・レジスタR_{1r}-R_{0r}に転送します。プログラム・メモリは10ビットで構成されており、レジスタへ転送後は次の状態となります。



プログラム・メモリのアドレス上位2ビットはコントロール・レジスタで指定されます。

(P₁₁)

注意 本命令実行時は、レジスタは5ビットとして扱われますが、アキュムレータ操作命令では下位4ビットのみ有効で、アキュムレータからレジスタへ転送しますと、MSB（5ビット目）は必ず“0”になります。

ディバグ領域である1，2，3ページで本命令を実行すると0ページ領域内の指定されたアドレスの内容を転送します。

7.6 タイマ/カウンタ操作命令

・MOV A, T_t

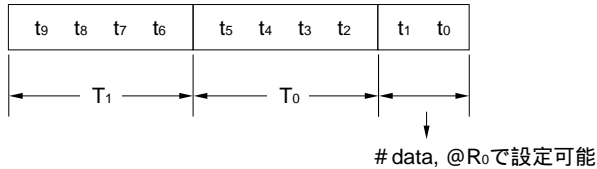
命令コード：

1	1	1	1	t	1	1	1	1
---	---	---	---	---	---	---	---	---

サイクル数：1

機能：(A) (T_t) t=0, 1

アキュムレータにタイマT_tの内容を転送します。T₁は、(t₉, t₈, t₇, t₆)に対応し、T₀は、(t₅, t₄, t₃, t₂)に対応します。

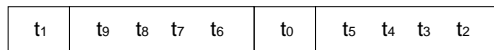


CARRY 0

・MOV T, # data

命令コード：

0	0	1	1	0	1	1	1	1	1
---	---	---	---	---	---	---	---	---	---



サイクル数：1

機能：T data

タイマ・レジスタT₁-T₀-t₁, t₀にイミディエト・データを転送します。

備考 タイマの動作は、(設定値 (HEX) + 1) × 8/f_{osc}でSTOPします。

・MOV T, @R₀

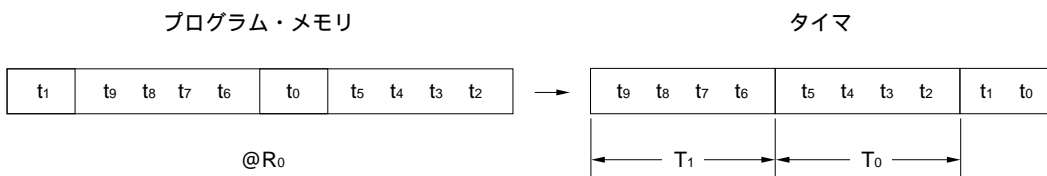
命令コード：

0	0	1	1	1	1	1	1	1	1
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能：(T₁-T₀) ((P₁₁, R₁₀-R₀₀))

タイマ・レジスタT₁-T₀-t₁, t₀にコントロール・レジスタP₁₁およびペア・レジスタR₁₀-R₀₀で指定されるプログラム・メモリの内容を転送します。プログラム・メモリのアドレス上位2ビットはコントロール・レジスタで指定されます。



・MOV T_t, A命令コード：

0	0	1	0	t	1	1	1	1	1
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能：(T_t) (A) t=0,1

タイマ・レジスタT_tにアキュムレータの内容を転送します。T₁は (t₉, t₈, t₇, t₆) , T₀は (t₅, t₄, t₃, t₂) に対応します。本命令実行後, T_tへ転送した場合はt_tが, T₀へ転送した場合はt₀が0になります。

7.7 その他

・ HALT # data

命令コード：

0	0	0	1	0	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	0	0	d ₃	d ₂	d ₁	d ₀
---	---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：HALT data

CPUをスタンバイ・モードにします。

スタンバイ・モードの解除条件は、イミディエト・データで指定します。

・ SCAF (Set Carry If Acc = FH)

命令コード：

1	1	0	1	0	1	0	0	1	1
---	---	---	---	---	---	---	---	---	---

サイクル数：1

機能：Carry If Acc = FH

アキュムレータの内容がFHならばキャリー・フラグ (C) をセット“1”します。

SCAF命令実行後のアキュムレータの値は不定です。

・ STTS R_{0r}

命令コード：

0	0	0	1	1	0	R ₃	R ₂	R ₁	R ₀
---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：STATUS (R_{0r}) r = 0~F

S-IN, K_{I/O}, K_I, I/Oおよび、タイマの状態をレジスタR_{0r}の内容と比較し、セットしたビットと状態が少なくとも1つでも一致するとステータス・フラグ (F) がセット“1”されます。

・ STTS # data

命令コード：

0	0	0	1	1	1	0	0	0	1
---	---	---	---	---	---	---	---	---	---

0	0	0	0	0	0	0	d ₃	d ₂	d ₁	d ₀
---	---	---	---	---	---	---	----------------	----------------	----------------	----------------

サイクル数：1

機能：STATUS data

S-IN, K_{I/O}, K_I, I/Oおよび、タイマの状態をイミディエト・データの内容と比較し、セットしたビットと状態が少なくとも1つでも一致するとステータス・フラグ (F) がセット“1”されます。

・NOP

命令コード：

0	0	0	0	0	0	0	0
---	---	---	---	---	---	---	---

サイクル数：1

機能：(PC) (PC) + 1

ウォッチドッグ・タイマ用コンデンサ操作

ディスチャージを開始します。

5 ms以内にチャージをしてください。(ただし, C = 0.1 μ以下時)

NOP + HALT

ウォッチドッグ・タイマ用コンデンサ操作

チャージを開始します。

23step以上チャージしてください。

・キャリー・フラグ(C)の内容

命令を実行後, キャリー・フラグの内容は次のようになります。

XRL A₃ · D₃ INC A CARRY

ORL = 0 SCAF CARRY

ANL A₃ · D₃ RL A A₃

MOV A, X = 0 IN A, P_p = 0

X : R_r, @R₀H/L, # data, T_t

7.8 ニモニク↔機械語対照表

アキュムレータ操作命令

	R _r	—	R ₁₀	R ₁₁	R ₁₂	R _{1F}	R ₀₀	R ₀₁	R _{0F}
ANL A, R _r			D00	D01	D02	D0F	D20	D21	D2F
ANL A, @R _{0H}		D10									
ANL A, @R _{0L}		D30									
ANL A, #data		D31									
ORL A, R _r			E00	E01	E02	E0F	E20	E21	E2F
ORL A, @R _{0H}		E10									
ORL A, @R _{0L}		E30									
ORL A, #data		E31									
XRL A, R _r			A00	A01	A02	A0F	A20	A21	A2F
XRL A, @R _{0H}		A10									
XRL A, @R _{0L}		A30									
XRL A, #data		A31									
INC A		A13									
RL A		F13									

入出力命令

	P _p 注	P ₁₀	P ₁₁	P ₁₂	P ₁₃	P ₁₄	P ₀₀	P ₀₁	P ₀₂	P ₀₃	P ₀₄
IN A, P _p		F18	F19	F1A	F1B	F1C	F38	F39	F3A	F3B	F3C
OUT P _p , A		218	219	21A	21B	21C	238	239	23A	23B	23C
ANL A, P _p		D18	D19	D1A	D1B	D1C	D38	D39	D3A	D3B	D3C
ORL A, P _p		E18	E19	E1A	E1B	E1C	E38	E39	E3A	E3B	E3C
XRL A, P _p		A18	A19	A1A	A1B	A1C	A38	A39	A3A	A3B	A3C

注 μ PD6124A, 6600A, 61P24 : p = 00 ~ 02, 10 ~ 12
 μ PD6125A : p = 00 ~ 03, 10 ~ 13
 μ PD6126A : p = 00 ~ 04, 10 ~ 14

	P _p 注	P ₀	P ₁	P ₂	P ₃	P ₄
OUT P _p , #data		318	319	31A	31B	31C

P_{1p}-P_{0p}がペアで動作

注 μ PD6124A, 6600A, 61P24 : p = 0 ~ 2
 μ PD6125A : p = 0 ~ 3
 μ PD6126A : p = 0 ~ 4

データ転送命令

	R _r	R ₁₀	R ₁₁	R ₁₂	R _{1F}	R ₀₀	R ₀₁	R _{0F}
MOV A, R _r		F00	F01	F02		F0F	F20	F21		F2F
MOV A, @R _{0H}	F10									
MOV A, @R _{0L}	F30									
MOV A, #data	F31									
MOV R _r , A		200	201	202		20F	220	221		22F

	R _r	R ₀	R ₁	R ₂	R _F
MOV R _r , #data		300	301	302		30F
MOV R _r , @R ₀		320	321	322		32F

R_{1r}-R_{0r}はペア・レジスタとして動作

ブランチ命令

	R _r	—	R ₀	R ₁	R ₂	R _F
JMP0 addr		411					
★ JMP0 R _r ^注		-	-	401	402		40F
JC addr		611					
JC R _r ^注		—	-	601	602		60F
JNC addr		631					
JNC R _r ^注		—	-	621	622		62F
JF addr		711					
JF R _r ^注		—	-	701	702		70F
JNF addr		731					
JNF R _r ^注		—	-	721	722		72F

ペア・レジスタ

★ 注 r = 1-F

r = 0を使用することはできません。

サブルーチン命令

CALL0 addr	312	411
RET	412	

タイマ/カウンタ操作命令

	T _t	T ₀₋₁	T ₁	T ₀
MOV A, T _t	—	F1F	F3F	
MOV T _t , A		21F	23F	
MOV T, # data	31F			
MOV T, @ R ₀	33F			

その他

		R ₀₀	R ₀₁	R ₀₂		R _{0F}
HALT # data	111					
STTS R _{0r}		120	121	122		12F
STTS # data	131					
SCAF	D13					
NOP	000					

{メ モ}

第8章 マスク・オプション (PLAデータ)

8.1 μ PD6124A, 6125A, 6126A, 6600A

マスク・オプションの切り替えにより、次の項目が選択できます。

- (1) K_i , I/O_0 , I/O_1 , S-IN端子のプルダウン抵抗の有無
- (2) $f_{osc}/12$ 時のキャリア・デューティの切り替え (1/2, 1/3)
- (3) 暴走検出指定

マスク・オプション・データはオブジェクト・コードの終わりに登録します。

備考 μ PD6124A, 6125A, 6126A, 6600Aではすでに次の項目が指定されています。

- (1) $K_{I/O}$ のプルダウン抵抗は全端子あり
- (2) 各ポートのHALT解除センス全ビット指定
- (3) ウォッチドッグ・タイマ有効

表8 - 1 スイッチ切り替えBIT割り振り (μ PD6124A, 6125A, 6126A, 6600A) (1/2)

★ (1) μ PD6124A, 6600A

アドレス	対応部分	MSB								LSB
		7	6	5	4	3	2	1	0	
0	K_i プルダウン抵抗	K_{i3}	K_{i2}	K_{i1}	K_{i0}	0				
1	デューティ S-IN	0	0	0	デューティ 切り替え	0	0	S-IN プルダウン 抵抗	0	
2	暴走検出	$K_{I/O}$ ALL	HALT S-IN	HALT $K_{I/O}$	HALT K_i	0				

表8 - 1 スイッチ切り替えBIT割り振り (μ PD6124A, 6125A, 6126A, 6600A) (2/2)

(2) μ PD6125A, 6126A

アドレス	対応部分	MSB								LSB
		7	6	5	4	3	2	1	0	
0	K _i ブルダウン抵抗	K _{i0}	K _{i1}	K _{i2}	K _{i3}	0				
1	デューティ S-IN	0	0	0	デューティ 切り替え	0	0	S-IN ブルダウン 抵抗	0	
2	暴走検出	K _{i0} ALL	HALT S-IN	HALT K _{i0}	HALT K _i	HALT I/O ₀	HALT I/O ₁	I/O ₀ ALL	I/O ₁ ALL	
3	I/O ₀ ブルダウン抵抗	I/O ₀₀	I/O ₀₁	I/O ₀₂	I/O ₀₃	0				
4	I/O ₁ ブルダウン抵抗 ^注	I/O ₁₀ ^注	I/O ₁₁ ^注	I/O ₁₂ ^注	I/O ₁₃ ^注	0				

注 μ PD6125Aには、I/O₁₀-I/O₁₃端子がありません。

データに対するスイッチ

(1) ブルダウン抵抗

0 のとき...なし (OFF)

1 のとき...あり (ON)

(2) 変調デューティ (f_{osc}/12 のとき)

0 のとき... 1/2デューティ

1 のとき... 1/3デューティ

(3) 暴走検出

K_{i0} ALL, I/O₀ ALL, I/O₁ ALL

マスク・オプションによって暴走検出K_{i0} ALL (I/O₀ ALL, I/O₁ ALL) のスイッチをON (1 を設定) すると、発振停止HALT (STOPモード) で、K_{i0} (I/O₀, I/O₁) 端子が入力モードであったり、K_{i0} (I/O₀, I/O₁) 端子が1つでもロウ・レベルであったときにシステム・リセットします (AC端子を放電モード) 。

0 のとき...リセット機能なし (OFF)

1 のとき...リセット機能あり (ON)

注意 端子をキー・マトリクスのキー・ソースとして用いる場合には、マスク・オプションによってスイッチを必ずONしてください。

HALT解除条件指定 (S-IN, K_{I/O}, K_I)

HALTモード状態のとき，マスク・オプションで未使用と指定した条件であるとシステム・リセットされます。

- 0 のとき...使用
- 1 のとき...未使用

注意 使用しない解除条件のHALTモードは必ず未使用(セット)にしてください。

備考 μPD6125A, 6126A選択時に“HALT #00E” (K_I, I/O₀, I/O₁のキー入力待ち)を使用する場合，HALT S-IN, HALT K_{I/O}, HALT K_I, HALT I/O₀, HALT I/O₁はすべて未使用にしてください。“HALT #00E”はμPD6125A, 6126Aを選択した場合のみ，使用することができます。

マスク・オプション・データの設定例を次に示します。

例 1 . μPD6124AまたはμPD6600Aで次の項目を選択した場合

- ・K_Iプルダウン抵抗全端子あり
- ・キャリア・デューティ1/3
- ・S-INプルダウン抵抗あり
- ・K_{I/O} ALL “H”リセット機能あり
- ・HALT K_I使用
- ・HALT S-IN, HALT K_{I/O}未使用

PLAデータは次のようになります。

```

                PLA
KEY   :   DB    0F0H
DUTY  :   DB    12H
HALT  :   DB    0E0H
                END
    
```

2 . μPD6125Aで次の項目を選択した場合

- ・K_Iプルダウン抵抗全端子あり
- ・キャリア・デューティ1/3
- ・S-INプルダウン抵抗あり
- ・K_{I/O} ALL “H”リセット機能あり
- ・I/O₀ ALL “H”リセット機能なし
- ・HALT S-IN, HALT K_{I/O}, HALT K_I, HALT I/O₀未使用^註
- ・I/O₀プルダウン抵抗全端子あり

PLAデータは次のようになります。

```

                PLA
KEY   :   DB    0F0H
DUTY  :   DB    12H
HALT  :   DB    0F8H注
I/O0 :   DB    0F0H
                END
    
```

注 μPD6125A選択時に“HALT #00E”（K_i, I/O₀のキー入力待ち）を使用する場合，HALT S-IN, HALT K_{i/o}, HALT K_i, HALT I/O₀はすべて未使用にしてください。

例3 . μPD6126Aで次の項目を選択した場合

- ・ K_iプルダウン抵抗全端子あり
- ・ キャリア・デューティ1/2
- ・ S-INプルダウン抵抗あり
- ・ K_{i/o} ALL “H”リセット機能なし
- ・ I/O₀ ALL “H”，I/O₁ ALL “H”リセット機能あり
- ・ HALT K_i使用^注
- ・ HALT S-IN, HALT K_{i/o}, HALT I/O₀, HALT I/O₁未使用^注
- ・ I/O₀プルダウン抵抗全端子あり
- ・ I/O₁プルダウン抵抗全端子あり

PLAデータは次のようになります。

```

                PLA
KEY   :   DB    0F0H
DUTY  :   DB    02H
HALT  :   DB    6FH注
I/O0 :   DB    0F0H
I/O1 :   DB    0F0H
                END
    
```

注 μPD6126A選択時に“HALT #00E”（K_i, I/O₀, I/O₁のキー入力待ち）を使用する場合，HALT S-IN, HALT K_{i/o}, HALT K_i, HALT I/O₀, HALT I/O₁はすべて未使用にしてください。

★ 8.2 μ PD61P24

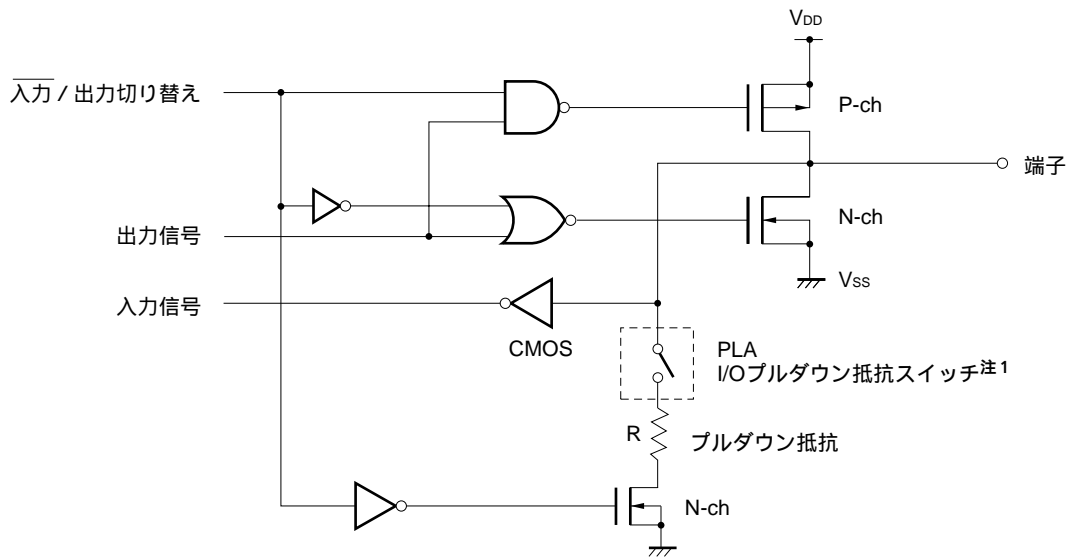
μ PD61P24は、マスク・オプションが、次のとおり固定になっています。

- (1) K_i , S-IN端子のプルダウン抵抗あり
- (2) $f_{osc}/12$ 時のキャリア・デューティの切り替え (1/3)
- (3) 暴走検出あり ($K_{i/o}$ ALL, HALT S-IN, HALT $K_{i/o}$)

★ 表8 - 2 スイッチ切り替えBIT割り振り (μ PD61P24)

アドレス	対応部分	MSB LSB							
		7	6	5	4	3	2	1	0
0	K_i プルダウン抵抗	K_{i3}	K_{i2}	K_{i1}	K_{i0}	0			
		1 (あり)	1 (あり)	1 (あり)	1 (あり)				
1	デューティ S-IN	0	0	0	デューティ	0	0	S-IN プルダウン抵抗	0
						1 (1/3デューティ)			1 (あり)
2	暴走検出	$K_{i/o}$ ALL	HALT S-IN	HALT $K_{i/o}$	HALT K_i	0			
		1 (検出あり)	1 (未使用)	1 (未使用)	0 (使用)				

8.3 K_{I/O}, I/Oプルダウン抵抗の構成図



マスク・オプションによってI/O端子^{注2}のプルダウン抵抗スイッチをON (1 を設定) すると、プルダウン抵抗Rは入力モードのときのみONされます。

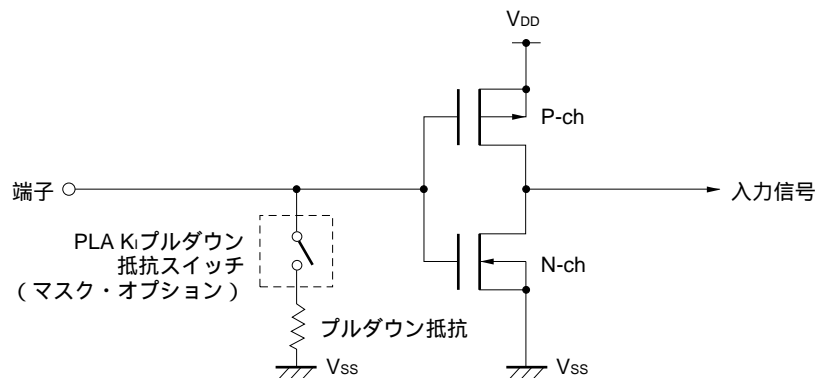
端子をキー・スイッチとして用いる場合には、マスク・オプションによってプルダウン抵抗スイッチをONしてください。

K_{I/O}端子は入力モードにすると、プルダウン抵抗RはONされます。

注1 . K_{I/O}端子には、プルダウン抵抗スイッチがありません。

2 . μPD6124A, 6600A, 61P24には、I/Oポートがありません。

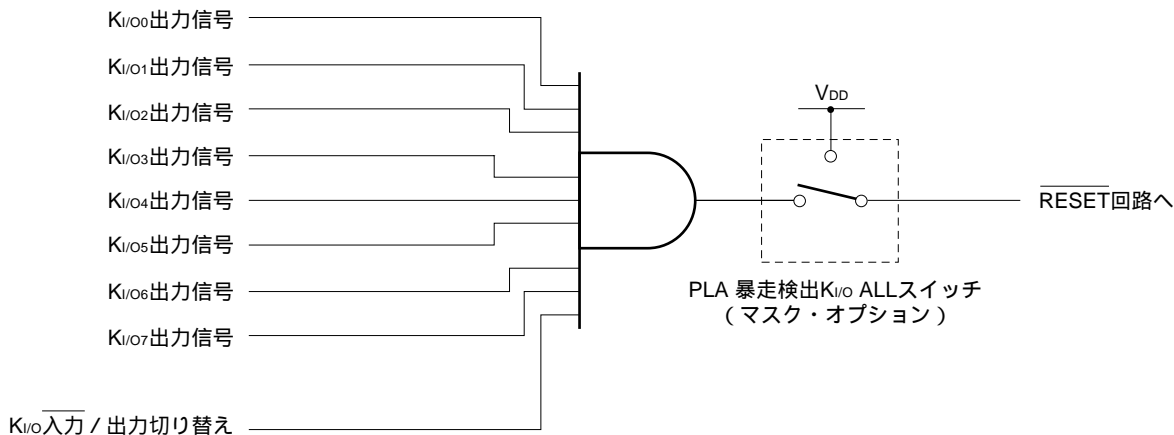
8.4 K_Iプルダウン抵抗の構成図



マスク・オプションによってK_I端子のプルダウン抵抗スイッチをON (1 を設定) すると、プルダウン抵抗 R はONされます。

端子をキー・スイッチとして用いる場合には、マスク・オプションによってプルダウン抵抗スイッチをONしてください。

8.5 暴走検出K_{I/O} ALL (I/O₀ ALL, I/O₁ ALL) の構成図

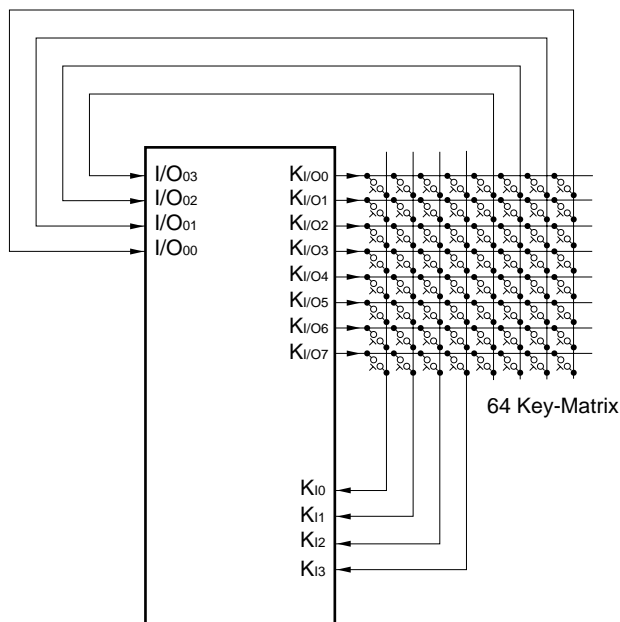


マスク・オプションによって暴走検出K_{I/O} ALL (I/O₀ ALL, I/O₁ ALL) のスイッチをON (1を設定) すると、発振停止HALT (STOPモード) で、K_{I/O}端子が入力モードであったり、K_{I/O}端子が1つでもロウ・レベルであったときにシステム・リセットします (AC端子を放電モード)。

端子をキー・マトリクスのキー・ソースとして用いる場合には、マスク・オプションによってスイッチをONしてください (I/O₀ ALL, I/O₁ ALLも同様)。

たとえば、回路を次の図のように構成し、K_{I/O}をソースとして使用している場合、キー入力待ち発振停止HALT (STOPモード) 中に、通常K_{I/O}はすべての端子を出力モード、ハイ・レベルに設定します。このときに電池ホルダーのチャタリングなどの影響により電源の変動が生じ、K_{I/O}が入力モードになったり、K_{I/O}出力が反転したりすると、K_I, I/O端子に入力が入らずHALT解除されなくなり、外見上ICがまったく動作しないという症状になります。この状態を回避するには、リセット端子 (AC端子) にロウ・レベルを入力してリセットをかけるか、電池を入れ替えてパワーオン・リセットします。

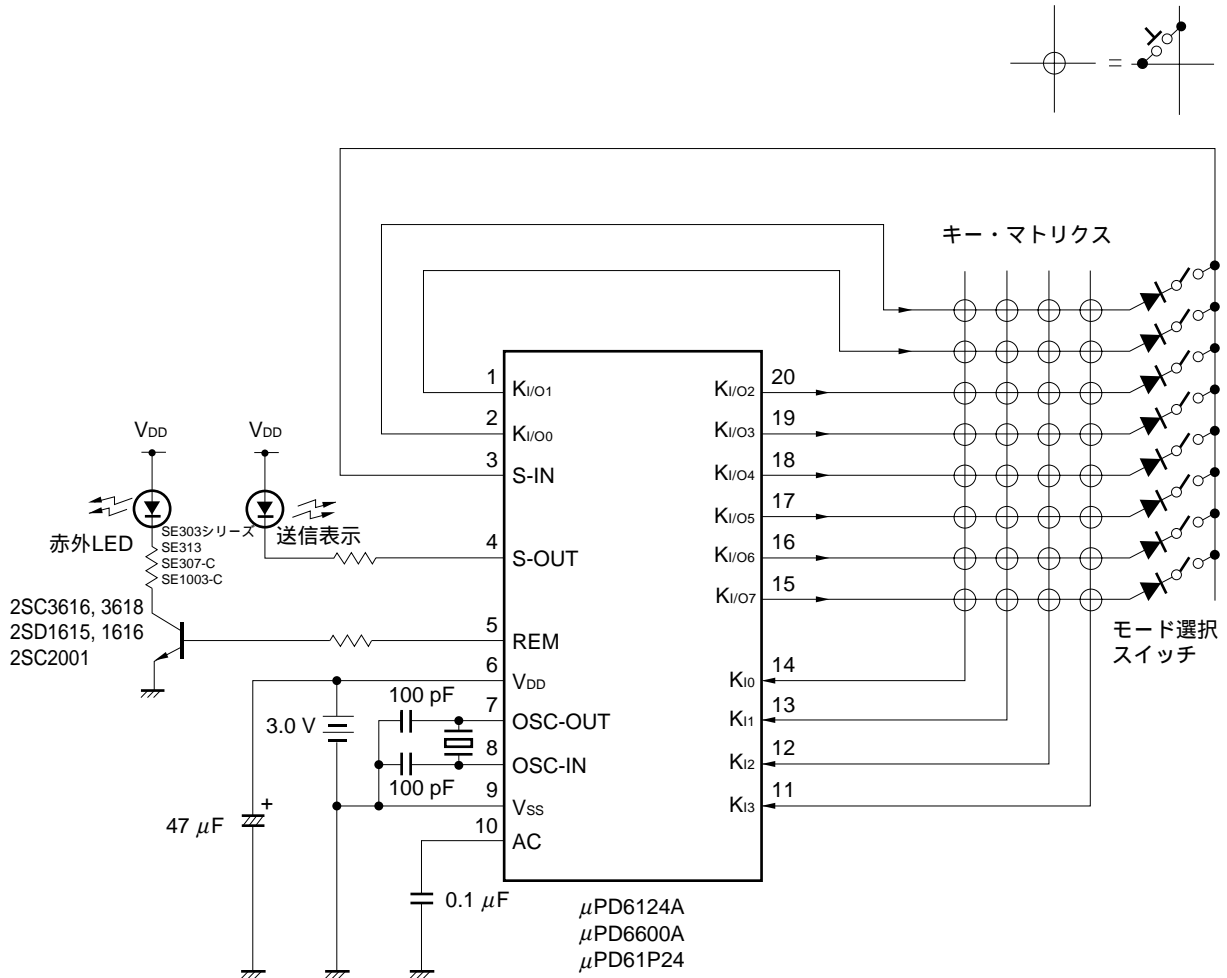
この暴走検出K_{I/O} ALLのスイッチをマスク・オプションによってONにすると、以上のような暴走時にリセットをかけることができます。



{メ モ}

第9章 応用回路例

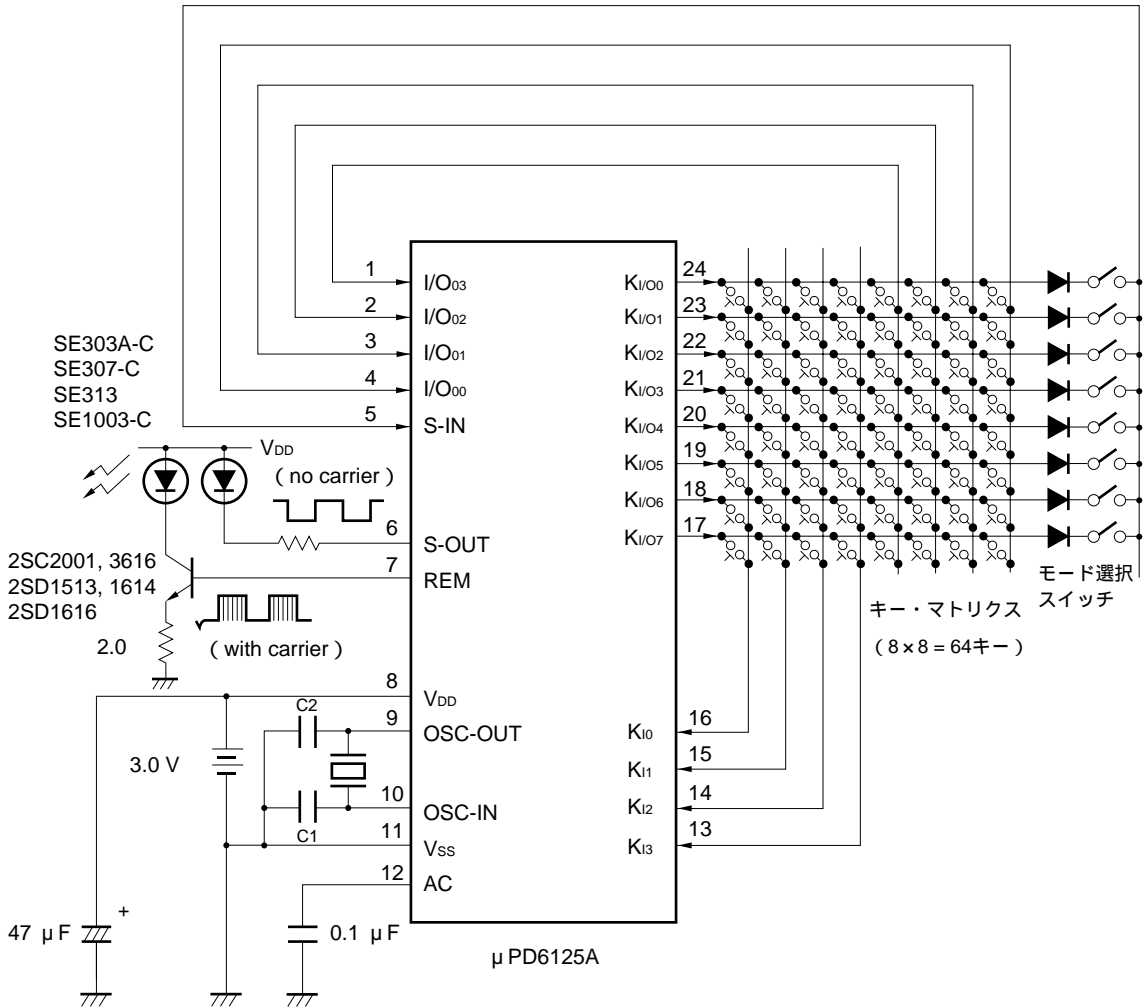
★ 9.1 μPD6124A, 6600A, 61P24



注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定する必要があります。

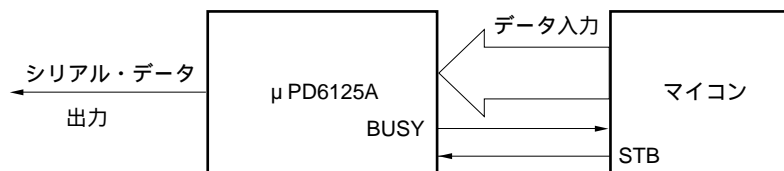
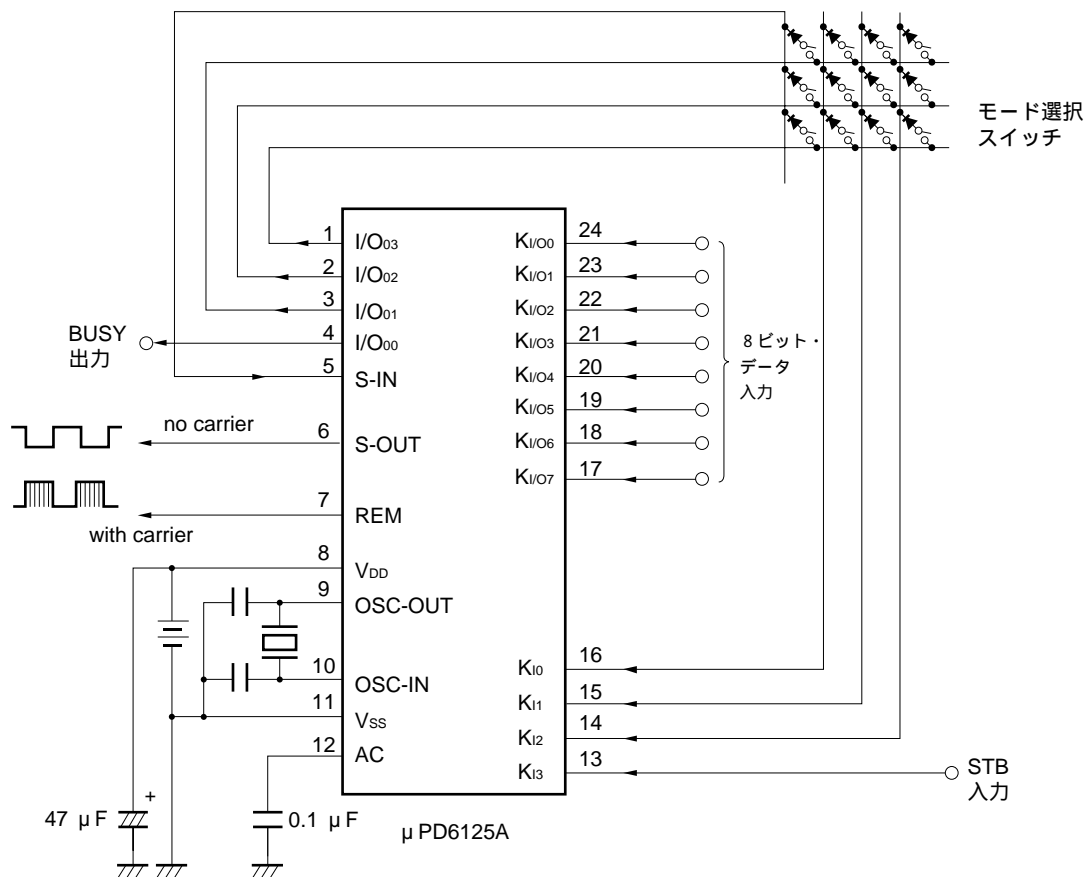
9.2 μ PD6125A

応用回路例 1



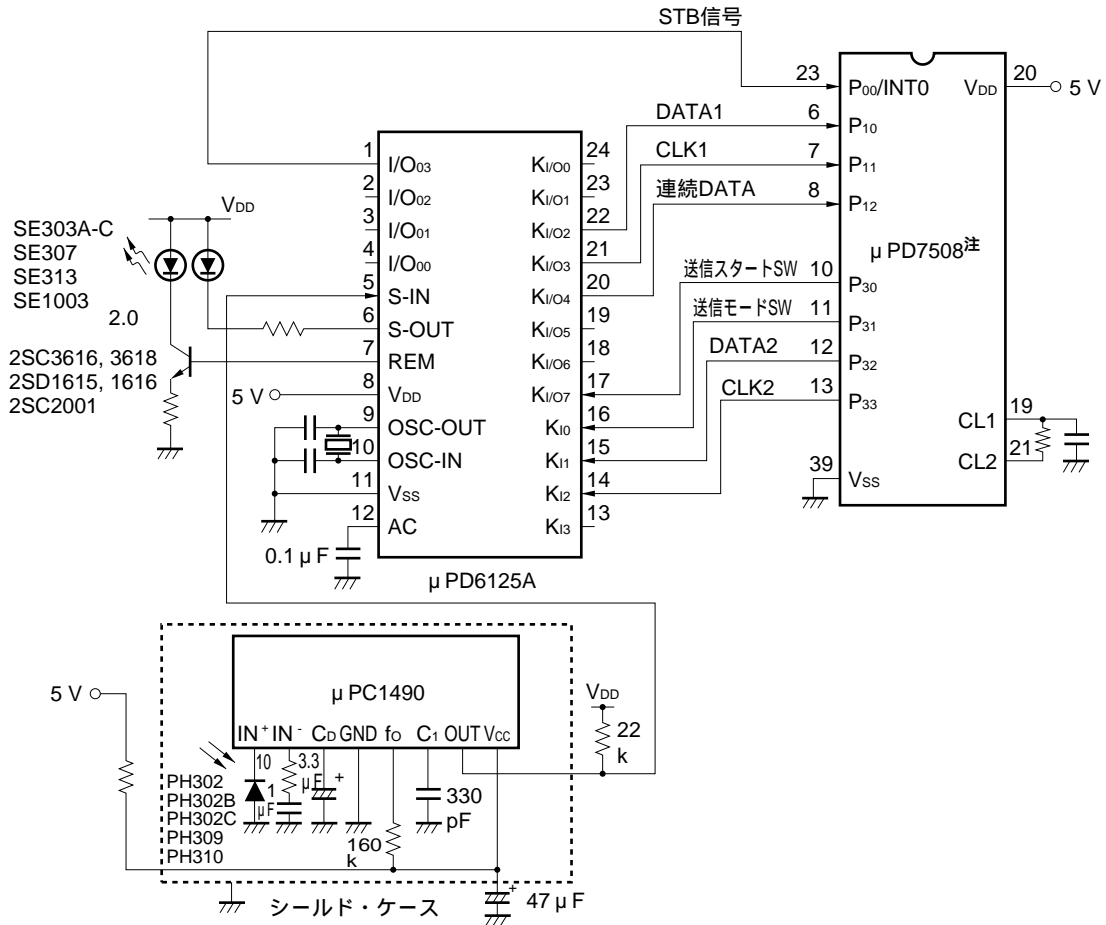
注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定する必要があります。

応用回路例 2



注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定する必要があります。

応用回路例3



注 保守品

注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定する必要があります。

μPD6125Aは、システム・コンピュータにμPD7500シリーズを用いて、送受信機として用いることができます。上図の場合μPD6125Aは、通常は受信モードになっており、μPC1490を通じてリモコン受信を行っています。受信したらSTB信号をシスコンへ送ったあとDATA1とCLK1によって受信データをシスコンへ送ります。受信データが連続コードである場合は、連続DATAによってシスコンへ送ります。

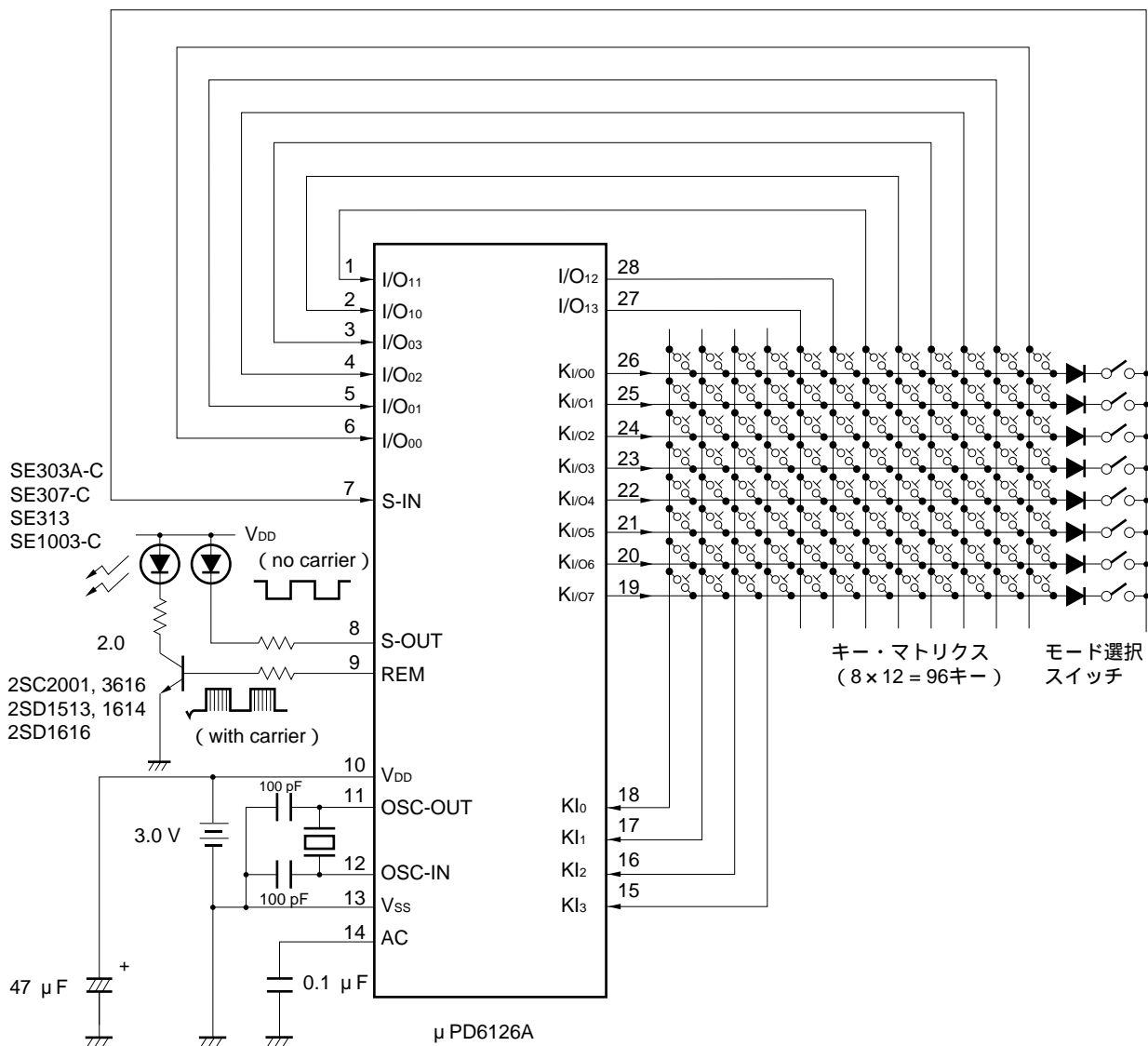
受信モードで送信モードSWがONされると、μPD6125Aは、送信モードにかかります。

送信モードSWがONで、送信スタートSWがOFFのときには、DATA2とCLK2によってシスコンから送られてくる送信データを取り入れます。

送信モードSWがONで送信スタートSWがONのときには、送信データをREM端子から送信します。

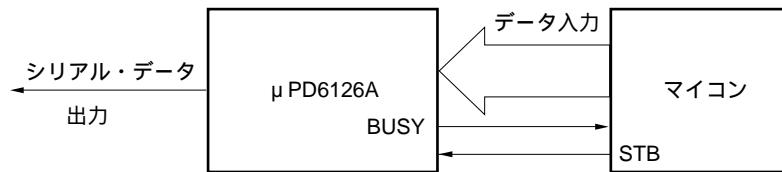
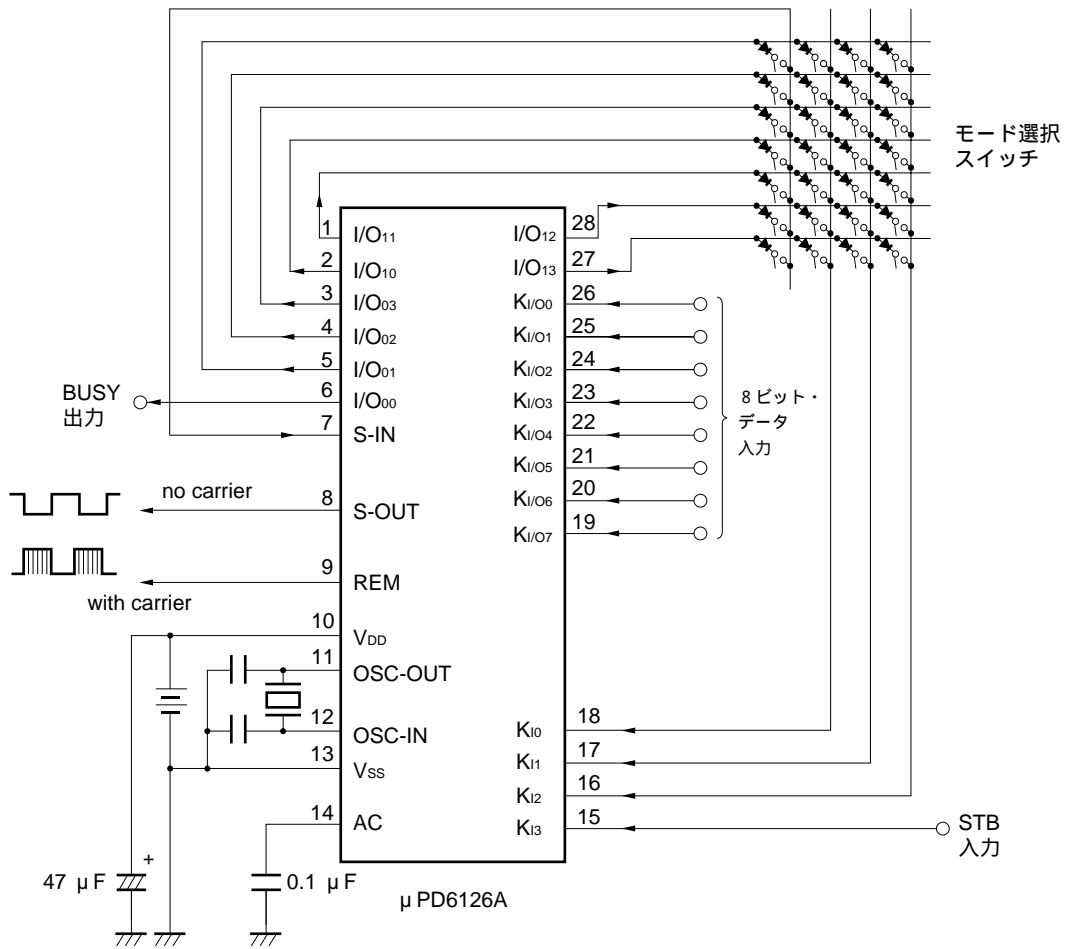
9.3 μ PD6126A

応用回路例 1



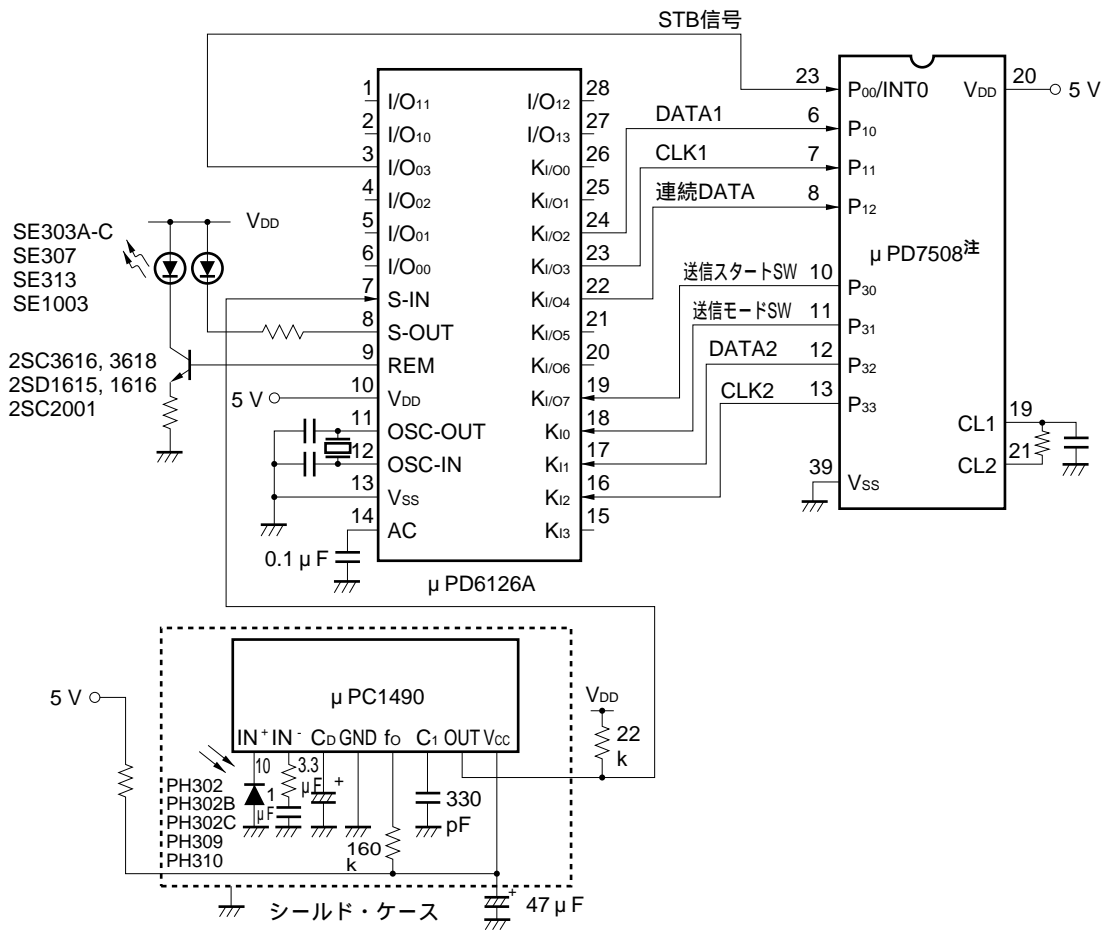
注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定する必要があります。

応用回路例 2



注意 セラミック発振子起動作コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動作特性を考慮した上で設定する必要があります。

応用回路例3



注 保守品

注意 セラミック発振子起動用コンデンサの値は、使用する電圧レベルおよび使用するセラミック発振子の起動特性を考慮した上で設定することが必要です。

μ PD6126Aは、システム・コンピュータに μ PD7500シリーズを用いて、送受信機として用いることができます。上図の場合 μ PD6126Aは、通常は受信モードになっており、 μ PC1490を通じてリモコン受信を行っています。受信したらSTB信号をシスコへ送ったあとDATA1とCLK1によって受信データをシスコへ送ります。受信データが連続コードである場合は、連続DATAによってシスコへ送ります。

受信モードで送信モードSWがONされると、 μ PD6126Aは、送信モードにかわります。

送信モードSWがONで、送信スタートSWがOFFのときには、DATA2とCLK2によってシスコから送られてくる送信データを取り入れます。

送信モードSWがONで送信スタートSWがONのときには、送信データをREM端子から送信します。

9.4 配線上の注意

IR LEDには送信時、ピークで1A程度の電流が流れることが考えられます。その場合、電源電圧の変動をひきおこし、かつスイッチング時に高周波性成分のノイズが電源ラインに発生します。

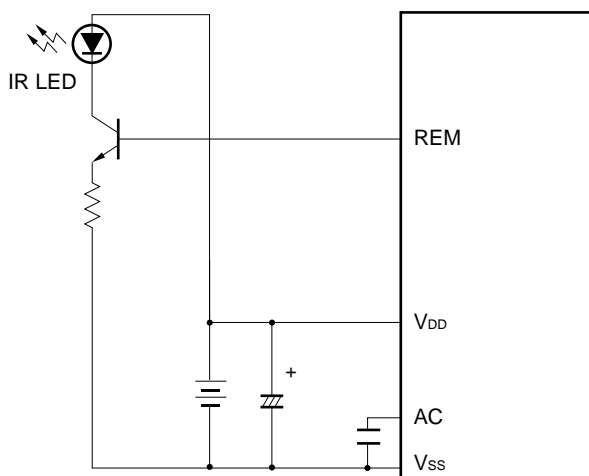
電源系のノイズの影響を小さくするために、 V_{DD} 、 V_{SS} の配線を注意してください。

V_{DD} または V_{SS} の配線がIR LEDの電源を経由してICの電源 (V_{DD} 、 V_{SS}) となっている場合、ICへのスイッチング・ノイズは大きくなります。ノイズの影響を小さくするために、 V_{DD} 、 V_{SS} のICの電源ラインとIR LEDの電源ラインを電池の端子を中心に分離するように配線してください。

同様に、AC端子の配線も、IR LEDの電源ラインと分離するように配線してください。

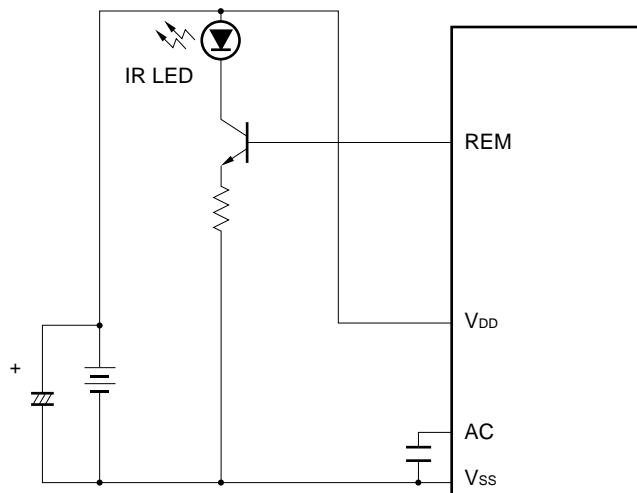
また、セラミック発振子をできるだけICの近くに配置したり、電源安定用のコンデンサをICの電源端子の近くに配置すると、ノイズの影響が小さくなります。

(良い例)



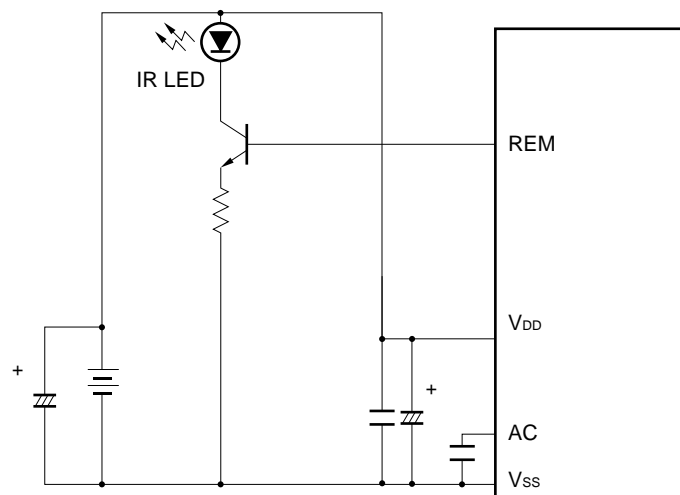
IC側の電源ラインとLED側の電源ラインが、電池とコンデンサで分離されているため、ノイズの影響が小さくなります。

(悪い例)



IC側の電源ラインが、IR LEDの電源を経由して配線されているため、スイッチング・ノイズのICへの影響が大きくなります。

(悪い例の改善策)



ICの電源端子のすぐ近くに電源平衡用コンデンサと、高周波性成分除去用のパスコンを付加することにより、ノイズの影響を小さくすることができます。

〔メ モ〕

★

付録A μ PD612×シリーズ製品一覧

項目 \ 品名	μ PD6124A	μ PD6600A	μ PD61P24	μ PD6125A	μ PD6126A
ROM容量	1002×10ビット (マスクROM)	512×10ビット (マスクROM)	1002×10ビット (ワン・タイムPROM)	1002×10ビット (マスクROM)	
RAM容量	32×5ビット				
入出力端子	8本 (K _{I/O0-7})			12本 (K _{I/O0-7} , I/O ₀₀₋₀₃)	16本 (K _{I/O0-7} , I/O ₀₀₋₀₃ , I/O ₁₀₋₁₃)
S-IN端子	あり				
消費電流 (fosc = STOP)(MAX.)	2 μ A		1 μ A		
S-INハイ・レベル 入力電流 (MAX.)	30 μ A		15 μ A		
送信キャリア周波数	fosc/12, fosc/8				
低電圧検出 (リセット) 回路	あり		なし		
マスク・オプション	あり		なし (固定)	あり	
電源電圧	V _{DD} = 2.2-5.5 V	V _{DD} = 2.2-3.6 V	V _{DD} = 2.2-5.5 V	V _{DD} = 2.0-6.0 V	
パッケージ	<ul style="list-style-type: none"> ・ 20ピン・プラスチックSOP (300 mil) ・ 20ピン・プラスチック・シュリンクDIP (300 mil) 			<ul style="list-style-type: none"> ・ 24ピン・プラスチックSOP (300 mil) ・ 24ピン・プラスチック・シュリンクDIP (300 mil) 	<ul style="list-style-type: none"> ・ 28ピン・プラスチックSOP (375 mil)

{メ モ}

付録B．開発ツール

μPD612×シリーズのプログラムを開発するために、次の開発ツールを用意しています。

名称	オーダ名称
μPD612×シリーズ用エミュレータ	- 注1
μPD612×シリーズ用アセンブラ	- 注1
PROMプログラマ	AF-9703 ^{注2,3} AF-9704 ^{注2,3} AF-9705 ^{注3} AF-9706 ^{注3}
μPD61P24用プログラム・アダプタ	AF-9807B ^{注3}

注1. 株式会社アイ・シーより販売しております。

お問い合わせ先

株式会社 アイ・シー

〒141 東京都品川区東五反田 1丁目 9番 5号 第6バーネット五反田ビル

TEL 03 (3447) 3793 (代)

FAX 03 (3440) 5606

2. 製造中止
3. 安藤電気株式会社より販売しております。

お問い合わせ先

安藤電気株式会社

〒144 東京都大田区蒲田 4-19-7

TEL 0120-40-0211 (フリー・ダイヤル)

注意 書き込み用プログラムは、プログラムをアSEMBルしたあと、PROMユーティリティ・プログラム「UPDPROM」を使用しHEXファイルをROMファイルに変換してご使用ください(AS612×アセンブラ ユーザーズ・マニュアル (EEU-601) 参照)。

— お問い合わせは、最寄りのNECへ —

【営業関係お問い合わせ先】

半導体第一販売事業部 半導体第二販売事業部 半導体第三販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3454-1111 (大代表)
中部支社 半導体第一販売部 半導体第二販売部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2170 名古屋 (052)222-2190
関西支社 半導体第一販売部 半導体第二販売部 半導体第三販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3178 大阪 (06) 945-3200 大阪 (06) 945-3208
北海道支社 東北支社 岩手支店 山形支店 郡山支店 いわき支店 長岡支店 土浦支店 水戸支店 神奈川支社 群馬支店	札幌 (011)231-0161 仙台 (022)267-8740 盛岡 (019)651-4344 山形 (0236)23-5511 郡山 (0249)23-5511 いわき (0246)21-5511 長岡 (0258)36-2155 土浦 (0298)23-6161 水戸 (029)226-1717 (045)324-5524 (0273)26-1255	太田支店 (0276)46-4011 宇都宮支店 (028)621-2281 小山支店 (0285)24-5011 長野支社 (0263)35-1662 甲府支店 (0552)24-4141 埼玉支社 (048)641-1411 立川支社 (0425)26-5981 千葉支社 (043)238-8116 静岡支社 (054)255-2211 北陸支社 (0762)23-1621 福井支店 (0776)22-1866
富山支店 三重支店 京都支社 神戸支社 中国支社 鳥取支店 岡山支店 四国支社 新居浜支店 松山支店 九州支社	富山 (0764)31-8461 津 (0592)25-7341 京都 (075)344-7824 神戸 (078)333-3854 広島 (082)242-5504 鳥取 (0857)27-5311 岡山 (086)225-4455 高松 (0878)36-1200 新居浜 (0897)32-5001 松山 (089)945-4149 福岡 (092)271-7700	

【本資料に関する技術お問い合わせ先】

半導体ソリューション技術本部 マイクロコンピュータ技術部	〒210 川崎市幸区塚越三丁目484番地	川崎 (044)548-7923	半導体 インフォメーションセンター FAX(044)548-7900 (FAXにてお願い致します)
半導体販売技術本部 東日本販売技術部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	東京 (03)3798-9619	
半導体販売技術本部 中部販売技術部	〒460 名古屋市中区錦一丁目17番1号 (NEC中部ビル)	名古屋 (052)222-2125	
半導体販売技術本部 西日本販売技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06) 945-3383	

アンケート記入のお願い

お手数ですが、このドキュメントに対するご意見をお寄せください。今後のドキュメント作成の参考にさせていただきます。

[ドキュメント名] μPD612xシリーズ ユーザーズ・マニュアル

(U12678JJ3V0UM00 (第3版))

[お名前など] (さしつかえのない範囲で)

御社名(学校名, その他) ()
ご住所 ()
お電話番号 ()
お仕事の内容 ()
お名前 ()

1. ご評価(各欄に をご記入ください)

項 目	大変良い	良 い	普 通	悪 い	大変悪い
全体の構成					
説明内容					
用語解説					
調べやすさ					
デザイン, 字の大きさなど					
その他()					
()					

2. わかりやすい所(第 章, 第 章, 第 章, 第 章, その他)
理由 []

3. わかりにくい所(第 章, 第 章, 第 章, 第 章, その他)
理由 []

4. ご意見, ご要望

5. このドキュメントをお届けしたのは

NEC販売員, 特約店販売員, NEC半導体ソリューション技術本部員,
その他()

ご協力ありがとうございました。

下記あてにFAXで送信いただくか, 最寄りの販売員にコピーをお渡しください。

NEC半導体インフォメーションセンター

FAX: (044) 548-7900