

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザーズ・マニュアル

OSD 用 LSI

μPD6461

μPD6462

μPD6464A

μPD6465

μPD6466

〔メ モ〕

目次要約

第1章 概 説 ...	15
第2章 基本動作 ...	29
第3章 応 用 例 ...	59
第4章 FAQ ...	71
第5章 開発ツール ...	81

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

MS-DOS、WindowsおよびWindowsNTは、米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。

PC/AT、PC DOSは米国IBM Corp. の商標です。

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

巻末にアンケート・コーナーを設けております。このドキュメントに対するご意見をお気軽にお寄せください。

はじめに

- 対 象 者** このユーザーズ・マニュアルは、OSD用LSI（オン・スクリーン・キャラクタ・ディスプレイ用CMOS LSI：μPD6461, 6462, 6464A, 6465, 6466）の機能を理解し、その応用システムを設計、開発するユーザを対象とします。
- 目 的** このユーザーズ・マニュアルは、OSD用LSIの基礎的な機能をユーザに理解していただくことを目的とします。なお、掲載のハードウェア構成は例示的に示したものであり、量産設計を対象とするものではありません。
- 構 成** このユーザーズ・マニュアルは、次の内容で構成しています。
- 第1章 概 説
 - 第2章 基本動作
 - 第3章 応 用 例
 - 第4章 FAQ
 - 第5章 開発ツール
- 読 み 方** このマニュアルの読者は、電気／論理回路、マイクロコンピュータおよびビデオ信号処理の一般的知識が必要となります。
- 凡 例**
- | | |
|-------------|--|
| データ表記の重み | : 左が上位桁、右が下位桁 |
| アクティブ・ロウの表記 | : $\overline{\times \times \times}$ （端子、信号の名称に上線） |
| 注 | : 本文中につけた注の説明 |
| 注意 | : 気をつけて読んでいただきたい内容 |
| 備考 | : 本文中の補足説明 |
| 数の表記 | : 2進数... $\times \times \times \times$ または0b $\times \times \times \times$
10進数... $\times \times \times \times$
16進数...0x $\times \times \times \times$ |

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

データ・シート

μ PD6461	(資料番号 : S12588J)
μ PD6462	(資料番号 : S12593J)
μ PD6464A, 6465	(資料番号 : S11043J)
μ PD6466	(資料番号 : S10991J)

ユーザズ・マニュアル

OSD用LSI	(このマニュアル)
OSD用LSIキャラクタ・パターン・エディタfor Windows™	(作成中)
OSD用LSIキャラクタ・パターン・エディタ ^注	(資料番号 : IEU-843)

注 MS-DOS™ (PC-9801用) およびPC DOS™ (IBM PC/AT™用) 用です。

インフォメーション

ROMコードの発注方法	(資料番号 : C10302J)
-------------	--------------------

注意 上記関連資料は、予告なしに内容を変更することがあります。設計などには、必ず最新の資料をご使用ください。

目 次

第1章 概 説 ... 15

- 1.1 OSD用LSI一覧 ... 16
- 1.2 オーダ情報 ... 17
- 1.3 端子接続図 ... 18
- 1.4 ブロック図 ... 26

第2章 基本動作 ... 29

- 2.1 OSD用LSIの構成 ... 29
 - 2.1.1 ドット・クロック発振回路 ... 29
 - 2.1.2 タイミング・ジェネレータ ... 31
 - 2.1.3 水平制御部 ... 31
 - 2.1.4 垂直制御部 ... 32
 - 2.1.5 ビデオRAM制御部 ... 32
 - 2.1.6 ビデオRAM ... 33
 - 2.1.7 キャラクタ・ジェネレータROM ... 33
 - 2.1.8 出力コントローラ ... 33
- 2.2 VTR系OSD用LSIの基本動作 ... 34
 - 2.2.1 4 逡倍 / 4fsc水晶発振回路 ... 34
 - 2.2.2 同期分離回路 ... 36
 - 2.2.3 映像信号出力部 ... 41
- 2.3 RGB系OSD用LSIの基本動作 ... 43
 - 2.3.1 同期保護回路 ... 43
 - 2.3.2 RGB + Vc1 + Vc2時のR, G, B, BLK出力 ... 47
 - 2.3.3 RGB + RGB対応ブランキング (3BLK) 時のR, G, B, BLK出力 ... 49
- 2.4 キャラクタ ... 51
 - 2.4.1 キャラクタの表示 ... 51
 - 2.4.2 キャラクタ・パターン ... 52
- 2.5 コマンド ... 52
 - 2.5.1 コマンドの形式について ... 52
 - 2.5.2 コマンド一覧 ... 53
- 2.6 OSD用LSIの電源投入時の初期化について ... 58

第3章 応 用 例 ... 59

- 3.1 VTR系OSD用LSIの応用例 ... 59
 - 3.1.1 μ PD6464A, 6465応用回路例 ... 59
 - 3.1.2 複合同期信号 (Csync) 分離回路 ... 62
 - 3.1.3 セパレート映像信号入力時応用例 ... 65
 - 3.1.4 NTSCダイレクト・モード時応用例 ... 66
- 3.2 RGB系OSD用LSIの応用例 ... 68
 - 3.2.1 μ PD6461, 6462応用回路例 ... 68
 - 3.2.2 μ PD6466応用回路例 ... 69
- 3.3 LC発振回路部への外部クロック強制入力 ... 70

第4章 FAQ ... 71

4.1 OSD用LSI全般 ... 71

4.2 VTR系OSD用LSI (μ PD6464A, 6465) ... 75

4.3 RGB系OSD用LSI (μ PD6461, 6462, 6466) ... 78

第5章 開発ツール ... 81

5.1 OSD用LSI開発ツール概要 ... 81

5.2 OSD用LSIのマスクROM発注について ... 85

図の目次 (1/2)

図番号	タイトル, ページ
1 - 1	OSD用LSIの使用例 (RGB系OSD用LSI: カムコーダの場合) ... 15
1 - 2	μPD6464A, 6465端子接続図 (Top View) ... 18
1 - 3	μPD6461, 6462端子接続図 (Top View) ... 20
1 - 4	μPD6466端子接続図 (Top View) ... 23
1 - 5	μPD6464A, 6465ブロック図 ... 26
1 - 6	μPD6461, 6462ブロック図 ... 27
1 - 7	μPD6466ブロック図 ... 28
2 - 1	OSD用LSIの基本ブロック図 ... 29
2 - 2	ドット・クロック発振等価回路 ... 30
2 - 3	水平制御部 ... 31
2 - 4	垂直制御部 ... 32
2 - 5	ビデオRAM制御部 ... 32
2 - 6	4 通倍 / 4fsc水晶発振回路 ... 35
2 - 7	同期分離回路部 ... 37
2 - 8	水平同期信号補正回路タイミング・チャート例 ... 38
2 - 9	映像信号出力部等価回路 ... 41
2 - 10	コンボジット・ビデオ信号 (複合映像信号) のV _{SYT} およびV _{PED} レベル ... 42
2 - 11	表示キャラクタの垂直ガタ発生メカニズム ... 44
2 - 12	同期保護回路の動作 (モード1) ... 45
2 - 13	同期保護回路の動作 (モード2) ... 45
2 - 14	同期保護回路の動作 (モード3) ... 46
2 - 15	同期保護回路の動作 (モード4) ... 46
2 - 16	表示キャラクタの垂直ガタ防止メカニズム ... 47
2 - 17	出力端子: RGB + V _{C1} + V _{C2} 時のR, G, B, BLK出力イメージ例 ... 48
2 - 18	RGB + 3BLK時のR, G, B, BLK出力イメージ例 ... 49
2 - 19	RGB対応ブランキング信号の使用例 ... 50
2 - 20	キャラクタの表示 ... 51
3 - 1	μPD6464A, 6465応用回路例 (4 通倍発振時) ... 60
3 - 2	μPD6464A, 6465応用回路例 (4fsc水晶発振時) ... 61
3 - 3	複合同期信号 (Csync) 分離回路 ... 62
3 - 4	セパレート映像信号入力時応用回路例 ... 65
3 - 5	NTSCダイレクト・モード時応用回路例 ... 67
3 - 6	μPD6461, 6462応用回路例 ... 68
3 - 7	μPD6466応用回路例 ... 69
3 - 8	外部クロック強制入力時タイミング・チャート ... 70
4 - 1	NTSC, PAL信号入力時のキャラクタ表示領域イメージ1 ... 74
4 - 2	NTSC, PAL信号入力時のキャラクタ表示領域イメージ2 ... 74

図の目次 (2/2)

図番号	タイトル , ページ
4 - 3	キャラクタ反転使用表示例 ... 79
5 - 1	RGB表示時ROM確認ボード接続図 ... 82
5 - 2	VTR表示時ROM確認ボード接続図 ... 83
5 - 3	ビデオ系OSD用LSI評価ボード接続図 ... 84
5 - 4	RGB系OSD用LSI評価ボード接続図 ... 84
5 - 5	OSD用LSIマスクROM発注フロー ... 85

表の目次

表番号	タイトル , ページ
1 - 1	OSD用LSI一覧 ... 16
1 - 2	オーダ情報 ... 17
1 - 3	μ PD6464A, 6465端子機能一覧 ... 19
1 - 4	μ PD6461, 6462端子機能一覧 ... 22
1 - 5	μ PD6466端子機能一覧 ... 25
2 - 1	μ PD6464A, 6465の内部映像信号レベル ... 42
2 - 2	コマンド・データ転送形式について ... 52
2 - 3	μ PD6464A, 6465コマンド一覧表 ... 53
2 - 4	μ PD6461, 6462コマンド一覧表 (MSBファースト) ... 54
2 - 5	μ PD6461, 6462コマンド一覧表 (LSBファースト) ... 55
2 - 6	μ PD6466コマンド一覧表 (MSBファースト) ... 56
2 - 7	μ PD6466コマンド一覧表 (LSBファースト) ... 57
3 - 1	NTSCダイレクト・モード設定コマンド ... 66

〔メ モ〕

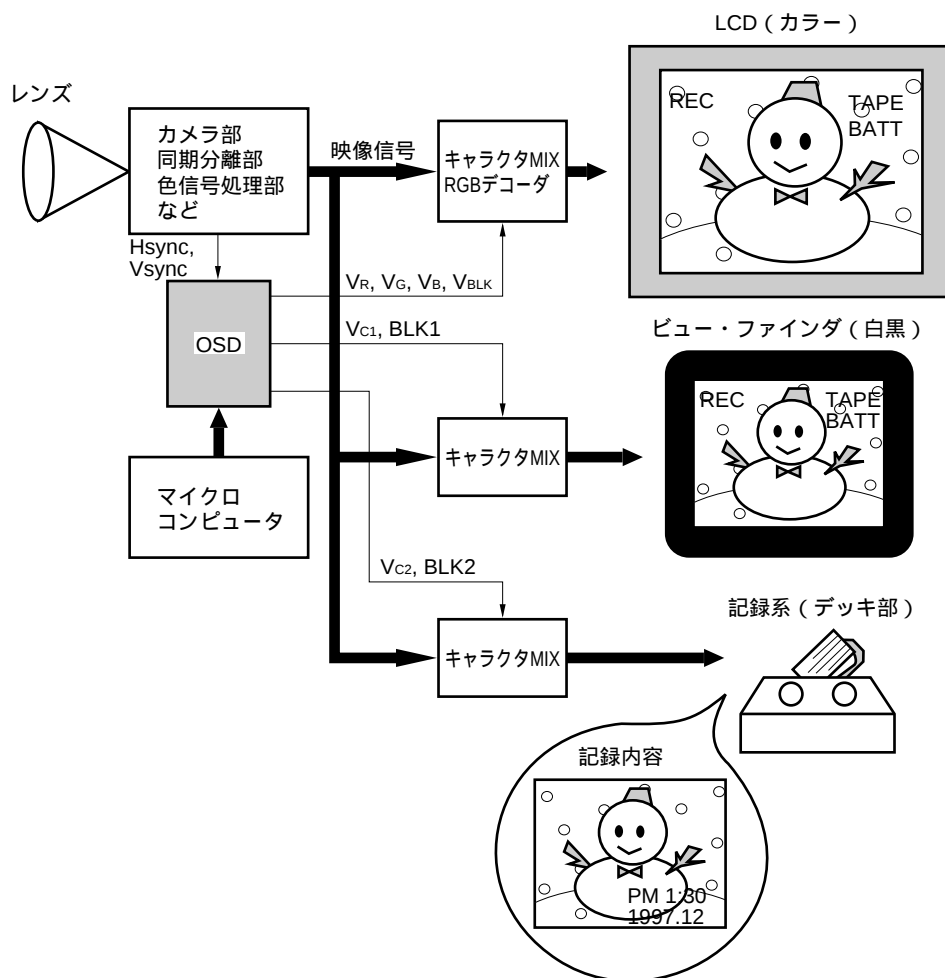
第1章 概 説

OSD用LSI（オン・スクリーン・キャラクタ・ディスプレイ用CMOS LSI）は、各種モニタ画面上にキャラクタ・データを表示させるためのLSIです。1キャラクタのサイズは12（横）×18（縦）ドットで、最大12行24桁（288キャラクタ）の表示が可能です。キャラクタの種類は各製品のROM容量によって決まり、NECでは、128文字（ μ PD6462, 6464A）、256文字（ μ PD6461, 6465）、512文字（ μ PD6466）のOSD用LSIがあります。

また、NECのOSD用LSIはその用途によって、ビデオ系OSD用LSI（ μ PD6464A, 6465）とRGB系OSD用LSI（ μ PD6461, 6462, 6466）の2つに大別されます。マイクロコンピュータと組み合わせることにより、ビデオ系OSD用LSIは、据え置き型VTR、LDプレーヤなどのプログラム画面をはじめ、さまざまな表示（テープ・カウンタなど）を制御します。RGB系OSD用LSIは、カメラ一体型VTRのビュー・ファインダのカウンタ、時刻、日付けなどの表示、ビデオ・テープの時刻、日付けなどの写し込み、テレビ画面のチャンネル表示などを制御します。

このユーザーズ・マニュアルでは、OSD用LSIの動作を中心に、いくつかの具体的な使用例について解説します。

図1 - 1 OSD用LSIの使用例（RGB系OSD用LSI：カムコーダの場合）



1.1 OSD用LSI一覧

表 1 - 1 OSD用LSI一覧

	ビデオ系		RGB系		
用途例	TV, ビデオ, ビデオCD		カムコーダ, DVD, 液晶TV, デジタル・スチル・カメラ		
品名	μ PD6464A	μ PD6465	μ PD6461	μ PD6462	μ PD6466
キャラクタの種類	128	256	256	128	512
表示キャラクタ数	12行×24桁(288キャラクタ)				
ドット・マトリクス	12(水平)×18(垂直)ドット				
キャラクタ色	単色(白)(輝度レベルを75IRE/95IREから画面選択)		8色		
キャラクタ・サイズ (行単位)	1, 2倍 (縦横同時指定)				1, 2, 3, 4倍 (縦横独立指定)
キャラクタ色反転 (キャラクタ単位)	なし		黒キャラクタ (縁どりなし)		黒キャラクタ (縁どり制御無効) 白キャラクタ (縁どり制御有効)
キャラクタ左右反転 (キャラクタ単位)	なし				あり(プリンキング指定時は使用不可)
プリンキング (キャラクタ単位)	点減比1:1(点減周波数を約0.5, 1, 2 Hzの3種類から画面単位で選択可能)				
内部映像信号色	白, 黒, 青, 緑		なし		白, 青(RGB系出力のみ有効)
背景(画面単位)	背景なし, 背景黒縁どり, 背景黒抜き, 背景黒ベタ				
背景色(画面単位)	単色(黒)		8色(RGB系出力), 単色(黒: V _{C1} , V _{C2} 系出力)		
縁どり色(画面単位)	単色(黒)		2色(白, 黒)		
対応映像方式	NTSC, PSL, PAL-M, SECAM, PAL-N(μ PD6464Aのみ)		-		
映像信号入出力	コンボジット・ビデオ信号		入出力系統なし		
キャラクタ信号出力	キャラクタ信号およびブランキング信号		RGB+3BLK, RGB+V _{C1} +V _{C2} (μ PD6461, 6462はマスク・コード・オプションで選択, μ PD6466はコマンドで選択)		
ビデオRAM データ削除	ビデオRAM一括解除コマンドおよびパワーオン時のクリア機能で可能				
マイコンとの インタフェース	8ビット単位可変語長シリアル入力形式				
動作電源範囲	4.5~5.5V		2.7~5.5V		
パッケージ	24ピンSDIP 24ピンSOP		20ピンSSOP 24ピンSOP	20ピンSSOP	20ピンSSOP 24ピンSOP

1.2 オーダ情報

表 1 - 2 オーダ情報

	オーダ名称	パッケージ	NEC標準品ROMコード番号
ビデオ系	μ PD6464ACS- × × ×	24ピン・プラスチック・シュリンクDIP (300 mil)	001
	μ PD6464AGT- × × ×	24ピン・プラスチックSOP (375 mil)	101
	μ PD6465CS- × × ×	24ピン・プラスチック・シュリンクDIP (300 mil)	001
	μ PD6465GT- × × ×	24ピン・プラスチックSOP (375 mil)	101
RGB系	μ PD6461GS- × × ×	20ピン・プラスチック・シュリンクSOP (300 mil)	101 : MSBファースト / 3ライン単位設定 / RBG + 3BLK / オプションB / LC発振 102 : MSBファースト / 3ライン単位設定 / RGB + V _{C1} + V _{C2} / オプションB / LC発振
	μ PD6461GT- × × ×	24ピン・プラスチックSOP (375 mil)	-
	μ PD6462GS- × × ×	20ピン・プラスチック・シュリンクSOP (300 mil)	001 : MSBファースト / 3ライン単位設定 / RGB + V _{C1} + V _{C2} / オプションC / LC発振
	μ PD6466GS- × × ×	20ピン・プラスチック・シュリンクSOP (300 mil)	001
	μ PD6466GT- × × ×	24ピン・プラスチックSOP (375 mil)	201

備考 1 . × × × はROMコード番号です。

2 . μ PD6461, 6462はマスク・コード・オプションで次の内容を選択します (μ PD6466は初期状態設定コマンド , CMDCT端子で選択可能) 。詳細については各製品のデータ・シートを参照してください。

- ・データ転送 : LSBファースト / MSBファースト
- ・垂直表示開始位置 : 3ライン単位設定 / 9ライン単位設定
- ・端子選択 : RGB + V_{C1} + V_{C2} / RGB + 3BLK
- ・出力選択 : オプションA / オプションB / オプションC
- ・ドット・クロック : LC発振 / 外部クロック入力

1.3 端子接続図

図1 - 2 μ PD6464A, 6465端子接続図 (Top View)

24ピン・プラスチック・シュリンクDIP (300 mil)

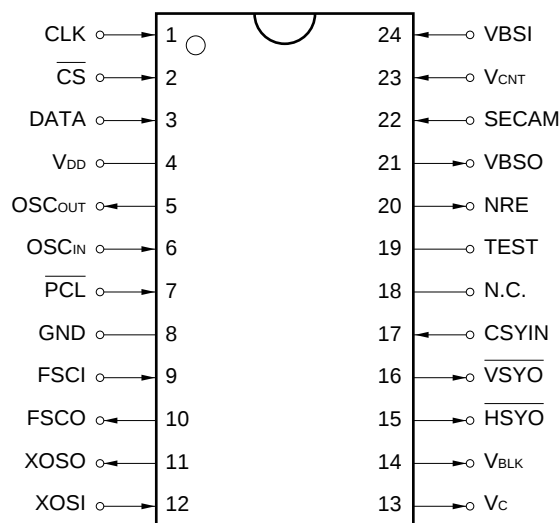
μ PD6464ACS- × × ×

μ PD6465CS- × × ×

24ピン・プラスチックSOP (375 mil)

μ PD6464AGT- × × ×

μ PD6465GT- × × ×



備考 × × × はROMコード番号です。

CLK : Clock Input

$\overline{CS}$: Chip Select Input

CSYIN : Compositive Synchronization Signal Input

DATA : Serial Data Input

FSCI : fsc Signal Input

FSCO : Frequency Error Output

GND : Ground

$\overline{HSYO}$: Horizontal Synchronization Signal Output

N.C. : No Connection

NRE : Noise Reduction Constant Append

OSC_{IN} : LC Oscillation Input

OSC_{OUT} : LC Oscillation Output

$\overline{PCL}$: Power-on Clear

SECAM : SECAM subcarrier Input

TEST : Test Pin

V_{BLK} : Blanking Signal Output

VBSI : Compositive Video Signal Input

VBSO : Compositive Video Signal Output

V_C : Character Signal Output

V_{CNT} : Video Signal Output Level Adjustment

V_{DD} : Power Supply

$\overline{VSYO}$: Vertical Synchronization Signal Output

XOSO : Quadruple Oscillation Output

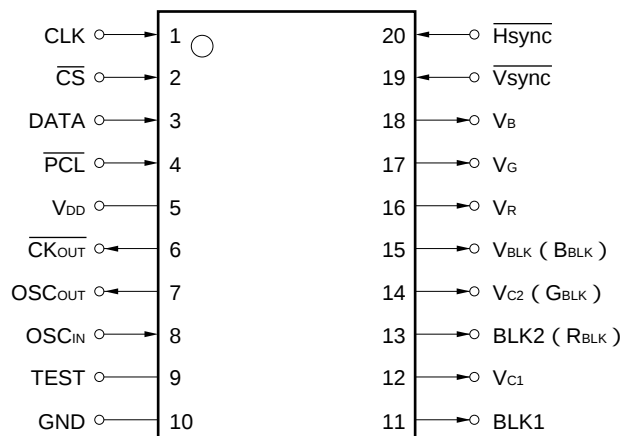
XOSI : Quadruple Oscillation Input

表1 - 3 μ PD6464A, 6465端子機能一覧

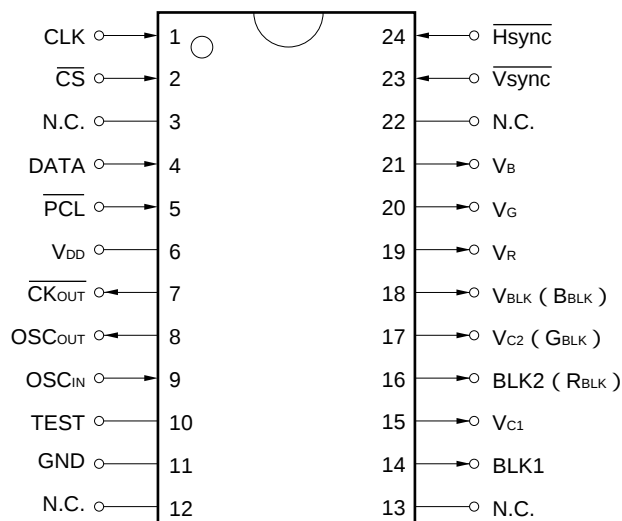
端子番号	端子略号	端子名称	機 能
1	CLK	クロック入力	データ読み込み用クロックの入力端子です。クロックの立ち上がりでDATA端子に入力されたデータが読み込まれます。
2	$\overline{\text{CS}}$	チップ・セレクト入力	この端子をロウ・レベルにすることで、シリアル転送の受け付けが可能になります。
3	DATA	シリアル・データ入力	コントロール・データの入力端子です。CLK端子に入力されるクロックに同期してデータが読み込まれます。
4	V _{DD}	電源端子	ICに電源を供給する端子です。
5	OSC _{OUT}	LC発振出力	ドット・クロック発生用発振器の入力および出力端子です。発振用のコイルおよびコンデンサの接続端子です。
6	OSC _{IN}	LC発振入力	
7	$\overline{\text{PCL}}$	パワーオン・クリア	パワーオン時のクリア用端子です。電源投入後ロウ・レベルからハイ・レベルにしてください。IC内部の初期化を行います。
8	GND	接地端子	ICの接地端子です。
9	FSCI	f _{sc} 信号入力	4 逓倍発振選択時に、色副搬送波信号 (f _{sc}) を入力する端子です。4f _{sc} 水晶発振選択時はGNDまたはV _{CC} に接続してください。
10	FSCO	周波数誤差出力	4 逓倍回路の周波数誤差出力端子です。4f _{sc} 水晶発振選択時はオープンにしてください。
11	XOSO	4 逓倍発振出力	内部映像信号発生用 4 逓倍発振器LCの接続端子です。水晶発振子も接続できます。
12	XOSI	4 逓倍発振入力	
13	V _C	キャラクタ信号出力	キャラクタ信号出力端子です。ハイ・アクティブです。
14	V _{BLK}	ブランキング信号出力	映像信号をカットするためのブランキング信号を出力する端子です。V _C の出力に対応します。ハイ・アクティブです。
15	$\overline{\text{HSYO}}$	水平同期信号出力	複合同期信号から分離した水平同期信号出力端子です。
16	$\overline{\text{VSYO}}$	垂直同期信号出力	複合同期信号から分離した垂直同期信号出力端子です。
17	CSYIN	複合同期信号入力	同期分離用の複合同期信号を入力する端子です。外部映像信号モードのときは、必ず入力してください。入力極性は同期正です。
18	N.C.	空き端子	空き端子です。オープンにしてください。
19	TEST	テスト端子	テスト・モード切り替え端子です。通常はGNDに接続してください。
20	NRE	ノイズ・リダクション用 定数付加	ノイズ・リダクション用の定数付加用端子です。
21	VBSO	複合映像信号出力	キャラクタ信号をミキシングした複合映像信号の出力端子です。
22	SECAM	SECAM用副搬送波入力	SECAM用副搬送波信号ミキシング端子です。SECAM以外の方式を選択するときは、オープンにしてください。
23	V _{CNT}	映像信号出力準位調整	複合映像信号および輝度信号の出力レベル調整用端子です。
24	VBSI	複合映像信号入力	複合映像信号の入力信号です。同期負、映像正で同期先端をクランプした信号を入力してください。

図1 - 3 μ PD6461, 6462端子接続図 (Top View)

20ピン・プラスチック・シュリンクSOP (300 mil)

 μ PD6461GS- x x x μ PD6462GS- x x x

24ピン・プラスチックSOP (375 mil)

 μ PD6461GT- x x x

備考1 . x x x はROMコード番号です。

2 . () 内はマスク・コード・オプションで設定します (RGB + RGB対応ブランキング)。

B _{BLK} :	Blanking B
BLK1, BLK2 :	Blanking Output 1, 2
$\overline{\text{CKOUT}}$:	Clock Output
CLK :	Clock Input
$\overline{\text{CS}}$:	Chip Select
DATA :	Data Input
G _{BLK} :	Blanking G
GND :	Ground
Hsync :	Horizontal Synchronous Signal Input
N.C. :	No Connection
OSC _{IN} :	Oscillator Input
OSC _{OUT} :	Oscillator Output
$\overline{\text{PCL}}$:	Power-on Clear
R _{BLK} :	Blanking R
TEST :	Test
V _B :	Character Signal Output
V _{BLK} :	Blanking Signal Output for V _R , V _G , V _B
V _{C1} , V _{C2} :	Character Signal output1, 2
V _{DD} :	Power supply
V _G :	Character Signal Output
V _R :	Character Signal Output
$\overline{\text{Vsync}}$:	Vertical Synchronous Signal Input

表1 - 4 μ PD6461, 6462端子機能一覧

端子番号 ^{注1}	端子略号	端子名称 ^{注2}	機 能
1	CLK	クロック入力	データ読み込み用クロックの入力端子です。このクロックの立ち上がりでDATA端子に入力されたデータが読み込まれます。
2	$\overline{\text{CS}}$	チップ・セレクト入力	この端子をロウ・レベルにすると、シリアル転送の受け付けが可能になります。
3 (4)	DATA	シリアル・データ入力	コントロール・データの入力端子です。CLK端子に入力されるクロックに同期してデータを読み込みます。
4 (5)	$\overline{\text{PCL}}$	パワーオン・クリア	パワーオン時のクリア用の端子です。電源投入後、ロウ・レベルからハイ・レベルにしてください。IC内部の初期化を行います。
5 (6)	V _{DD}	電源	電源を供給する端子です。
6 (7)	$\overline{\text{CK}}_{\text{OUT}}$	クロック・アウト	発振周波数チェック用の端子です。Nチャネル・オープン・ドレイン出力です。
7 (8) 8 (9)	OSC _{OUT} OSC _{IN}	LC発振入出力 (OSC _{IN} : 外部クロック入力)	ドット・クロック発生用発振回路の入力および出力端子です。 発振用のコイルおよびコンデンサの接続端子です。 (マスク・オプションで外部クロック入力を選択した場合、外部クロック(Hsyncに同期したクロック)を入力します。OSC _{OUT} はオープンとします。)
9 (10)	TEST	テスト端子	ICテスト用の端子です。通常はGNDに接続してください。
10 (11)	GND	接地端子	システムのGNDに接続します。
11 (14)	BLK1	ブランキング信号出力1	映像信号をカットするためのブランキング信号を出力する端子です。 V _{C1} の出力に対応します。ハイ・アクティブです。 (マスク・オプションでRGB対応ブランキングを選択した場合、R _{BLK} , G _{BLK} , B _{BLK} の論理和を出力します。)
12 (15)	V _{C1}	キャラクタ信号出力1	キャラクタ信号を出力する端子です。ハイ・アクティブです。 (マスク・オプションでRGB対応ブランキングを選択した場合、V _R , V _G , V _B の論理和を出力します。)
13 (16)	BLK2 (R _{BLK})	ブランキング信号出力2 (ブランキングR)	映像信号をカットするためのブランキング信号を出力する端子です。V _{C2} の出力に対応します。ハイ・アクティブです。 (V _R の出力に対応したブランキング信号を出力します。ハイ・アクティブです。)
14 (17)	V _{C2} (G _{BLK})	キャラクタ信号出力2 (ブランキングG)	キャラクタ信号を出力する端子です。ハイ・アクティブです。 (V _G の出力に対応したブランキング信号を出力します。ハイ・アクティブです。)
15 (18)	V _{BLK} (B _{BLK})	ブランキング信号出力 (ブランキングB)	映像信号をカットするためのブランキング信号を出力する端子です。V _R , V _G , V _B の出力に対応します。ハイ・アクティブです。(V _B の出力に対応したブランキング信号を出力します。ハイ・アクティブです。)
16 (19) 17 (20) 18 (21)	V _R V _G V _B	キャラクタ信号出力	キャラクタ信号の出力端子です。ハイ・アクティブです。
19 (23)	$\overline{\text{Vsync}}$	垂直同期信号入力	垂直同期信号の入力端子です。同期負で入力してください。
20 (24)	$\overline{\text{Hsync}}$	水平同期信号入力	水平同期信号の入力端子です。同期負で入力してください。
(3,12,13,22)	N.C.	空き端子	空き端子です。

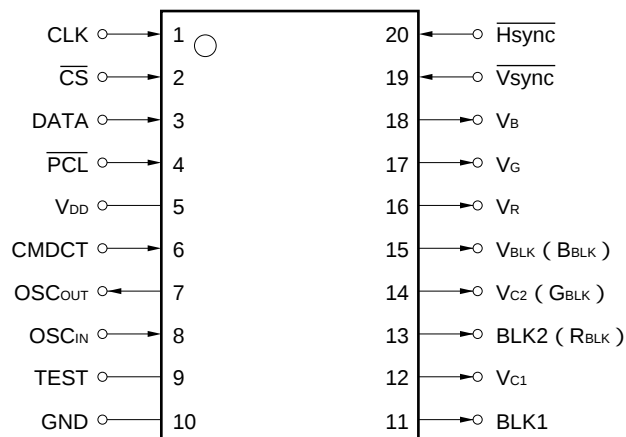
注1 . () 内は μ PD6461GT- $\times \times \times$ の端子番号です。

2 . () 内はマスク・コード・オプションで設定します(RGB + RGB対応ブランキング)。

図1-4 μ PD6466端子接続図 (Top View)

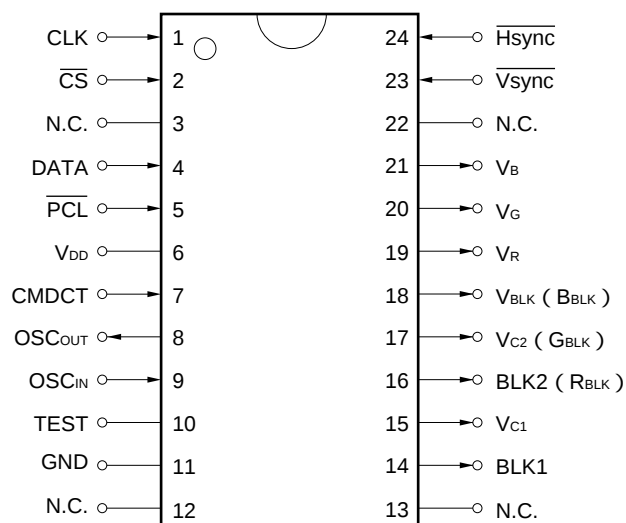
20ピン・プラスチック・シュリンクSOP (300 mil)

μ PD6466GS- $\times \times \times$



24ピン・プラスチックSOP (375 mil)

μ PD6466GT- $\times \times \times$



備考1. $\times \times \times$ はROMコード番号です。

2. () 内は初期状態設定コマンドで設定します (RGB + RGB対応プランキング)。

B _{BLK} :	Blanking B
BLK1, BLK2 :	Blanking Output 1, 2
CLK :	Clock
CMDCT :	Command Control
$\overline{\text{CS}}$:	Chip Select
DATA :	Data Input
G _{BLK} :	Blanking G
GND :	Ground
Hsync :	Horizontal Synchronous Signal Input
N.C. :	No Connection
OSC _{IN} :	Oscillator Input
OSC _{OUT} :	Oscillator Output
$\overline{\text{PCL}}$:	Power-on Clear
R _{BLK} :	Blanking R
TEST :	Test
V _B :	Character Signal Output
V _{BLK} :	Blanking Signal Output for V _R , V _G , V _B
V _{C1} , V _{C2} :	Character Signal output1, 2
V _{DD} :	Power supply
V _G :	Character Signal Output
V _R :	Character Signal Output
$\overline{\text{Vsync}}$:	Vertical Synchronous Signal Input

表 1 - 5 μ PD6466端子機能一覧

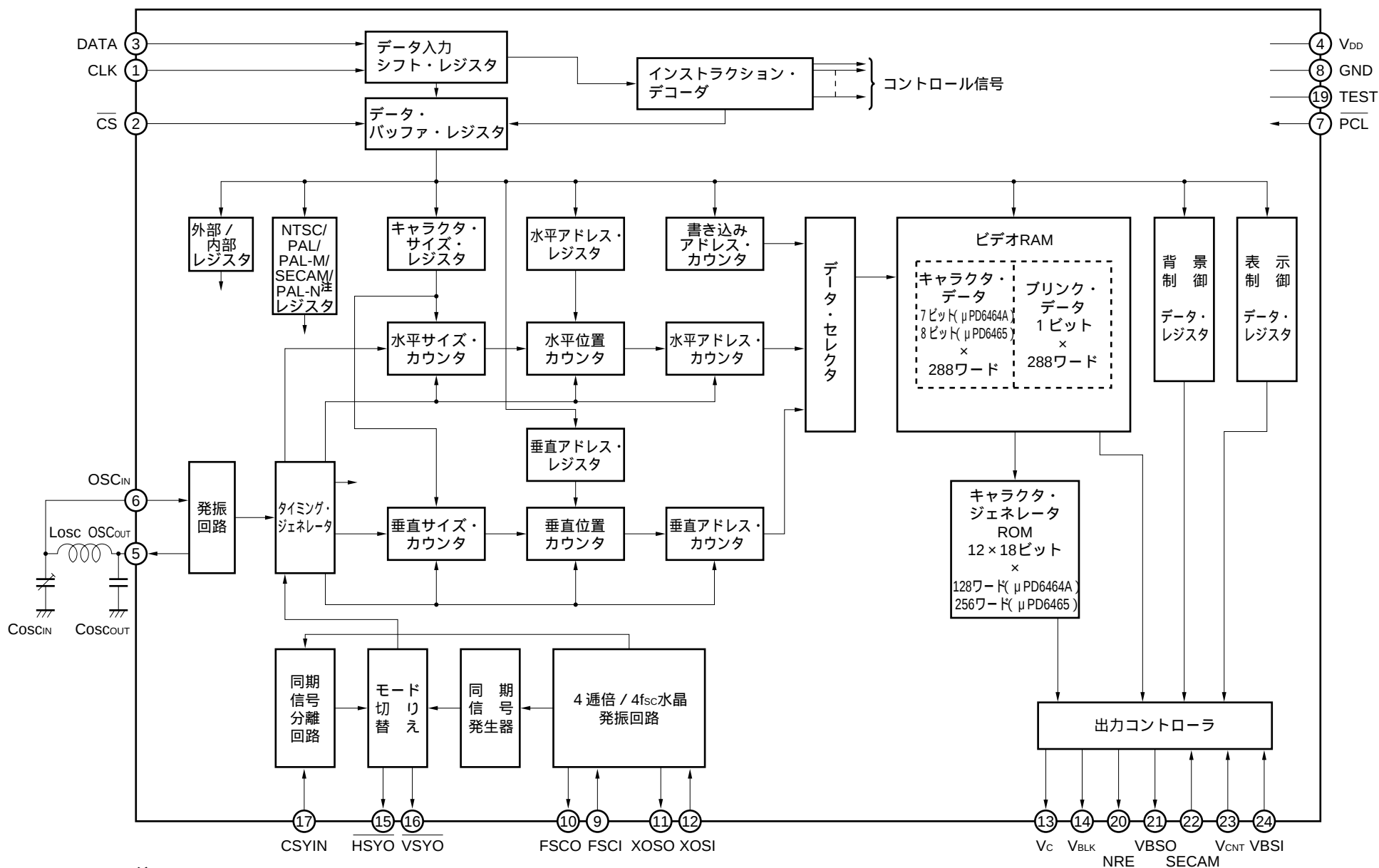
端子番号 ^{注1}	端子略号 ^{注2}	端子名称 ^{注2}	機 能
1	CLK	クロック入力	データ読み込み用クロックの入力端子です。このクロックの立ち上がりで DATA 端子に入力されたデータが読み込まれます。
2	$\overline{\text{CS}}$	チップ・セレクト入力	この端子をロウ・レベルにすると、シリアル転送の受け付けが可能になります。
3 (4)	DATA	シリアル・データ入力	コントロール・データの入力端子です。CLK 端子に入力されるクロックに同期してデータを読み込みます。
4 (5)	$\overline{\text{PCL}}$	パワーオン・クリア	パワーオン時のクリア用の端子です。電源投入後、ロウ・レベルからハイ・レベルにしてください。IC 内部の初期化を行います。
5 (6)	V _{DD}	電源	電源を供給する端子です。
6 (7)	CMDCT	コマンド仕様切り替え	コマンドの LSB/MSB ファースト入力切り替え端子です。 ロウ・レベルのとき LSB ファースト、ハイ・レベルのとき MSB ファーストになります。LSB ファーストで使用する場合はオープンで構いません。
7 (8) 8 (9)	OSC _{OUT} OSC _{IN}	LC発振入出力 (OSC _{IN} : 外部クロック入力)	ドット・クロック発生用発振回路の入力および出力端子です。 発振用のコイルおよびコンデンサの接続端子です。 (初期状態設定コマンドで外部クロック入力を選択した場合、外部クロック (Hsync に同期したクロック) を入力します。OSC _{OUT} はオープンとします。)
9 (10)	TEST	テスト端子	IC テスト用の端子です。通常は GND に接続してください。
10 (11)	GND	接地端子	システムの GND に接続します。
11 (14)	BLK1	ブランキング信号出力 1	映像信号をカットするためのブランキング信号を出力する端子です。 V _{C1} の出力に対応します。ハイ・アクティブです。 (コマンドで RGB 対応ブランキングを選択した場合、R _{BLK} 、G _{BLK} 、B _{BLK} の論理和を出力します。)
12 (15)	V _{C1}	キャラクタ信号出力 1	キャラクタ信号を出力する端子です。ハイ・アクティブです。 (コマンドで RGB 対応ブランキングを選択した場合、V _R 、V _G 、V _B の論理和を出力します。)
13 (16)	BLK2 (R _{BLK})	ブランキング信号出力 2 (ブランキング R)	映像信号をカットするためのブランキング信号を出力する端子です。V _{C2} の出力に対応します。ハイ・アクティブです。 (V _R の出力に対応したブランキング信号を出力します。ハイ・アクティブです。)
14 (17)	V _{C2} (G _{BLK})	キャラクタ信号出力 2 (ブランキング G)	キャラクタ信号を出力する端子です。ハイ・アクティブです。 (V _G の出力に対応したブランキング信号を出力します。ハイ・アクティブです。)
15 (18)	V _{BLK} (B _{BLK})	ブランキング信号出力 (ブランキング B)	映像信号をカットするためのブランキング信号を出力する端子です。V _R 、V _G 、V _B の出力に対応します。ハイ・アクティブです。(V _B の出力に対応したブランキング信号を出力します。ハイ・アクティブです。)
16 (19) 17 (20) 18 (21)	V _R V _G V _B	キャラクタ信号出力	キャラクタ信号の出力端子です。ハイ・アクティブです。
19 (23)	$\overline{\text{Vsync}}$	垂直同期信号入力	垂直同期信号の入力端子です。同期負で入力してください。
20 (24)	$\overline{\text{Hsync}}$	水平同期信号入力	水平同期信号の入力端子です。同期負で入力してください。
(3,12,13,22)	N.C.	空き端子	空き端子です。

注 1 . () 内は μ PD6466GT- $\times \times \times$ の端子番号です。

2 . () 内は初期状態設定コマンドで設定します (RGB + RGB 対応ブランキング)。

1.4 ブロック図

図 1 - 5 μ PD6464A, 6465ブロック図



注 μ PD6464Aのみ

図1 - 6 μ PD6461, 6462ブロック図

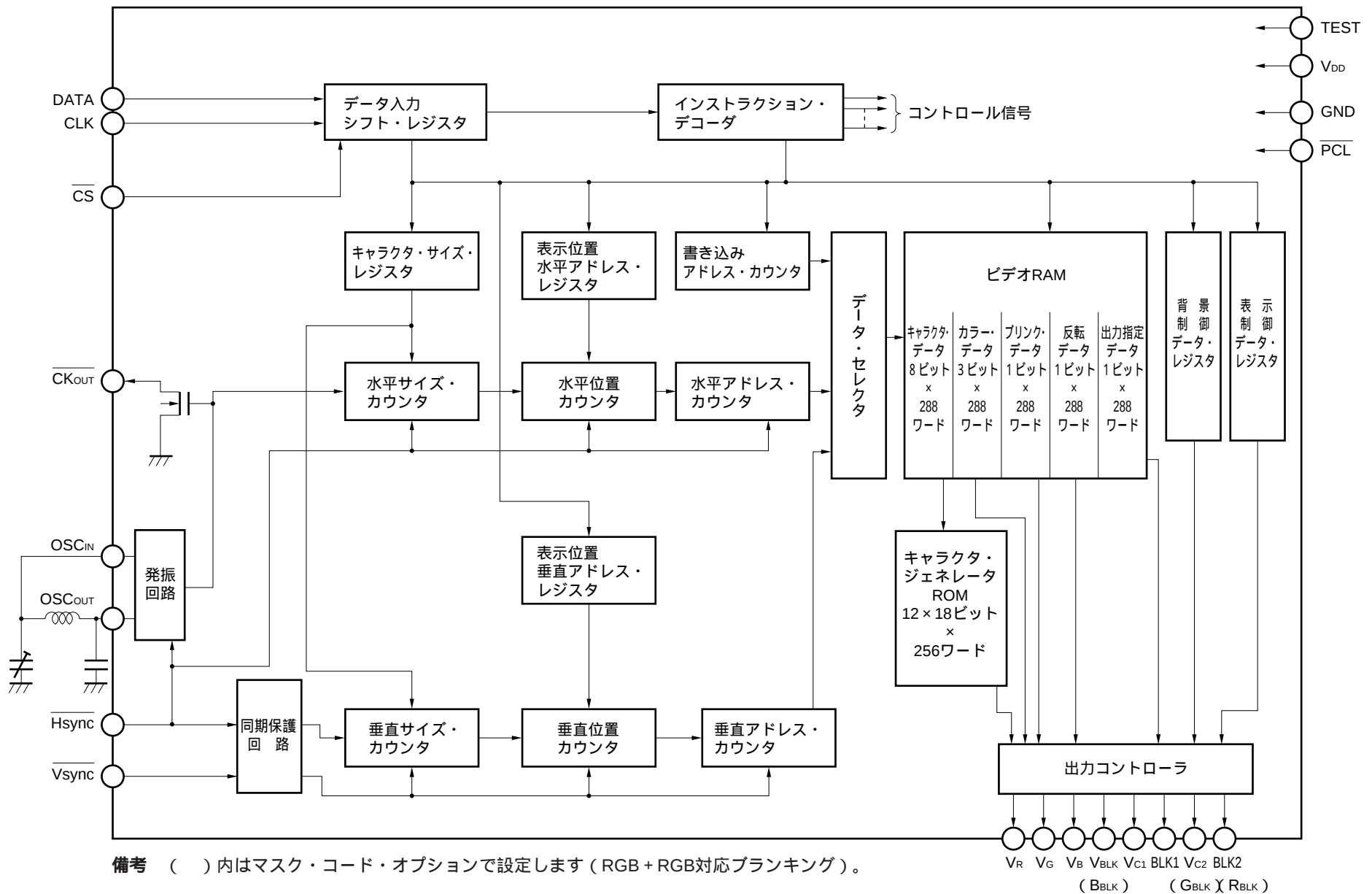
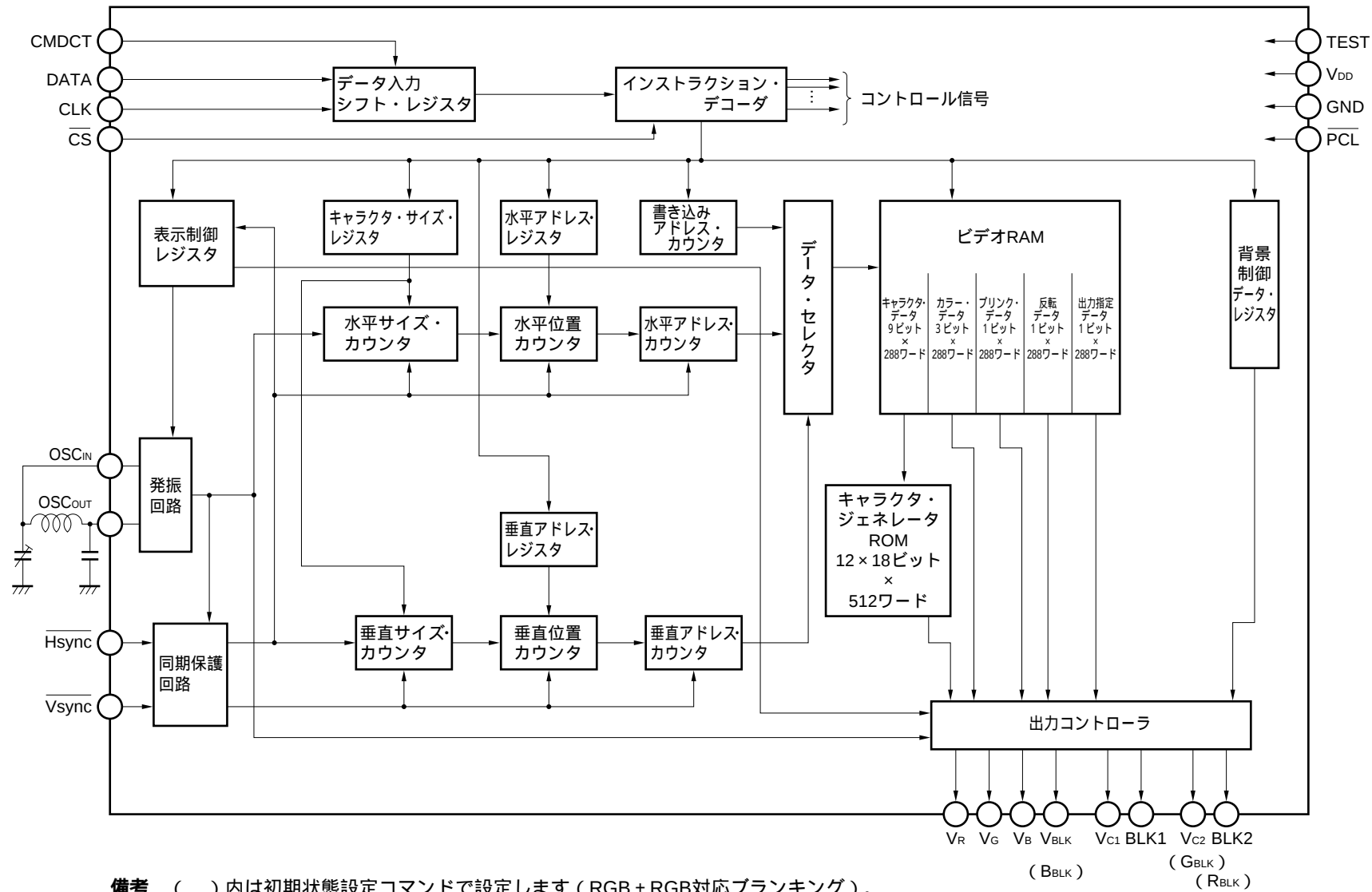


図 1 - 7 μ PD6466ブロック図



第2章 基本動作

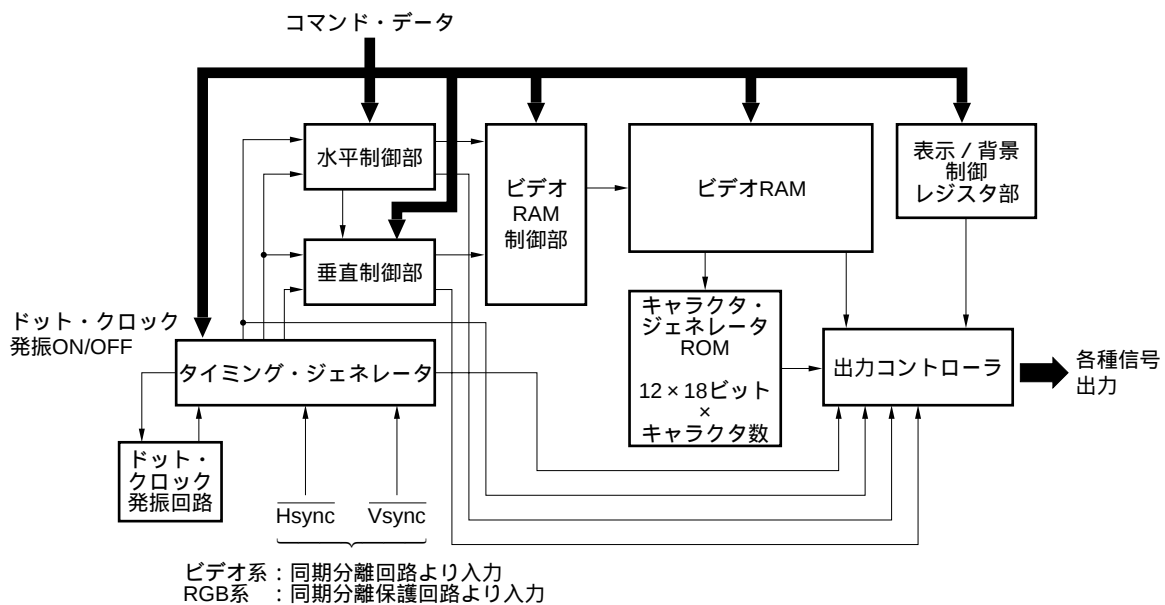
この章では、OSD用LSIの基本的な動作について説明します。

2.1 OSD用LSIの構成

OSD用LSIは、ドット・クロック発振回路、タイミング・ジェネレータ、水平制御部、垂直制御部、ビデオRAM制御部、ビデオRAM、キャラクタ・ジェネレータROM、表示／背景制御レジスタ部、出力コントローラなどから構成されます。

また、OSD用LSIは、マイクロコンピュータから送信されるコマンド・データにより制御され、キャラクタ・ジェネレータROM内に格納されたキャラクタ・データ（ μ PD6462, 6464A：128文字， μ PD6461, 6465：256文字， μ PD6466：512文字）をディスプレイ上に表示します。

図2 - 1 OSD用LSIの基本ブロック図

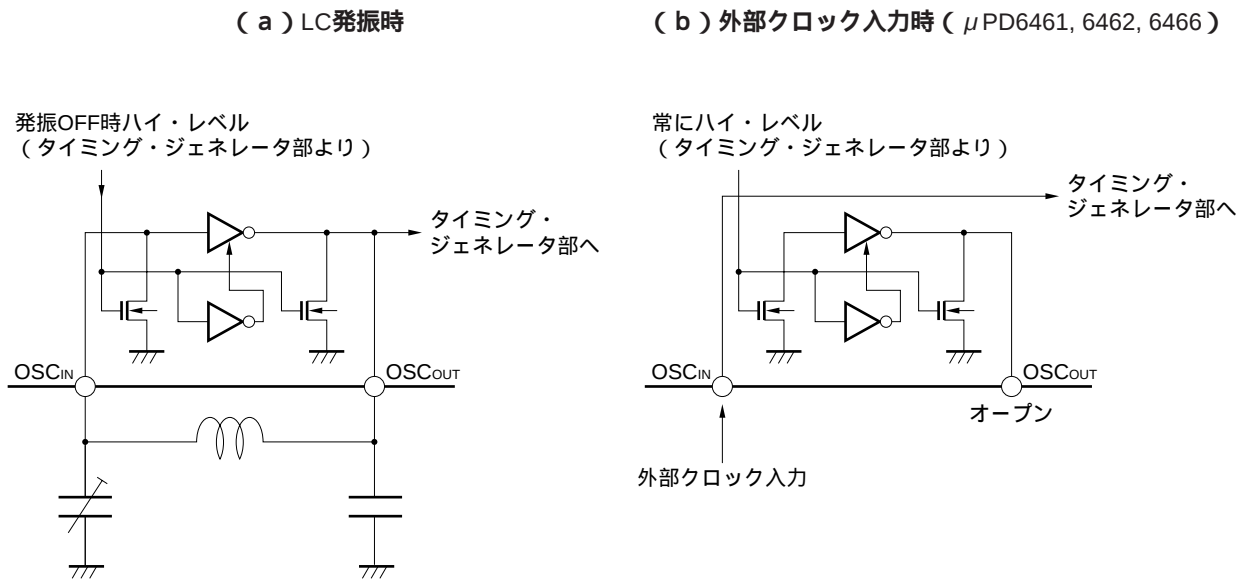


2.1.1 ドット・クロック発振回路

ドット・クロック発振回路は、OSD用LSIと外付けのLC回路とで構成されます。

また、RGB系OSD用LSIでは外部クロック入力の選択が可能です（ μ PD6461, 6462はマスク・コード・オプションで選択， μ PD6466は初期状態設定コマンドで選択します）。

図2-2 ドット・クロック発振等価回路



備考 LC発振ON時、 $\overline{\text{Hsync}}$ のロウ・レベル期間中は、タイミング・ジェネレータにより次のように制御されます。

表示ON時 : ドット・クロック発振停止

表示OFF時 : ドット・クロック発振

LC発振時のドット・クロック周波数 (f_{osc}) は次の式で算出できます。

$$f_{osc} = \frac{1}{2\pi\sqrt{LC}} \quad [\text{Hz}]$$

$$C = \frac{C_{in} \cdot C_{out}}{(C_{in} + C_{out})} \quad [\text{F}]$$

$L = 33 \mu\text{H}$, $C_{in} = 5 \sim 30 \text{ pF}$ (トリマ・コンデンサ), $C_{out} = 30 \text{ pF}$ とする場合, 当社推奨動作のLC発振周波数範囲 ($f_{osc} = 6 \sim 8 \text{ MHz}$) で使用することができます。

なお, 実際の回路では端子の浮遊容量, LSI内部でのディレイなどの影響により, 式で求めた値より低い周波数となります。

2.1.2 タイミング・ジェネレータ

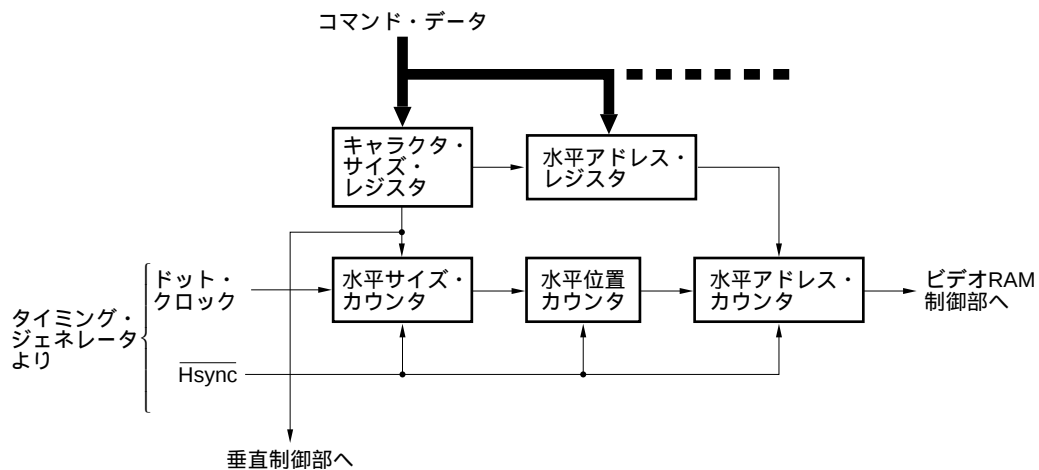
ドット・クロック発振回路，同期分離回路および同期信号発生器（ビデオ系OSD用LSI）または同期保護回路（RGB系OSD用LSI）から入力される水平／垂直同期信号，マイクロコンピュータからのコマンド（LC発振ON/OFF, 水晶発振ON/OFF, 表示ON/OFFなど）により，各種タイミング信号を生成します。

2.1.3 水平制御部

水平同期信号（ $\overline{\text{Hsync}}$ ）の立ち上がりからドット・クロックをカウントし，キャラクタの水平表示開始位置が決まります。この水平表示開始位置と指定されたビデオRAMの桁アドレスに対応した位置にキャラクタが表示されます。

各ブロックのリセットは $\overline{\text{Hsync}}$ に同期して行われます。OSD用LSI内部に $\overline{\text{Hsync}}$ が供給されていない場合は，リセットが行われなため，キャラクタが正常に表示されません。

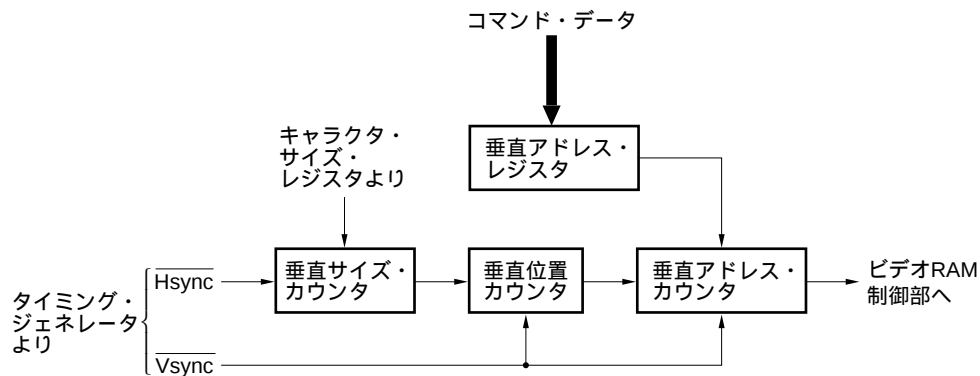
図2 - 3 水平制御部



2.1.4 垂直制御部

垂直同期信号 ($\overline{\text{Vsync}}$) の立ち上がりから、水平同期信号 ($\overline{\text{Hsync}}$) の立ち上がりをカウントし、キャラクタの垂直表示開始位置が決まります。この垂直表示開始位置と指定されたビデオRAMの行アドレスに対応した位置にキャラクタが表示されます。表示するキャラクタの種類は、キャラクタ・ジェネレータROMのライン・アドレス制御により設定します。

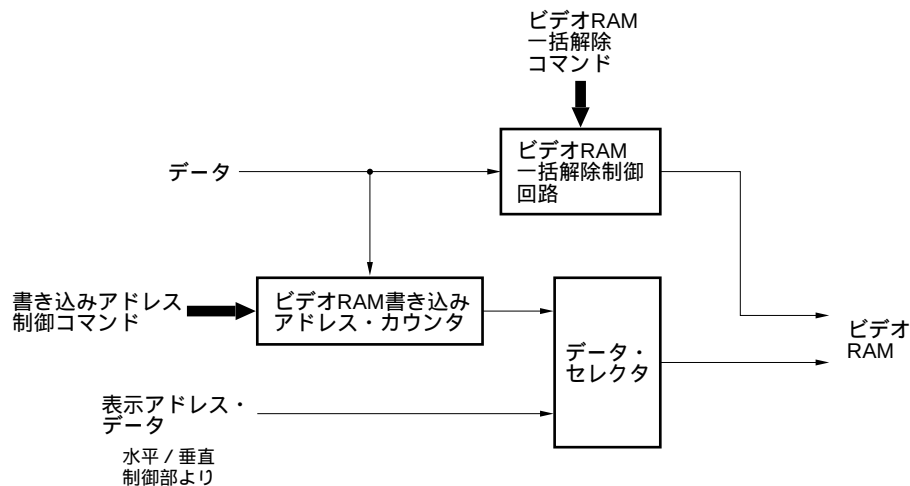
図2 - 4 垂直制御部



2.1.5 ビデオRAM制御部

ビデオRAM制御部では、ビデオRAMのアドレス制御を行います。ビデオRAM一括解除コマンドの実行時には、ビデオRAMの全アドレス（288ワード）にDisplay Off Codeを書き込みます。

図2 - 5 ビデオRAM制御部



2.1.6 ビデオRAM

12行×24桁の各表示領域に対応する文字単位の設定データを保持します。

2.1.7 キャラクタ・ジェネレータROM

キャラクタ・フォント格納用のROMです。キャラクタ数はROM容量によって決まり、ビデオ系OSD用LSIでは、128文字（μPD6464A）、256文字（μPD6465）の2種類、RGB系OSD用LSIでは、128文字（μPD6462）、256文字（μPD6461）、512文字（μPD6466）の3種類があります。

2.1.8 出力コントローラ

キャラクタ、背景などの表示出力制御を行います。

2.2 VTR系OSD用LSIの基本動作

VTR系OSD用LSI (μ PD6464A, 6465) の回路における基本動作について説明します。

2.2.1 4 通倍 / 4fsc 水晶発振回路

図2 - 6 に 4 通倍 / 4fsc 水晶発振回路のブロック図を示します。

μ PD6464A, 6465 では外付け回路と発振方式制御コマンドにより, 4 通倍発振または 4fsc 水晶発振を選択します。発振回路で生成される 4fsc 信号は内部映像信号モード時の同期信号生成用基準クロックとして, fsc 信号は内部映像信号発生用および同期分離回路での同期分離用基準クロックとして使用されるため, キャラクタ発生時は水晶発振制御コマンドで水晶発振 ON にする必要があります。

各モード選択時の動作は次のようになります。

(1) 4 通倍発振選択時

FSCI 端子 (9 ピン) から fsc 信号を入力する必要があります (図3 - 1 μ PD6464A, 6465 応用回路例 (4 通倍発振時) を参照)。4fsc 信号は外付けの LC 発振子と μ PD6464A, 6465 の内部回路で生成します。また, LC 発振で生成する 4fsc 信号を 4 分周したものと FSCI 端子に入力する fsc 信号との位相を比較し, 位相誤差を電圧値に変換して FSCO 端子 (10 ピン) から出力します。この電圧によりバラクタ・ダイオードの容量値を変化させることで外部の fsc 信号に同期した 4fsc 信号を生成しています。

このモードを選択することにより, 水晶発振子の削減, 実装面積の省スペース化, コスト・ダウンが実現可能です。

(2) 4fsc 水晶発振選択時

XOSO 端子 (11 ピン) - XOSI 端子 (12 ピン) 間に水晶発振子 (周波数 : 4fsc) , XOSO 端子 (11 ピン) - GND 間にコンデンサ (30 pF 程度) , XOSI 端子 (12 ピン) - GND 間にトリマ・コンデンサ (5 ~ 30 pF 程度) を接続してください (図3 - 2 μ PD6464A, 6465 応用回路例 (4fsc 水晶発振時) を参照)。

この水晶発振子により 4fsc 信号が生成され, この 4fsc 信号を 4 分周して fsc 信号が生成されます。

2.2.2 同期分離回路

外部映像信号モード選択時には、4 通倍 / 4fsc 水晶発振回路部で生成する fsc 信号を用いて、複合同期信号 (Csync) から水平同期信号 (Hsync) と垂直同期信号 (Vsync) を分離します。

垂直同期信号抜き取り回路では、fsc 信号を用いて Csync がハイ・レベルのときダウン・カウント、ロウ・レベルのときアップ・カウントを行い、Csync から Vsync を抜き取ります。

また、水平同期信号抜き取り回路では、水平同期信号補正 (Hsync 自己生成) 回路を内蔵しているため誤信号などによる不要なノイズの発生や同期信号の発生漏れを防ぎます。

内部映像信号モード選択時には、4 通倍 / 4fsc 水晶発振回路部で生成する 4fsc 信号を用いて同期信号発生器により Vsync と Hsync を生成します。

水平同期信号補正 (Hsync 自己生成) 回路の動作概要は次のとおりです (タイミング・チャート例は図 2 - 8 を参照)。

(1) Hsync の幅について

μ PD6464A では 0.2 μ sec, μ PD6465 では 0.8 μ sec 以上の信号を Hsync と認識します。それ以下の幅の信号はノイズと見なし取り込みません。

(2) Hsync の周期について

Hsync 取り込み後、61.2 μ sec の区間は外部からの信号の取り込みを禁止します。

(3) Hsync の自己生成について

Hsync の周期をモニタし、Hsync 取り込み後、61.2 ~ 64.5 μ sec の期間に外部から Hsync が入力されない場合は、疑似 Hsync を自己生成して出力します。疑似 Hsync の自己生成後は、信号の取り込み禁止は行わず、次に入力された外部信号を Hsync と見なし正規の Hsync への引き込みを早めます (疑似 Hsync の自己生成後も信号の取り込み禁止を行うと、自己生成区間が連続するため、外部の Hsync と OSD 用 LSI 内部で表示に使われる Hsync の同期がずれます)。

このような動作により、外部から Csync が入力されない場合でも、疑似 Hsync が出力されます。ただし、疑似 Vsync は自己生成されません。

図2-7 同期分離回路部

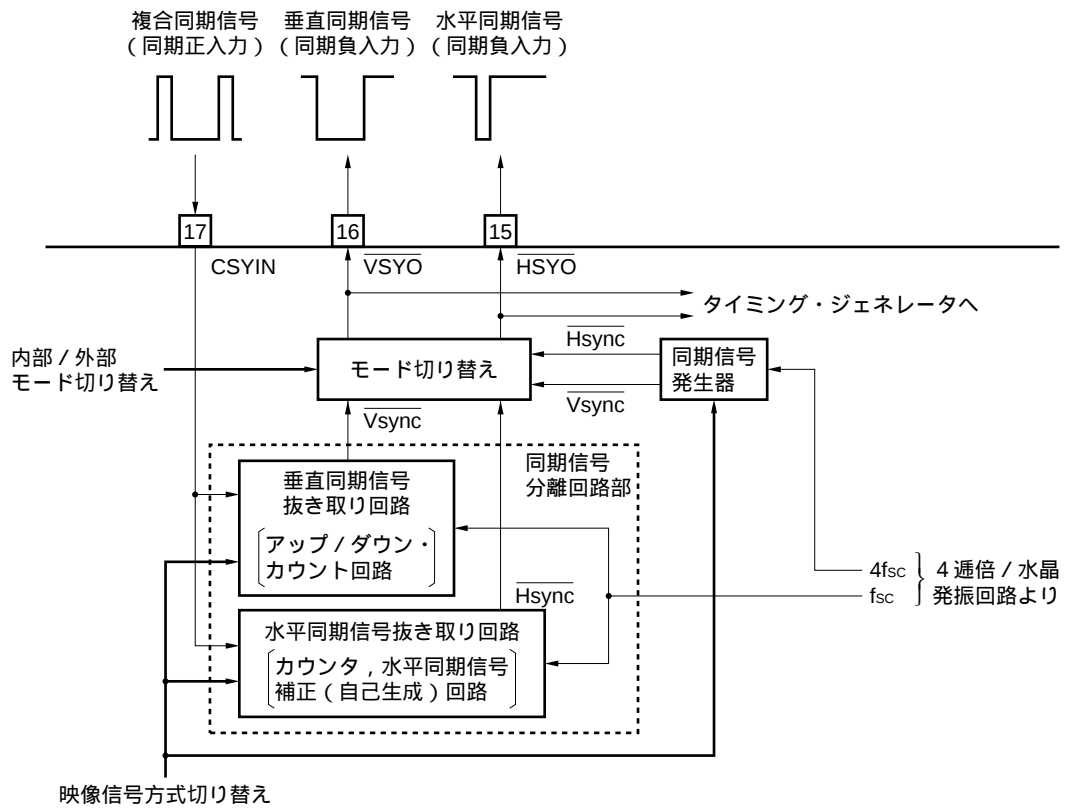
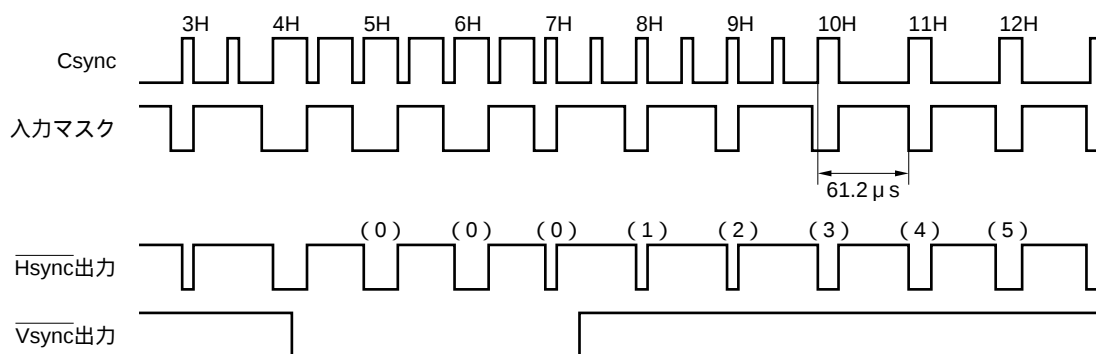


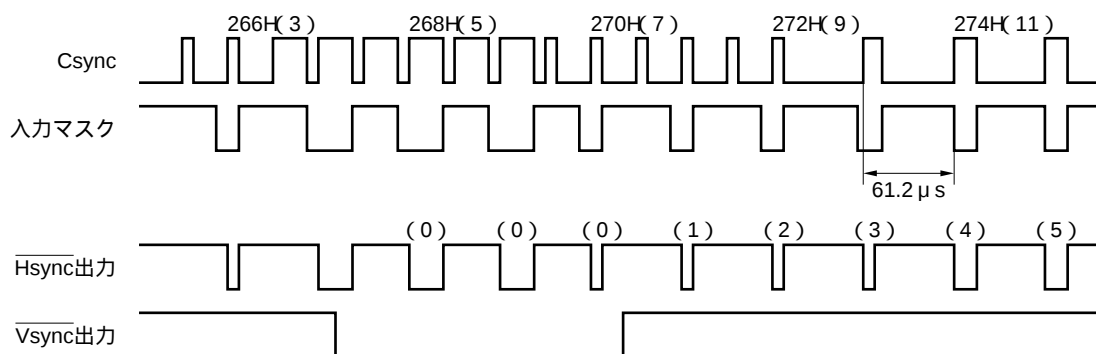
図2 - 8 水平同期信号補正回路タイミング・チャート例 (1/3)

(a) 正規の信号入力時

奇数フィールド



偶数フィールド

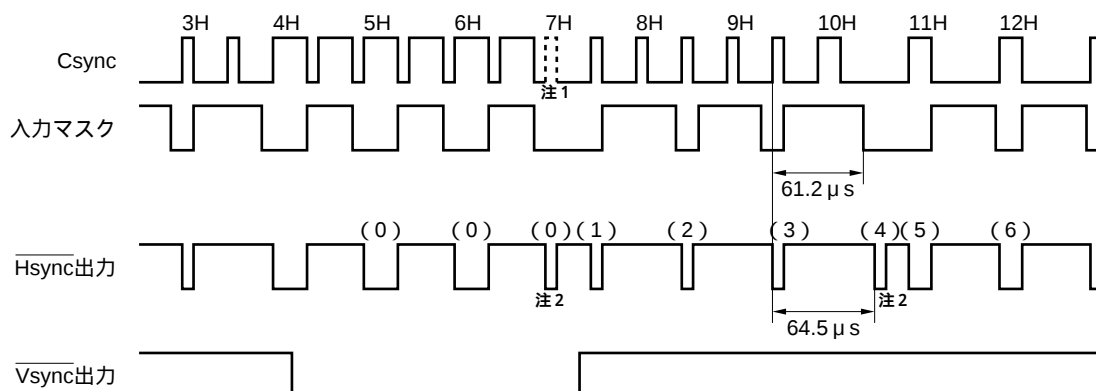


備考 () 内の数字は, μPD6464A, 6465内の垂直表示カウンタの値です。

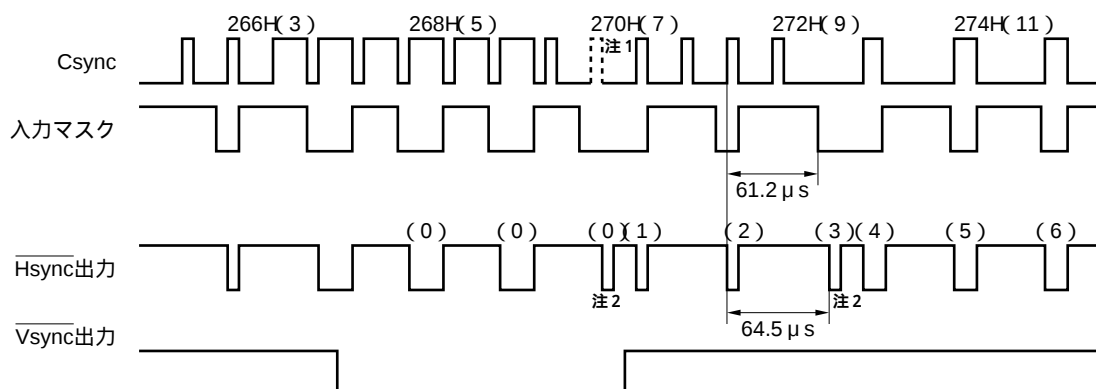
図2-8 水平同期信号補正回路タイミング・チャート例(2/3)

(b) Hsync自己生成例

奇数フィールド



偶数フィールド



注1 . Csync信号中のパルスが1つ欠けた場合を示します。

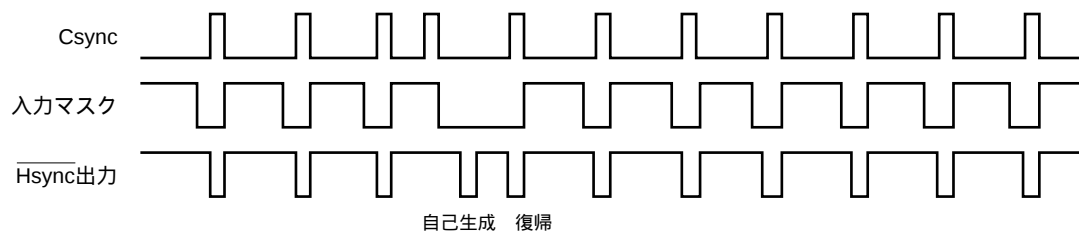
2 . μPD6464A, 6465の内部で自己生成したHsync信号です。

備考 () 内の数字は, μPD6464A, 6465内の垂直表示カウンタの値です。

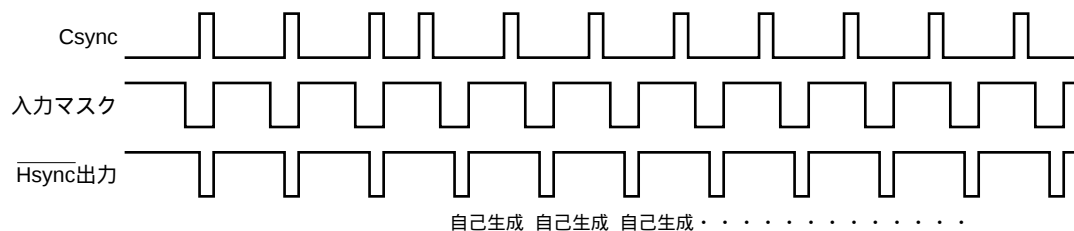
図2 - 8 水平同期信号補正回路タイミング・チャート例 (3/3)

(c) 自己生成後の入力マスクによるHsync出力の変化

自己生成後マスクしない場合



自己生成後マスクする場合



備考 () 内の数字は, μ PD6464A, 6465内の垂直表示カウンタの値です。

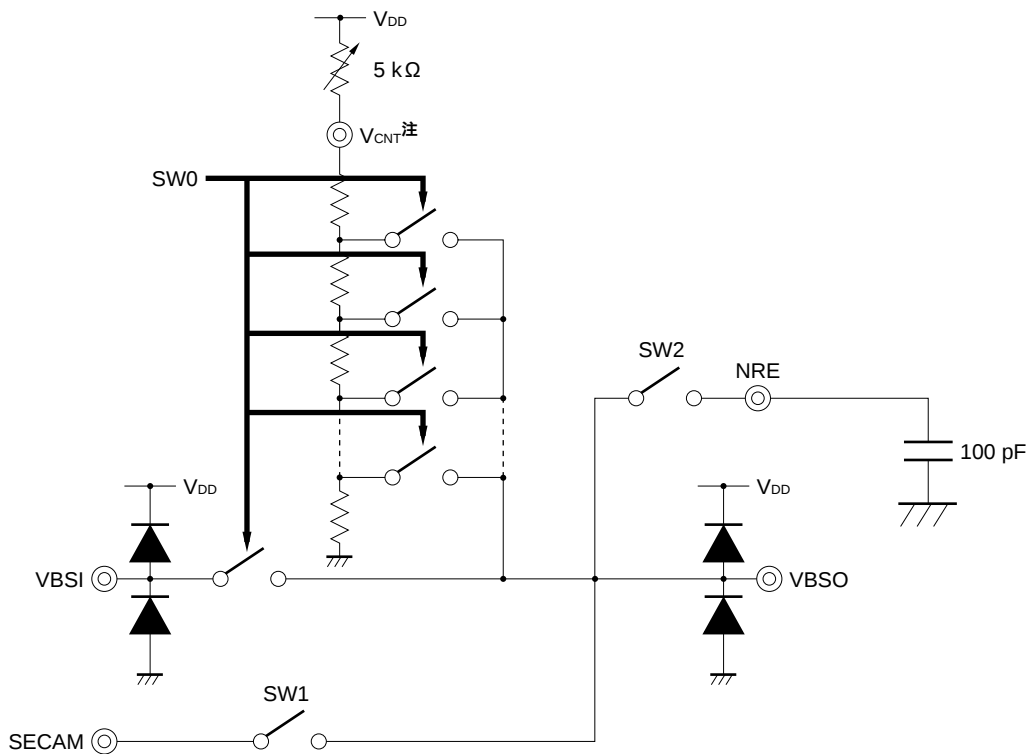
2.2.3 映像信号出力部

映像信号出力部では、外部から入力された映像信号または、内部で発生する映像信号にキャラクタ情報をミックスし、出力します。

μPD6464A, 6465では、内部 / 外部映像信号振幅レベルを1 V_{p-p}で使用する場合は、V_{CNT}端子電圧を2.5 Vに、2 V_{p-p}で使用する場合は、V_{CNT}端子電圧を5 Vに設定してください。また、それに応じて外部から入力する複合映像信号のシンクチップ・レベル、ペDESTAL・レベルを内部映像信号のレベル（表2 - 1 参照）に合わせる必要があります。映像信号振幅レベル、シンクチップ・レベルおよびペDESTAL・レベルが内部 / 外部映像信号で一致していない場合、キャラクタ・レベルが、外部映像信号モードと内部映像信号モードとで異なるなどの現象が起こります。

調整方法などの詳細はデータ・シートを参照してください。

図2 - 9 映像信号出力部等価回路



注 V_{CNT}端子電圧は内部映像信号振幅レベルが2 V_{p-p}のとき5 V, 1 V_{p-p}のとき2.5 Vにしてください。

備考 各スイッチの動作は次のようになります。

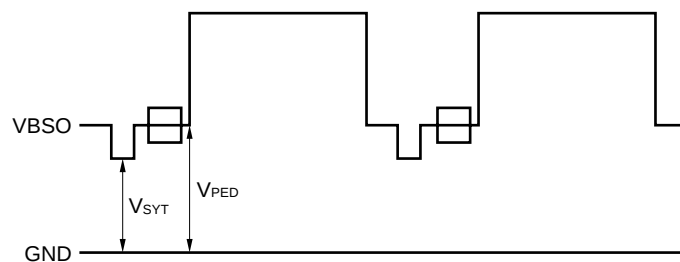
SW0：キャラクタ / 背景レベル，カラー・バースト / 色位相（内部映像信号モード時）などに応じて出力コントロール部が制御します。

SW1：外部映像信号モードのSECAM方式を設定したときオンになります。

SW2：内部映像信号モードを選択したとき，映像信号出力期間中はオンになります。

表2 - 1 μ PD6464A, 6465の内部映像信号レベル

V_{CNT} 端子電圧	出力レベル制御 コマンド	内部映像信号 振幅レベル	シンクチップ・ レベル： V_{SYT}	ペDESTアル・ レベル： V_{PED}
2.5 V	1 V_{p-p} を選択	1 V_{p-p}	1 V	1.29 V
5.0 V	2 V_{p-p} を選択	2 V_{p-p}	1 V	1.58 V

備考 $V_{DD} = 5.0 V$ 図2 - 10 コンポジット・ビデオ信号（複合映像信号）の V_{SYT} および V_{PED} レベル

2.3 RGB系OSD用LSIの基本動作

RGB系OSD用LSI（ μ PD6461, 6462, 6466）の回路における基本動作について説明します。

2.3.1 同期保護回路

OSD用LSIでは、垂直同期信号（ $\overline{\text{Vsync}}$ ）の立ち上がりから、水平同期信号（ $\overline{\text{Hsync}}$ ）の立ち上がりをカウントしてキャラクタの垂直表示開始位置を決定しています。

図2 - 11（a）に示すように、 $\overline{\text{Vsync}}$ と $\overline{\text{Hsync}}$ の立ち上がりが重なり、かつ $\overline{\text{Vsync}}$ がジッタを持っている場合、 $\overline{\text{Vsync}}$ と重なっている $\overline{\text{Hsync}}$ の立ち上がりエッジを $\overline{\text{Vsync}}$ が立ち上がったあとの1つ目の $\overline{\text{Hsync}}$ と数えるか数えないかで表示開始位置が不定となります。

カウント・ミスが発生した場合、表示開始位置が1Hずれるため、表示文字の垂直ガタが発生します（画面上でキャラクタが1H単位で揺れます。図2 - 11（c）を参照）。

同期保護回路では、表示開始位置のずれにより起こる表示文字の垂直ガタを発生させないため、疑似 $\overline{\text{Hsync}}$ を内部で自己生成して $\overline{\text{Hsync}}$ のカウント・ミスをなくします。 $\overline{\text{Hsync}}$ 立ち上がり後にキャラクタのドット・クロックによってある領域（図2 - 12～図2 - 15中のA, B, C, D領域^注）を設定し、その範囲内で入力された $\overline{\text{Hsync}}$ および $\overline{\text{Vsync}}$ に応じて垂直ガタを防止するような疑似 $\overline{\text{Hsync}}$ を生成します。疑似 $\overline{\text{Hsync}}$ をカウントすることにより、垂直ガタのない表示出力を行います（ $\overline{\text{Hsync}}$ と $\overline{\text{Vsync}}$ の状態を常に一定に保つように動作します）。

注 μ PD6461, 6462, 6466における各領域幅は次のようになります。

A 領域幅： $\overline{\text{Hsync}}$ 幅 + $12/f_{\text{osc}}$ （ μ PD6461, 6462）

μ PD6466では水平表示開始位置により、A 領域幅は次のようになります。

$\overline{\text{Hsync}}$ 幅 + $7/f_{\text{osc}}$ （水平表示開始位置 = $28 + 12n$: $n = 0, 1, 2, \dots$ ）

$\overline{\text{Hsync}}$ 幅 + $10/f_{\text{osc}}$ （水平表示開始位置 = $25 + 12n$: $n = 0, 1, 2, \dots$ ）

$\overline{\text{Hsync}}$ 幅 + $13/f_{\text{osc}}$ （水平表示開始位置 = $22 + 12n$: $n = 0, 1, 2, \dots$ ）

$\overline{\text{Hsync}}$ 幅 + $16/f_{\text{osc}}$ （水平表示開始位置 = $31 + 12n$: $n = 0, 1, 2, \dots$ ）

B 領域幅： $48/f_{\text{osc}}$

C 領域幅： $12/f_{\text{osc}}$

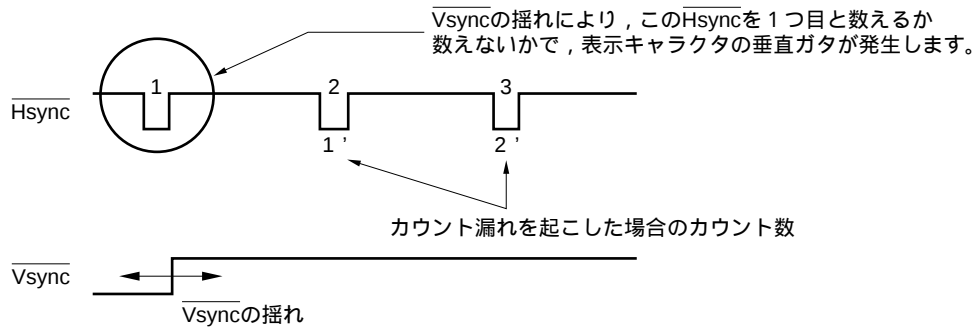
D 領域幅：A, B, C 領域以外

f_{osc} ：ドット・クロック周波数

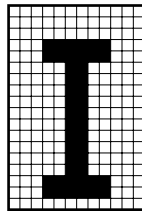
同期保護回路の動作は次のようになります。

図2-11 表示キャラクタの垂直ガタ発生メカニズム

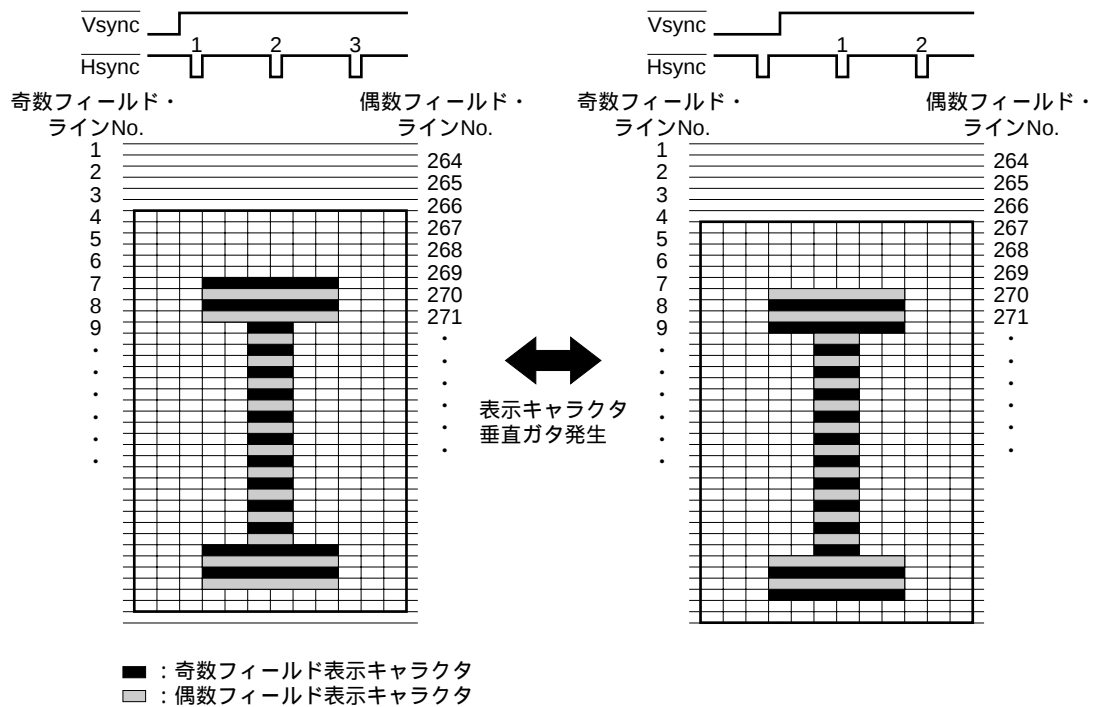
(a) 垂直ガタ発生時のHsyncとVsyncの関係



(b) キャラクタ・パターン



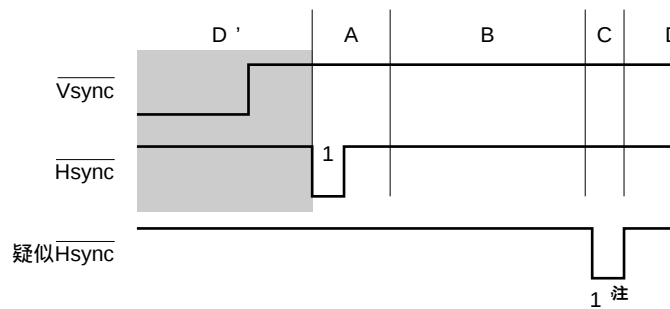
(c) 表示キャラクタ垂直ガタ発生モデル (奇数フィールドの最初でカウント・ミスが発生した場合)



備考 Hsync立ち上がりエッジ付近でVsyncが揺れると奇数フィールドの最初のHsyncを1つ目と数えるか数えないかで表示キャラクタの垂直ガタが発生します。

(1) モード1

図2-12 同期保護回路の動作(モード1)

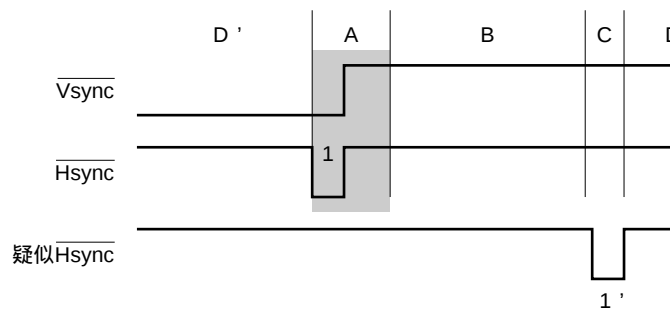


注 前フィールドで疑似 $\overline{\text{Hsync}}$ が出力されていた場合のみ出力します。

$\overline{\text{Hsync}}$ の立ち下がり以前(D'領域)に $\overline{\text{Vsync}}$ の立ち上がりエッジが入力されると、 $\overline{\text{Hsync}}$ (1)の立ち上がりエッジからカウントを始めます。ただし、前フィールドで疑似 $\overline{\text{Hsync}}$ の信号が出力されていれば、このフィールドでも疑似 $\overline{\text{Hsync}}$ (1')をC領域に出力し、この疑似 $\overline{\text{Hsync}}$ (1')の立ち上がりエッジからカウントを始め、その後は $\overline{\text{Hsync}}$ の数を数えます。

(2) モード2

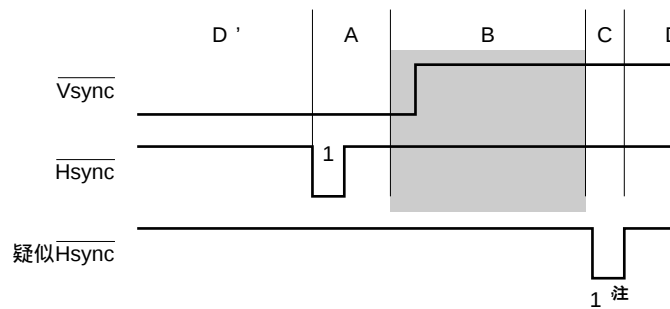
図2-13 同期保護回路の動作(モード2)



$\overline{\text{Hsync}}$ のLow期間および $\overline{\text{Hsync}}$ の立ち上がりから、あるドット・クロック数で決まる期間(A領域)に $\overline{\text{Vsync}}$ が入力されると、OSD用LSI内部でC領域に疑似 $\overline{\text{Hsync}}$ (1')を出力し、この立ち上がりエッジからカウントを始め、そのあとは $\overline{\text{Hsync}}$ を数えます。

(3) モード3

図2-14 同期保護回路の動作(モード3)



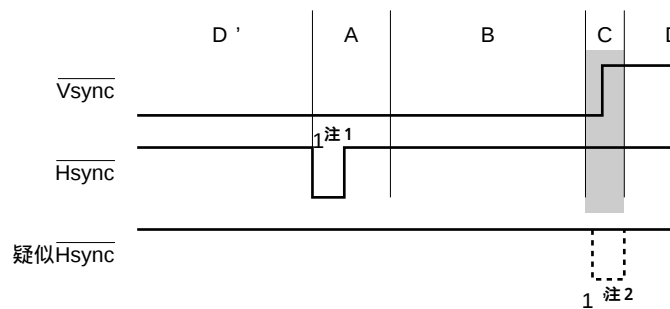
注 前フィールドで疑似 $\overline{\text{Hsync}}$ が出力されていた場合のみ出力します。

B領域に $\overline{\text{Vsync}}$ の立ち上がりエッジが入力されると、前のフィールドで疑似 $\overline{\text{Hsync}}$ の信号が出力されていれば、このフィールドでも疑似 $\overline{\text{Hsync}}$ (1') をC領域で出力し、この疑似 $\overline{\text{Hsync}}$ (1') の立ち上がりエッジからカウントを始め、その後は $\overline{\text{Hsync}}$ の数を数えます。

しかし、前のフィールドで疑似 $\overline{\text{Hsync}}$ が出力されていなければ、このフィールドでは疑似 $\overline{\text{Hsync}}$ を出力せず、入力された次の $\overline{\text{Hsync}}$ の立ち上がりエッジからカウントを開始します。

(4) モード4

図2-15 同期保護回路の動作(モード4)



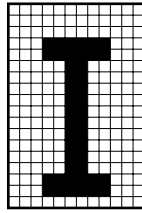
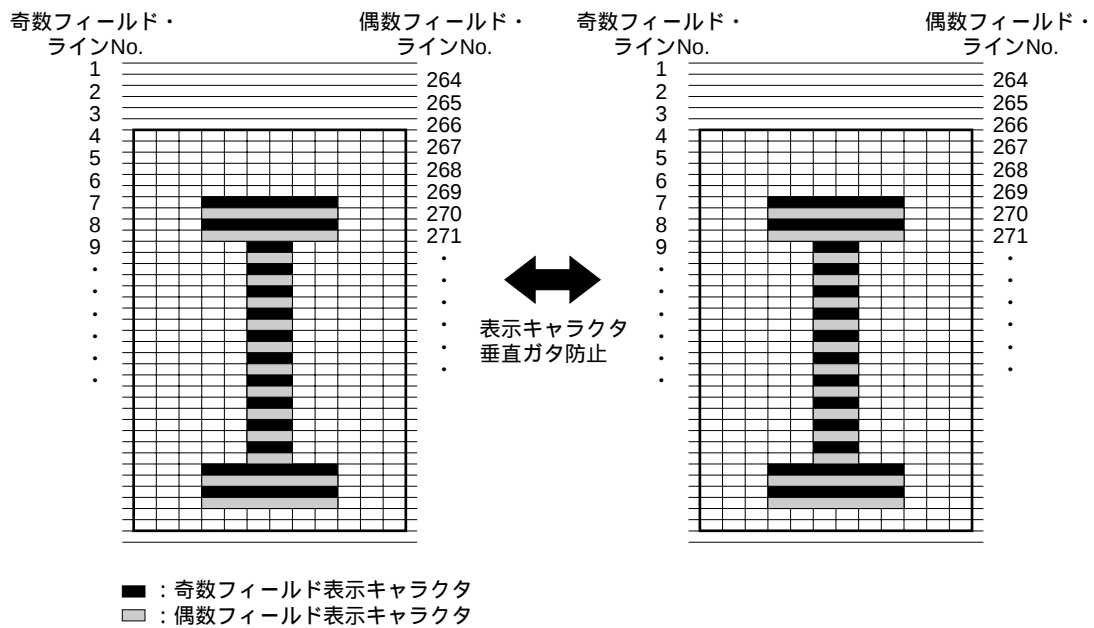
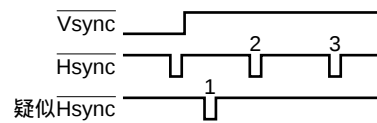
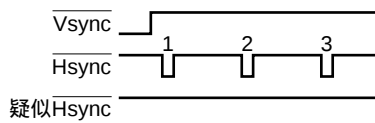
注1．カウントされません。次の $\overline{\text{Hsync}}$ からカウントを開始します。

2．前フィールドの状態にかかわらず疑似 $\overline{\text{Hsync}}$ は出力されません。

C領域に $\overline{\text{Vsync}}$ が入力されると、前フィールドの状態にかかわらず、疑似 $\overline{\text{Hsync}}$ (1') は出力せず、次に入力された $\overline{\text{Hsync}}$ の立ち上がりエッジからカウントを開始します。

図2 - 16 表示キャラクタの垂直ガタ防止メカニズム

(a) キャラクタ・パターン

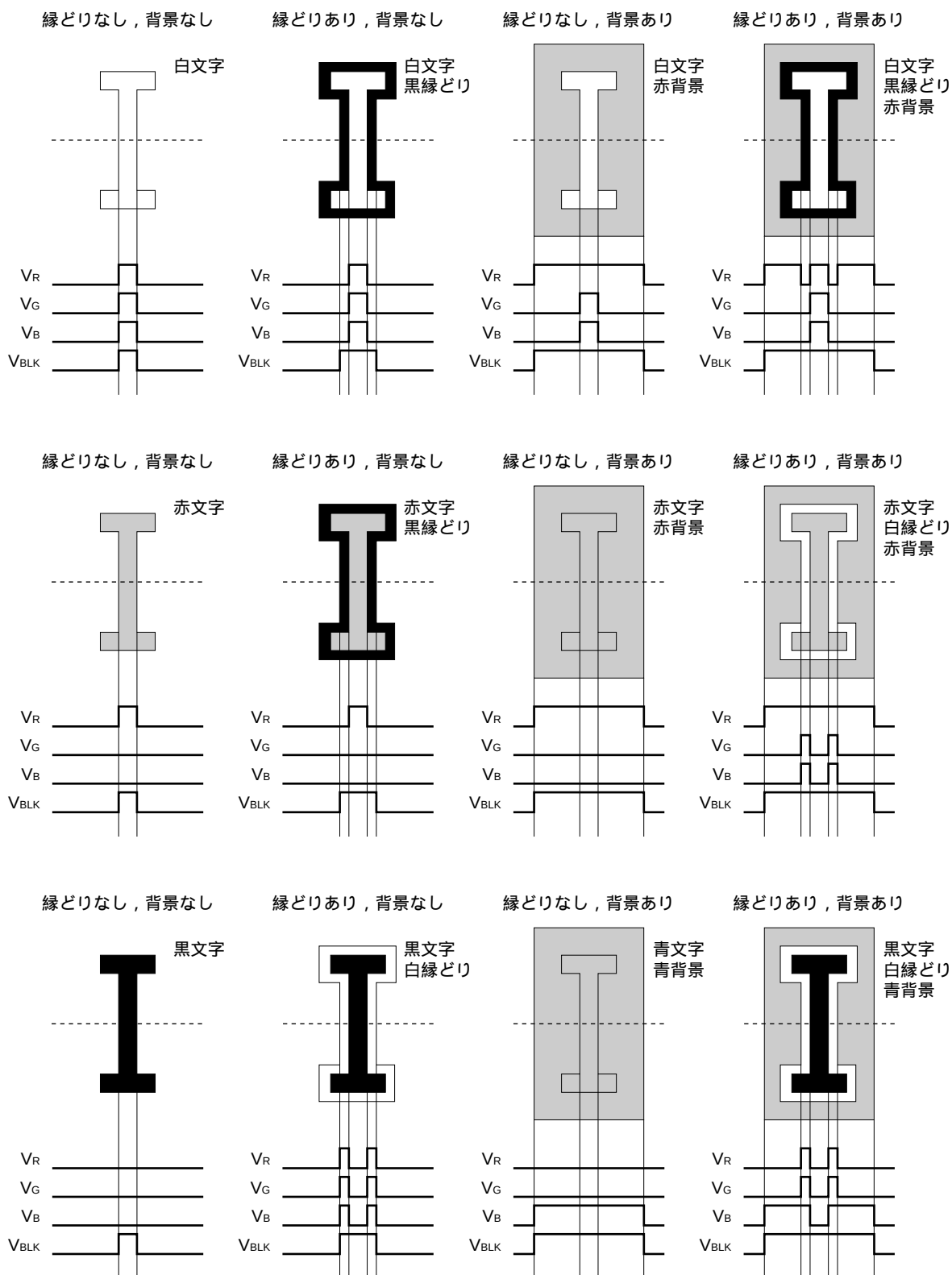
(b) 表示キャラクタ垂直ガタ発生防止モデル (奇数フィールドの最初で $\overline{\text{Vsync}}$ の揺れが発生した場合)

備考 $\overline{\text{Hsync}}$ 立ち上がりエッジ付近で $\overline{\text{Vsync}}$ が揺れても、同期保護回路の働きにより疑似 $\overline{\text{Hsync}}$ が発生し、表示キャラクタの垂直ガタは発生しません。

2.3.2 RGB + V_{C1} + V_{C2} 時のR, G, B, BLK出力

マスク・オプション (μ PD6461, 6462) , 初期状態設定コマンド (μ PD6466) で、出力端子をRGB + V_{C1} + V_{C2} で設定した場合、R, G, B, BLK出力の関係は図2 - 17のようになります。

図2 - 17 出力端子：RGB + V_{C1} + V_{C2}時のR, G, B, BLK出力イメージ例

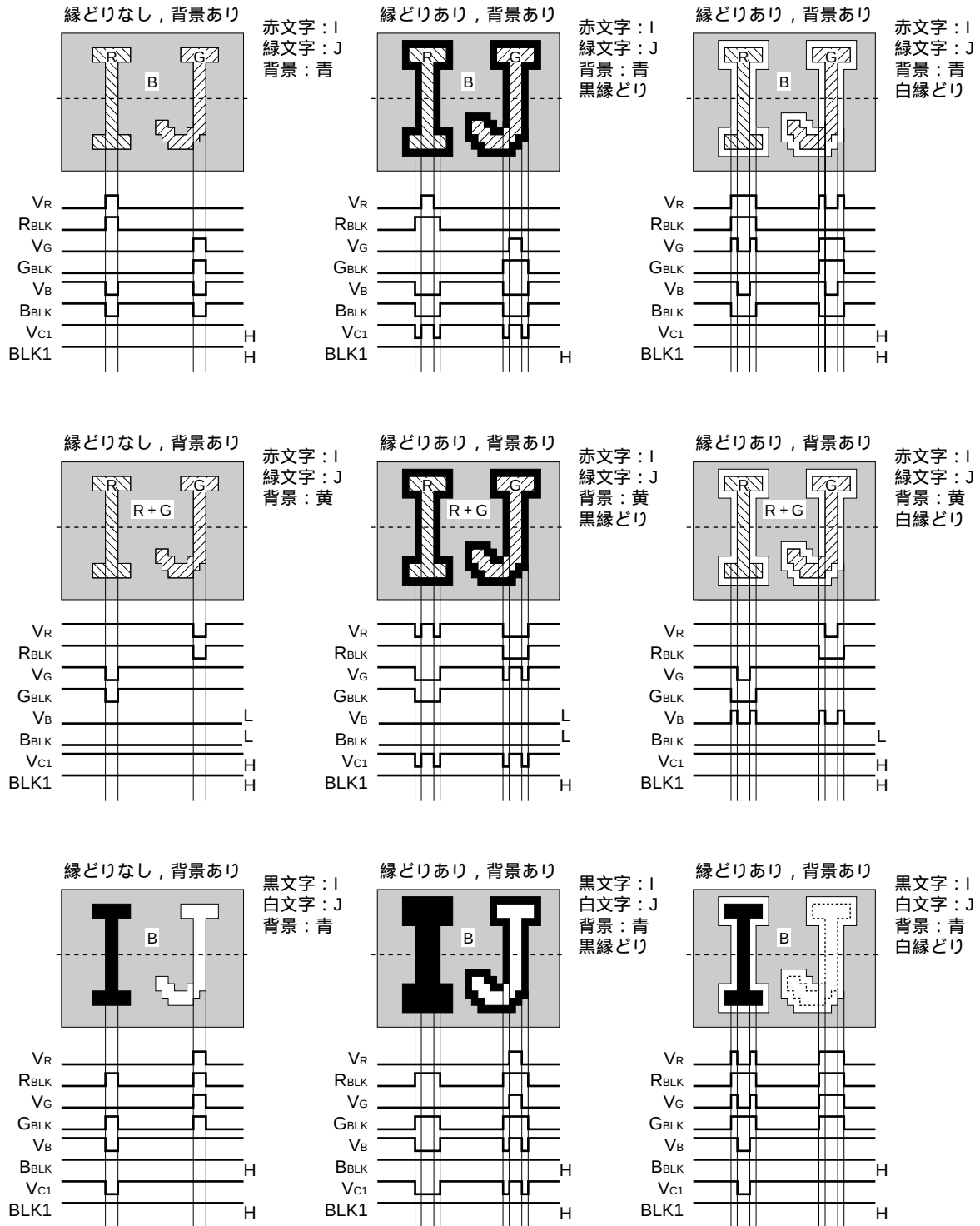


備考 各出力端子波形は，キャラクタ中央の破線上（横方向）での出力を表します。

2.3.3 RGB + RGB対応ブランキング (3BLK) 時のR, G, B, BLK出力

マスク・コード・オプション (μPD6461, 6462), 初期状態設定コマンド (μPD6466) で, 出力端子をRGB + 3BLKで設定した場合, R, G, B, BLK出力の関係は図2-18のようになります。

図2-18 RGB + 3BLK時のR, G, B, BLK出力イメージ例



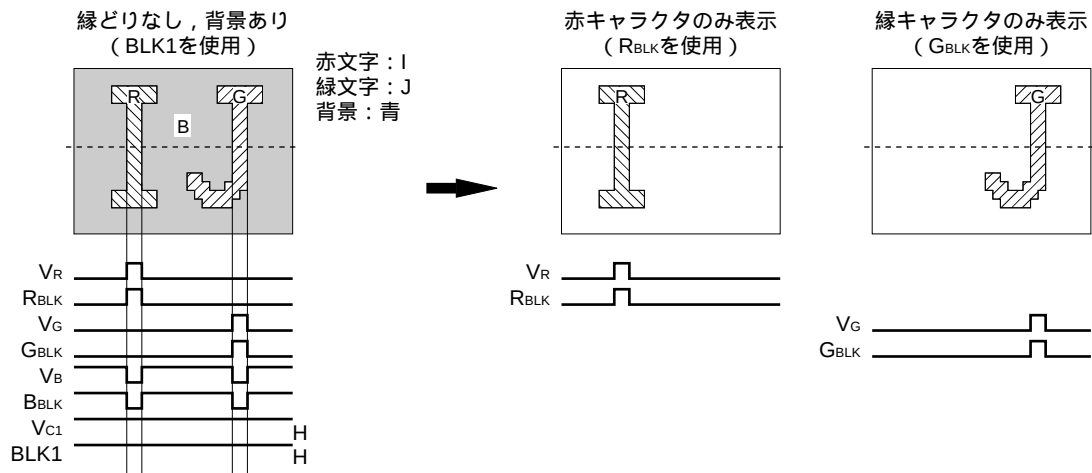
備考1. 各出力端子波形は, キャラクタ中央の破線上 (横方向) での出力を表します。

2. VC1はVR, VG, VBの論理和, BLK1はRBLK, GBLK, BBLKの論理和となります。

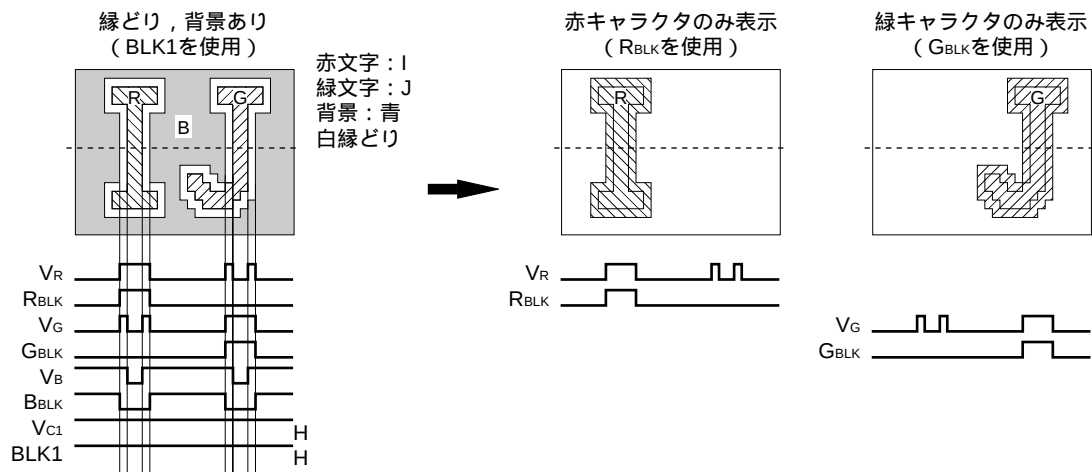
1つの画像データを2画面分用意し、それぞれ違うキャラクタを同時に表示したいとき（カメラ一体型VTRにおいて、ビュー・ファインダに赤キャラクタのみを表示し、ビデオ・テープには緑キャラクタのみを写し込むときなど）は、図2-19（a）のようにRGB対応ブランキング信号を使用します。白縁どり設定のときもRGB対応ブランキング信号を使用することにより、単色のキャラクタのみを表示することができますが、図2-19（b）のようにキャラクタ部分と縁どり部分の色が同一となります。

図2-19 RGB対応ブランキング信号の使用例

（a）縁どりなしの場合



（b）白縁どり設定の場合



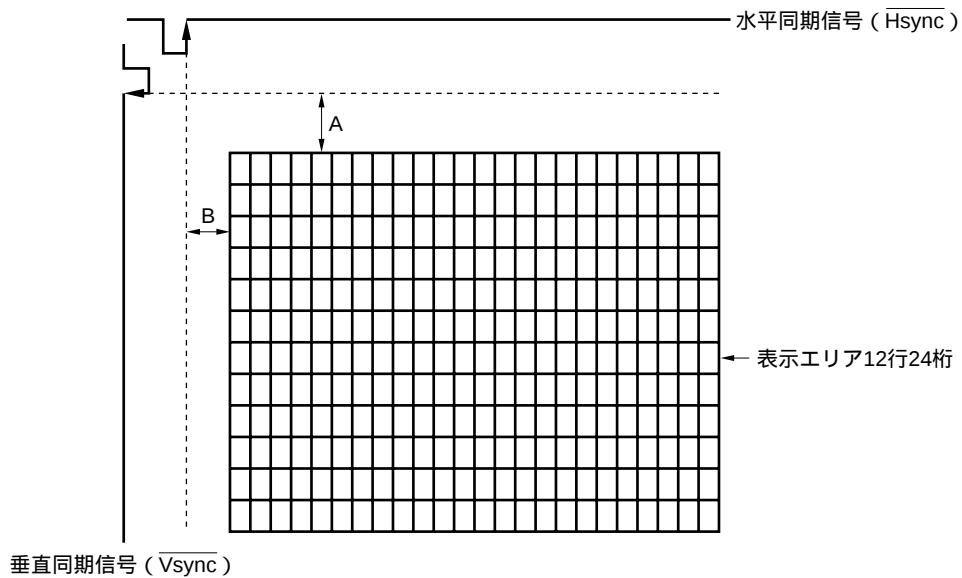
2.4 キャラクタ

2.4.1 キャラクタの表示

OSD用LSIは、キャラクタ・ジェネレータROMの内容を、12行24桁の表示領域に表示します。表示領域のイメージを図2 - 20に示します。

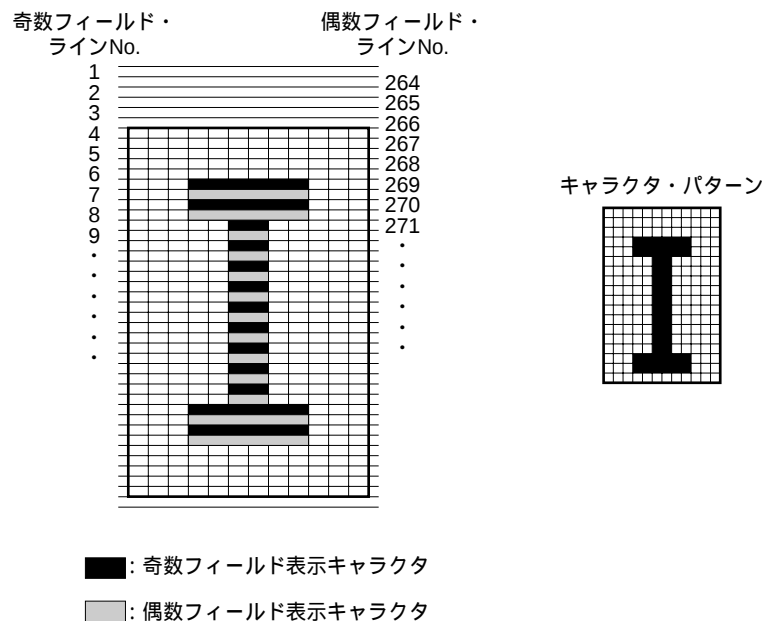
図2 - 20 キャラクタの表示

(a) キャラクタ位置制御



備考 キャラクタ位置制御コマンドにより、A：水平表示開始位置、B：垂直表示開始位置を制御します。

(b) インタレース時の表示イメージ例 (A = 3Hとした場合)



2.4.2 キャラクタ・パターン

当社にて貸し出しのキャラクタ・パターン・エディタ（詳細は第5章 開発ツールを参照してください）でキャラクタのデザインが可能です。キャラクタ・パターン・エディタの貸し出しに関するお問い合わせは、NEC特約店または当社販売員にご相談ください。

また、NEC標準品のキャラクタ・パターンについては、各製品のデータ・シートを参照してください。

2.5 コマンド

2.5.1 コマンドの形式について

OSD用LSIの制御コマンドは、8ビット単位の可変語長型シリアル入力形式になっています。

コマンド形式は、命令とデータを合わせて8ビットの1バイト・コマンド、2バイト・コマンドおよび短縮入力が可能な2バイト連続コマンドの3種類で構成されています。

各製品のコマンド・データ転送形式は、表2-2のようになります。

表2-2 コマンド・データ転送形式について

品 名		コマンド・データ転送形式
ビデオ系	μ PD6464A, 6465	MSBファースト
RGB系	μ PD6461, 6462	マスク・オプションにてMSBファースト/LSBファーストを選択
	μ PD6466	CMDCT端子にてMSBファースト/LSBファーストを選択

2.5.2 コマンド一覧

ここでは、各製品のコマンド一覧表を紹介します。コマンドの詳細については、各製品のデータ・シートを参照してください。

表2 - 3 μ PD6464A, 6465コマンド一覧表

1バイト・コマンド

(MSB)

機 能	D7	D6	D5	D4	D3	D2	D1	D0
ビデオRAM一括解除	0	0	0	0	0	0	0	0
表示制御	0	0	0	1	D0	LC	BL1	BL0
内部映像信号色制御	0	0	1	0	R	G	B	0
背景制御	0	0	1	1	0	BS1	BS0	0
内部 / 外部モード制御, 水晶発振制御	0	1	0	0	0	E/I	0	XOSC
映像信号方式制御	0	1	0	0	1	N/P2	N/P1	N/P0
発振方式制御	0	1	0	1	0	0	Xfc	0

2バイト・コマンド

(MSB)

機 能	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
表示位置制御	1	0	0	0	0	0	V4	V3	V2	V1	V0	H4	H3	H2	H1	H0
書き込みアドレス制御	1	0	0	0	1	0	0	AR3	AR2	AR1	AR0	AC4	AC3	AC2	AC1	AC0
出力レベル制御	1	0	0	1	0	0	0	VPD	0	0	0	0	0	1	VC1	VC0
キャラクタ・サイズ制御	1	0	0	1	1	0	0	0	0	S0	0	0	AR3	AR2	AR1	AR0
テスト・モード ^注	1	0	1	1	0	0	0	0	T7	T6	T5	T4	T3	T2	T1	T0

注 使用不可

2バイト連続コマンド

(MSB)

機 能	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
表示キャラクタ制御	1	1	0	0	0	0	BL	0	C7 ^注	C6	C5	C4	C3	C2	C1	C0

注 0 (μ PD6464A)

表2-4 μ PD6461, 6462コマンド一覧表 (MSBファースト)

1バイト・コマンド (MSB)

機能	D7	D6	D5	D4	D3	D2	D1	D0
ビデオRAM一括解除	0	0	0	0	0	0	0	0
キャラクタ表示制御	0	0	0	1	DO	LC	BL1	BL0
背景色 / 縁どり色制御	0	0	1	0	R	G	B	BFC
3系統独立表示ON/OFF	0	1	1	1	0	DOA	DOB	DOC
キャラクタ反転ON/OFF	0	0	1	1	1	0	0	BCRE

2バイト・コマンド (MSB)

機能	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
キャラクタ表示位置制御	1	0	0	0	0	0	V4	V3	V2	V1	V0	H4	H3	H2	H1	H0
書き込みアドレス制御	1	0	0	0	1	0	0	AR3	AR2	AR1	AR0	AC4	AC3	AC2	AC1	AC0
出力端子制御	1	0	0	1	1	1	0	0	V _{C2}	V _{C1}	0	0	AR3	AR2	AR1	AR0
キャラクタ・サイズ制御	1	0	0	1	1	0	0	0	0	S	0	0	AR3	AR2	AR1	AR0
3系統背景制御	1	0	1	1	0	0	1	BA1	BA0	BFA	BB1	BB0	BFB	BC1	BC0	BFC
テスト・モード ^注	1	0	1	1	0	0	0	T8	T7	T6	T5	T4	T3	T2	T1	T0

注 使用不可

2バイト連続コマンド (MSB)

機能	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
表示キャラクタ制御	1	1	RV	R	G	B	BL	V _{C2}	C7 ^注	C6	C5	C4	C3	C2	C1	C0

注 μ PD6462では、キャラクタの第7ビットがDon't careとなります。

表2 - 5 μ PD6461, 6462コマンド一覧表 (LSBファースト)

1 バイト・コマンド (LSB)

機 能	D0	D1	D2	D3	D4	D5	D6	D7
ビデオRAM一括解除	0	0	0	0	0	0	0	0
キャラクタ表示制御	BL0	BL1	LC	DO	1	0	0	0
背景色 / 縁どり色制御	BFC	B	G	R	0	1	0	0
3系統独立表示ON/OFF	DOC	DOB	DOA	0	1	1	1	0
キャラクタ反転ON/OFF	BCRE	0	0	1	1	1	0	0

2 バイト・コマンド (LSB)

機 能	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
キャラクタ表示位置制御	V3	V4	0	0	0	0	0	1	H0	H1	H2	H3	H4	V0	V1	V2
書き込みアドレス制御	AR3	0	0	1	0	0	0	1	AC0	AC1	AC2	AC3	AC4	AR0	AR1	AR2
出力端子制御	0	0	1	1	1	0	0	1	AR0	AR1	AR2	AR3	0	0	V _{C1}	V _{C2}
キャラクタ・サイズ制御	0	0	0	1	1	0	0	1	AR0	AR1	AR2	AR3	0	0	S	0
3系統背景制御	BA1	1	0	0	1	1	0	1	BFC	BC0	BC1	BFB	BB0	BB1	BFA	BA0
テスト・モード ^注	T8	0	0	0	1	1	0	1	T0	T1	T2	T3	T4	T5	T6	T7

注 使用不可

2 バイト連続コマンド (LSB)

機 能	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
表示キャラクタ制御	V _{C2}	BL	B	G	R	RV	1	1	C0	C1	C2	C3	C4	C5	C6	C7 ^注

注 μ PD6462では、キャラクタの第7ビットがDon't careとなります。

表2 - 6 μ PD6466コマンド一覧表 (MSBファースト)

1 バイト・コマンド (MSB)

機 能	D7	D6	D5	D4	D3	D2	D1	D0
ビデオRAM一括解除	0	0	0	0	0	0	0	0
表示制御	0	0	0	1	DO	LC	BL1	BL0
背景色 / 縁どり色制御	0	0	1	0	R	G	B	BFC
3 系統独立表示ON/OFF	0	1	1	1	0	DOA	DOB	DOC
キャラクタ色反転ON/OFF	0	1	1	1	1	0	0	BCRE
ブルー・バックON/OFF	0	1	1	1	1	CLR	0	BB
キャラクタ・アドレス・バンク切り替え	0	1	1	1	1	1	1	BC
出力スイッチ制御	0	1	0	S3A	S3B	SW4	SW2	SW1

2 バイト・コマンド (MSB)

機 能	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
キャラクタ表示位置制御	1	0	0	0	0	0	V4	V3	V2	V1	V0	H4	H3	H2	H1	H0
書き込みアドレス制御	1	0	0	0	1	0	0	AR3	AR2	AR1	AR0	AC4	AC3	AC2	AC1	AC0
出力端子制御	1	0	0	1	1	1	0	0	OD1	OD0	0	0	AR3	AR2	AR1	AR0
キャラクタ・サイズ制御	1	0	0	1	1	0	SV1	SV0	SH1	SH0	0	0	AR3	AR2	AR1	AR0
3 系統背景制御	1	0	1	1	0	0	1	BA1	BA0	BFA	BB1	BB0	BFB	BC1	BC0	BFC
初期状態設定	1	0	1	1	0	1	0	0	0	BR	RS	OP1	OP0	COC	VST	OSC
テスト・モード ^注	1	0	1	1	0	0	0	0	T7	T6	T5	T4	T3	T2	T1	T0

注 使用不可

2 バイト連続コマンド (MSB)

機 能	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
表示キャラクタ制御	1	1	RV	R	G	B	BL	V _{C2}	C7	C6	C5	C4	C3	C2	C1	C0

表2 - 7 μ PD6466コマンド一覧表 (LSBファースト)

1 バイト・コマンド (LSB)

機 能	D0	D1	D2	D3	D4	D5	D6	D7
ビデオRAM一括解除	0	0	0	0	0	0	0	0
表示制御	BL0	BL1	LC	DO	1	0	0	0
背景色 / 縁どり色制御	BFC	B	G	R	0	1	0	0
3 系統独立表示ON/OFF	DOC	DOB	DOA	0	1	1	1	0
キャラクタ色反転ON/OFF	BCRE	0	0	1	1	1	0	0
ブルー・バックON/OFF	BB	0	CLR	1	1	1	1	0
キャラクタ・アドレス・バンク切り替え	BC	1	1	1	1	1	1	0
出力スイッチ制御	SW1	SW2	SW4	S3B	S3A	0	1	0

2 バイト・コマンド (LSB)

機 能	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
キャラクタ表示位置制御	V3	V4	0	0	0	0	0	1	H0	H1	H2	H3	H4	V0	V1	V2
書き込みアドレス制御	AR3	0	0	1	0	0	0	1	AC0	AC1	AC2	AC3	AC4	AR0	AR1	AR2
出力端子制御	0	0	1	1	1	0	0	1	AR0	AR1	AR2	AR3	0	0	OD0	OD1
キャラクタ・サイズ制御	SV0	SV1	0	1	1	0	0	1	AR0	AR1	AR2	AR3	0	0	SH0	SH1
3 系統背景制御	BA1	1	0	0	1	1	0	1	BFC	BC0	BC1	BFB	BB0	BB1	BFA	BA0
初期状態設定	0	0	1	0	1	1	0	1	OSC	VST	COC	OP0	OP1	RS	BR	0
テスト・モード注	0	0	0	0	1	1	0	1	T0	T1	T2	T3	T4	T5	T6	T7

注 使用不可

2 バイト連続コマンド (LSB)

機 能	D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
表示キャラクタ制御	Vc2	BL	B	G	R	RV	1	1	C0	C1	C2	C3	C4	C5	C6	C7

2.6 OSD用LSIの電源投入時の初期化について

OSD用LSIの電源投入時には、デバイスの内部状態が不定となっているため、 $\overline{\text{PCL}}$ 端子を一定時間ロウ・レベルにしてパワーオン・クリアを実行し、デバイスの初期化を行ってください。パワーオン・クリアによる各制御レジスタの設定は、次のようになります。

- ・テスト・モード解除
- ・ビデオRAMのすべて（12行24桁）のキャラクタ・データをDisplay Off Dataに設定
- ・点滅データをOFFに設定
- ・ビデオRAM書き込みアドレスを0行0桁に設定
- ・キャラクタ・サイズは全行1倍（標準サイズ）に設定
- ・表示OFF，LC発振ONに設定
- ・出力端子制御で設定した行指定を解除（ μ PD6461, 6462, 6466）
- ・初期状態のデフォルト設定（ μ PD6466）
- ・出力系統ごとの表示ON/OFF設定をOFF（ μ PD6466）
- ・3系統ともに背景，縁どりなし（ μ PD6466）
- ・ブルーバックOFF（ μ PD6466）
- ・キャラクタ・アドレスのバンクは下位（0）バンク（ μ PD6466）

パワーオン・クリアに必要な時間は次式により求められます。

$$t(\text{パワーオン・クリアに必要な時間}) = t_{\text{PCL}} + \{ \text{ビデオRAMクリア時間} \}$$

$$= 10 (\mu\text{s MIN.}) + \{ 10 (\mu\text{s}) + 12/f_{\text{osc}} (\text{MHz}) \times 288 [\mu\text{s}] \}$$

f_{osc} (MHz) : LC発振周波数または外部クロック周波数

備考 1. パワーオン・クリア実行中はコマンドを入力しないでください。

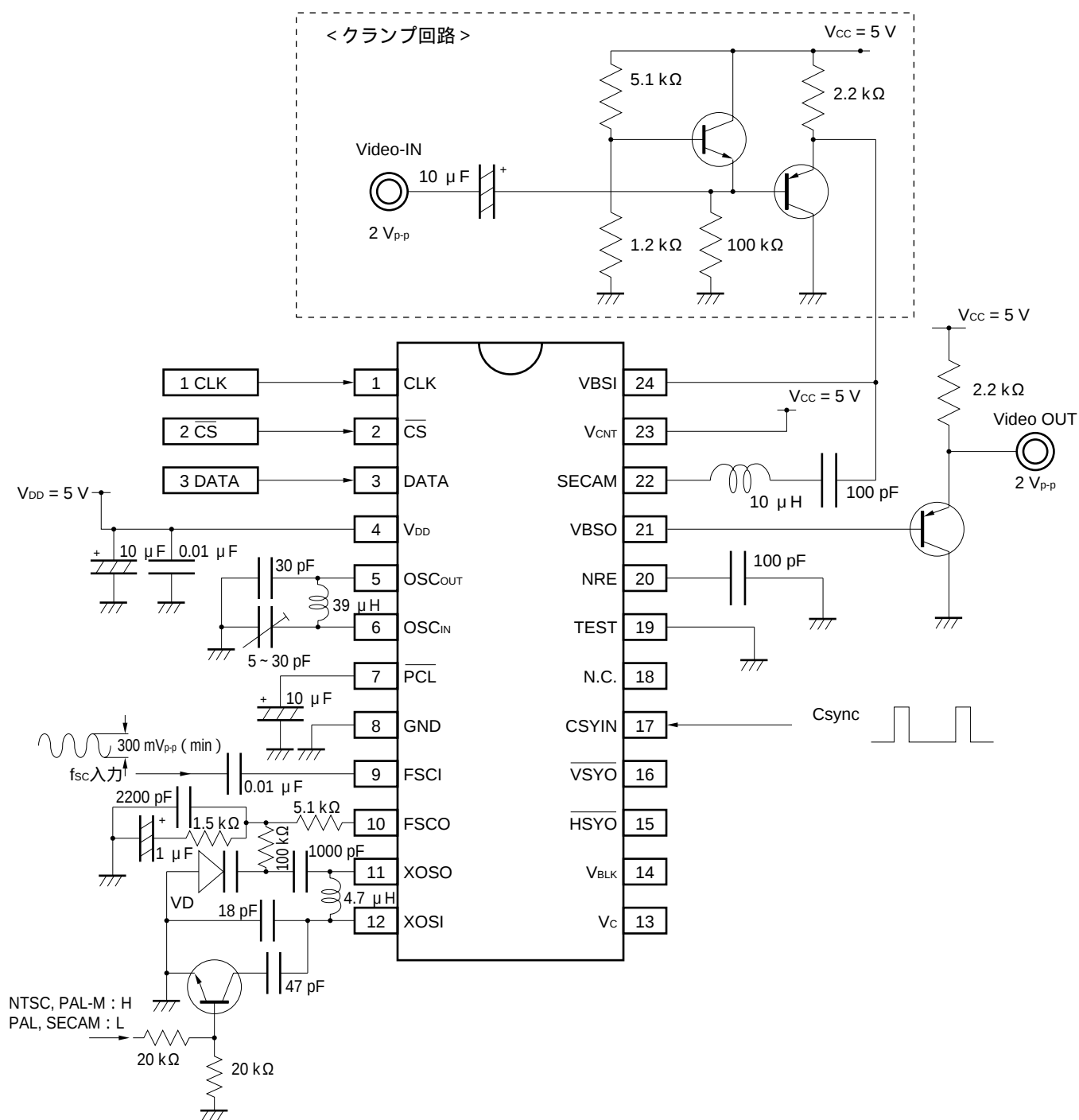
2. ビデオRAMのクリアには、ドット・クロックが必要となります。外部クロック入力選択時にパワーオン・クリアまたはビデオRAM一括解除を実行する場合は、あらかじめOSC_{IN}端子からドット・クロックを入力しておいてください。

3. パワーオン・クリアは $\overline{\text{PCL}}$ 端子への信号入力によるハードウェア・リセットであり、ビデオRAMのクリア，テスト・モード解除を含む初期化を行います。これに対し，ビデオRAM一括解除はコマンド（ソフトウェア）で初期化を行うソフトウェア・リセットであり，テスト・モード解除は実行しません。

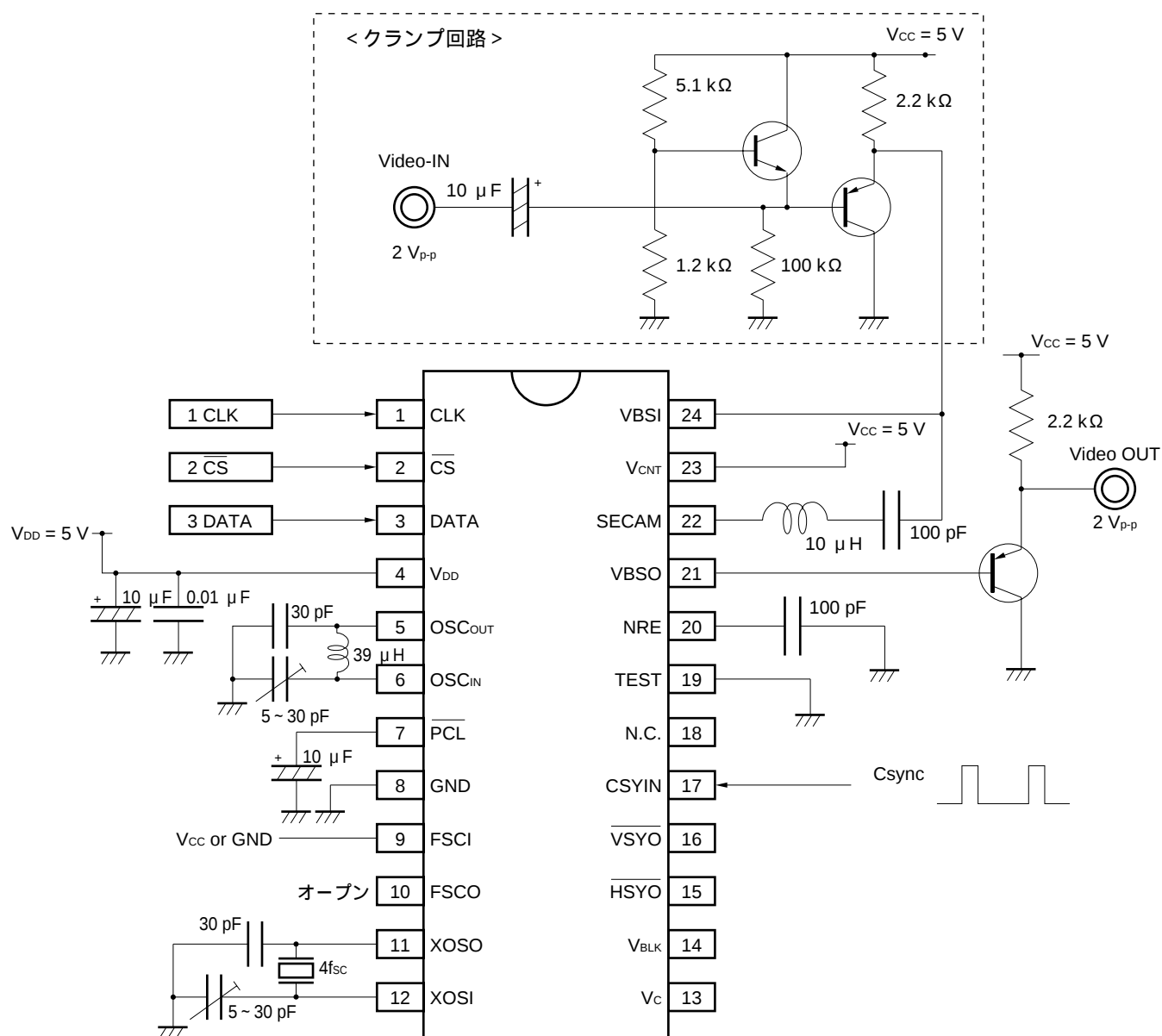
第3章 応用例

3.1 VTR系OSD用LSIの応用例

3.1.1 μ PD6464A, 6465 応用回路例

図3-1 μ PD6464A, 6465 応用回路例 (4 通倍発振時)

- 注意**
1. クランプ回路は24ピンにシンクチップ・レベル1 V DCを直接入力できる場合は不要です。
 2. 20ピンは不要輻射対策用です。
 3. この回路は2 V_{p-p}のビデオ信号入力時の場合です。
 4. VD (バラクタ・ダイオード) には, 1SV163相当品を使用できます。

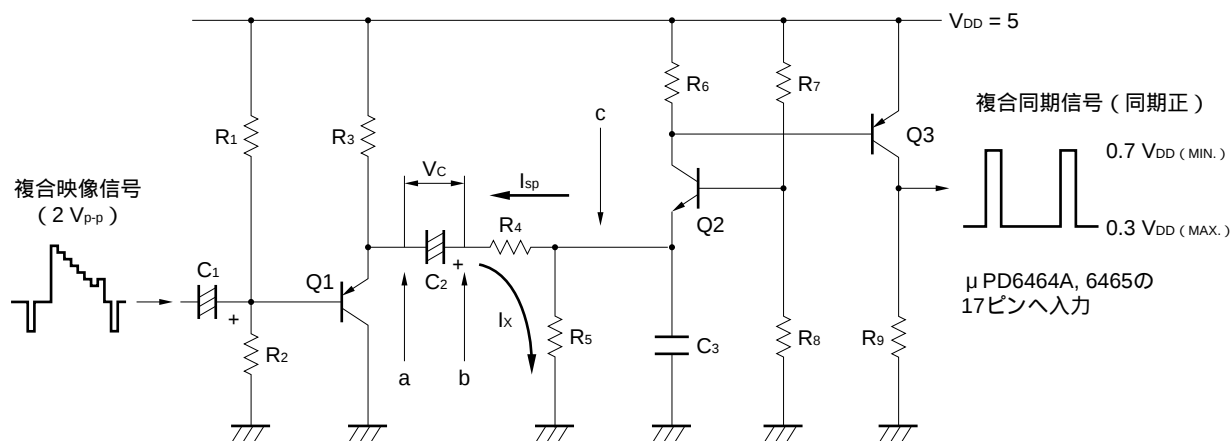
図3 - 2 μ PD6464A, 6465応用回路例 (4fsc水晶発振時)

- 注意
1. クランプ回路は24ピンにシンクチップ・レベル1 V DCを直接入力できる場合は不要です。
 2. 20ピンは不要輻射対策用です。
 3. この回路は2 V_{p-p}のビデオ信号入力時の場合です。
 4. 9ピンはGNDまたはV_{cc}に接続してください(オープンは不可)。
10ピンはオープンにしてください。

3.1.2 複合同期信号 (Csync) 分離回路

図3-3 複合同期信号 (Csync) 分離回路

(a) 複合同期信号分離回路例



$R_1 = 5.1 \text{ k}\Omega$, $R_2 = 1.2 \text{ k}\Omega$, $R_3 = 1 \text{ k}\Omega$, $R_4 = 220 \text{ }\Omega$, $R_5 = 100 \text{ k}\Omega$, $R_6 = 10 \text{ k}\Omega$, $R_7 = 1 \text{ k}\Omega$, $R_8 = 2.2 \text{ k}\Omega$,
 $R_9 = 10 \text{ k}\Omega$, $C_1 = 10 \text{ }\mu\text{F}$, $C_2 = 1 \text{ }\mu\text{F}$, $C_3 = 1000 \text{ pF}$

(b) 同期信号分離波形イメージ

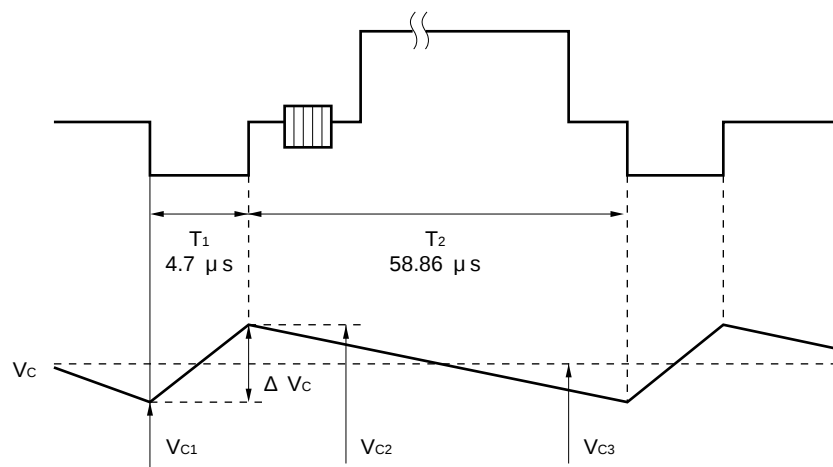


図3-3の動作とスライス・レベル決定方法を次に示します。

図3-3(a)のa, b, c各点での電圧は以下のようになります。

$$a = V_L, b = V_L + V_C, c = V_H$$

備考 V_L : a点でのシンクチップ電圧

V_H : Q2のスレッショールド電圧

$R_5 \gg R_4$, C_2 が十分に大きいと考えると, $V = \frac{1}{C} \int i dt$ より, 充電時と放電時の ΔV_C は以下のようになります。

$$\text{充電時: } \Delta V_C = \frac{V_H - (V_L + V_{C1})}{R_4} \times T_1 \times \frac{1}{C_2}$$

$$\text{放電時: } \Delta V_C = \frac{V_L + V_{C2}}{R_5} \times T_2 \times \frac{1}{C_2}$$

V_C は, 充電時と放電時の ΔV_C が同じになるところで安定します(V_C の平均電圧= V_{C3} とします)。マクロ的にみると, V_{C3} で同期の底がクランプされ, Q2のスレッショールド電圧(V_H)でコンパレートされます。したがって, スライス・レベル V_S は以下のようになります。

$$V_S = V_H - (V_{C3} + V_L)$$

ここで ΔV_C を等しいと考えると($V_{C1} = V_{C2} = V_{C3}$),

$$\frac{V_H - (V_L + V_{C1})}{R_4} \times T_1 = \frac{V_L + V_{C2}}{R_5} \times T_2$$

$V_S = V_H - (V_L + V_{C3})$ を代入し, 消去すると,

$$V_S \left(\frac{1}{R_4} - \frac{T_2}{R_5 T_1} \right) = \frac{V_H}{R_5} \times \frac{T_2}{T_1}$$

ここで $\frac{1}{R_4} \gg \frac{T_2}{R_5 T_1}$ とすると,

$$V_S = V_H \times \frac{R_4}{R_5} \times \frac{T_2}{T_1}$$

図3-3では, $V_H = 2.7 \text{ V}$, $R_4 = 220 \text{ } \Omega$, $R_5 = 100 \text{ k}\Omega$, $T_1 = 4.7 \text{ } \mu\text{s}$, $T_2 = 58.86 \text{ } \mu\text{s}$ のため, スライス・レベル V_S は次のようになります。

$$V_S = 2.7 \times \frac{220}{100000} \times \frac{58.86}{4.7}$$

$$74 \text{ mV}$$

V_s を小さくすると水平同期分離には有利ですが、垂直同期分離には不利となります。また、逆に V_s を大きくすると、水平同期分離の雑音（ヒゲ）による同期不良（ジッタ）などの原因となります。そのため、定数は入力される信号に応じて最適化する必要があります。

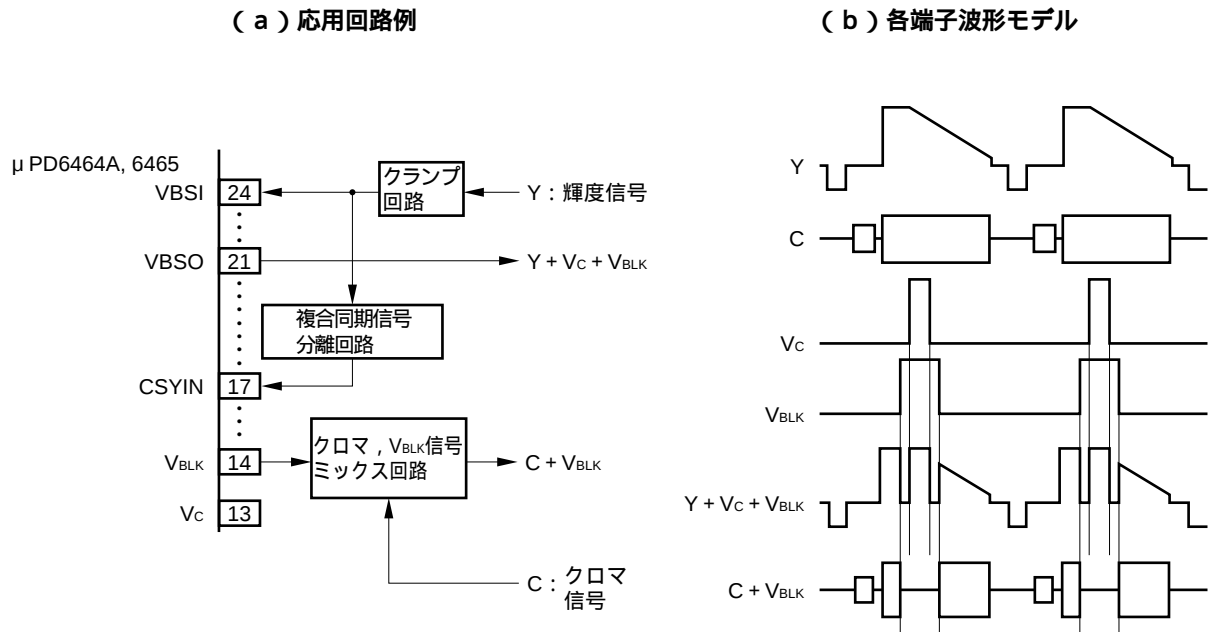
C_2 の容量値については、充放電電流に比較して十分大きい値を選びますが、あまり大きくしすぎると過渡応答特性が悪くなり、入力信号の急激なAPL変動に対して追従できなくなります。

図3 - 3（a）の回路では、測定をしやすくするために入力をコンデンサ結合にしています。そのため、APL変動に対して弱くなっています。したがって、実際に回路を構成する際には、図3 - 3（a）のQ1に入力する前段に、シンクチップ・クランプ回路を用いて同期先端の電位を確立させたほうが、APL変動に対して強いものになります。

注意 図3 - 3の回路では、回路の構成上、複合同期信号分離後の $\overline{Hsync}$ 同期信号幅が入力信号に比べ大きくなる場合があります。そのため、各製品のデータ・シートに記載されている式によりコマンド連続入力許可時間を算出する場合は、 $\overline{Hsync}$ 同期信号幅（ t_{HWL1} , t_{HWL2} ）に図3 - 3の回路で分離後の $\overline{Hsync}$ 同期信号幅を使う必要があります。

3.1.3 セパレート映像信号入力時応用例

図3 - 4 セパレート映像信号入力時応用回路例



3.1.4 NTSCダイレクト・モード時応用例

NTSCモード時，表3 - 1に示すコマンドを使用することにより，NTSCダイレクト・モードの設定／解除を行います。NTSCダイレクト・モードを使用すると，fsc入力のみでの使用が可能となります。

NTSCダイレクト・モードを使用しない（解除している）場合は，ノーマル・モード（4通倍／水晶発振）になります。

また，このコマンド使用時の応用回路例は図3 - 5のようになります。なお，ここで示す使用方法は参考例であり，当社では推奨しておりません。

表3 - 1 NTSCダイレクト・モード設定コマンド

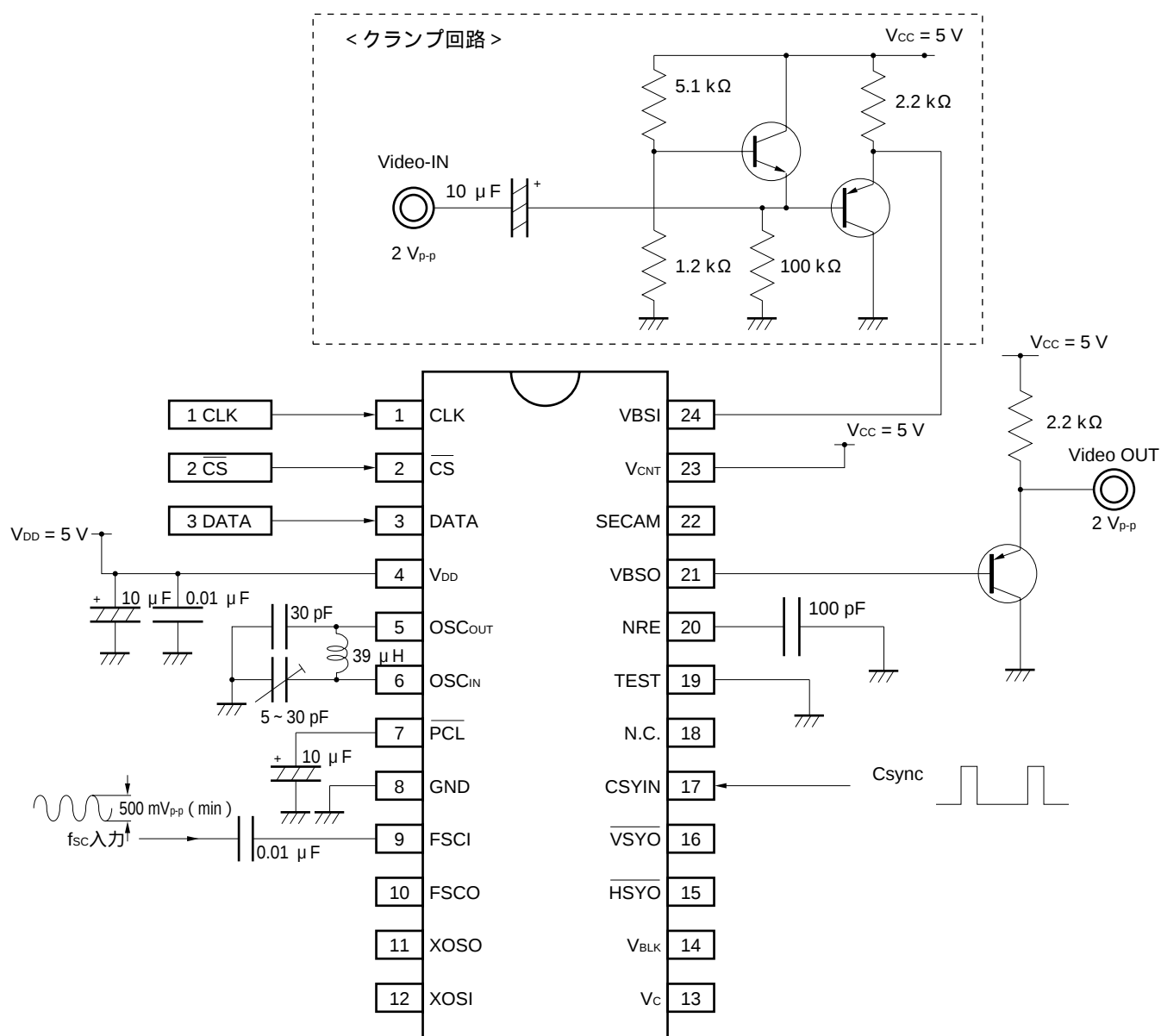
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	1	0	0	0	0	1	1	1	1	D11	D10	0	0

NTSCダイレクト・モード制御ビット		
D11	D10	機 能
0	0	NTSCダイレクト・モード解除
1	1	NTSCダイレクト・モード設定
0	1	設定禁止 （誤動作します）
1	0	

注意 NTSCダイレクト・モードを設定するときには次のことに注意してください。

- 1．fscの入力振幅を500 mV_{p-p}（MIN.）にしてください。
- 2．水晶発振コマンドを発振OFFに設定してください。
- 3．映像信号方式制御コマンドをNTSCに設定してください。
- 4．内部映像信号色は白，黒，青の3色となります（緑は表示できません）。

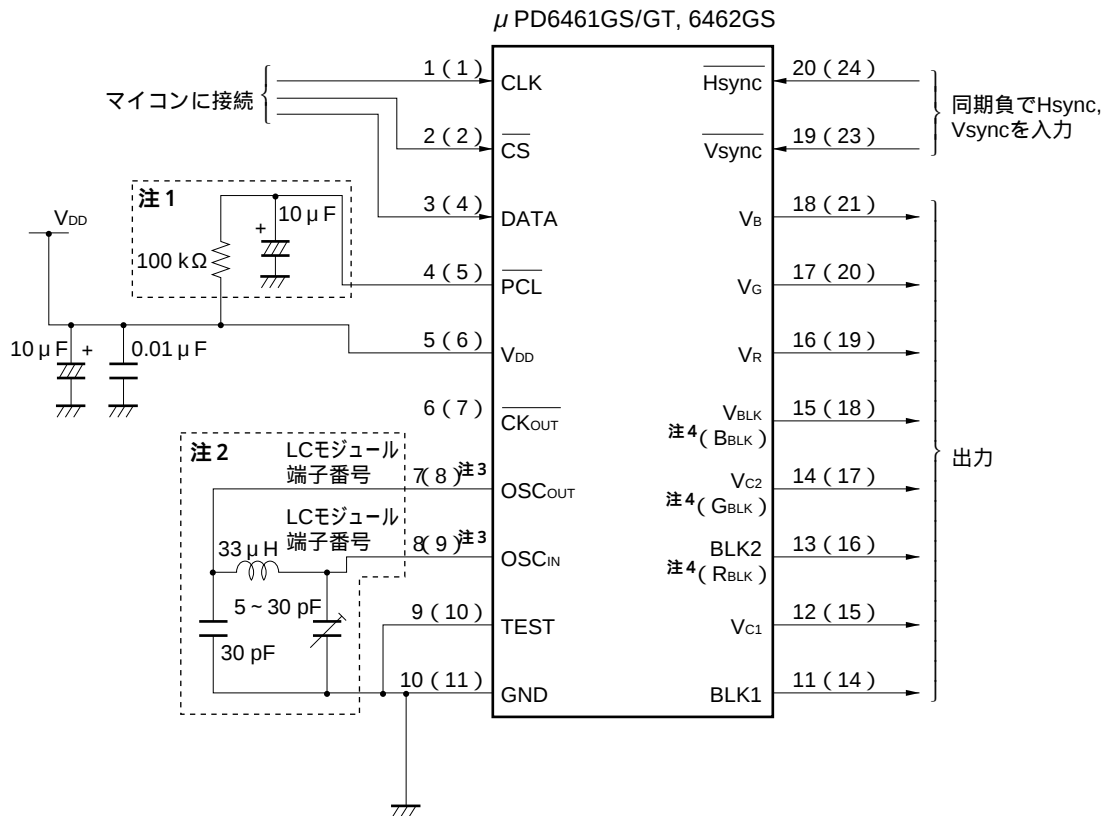
図3-5 NTSCダイレクト・モード時応用回路例



- 注意
1. クランプ回路は24ピンにシンクチップ・レベル1V DCを直接入力できる場合は不要です。
 2. 20ピンは不要輻射対策用です。
 3. この回路は2 V_{p-p}のビデオ信号入力時の場合です。
 4. NTSCダイレクト・モードにするときは、専用のコマンドを入力する必要があります。
 5. 内部映像信号色は、白、黒、青の3色から選択します（緑は表示できません）。
 6. 9ピンに振幅が500 mV_{p-p}以上のf_{sc}信号を入力してください。

3.2 RGB系OSD用LSIの応用例

3.2.1 μ PD6461, 6462 応用回路例

図3-6 μ PD6461, 6462 応用回路例

注1．CR定数は，パワーオン・クリア規格を満足するように設定してください。

2．この回路は，LCモジュール：東光株式会社（型名：Q285NCIS-11181）の使用により，外付け部品の点数の削減および発振周波数の簡易調整が実現できます。

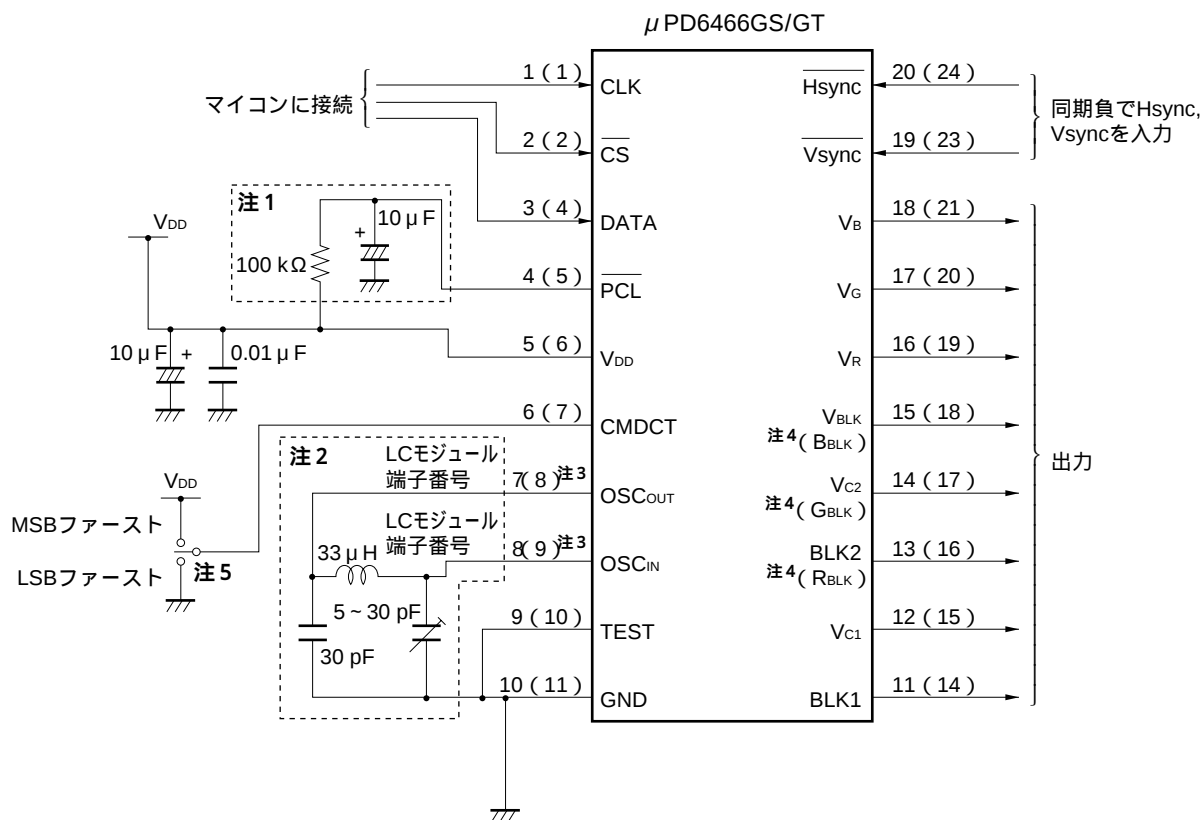
3．外部クロック入力時は，次のように接続してください。

OSCIN端子：外部クロック入力，OSCOUT端子：オープン

4．（ ）内は，マスク・コード・オプションで設定します（RGB + RGB対応ブランキング）。

備考1．（ ）内は， μ PD6461GT- $\times \times \times$ の端子番号です。

2． μ PD6461GT- $\times \times \times$ では，N.C.端子（端子番号3, 12, 13, 22）をGNDに接続することによって，リード・フレームを介するノイズの影響を低減できます。

3.2.2 μ PD6466 応用回路例図3-7 μ PD6466 応用回路例

注1．CR定数は，パワーオン・クリア規格を満足するように設定してください。

2．この回路は，LCモジュール：東光株式会社（型名：Q285NCIS-11181）の使用により，外付け部品の点数の削減および発振周波数の簡易調整が実現できます。

3．外部クロック入力時は，次のように接続してください。

OSC_{IN}端子：外部クロック入力，OSC_{OUT}端子：オープン

4．（ ）内は，初期状態設定コマンドで設定します（RGB + RGB対応ブランキング）。

5．オープン時はLSBファーストになります。

備考1．（ ）内は， μ PD6466GT- $\times \times \times$ の端子番号です。

2． μ PD6466GT- $\times \times \times$ では，N.C.端子（端子番号3, 12, 13, 22）をGNDに接続することによって，リード・フレームを介するノイズの影響を低減できます。

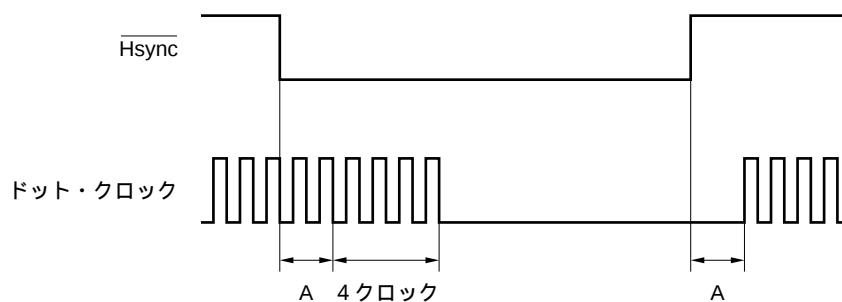
3.3 LC発振回路部への外部クロック強制入力

ここで示す外部クロック入力条件は参考例であり、当社では推奨しておりません。

また、 μ PD6461, 6462のマスク・オプションにLC発振を指定して使用する場合または μ PD6464A, 6465を使用する場合の参考例です。 μ PD6461, 6462のマスク・オプションに外部クロック入力を選択した場合や μ PD6466を使用する場合の外部クロック入力条件は各製品のデータ・シートを参照してください。

OSD用LSIではLC発振回路を用いてドット・クロックを発生させているため（RGB系OSD用LSIでは外部クロック入力の選択が可能）、強制的に外部クロックを入力する場合には、LC発振時と同様のタイミング（ $\overline{\text{Hsync}}$ 期間中は発振停止）にする必要があります。図3-8に、外部クロック強制入力時のタイミング・チャートを示します。

図3-8 外部クロック強制入力時タイミング・チャート



注意 外部クロックを使用する場合は次のような制約があります。

1. ドット・クロックの停止には、 $\overline{\text{Hsync}}$ の立ち下がりからA期間+数クロック（最小キャラクタ・サイズ時：4クロック）の時間が必要となります。また、各製品のA期間の目安は次のようになります。

μ PD6461, 6462, 6464A : 200 ns (TYP.)

μ PD6465 : 500 ns (TYP.)

$\overline{\text{Hsync}}$ の立ち下がりからドット・クロック停止までのA期間を除くクロック数は水平方向のキャラクタ・サイズに依存し、最小キャラクタ・サイズ時：4クロック、2倍キャラクタ・サイズ時：8クロックとなります。

2. $\overline{\text{Hsync}}$ の立ち上がり時、ドット・クロックは停止しておき、 $\overline{\text{Hsync}}$ を安定させてください。

$\overline{\text{Hsync}}$ の立ち上がりからA期間後にドット・クロックの発振を開始してください。

3. 外部クロックと $\overline{\text{Hsync}}$ の位相関係は常に一定にしてください。

4. OSC_{IN}, OSC_{OUT}端子は次のように接続してください。

OSC_{IN} : 外部クロックを入力

OSC_{OUT} : オープン

第4章 FAQ

4.1 OSD用LSI全般

Q 1 - 1 . 外部クロック入力が可能ですか？

A 1 - 1 . μ PD6461, 6462のマスク・オプションにLC発振を指定して使用する場合または μ PD6464A, 6465を使用する場合に外部クロックを入力することを当社では推奨しておりません。

連続的な外部クロックを入力する場合、 $\overline{\text{Hsync}}$ 期間中に外部クロックを供給する外部のバッファと図2 - 2 ドット・クロック発振等価回路 (a) におけるデバイス内部の強制発振停止用トランジスタがショートし、この経路に異常電流が流れ、トランジスタが破壊される恐れがあります。

μ PD6461, 6462はマスク・オプション、 μ PD6466は初期状態設定コマンドにてドット・クロックのLC発振 / 外部クロック入力の選択が可能となります。詳細は、3.3 LC発振回路部への外部クロック強制入力を参照してください。

Q 1 - 2 . シリアル・データと $\overline{\text{Hsync}}$, $\overline{\text{Vsync}}$ を同期させる必要がありますか？

A 1 - 2 . シリアル・データと $\overline{\text{Hsync}}$, $\overline{\text{Vsync}}$ は非同期となります。ただし、ビデオRAM書き込みデータ転送時にはコマンド連続入力許可時間を厳守する必要があります。

シリアル・データ転送後、そのデータがビデオRAM書き込みに関するものである場合、ドット・クロックを使ってビデオRAMへデータの書き込みが行われます。また、キャラクタ表示ON時の $\overline{\text{Hsync}}$ 期間中はドット・クロックが停止し、ビデオRAMへデータの書き込みができないため、 $\overline{\text{Hsync}}$ 期間が終了してドット・クロックが発振をはじめてからビデオRAMへデータの書き込みを行います。

ビデオRAMのデータ書き込みに必要な時間は、 μ PD6461, 6462の場合、次のようになります。

$$\text{表示OFF時} : \frac{12}{f_{\text{osc}}} \times \text{文字サイズ}$$

$$\text{表示ON時} : \frac{21}{f_{\text{osc}}} \times \text{文字サイズ} + t_{\text{HWL}}$$

コマンド連続入力許可時間に関する詳細は各製品のデータ・シートのコマンド連続入力許可時間 (μ PD6461, 6462, 6466), コマンド入力のBUSY期間 (μ PD6464A, 6465) を参照してください。

Q 1 - 3 . パワーオン・リセットについて

(1) 電源投入前に $\overline{\text{PCL}}$ 端子を V_{DD} に接続してハイ・レベルにしておき (パワーオン・クリア規格 (t_{PCLL}) は満足されていない), 電源投入後しばらくしてから $\overline{\text{PCL}}$ 端子をハイ・レベルからロウ・レベルに切り替える場合、電源投入後からパワーオン・クリアが実行されるまでの出力はどうなりますか？

(2) (1) の場合、電源投入時、異常なデータが出力されないようにOSD用LSI内部にスイッチのようなものが存在するのですか？

A 1 - 3 .

(1) 何が出力されるかは予測できません。次に例を示します。

例 1 . NTSC使用時にモード・レジスタがPALの内部モードとなっている場合、パワーオン・クリアが実行されていないことにより、白黒斜め縞模様になる可能性があります。

例 2 . VTR系OSD用LSIにおいて外部映像信号モードに入った場合、パワーオン・クリアが実行されていないことにより、キャラクタ表示ONになるとビデオRAMの内容（クリアされていない）に従い、異常な画面データを出力する可能性があります。背景についても同様な出力になる可能性があります。ただし、 $\overline{\text{PCL}}$ 端子がロウ・レベルになれば、外部映像信号モードの表示はOFFになるため、キャラクタ表示出力は停止します。

(2) OSD用LSI内部にはスイッチのようなものは何もありません。

当社のOSD用LSIでは、電源投入と同時にパワーオン・クリアをかけることを前提としており、パワーオン・クリアを実行すれば異常なデータが出力されることもないため、スイッチは必要ないと判断しています。

Q 1 - 4 . LC発振定数の決め方は？

A 1 - 4 . 当社では、 $L = 33 \mu\text{H}$ 、 $C_{\text{in}} = 5 \sim 30 \text{ pF}$ （トリマ・コンデンサ）、 $C_{\text{out}} = 30 \text{ pF}$ を推奨しています。詳細は、**2.1.1 ドット・クロック発振回路**を参照してください。

Q 1 - 5 . ビデオRAM一括解除コマンドとパワーオン・クリアによる初期化の違いは何ですか？

A 1 - 5 . ビデオRAM一括解除コマンドはソフトウェア・リセット、パワーオン・クリアはハードウェア・リセットです。詳細は、**2.6 OSD用LSIの電源投入時の初期化について**を参照してください。

Q 1 - 6 . フィールド判別は行っていますか？

A 1 - 6 . OSD用LSIでは、フィールド判別は行っていません。

Q 1 - 7 . ビデオRAMに設定されたデータは、設定を変更しないかぎり保持されますか？

A 1 - 7 . OSD用LSIではリフレッシュ・タイマを内蔵しているため、ビデオRAMにキャラクタ・データを書き込むか、パワーオン・クリア、ビデオRAM一括解除コマンドを実行するか、または電源をOFFにしないかぎりビデオRAMのデータは保持されます。

Q 1 - 8 . 2バイト連続コマンドとは何ですか？

A 1 - 8 . 2バイト連続コマンドは、ビデオRAMにキャラクタを書き込むコマンドです。詳細は各製品のデータ・シート（コマンドの転送方法）を参照してください。

Q 1 - 9 . $\overline{\text{Hsync}}$ とドット・クロックのタイミング関係に制限事項はありますか？

A 1 - 9 . コマンド連続入力許可時間を満足させていれば、特に制限事項はありません。コマンド連続入力許可時間については、各製品のデータ・シートを参照してください。

Q 1 - 10 . 2 バイト連続コマンドの転送において、表示ON時のコマンド連続入力許可時間が水平同期信号 ($\overline{\text{Hsync}}$) 幅を含むのはなぜですか？

A 1 - 10 . OSD用LSIでは、表示ON時に $\overline{\text{Hsync}}$ で内部のシステム・タイミングにリセットをかけ、表示位置の制御などを行っています。この動作により、 $\overline{\text{Hsync}}$ 期間中はドット・クロックの発振が停止するため、ビデオRAMへのデータ書き込みが行われません。そのため表示ON時のコマンド連続入力許可時間は $\overline{\text{Hsync}}$ 同期信号幅を含みます。

Q 1 - 11 . NTSC信号入力時と同等に水平 / 垂直表示開始位置およびドット・クロック周波数を設定し、PAL信号を入力したとき、キャラクタの垂直サイズが縮むとともに表示画面下部にスペースが発生します。この原因は何ですか？ また、NTSC / PAL両信号方式で同じ表示を出力することはできますか？

A 1 - 11 . 図4 - 1 に示すように、原因はNTSC方式とPAL方式の走査線数の違いです。そのため、PAL信号入力時には、水平 / 表示開始位置およびドット・クロック周波数を調整し、表示領域を移動させる必要があります（信号方式単位で水平 / 垂直表示開始位置、ドット・クロック周波数を調整）。また、NTSC信号入力時には1フレームあたり53本（最小サイズ時のキャラクタで約1.5行に相当）、PAL時にはフレームあたり143本（最小サイズ時のキャラクタで約4行に相当）のキャラクタ非表示領域が発生するため（図4 - 2 参照）、両信号方式で同じ表示を出力することはできません。

図4 - 1 NTSC, PAL信号入力時のキャラクタ表示領域イメージ1
(表示開始位置, ドット・クロック周波数同等時)

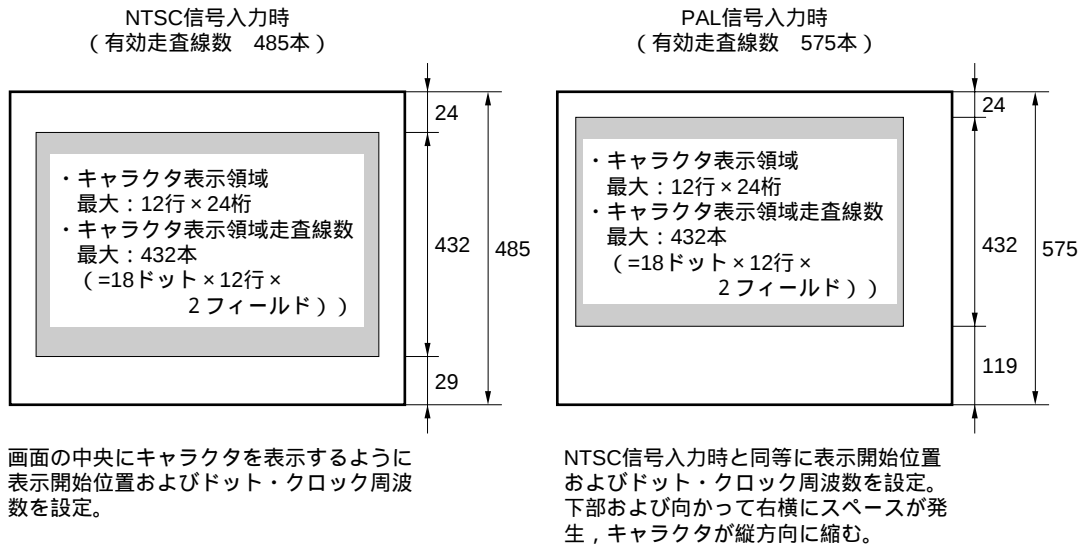
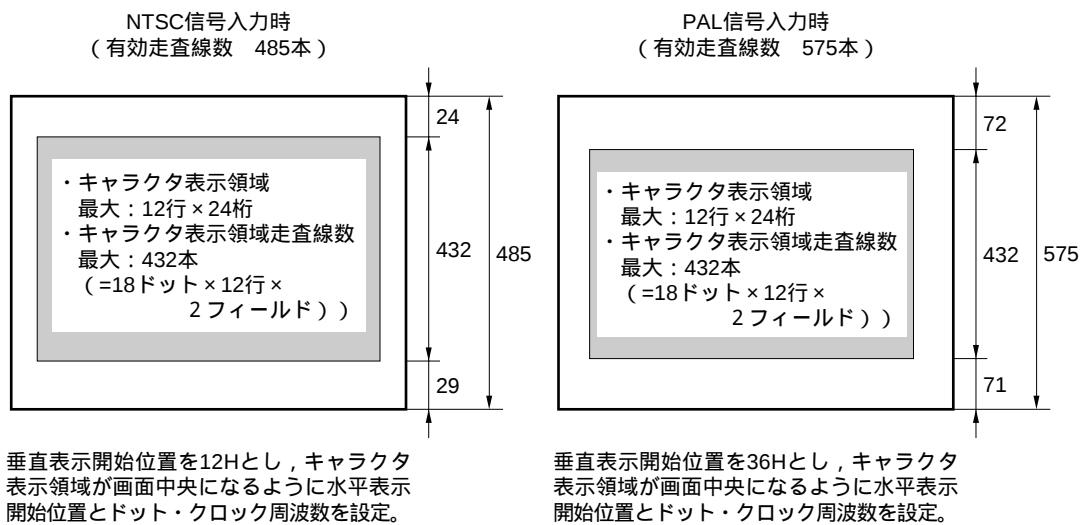


図4 - 2 NTSC, PAL信号入力時のキャラクタ表示領域イメージ2 (センタ表示時)



4.2 VTR系OSD用LSI (μ PD6464A, 6465)

Q 2 - 1 . 水晶発振子は必要ですか？

A 2 - 1 . 発振方式制御コマンドにて、4fsc水晶発振を選択した際に必要となります。これは水晶発振子とVCOで生成される4fsc信号が、内部映像信号モード時に同期信号発生用の基本クロックとして使用され、4fsc信号を4分周したfsc信号が、同期信号分離回路（外部映像信号モード時）と内部映像信号発生用の基本クロックとして使用されるためです。キャラクタ表示時は、水晶発振制御コマンドにより必ず水晶発振ONとしてください。

Q 2 - 2 . fsc入力が必要ですか？

A 2 - 2 . 発振方式制御コマンドにて、4 通倍発振を選択した際に必要となります。これはfsc入力により生成される4fsc信号が、内部映像信号モード時同期信号発生用の基本クロックとして使用され、その4fsc信号を4分周したfsc信号が、同期信号分離回路（外部映像信号モード時）、内部映像信号発生用の基本クロックとして使用されるためです。キャラクタ表示時は、水晶発振制御コマンドにより必ず水晶発振ONとしてください。

μ PD6464A, 6465では、4 通倍回路を内蔵することにより、コストの高い水晶発振子の代わりに、LC発振子を使用して部品代の低減および実装面積の縮小化を図れます。また、LC発振子のみでは各素子のバラツキにより発振精度が低下するため、fscを入力することによりPLL（Phase Locked Loop）を構成し、4fsc信号を外部のfsc信号に同期させています。

Q 2 - 3 . fsc入力を使用しないときのFSCI端子（9ピン）の処理に制限事項はありますか？

A 2 - 3 . オープンにはせず、GNDまたはV_{DD}に接続してください。また、発振制御コマンドは4fsc水晶発振を選択してください。

Q 2 - 4 . SECAMを使用しないときのSECAM端子（22ピン）の処理に制限事項はありますか？

A 2 - 4 . 映像信号方式制御コマンドにてSECAM以外を選択する場合、内部アナログ・スイッチによりSECAM端子（22ピン）は内部回路と切り離されるため、何が接続されていても（GND, V_{DD}など）、またオープンでも関係ありません。ただし、接続する場合には入力端子電圧の絶対最大定格（V_{IN}： - 0.3 ~ V_{DD} + 0.3 V）に注意してください。

Q 2 - 5 . V_C, V_{BLK}, $\overline{\text{HSYO}}$, $\overline{\text{VSYO}}$, CSYIN, N.C.端子（13 ~ 18ピン）を使用しない場合の端子の処理に制限事項はありますか？

A 2 - 5 . オープンにしてください。

Q 2 - 6 . μ PD6464A, 6465で内部映像信号のみを使用する場合、複合同期信号（Csync）を入力する必要はありますか？

A 2 - 6 . 内部映像信号モード時、複合同期信号（Csync）の入力は必要ありません。 μ PD6464A, 6465では、4fsc水晶発振または4 通倍発振により生成される4fsc信号を用いて同期信号を自己生成します。

Q 2 - 7 . 内部映像信号モード時の走査方式は何ですか？

A 2 - 7 . 内部映像信号モード時はノンインターレスです。

水平走査線数はNTSC, PAL-M方式では263本 / フィールド, PAL, PAL-N方式では312本 / フィールドとなります。

Q 2 - 8 . CSYIN端子 (17ピン) へ入力する複合同期信号 (Csync) のレベルは何Vですか？

A 2 - 8 . CSYIN端子 (17ピン) は通常のロジック入力となります。したがって, 入力レベルはCMOS入力の規定により, 次のようになります。

入力ハイ・レベル電圧: $0.7 V_{DD}$ (MIN.)

入力ロウ・レベル電圧: $0.3 V_{DD}$ (MAX.)

Q 2 - 9 . μ PD6464A, 6465で表示OFFとした際, VBSI→VBSOの状態はデータ・スルーとなるのですか？

A 2 - 9 . 外部映像信号モードで表示OFFのときはデータ・スルーとなります。また, 内部映像信号モードで表示OFFのときは画面背景色として使用した色の単一画面色表示となります。

Q 2 - 10 . 外部映像信号モード時にCSYIN端子 (17ピン) がハイ・レベルとなっている場合, $\overline{\text{HSYO}}$ 端子 (15ピン: 水平同期信号出力), $\overline{\text{VSYO}}$ 端子 (16ピン: 垂直同期信号出力) の出力状態はどうなりますか? また, この時に2バイト連続コマンドを転送する場合, コマンド連続入力許可時間 (TB2, TB2') を守れば, ビデオRAMに正しく書き込まれますか?

A 2 - 10 . $\overline{\text{HSYO}}$ 端子, $\overline{\text{VSYO}}$ 端子は共にロウ・レベルのままとなります。また, 2バイト連続コマンド転送する場合については, CSYIN端子がハイ・レベル時の場合, ICは常にSYNC状態となるため, コマンド連続入力許可時間の t_{HWL} が無限大となり, 表示ON時には書き込みが不可能となります (LC発振が停止するため書き込み用のクロックが供給されない)。したがって, この場合のビデオRAMへのデータの書き込みは表示ON時に停止となり, 表示OFF時に動作することになります。

Q 2 - 11 . VBSO端子 (21ピン: 複合映像信号出力) のドライブ能力はどのくらいですか？

A 2 - 11 . μ PD6464A, 6465のVBSO端子では, VBSI端子 (24ピン: 複合映像信号入力端子) に入力された映像信号をアナログ・スイッチを介してスルーで出力するだけのため, ドライブ能力を持っていません。したがって, 3.1.1 μ PD6464A, 6465 **応用回路例**で示すようにVBSO端子にトランジスタによるエミッタ・フォロワ回路 (バッファ) などを付加し, 後段の回路をドライブできるようにする必要があります。

Q 2 - 12 . バラクタ・ダイオードを選択するとき, 何が目安になりますか？

A 2 - 12 . 1~4 V程度の電圧変動で2 pF ~ 10 pF くらいの範囲で容量が変化するバラクタ・ダイオードを使用してください。また, 図3 - 1 μ PD6464A, 6465 **応用回路例 (4 通倍発振時)** の12ピンに接続されているコンデンサの容量値は1SV163使用時の値となるため, バラクタ・ダイオードを変更する際には, 必ずコンデンサの容量値を評価し直してください。

Q 2 - 13 . μ PD6464と μ PD6464Aとの違いは？

A 2 - 13 . μ PD6464Aは μ PD6464の対応している映像信号方式（NTSC, PAL, PAL-M, SECAM）にPAL-N方式を追加したものです。

Q 2 - 14 . $\overline{\text{PCL}}$ 端子（7ピン）にプルアップ抵抗は必要ありますか？

A 2 - 14 . 必要ありません。 μ PD6464A, 6465では、 $\overline{\text{PCL}}$ 端子- V_{DD} 間に約50 k Ω の抵抗を内蔵しています。

Q 2 - 15 . パワーオン・クリア実行後、表示ONとし各種コマンドを転送しても画面上にキャラクタが全く表示されない場合の調整方法は？

A 2 - 15 . 次の内容について確認後、調整してください。

- ・ドット・クロックは発振されているか？

OSD用LSIでは、ドット・クロックを用いてビデオRAMへのデータ書き込みを行っています。ドット・クロックの発振が停止している場合、転送したはずのデータがビデオRAMに書き込まれないため、キャラクタが正常に表示されません。

- ・複合同期信号（Csync）は入力されているか？

外部映像信号モードにおいて、 μ PD6464A, 6465のタイミング・ジェネレータでは、Csyncを同期分離して得た水平同期信号（Hsync）および垂直同期信号（Vsync）を用いて、水平制御部、垂直制御部、出力コントロール部をリセットします。また、カウント用の基準信号を生成します。Csyncが入力されていない場合、タイミング・ジェネレータで、これらの基準信号が生成されないため、キャラクタが正常に表示されません。

なお、内部映像信号モード時には、デバイス内部でHsyncおよびVsyncを自己生成するため、Csyncが入力されていない場合でもキャラクタは表示されます。

- ・4fsc発振は行われているか？

μ PD6464A, 6465では、4fsc水晶発振または4通倍発振により生成された4fsc, fsc信号を用いてCsyncの同期分離（外部映像信号モード時）、内部映像信号および内部同期信号の生成（内部映像信号モード時）を行います。4fsc発振が行われていない場合、信号の分離や生成が行われないため、キャラクタが正常に表示されません。

4.3 RGB系OSD用LSI (μ PD6461, 6462, 6466)

Q 3 - 1 . μ PD6466では、ドット・クロックを確認できますか？

A 3 - 1 . μ PD6461, 6462では、ドット・クロックの周波数をCLK_{OUT}端子にて測定可能ですが、 μ PD6466にはこのような端子は付加されていません。

μ PD6466では、TEST端子をV_{DD}に接続し、次に示すテスト・モード・コマンドを転送することにより、BLK1端子からドット・クロックを出力できます。

2 バイト・コマンド (MSB)

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	1	1	0	0	0	0	0	0	0	0	1	1	0	0

2 バイト・コマンド (LSB)

D0	D1	D2	D3	D4	D5	D6	D7	D8	D9	D10	D11	D12	D13	D14	D15
0	0	0	0	1	1	0	1	0	0	1	1	0	0	0	0

注意 ドット・クロックの確認以外では、このコマンドを使用しないでください。

Q 3 - 2 . 外部クロック入力タイミングにおいて、 t_{H-C} が30 ns (MIN.) よりも小さくなる (例 : $\overline{Hsync}$ の立ち上がりエッジと外部クロックの立ち下がりエッジが重なる ($t_{H-C} = 0$ ns)) 場合は何が起こりますか？

A 3 - 2 . OSD用LSIでは、 $\overline{Hsync}$ を水平制御カウンタのリセット信号に、外部クロックを水平制御カウンタのクロックに使用しています。

$t_{H-C} = 30$ nsの規格が満足できなくなると $\overline{Hsync}$ とクロックの水平制御カウンタまでの到達遅延時間差により、水平制御カウンタ内で $\overline{Hsync}$ の立ち上がりエッジと外部クロックの立ち下がりエッジが重なる可能性があります (製造上のバラツキと電源電圧や温度などの使用環境によります)。

エッジが重なる場合、 $\overline{Hsync}$ によるカウンタ・リセットの解除とカウント・アップのタイミングが重なります。したがって、クロックの重なったエッジを1つ目と数えたり数えなかったりと不安定な状態になります。

実際には、 $\overline{Hsync}$ もクロックもわずかなジッタを持っているため、そのエッジをカウントしたりしなかったりという状況が繰り返されます。これにより、水平の表示位置が1クロック分ずれます (水平方向の1ドット分のジッタとなります)。

Q 3 - 3 . 同期保護回路はどんな動作をしているのですか？

A 3 - 3 . 同期保護回路は、疑似 $\overline{Hsync}$ を生成することにより、表示キャラクタの垂直ガタなどを防止します。詳細は **2.3.1 同期保護回路**を参照してください。

Q 3 - 4 . μ PD6461, 6462において、マスク・オプションでドット・クロック : 外部クロック入力を選択したときに、LC発振をさせることは可能ですか？

A 3 - 4 . マスク・オプションでドット・クロック：外部クロック入力を選択したときに，ドット・クロックのLC発振を行うことはできません。外部クロック入力オプションを選択した場合，LC発振回路の発振段が完全に端子から切り離されてしまうため（図2 - 2 ドット・クロック発振等価回路（b）を参照），外付けのLC発振子を付けても発振させることはできません。

Q 3 - 5 . 外部クロック選択時に入力するクロックについて制限事項はありますか？

A 3 - 5 . 外部クロックは次の振幅とデューティ比を目安に入力してください。

入力振幅 : 入力ハイ・レベル電圧 = $0.7 V_{DD}$ (MIN.)

 : 入力ロウ・レベル電圧 = $0.3 V_{DD}$ (MAX.)

デューティ比 : 50 % (TYP.) としてください。また，ばらつき範囲は40 ~ 60 %以内としてください。

なお，外部クロック立ち下がり→同期信号立ち上がり時間（ t_{CH} ），同期信号立ち上がり時間→外部クロック立ち下がり（ t_{HC} ），立ち上がりスルーレート（ t_s ）についてはデータ・シートの電気的特性を参照してください。

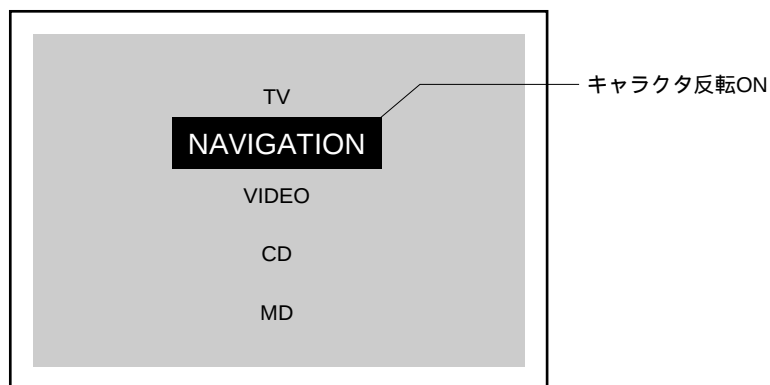
Q 3 - 6 . 各出力端子の出力インピーダンスはどのくらいですか？

A 3 - 6 . μ PD6461, 6462, 6466は，CMOS構成となっています。出力インピーダンスは約100 Ω 以下となります。

Q 3 - 7 . ある特定の領域の背景色を変更することは可能ですか？

A 3 - 7 . 可能です。背景色は画面単位での設定となるため，キャラクタ反転ON/OFF指定コマンド（画面単位設定， μ PD6466はキャラクタ色反転ON/OFFコマンド）をONに設定し，表示キャラクタ制御コマンド（キャラクタ単位）のキャラクタ反転指定ビット（ μ PD6466ではキャラクタ色反転指定ビット）をONに設定してください（図4 - 3参照）。

図4 - 3 キャラクタ反転使用表示例



備考 反転ONとしたキャラクタの背景色はキャラクタ色（キャラクタ単位で設定可能）になります。
反転ON時のキャラクタ色は黒（ μ PD6466では白色指定も可能）になります。

Q 3 - 8 . キャラクタの表示が乱れる，またはキャラクタの表示が行われない場合の調整方法は？

A 3 - 8 . 以下の内容について確認後，調整してください。

- ・ ドット・クロックは発振されているか？

OSD用LSIでは，ドット・クロックを用いてビデオRAMへのデータ書き込みを行っています。ドット・クロックの発振が停止している場合，転送したはずのデータがビデオRAMに書き込まれないため，キャラクタが表示されません。

- ・ $\overline{\text{Hsync}}$, $\overline{\text{Vsync}}$ が入力されているか？

タイミング・ジェネレータでは，入力した $\overline{\text{Hsync}}$ および $\overline{\text{Vsync}}$ を用いて，水平制御部，垂直制御部，出力コントロール部のリセット，カウント用基準信号を生成します。 $\overline{\text{Hsync}}$ および $\overline{\text{Vsync}}$ が入力されていない場合，タイミング・ジェネレータで基準信号が生成されないことになり，キャラクタが表示されません。

- ・ コマンド連続入力許可時間内で実行されているか？

コマンド連続入力許可時間を守らない場合，転送したはずのデータがビデオRAMに書き込まれず，キャラクタの表示が乱れます。

第5章 開発ツール

5.1 OSD用LSI開発ツール概要

当社では、次に紹介するOSD用LSI開発ツールを用意しております。これらは、すべて短期貸し出しとさせていただきます。必要な際には、NEC特約店または当社販売員にご相談ください。

- ・キャラクタ・パターン・エディタ for Windows
- ・キャラクタROM確認評価ボード
- ・OSD用LSI評価ボード

各ツールの概要を次に示します。

(1) キャラクタ・パターン・エディタ for Windows

キャラクタ・ジェネレータROMに内蔵するキャラクタ・データを作成するツールです。主な特徴は次のとおりです。なお、詳細はOSD用LSIキャラクタ・パターン・エディタ ユーザーズ・マニュアルを参照してください。

- ・ Windows 3.1またはWindows 95対応

- ・ FD受注対応

マスクROMコードの発注媒体には、フロッピー・ディスクを使用します。データ保存ファイルは*.outを使用してください。当社におけるマスクROMコード発注時のフロッピー・ディスク物理フォーマットは次のようになります（平成9年9月現在）。

サイズ	記録面数	トラック数	セクタ数	レコード長	記録容量
3.5インチ	2面	77トラック/面	8セクタ/トラック	1024バイト/セクタ	1261568バイト

備考 MS-DOS : フロッピー・ディスクのフォーマットで容量：1 MBを選択（FORMAT d : /M）

PC DOS : フロッピー・ディスクのフォーマットで容量：1.2 MBを選択（FORMAT12）^注

Windows 3.1 : フロッピー・ディスクのフォーマット（F）で容量（C）：1 MBを選択

Windows NTTM : フロッピー・ディスクのフォーマット（F）で容量（C）：1.25 MBを選択

Windows 95 : フロッピー・ディスクのフォーマット（F）で容量（C）：1.2 MBを選択

注 フロッピー・ディスク・ドライブが1.2 MBに対応している必要があります。あらかじめ\$FDD12.SYSをCONFIG.SYSに登録してください。詳細は、PC DOSのマニュアルを参照してください。

マスク式ROMコード発注に関する詳細はインフォメーション資料「ROMコードの発注方法」を参照してください。

- ・DOS版環境との高い互換性

従来のDOS版エディタでのデータ保存ファイル（*.out, *.sav）を利用可能とし，DOS版エディタとの互換性を保っています。

- ・簡単な操作性と優れたユーザ・インタフェース

ツール・バーの採用により，頻繁に使用される機能は，ボタン一つで実行することが可能です。また，MDI（マルチ・ドキュメント・インタフェース）方式の採用により同一画面上で複数のファイル（データ）を操作することが可能です。

（２）キャラクタROM確認評価ボード

マスクROM発注前に，キャラクタ・パターン・エディタで作成したキャラクタ（データ・ファイルは*.outを使用）を実際のも니터画面上で確認するツールです。図5 - 1，図5 - 2のように接続して使用します。

備考 キャラクタROM確認評価ボード用システム・ソフトウェアが動作するには，MS-DOS3.3が必要となります。また，キャラクタROM確認評価ボードとパーソナル・コンピュータは付属のI/Fボードにて接続します。評価の際には，このソフトウェアが起動でき，I/Fボードを接続できる（拡張スロットを備えた）パーソナル・コンピュータとしてPC-98, PC-98互換機が必要となります。

図5 - 1 RGB表示時ROM確認ボード接続図

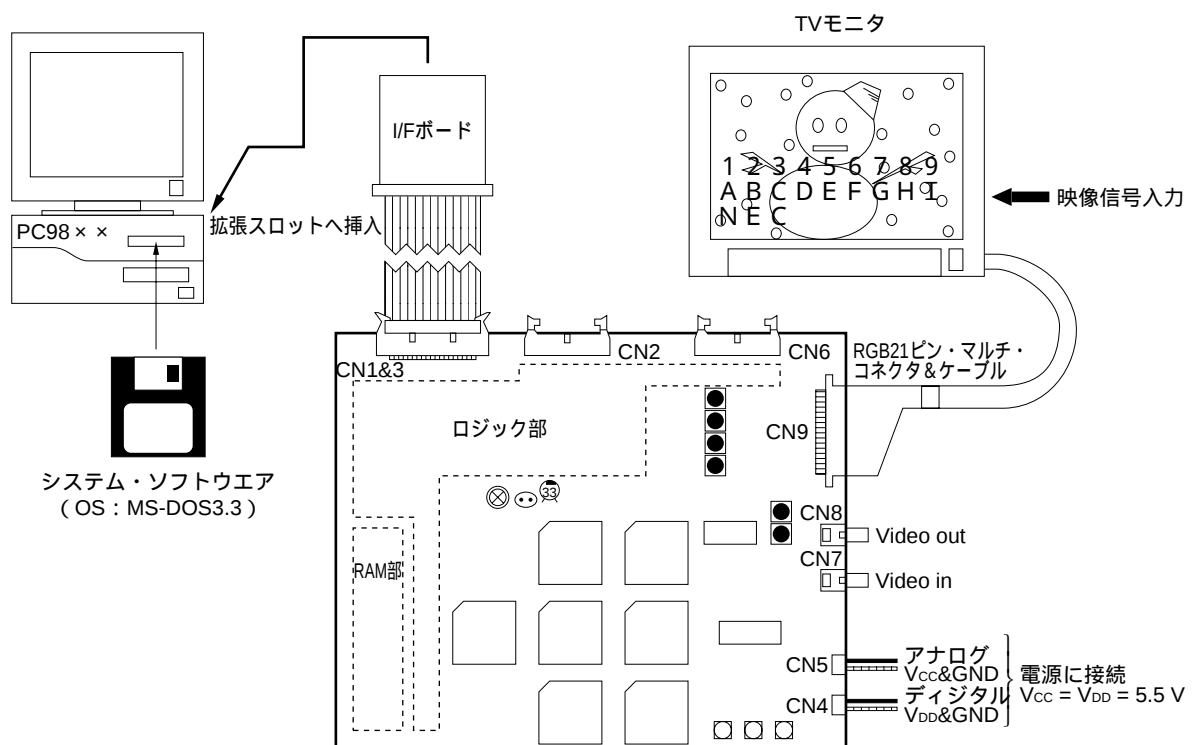
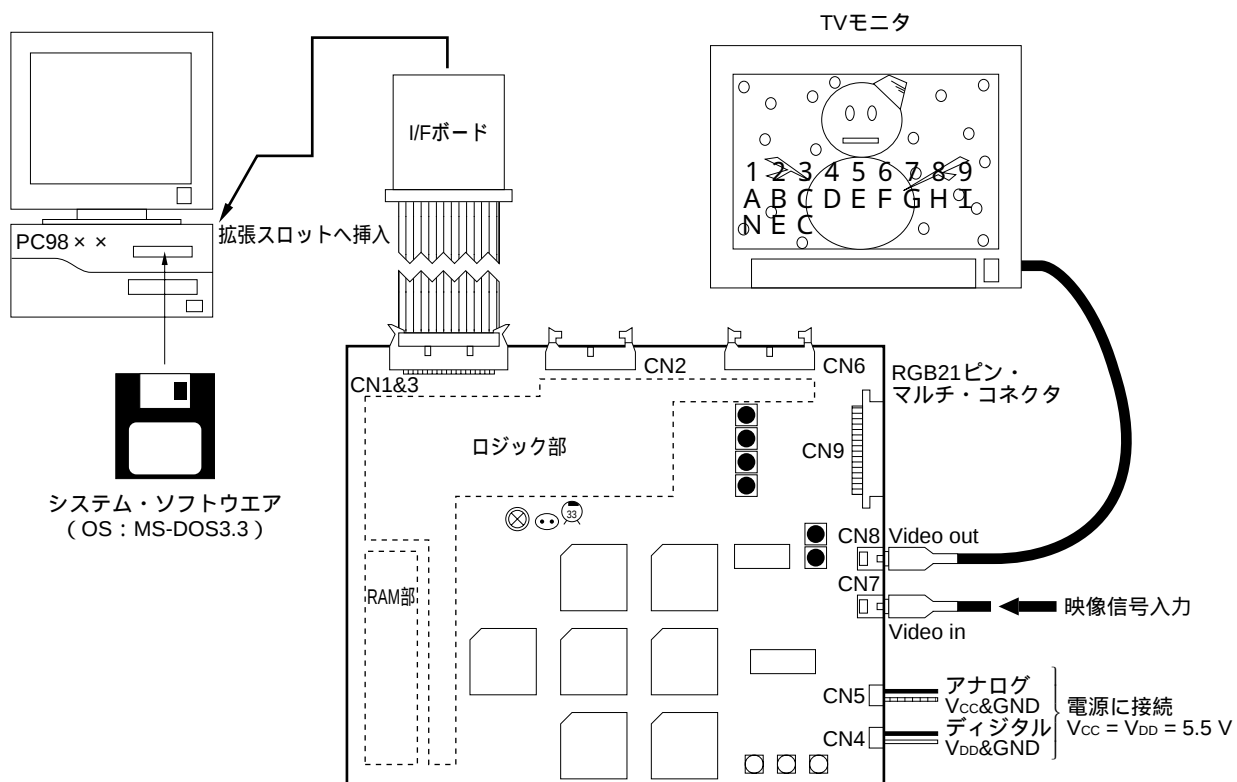


図5 - 2 VTR表示時ROM確認ボード接続図



(4) OSD用LSI評価ボード

NEC標準品，またはマスク式ROM発注後の製品（ES）などの機能評価を行うツールです。

ビデオ系：μPD6464A, 6465評価ボード，RGB系：μPD6461, 6462, 6466評価ボードの2種類があります。各ボードは図5 - 3，図5 - 4のように接続して使用します。

備考 OSD用LSI評価ボード用システム・ソフトウェアが動作するには，MS-DOS3.3が必要となります。評価の際には，このソフトウェアを起動できるパーソナル・コンピュータとしてPC-98またはPC-98互換機が必要となります。

図5 - 3 ビデオ系OSD用LSI評価ボード接続図

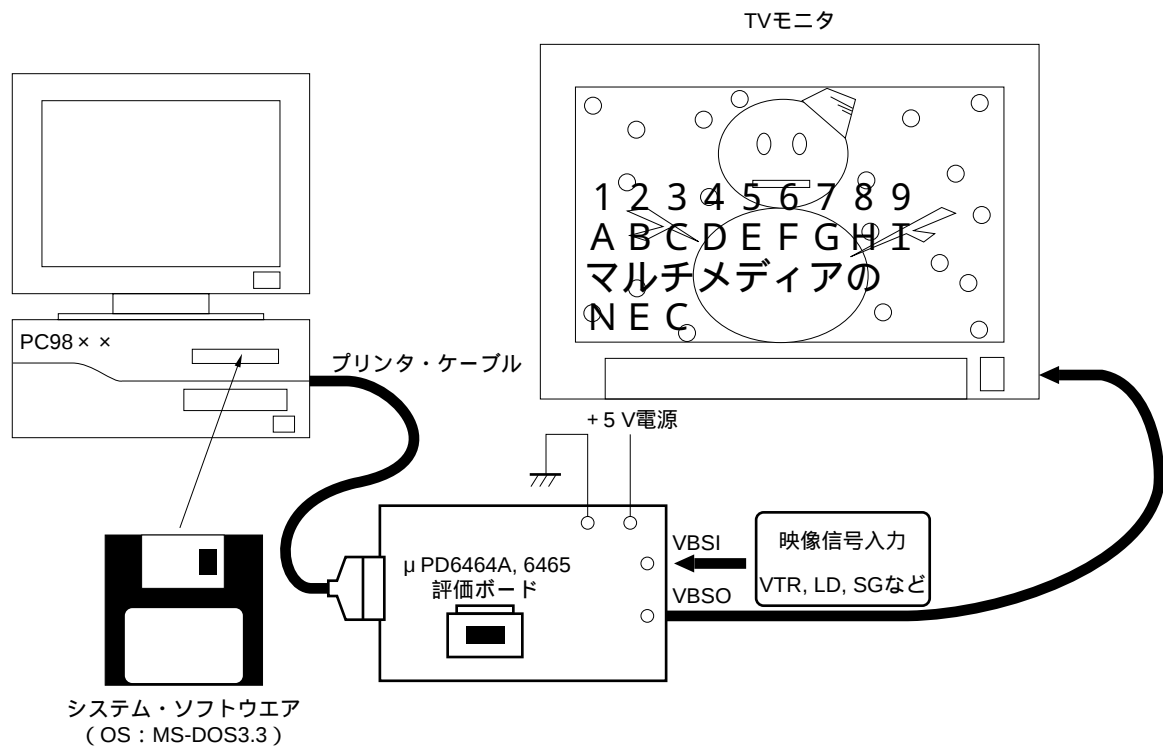
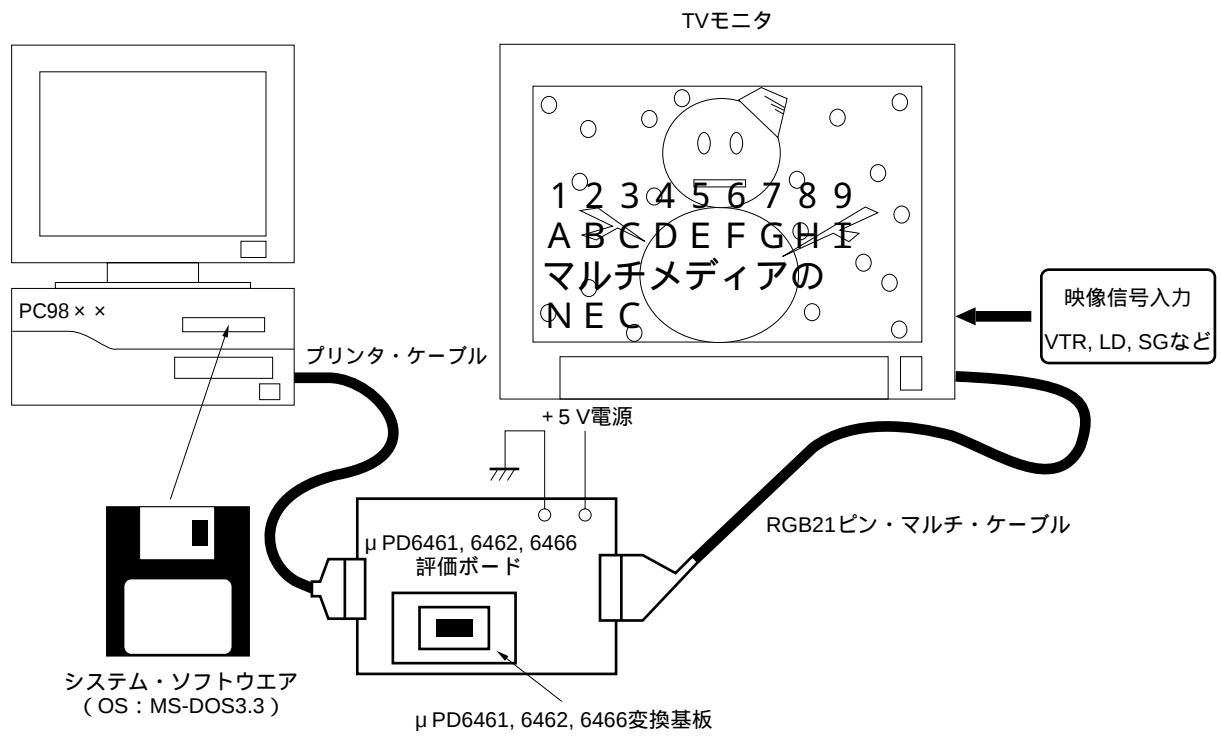


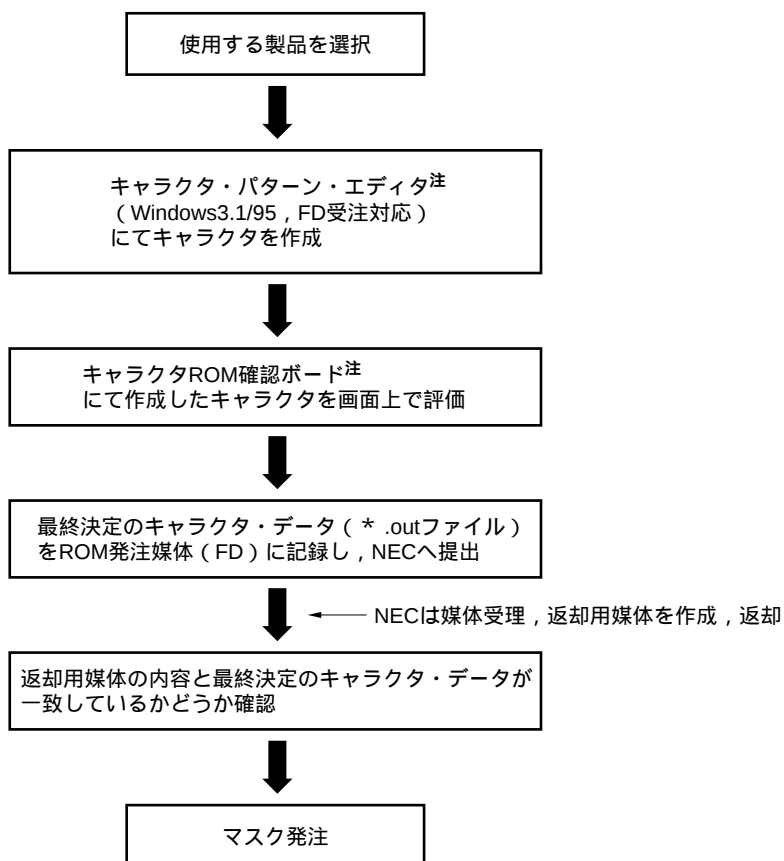
図5 - 4 RGB系OSD用LSI評価ボード接続図



5.2 OSD用LSIのマスクROM発注について

5.1 OSD用LSI開発ツール概要に示したツールを用いて図5 - 5に示すフローでマスクROMの発注を行うことができます。マスクROMコード発注に関する詳細はインフォメーション資料「ROMコードの発注方法」を参照してください。

図5 - 5 OSD用LSIマスクROM発注フロー（FD受注時）



注 貸し出し扱いとなっております。詳細は、NEC特約店または、当社販売員にお問い合わせください。

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
(電話 : 午前 9:00 ~ 12:00 , 午後 1:00 ~ 5:00)

電 話 : 044-435-9494
FAX : 044-435-9608
E-mail : s-info@saed.tmg.nec.co.jp

【営業関係お問い合わせ先】

第一販売事業部

東 京 (03)3798-6106, 6107,
6108

名古屋 (052)222-2375

大 阪 (06)6945-3178, 3200,
3208, 3212

仙 台 (022)267-8740

郡 山 (024)923-5591

千 葉 (043)238-8116

第二販売事業部

東 京 (03)3798-6110, 6111,
6112

立 川 (042)526-5981, 6167

松 本 (0263)35-1662

静 岡 (054)254-4794

金 沢 (076)232-7303

松 山 (089)945-4149

第三販売事業部

東 京 (03)3798-6151, 6155, 6586,
1622, 1623, 6156

水 戸 (029)226-1702

広 島 (082)242-5504

高 崎 (027)326-1303

鳥 取 (0857)27-5313

太 田 (0276)46-4014

名古屋 (052)222-2170, 2190

福 岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【インターネット電子デバイス・ニュース】

NECエレクトロニクスデバイスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.ic.nec.co.jp/>

キリトリ

[ドキュメント名] OSD用LSI ユーザーズ・マニュアル

〔お名前など〕（さしつかえのない範囲で）

ご住所 ()

お仕事の内容 ()

お名前 ()

- | 項 目 | 大変良い | 良 い | 普 通 | 悪 い | 大変悪い |
|--------------|------|-----|-----|-----|------|
| 全体の構成 | | | | | |
| 説明内容 | | | | | |
| 用語解説 | | | | | |
| 調べやすさ | | | | | |
| デザイン，字の大きさなど | | | | | |
| その他（
（ | | | | | |
| | | | | | |

- 理由 []

- 理由 []

- | |
|--|
| |
|--|

- NEC販売員，特約店販売員，その他（ ）

下記あてにFAXで送信いただくか、最寄りの販売員にコピーをお渡しください。

2000.6