

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザーズ・マニュアル

携帯マルチメディア・プロセッサ

LCD コントローラ編

EMMA Mobile1

[× モ]

① 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

② 未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③ 静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

④ 初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

⑤ 電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

⑥ 電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

本製品は外国為替及び外国貿易法の規定により規制貨物等に該当しますので、日本国外に輸出する場合には、同法に基づき日本国政府の輸出許可が必要です。

- 本資料に記載されている内容は2008年8月現在のもので、今後、予告なく変更することがあります。
量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

はじめに

対 象 者 このマニュアルは、携帯マルチメディア・プロセッサ EMMA Mobile1（以降、EM1 と表記します）の LCD コントローラの機能を理解し、それをういたソフトウェア、ハードウェアなどのアプリケーション・システムを設計するユーザを対象とします。

目 的 このマニュアルは、EM1 の LCD コントローラが持つハードウェア、ソフトウェア機能をユーザに理解していただき、これらのデバイスを使用するシステムのハードウェア、ソフトウェア開発の参照用資料として役立つことを目的としています。

構 成 このマニュアルは、大きく分けて次の内容で構成しています。

- 第 1 章 概 説
- 第 2 章 端子機能
- 第 3 章 レジスタ
- 第 4 章 機能詳細
- 第 5 章 使用手順

読 み 方 このマニュアルを読むにあたっては、電気、論理回路、マイクロコンピュータに関する一般的知識が必要となります。

- ・ LCD コントローラの機能の詳細を理解しようとするとき
→ 目次に従ってお読みください。
- ・ 携帯マルチメディア・プロセッサ全体の機能を理解しようとするとき
→ モジュールごとのユーザーズ・マニュアルを参照してください。
- ・ 携帯マルチメディア・プロセッサ全体の電気的特性を理解しようとするとき
→ データ・シートを参照してください。

凡 例	データ表記の重み	: 左が上位桁, 右が下位桁
	注	: 本文中につけた注の説明
	注意	: 気をつけて読んでいただきたい内容
	備考	: 本文中の補足説明
	数の表記	: 2 進数 ... ××××または××××B 10 進数 ... ×××× 16 進数 ... ××××H
	データ・タイプ	ワード ... 32 ビット ハーフ・ワード ... 16 ビット バイト ... 8 ビット

関連資料 関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名		資料番号
MC-10118A データ・シート		S19657J
μPD77630A データ・シート		S19686J
ユーザーズ・マニュアル	Audio/Voice, PWM インタフェース編	S19253J
	DDR SDRAM インタフェース編	S19254J
	DMA コントローラ編	S19255J
	I ² C インタフェース編	S19256J
	ITU-R BT.656 インタフェース編	S19257J
	LCD コントローラ編	このマニュアル
	MICROWIRE 編	S19259J
	NAND Flash インタフェース編	S19260J
	SPI 編	S19261J
	UART インタフェース編	S19262J
	イメージ・コンポーザ編	S19263J
	イメージ・プロセッサ・ユニット編	S19264J
	システム制御／汎用入出力インタフェース編	S19265J
	タイマ編	S19266J
	地上デジタル TV インタフェース編	S19267J
	カメラ・インタフェース編	S19285J
	USB インタフェース編	S19359J
	SD メモリ・カード・インタフェース	S19361J
	PDMA 編	S19373J
	1 チップ編 (MC-10118A)	S19598J
	1 チップ編 (μPD77630A)	S19687J

注意 上記関連資料は、予告なしに内容を変更することがあります。設計などには、必ず最新の資料を使用してください。

目 次

第 1 章 概 説・・・10

- 1.1 特 徴・・・10
- 1.2 機能ブロック図・・・11

第 2 章 端子機能・・・13

- 2.1 LCDインタフェース端子・・・13

第 3 章 レジスタ・・・14

- 3.1 レジスタ一覧・・・14
- 3.2 レジスタ機能・・・15
 - 3.2.1 コントロール・レジスタ・・・15
 - 3.2.2 簡易QoS設定レジスタ・・・16
 - 3.2.3 データ要求サイクル・レジスタ・・・17
 - 3.2.4 表示レジスタ・・・18
 - 3.2.5 アクセス・バス・セレクト・レジスタ・・・19
 - 3.2.6 ステータス・レジスタ・・・20
 - 3.2.7 固定色出力値レジスタ・・・21
 - 3.2.8 表示領域アドレス・レジスタ・・・22
 - 3.2.9 アドレス加算量レジスタ・・・23
 - 3.2.10 入力フォーマット・レジスタ・・・24
 - 3.2.11 水平方向トータル・レジスタ・・・25
 - 3.2.12 水平方向表示領域レジスタ・・・25
 - 3.2.13 水平同期エッジ 1 レジスタ・・・26
 - 3.2.14 水平同期エッジ 2 レジスタ・・・26
 - 3.2.15 垂直方向トータル・レジスタ・・・27
 - 3.2.16 垂直方向表示領域レジスタ・・・27
 - 3.2.17 垂直同期エッジ 1 レジスタ・・・28
 - 3.2.18 垂直同期エッジ 2 レジスタ・・・28
 - 3.2.19 割り込み設定レジスタ・・・29

第 4 章 機能詳細・・・35

- 4.1 液晶パネル・インタフェース・・・35
 - 4.1.1 画像データ・・・35
 - 4.1.2 フォーマット変換・・・35
 - 4.1.3 LCDクロック・・・36
 - 4.1.4 表示領域と水平／垂直ブランク・・・37

- 4.1.5 水平同期信号・・・38
- 4.1.6 垂直同期信号・・・39
- 4.1.7 イネーブル信号・・・40
- 4.2 フレーム・バッファとデータ・バッファ・・・41**
 - 4.2.1 フレーム・バッファ・・・41
 - 4.2.2 フレーム・バッファ格納フォーマット・・・42
 - 4.2.3 フレーム・バッファのアクセス・・・43
 - 4.2.4 データ・バッファ・・・43
 - 4.2.5 データ要求サイクル設定・・・44
- 4.3 動作タイミング・・・45**
 - 4.3.1 LCDインタフェース・・・45
 - 4.3.2 フレームごとの状態遷移・・・47
- 4.4 クロック／リセット・・・48**
- 4.5 割り込み要因・・・48**

第5章 使用手順・・・49

- 5.1 LCD表示開始・・・49**
- 5.2 LCD表示停止・・・49**
- 5.3 動作中のモード（BUSSEL）変更・・・50**
- 5.4 VGAスタンバイ・モード使用手順・・・50**
 - 5.4.1 フレーム・キャッシュ・メモリに表示すべきデータが格納されていない場合・・・50

図の目次

図番号	タイトル, ページ
図 1-1	機能ブロック図・・・11
図 3-1	状態遷移・・・18
図 4-1	フォーマット変換動作イメージ・・・35
図 4-2	LCDクロック立ち上がり同期・・・36
図 4-3	LCDクロック立ち下がり同期・・・36
図 4-4	表示領域と水平／垂直ブランク・・・37
図 4-5	水平同期信号・・・38
図 4-6	垂直同期信号・・・39
図 4-7	イネーブル信号・・・40
図 4-8	フレーム・バッファ・イメージ・・・41
図 4-9	フレーム・バッファ格納フォーマット・・・42
図 4-10	水平画素数が 16 の倍数でない場合・・・42
図 4-11	データ・バッファ・アクセス・イメージ・・・43
図 4-12	データ要求サイクル設定レジスタが 6.25%設定の場合のアクセス・イメージ・・・44
図 4-13	LCDパネル（水平方向）・・・45
図 4-14	LCDパネル（垂直方向）・・・46
図 4-15	動作モード決定フローチャート・・・47
図 4-16	フレーム割り込みと表示停止割り込み発行タイミング・・・48

表の目次

表番号	タイトル, ページ
表 4-1	表示サイズ関連パラメータ・・・37
表 4-2	水平同期関連パラメータ・・・38
表 4-3	垂直同期関連パラメータ・・・39
表 4-4	割り込み・・・48

第1章 概 説

このマニュアルでは EM1 の LCD コントローラについて説明します。

LCD コントローラは、EM1 の外部に接続された液晶パネルに同期信号，映像信号を出力します。

通常，LCD コントローラは，イメージ・コンポーザ・モジュールと連動して動作するため，本 UM の記載には，イメージ・コンポーザ・モジュールの機能を理解していることが前提になっている部分が含まれます。携帯マルチメディア・プロセッサ ユーザーズ・マニュアル イメージ・コンポーザ編（S19263J）もあわせてご利用ください。

1.1 特 徴

LCD コントローラの主な特徴を次に示します。

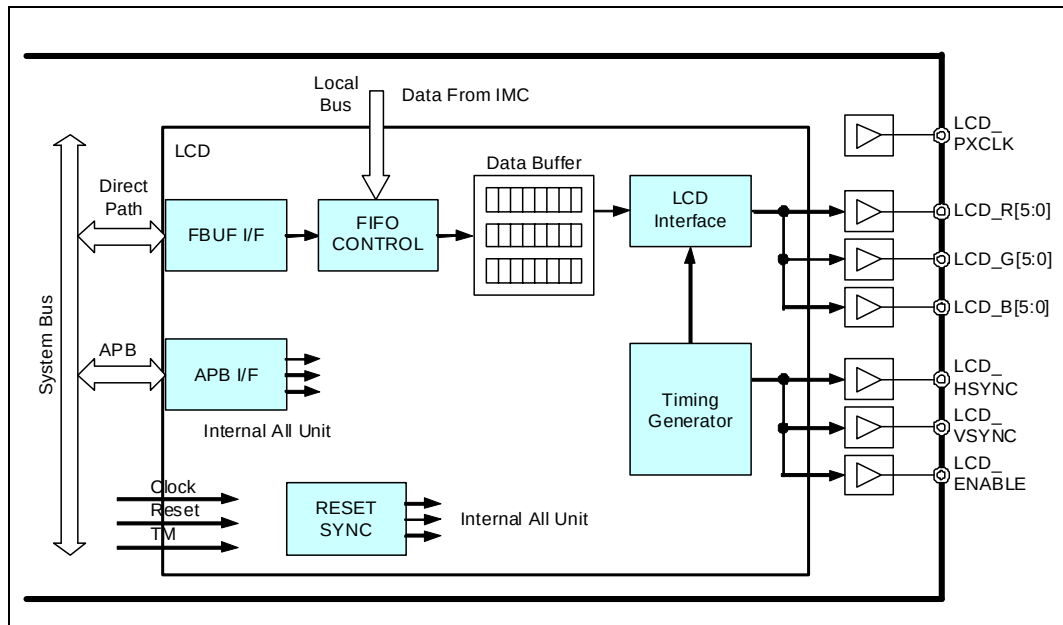
- 対応液晶パネル
 - WVGA (800×480)まで
 - TFT カラー：16 bpp, 18 bpp（最大 26 万色）
- 液晶パネル・インタフェース
 - ピクセル・クロック出力（LCD_PXCLK）
 - 水平同期信号（LCD_HSYNC）
 - 垂直同期信号（LCD_VSYNC）
 - データバス・イネーブル（LCD_ENABLE）
 - データバス（LCD_R[5:0], LCD_G[5:0], LCD_B[5:0]）
- データ・フォーマット
 - 液晶パネルへの出力は RGB565, RGB666 を選択可能
 - メモリからの入力も RGB565, RGB666 を選択可能。別途 IMC と連動することで，YUV422, YUV420 の各フォーマット（YUV インターリーブ，Y/UV 2 プレーン，Y/UV 3 プレーン）にも対応可能

クロック信号名	制限
LCD_CLK（メイン動作用） LCD_CCLK（バス・アクセス用）	Max 166MHz
LCD_PCLK（APB レジスタ用）	Max 83MHz (LCD_CLK と同一のクロックまたは同期の 2 分周クロック)

注意 LCD パネルは，最大 2046×2046 ピクセルまで対応します。ただし，最大での表示を行った場合フレーム・バッファからの転送量が大幅に増加しシステム・バスの占有率が上がります。使用する液晶パネルのサイズは，LCD コントローラ以外の機能ブロックが使用できるバス転送帯域を考慮して決定してください。

1.2 機能ブロック図

図 1-1 機能ブロック図



以下に各プロセスの動作概要を示します。

LCD には LCD_CLK (LCD_CCLK)、LCD_PCLK、LCD_LCLK の 3 系統のクロック入力があります。それぞれの周波数は、LCD_LCLK が 6-50MHz、LCD_PCLK が 83MHz、LCD_CLK が 166MHz です。LCD_PCLK と LCD_CLK は同期関係にあります。LCD_LCLK は非同期扱いです。LCD_CCLK は LCD_CLK と全く同一ソースですが、省電力対応のため LCD マクロから個別に制御可能なクロックです。

○RESET Sync

LCD_RESETSYNC は、RSTZ 信号を各クロックで同期化 (2 段 F/F) し、各クロックで動作するモジュールにリセット信号を供給します。

○Frame Buffer Interface

LCD_FBIF は、MEMC マクロと接続され、Direct Path からのデータ・リードを行います。LCD_CCLK に同期します。

○FIFO Control

LCD_FIFO_CONT は、LCD 内蔵 FIFO へのデータ書き込みを行います。動作モードにより、FBUF から読み出す場合と、IMC マクロから読み出す場合があります。FIFO 空き状況管理、各種割り込み管理、Write Back 実行後の自動動作モード遷移などを行います。LCD_CLK に同期します。

○LCD Interface

LCD_LCDIF は、液晶パネルと接続します。データ・バッファに格納した画像データを外部液晶パネルに出力します。画像データの Unpacking や水平方向の拡大リサイズ処理、入出力フォーマットが異なる場合の変換を行います。LCLK に同期します。

また、Timing Generator から供給されるカーソル用データの描画処理も行ないます。

○Data Buffer

LCD_FIFOWRAPPER は画像データ格納用の FIFO メモリを内蔵します。メモリは 32 ビット×256 ワードの 2port SRAM で、書き込みは LCD_CLK 同期で行われ、読出しは LCD_LCLK 同期で行われます。

第2章 端子機能

2.1 LCD インタフェース端子

端子名	入出力	リセット時	機 能	兼用端子
LCD_PXCLK	出力	0	ピクセル・クロック	GIO_P50
LCD_R[5:0]	出力	0	Red データ	GIO_P[56:51]
LCD_G[5:0]	出力	0	Green データ	GIO_P[62:57]
LCD_B[5:0]	出力	0	Blue データ	GIO_P[68:63]
LCD_HSYNC	出力	0	水平同期	GIO_P69
LCD_VSYNC	出力	0	垂直同期	GIO_P70
LCD_ENABLE	出力	0	データ・イネーブル	GIO_P71

第3章 レジスタ

3.1 レジスタ一覧

備考 4027_0000H～4027_FFFCHのアドレス領域のうち、表に明記していないアドレスはすべてReserved領域です。
Reserved領域へのアクセスは行わないでください。読み出した場合は不定値が返ります。

ベース・アドレス：4027_0000H

アドレス	レジスタ名称	略号	R/W	フレーム 同期	リセット時
0000H	コントロール・レジスタ	LCD_CONTROL	R/W	×	0000_0000H
0004H	簡易 QoS 設定レジスタ	LCD_QOS	R/W	×	0000_0000H
0008H	データ要求サイクル・レジスタ	LCD_DATAREQ	R/W	×	0000_0000H
0010H	表示レジスタ	LCD_LCDOUT	R/W	○	0000_0000H
0014H	アクセス・バス・セレクト・レジスタ	LCD_BUSSEL	R/W	○	0000_0000H
0018H	ステータス・レジスタ	LCD_STATUS	R	○	0000_0000H
001CH	固定色出力値レジスタ	LCD_BACKCOLOR	R/W	○	0000_0000H
0020H	表示領域アドレス・レジスタ	LCD_AREAADR	R/W	○	0000_0000H
0024H	アドレス加算量レジスタ	LCD_HOFFSET	R/W	○	0000_0000H
0028H	入力フォーマット・レジスタ	LCD_IFORMAT	R/W	○	0000_0000H
002CH	Reserved	—	—	—	—
0030H	水平方向トータル・レジスタ	LCD_HTOTAL	R/W	×	0000_0000H
0034H	水平方向表示領域レジスタ	LCD_HAREA	R/W	×	0000_0000H
0038H	水平同期エッジ 1 レジスタ	LCD_HEDGE1	R/W	×	0000_0000H
003CH	水平同期エッジ 2 レジスタ	LCD_HEDGE2	R/W	×	0000_0000H
0040H	垂直方向トータル・レジスタ	LCD_VTOTAL	R/W	×	0000_0000H
0044H	垂直方向表示領域レジスタ	LCD_VAREA	R/W	×	0000_0000H
0048H	垂直同期エッジ 1 レジスタ	LCD_VEDGE1	R/W	×	0000_0000H
004CH	垂直同期エッジ 2 レジスタ	LCD_VEDGE2	R/W	×	0000_0000H
0050H- 005CH	Reserved	—	—	—	—
0060H	割り込みステータス・レジスタ	LCD_INTSTATUS	R	×	0000_0000H
0064H	割り込み Raw ステータス・レジスタ	LCD_INTRAWSTATUS	R	×	0000_0000H
0068H	割り込みイネーブル・セット・レジスタ	LCD_INTENSET	R/W	×	0000_0000H
006CH	割り込みイネーブル・クリア・レジスタ	LCD_INTENCLR	W	×	0000_0000H
0070H	割り込み要因クリア・レジスタ	LCD_INTFFCLR	W	×	0000_0000H
0074H	フレーム・カウント割り込み設定レジスタ	LCD_FRAMECOUNT	R/W	×	0000_0000H

フレーム同期欄が○となっているレジスタは、設定を変更した後の最初のフレーム先頭（内部的なフレーム先頭であり、VSYNC 端子の動きとは異なる。フレーム割り込み発生と同時に）により、内部に取り込まれ有効となる 2 段レジスタです。

フレーム同期欄が×となっているレジスタは、書き換え後、即座に有効となるレジスタです。表示出力中の設定変更は禁止です。

3.2 レジスタ機能

3.2.1 コントロール・レジスタ

本レジスタ（LCD_CONTROL：4027_0000H）は、LCDコントローラの基本的な動作設定を制御します。

LCD コントローラ動作中の設定変更は禁止です。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			OFORMAT	CLKPOL	HPOL	VPOL	ENPOL

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと0を返します。
OFORMAT	R/W	4	0	端子出力データ・フォーマットを設定します。（詳細は4.1.2 フォーマット変換参照） 0：RGB666 1：RGB565
CLKPOL	R/W	3	0	クロックの検出エッジを設定します。（詳細は4.1.3 LCDクロック参照） 0：LCD クロック立ち上がり検出 1：LCD クロック立ち下がり検出
HPOL	R/W	2	0	水平同期信号の極性を設定します。（詳細は4.1.5 水平同期信号参照） 0：正論理 1：負論理 水平blank期間にロウ・レベルのパルスを出力する場合を正論理とします。
VPOL	R/W	1	0	垂直同期信号の極性を設定します。（詳細は4.1.6 垂直同期信号参照） 0：正論理 1：負論理 垂直blank期間にロウ・レベルのパルスを出力する場合を正論理とします。
ENPOL	R/W	0	0	イネーブル信号のアクティブ・レベルを設定します。（詳細は4.1.7 イネーブル信号参照） 0：アクティブ・ハイ 1：アクティブ・ロウ

3.2.2 簡易QoS設定レジスタ

本レジスタ（LCD_QOS：4027_0004H）は、EM1 の簡易QoS機能に関する設定を行います。

簡易 QoS 機能は、イメージ系機能ブロックのオーバラン、アンダーラン発生を防止するための機能であり、各イメージ系機能ブロックからの QoS 要求が行われた場合、一時的にバス・スイッチが QoS 要求機能ブロックのアクセス優先権を高くすることでアクセス・レイテンシを軽減することが可能です。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							QOSEN
7	6	5	4	3	2	1	0
QOSVALUE							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:9	0	予約。読み出すと 0 を返します。
QOSEN	R/W	8	0	QoS 機能有効イネーブル 0：QoS 機能を使用しません。 1：QoS 機能を使用します。
QOSVALUE	R/W	7:0	0	FIFO 残量がこの設定値を下回った場合に、QoS 要求を行います。

3.2.3 データ要求サイクル・レジスタ

本レジスタ（LCD_DATAREQ：4027_0008H）は、フレーム・バッファへのデータ・リード要求のタイミングを設定します。

LCD コントローラ内のデータ・バッファの残量をベースに設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					DATAREQ		

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:3	0	予約。読み出すと 0 を返します。
DATAREQ	R/W	2:0	0	FIFO残量とデータ要求タイミングを設定します。（詳細は 4.2.5 データ要求サイクル設定を参照） 000b：96.8%（248 ワード） 001b：50.0%（128 ワード） 010b：37.5%（96 ワード） 011b：25.0%（64 ワード） 100b：18.8%（48 ワード） 101b：12.5%（32 ワード） 110b：6.25%（16 ワード） 111b：3.13%（8 ワード）

3.2.4 表示レジスタ

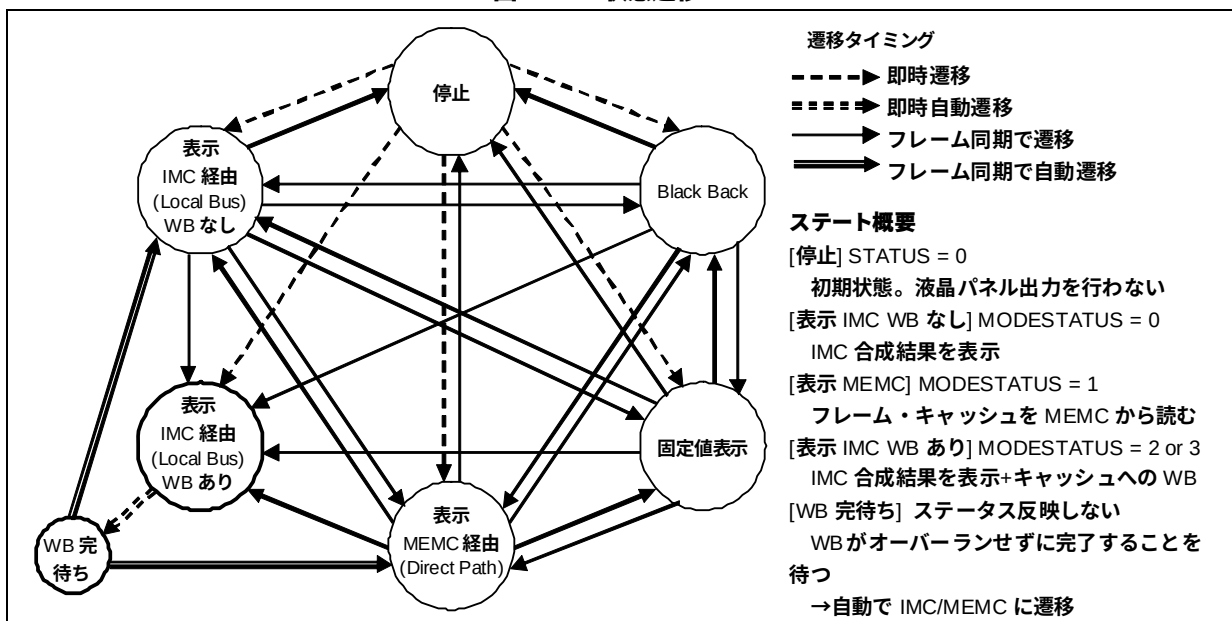
本レジスタ（LCD_LCDOUT：4027_0010H）は、液晶表示出力を開始します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							LCDOUT

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと0を返します。
LCDOUT	R/W	0	0	LCD 表示を開始します。 0：表示停止 1：表示開始

起動（LCDOUT = 1）は即時反映ですが、停止（LCDOUT = 0）はフレームに同期して行います。停止要求から実際の停止までには最大 1 フレームの期間要する可能性があります。実際の停止タイミングは、表示停止割り込みにより知ることができます。

図 3-1 状態遷移



3.2.5 アクセス・バス・セレクト・レジスタ

本レジスタ（LCD_BUSSEL：4027_0014H）は、液晶表示時にIMCを経由した通常表示モードで動作するか、固定値出力を行うかなどを切り替えるレジスタです。

本レジスタによるモード遷移は、フレームに同期して行われます。BUSSEL に設定された値は、次の垂直同期割り込みで有効となり、後述の MODESTATUS に反映されます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved					BUSSEL		

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:3	0	予約。読み出すと 0 を返します。
BUSSEL	R/W	2:0	0	LCD コントローラの動作モードを設定します。 000b：IMC-LCD コントローラ間の Local Bus（WB なし） 001b：MEMC-LCD 間の Direct Path 010b：Local Bus+WB，WB 完を待って自動で Local Bus（WB なし）へ切り替え 011b：Local Bus+WB，WB 完を待って自動で Direct Path へ切り替え 100b：黒画面表示（Black Back） 101b：固定値表示モード（RGB 値は LCD_BACKCOLOR で設定） 110b～111b：設定禁止

BUSSEL = 010b or 011b を設定した場合、LCD コントローラは IMC に対してデータ要求を行うと同時に WB 要求も行います。ここで要求した WB 動作が完了すると、次フレームは自動で 010b の場合は Local Bus（WB なし）を選択します。

WB 動作を失敗（IMC のバッファ・オーバーラン）した場合、次のフレームで再び IMC に対してデータ要求と、WB 要求を行います。

BUSSEL 設定と内部状態の遷移に関する詳細は、4.3.2 フレームごとの状態遷移を参照してください。

3.2.6 ステータス・レジスタ

本レジスタ（LCD_STATUS：4027_0018H）は、LCDコントローラの動作状態を表します。本レジスタをポーリングすることによりLCDコントローラのステータスを取得できます。フレーム割り込み発生タイミングで、そのフレームの動作状態が反映されます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved					MODESTATUS		
7	6	5	4	3	2	1	0
Reserved					STATUS		

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:11	0	予約。読み出すと0を返します。
MODE STATUS	R	10:8	0	LCD コントローラ動作モード状態を表します。（フレーム同期割り込みタイミングで更新） 000b：IMC-LCD コントローラ間の Local Bus（WB なし）で動作中。 001b：MEMC-LCD 間の Direct Path で動作中 010b：Local Bus で WB を行い、WB 完を待っている状態。 WB 完了後の次フレームは自動で 000b に遷移します。 011b：Local Bus で WB を行い、WB 完を待っている状態。 WB 完了後の次フレームは自動で 001b に遷移します。 100b：黒画面表示（Black Back）で動作中。 101b：固定値表示モード（RGB 値は LCD_BACKCOLOR で設定）で動作中。 110b～111b：－
Reserved	R	7:1	0	予約。読み出すと0を返します。
STATUS	R	0	0	LCD の表示ステータスを表します。 0：LCD 非表示 1：LCD 表示中

黒画面表示モードと、固定値表示モードは LCD コントローラ内で画素データを生成するため、IMC や MEMC を使用せず、単独で動作させることが可能です。

3.2.7 固定色出力値レジスタ

本レジスタ（LCD_BACKCOLOR：4027_001CH）は、アクセス・バス・セレクト・レジスタ（LCD_BUSSEL）にて、固定色表示モード（BUSSEL = 5）を設定するとフレーム・バッファからデータは読み出さず、LCDコントローラは固定値データを液晶パネルに出力します。

固定色出力値レジスタは、このモード用の固定値を設定します。

設定値はフレーム先頭で回路内部に取り込まれる2段構成となっています。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved		BGRED					
15	14	13	12	11	10	9	8
Reserved		BGGREEN					
7	6	5	4	3	2	1	0
Reserved		BGBLUE					

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:22	0	予約。読み出すと0を返します。
BGRED	R/W	21:16	0	固定色出力モード時に LCD コントローラが出力する RED の値を設定します。
Reserved	R	15:14	0	予約。読み出すと0を返します。
BGGREEN	R/W	13:8	0	固定色出力モード時に LCD コントローラが出力する GREEN の値を設定します。
Reserved	R	7:6	0	予約。読み出すと0を返します。
BGBLUE	R/W	5:0	0	固定色出力モード時に LCD コントローラが出力する BLUE の値を設定します。

コントロール・レジスタ（LCD_CONTROL）の FORMAT 設定が RGB565 の場合、BGRED/BGBLUE の設定値は上位5ビットが選択され、LCD_R/LCD_B 端子の上位5ビットに出力されます。

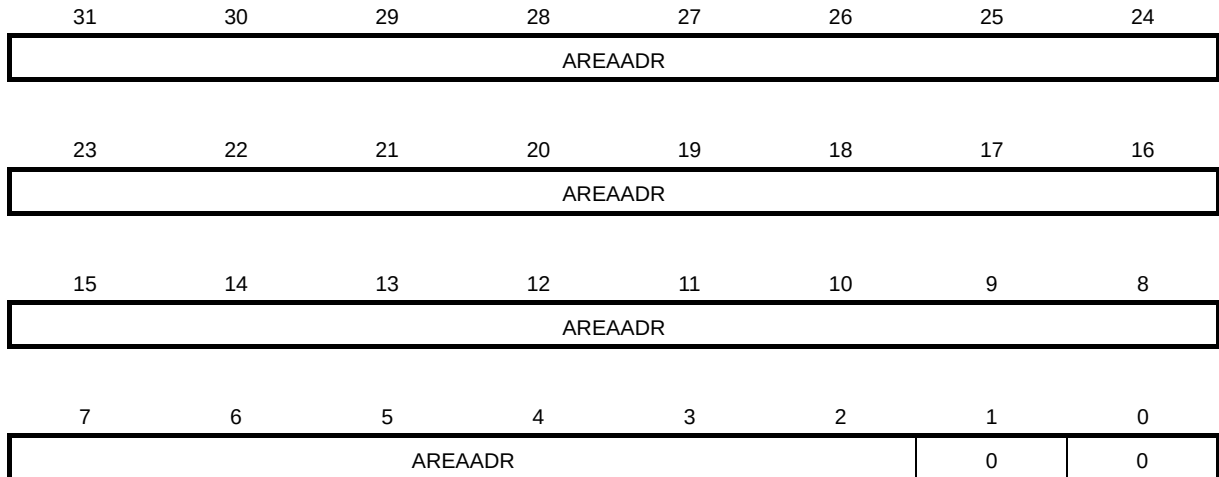
また、IMC の BG レイヤを固定値表示（IMC_BG_FORMAT レジスタ = 2）に設定した場合にも、本レジスタで設定された RGB の値が使用されます。

本レジスタをリードした場合、次フレームで有効となる値（1 段目）の値がリードされます。

3.2.8 表示領域アドレス・レジスタ

本レジスタ（LCD_AREAADR：4027_0020H）は、フレーム・バッファの先頭アドレスを設定します。

ここで設定されたフレーム・バッファは Direct Path モードの際に使用します。また、IMC マクロが LCD 同期で動作している場合の Write Back 用バッファにも同じ設定が使用されます。フレーム同期レジスタであり、設定値はフレーム開始タイミングで有効となります。



名 称	R/W	ビット	リセット時	機 能
AREAADR	R/W	31:2	0	フレーム・バッファの先頭アドレスを設定します。 アドレスは 32 ビット・バウンダリのバイト・アドレスで設定してください。 詳細は 4.2.1 章を参照してください。
—	R	1:0	0	0 固定。読み出すと 0 を返します。

※本レジスタをリードした場合、次フレームで有効となる値（1 段目）の値がリードされます。

3.2.9 アドレス加算量レジスタ

本レジスタ (LCD_HOFFSET : 4027_0024H) は、フレーム・バッファ領域の水平方向の総バイト数を設定します。

ここで設定されたフレーム・バッファは Direct Path モードの際に使用します。また、IMC マクロが LCD 同期で動作している場合の Write Back 用バッファにも同じ設定が使用されます。フレーム同期レジスタであり、設定値はフレーム開始タイミングで有効となります。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				HOFFSET			
7	6	5	4	3	2	1	0
HOFFSET						0	0

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:13	0	予約。読み出すと 0 を返します。
HOFFSET	R/W	12:0	0	フレーム・バッファ領域の水平方向の総バイト数を設定します。 (下位 2 ビットは 0 固定です)

※本レジスタをリードした場合、次フレームで有効となる値（1 段目）の値がリードされます。

3.2.10 入力フォーマット・レジスタ

本レジスタ（LCD_IFORMAT：4027_0028H）は、フレーム・バッファ領域の画像フォーマットを指定します。

ここで設定されたフォーマットはIMCでも参照され、IMCの出力フォーマットとして使用されます。フレーム同期レジスタであり、設定値はフレーム開始タイミングで有効となります。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							IFORMAT

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:1	0	予約。読み出すと0を返します。
IFORMAT	R/W	0	0	入力データ・フォーマットを設定します。（詳細は4.1.2 フォーマット変換参照） 0：RGB666 1：RGB565

本レジスタをリードした場合、次フレームで有効となる値（1 段目）の値がリードされます。

動作中に本レジスタの設定値を変更する場合には、フレーム・バッファに関する各種設定（先頭アドレス、アドレス加算量）も併せて変更する必要があります。

3.2.11 水平方向トータル・レジスタ

本レジスタ (LCD_HTOTAL : 4027_0030H) は、水平方向のピクセル・クロック数 (HSYNCの周期) を設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				HTOTAL			
7	6	5	4	3	2	1	0
HTOTAL							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと 0 を返します。
HTOTAL	R/W	11:0	0	水平方向の LCD クロック数を設定します。 詳細は 4.1.4 表示領域と水平／垂直ブランクを参照してください。

3.2.12 水平方向表示領域レジスタ

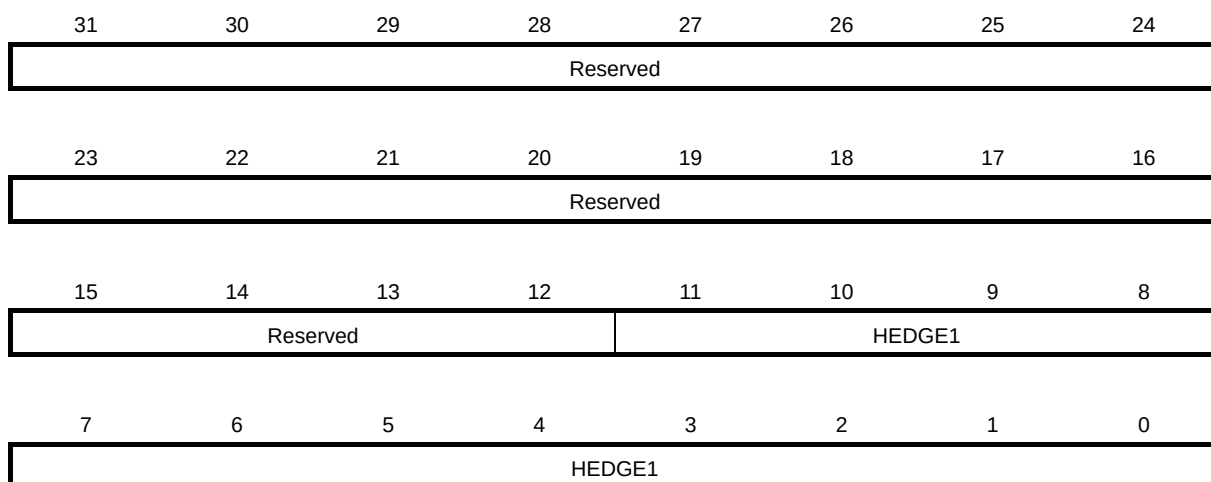
本レジスタ (LCD_HAREA : 4027_0034H) は、水平方向の表示ピクセル数を設定します。画素数単位で設定してください。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				HAREA			
7	6	5	4	3	2	1	0
HAREA							0

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:11	0	予約。読み出すと 0 を返します。
HAREA	R/W	10:0	0	水平方向の表示ピクセル数を設定します。 (下位 1 ビットは 0 固定=2 画素単位です。) 詳細は 4.1.4 表示領域と水平／垂直ブランクを参照してください。

3.2.13 水平同期エッジ1 レジスタ

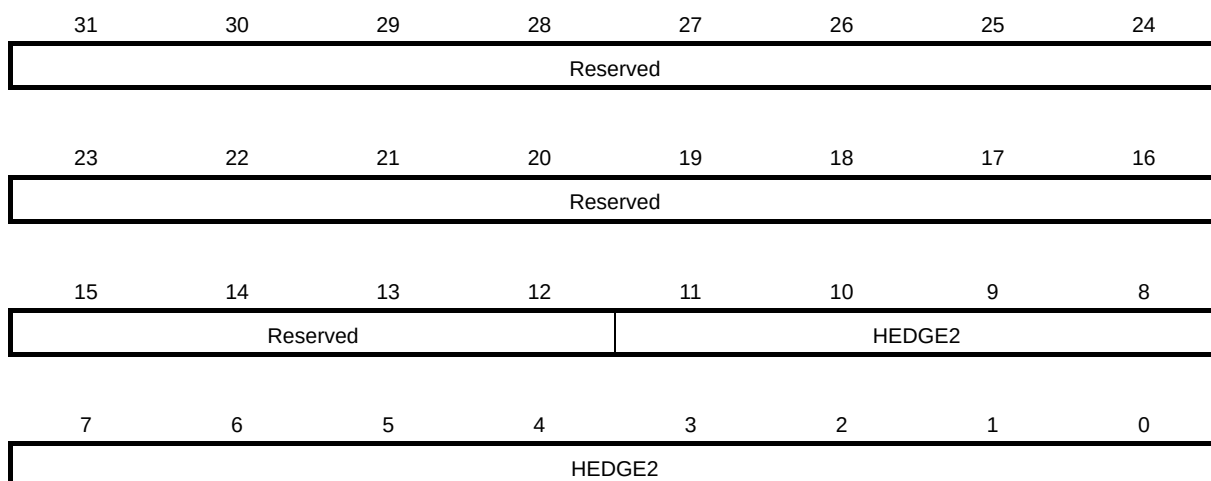
本レジスタ（LCD_HEDGE1：4027_0038H）は、水平同期信号の1つ目のエッジ位置をX座標（ピクセル・クロック数）で設定します。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと0を返します。
HEDGE1	R/W	11:0	0	水平同期信号の1つ目のエッジ位置をX座標で設定します。 詳細は 4.1.5 水平同期信号を参照してください。

3.2.14 水平同期エッジ2 レジスタ

本レジスタ（LCD_HEDGE2：4027_003CH）は、水平同期信号の2つ目のエッジ位置をX座標（ピクセル・クロック数）で設定します。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと0を返します。
HEDGE2	R/W	11:0	0	水平同期信号の2つ目のエッジ位置をX座標で設定します。 詳細は 4.1.5 水平同期信号を参照してください。

3.2.15 垂直方向トータル・レジスタ

本レジスタ（LCD_VTOTAL：4027_0040H）は、垂直方向の総ライン数（VSYNCの周期=HSYNCの数）を設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				VTOTAL			
7	6	5	4	3	2	1	0
VTOTAL							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと0を返します。
VTOTAL	R/W	11:0	0	垂直方向の総ライン数を設定します。 詳細は 4.1.4 表示領域と水平／垂直ブランクを参照してください。

3.2.16 垂直方向表示領域レジスタ

本レジスタ（LCD_VAREA：4027_0044H）は、垂直方向の表示ライン数を設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				VAREA			
7	6	5	4	3	2	1	0
VAREA							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:11	0	予約。読み出すと0を返します。
VAREA	R/W	10:0	0	垂直方向の表示ライン数を設定します。 詳細は 4.1.4 表示領域と水平／垂直ブランクを参照してください。

3.2.17 垂直同期エッジ1 レジスタ

本レジスタ（LCD_VEDGE1：4027_0048H）は、垂直同期信号の1つ目のエッジ位置をY座標（HSYNC数）で設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				VEDGE1			
7	6	5	4	3	2	1	0
VEDGE1							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと0を返します。
VEDGE1	R/W	11:0	0	垂直同期信号の1つ目のエッジ位置をY座標で設定します。 詳細は 4.1.6 垂直同期信号を参照してください。

3.2.18 垂直同期エッジ2 レジスタ

本レジスタ（LCD_VEDGE2：4027_004CH）は、垂直同期信号の2つ目のエッジ位置をY座標で設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved				VEDGE2			
7	6	5	4	3	2	1	0
VEDGE2							

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:12	0	予約。読み出すと0を返します。
VEDGE2	R/W	11:0	0	垂直同期信号の2つ目のエッジ位置をY座標で設定します。 詳細は 4.1.6 垂直同期信号を参照してください。

3.2.19 割り込み設定レジスタ

割り込み設定レジスタは、割り込みの各種パラメータを設定するレジスタです。

(1) 割り込みステータス・レジスタ

本レジスタ（LCD_INTSTATUS：4027_0060H）は、割り込み要因の状態を示すリード・オンリー・レジスタです。割り込みイネーブル・セット・レジスタに 1 がセットされている割り込み要因ステータスのリードができます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			WBTRACE	FRMCOUNT	LCDSTOP	UNDERRUN	LCDVS

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと 0 を返します。
WBTRACE	R	4	0	VGA スタンバイ移行完了割り込みの状態を示します。
FRMCOUNT	R	3	0	フレーム・カウント割り込みの状態を示します。
LCDSTOP	R	2	0	表示停止割り込みの状態を示します。
UNDERRUN	R	1	0	アンダーラン割り込みの状態を示します。
LCDVS	R	0	0	LCD フレーム割り込みの状態を示します。

備考 0：割り込み要因なし，1：割り込み要因あり

(2) 割り込み Raw ステータス・レジスタ

本レジスタ (LCD_INTRAWSTATUS : 4027_0064H) は、割り込み要因の状態を示すリード・オンリー・レジスタです。本レジスタは、割り込みイネーブル・セット・レジスタ、割り込みイネーブル・クリア・レジスタの状態にかかわらず割り込み要因がセットされます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			WBTRACE RAW	FRMCOUNT RAW	LCDSTOP RAW	UNDERRUN RAW	LCDVS RAW

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと 0 を返します。
WBTRACERAW	R	4	0	VGA スタンバイ移行完了割り込みの状態を示します。
FRMCOUNTRAW	R	3	0	フレーム・カウント割り込みの状態を示します。
LCDSTOPRAW	R	2	0	表示停止割り込みの状態を示します。
UNDERRUNRAW	R	1	0	アンダーラン割り込みの状態を示します。
LCDVSRRAW	R	0	0	LCD フレーム割り込みの状態を示します。

備考 0：割り込み要因なし，1：割り込み要因あり

(3) 割り込みイネーブル・セット・レジスタ

本レジスタ (LCD_INTENSET: 4027_0068H) は、割り込み要求の発行を許可するレジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因がセットされることにより割り込み要求を発行して、割り込みステータス・レジスタの対応するビットに 1 をセットします。また、本レジスタのイネーブル・ビットをセットしていない場合は、割り込み要因がセットされても割り込み要求は発行せずに割り込みRawステータス・レジスタのステータスにのみ 1 をセットします。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			WBTRACEEN	FRMCOUNT EN	LCDSTOPEN	UNDERRUN EN	LCDVSEN

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:5	0	予約。読み出すと 0 を返します。
WBTRACEEN	R	4	0	VGA スタンバイ移行完了割り込み要求発行許可の状態を示します。 0: 許可しない, 1: 許可する
	W	4	—	フレーム・カウント割り込み要求発行許可の設定をします。 1: 割り込みマスク解除
FRMCOUNTEN	R	3	0	フレーム・カウント割り込み要求発行許可の状態を示します。 0: 許可しない, 1: 許可する
	W	3	—	フレーム・カウント割り込み要求発行許可の設定をします。 1: 割り込みマスク解除
LCDSTOPEN	R	2	0	表示停止割り込み要求発行許可の状態を示します。 0: 許可しない, 1: 許可する
	W	2	—	表示停止割り込み要求発行許可の設定をします。 1: 割り込みマスク解除
UNDERRUN	R	1	0	アンダーラン割り込み要求発行許可の状態を示します。 0: 許可しない, 1: 許可する
	W	1	—	アンダーラン割り込み要求発行許可の設定をします。 1: 割り込みマスク解除
LCDVSEN	R	0	0	LCD フレーム割り込み要求発行許可の状態を示します。 0: 許可しない, 1: 許可する
	W	0	—	LCD フレーム割り込み要求発行許可の設定をします。 1: 割り込みマスク解除

(4) 割り込みイネーブル・クリア・レジスタ

本レジスタ（LCD_INTENCLR：4027_006CH）は、割り込み要求の発行をマスクするライト・オンリー・レジスタです。1をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに1をセットすると、割り込み要因が発生しても割り込み要求の発行を行いません。また割り込みステータス・レジスタの対応するビットのステータスも変化しません。本レジスタの対応ビットをセットしていない場合は、割り込み要因がセットされると割り込み要求を発行して割り込みステータス・レジスタのステータスを1にセットします。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			WBTRACEMASK	FRMCOUNTMASK	LCDSTOPMASK	UNDERRUNMASK	LCDVSMASK

名 称	R/W	ビット	リセット時	機 能
Reserved	—	31:5	0	予約。読み出すと0を返します。
WBTRACEMASK	W	4	0	VGA スタンバイ移行完了割り込み要求発行禁止の設定をします。 1：割り込みマスク
FRMCOUNTMASK	W	3	0	フレーム・カウント割り込み要求発行禁止の設定をします。 1：割り込みマスク
LCDSTOPMASK	W	2	0	表示停止割り込み要求発行禁止の設定をします。 1：割り込みマスク
UNDERRUNMASK	W	1	0	アンダーラン割り込み要求発行禁止の設定をします。 1：割り込みマスク
LCDVSMASK	W	0	0	LCD フレーム割り込み要求発行禁止の設定をします。 1：割り込みマスク

(5) 割り込み要因クリア・レジスタ

本レジスタ (LCD_INTFFCLR: 4027_0070H) は、割り込み要因のクリア要求を行うライト・オンリー・レジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると要因がクリアされます。

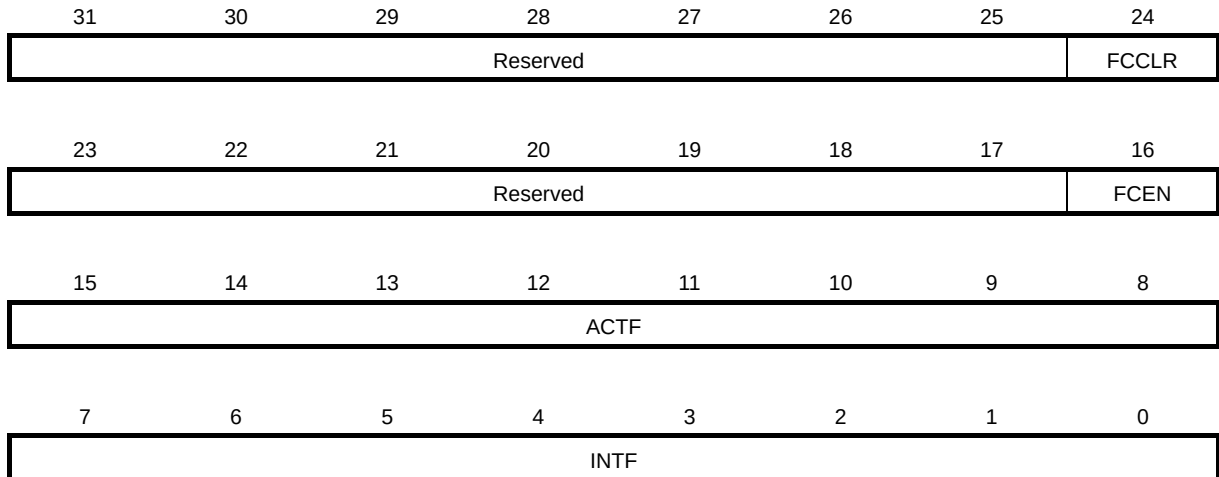
要因クリアと要因セットが同時に発生した場合、要因セットが優先されます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved			WBTRACE CLR	FRMCOUNT CLR	LCDSTOP CLR	UNDERRUN CLR	LCDVSCLR

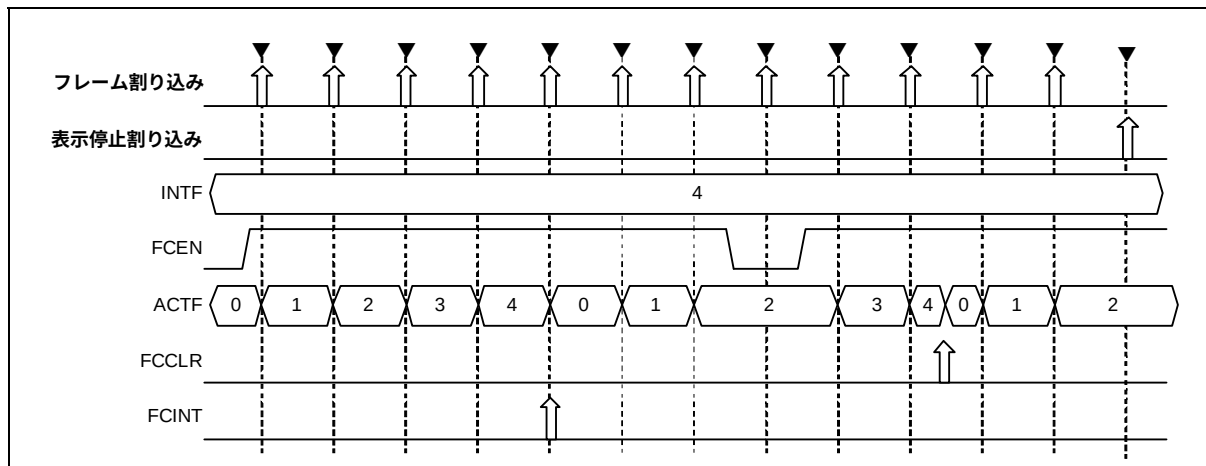
名 称	R/W	ビット	リセット時	機 能
Reserved	—	31:5	0	予約。読み出すと 0 を返します。
WBTRACECLR	W	4	0	VGA スタンバイ移行完了割り込み要因のクリア要求を行います。 1: 割り込み要因クリア
FRMCOUNTCLR	W	3	0	フレーム・カウント割り込み要因のクリア要求を行います。 1: 割り込み要因クリア
LCDSTOPCLR	W	2	0	表示停止割り込み要因のクリア要求を行います。 1: 割り込み要因クリア
UNDERRUNCLR	W	1	0	アンダーラン割り込み要因のクリア要求を行います。 1: 割り込み要因クリア
LCDVSCLR	W	0	0	LCD フレーム割り込み要因のクリア要求を行います。 1: 割り込み要因クリア

(6) フレーム・カウント割り込み設定レジスタ

本レジスタ (LCD_FRAMECOUNT : 4027_0074H) は、フレーム・カウント割り込みに関する各種設定を行います。



名 称	R/W	ビット	リセット時	機 能
Reserved	—	31:25	0	予約。読み出すと 0 を返します。
FCCLR	W	24	0	1 を書き込む事で ACTF を初期化します。 0 を書き込んでも何も起きません。読み出すと 0 を返します。
Reserved	—	23:17	0	予約。読み出すと 0 を返します。
FCEN	R/W	16	0	フレーム・カウント機能の動作設定 0 : 停止 1 : 動作開始
ACTF	R	15:8	0	カウント動作中の現在のフレーム数を表示します。
INTF	R/W	7:0	0	フレーム・カウント割り込み発行フレーム数を設定します。



FCEN = 1 の状態でフレーム割り込みが発行されると ACTF はインクリメントされます。表示停止割り込みではインクリメントしません。ACTF = INTF の状態でフレーム割り込みが発行されると FCINT を発行し、ACTF は 0 に初期化されます。FCCLR が発行された場合にも ACTF は 0 に初期化されます。

第4章 機能詳細

4.1 液晶パネル・インタフェース

4.1.1 画像データ

LCD コントローラは、16 bpp モード（65536 色）と 18 bpp モード（26 万色）の LCD パネルに対応します。

出力フォーマット（OFORMAT）設定により、RGB666 / RGB565 を切り替えます。

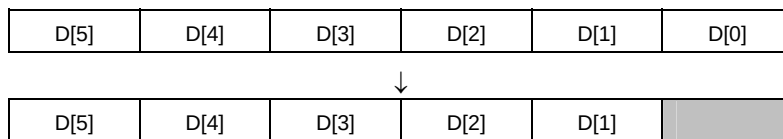
4.1.2 フォーマット変換

LCD コントローラは、入力（IMC からの入力）と液晶パネル出力のフォーマットを個別に設定する事が可能です。出力フォーマットは接続される液晶パネルで一意に決まるため、即時反映レジスタである、コントロール・レジスタにマッピングされ、入力フォーマットはフレーム単位で切り替えが可能なように、個別のレジスタにマッピングしてあります。

この入出力フォーマットに異なる設定を行った場合、R と B の成分は、次のルールにより変換されます。

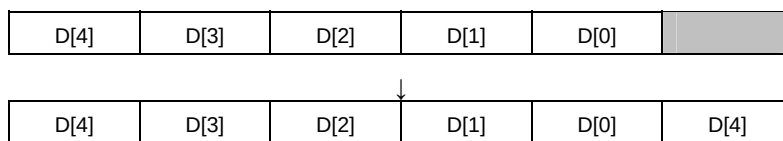
○ 入力が RGB666 で出力が RGB565 の場合

R と B の LSB が切り捨てられ、5 ビットにスケーリングされます。



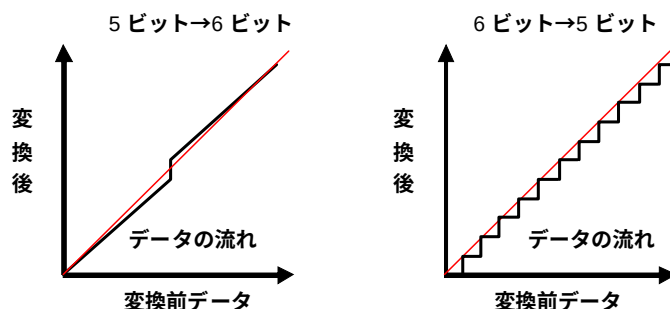
○ 入力が RGB565 で出力が RGB666 の場合

R と B の MSB が下位に付加され、6 ビットにスケーリングされます。



変換処理によるイメージを次に示します。入出力の階調が異なるため、変換のイメージを示すものです。

図 4-1 フォーマット変換動作イメージ



4.1.3 LCD クロック

液晶パネル・インタフェース信号の信号線（VSYNC、HSYNC、DATAENABLE、R/G/BDATA）と、出力クロック（PXCLK）の位相を選択できます。設定はコントロール・レジスタの CLKPOL を用いて設定し、CLKPOL = 0 の場合は LCD クロック立ち上がり同期、CLKPOL = 1 の場合は LCD クロック立ち下がり同期になります。

機能ブロック内部では全て立ち上がり同期で動作しており、CLKPOL 設定と PXCLK の Ex-OR の出力を端子出力として使用するため、設定変更時には PXCLK にグリッジ・ノイズが発生する可能性があります。安全に切り替えるためには、ASMU 側で LCD_LCLK 供給をストップしてから LCD コントローラ側で極性を変更してください。

図 4-2 LCD クロック立ち上がり同期

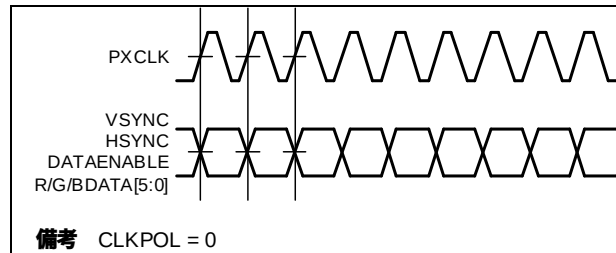
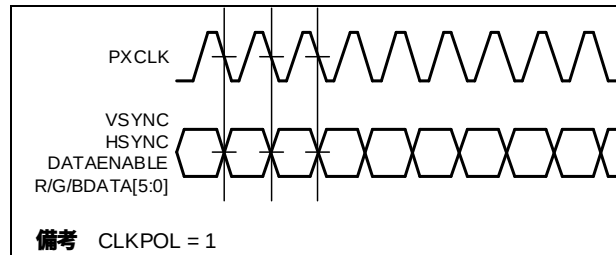


図 4-3 LCD クロック立ち下がり同期

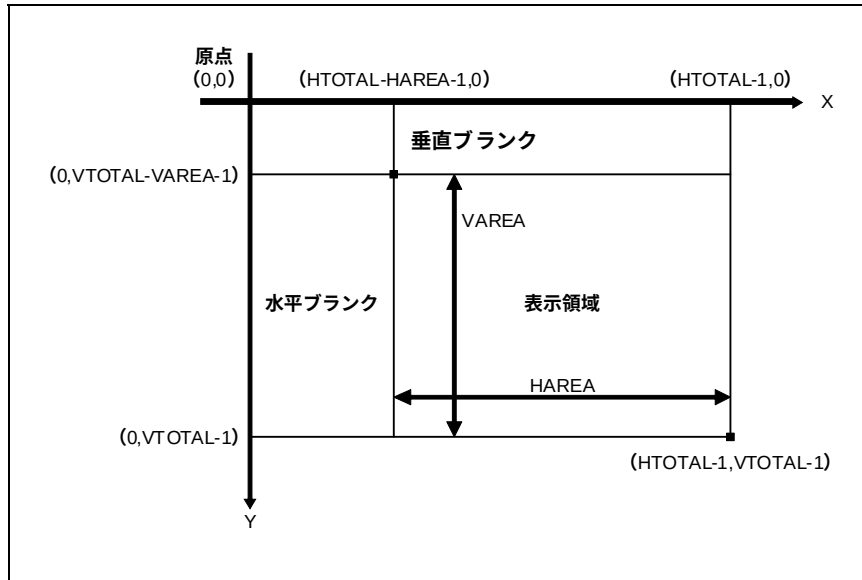


4.1.4 表示領域と水平／垂直ブランク

LCD の表示領域や水平／垂直ブランクは、ピクセル・クロック単位の右下座標系を使用して定義します。X 座標は右へ行くにしたがって値が増加し、Y 座標は下へ行くにしたがって値が増加します。原点は左上 (0, 0) です。

液晶パネルの方形サイズは、水平／垂直方向表示領域レジスタの HAREA, VAREA により設定します。水平／垂直方向トータル・レジスタの HTOTAL, VTOTAL は方形の右下の角になり、水平／垂直ブランク（非表示領域）を含みます。

図 4-4 表示領域と水平／垂直ブランク



各パラメータは、LCD コントローラのレジスタの設定値を使用して、次のように定義します。

表 4-1 表示サイズ関連パラメータ

レジスタ	パラメータ
水平方向トータル・レジスタ	HTOTAL[11:0]
水平方向表示領域レジスタ	HAREA[10:0]
垂直方向トータル・レジスタ	VTOTAL[11:0]
垂直方向表示領域レジスタ	VAREA[10:0]

注意 次の式を満足するように設定してください。

1. $HTOTAL > HAREA + 4$
2. $VTOTAL > VAREA$

(0, 0) の位置をフレーム表示開始位置とし、フレーム・バッファからデータの読み出しを開始します。LCD パネルへの画素データ出力は (HTOTAL-HAREA-1, VTOTAL-VAREA-1) の位置から行われます。

この 2 点の期間が短くなるとバッファ・アンダーランを発生し易くなりますので、可能な限り垂直ブランク期間を長く確保してください。

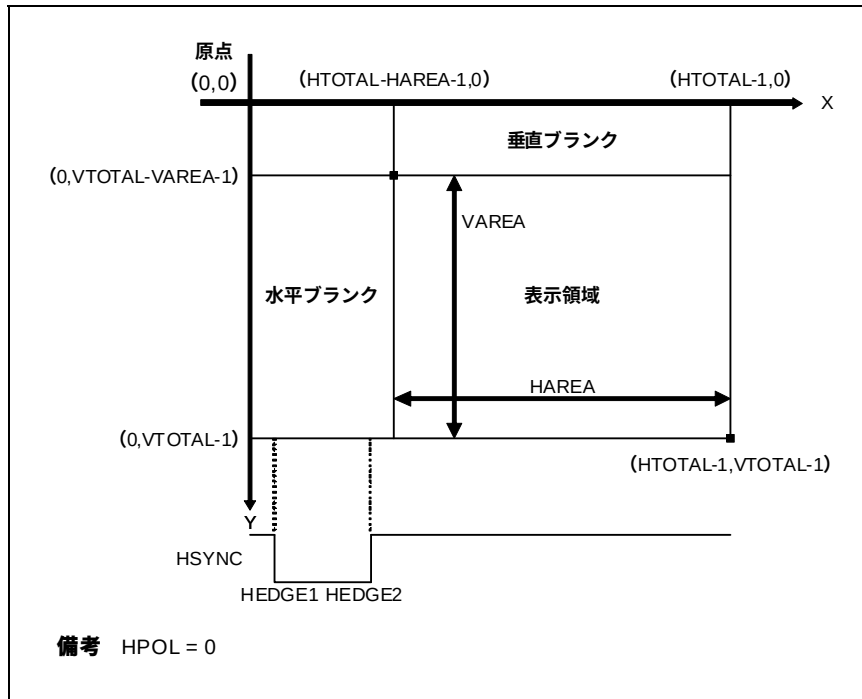
4.1.5 水平同期信号

水平同期信号は、LCD クロック単位の右下座標系を使用して定義します。原点 (0,0) と (HTOTAL-1,VTOTAL-1) で指定される方形内の各ラインで 1 つパルスを生成します。

水平同期信号の 1 つ目のエッジは水平同期エッジ 1 レジスタの HEDGE1、2 つ目のエッジは水平同期エッジ 2 レジスタの HEDGE2 により設定します。

コントロール・レジスタの HPOL で水平同期信号の極性を制御できます。HPOL = 0 の場合、1 つ目のエッジでハイ・レベルからロウ・レベルへの変化で、2 つ目のエッジでロウ・レベルからハイ・レベルへの変化となります。HPOL = 1 の場合は逆になります。

図 4-5 水平同期信号



各パラメータは、LCD コントローラのレジスタの設定値を使用して、次のように定義します。

表 4-2 水平同期関連パラメータ

レジスタ	パラメータ
水平同期エッジ 1 レジスタ	HEDGE1[11:0]
水平同期エッジ 2 レジスタ	HEDGE2[11:0]

注意 次の式を満足するように設定してください。

$$HTOTAL > HEDGE2 > HEDGE1 \geq 0$$

4.1.6 垂直同期信号

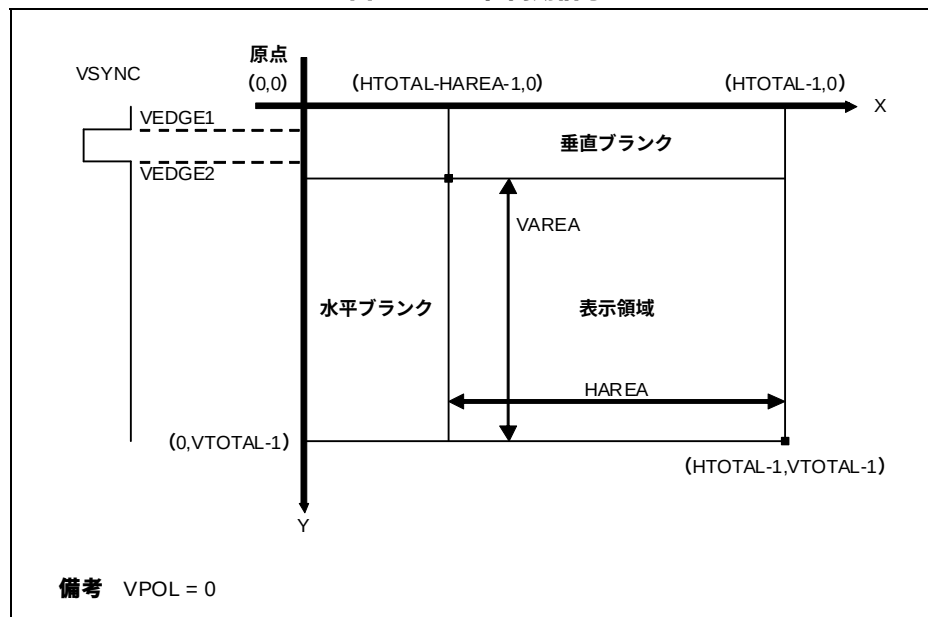
垂直同期信号は、LCD クロック単位の右下座標系を使用して定義します。方形内で1つパルスを生成します。

垂直同期信号の1つ目のエッジは垂直同期エッジ1レジスタの VEDGE1、2つ目のエッジは垂直同期エッジ2レジスタの VEDGE2 により設定します。

コントロール・レジスタの VPOL で垂直同期信号の極性を制御できます。VPOL = 0 の場合、1つ目のエッジでハイ・レベルからロウ・レベルへの変化で、2つ目のエッジでロウ・レベルからハイ・レベルへの変化となります。VPOL = 1 の場合は逆になります。

VSYNC の変化タイミングは、HSYNC のEDGE 設定によらず下図の水平座標0の時に変化します。従って、HEDGE=0 以外の設定の場合、VSYNC と HSYNC が同時に変化しませんので注意が必要です。

図 4-6 垂直同期信号



各パラメータは、LCD コントローラのレジスタの設定値を使用して、次のように定義します。

表 4-3 垂直同期関連パラメータ

レジスタ	パラメータ
垂直同期エッジ1レジスタ	VEDGE1[11:0]
垂直同期エッジ2レジスタ	VEDGE2[11:0]

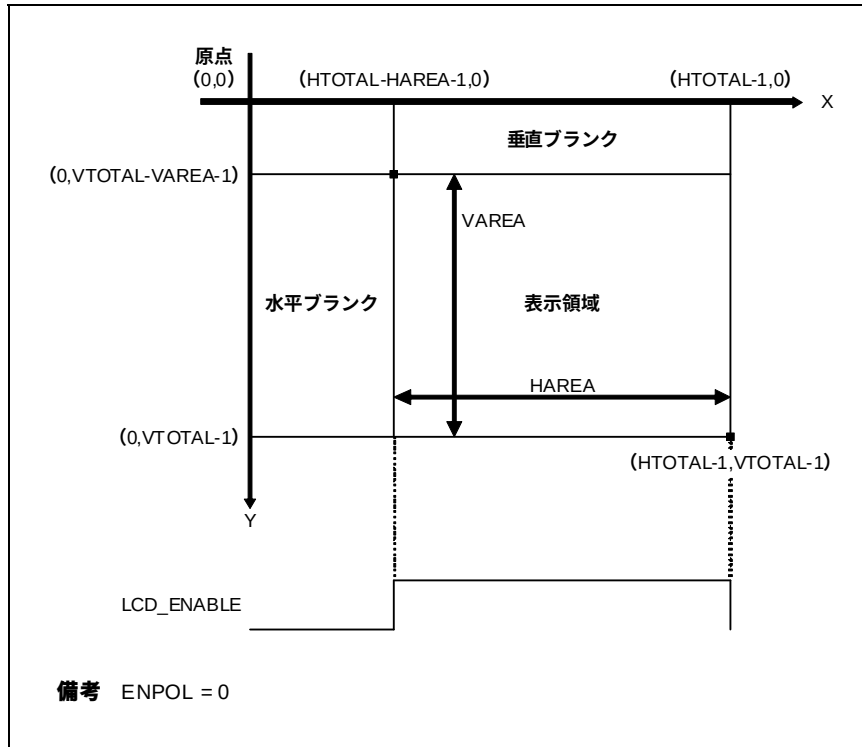
注意 次の式を満足するように設定してください。

$$VTOTAL > VEDGE2 > VEDGE1 \geq 0$$

4.1.7 イネーブル信号

イネーブル信号は、水平／垂直方向表示領域レジスタの HAREA, VAREA によって決まり表示領域でアクティブ・レベルになります。コントロール・レジスタの ENPOL でアクティブ・レベルを制御できます。ENPOL = 0 の場合、イネーブル信号のアクティブ・レベルはハイ・レベルになります。ENPOL = 1 の場合、アクティブ・レベルはロウ・レベルになります。

図 4-7 イネーブル信号

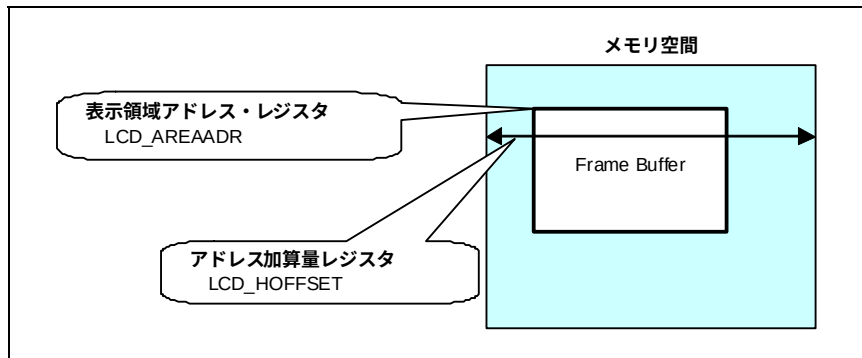


4.2 フレーム・バッファとデータ・バッファ

4.2.1 フレーム・バッファ

フレーム・バッファは、1 画面の画像データを格納するバッファの総称です。LCD コントローラでは 1 面設定することができます。表示領域アドレス・レジスタは、フレーム・バッファの先頭番地を設定するレジスタで、任意のアドレスを設定することができます。また、アドレス加算量レジスタにより、フレーム・バッファ領域の水平方向サイズを指定できます。(ただし、ワード境界) これにより、表示画像サイズよりも大きくマッピングされたフレーム・バッファから矩形に切り出された領域を液晶パネルに出力することが可能です。

図 4-8 フレーム・バッファ・イメージ



フレーム・バッファに格納される画像データの水平画素数は HAREA で設定されます。

ですが画像データのデータ量はデータ・フォーマットにより変化します。

入力フォーマットが RGB565 の場合 ... 16 画素で 32 バイト (8 ワード)

入力フォーマットが RGB666 の場合 ... 16 画素で 36 バイト (9 ワード)

したがって、アドレス加算量レジスタの設定値は、次の条件を満足する値としてください。

入力フォーマットが RGB565 の場合 ... $\text{LCD_HOFFSET} \geq \text{HAREA} / 16 * 32$

入力フォーマットが RGB666 の場合 ... $\text{LCD_HOFFSET} \geq \text{HAREA} / 16 * 36$

注意 EM1 向け LCD コントローラでは、水平画素数設定値は 2 の倍数となっています。そのため、HOFFSET の設定値条件も次のとおり変更されますのでご注意ください。

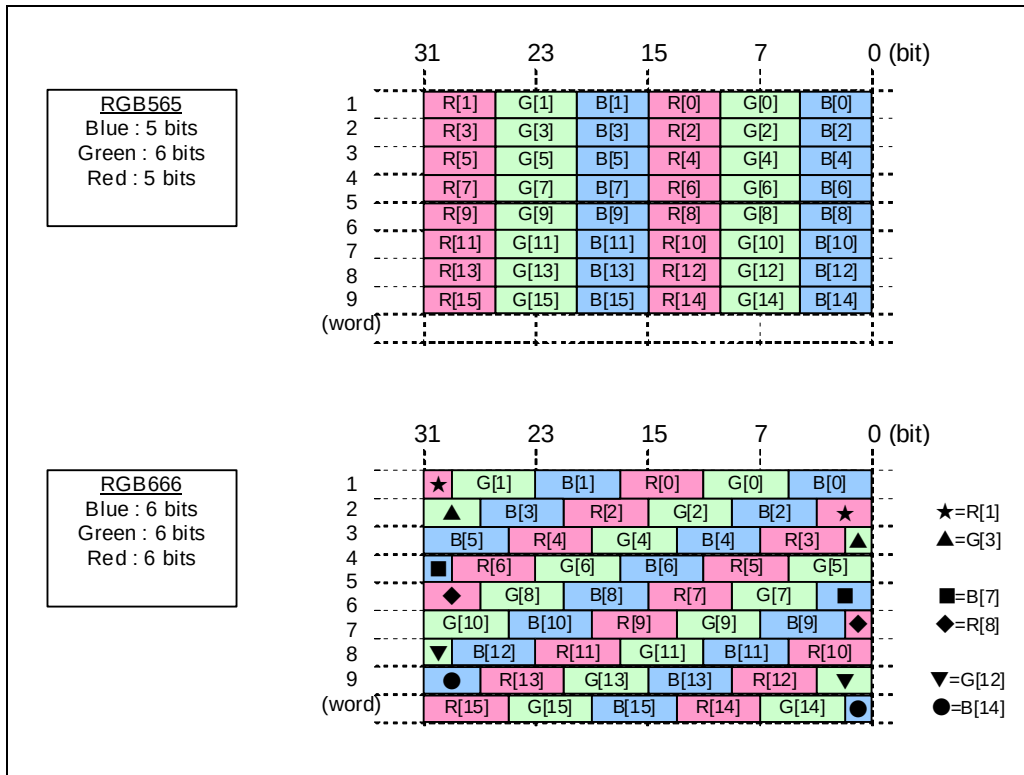
入力フォーマットが RGB565 の場合 ... $\text{LCD_HOFFSET} \geq \text{HAREA} / 2 * 4$

RGB666 の場合、1 画素は 18 ビットになります。つまり 1 ラインのデータ量は $\text{HAREA} * 18$ (ビット) この結果をワード単位 (32 ビット) で割った値の小数点以下を切り上げたワード数以上を HOFFSET に設定してください。

4.2.2 フレーム・バッファ格納フォーマット

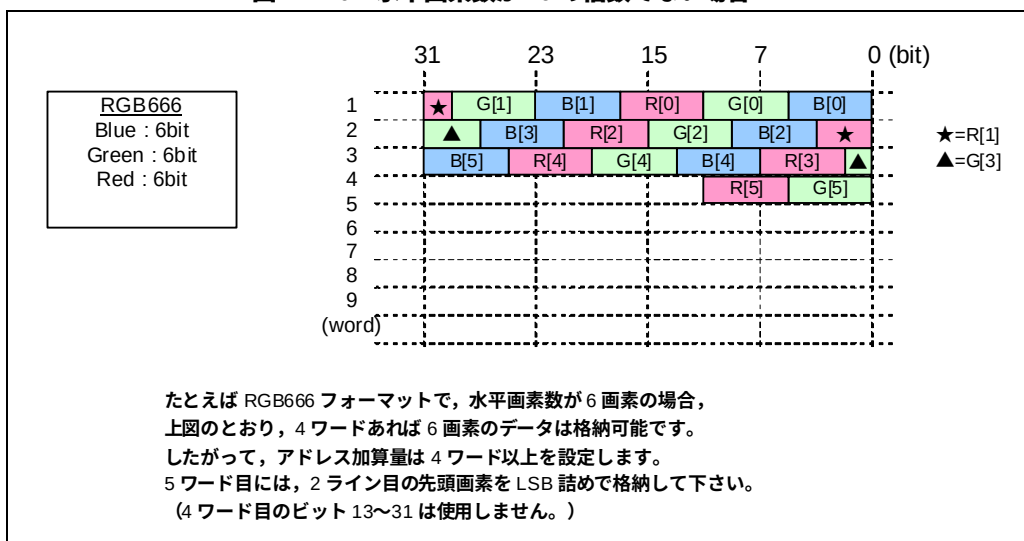
フレーム・バッファに画像データを格納する場合、ライン最終ワードを完全に埋めてください。格納フォーマットは16ピクセルを最小の区切りとし、RGB666は36バイト、RGB565は32バイトで格納してください。

図 4-9 フレーム・バッファ格納フォーマット



水平画素数が16の倍数でない場合のメモリ格納例を示します。

図 4-10 水平画素数が16の倍数でない場合



4.2.3 フレーム・バッファのアクセス

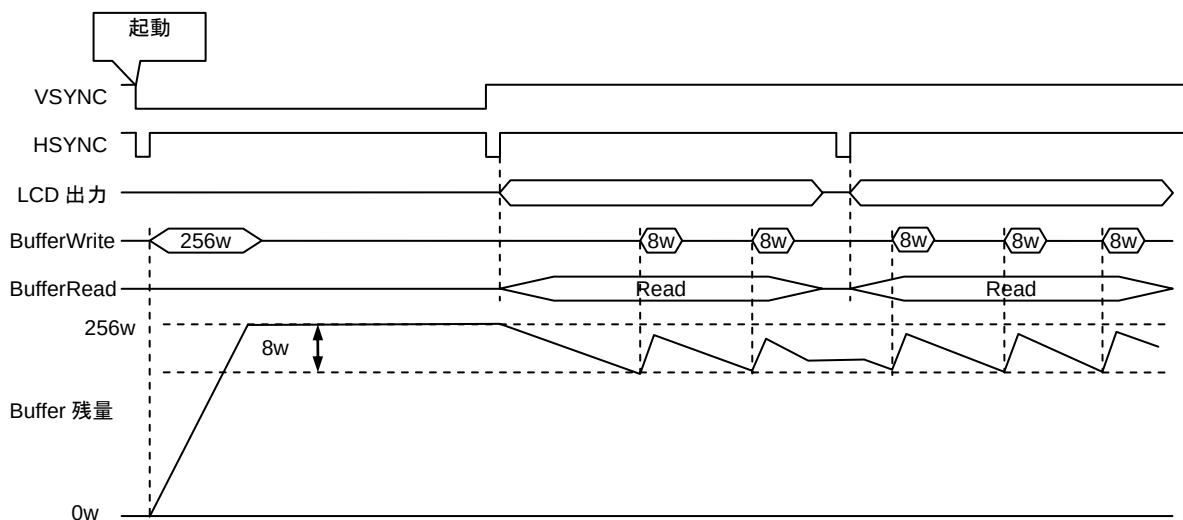
BUSSEL 設定値により、IMC-LCD コントローラ間の Local Bus アクセスモードを選択します。

4.2.4 データ・バッファ

データ・バッファは、フレーム・バッファからリードした画像データを取り込む LCD コントローラ内蔵バッファです。32 ビット×256 ワードの 2port (1R/1W) で構成され、FIFO として使用します。バッファのライト側のポートは、バッファに 8 ワード (DATAREQ 設定が初期値の場合) の空きがあるとフレーム・バッファ・インタフェースからの書き込みを行います。リード側のポートは、LCD インタフェースからの読み出し (液晶表示) に使用します。

データ・バッファへのアクセスは図 4-11 のように行います。はじめにフレーム・バッファ・インタフェースがデータ・バッファに画像データを書き込みます。次に LCD インタフェースは、フレーム・バッファ・インタフェースからの書き込みが行われた領域から画像データを読み出し LCD 表示を行います。その後、フレーム・バッファ・インタフェースはバッファに 8 ワード (DATAREQ 設定が初期値の場合) の空きがあると画像データを書き込みます。LCD インタフェースによるバッファリードが、バッファライトを追い越した場合、アンダーラン割り込みを発行します。

図 4-11 データ・バッファ・アクセス・イメージ



注意 LCD コントローラは、LCD パネルの画像リフレッシュ速度に対して、データ転送の速度が十分でない場合、画像データが不足し致命的な画像劣化が発生します。

そのため、次の式を十分に満足するようにクロック・サイクルを決定してください。

1. **ピクセル・クロック周波数** $\lll$ **メイン・クロック周波数**
(EM1 仕様: PIXCLK = 6-50 MHz, LCD_CLK = 166 MHz)

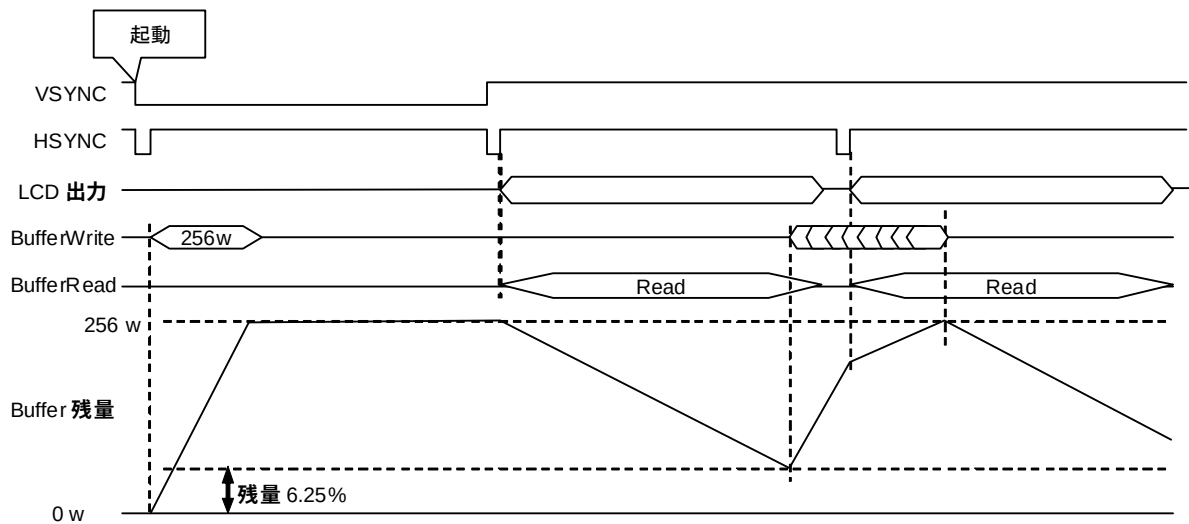
4.2.5 データ要求サイクル設定

フレーム・バッファが SDRAM 上にマッピングされている場合、通常の設定ではデータ・バッファに 8 ワードの空きがあるとデータ書き込みを行うため、SDRAM へのアクセスが散発することとなり、効果的なパワーマネジメントが実現できなくなります。データ要求サイクル設定レジスタにより、SDRAM へのアクセスをまとめた期間に集中して発行することができます。

例えば、データ要求サイクル設定レジスタの設定が 6.25% の場合、バッファ内のデータ残量が 6.25% を切ると、バッファがフルになるまで一気にフレーム・バッファからのデータ・リードを行います。動作イメージは下図を参照してください。しかし、何らかの要因によりデータ・リードが停滞した場合、アンダーランが発生し易くなるため、注意が必要です。

注意 図は動作イメージを示すものであり、図中の数値は必ずしも実動作と一致しません。

図 4-12 データ要求サイクル設定レジスタが 6.25% 設定の場合のアクセス・イメージ

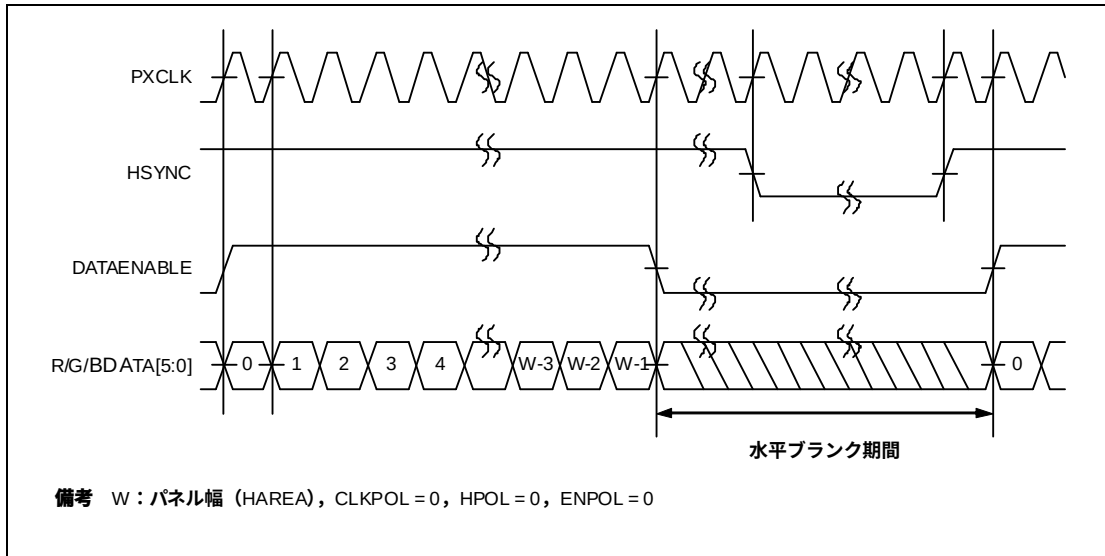


4.3 動作タイミング

4.3.1 LCD インタフェース

LCD インタフェースの動作タイミングを示します。

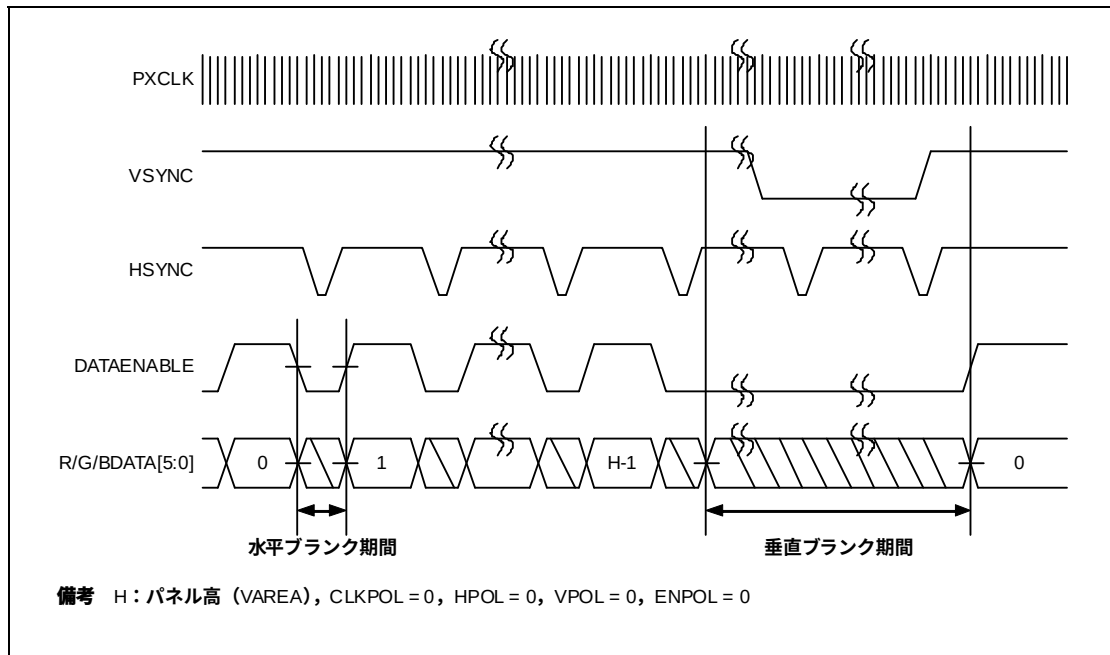
図 4-13 LCD パネル（水平方向）



LCD クロックの検出エッジ（立ち上がり／立ち下がり）、水平同期信号の極性（正論理／負論理）、イネーブル信号のアクティブ・レベル（アクティブ・ハイ／アクティブ・ロウ）は、それぞれコントロール・レジスタの CLKPOL, HPOL, ENPOL で設定できます。

LCD_ENABLE が非アクティブの期間（垂直ブラック、水平ブラック期間）の RGB データ値は 0 が出力されます。

図 4-14 LCD パネル (垂直方向)



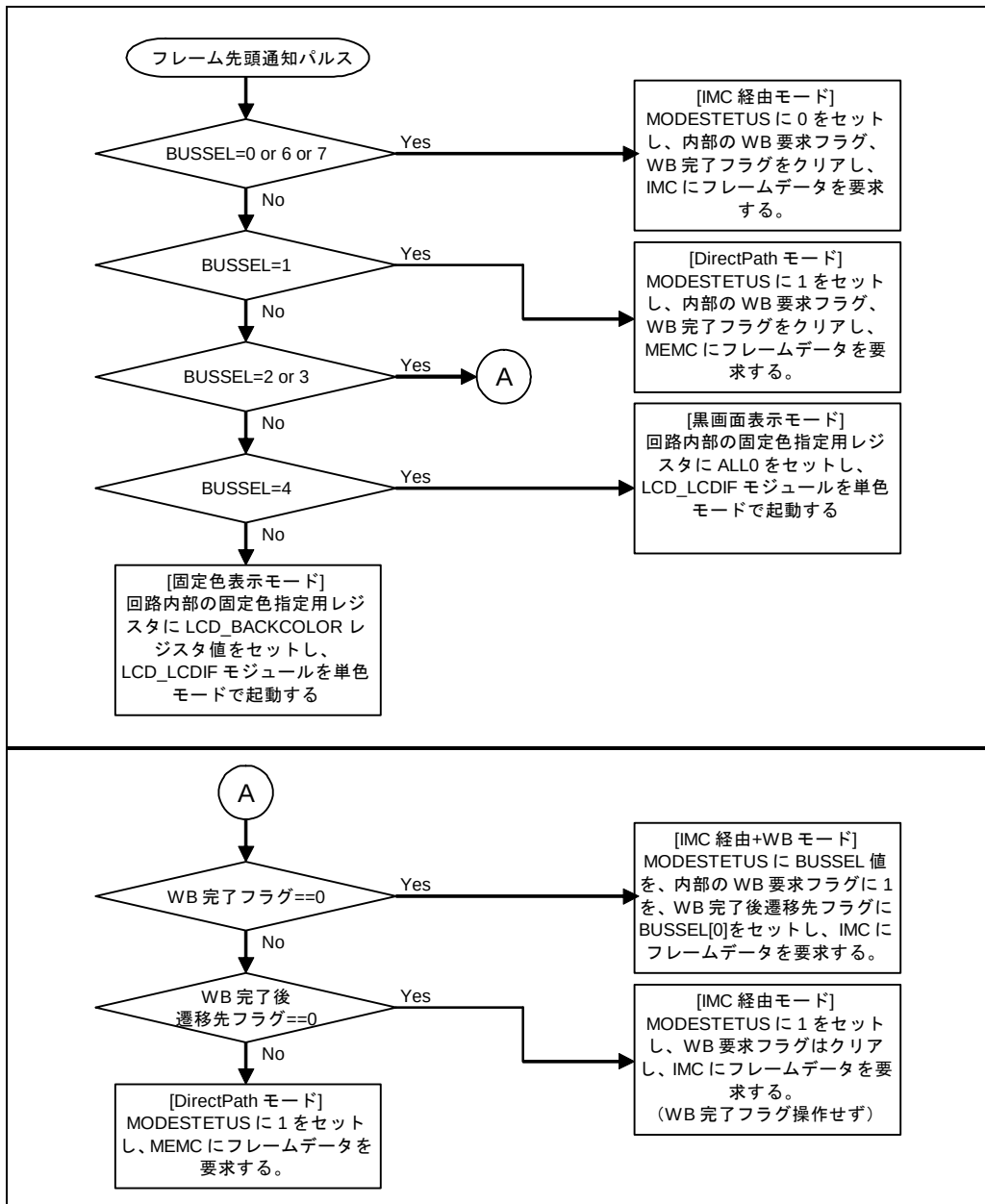
LCD クロックの検出エッジ（立ち上がり／立ち下がり），水平同期信号の極性（正論理／負論理），垂直同期信号の極性（正論理／負論理），イネーブル信号のアクティブ・レベル（アクティブ・ハイ／アクティブ・ロウ）は，それぞれコントロール・レジスタの CLKPOL, HPOL, VPOL, ENPOL で設定できます。

4.3.2 フレームごとの状態遷移

LCD マクロは LCD_CONTROL モジュールが生成するフレームの先頭（フレーム割り込み発生タイミング）で、LCD_FIFO_CONT モジュールが、LCD_BUSSEL レジスタ設定値と、その時点の内部状態から動作モードを選択しながら動作します。

以下に動作モード決定フローチャートを示します。

図 4-15 動作モード決定フローチャート



※ 注意点として、BUSSEL を 2 から 3 に切り替えた場合、回路内部で差分を認識できないため、意図しないモード遷移が発生する可能性があります。Write Back 要求後に何らかの事情により、そのままの自動遷移をキャンセルし、再度 Write Back する場合、一度 2/3 以外のモードを 1 フレーム経由して下さい。

4.4 クロック／リセット

LCD には LCD_CLK (LCD_CCLK)、LCD_PCLK、LCD_LCLK の 3 系統のクロック入力があります。それぞれの周波数は、LCD_LCLK が 6-50MHz、LCD_PCLK が 83MHz、LCD_CLK が 166MHz です。LCD_PCLK と LCD_CLK は同期関係にあります。LCD_LCLK は非同期扱いです。LCD_CCLK は LCD_CLK と全く同一ソースですが、省電力対応のため LCD マクロから個別に制御可能なクロックです。

4.5 割り込み要因

LCDコントローラは 5 種類の割り込みを発行します。各割り込みの制御は割り込み設定レジスタの各ビットに割り当てています。詳細は表 4-4を参照してください。

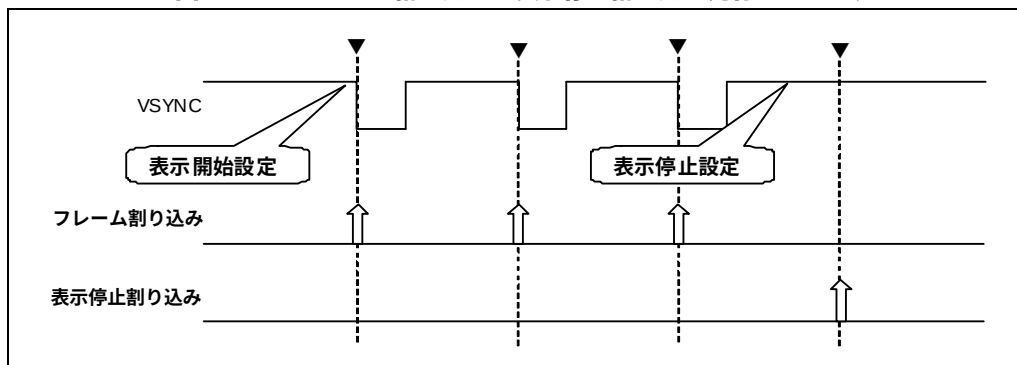
表 4-4 割り込み

割り込み名	要 因	ビット・アサイン
VGA スタンバイ移行完了割り込み	BUSSEL = 3 をセットした場合に、WB 処理が完了し、L1 領域の電源を落とせる状態を通知します。	4
フレーム・カウント割り込み	設定したフレーム数毎に割り込みを発行します。	3
表示停止割り込み	フレーム表示が終了したタイミングで、表示レジスタが 0 の状態の場合に割り込みを発行します。	2
アンダーラン割り込み	LCD コントローラ内部のバッファにアンダーランが発生すると、割り込みを発行します。	1
LCD フレーム割り込み	フレーム表示を開始すると割り込みを発行します	0

LCD フレーム割り込みの発行タイミングは、フレーム表示起動信号です。従って、LCD フレーム割り込み発生から即座にレジスタ設定が変更された場合、次のフレーム以降から変更が有効となります。

バッファ・アンダーランが発生すると、そのフレームのデータ取り込みを中止し、アンダーラン割り込みをセットします。次のフレームが始まると設定に準じて通常動作を再開します。

図 4-16 フレーム割り込みと表示停止割り込み発行タイミング



第5章 使用手順

一般的な LCD コントローラの使用法手順を示します。

5.1 LCD表示開始

LCD 表示を開始する設定手順例を次に示します。

- <1> 接続された液晶パネル仕様に従って、コントロール・レジスタ (LCD_CONTROL) を設定します。
- <2> 同様に、SYNC に関する設定、有効画素に関する設定 {
水平方向トータル・レジスタ (LCD_HTOTAL),
水平方向表示領域レジスタ (LCD_HAREA),
水平同期エッジ 1 レジスタ (LCD_HEDGE1),
水平同期エッジ 2 レジスタ (LCD_HEDGE2),
垂直方向トータル・レジスタ (LCD_VTOTAL),
垂直方向表示領域レジスタ (LCD_VAREA),
垂直同期エッジ 1 レジスタ (LCD_VEDGE1),
垂直同期エッジ 2 レジスタ (LCD_VEDGE2)} で各種パラメータを設定します。
- <3> 内部のメモリ使用ルールに従い、フレーム・バッファに関する設定 {
表示領域アドレス・レジスタ (LCD_AREAADR),
アドレス加算量レジスタ (LCD_HOFFSET),
入力フォーマット・レジスタ (LCD_IFORMAT),
} を設定します。
- <4> アクセス・バス・セレクト・レジスタ (LCD_BUSSEL) を設定します。
このとき、IMC 経由の Local Bus を設定した場合、別途 IMC の各種設定を行います。
- <5> 表示レジスタ (LCD_LCDOUT) に 1 をセットし LCD 表示を開始します。

備考 <1> ~ <4>の設定は順不同です。

停止せずにフレーム単位で設定変更が可能なものは、<3>と<4>のみです。

<1>と<2>は動作中の変更に対応していないため、変更する場合には停止した状態で行ってください。

5.2 LCD表示停止

表示レジスタ (LCD_LCDOUT) に 0 をセットすると、LCD コントローラはその時点で表示出力を行っているフレームの完了後に停止します。

LCD 停止の有無は表示停止割り込みや、ステータス・レジスタ (LCD_STATUS) の STATUS をポーリングすることを確認できます。

5.3 動作中のモード（BUSSEL）変更

アクセス・バス・セレクト・レジスタにより、IMC 経由の Local Bus，固定値出力モード等を切り替えることが可能ですが，この設定変更はレジスタ値書き換え後のフレーム開始割り込み発生タイミングで反映されます。実際の動作モードは，フレーム開始割り込み発生直後にステータス・レジスタをリードすることにより確認できます。

5.4 VGAスタンバイ・モード使用手順

5.4.1 フレーム・キャッシュ・メモリに表示すべきデータが格納されていない場合

アクセス・バス・セレクト・レジスタ (LCD_BUSSEL) に 2 or 3 をセットした状態で，表示レジスタ (LCD_LCDOUT) に 1 をセットすると，IMC-LCD コントローラ間の Local Bus を使用した，通常の画像合成表示モードで動作しながら，IMC に WB 要求を行います。WB 自体の完了は IMC の「WB 完了割り込み」により知ることができます。

BUSSEL = 2 の場合には，WB の完了後，通常の画像合成表示モードに自動で遷移します。この場合，キャッシュ表示への切り替えは手動で行ってください。（BUSSEL = 1 とする）

どちらの自動遷移の場合でも，フレーム同期割り込み発生直後の MODE STATUS リード値により遷移状況を知ることができます。

【改版履歴】

日付	版数	改版内容	承認	作成担当
2009.1.30	暫定 1 版	－	岡ノ谷	三浦
2009.3.31	第 2 版	P6 関連資料 ・ MC-10118A(EM1-D512), μ PD77630A(EM1-S)のデータ・シートおよびユーザーズ・マニュアル 1chip 編を追記。 ・ 電源チップ編を削除。	岡ノ谷	三浦
		P10 1.1 特徴 クロックの表を追記		
		P11 1.2 機能ブロック図 ブロック図の説明を追記		
		3章 レジスタ全般 ベースアドレス：C004_xxxxH→4027_xxxxH 誤記訂正		
		P14 3.1 レジスタ一覧 レジスタ一覧表の下にフレーム同期欄の説明を追記		
		P20 3.2.6 ステータス・レジスタのアドレス C004_000CH→4027_0018H 誤記訂正		
2009.6.30	第 3 版	P11 1.2 機能ブロック図 一部修正	岡ノ谷	三浦
		P19 3.2.5 アクセス・バス・セレクト・レジスタ ・ビット 2::0 BUSSEL の機能欄 001b Reserved→機能追記 011b Reserved→機能追記 ・最下段 5.3 動作中のモード変更を参照→4.3.2 フレームごとの状態遷移参照 誤記訂正		
		P20 3.2.6 ステータス・レジスタ ・ビット 10:8 MODE_STATUS の機能欄 001b Reserved→機能追記		
		P37 4.1.4 表示領域と水平/垂直ブランク 注意の項 1.HTOTAL > HAREA 00 4→1.HTOTAL > HAREA+4 誤記訂正		
		P47 4.3.2 フレームごとの状態遷移 追記		

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係、技術関係お問い合わせ先】

半導体ホットライン

（電話：午前 9:00～12:00，午後 1:00～5:00）

電 話 ： 044-435-9494

E-mail ： info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか、NECエレクトロニクスの販売特約店へお申し付けください。
