

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザーズ・マニュアル

携帯マルチメディア・プロセッサ

ITU-R BT.656 インタフェース編

EMMA Mobile1

[メ モ]

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

本製品は外国為替及び外国貿易法の規定により規制貨物等に該当しますので、日本国外に輸出する場合には、同法に基づき日本国政府の輸出許可が必要です。

- 本資料に記載されている内容は2008年8月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

はじめに

対 象 者 このマニュアルは、携帯マルチメディア・プロセッサ EMMA Mobile1(以降、EM1 と表記します)の ITU-R BT.656 インターフェースの機能を理解し、それを用いたソフトウェア、ハードウェアなどのアプリケーション・システムを設計するユーザを対象とします。

目 的 このマニュアルは、EM1 の ITU-R BT.656 インターフェースが持つハードウェア、ソフトウェア機能をユーザに理解していただき、これらのデバイスを使用するシステムのハードウェア、ソフトウェア開発の参照用資料として役立つことを目的としています。

構 成 このマニュアルは、大きく分けて次の内容で構成しています。

第 1 章 概 説

第 2 章 レジスタ

第 3 章 機能詳細

第 4 章 使用方法

読 み 方 このマニュアルを読むにあたっては、電気、論理回路、マイクロコンピュータに関する一般的知識が必要となります。

・ ITU-R BT.656 インターフェースの機能の詳細を理解しようとするとき
→ 目次に従ってお読みください。

・ 携帯マルチメディア・プロセッサ全体の機能を理解しようとするとき
→ モジュールごとのユーザズ・マニュアルを参照してください。

・ 携帯マルチメディア・プロセッサ全体の電気的特性を理解しようとするとき
→ データ・シートを参照してください。

凡 例	データ表記の重み	: 左が上位桁, 右が下位桁
	注	: 本文中につけた注の説明
	注意	: 気をつけて読んでいただきたい内容
	備考	: 本文中の補足説明
	数の表記	: 2 進数 ... × × × × または × × × × B 10 進数 ... × × × × 16 進数 ... × × × × H
	データ・タイプ	ワード ... 32 ビット ハーフ・ワード ... 16 ビット バイト ... 8 ビット

関連資料 関連資料は暫定版の場合がありますが, この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名		資料番号
MC-10118A データ・シート		S19657J
μPD77630A データ・シート		S19686J
ユーザーズ・マニュアル	Audio/Voice , PWM インタフェース編	S19253J
	DDR SDRAM インタフェース編	S19254J
	DMA コントローラ編	S19255J
	I ² C インタフェース編	S19256J
	ITU-R BT.656 インタフェース編	このマニュアル
	LCD コントローラ編	S19258J
	MICROWIRE 編	S19259J
	NAND Flash インタフェース編	S19260J
	SPI 編	S19261J
	UART インタフェース編	S19262J
	イメージ・コンポーザ編	S19263J
	イメージ・プロセッサ・ユニット編	S19264J
	システム制御 / 汎用入出力インタフェース編	S19265J
	タイマ編	S19266J
	地上デジタル TV インタフェース編	S19267J
	カメラ・インタフェース編	S19285J
	USB インタフェース編	S19359J
	SD メモリ・カード・インタフェース	S19361J
	PDMA 編	S19373J
	1 チップ編 (MC-10118A)	S19598J
	1 チップ編 (μPD77630A)	S19687J

注意 上記関連資料は, 予告なしに内容を変更することがあります。設計などには, 必ず最新の資料を使用してください。

目 次

第 1 章 概 説・・・9

1.1 特 徴・・・9

1.2 機能ブロック図・・・10

第 2 章 端子機能・・・11

2.1 NTS インターフェース端子・・・11

第 3 章 レジスタ・・・12

3.1 レジスタ一覧・・・12

3.2 レジスタ機能・・・13

3.2.1 コントロール・レジスタ・・・13

3.2.2 表示レジスタ・・・14

3.2.3 ステータス・レジスタ・・・15

3.2.4 表示領域アドレス・レジスタ・・・16

3.2.5 表示領域アドレス・レジスタ UV・・・17

3.2.6 アドレス加算量レジスタ・・・18

3.2.7 フレーム・セレクト・レジスタ・・・19

3.2.8 割り込み設定レジスタ・・・20

第 4 章 機能詳細・・・27

4.1 NTSC Encoder インターフェース・・・27

4.1.1 同期信号生成・・・31

4.1.2 制御クロック NTS_CLKI (27MHz) の位相調整・・・33

4.2 フレーム・バッファとデータ・バッファ・・・34

4.2.1 フレーム・バッファ・・・34

4.2.2 フレーム・バッファ格納フォーマット・・・35

4.2.3 フレーム・バッファの切り換え・・・37

4.2.4 データ・バッファ・・・38

4.2.5 ゲイン調整・・・39

4.3 割り込み要因・・・40

4.4 クロック制御・・・41

図の目次

図番号	タイトル, ページ
図 1 - 1	NTS ブロック図・・・10
図 4 - 1	NTSC 方式のデータフォーマット・・・28
図 4 - 2	NTSC 方式の垂直ブランキング間隔・・・28
図 4 - 3	PAL 方式のデータフォーマット・・・30
図 4 - 4	PAL 方式の垂直ブランキング間隔・・・30
図 4 - 5	NTS 方式の水平/垂直方向のタイミング制御信号の関係・・・31
図 4 - 6	PAL 方式の水平/垂直方向のタイミング制御信号の関係・・・32
図 4 - 7	NTS_CLKI 立ち上がり同期・・・33
図 4 - 8	NTS_CLKI 立ち下がり同期・・・33
図 4 - 9	フレーム・バッファ・イメージ・・・34
図 4 - 10	フレーム・バッファ切り換えタイミング・・・37
図 4 - 11	データ・バッファ・アクセス・イメージ・・・38
図 4 - 12	YUV データ・ゲイン調整・・・39
図 4 - 13	クロック供給タイミング・・・41

第1章 概 説

このマニュアルでは EM1 の ITU-R BT.656 インタフェース（以降、NTS と表記します）について説明します。

1.1 特 徴

NTS はフレーム・バッファメモリより YUV422 形式の画像データを取り込み、内部タイミング信号に同期して ITU-R BT.656 準拠パラレルインタフェースの画像出力に変換し外部の NTSC/PAL Encoder IC に出力します。

（１）対応規格

NTSC (525/60) : 有効画素 720×486

PAL (625/50) : 有効画素 720×576

（２）出力データ・フォーマット

ITU-R BT.656 準拠パラレルデータインタフェース出力にのみ対応しています。

（３）入力画像データ・フォーマット

YUV422 形式の画像データを入力します。

（４）ゲイン制限

ITU-R BT.601 への対応のため、入力 YUV データに対して、内部でゲイン調整を実施します。

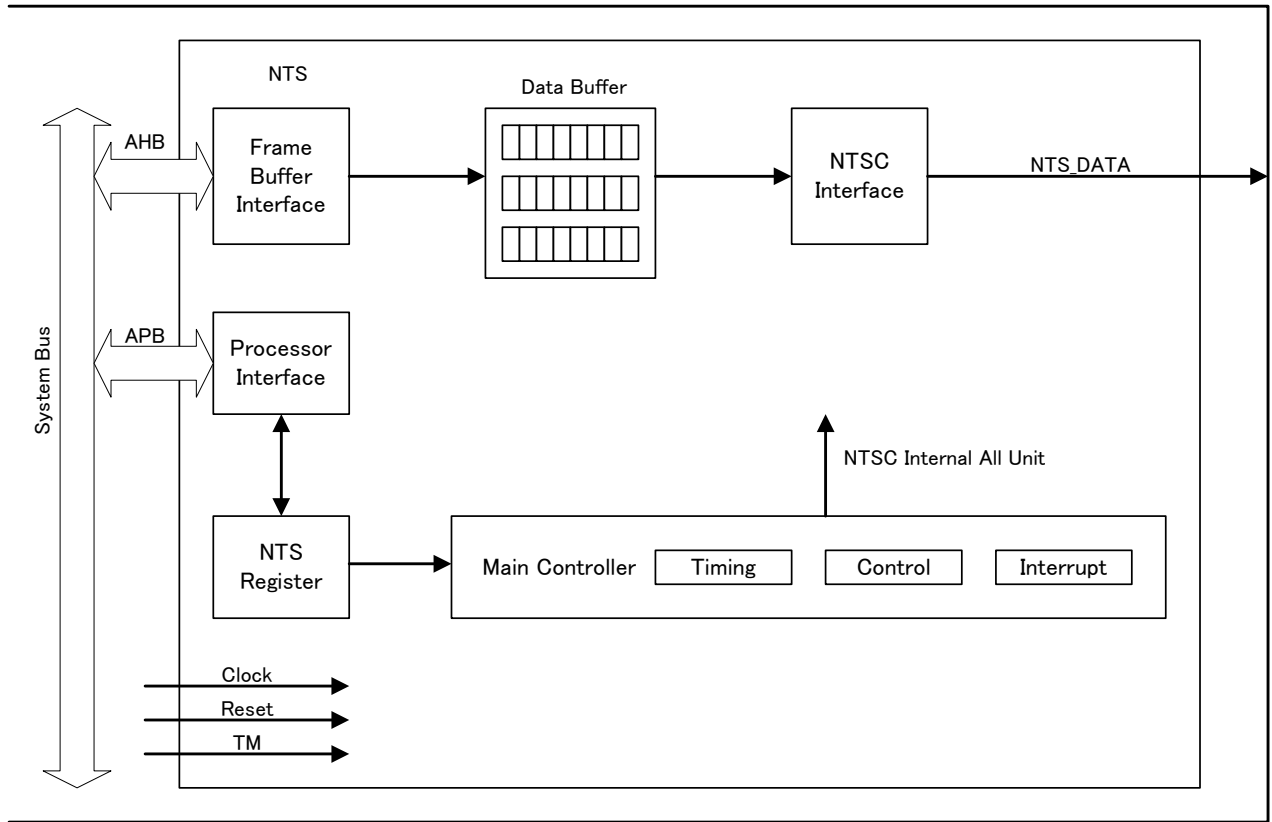
（５）アップスケール機能

縦、横をそれぞれ 2 倍に拡大する機能を持っています。

MPEG 再生などで画像を NTSC/PAL サイズまで拡張する必要がない場合に、小さい画像をメモリ上に生成し、Encoder IC への転送時に 4 倍にします。画像生成過程の内部処理量および、メモリトラフィックを抑えることができます。

1.2 機能ブロック図

図 1 - 1 NTS ブロック図



第2章 端子機能

2.1 NTSインターフェース端子

端子名称	入出力	リセット時	機 能	兼用端子
NTS_DATA0	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 0	AB0_A17, GIO_P28 GIO_P75, SPI_SO CAM_YUV0
NTS_DATA1	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 1	AB0_A18, GIO_P29 GIO_P76, SP1_CS0 CAM_YUV1
NTS_DATA2	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 2	AB0_A19, GIO_P30 GIO_P77, SP1_CS1 CAM_YUV2
NTS_DATA3	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 3	AB0_RDB, GIO_P39 GIO_P78, SP1_CS2 CAM_YUV3
NTS_DATA4	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 4	AB0_WRB, GIO_P40 GIO_P79, SP1_CS3 CAM_YUV4
NTS_DATA5	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 5	AB0_WAIT, GIO_P41 GIO_P80, SP1_CS4 PM1_SEN
NTS_DATA6	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 6	AB0_CSB0, GIO_P42 GIO_P81, SP1_CS5 PM1_SI
NTS_DATA7	出力	-	ITU-R BT.656 準拠パラレル・データ ビット 7	AB0_CSB1, GIO_P43 GIO_P82, PM1_SO
NTS_VS	出力	-	垂直同期信号（デバッグ用）	AB0_CSB2, GIO_P44 GIO_P73, SP1_CLK
NTS_HS	出力	-	水平同期信号（デバッグ用）	AB0_CSB3, GIO_P45 GIO_P74, SP1_SI
NTS_CLK	入力	-	NTS インタフェース制御クロック（27MHz）	AB0_CLK, GIO_P11 GIO_P72, PM1_CLK

第3章 レジスタ

NTSはワード・アクセスのみ許可します。

Reserved レジスタへのアクセスは行わないでください。

各レジスタ内のReserved ビットへの書き込みは無視されます。

3.1 レジスタ一覧

ベース・アドレス：4021_0000H

アドレス	レジスタ名称	略号	R/W	リセット時
0000H	コントロール・レジスタ	NTS_CONTROL	R/W	0000_0000H
0004H	表示レジスタ	NTS_OUT	R/W	0000_0000H
0008H	ステータス・レジスタ	NTS_STATUS	R	0000_0000H
000CH	表示領域アドレス・レジスタ YA	NTS_YAREAAD_A	R/W	0000_0000H
0010H	表示領域アドレス・レジスタ YB	NTS_YAREAAD_B	R/W	0000_0000H
0014H	表示領域アドレス・レジスタ YC	NTS_YAREAAD_C	R/W	0000_0000H
0018H	表示領域アドレス・レジスタ UVA	NTS_UVAREAAD_A	R/W	0000_0000H
001CH	表示領域アドレス・レジスタ UVB	NTS_UVAREAAD_B	R/W	0000_0000H
0020H	表示領域アドレス・レジスタ UVC	NTS_UVAREAAD_C	R/W	0000_0000H
0024H	アドレス加算量レジスタ	NTS_HOFFSET	R/W	0000_0000H
0028H	フレーム・セレクト・レジスタ	NTS_FRAMESEL	R/W	0000_0001H
002CH- 005CH	Reserved	-	-	-
0060H	割り込みステータス・レジスタ	NTS_INTSTATUS	R	0000_0000H
0064H	割り込み Raw ステータス・レジスタ	NTS_INTRAWSTATUS	R	0000_0000H
0068H	割り込みイネーブル・セット・レジスタ	NTS_INTENSET	R/W	0000_0000H
006CH	割り込みイネーブル・クリア・レジスタ	NTS_INTENCLR	W	0000_0000H
0070H	割り込み要因クリア・レジスタ	NTS_INTFFCLR	W	0000_0000H
0074H	エラー・アドレス・レジスタ	NTS_ERRORADR	R/W	0000_0000H
0078H	ソフトウェア・リセット・レジスタ	NTS_SWRESET	R/W	0000_0000H
007CH- 00FCH	Reserved	-	-	-

3.2 レジスタ機能

3.2.1 コントロール・レジスタ

本レジスタ（NTS_CONTROL：4021_0000H）は、NTS を制御するレジスタです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				UPSCALE	OUTMODE	CLKPOL	ENDIAN

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:4	0	予約。読み出すと 0 を返します。
UPSCALE	R/W	3	0	アップスケール(拡大表示)機能の ON/OFF を設定します。 0 : OFF 1 : ON
OUTMODE	R/W	2	0	NTSC Encoder インタフェースへの出力方式を設定します。 0 : NTSC 方式（525/60） 1 : PAL 方式（625/60）
CLKPOL	R/W	1	0	NTS_CLKI (27MHz)の位相を設定します。 0 : NTS_CLKI 立ち上がり 1 : NTS_CLKI 立ち下がり
ENDIAN	R/W	0	0	フレーム・バッファメモリに格納されている映像データのエンディアンを設定します。 0 : Little Endian 1 : Big Endian

3.2.2 表示レジスタ

本レジスタ (NTS_OUT : 4021_0004H) は , NTS へのデータ出力を制御します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						NTSOUT	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
NTSOUT	R/W	1:0	0	NTSC Encoder インタフェースのデータ出力を制御します。 00b : OFF (出力データは、ALL0) 同期信号出力なし。 01b : ON(BlackBack 出力) 同期信号出力有り。 10b : ON(BlueBack 出力) 同期信号出力有り。 11b : ON(通常出力) 同期信号有り。

3.2.3 ステータス・レジスタ

本レジスタ（NTS_STATUS：4021_0008H）は、NTS のステータスを表します。

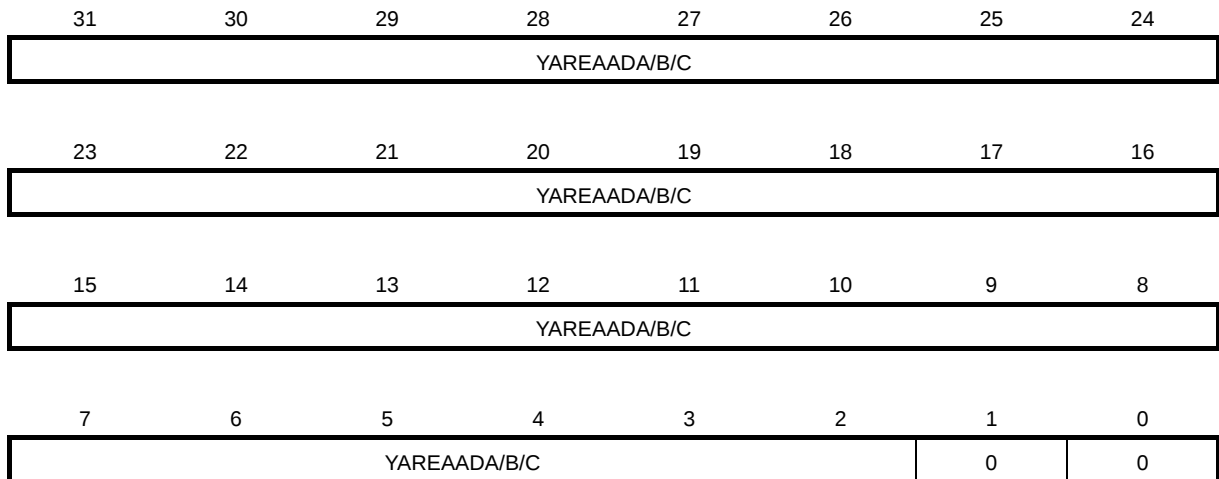
本レジスタをポーリングすることにより NTS 出力のステータスを取得できます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved						STATUS	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
STATUS	R	1:0	00b	NTS 出力のステータスを表します。 00b：OFF（出力データは、ALL0）同期信号出力なし。 01b：ON(BlackBack 出力) 同期信号出力有り。 10b：ON(BlueBack 出力) 同期信号出力有り。 11b：ON(通常出力) 同期信号有り。

3.2.4 表示領域アドレス・レジスタ

本レジスタ(NTS_YAREAAD_A:4021_000CH ,NTS_YAREAAD_B:4021_0010H ,NTS_YAREAAD_C:4021_0014H) は、YUV422 形式の画像データを格納するフレーム・バッファメモリの Y 層のエリアの先頭アドレスを設定するレジスタです。エリアは、3 面 (A/B/C) あり、すべてのビット構成は共通です。



名 称	R/W	ビット	リセット時	機 能
YAREAAD A/B/C	R/W	31:2	0	フレーム・バッファメモリ (Y 層) の先頭アドレスを設定します。 アドレスは 32 ビット・バウンダリのバイト・アドレスで設定してください。
-	R	1:0	0	0 固定。読み出すと 0 を返します。

3.2.5 表示領域アドレス・レジスタUV

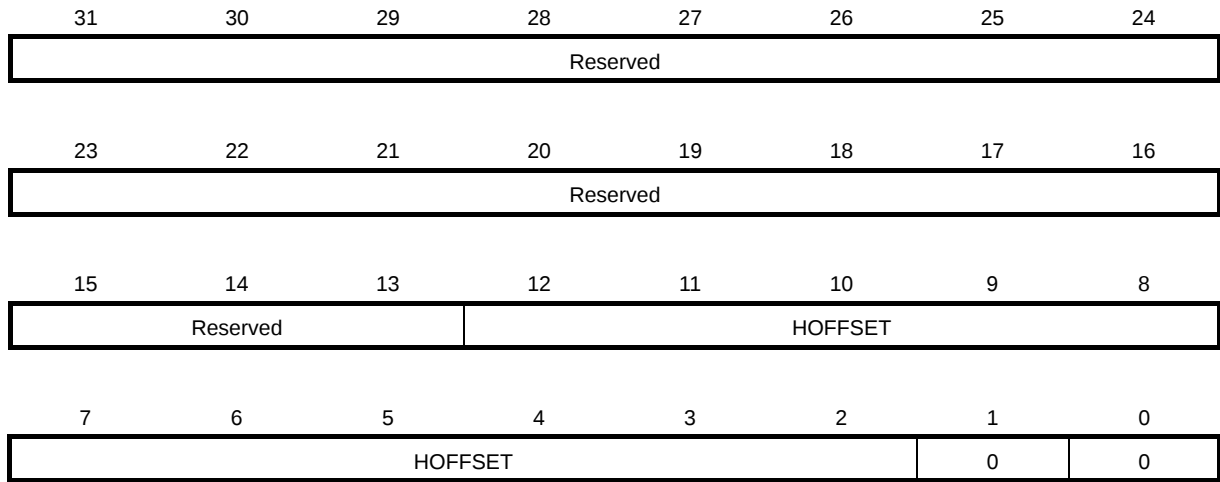
本レジスタ（NTS_U VAREAAD_A：4021_0018H，NTS_U VAREAAD_B：4021_001CH，NTS_U VAREAAD_C：4021_0020H）は、YUV422形式の画像データを格納するフレーム・バッファメモリのUV層のエリアの先頭アドレスを設定するレジスタします。エリアは、3面（A/B/C）あり、全ての仕様は共通です。

31	30	29	28	27	26	25	24
UVAREAADA/B/C							
23	22	21	20	19	18	17	16
UVAREAADA/B/C							
15	14	13	12	11	10	9	8
UVAREAADA/B/C							
7	6	5	4	3	2	1	0
UVAREAADA/B/C						0	0

名 称	R/W	ビット	リセット時	機 能
UVAREAAD A/B/C	R/W	31:2	0	フレーム・バッファメモリ（UV層）の先頭アドレスを設定します。 アドレスは32ビット・バウンダリのバイト・アドレスで設定してください。
-	R	1:0	0	0固定。読み出すと0を返します。

3.2.6 アドレス加算量レジスタ

本レジスタ (NTS_HOFFSET : 4021_0024H) は、フレーム・バッファ領域の水平方向の総 Byte 数を設定します。本レジスタは、フレーム・バッファ A / B / C 共通の設定となります。



名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:13	0	予約。読み出すと 0 を返します。
HOFFSET	R/W	12:0	0	フレーム・バッファ領域の水平方向の総 Byte 数を設定します。 (下位 2 ビットは 0 固定です。)

3.2.7 フレーム・セレクト・レジスタ

本レジスタ (NTS_FRAMESEL : 4021_0028H) は、表示フレーム A/B/C の選択を設定します。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				AREASTATUS		AREASEL	

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:4	0	予約。読み出すと 0 を返します。
AREASTATUS	R	3:2	00b	現在表示しているフレームを表します。 00b : 初期状態 01b : フレーム・バッファ A 10b : フレーム・バッファ B 11b : フレーム・バッファ C
AREASEL	R/W	1:0	01b	表示領域のフレーム・バッファを選択します。 00b : 設定禁止 01b : フレーム・バッファ A 10b : フレーム・バッファ B 11b : フレーム・バッファ C

3.2.8 割り込み設定レジスタ

割り込み設定レジスタは、割り込みの各種パラメータを設定するレジスタです。

NTSは4種類の割り込みを発行します。

(1) 割り込みステータス・レジスタ

本レジスタ（NTS_INTSTATUS：4021_0060H）は、割り込み要因の状態を示すリード・オンリー・レジスタです。

割り込みイネーブル・セット・レジスタに1がセットされている割り込み要因ステータスのリードができます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				UNDERR UN	DMASTOP	DMAERR	NTSVS

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:4	0	予約。読み出すと0を返します。
UNDERRUN	R	3	0	アンダーラン割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
DMASTOP	R	2	0	転送停止割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
DMAERR	R	1	0	転送エラー割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり
NTSVS	R	0	0	NTS フレーム割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり

(2) 割り込み Raw ステータス・レジスタ

本レジスタ (NTS_INTRAWSTATUS : 4021_0064H) は、割り込み要因の状態を示すリード・オンリー・レジスタです。

本レジスタは、割り込みイネーブル・セット・レジスタ、割り込みイネーブル・クリア・レジスタの状態にかかわらず割り込み要因がセットされます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				UNDERR UNRAW	DMASTOP RAW	DMAERR RAW	NTSVSRA W

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:4	0	予約。読み出すと 0 を返します。
UNDERRU NRAW	R	3	0	アンダーラン割り込みの状態を示します。 0 : 割り込み要因なし 1 : 割り込み要因あり
DMASTOP RAW	R	2	0	転送停止割り込みの状態を示します。 0 : 割り込み要因なし 1 : 割り込み要因あり
DMAERRR AW	R	1	0	転送エラー割り込みの状態を示します。 0 : 割り込み要因なし 1 : 割り込み要因あり
NTSVSRA W	R	0	0	NTS フレーム割り込みの状態を示します。 0 : 割り込み要因なし 1 : 割り込み要因あり

(3) 割り込みイネーブル・セット・レジスタ

本レジスタ (NTS_INTENSET : 4021_0068H) は、割り込み要求の発行を許可するレジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因がセットされることにより割り込み要求を発行して、割り込みステータス・レジスタの対応するビットに 1 をセットします。また、本レジスタのイネーブル・ビットをセットしていない場合は、割り込み要因がセットされても割り込み要求は発行せずに割り込み Raw ステータス・レジスタのステータスにのみ 1 をセットします。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				UNDERR UNEN	DMASTOP EN	DMAERR EN	NTSVSEN

名 称	R/W	ビット	リセット時	機 能
Reserved	R	31:4	0	予約。読み出すと 0 を返します。
UNDERRUN EN	R	3	0	アンダーラン割り込み要求発行許可の状態を示します。 0 : 許可しない 1 : 許可する
	W	3	-	アンダーラン割り込み要求発行許可の設定をします。 1 : 割り込みマスク解除 0 : 無視されます
DMASTOP EN	R	2	0	転送停止割り込み要求発行許可の状態を示します。 0 : 許可しない 1 : 許可する
	W	2	-	転送停止割り込み要求発行許可の設定をします。 1 : 割り込みマスク解除 0 : 無視されます
DMAERR EN	R	1	0	転送エラー割り込み要求発行許可の状態を示します。 0 : 許可しない 1 : 許可する
	W	1	-	転送エラー割り込み要求発行許可の設定をします。 1 : 割り込みマスク解除 0 : 無視されます
NTSVSEN	R	0	0	NTS フレーム割り込み要求発行許可の状態を示します。 0 : 許可しない 1 : 許可する
	W	0	-	NTS フレーム割り込み要求発行許可の設定をします。 1 : 割り込みマスク解除 0 : 無視されます

(4) 割り込みイネーブル・クリア・レジスタ

本レジスタ (NTS_INTENCLR : 4021_006CH) は、割り込み要求の発行をマスクするライト・オンリー・レジスタです。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因が発生しても割り込み要求の発行を行いません。また割り込みステータス・レジスタの対応するビットのステータスも変化しません。本レジスタの対応ビットをセットしていない場合は、割り込み要因がセットされると割り込み要求を発行して割り込みステータス・レジスタのステータスを 1 にセットします。0 をセットしても何も変わりません。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				UNDERR UNMASK	DMASTOP MASK	DMAERR MASK	NTSVSMA SK

名 称	R/W	ビット	リセット時	機 能
Reserved	-	31:4	0	予約。
UNDERRU NMASK	W	3	0	アンダーラン割り込み要求発行禁止の設定をします。 1 : 割り込みマスク
DMASTOP MASK	W	2	0	転送停止割り込み要求発行禁止の設定をします。 1 : 割り込みマスク
DMAERRM ASK	W	1	0	転送エラー割り込み要求発行禁止の設定をします。 1 : 割り込みマスク
NTSVSMA SK	W	0	0	NTS フレーム割り込み要求発行禁止の設定をします。 1 : 割り込みマスク

(5) 割り込み要因クリア・レジスタ

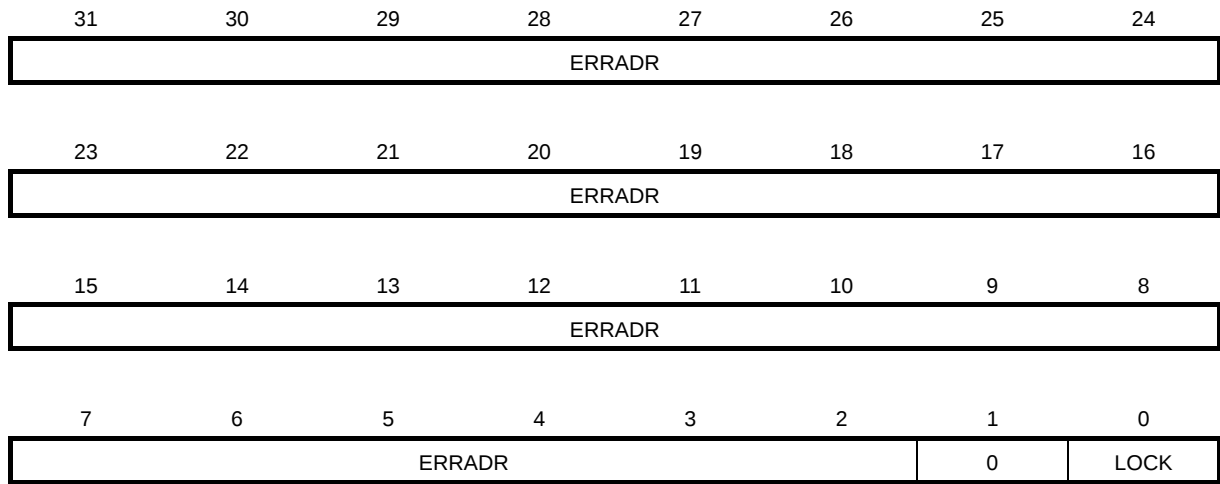
本レジスタ（NTS_INTFFCLR：4021_0070H）は、割り込み要因のクリア要求を行うライト・オンリー・レジスタです。本レジスタの割り込み要因に対応するビットに 1 をセットすると要因がクリアされます。0 をセットしても何も変わりません。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved				UNDERR UN CLR	DMASTOP CLR	DMAERR CLR	NTSVS CLR

名 称	R/W	ビット	リセット時	機能
Reserved	-	31:4	0	予約。
UNDERRU NCLR	W	3	0	アンダーラン割り込み要因のクリア要求を行います。 1：割り込み要因クリア
DMASTOP CLR	W	2	0	転送停止割り込み要因のクリア要求を行います。 1：割り込み要因クリア
DMAERRC LR	W	1	0	転送エラー割り込み要因のクリア要求を行います。 1：割り込み要因クリア
NTSVSCL R	W	0	0	NTS フレーム割り込み要因のクリア要求を行います。 1：割り込み要因クリア

(6) エラー・アドレス・レジスタ

本レジスタ(NTS_ERRORADR:4021_0074H)は、DMA 転送中に、内部バス・レスポンスの ERROR / RETRY / SPLIT 応答を受信すると、その時点のアドレス(HADDR)を保持します。



名 称	R/W	ビット	リセット時	機能
ERRADR	R	31:2	0	エラー応答発生時の HADR を格納します。
Reserved	R	1	0	予約。読み出すと 0 を返します。
LOCK	R/W	0	0	エラー・ステータス 0：エラー応答発生時に、アドレスを格納する許可状態 1：エラー応答が発生し、アドレスが格納された状態

注意) LOCK ビットが 0 に設定されている状態でエラー応答が発生すると、その時点の HADDR の状態を ERRADR に格納し、同時に LOCK も 1 にセットされます。再度取得したい場合は、LOCK を 0 にセットしてください。LOCK に 1 をセットしても、何も変化しません。

(7) ソフトウェア・リセット・レジスタ

本レジスタ (NTS_SWRESET : 4021_0078H) は、NTS_CLKI (27MHz) クロックの極性変更時に使用します。

27MHz で動作する回路にリセットがかかります。NTS_CONTROL レジスタの CLKPOL ビットで、NTS_CLK の極性を設定する前にリセットをかけ、切り替え後に解除してください。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							SWRESET

名称	R/W	ビット	リセット時	機能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
SWRESET	R/W	0	0	ソフトウェア・リセットを行います。 0 : リセット OFF 1 : リセット ON

第4章 機能詳細

4.1 NTSC Encoderインターフェース

Rec.656 準拠のフォーマットは、1 画面(1 Frame)は 2 Field からなる Interlace 方式です。

画像の同期をとるための垂直同期(VD)、水平同期 (HD) 信号を使用せず、データストリーム中に含まれる 2 箇所の Timing Reference Signals SAV (Start of Active Video) ,EAV(End of Active Video)により有効画素領域を認識し、同期が取られます。

SAV、EAV は、3 byte の Preamble データ(FF 00 00)と、1 byte のタイミングリファレンスデータからなります。以下に NTS 方式と PAL 方式のタイミングについて詳述します。

表 4 - 1 Video Timing Reference Codes

Data[7:0] Bit number	1st word (FF)	2nd word (00)	3rd word (00)	4th word (XY)
7 (MSB)	1	0	0	1
6	1	0	0	F
5	1	0	0	V
4	1	0	0	H
3	1	0	0	P3
2	1	0	0	P2
1	1	0	0	P1
0	1	0	0	P0

F = 0: : フィールド 1 をアクセス、F = 1: : フィールド 2 をアクセス

V = 0 : フィールド・ブランキング中ではない、V = 1 : フィールド・ブランキング中

H = 0 : SAV、H = 1 : EAV

P3-P0 : プロテクション・ビット

P3 = V EXOR H

P2 = F EXOR H

P1 = F EXOR V

P0 = F EXOR V EXOR H

(1) NTSC 方式

図 4 - 1 NTSC 方式のデータフォーマット

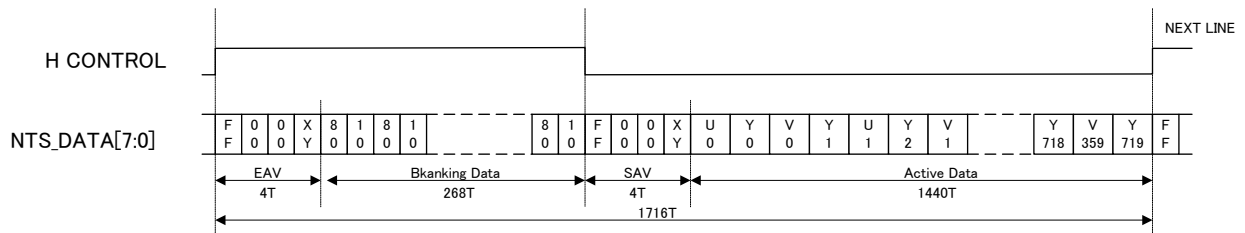
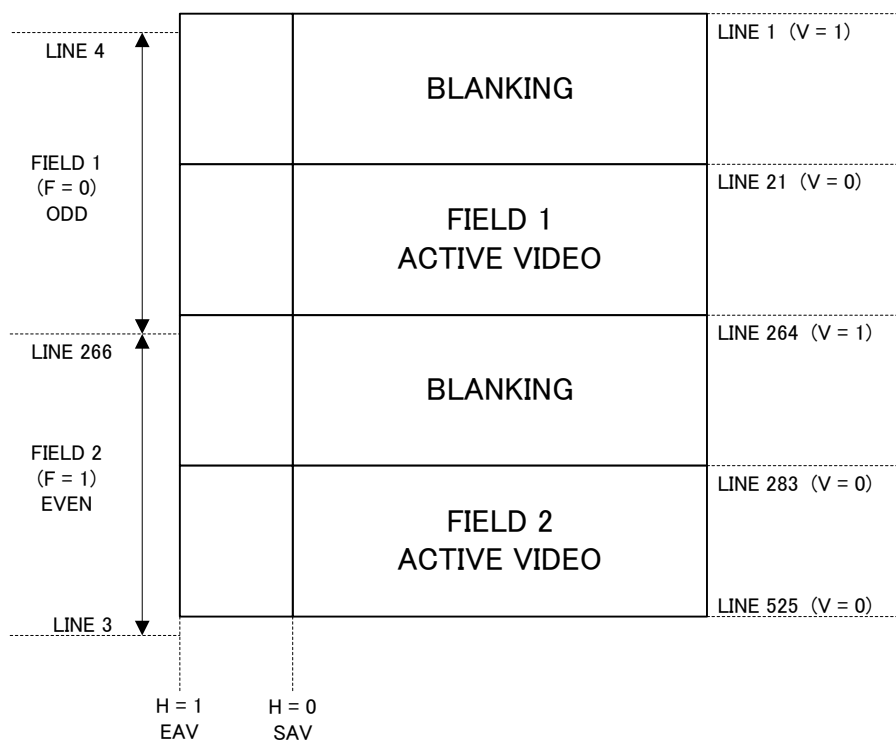


表 4 - 2 NTSC 方式の SAV、EAV の設定値

ライン番号	SAV : XY値								EAV : XY値							
	1	F	V	H	P3	P2	P1	P0	1	F	V	H	P3	P2	P1	P0
NTS	1	F	V	H	P3	P2	P1	P0	1	F	V	H	P3	P2	P1	P0
1 ~ 3	1	1	1	0	1	1	0	0	1	1	1	1	0	0	0	1
4 ~ 20	1	0	1	0	1	0	1	1	1	0	1	1	0	1	1	0
21 ~ 263	1	0	0	0	0	0	0	0	1	0	0	1	1	1	0	1
264 ~ 265	1	0	1	0	1	0	1	1	1	0	1	1	0	1	1	0
266 ~ 282	1	1	1	0	1	1	0	0	1	1	1	1	0	0	0	1
283 ~ 525	1	1	0	0	0	1	1	1	1	1	0	1	1	0	1	0

図 4 - 2 NTSC 方式の垂直ブランキング間隔



(2) PAL 方式

図 4 - 3 PAL 方式のデータフォーマット

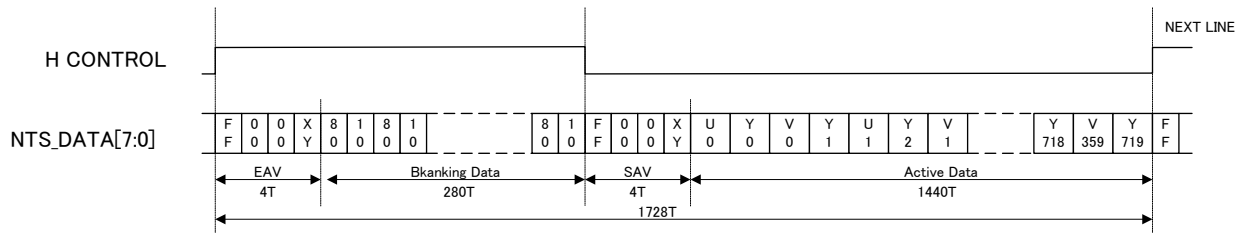


表 4 - 3 PAL 方式の SAV、EAV の設定値

ライン番号	S A V : X Y 値								E A V : X Y 値							
PAL	1	F	V	H	P3	P2	P1	P0	1	F	V	H	P3	P2	P1	P0
1 ~ 22	1	0	1	0	1	0	1	1	1	0	1	1	0	1	1	0
23 ~ 310	1	0	0	0	0	0	0	0	1	0	0	1	1	1	0	1
311 ~ 312	1	0	1	0	1	0	1	1	1	0	0	1	1	1	1	0
313 ~ 335	1	1	1	0	1	1	0	0	1	1	1	1	0	0	0	1
336 ~ 623	1	1	0	0	0	1	1	1	1	1	0	1	1	0	1	0
624 ~ 625	1	1	1	0	1	1	0	0	1	1	1	1	0	0	0	1

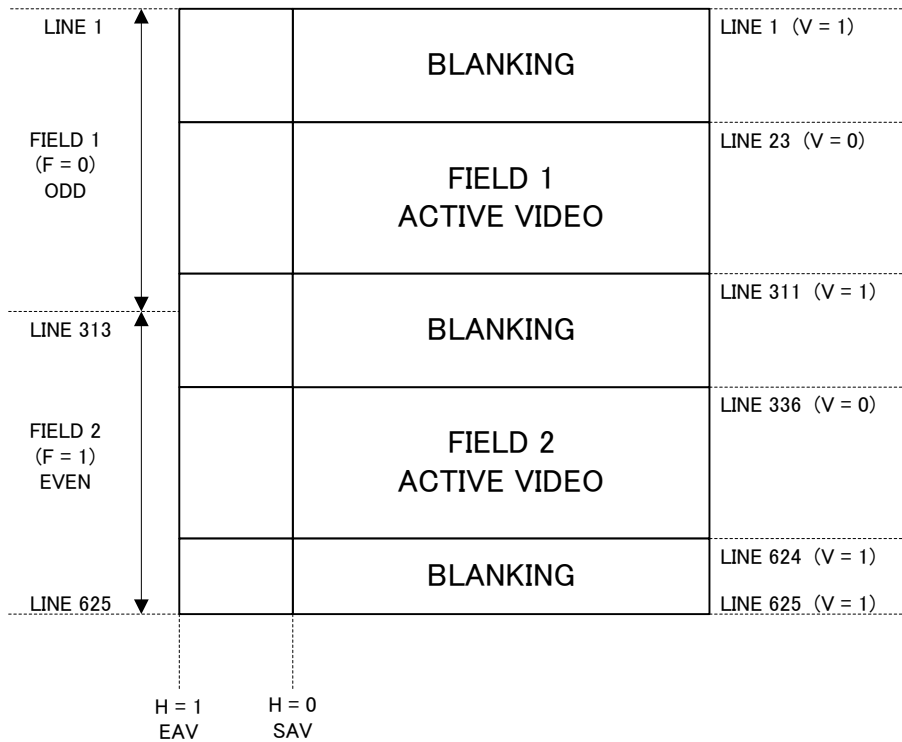


図 4 - 4 PAL 方式の垂直ブランキング間隔

4.1.1 同期信号生成

NTS_CLKI をクロックで動作する 11 ビット・カウンタを使用し、水平方向の制御信号を生成します。

生成した水平方向のタイミング信号で動作する 10 ビット・カウンタを使用し、垂直方向の制御信号を生成します。

図 4 - 5 NTS 方式の水平/垂直方向のタイミング制御信号の関係

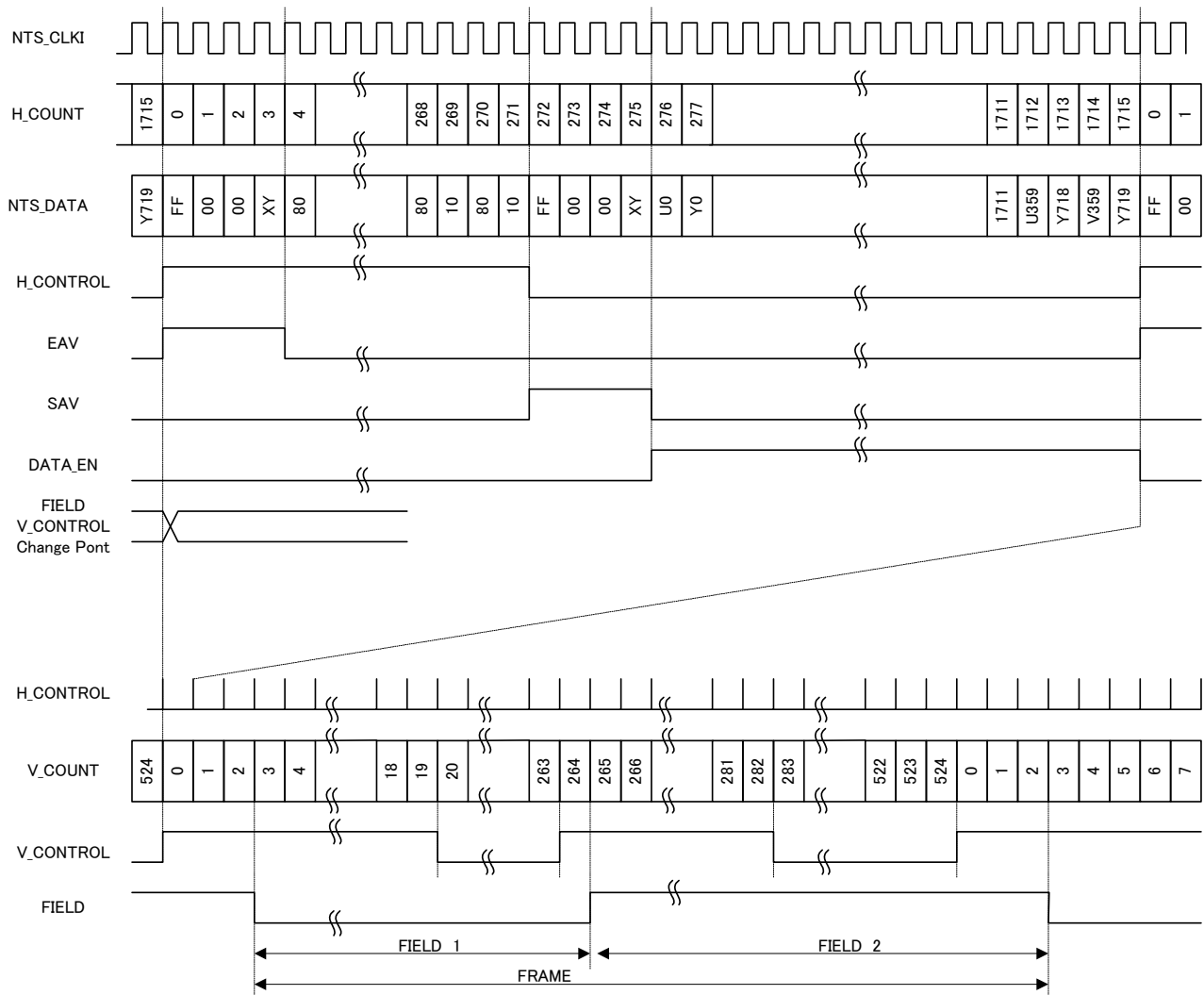
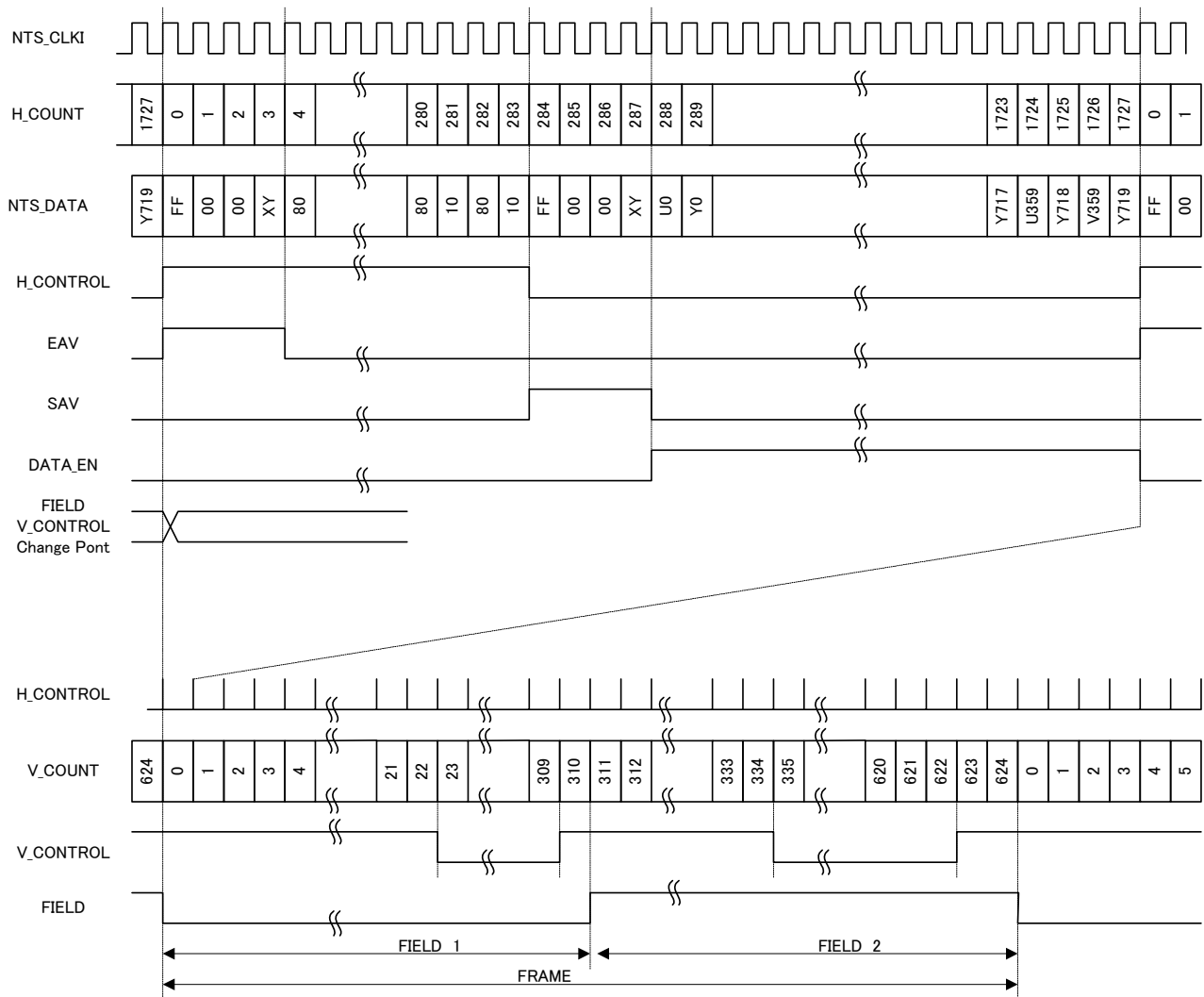


図 4 - 6 PAL 方式の水平/垂直方向のタイミング制御信号の関係



4.1.2 制御クロックNTS_CLKI (27MHz) の位相調整

NTS_DATA[7:0]の出力は、NTS_CLKI クロックの位相調整が可能です。設定はNTS_CONTROL レジスタの CLKPOL ビットを用いて設定し、CLKPOL = 0 の場合は、NTS_CLKI クロックの立ち上がりに同期し、CLKPOL = 1 の場合は、NTS_CLKI の立ち下りに同期します。

極性調整により、27MHz 動作回路の極性が変更になります。誤動作防止のため、極性変更設定の前に、NTS_SWRESET レジスタによりリセットし、極性変更後にリセットを解除してください。

図 4 - 7 NTS_CLKI 立ち上がり同期

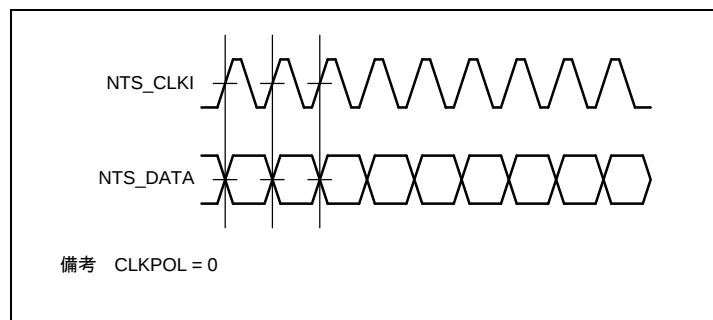
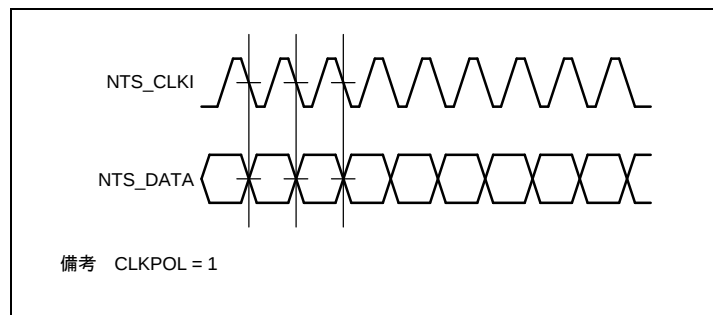


図 4 - 8 NTS_CLKI 立ち下がり同期



4.2 フレーム・バッファとデータ・バッファ

4.2.1 フレーム・バッファ

フレーム・バッファは、1画面の画像データを格納するバッファの総称です。フレーム・バッファは計3面でそれぞれフレーム・バッファA/B/Cと定義します。表示領域アドレスレジスタY (NTS_YAREAAD_A/B/C)、表示領域アドレスレジスタUV (NTS_UVAREAAD_A/B/C) は、フレーム・バッファA/B/Cにそれぞれ対応しており、任意のアドレスを設定することができます。また、アドレス加算量レジスタ (NTS_HOFFSET) により、フレーム・バッファ領域の水平方向サイズをワード (2バイト) 単位で指定できます。これにより、表示サイズよりも大きくマッピングされたフレーム・バッファから矩形に切り出された領域をNTSに出力することが可能です。(アドレス加算量のパラメータはフレーム・バッファA/B/C共通です)

フレーム・バッファA/B/Cは同時にアクセスされることはなく、プロセッサからの指示により1つのフレーム・バッファが選択されます。

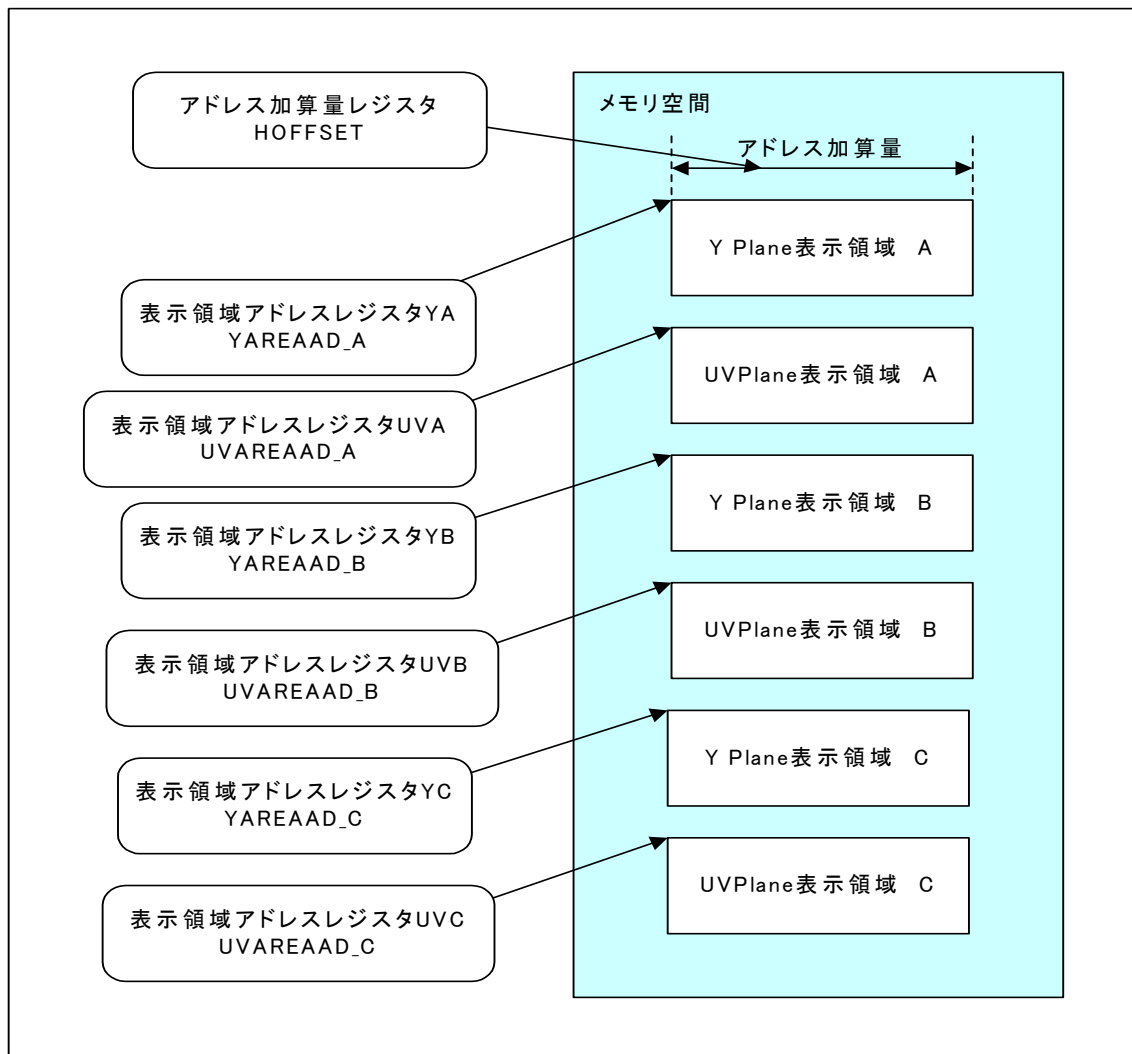


図 4-9 フレーム・バッファ・イメージ

4.2.2 フレーム・バッファ格納フォーマット

フレーム・バッファには、YUV4 2 2形式の映像データが格納されています。格納データフォーマットは以下の通りです。

バスのエンディアンタイプは、コントロール・レジスタの ENDIAN によって設定することが可能です。

データサイズ：Y Plane/UV Plane と同じサイズ。

Y Plane : 1 画素 1byte のデータで (X サイズ X Y サイズ) byte のデータサイズ。

UV Plane : UV それぞれ 2 画素 1byte のデータで (X サイズ X Y サイズ) byte のデータサイズ。

以下は X サイズ = n / Y サイズ = m で画像が 1 枚の時のファイルイメージを示す。

(1) Little Endian

●Y Plane

Y[0]	Y[1]	Y[2]	Y[3]	Y[4]	Y[5]	.	.	.		Y[14]	Y[15]
Y[16]	Y[17]										
.											
.											
.											
											Y[nxm-1]

●UV Plane

U[0]	V[0]	U[1]	V[1]	U[2]	V[2]	.	.	.		U[7]	V[7]
U[8]	V[8]										
.											
.											
.											
										U[nxm/2-1]	V[nxm/2-1]

(2) Big Endian

●Y Plane

Y[1]	Y[0]	Y[3]	Y[2]	Y[5]	Y[4]	.	.	.		Y[15]	Y[14]
Y[17]	Y[16]										
.											
.											
.											
										Y[nxm-1]	Y[nxm-2]

●UV Plane

V[0]	U[0]	V[1]	U[1]	V[2]	U[2]	.	.	.		V[7]	U[7]
V[8]	U[8]										
.											
.											
.											
										V[nxm/2-1]	U[nxm/2-1]

4.2.3 フレーム・バッファの切り換え

フレーム・セレクト・レジスタの AREASEL でフレーム・バッファの切り換えを行うことができます。フレーム・バッファの切り換えは、フレームの先頭（フレーム表示起動信号）で行います。

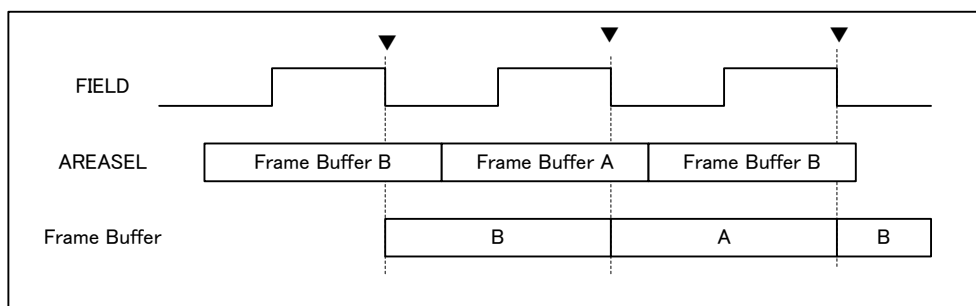


図 4 - 10 フレーム・バッファ切り換えタイミング

4.2.4 データ・バッファ

データ・バッファは、フレーム・バッファからバースト転送した画像データを取り込む NTS 内蔵バッファです。

32 ビット x 128 ワード、2 ポート (1R/1W) で構成され、FIFO として使用します。バッファの Write 側のポートは、バッファに 64 バイトの空きがあるとフレーム・バッファ・インタフェースからの書き込みを行います。Read 側のポートは、NTS からの読み出し (表示) に使用します。

データ・バッファへのアクセスは図 4 - 11 データ・バッファ・アクセス・イメージのように行います。はじめにフレーム・バッファ・インタフェースがデータ・バッファに画像データを書き込みます。次に NTS は、フレーム・バッファ・インタフェースからの書き込みが行われた領域から画像データを読み出し表示を行います。フレーム・バッファ・インタフェースはバッファに 64 バイトの空きがあると画像データを書き込みます。NTS によるバッファ・リードが、バッファ・ライトを追い越した場合、アンダラン割り込みを発行します。

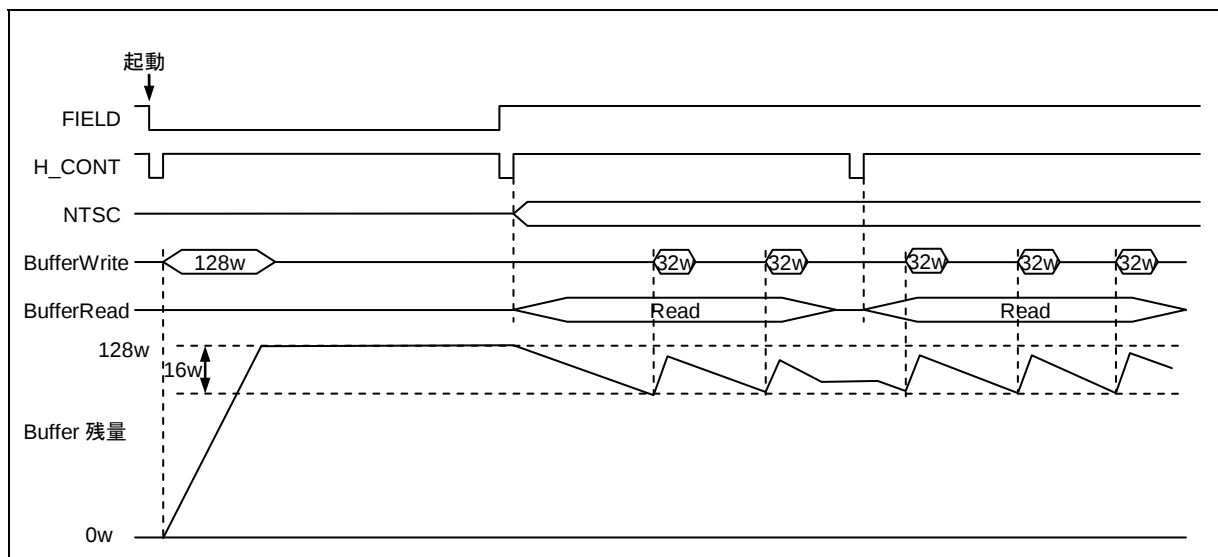


図 4 - 11 データ・バッファ・アクセス・イメージ

注意) NTS は、NTS の画像リフレッシュ速度に対してバースト転送の速度が十分でない場合、画像データが不足し致命的な画像劣化が発生します。

そのため、次の式を十分に満足するようにクロック・サイクルを決定してください。

NTS_CLKI クロック << AHB クロック

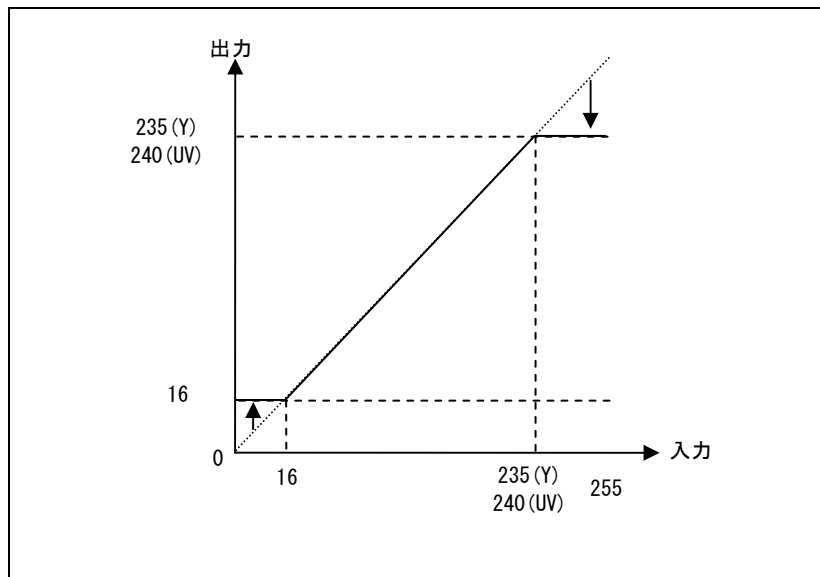
4.2.5 ゲイン調整

ITU-R BT.601 への対応のため、入力 YUV データに対して、内部でゲイン調整を実施します。次に調整方法を示します。

0-255 の値で入力される画像データを 16-240 の範囲に制限します。

Y データについては、16 ~ 235 の範囲に制限し、U V データについては、16 ~ 240 の範囲に制限します。範囲外は、0 固定とします。

図 4 - 12 YUV データ・ゲイン調整



4.3 割り込み要因

各割り込みの制御は割り込み設定レジスタの各ビットに割り当てています。

表 4-4 割り込み

割り込み名	要因	ビット・アサイン
アンダーラン割り込み	NTS 内部のデータ・バッファにアンダーランが発生すると割り込みを発行します。	3
転送停止割り込み	AHB 転送中に RETRY ,SPLIT 応答を受信すると割り込みを発行します	2
転送エラー割り込み	AHB 転送中に ERROR 応答を受信すると NTS 1 画面分の表示データを出力終了後に割り込みを発行します	1
NTS フレーム割り込み	フレーム表示を開始すると割り込みを発行します	0

NTS フレーム割り込みの発行タイミングは、フレーム表示起動信号です。

従って、NTS フレーム割り込み発生から即座にレジスタ設定が変更された場合、次のフレーム以降から変更が有効となります。

4.4 クロック制御

この携帯マルチメディア・プロセッサでは省電力設計のため、クロックの供給をモジュールごとに制御しています。

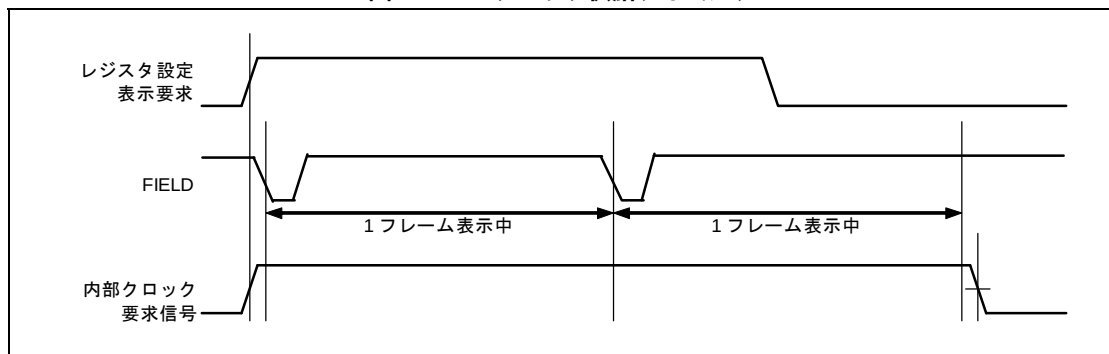
モジュールからのクロック要求時、およびレジスタ・アクセスによるクロック供給時にも供給されます。

NTSC では、表示レジスタ (NTS_OUT) に 1 をセットされるとクロック供給要求をセットします。

また、表示要求がない状態 (表示レジスタが 0 の状態) かつ表示フレームが終了すると、クロック供給要求を解除します。

次にタイミングを示します。

図 4 - 13 クロック供給タイミング



[メ モ]

【改版履歴】

日付	版数	改版内容	承認	作成担当
2009.1.30	暫定1版	-	岡ノ谷	三浦
2009.3.31	第2版	P6 関連資料 ・ MC-10118A(EM1-D512) , μ PD77630A(EM1-S)のデータ・シートおよびユーザーズ・マニュアル 1chip 編を追記。 ・ 電源チップ編を削除。	岡ノ谷	三浦
		P9 1.1 概要の項を削除 以下の項番繰上げ		
		P10 図 1-1 ATIM_Txx ブロック図→NTS ブロック図 誤記訂正		
		P11 2.1 NTS インタフェース端子 ・ NTS_DATA0 の兼用端子に CAM_YUV0 追記 ・ NTS_DATA1 の兼用端子に CAM_YUV1 追記 ・ NTS_DATA2 の兼用端子に CAM_YUV2 追記 ・ NTS_DATA3 の兼用端子に CAM_YUV3 追記 ・ NTS_DATA4 の兼用端子に CAM_YUV4 追記 ・ NTS_DATA5 の兼用端子に GIO_P80 追記 ・ NTS_DATA6 の兼用端子に GIO_P81 追記 ・ NTS_VS の兼用端子に GIO_P73 追記 ・ NTS_DATA0 の兼用端子に CAM_YUV0 追記		
		P19 3.2.7 フレーム・セレクト・レジスタ ・ レジスタバー下段の Reserved ビットを 7:2→7:4 誤記訂正 ・ レジスタバー ビット 1 AREASEL→ビット 3:2 AREASTATUS 誤記訂正 ・ レジスタバー下段 ビット 0AREASTATUS→ビット 1:0AREASEL 誤記訂正・		
		P20 3.2.8(1) 割り込みステータス・レジスタ 本レジスタ(・・・)は <u>割り込みステータス・レジスタ</u> は・・・ →本レジスタ(・・・)は割り込み要因の状態・・・ 不要記述削除		
		P21 3.2.8(2) 割り込み Raw ステータス・レジスタ 本レジスタ(・・・)は <u>割り込み Raw ステータス・レジスタ</u> は・・・ →本レジスタ(・・・)は割り込み要因の状態・・・ 不要記述削除		
		P22 3.2.8(3) 割り込みイネーブル・セット・レジスタ 本レジスタ(・・・)は <u>割り込みイネーブル・セット・レジスタ</u> は・・・ →本レジスタ(・・・)は割り込み要因の状態・・・ 不要記述削除		
		P27 4.1 ITU-R BT.656 インタフェース →NTSC Encoder インタフェース 章名変更		
		P33 4.1.3 NTS データ出力クロック NTS_CLKI (27MHz) の極性変更 →4.1.2 制御クロック NTS_CLKI (27MHz) の位相調整 章名変更		

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL（アドレス） <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

（電話：午前 9:00～12:00，午後 1:00～5:00）

電 話 ： 044-435-9494

E-mail ： info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。