

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。

標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）

特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザーズ・マニュアル

携帯マルチメディア・プロセッサ

PDMA 編

EMMA Mobile1

[メ モ]

入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOSデバイスの入力ノイズなどに起因して、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 V_{IL} (MAX.) から V_{IH} (MIN.) までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

未使用入力の処理

CMOSデバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOSデバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} または GND に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

静電気対策

MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

初期化以前の状態

電源投入時、MOSデバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

電源OFF時における入力信号

当該デバイスの電源がOFF状態の時に、入力信号や入出力プルアップ電源を入れないでください。入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源OFF時における入力信号」についての記載のある製品については、その内容を守ってください。

本製品は外国為替及び外国貿易法の規定により規制貨物等に該当しますので、日本国外に輸出する場合には、同法に基づき日本国政府の輸出許可が必要です。

- 本資料に記載されている内容は2008年8月現在のもので、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。また、当社製品は耐放射線設計については行っておりません。当社製品をお客様の機器にご使用の際には、当社製品の不具合の結果として、生命、身体および財産に対する損害や社会的損害を生じさせないように、お客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

M8E0710J

はじめに

対 象 者 このマニュアルは、携帯マルチメディア・プロセッサ EMMA Mobile1(以降、EM1 表記します)の PDMA の機能を理解し、それを用いたソフトウェア、ハードウェアなどのアプリケーション・システムを設計するユーザを対象とします。

目 的 このマニュアルは、EM1 の PDMA が持つハードウェア、ソフトウェア機能をユーザに理解していただき、これらのデバイスを使用するシステムのハードウェア、ソフトウェア開発の参照用資料として役立つことを目的としています。

構 成 このマニュアルは、大きく分けて次の内容で構成しています。

第 1 章 概 説

第 2 章 レジスタ

第 3 章 機能詳細

第 4 章 使用方法

読 み 方 このマニュアルを読むにあたっては、電気、論理回路、マイクロコンピュータに関する一般的知識が必要となります。

- ・ PDMA の機能の詳細を理解しようとするとき
→ 目次に従ってお読みください。

- ・ 携帯マルチメディア・プロセッサ全体の機能を理解しようとするとき
→ モジュールごとのユーザズ・マニュアルを参照してください。

- ・ 携帯マルチメディア・プロセッサ全体の電気的特性を理解しようとするとき
→ データ・シートを参照してください。

凡 例	データ表記の重み	: 左が上位桁, 右が下位桁
	注	: 本文中につけた注の説明
	注意	: 気をつけて読んでいただきたい内容
	備考	: 本文中の補足説明
	数の表記	: 2 進数 ... × × × × または × × × × B 10 進数 ... × × × × 16 進数 ... × × × × H
	データ・タイプ	ワード ... 32 ビット ハーフ・ワード ... 16 ビット バイト ... 8 ビット

関連資料 関連資料は暫定版の場合がありますが, この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名		資料番号
MC-10118A データ・シート		S19657J
μPD77630A データ・シート		S19686J
ユーザーズ・マニュアル	Audio/Voice , PWM インタフェース編	S19253J
	DDR SDRAM インタフェース編	S19254J
	DMA コントローラ編	S19255J
	I ² C インタフェース編	S19256J
	ITU-R BT.656 インタフェース編	S19257J
	LCD コントローラ編	S19258J
	MICROWIRE 編	S19259J
	NAND Flash インタフェース編	S19260J
	SPI 編	S19261J
	UART インタフェース編	S19262J
	イメージ・コンポーザ編	S19263J
	イメージ・プロセッサ・ユニット編	S19264J
	システム制御 / 汎用入出力インタフェース編	S19265J
	タイマ編	S19266J
	地上デジタル TV インタフェース編	S19267J
	カメラ・インタフェース編	S19285J
	USB インタフェース編	S19359J
	SD メモリ・カード・インタフェース	S19361J
	PDMA 編	このマニュアル
	1 チップ編 (MC-10118A)	S19598J
	1 チップ編 (μPD77630A)	S19687J

注意 上記関連資料は, 予告なしに内容を変更することがあります。設計などには, 必ず最新の資料を使用してください。

目 次

第 1 章 概 説・・・9

- 1.1 概 要・・・9
- 1.2 特 徴・・・9
- 1.3 制 限・・・9
- 1.4 機能ブロック図・・・10

第 2 章 レジスタ・・・11

- 2.1 レジスタ一覧・・・11
- 2.2 レジスタ詳細・・・12
 - 2.2.1 PDMA / DMA 選択レジスタ・・・12
 - 2.2.2 転送開始・予約レジスタ・・・13
 - 2.2.3 ステータス・レジスタ・・・14
 - 2.2.4 予約取り消しレジスタ・・・15
 - 2.2.5 強制停止レジスタ・・・16
 - 2.2.6 予約用・転送開始アドレス・レジスタ・・・17
 - 2.2.7 予約用・転送レンジ・レジスタ・・・18
 - 2.2.8 転送中・転送開始アドレス・レジスタ・・・19
 - 2.2.9 転送中・転送レンジ・レジスタ・・・20
 - 2.2.10 割り込みステータス・レジスタ・・・21
 - 2.2.11 割り込みロウ・ステータス・レジスタ・・・22
 - 2.2.12 割り込みイネーブル・セット・レジスタ・・・23
 - 2.2.13 割り込みイネーブル・クリア・レジスタ・・・24
 - 2.2.14 割り込み要因クリア・レジスタ・・・25
 - 2.2.15 転送中・アドレス・ポインタ・レジスタ・・・26
 - 2.2.16 エラー・レジスタ・・・27
 - 2.2.17 テンポラリ・レジスタ・・・28
 - 2.2.18 AXI アドレス・ポインタ・レジスタ・・・29

第 3 章 機能詳細・・・30

- 3.1 電源領域とデータ・フロー・・・30
- 3.2 転送予約機能・・・30
- 3.3 電源制御と割り込み・・・31

第 4 章 使用方法・・・32

- 4.1 PDMA 制御方法・・・32

図の目次

図番号	タイトル , ページ
図 1 - 1	PDMA 全体ブロック図 . . . 10
図 2 - 1	PDMA 状態遷移図 . . . 13
図 3 - 1	電源領域とデータ・フロー . . . 30
図 4 - 1	制御シーケンスの例 . . . 33

第1章 概 説

1.1 概 要

このマニュアルでは EM1 の PCM DMA (以下 PDMA) について説明します。

PDMA マクロは、内蔵 SRAM のデータを PM0 へ DMA 転送します。

1.2 特 徴

PDMA は音楽再生中の消費電力を削減するために設計された PCM 専用の DMA です。EM1 の省電力機能を有効にした状態で内蔵 SRAM から PM0 へ途切れなくデータを転送することができます。

- 入力 内蔵 SRAM (128Kbyte 搭載) 限定
- 出力 SWL0 経由で PM0 へ出力

- 転送方向 TX 方向のみ (Memory to Peripheral)
- 転送アドレスの指定 4Byte アライン
- 転送レンジ 4-128K Byte (最小転送単位は、1word=4Byte)

- 転送予約機能を実装 (転送完了時に、自動的に次の転送を開始)
- 既存の DMA と互換性を確保 (L1 電源領域に搭載している DMA と排他で利用)

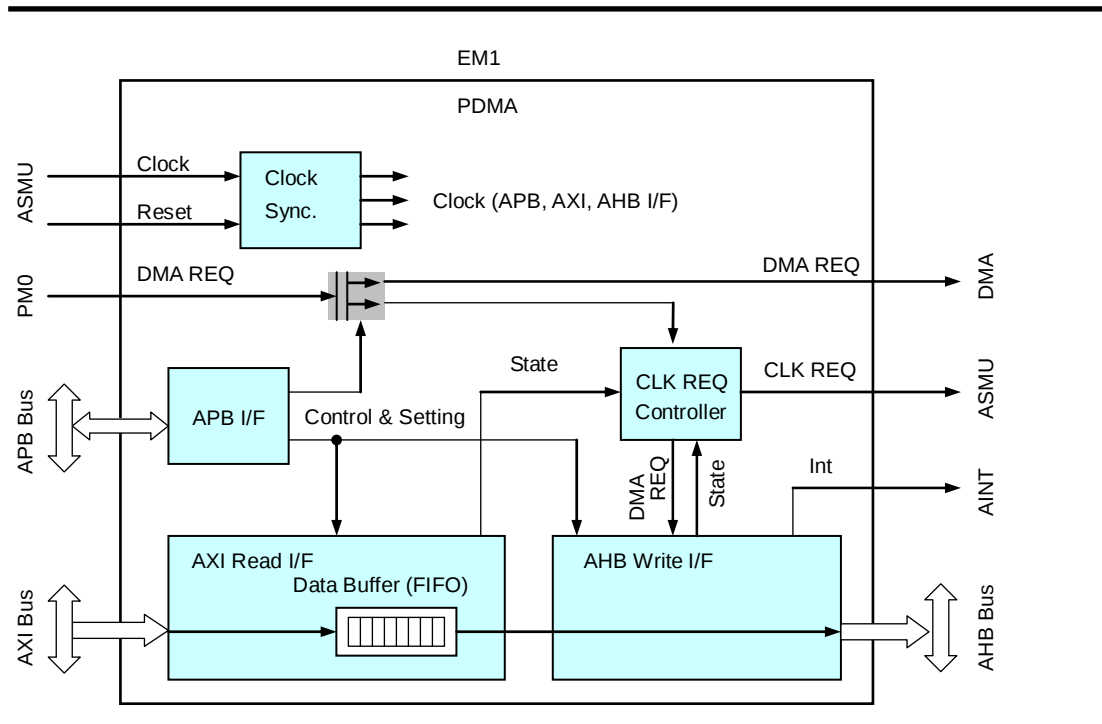
1.3 制 限

PDMA の転送開始・予約時は、内蔵 SRAM のクロック自動制御を無効にする必要があります。

内蔵 SRAM のクロック自動制御を無効にした状態で、PDMA の転送開始・予約 (PDMA_CONT=1) をしてください。クロック自動制御を有効にした状態の場合、正常に転送開始できない場合があります。転送開始後には、SRC のクロック自動制御を有効にすることを推奨します。なお、PDMA のステータスが予約中に転送完了し、PDMA が自動的に転送開始する場合は、制限事項に該当しません。

1.4 機能ブロック図

図 1 - 1 PDMA 全体ブロック図



Clock Synchronizer

Clock の同期化を行い、各プロセスへクロックを供給します。PDMA には 3 つのクロックがあります。

PCLK : レジスタアクセス用の APB クロックで、LBUS クロック・ドメインに属します。

ACLK : AXI 用のクロックで、HBUS クロック・ドメインに属します。

HCLK : AHB 用のクロックで、LBUS ドメインに属します。

Clock Request Controller

各 I/F の状態を監視し、クロックが必要な場合は CLKREQ をアサートします。ASMU は、CLKREQ がアサートされている間はクロックを供給します。

第2章 レジスタ

レジスタのアクセスは APB 経由で行います。ベースアドレスは、C008_0000H です。

PDMA のレジスタは、ワード・アクセスのみサポートし、ハーフ・ワードやバイト単位のアクセスはサポートしません。

2.1 レジスタ一覧

ベースアドレス：C008_0000H

アドレス	レジスタ名称	略号	R/W	リセット時
0000H	PDMA / DMA 選択レジスタ（排他で切り替え）	PDMA_DMA_SEL	R/W	0000_0000H
0004H	転送開始・予約レジスタ（開始と予約で共用）	PDMA_CONT	W	0000_0000H
0008H	ステータス・レジスタ（停止 / 転送中 / 予約）	PDMA_STATUS	R	0000_0000H
000CH	予約取り消しレジスタ	PDMA_RSV_CANCEL	W	0000_0000H
0010H	強制停止レジスタ	PDMA_END	W	0000_0000H
0014H- 001CH	Reserved	-	-	-
0020H	予約用・転送開始アドレス・レジスタ（4Byte アライン）	PDMA_RSV_ADD	R/W	0000_0000H
0024H	予約用・転送レンジ・レジスタ（ワード指定 / 1word = 4Byte）	PDMA_RSV LENG	R/W	0000_0000H
0028H	転送中・転送開始アドレス・レジスタ（4Byte アライン）	PDMA_RUN_ADD	R	0000_0000H
002CH	転送中・転送レンジ・レジスタ（ワード指定 / 1word = 4Byte）	PDMA_RUN LENG	R	0000_0000H
0030H	割り込みステータス・レジスタ	PDMA_INT_STATUS	R	0000_0000H
0034H	割り込みロウ・ステータス・レジスタ	PDMA_INT_RAW_STATUS	R	0000_0000H
0038H	割り込みイネーブル・セット・レジスタ	PDMA_INT_ENABLE	R/W	0000_0000H
003CH	割り込みイネーブル・クリア・レジスタ	PDMA_INT_ENABLE_CL	W	0000_0000H
0040H	割り込み要因クリア・レジスタ	PDMA_INT_REQ_CL	W	0000_0000H
0050H	転送中・アドレス・ポインタ・レジスタ（4Byte アライン）	PDMA_RUN_ADP	R	0000_0000H
0054H	エラー・レジスタ（オペレーション違反）	PDMA_ERR	R/W	0000_0000H
0058H	テンポラリ・レジスタ（予約面管理などに使用可能）	PDMA_TMP	R/W	0000_0000H
005CH	AXI アドレス・ポインタ・レジスタ（デバッグ用）	PDMA_AXI_ADP	R	0000_0000H

2.2 レジスタ詳細

2.2.1 PDMA / DMA選択レジスタ

本レジスタ (PDMA_DMA_SEL : C008_0000H) は、PCM の DMA 転送を PDMA で行うか、DMA で行うかを選択します。本レジスタをリードすると、選択している状態を示します。リセット時は、0:DMA が選択されているので、PDMA を利用したい場合は 1:PDMA に設定する必要があります。

PDMA と排他となるのは、以下の DMA の論理チャネルのみです。

PCH#2 の LCH#9 (メモリ → ペリフェラル転送)

PCH#3 の LCH#9 (ペリフェラル → メモリ転送)

PDMA を選択した状態でも、上記以外のチャネルは使用可能です。

音楽再生中に、本レジスタを動的に切り替える動作はサポートしていません。

ハードウェアの動作について

PDMA は、PDMA / DMA 選択レジスタの設定により、PCM から入力された DMAREQ 信号の出力先を PDMA もしくは DMA に切り替えます。PDMA の DMAREQ 検出はエッジではなく、レベルです。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							DMA_MODE

名称	R/W	ビット	リセット時	機能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
DMA_MODE	R/W	0	0	DMA と PDMA のどちらを利用するかを排他で選択します。 0 : DMA を利用 1 : PDMA を利用

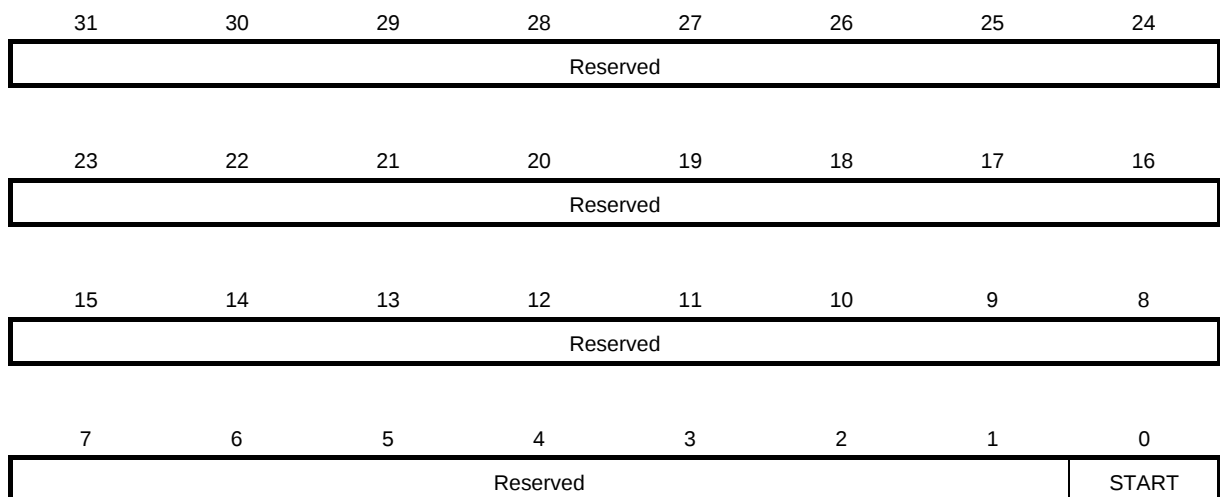
2.2.2 転送開始・予約レジスタ

本レジスタ (PDMA_CONT : C008_0004H) は、PDMA マクロに転送開始を指示するライト・オンリー・レジスタです。PDMA は、停止中、転送中、予約中の3つの状態があります。予約する際は、ステータス・レジスタ PDMA_STATUS で予約中でないことを確認してから本レジスタを設定してください。

停止中に本レジスタを設定すると転送開始します。

転送中に本レジスタを設定すると、次回の予約を受け付けます。

予約中に本レジスタを再設定すると、無効となりエラー・レジスタ PDMA_ERR の OP_ERR ビットが1になります。



名称	R/W	ビット	リセット時	機能
Reserved	-	31:1	0	予約。
START	W	0	0	転送開始、もしくは予約を行います。 1: 転送開始・予約

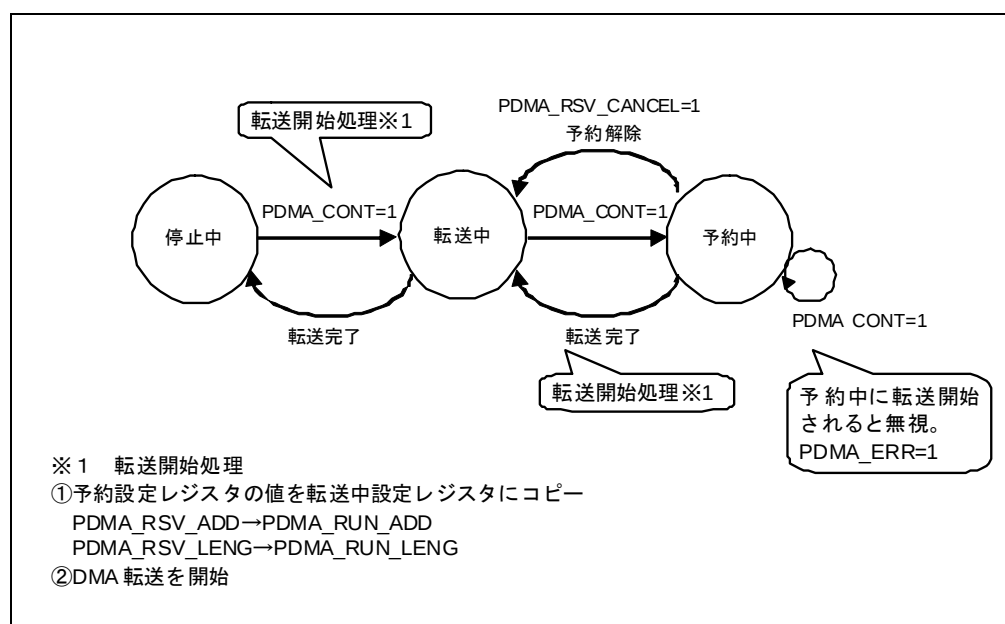
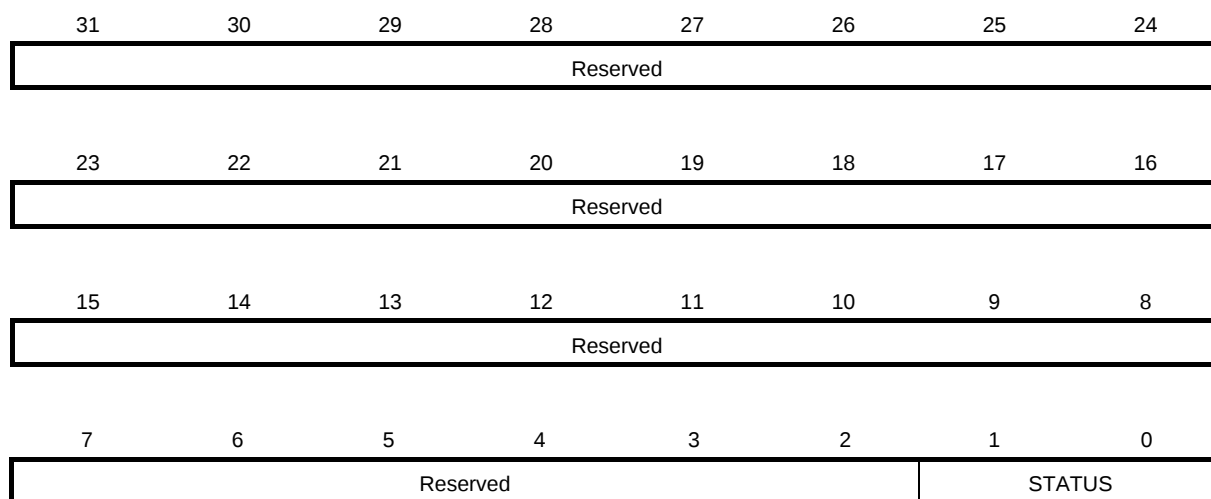


図 2 - 1 PDMA 状態遷移図

2.2.3 ステータス・レジスタ

本レジスタ (PDMA_STATUS : C008_0008H) は、PDMA マクロの状態を示すリード・オンリー・レジスタです。PDMA は、停止中、転送中、予約中の 3 つの状態があります。予約する際は、本レジスタをリードして、予約中でないことを確認してください。



名称	R/W	ビット	リセット時	機能
Reserved	R	31:2	0	予約。読み出すと 0 を返します。
STATUS	R	1:0	0	動作状態を示します。 00b : 停止中 01b : 転送中 10b : 予約中

2.2.4 予約取り消しレジスタ

本レジスタ（PDMA_RSV_CANCEL：C008_000CH）は、予約の取り消しを指示するライト・オンリー・レジスタです。予約されていた転送を破棄し、状態は転送中に遷移します。状態が予約中でないときに本レジスタを設定しても無効です。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							CANCEL

名称	R/W	ビット	リセット時	機能
Reserved	-	31:1	0	予約。
CANCEL	W	0	0	予約を取り消します。 1：予約取り消し

2.2.5 強制停止レジスタ

本レジスタ（PDMA_END：C008_0010H）は、転送の強制停止を指示するライト・オンリー・レジスタです。停止後は、全てのレジスタがリセット状態になり、状態も初期化されます。再開するときは、転送設定関係のレジスタだけでなく、PDMA / DMA 選択レジスタや、割り込み系のレジスタの設定をしてから、転送を開始してください。

ハードウェアの動作について

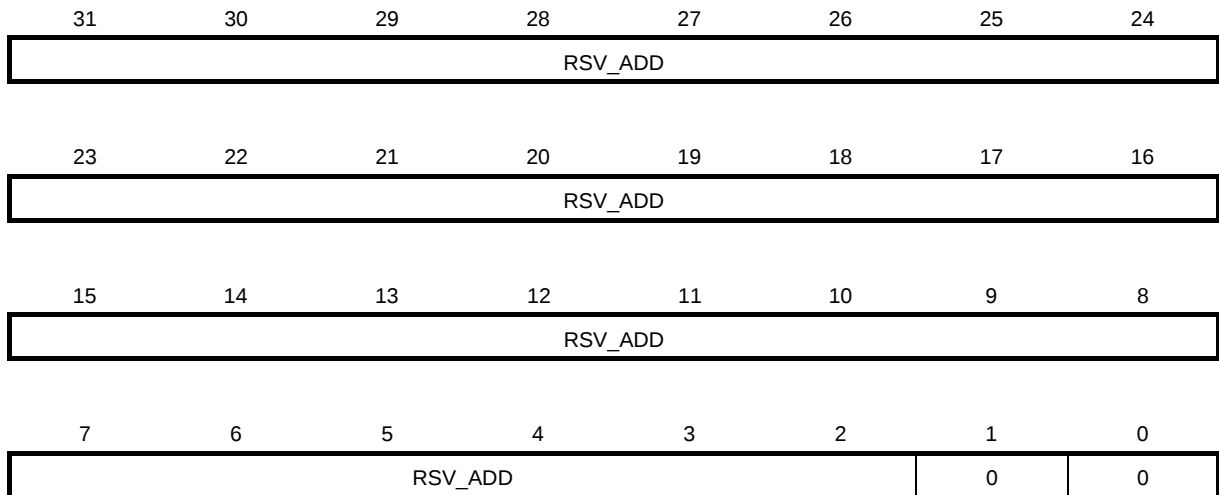
転送の強制停止の指示を受け付けると、PDMA モジュールはリセットされます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							END

名称	R/W	ビット	リセット時	機能
Reserved	-	31:1	0	予約。
END	W	0	0	転送を強制停止します。 1：強制停止

2.2.6 予約用・転送開始アドレス・レジスタ

本レジスタ（PDMA_RSV_ADD：C008_0020H）は、転送開始アドレスを設定します。アドレスは、4Byte アラインのバイト・アドレスで指定します。転送元メモリは、内蔵 SRAM のみサポートします。本レジスタは、PDMA_CONT（転送開始・予約レジスタ）を設定する前に設定してください。



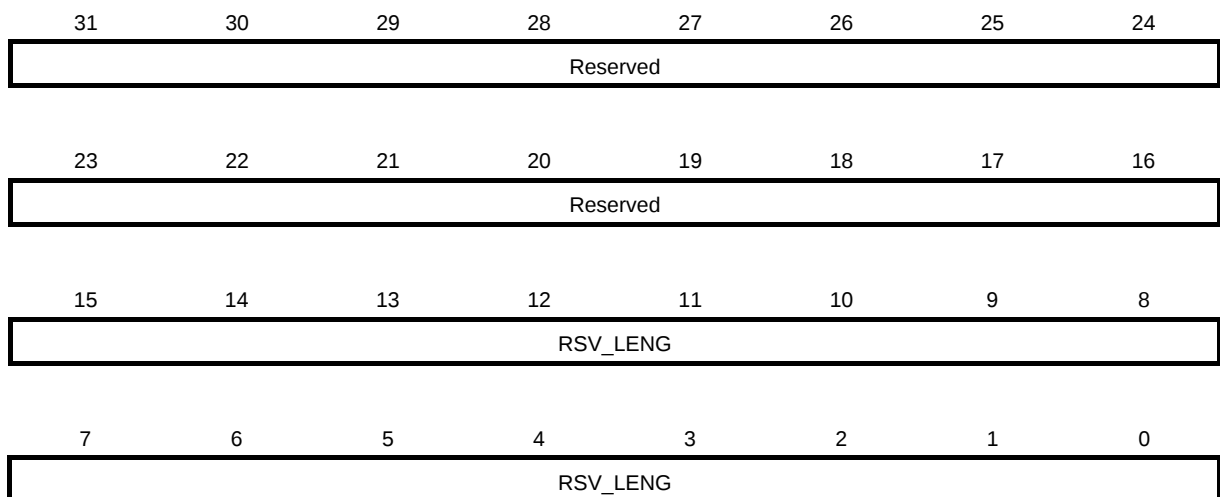
名称	R/W	ビット	リセット時	機能
RSV_ADD	R/W	31:0	0	転送元の転送開始アドレスを設定します。アドレスは、4Byte アラインのバイト・アドレスで設定します。このため下位 2 ビットは 0 固定です。

2.2.7 予約用・転送レンジ・レジスタ

本レジスタ (PDMA_RSV LENG : C008_0024H) は、転送レンジを設定します。レンジはワード数で指定します。1ワードは、4Byte です。設定可能範囲は、1～8000H です。LENG=0 は設定禁止です。本レジスタは、PDMA_CONT (転送開始・予約レジスタ) を設定する前に設定してください。転送中に値は変化しません。

ハードウェアの動作について

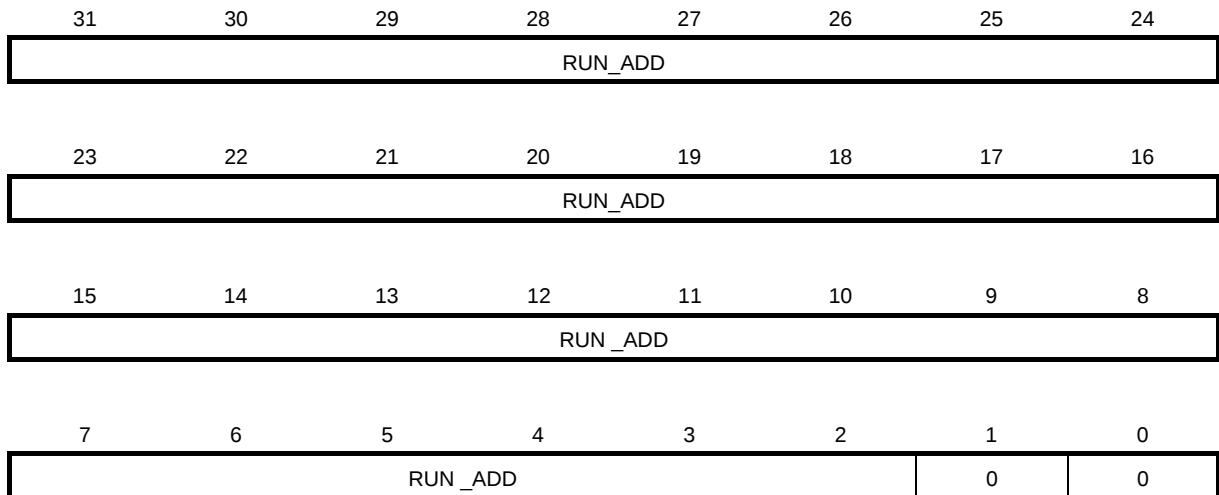
本レジスタの Reset 値は 0 のため、設定可能範囲の値を設定してから、転送を開始してください。LENG=0 の設定はサポートしません。(バス・トランザクションは発生せず、ステータス・レジスタの値は変化しません。)



名称	R/W	ビット	リセット時	機能
Reserved	R	31:16	0	予約。読み出すと 0 を返します。
RSV_LENG	R/W	15:0	0	転送レンジをワード数で設定します。 0 : 設定禁止 1～8000H の範囲で設定してください。

2.2.8 転送中・転送開始アドレス・レジスタ

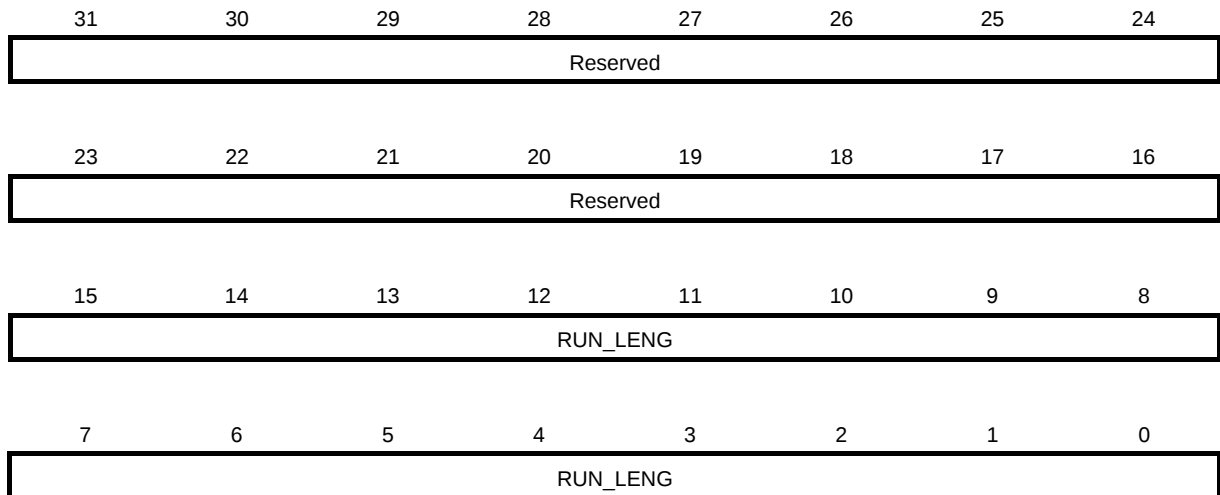
本レジスタ（PDMA_RUN_ADD：C008_0028H）は、転送中の DMA 転送の転送開始アドレスを示すリード・オンリー・レジスタです。アドレスは、4Byte アラインのバイト・アドレスです。PDMA の状態が停止中から転送中に遷移するときと、予約中から転送中に遷移するときに PDMA_RSV_ADD（予約用・転送開始アドレス・レジスタ）の値を本レジスタへコピーします。



名称	R/W	ビット	リセット時	機能
RUN_ADD	R	31:0	0	転送中の DMA 転送の転送開始アドレスを示します。アドレスは、4Byte アラインのバイト・アドレスです。このため下位 2 ビットは 0 固定です。

2.2.9 転送中・転送レンジ・レジスタ

本レジスタ (PDMA_RUN LENG : C008_002CH) は、転送中の DMA 転送の転送レンジを示すリード・オンリー・レジスタです。レンジはワード数で、1 ワードは 4Byte です。PDMA は、停止中から転送中に遷移するとき、予約中から転送中に遷移するときに PDMA_RSV LENG (予約用・転送レンジ・レジスタ) の値を本レジスタへコピーします。転送中に値は変化しません。



名称	R/W	ビット	リセット時	機能
Reserved	R	31:16	0	予約。読み出すと 0 を返します。
RUN LENG	R	15:0	0	転送中の DMA 転送の転送レンジをワード数で示します。 レンジの範囲は 1 ~ 8000H です。

2.2.10 割り込みステータス・レジスタ

本レジスタ（PDMA_INT_STATUS：C008_0030H）は、割り込み要因の状態を示すリード・オンリー・レジスタです。割り込みイネーブル・セット・レジスタに1がセットされている割り込み要因ステータスのリードができます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							END

名称	R/W	ビット	リセット時	機能
Reserved	R	31:1	0	予約。読み出すと0を返します。
END	R	0	0	転送完了割り込みの状態を示します。 0：割り込み要因なし 1：割り込み要因あり

2.2.11 割り込みロウ・ステータス・レジスタ

本レジスタ（PDMA_INT_RAW_STATUS：C008_0034H）は、割り込み要因の状態を示すリード・オンリー・レジスタです。本レジスタは、割り込みイネーブル・セット・レジスタ、割り込みイネーブル・クリア・レジスタの状態にかかわらず割り込み要因がセットされます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserve							END RAW

名称	R/W	ビット	リセット時	機能
Reserved	R	31:1	0	予約。読み出すと0を返します。
END RAW	R	0	0	転送完了割り込みの RAW 状態を示します。 0：割り込み要因なし 1：割り込み要因あり

2.2.12 割り込みイネーブル・セット・レジスタ

本レジスタ (PDMA_INT_ENABLE : C008_0038H) は、ライトにより、割り込み要求の発行を許可し、リードにより、割り込み要求発行許可の状態を取得します。

ライトのとき、1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因がセットされることにより割り込み要求を発行して、割り込みステータス・レジスタの対応するビットに 1 をセットします。また、本レジスタのイネーブル・ビットをセットしていない場合は、割り込み要因がセットされても割り込み要求は発行せずに割り込み口ウ・ステータス・レジスタのステータスにのみ 1 をセットします。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							END EN

名称	R/W	ビット	リセット時	機能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
END EN	R	0	0	転送完了割り込み要求発行許可の状態を示します。 0 : 許可しない 1 : 許可する
	W	0	-	1 : 割り込みマスク解除

2.2.13 割り込みイネーブル・クリア・レジスタ

本レジスタ（PDMA_INT_ENABLE_CL：C008_003CH）は、割り込み要求の発行をマスクするライト・オンリー・レジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると、割り込み要因が発生しても割り込み要求の発行を行いません。また、割り込みステータス・レジスタの対応するビットのステータスも変化しません。本レジスタの対応ビットをセットしていない場合は、割り込み要因がセットされると割り込み要求を発行して割り込みステータス・レジスタのステータスを 1 にセットします。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							END MASK

名称	R/W	ビット	リセット時	機能
Reserved	-	31:1	0	予約。
END MASK	W	0	0	転送完了割り込み要求発行禁止の設定をします。 1：割り込みマスク

2.2.14 割り込み要因クリア・レジスタ

本レジスタ (PDMA_INT_REQ_CL : C008_0040H) は、割り込み要因のクリア要求を行うライト・オンリー・レジスタです。1 をセットしたビットのみレジスタ内容を更新します。本レジスタの割り込み要因に対応するビットに 1 をセットすると要因がクリアされます。

本レジスタをライトする事による要因クリアと、内部動作状態による要因セットが同時に発生した場合、要因セットが優先されます。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							END CLR

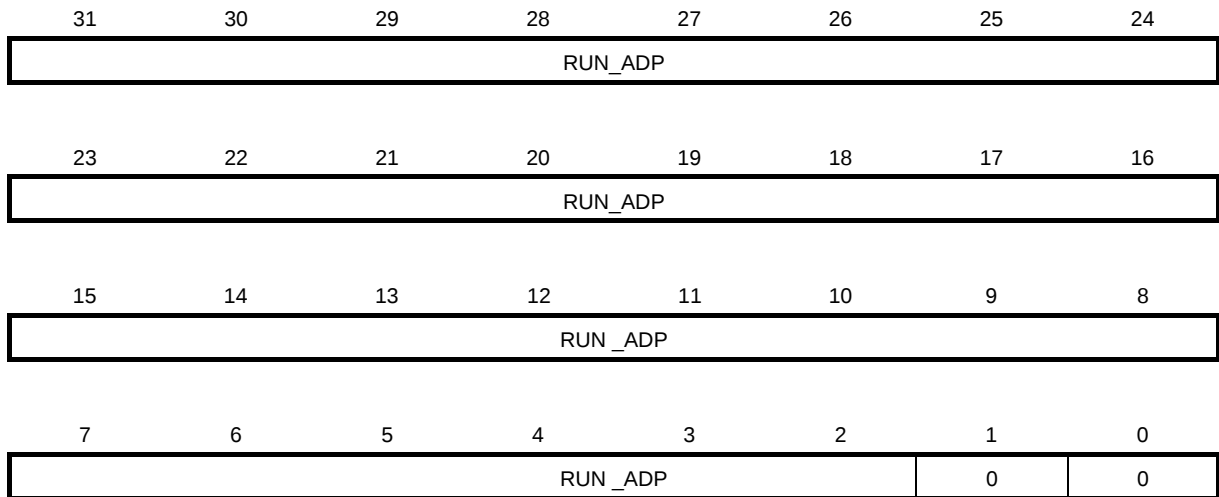
名称	R/W	ビット	リセット時	機能
Reserved	-	31:1	0	予約。
END CLR	W	0	0	転送完了割り込み要因のクリア要求を行います。 1 : 割り込み要因クリア

2.2.15 転送中・アドレス・ポインタ・レジスタ

本レジスタ (PDMA_RUN_ADP : C008_0050H) は、DMA 転送中のアドレスを示すリード・オンリー・レジスタです。アドレスは、4Byte アラインのバイト・アドレスです。DMA 転送中は、1 ワード単位でカウントアップします。

ハードウェアの動作について

本レジスタは、PDMA の AHB Bus I/F のアドレス・カウンタの値を示しています。



名称	R/W	ビット	リセット時	機能
RUN_ADP	R	31:0	0	DMA 転送中のアドレスを示します。アドレスは、4Byte アラインのバイト・アドレスです。このため下位 2 ビットは 0 固定です。

2.2.16 エラー・レジスタ

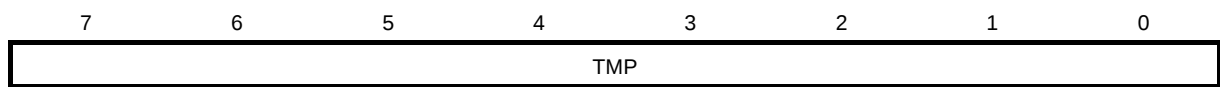
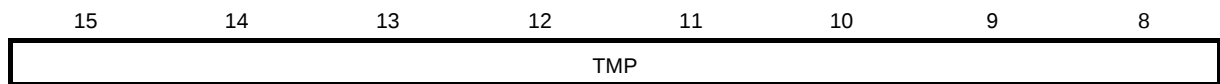
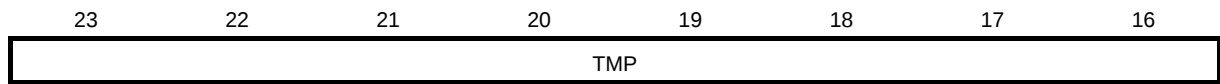
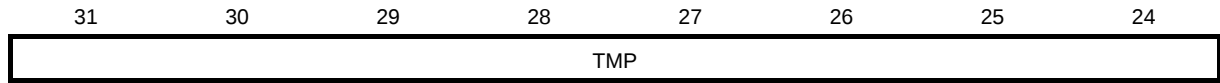
予約中 PDMA_CONT (転送開始・予約レジスタ) 設定すると、転送は行われず、本レジスタ (PDMA_ERR : C008_0054H) のオペレーションエラービットが 1 になります。予約する際は、ステータス・レジスタ PDMA_STATUS で予約中でないことを確認してください。デバッグ用のため、本エラーによる割り込みはありません。

31	30	29	28	27	26	25	24
Reserved							
23	22	21	20	19	18	17	16
Reserved							
15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved							OP_ERR

名称	R/W	ビット	リセット時	機能
Reserved	R	31:1	0	予約。読み出すと 0 を返します。
OP_ERR	R/W	0	0	PDMA の予約中に PDMA_CONT レジスタを設定したときに 1 になります。 0 : エラーなし 1 : エラー発生
	W	0	-	1 : エラークリア

2.2.17 テンポラリ・レジスタ

本レジスタ (PDMA_TMP : C008_0058H) は、ソフトウェアで自由にリード/ライトできるテンポラリ・レジスタです。予約面の管理などに使用可能です。



名称	R/W	ビット	リセット時	機能
TMP	R/W	31:0	0	任意の値をライトし、データを保存できます。

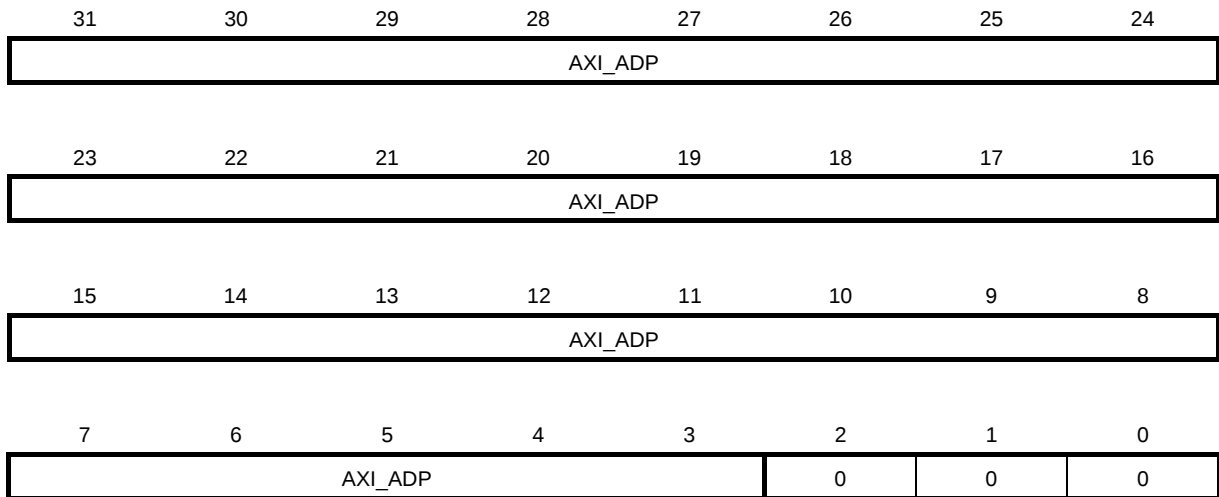
2.2.18 AXIアドレス・ポインタ・レジスタ

本レジスタ (PDMA_AXI_ADP : C008_005CH) は, AXI リード I/F 部のトランザクションのアドレスを示すリード・オンリー・レジスタです。アドレスは、4Byte アラインのバイト・アドレスです。

DMA 転送中は、1 ダブル・ワード単位でカウントアップします。

ハードウェアの動作について

本レジスタは、PDMA の AXI Bus I/F のアドレス・カウンタの値を示しています。



名称	R/W	ビット	リセット時	機能
AXI_ADP	R	31:0	0	転送中のアドレスを示します。アドレスは、4Byte アラインのバイト・アドレスです。このため下位 3 ビットは 0 固定です。

第3章 機能詳細

3.1 電源領域とデータ・フロー

EM1 には、常に電源が ON の L0 電源領域と、電源制御が可能な L1 電源領域があります。PM0 への DMA 転送は、PDMA もしくは DMA で行います。PDMA を利用すると、DMA 転送中に、L1 電源領域を OFF することによって、リーク電流を削減することができます。DMA を利用したときは、L1 電源領域は常に ON でなくてはなりません。

リーク電流を削減するために、L1 電源領域を OFF する時間が長くなるようシステム設計してください。次のような場合は、リーク電流削減の効果が少なくなります

- DMA 転送レングスが、小さすぎるとき
- プロセッサによる処理が短い周期で実行されるシステム仕様のとき

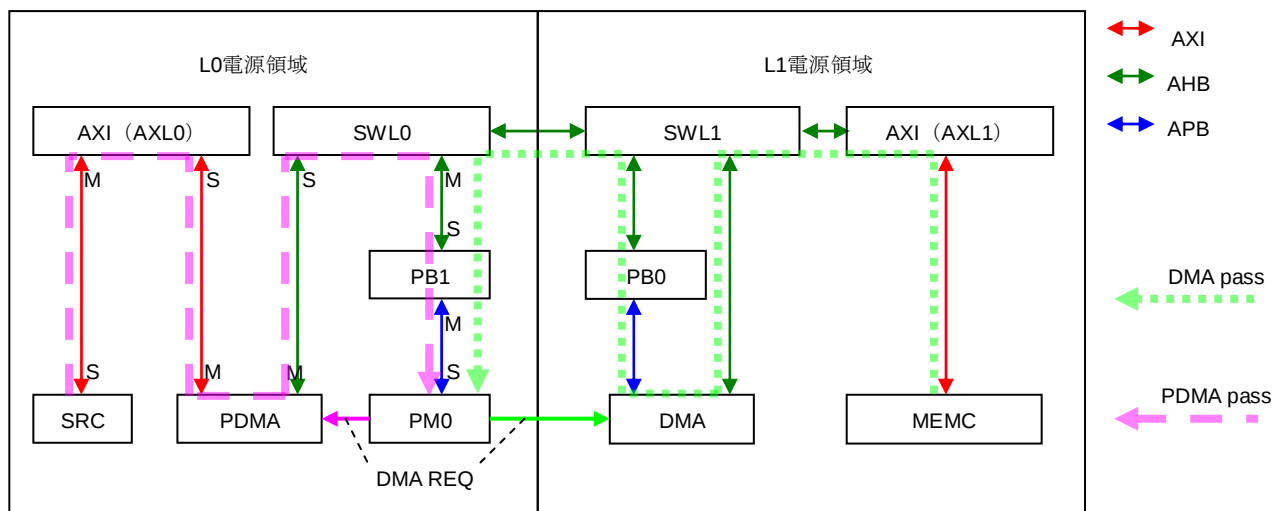


図 3 - 1 電源領域とデータ・フロー

3.2 転送予約機能

PDMA には、転送予約機能があります。あらかじめ転送予約しておくと、DMA 転送完了時に自動的に次の転送を開始できます。これにより、電源制御や割り込みなどのタイムラグを吸収し、PM0 に途切れなくデータを転送することができます。また、予約をキャンセルする機能も搭載しています。

転送レングスを小さくしすぎると、予約する前に転送が完了し、予約状態になりません。

3.3 電源制御と割り込み

L1 電源領域の制御は、プロセッサと PMU モジュールを利用して制御します。L1 電源領域が OFF のときは、PMU がシステムを管理します。このとき、PMU が割り込みを検出し、L1 電源領域が ON します。

EM1 では、ACPU の割り込みでしか電源復帰できない仕様です。PDMA の制御を ADSP で行う場合、以下のように制御してください。なお、電源制御の詳細は、携帯マルチメディア・プロセッサ・マニュアル 1 チップ編およびシステム制御 / 汎用入出力インタフェース編を参照願います。

< 制御シーケンス >

- L1 電源領域を OFF する前に、ACPU 割り込み許可、ADSP は割り込み禁止となるよう AINT を設定
- L1 電源領域を OFF
- PDMA の転送完了割り込みにより、PMU が L1 電源を ON し、ADSP と ACPU が起動
(このとき、ADSP は起動済みで、パスも使用可能)
- ACPU は、割り込みハンドラにジャンプし、割り込み要因をサーチし、ADSP の割り込みを許可
- ADSP に割り込みが発生

PDMA の割り込みは、レベル割り込みであるため、割り込み要因をクリアしてから、次回の割り込みが発生するようにシステムを設計してください。割り込み発生後、割り込み要因をクリアするまでに、長い時間がかかると、正常に割り込み検出できない場合があります。

- ACPU で、割り込み検出要因をサーチする処理では、PDMA の要因サーチを優先的に行ってください。
- 電源制御や割り込みなどのオーバーヘッドを考慮し、転送レングスを決定してください。

第4章 使用方法

4.1 PDMA 制御方法

PDMA のレジスタ設定手順について次に記載します。

➤ 転送→転送完了のシーケンス例

```
<Start>
===== PDMA initialization =====
PDMA_DMA_SEL=0x1                                select PDMA
PDMA_INT_ENABLE= 0x1                            interrupt enable

===== DMA setting =====
PDMA_RSV_ADD=Start address                      word address
PDMA_RSV LENG=Length                            word
===== Start transfer =====
PDMA_CONT=0x1                                    start transfer
(Wait interrupt)
:
===== Interrupt occurred =====
PDMA_INT_REQ_CL=0x1                            interrupt clear
<End>
```

➤ 転送→予約→転送完了→予約→転送完了→転送完了のシーケンス例

```
<Start>
===== PDMA initialization =====
PDMA_DMA_SEL=0x1                                select PDMA
PDMA_INT_ENABLE= 0x1                            interrupt enable

===== DMA setting (transfer1) =====
PDMA_RSV_ADD=Start address                      word address
PDMA_RSV LENG=Length                            word
===== Start transfer (transfer1) =====
PDMA_CONT=0x1                                    start

===== DMA setting (transfer2) =====
PDMA_RSV_ADD=Start address                      word address
PDMA_RSV LENG=Length                            word
===== Reserve (transfer2) =====
If (PDMA_STATUS!=0x2)                          status check
PDMA_CONT=0x1                                    reserve
(Wait interrupt)
:
===== Interrupt occurred (transfer1) =====
PDMA_INT_REQ_CL=0x1                            interrupt clear

===== DMA setting (transfer3) =====
PDMA_RSV_ADD=Start address                      word address
PDMA_RSV LENG=Length                            word
===== Reserve (transfer3) =====
If (PDMA_STATUS!=0x2)                          status check
PDMA_CONT=0x1                                    reserve
(Wait interrupt)
:
===== Interrupt occurred (transfer2) =====
PDMA_INT_REQ_CL=0x1                            interrupt clear
(Wait interrupt)
:
===== Interrupt occurred (transfer3) =====
PDMA_INT_REQ_CL=0x1                            interrupt clear
<End>
```

PDMA の転送予約機能を利用した制御シーケンスについて次に記載します。

代表的な例として、内蔵 SRAM に 2 面分（A 面・B 面）のデータを格納し、予約転送するシーケンスを記載します

1) 予約中でないことを確認して予約

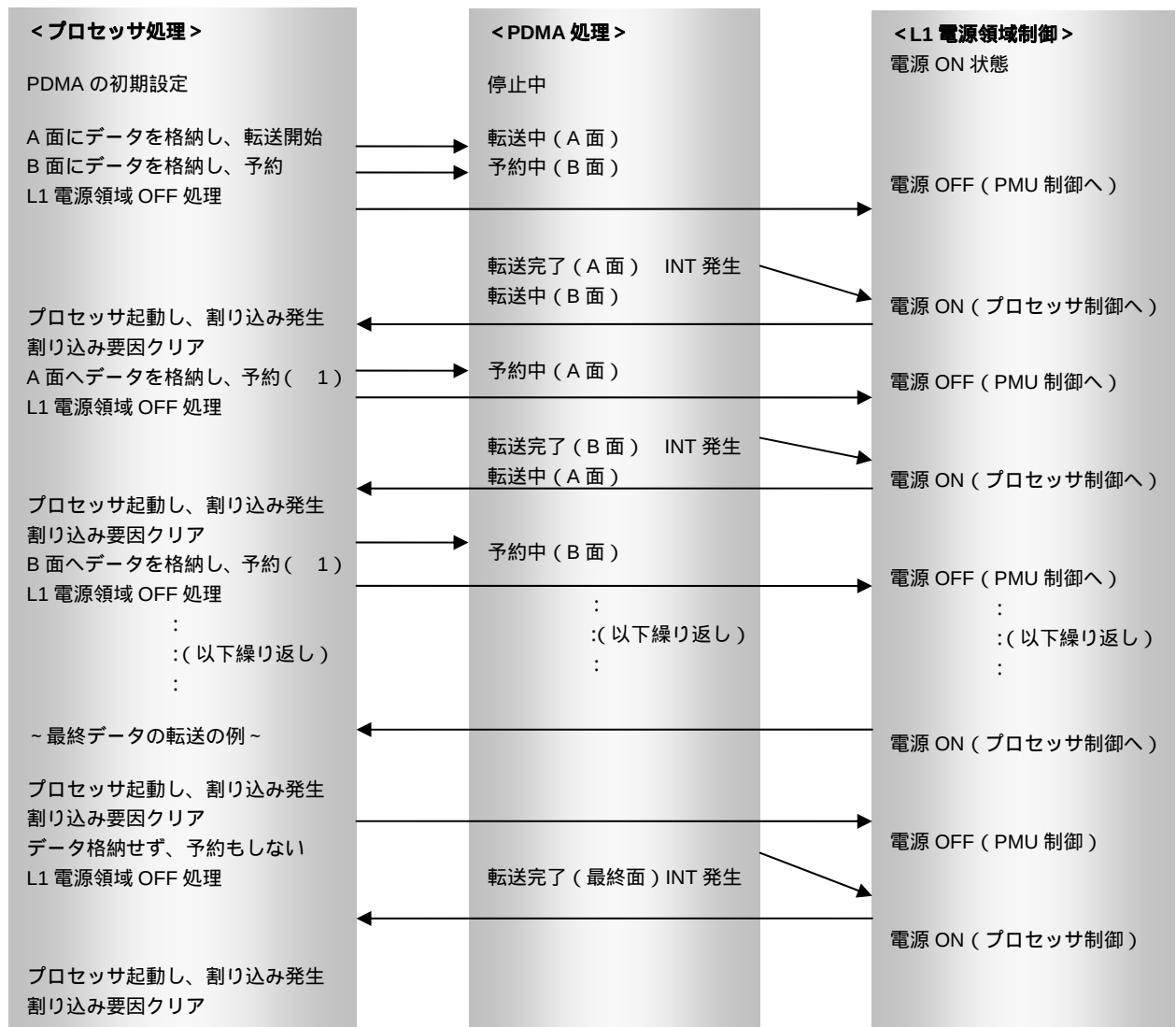


図 4 - 1 制御シーケンスの例

[メ モ]

【改版履歴】

日付	版数	改版内容	承認	作成担当
2009.1.30	暫定 1 版	-	岡ノ谷	三浦
2009.3.31	第 2 版	P6 関連資料 ・ MC-10118A(EM1-D512) , μ PD77630A(EM1-S)のデータ・シートおよびユーザズ・マニュアル 1chip 編を追記。 ・ 電源チップ編を削除。 P9 1.2 特徴 ・ AMBA 関連の記載 削除 ・ 転送アドレスの指定 32bitアライン→4Byteアライン 表記変更 ・ 転送レンジ 1word=32bit → 1word=4Byte 表記変更 P9 1.3 制限を追記 P10 1.4 ・ タイマ・モジュール・ブロック図→機能ブロック図 誤記訂正 ・ APB Interface 記載削除 ・ AXI Bus Read Interface 記載削除 ・ AHB Bus Write Interface 記載削除 P11 2.1 レジスタ一覧 ・ 0014H-001CH Reserved 追記 ・ アドレス 000CH 予約破棄レジスタ→予約取り消しレジスタ レジスタ名称変更 ・ アドレス 0058H リザーブレジスタ→テンポラリ・レジスタ レジスタ名称変更 P13 図 2-1 ・ 図中のレジスタ略号を訂正 PDMA_CTRL→PDMA_CONT PDMA_xxx_ADR→PDMA_xxx_ADD PDMA_xxx_SIZE→PDMA_xxx LENG P15 2.2.4 予約取り消しレジスタ ・ Reserved bit[31:2] → bit[31:1] 誤記訂正 P18 2.2.7 予約用・転送レンジ・レジスタ ・ Reserved bit[31:17] → bit[31:16] 誤記訂正 ・ RSV LENG bit[16:0] → bit[15:0] 誤記訂正 P24 2.2.13 割り込みイネーブル・クリア・レジスタ ・ Reserved bit[31:3] → bit[31:1] 誤記訂正	岡ノ谷	三浦

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL（アドレス） <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

（電話：午前 9:00～12:00，午後 1:00～5:00）

電 話 ： 044-435-9494

E-mail ： info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。