

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

ユーザース・マニュアル

IE-789468-NS-EM1

エミュレーション・ボード

対象デバイス

μPD789327サブシリーズ

μPD789467サブシリーズ

μPD179327サブシリーズ

(メモ)

目次要約

第1章 概 説 ...	9
第2章 各部の名称 ...	15
第3章 設 置 ...	19
第4章 対象デバイスとターゲット・インタフェース回路の相違 ...	38
第5章 注意事項 ...	42
付録A エミュレーション・プローブのピン対応表 ...	43
付録B ターゲット・システム設計上の注意 ...	44

PC/ATは米国IBM Corp.の商標です。

この装置は第一種情報装置（商工業地域において使用されるべき情報装置）で商工業地域での電波妨害禁止を目的とした情報処理装置等電波障害自主規制協議会（VCCI）基準に適合しております。

したがって、住宅地域、またはその隣接した地域で使用すると、ラジオ、テレビジョン受信機などに受信障害を与えることがあります。

ユーザーズ・マニュアルに従って正しく取り扱いをしてください。

- 本資料に記載されている内容は2004年2月現在のものです。今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

（注）

（1）本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいう。

（2）本事項において使用されている「当社製品」とは、（1）において定義された当社の開発、製造製品をいう。

はじめに

製品概要 IE-789468-NS-EM1は、IE-78K0S-NSまたはIE-78K0S-NS-Aと組み合わせて8ビット・シングルチップ・マイクロコンピュータ78K0Sシリーズのうち、次に示す対象デバイスのディバグに使用します。

- ・ μ PD789327サブシリーズ： μ PD789322, 789324, 789326, 789327, 78F9328
- ・ μ PD789467サブシリーズ： μ PD789462, 789464, 789466, 789467, 78F9468
- ・ μ PD179327サブシリーズ： μ PD179322, 179324, 179326, 179327, 78F9328

対象者 このマニュアルは、IE-78K0S-NSまたはIE-78K0S-NS-AにIE-789468-NS-EM1を組み合わせてシステム・ディバグを行うエンジニアを対象としています。
このマニュアルを読むエンジニアは、上記対象デバイスの機能と使用方法を熟知し、ディバグの知識があることを前提とします。

構成 IE-789468-NS-EM1を使用する場合、IE-789468-NS-EM1に付属のマニュアル（このマニュアル）とIE-78K0S-NSまたはIE-78K0S-NS-Aに付属のマニュアルを参照してください。

IE-78K0S-NS
ユーザーズ・マニュアル

- ・ 基本仕様
- ・ システム構成
- ・ 外部インタフェース機能

IE-789468-NS-EM1
ユーザーズ・マニュアル

- ・ 概説
- ・ 各部の名称
- ・ 設置
- ・ 対象デバイスとターゲット・インタフェース回路の相違
- ・ 注意事項

IE-78K0S-NS-A
ユーザーズ・マニュアル

- ・ 基本仕様
- ・ システム構成
- ・ 外部インタフェース機能

目的 このマニュアルは、IE-789468-NS-EM1を組み合わせて実現している各種ディバグ機能を理解していただくことを目的とします。

注意事項 このマニュアルは、次のボード構成について記載されています。
設定方法が異なるためお使いのボードを確認のうえ、ご使用ください。

- ・ IE-789468-NS-EM1（小ボードあり）：小ボード（IE-789468-NS-EM1 CN Board）が接続されている製品
- ・ IE-789468-NS-EM1（小ボードなし）：ロケーションIC1にソケットが実装されている製品

用語 このマニュアルの中で使用する用語について、その意味を下表に示します。

用語	意味
エミュレーション・デバイス	エミュレータ内で対象デバイスのエミュレーションを行っているデバイスの総称です。 エミュレーションCPUを含みます。
エミュレーションCPU	エミュレータ内で、ユーザが作成したプログラムを実行しているCPU部分です。
対象デバイス	エミュレーションの対象となっているデバイスです。
ターゲット・システム	ターゲット・プログラムおよびユーザの作成したハードウェアを含みます。 狭義にはハードウェアのみを指します。
IEシステム	インサーキット・エミュレータ（IE-78K0S-NSまたはIE-78K0S-NS-A）とエミュレーション・ボード（IE-789468-NS-EM1）を組み合わせたものを指します。

凡例

データ表記の重み : 左が上位桁, 右が下位桁

注 : 本文中に付けた注の説明

注意 : 特に気をつけて読んでいただきたい内容

備考 : 本文の補足説明

関連資料 関連資料（ユーザズ・マニュアル）は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめご了承ください。

資料名	資料番号	
	和文	英文
IE-78K0S-NS インサーキット・エミュレータ	U13549J	U13549E
IE-78K0S-NS-A インサーキット・エミュレータ	U15207J	U15207E
IE-789468-NS-EM1 エミュレーション・ボード	このマニュアル	U16482E
ID78K0S-NS Ver.2.52 統合デバッグ 操作編	U16584J	U16584E
μPD789327サブシリーズ	U15043J	U15043E
μPD789467サブシリーズ	U15552J	U15552E
μPD179327サブシリーズ	U16995J	U16995E

注意 上記関連資料は予告なしに内容を変更することがあります。設計などには必ず最新の資料をご使用ください。

目 次

第1章 概 説 ...	9
1.1 システム構成 ...	10
1.2 ハードウェア構成 ...	12
1.3 基本仕様 ...	13
1.4 エミュレーションCPU ...	14
第2章 各部の名称 ...	15
2.1 ボード各部の名称 ...	16
2.2 スイッチおよびジャンパの初期設定 ...	18
第3章 設 置 ...	19
3.1 エミュレーション設定 ...	19
3.1.1 エミュレーションCPUの設定 ...	19
3.2 接 続 ...	22
3.3 本体のスイッチおよびジャンパ設定 ...	23
3.4 ターゲット・インタフェースの電源電圧設定 ...	24
3.5 クロックの設定 ...	25
3.5.1 クロック設定の概要 ...	25
3.5.2 メイン・システム・クロックの設定 ...	28
3.5.3 サブシステム・クロックの設定 ...	32
3.5.4 スイッチの設定 ...	35
3.6 マスク・オプションの設定 ...	36
3.6.1 μ PD789327, 179327サブシリーズのディバグ時のマスク・オプション ...	36
3.6.2 μ PD789327, 789467, 179327サブシリーズのディバグ時のマスク・オプション ...	36
3.7 外部トリガ ...	37
第4章 対象デバイスとターゲット・インタフェース回路の相違 ...	38
第5章 注意事項 ...	42
付録A エミュレーション・プローブのピン対応表 ...	43
付録B ターゲット・システム設計上の注意 ...	44

第1章 概 説

この章では、IE-789468-NS-EM1のシステム構成および基本仕様について説明します。

IE-789468-NS-EM1は、8ビット・シングルチップ・マイクロコンピュータ78K/0Sシリーズのうち、次に示す対象デバイスを用いたハードウェアまたはソフトウェアを効率的にデバッグするための開発支援装置です。

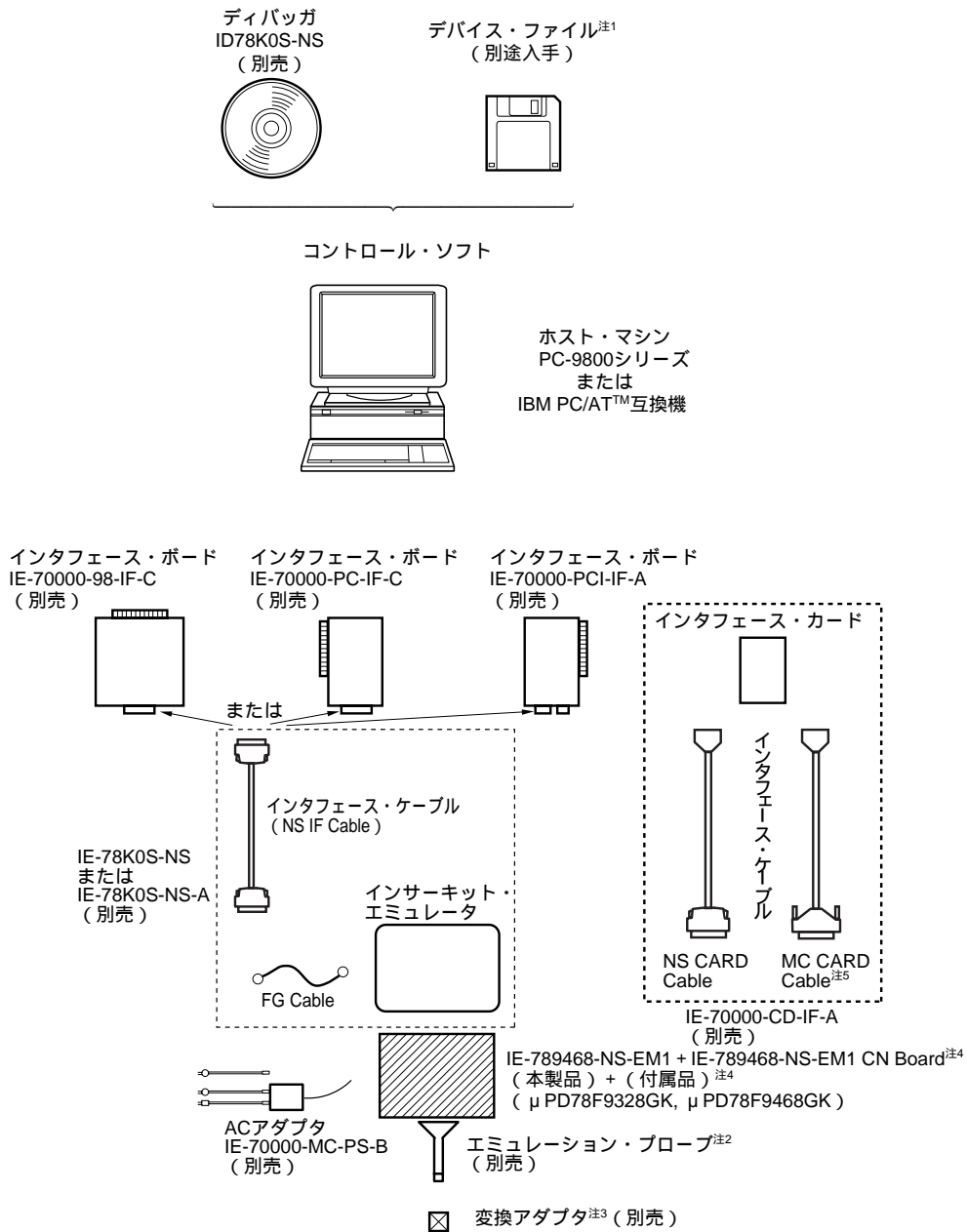
対象デバイス

- ・ μ PD789327サブシリーズ
- ・ μ PD789467サブシリーズ
- ・ μ PD179327サブシリーズ

1.1 システム構成

IE-789468-NS-EM1のシステム構成は図1-1のとおりです。

図1-1 システム構成



注1. デバイス・ファイルは、サブシリーズにより次のとおりです。

μS×××DF789328 : μPD789327サブシリーズ

μS×××DF789468 : μPD789467サブシリーズ

μS×××DF179327 : μPD179327サブシリーズ

デバイス・ファイルはNECエレクトロニクスのWebサイトからダウンロードできます。

(URL : <http://www.necel.com/micro>)

2. エミュレーション・プローブのNP-H52GB-TQは、株式会社内藤電誠町田製作所の製品です。

問い合わせ先：株式会社内藤電誠町田製作所（TEL（045）475-4191）

3. 変換アダプタのTGB-052SBPIは、東京エレクトック株式会社の製品です。

問い合わせ先：大丸興業株式会社

東京電子部：（03）3820-7112

大阪電子部：（06）6244-6672

表1-1 エミュレーション・プローブ、変換アダプタ対応表

パッケージ	エミュレーション・プローブ	変換アダプタ
52ピン・プラスチックLQFP (GBタイプ)	NP-H52GB-TQ (プローブ長400 mm)	TGB-052SBP

4. IE-789468-NS-EM1 (小ボードあり) にのみ添付されています。

5. 本製品では使用しません。

1.2 ハードウェア構成

IE-789468-NS-EM1の位置付けは、図1 - 2, 1 - 3のとおりです。

図1 - 2 基本ハードウェア構成（小ボードあり）

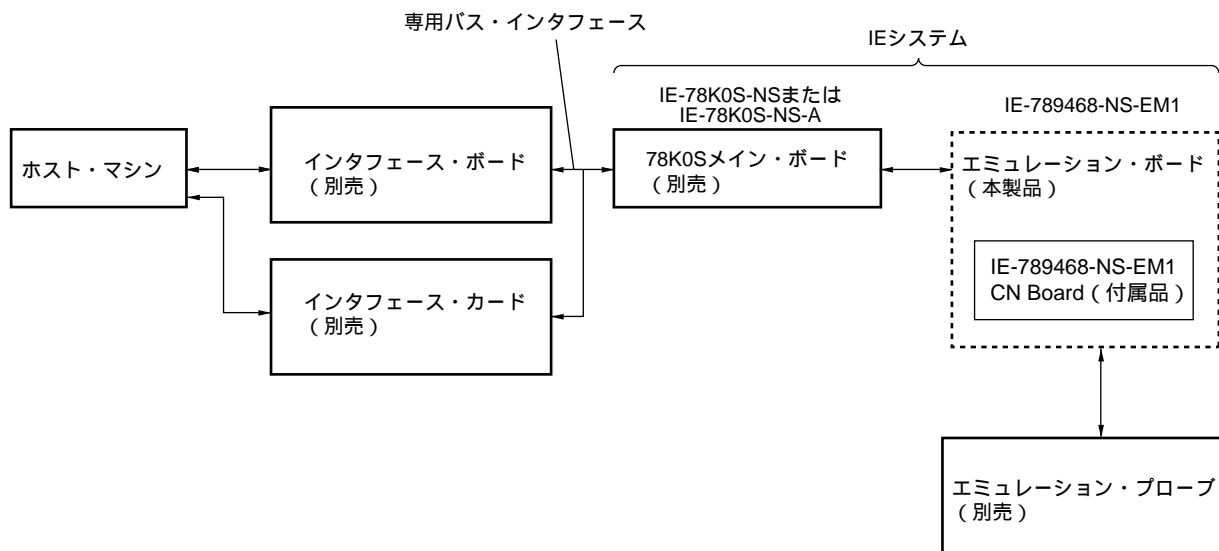
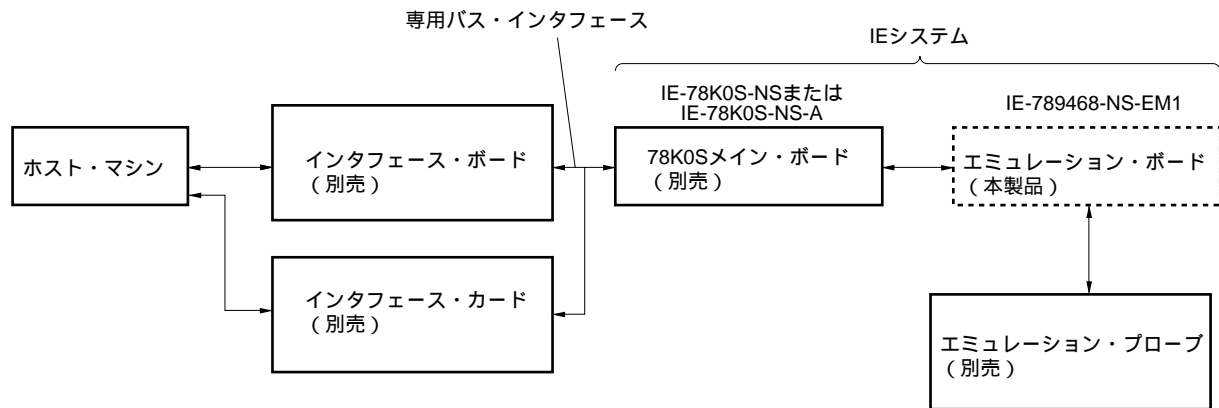


図1 - 3 基本ハードウェア構成（小ボードなし）



1.3 基本仕様

IE-789468-NS-EM1の基本仕様は、表1 - 2のとおりです。

表1 - 2 基本仕様

項 目	内 容
対象デバイス	μ PD789327, 789467, 179327サブシリーズ
システム・クロック	メイン・システム・クロック : 1.0 M ~ 5.0 MHz サブシステム・クロック : 32.768 kHz
メイン・システム・クロック供給	外部：ターゲット・システムからエミュレーション・プローブを介して入力 内部：エミュレーション・ボード上に実装 (5 MHz) またはユーザが部品台に実装
サブシステム・クロック供給	外部：ターゲット・システムからエミュレーション・プローブを介して入力 内部：エミュレーション・ボード上に実装 (32.768 kHz) またはユーザが部品台に実装
ターゲット・インタフェース電圧	$V_{DD} = 1.8 \sim 5.5$ V (対象デバイスと同じ) ターゲット・システム未接続時，内部電源 (5 V) で動作

1.4 エミュレーションCPU

エミュレーションCPUは、サブシリーズにより使用するデバイス（エミュレーションCPU（I/Oエバチップ））が異なります。

（1）IE-789468-NS-EM1（小ボードあり）

付属のIE-789468-NS-EM1 CN Boardを接続することにより対象を切り替えます。出荷時は（CN101-CN102）に設定してあります。

設定については3. 1. 1 **エミュレーションCPUの設定**を参照してください。

表1 - 2 エミュレーションCPUの出荷設定（IE-789468-NS-EM1（小ボードあり））

対象サブシリーズ	エミュレーションCPU (I/Oエバチップ)	出荷時設定 (IE-789468-NS-EM1 CN Board)
μPD789327サブシリーズ μPD179327サブシリーズ	μPD78F9328GK	CN101-CN102に接続
μPD789467サブシリーズ	μPD78F9468GK	CN102-CN103はオープン

（2）IE-789468-NS-EM1（小ボードなし）

IC1の位置は、2. 1 **ボード各部の名称**を参照してください。設定は、3. 1. 1 **エミュレーションCPUの設定**を参照してください。μPD789467サブシリーズのディバグ用のエミュレーションCPU（I/Oエバチップ）μPD78F9468GK E1.3は、添付品として梱包箱に添付されています。

表1 - 3 エミュレーションCPUの出荷設定（IE-789468-NS-EM1（小ボードなし））

対象サブシリーズ	エミュレーションCPU (I/Oエバチップ)	出荷時設定
μPD789327サブシリーズ μPD179327サブシリーズ	μPD78F9328GK V1.31	ボード上のソケット（IC1）に搭載
μPD789467サブシリーズ	μPD78F9468GK E1.3	添付品として梱包箱に添付

第2章 各部の名称

この章では、IE-789468-NS-EM1の本体各部の名称を紹介します。

梱包箱の中にはエミュレーション・ボード（IE-789468-NS-EM1）、ケース^{注1}（エミュレーションCPU^{注2}、ドライバ^{注3}）、梱包明細書、ユーザーズ・マニュアルおよび保証書が入っています。

万一、不足や破損などがありましたら、販売員までご連絡ください。

また、添付の保証書は、それぞれの項目にご記入のうえ必ずご返送ください。

注1. IE-789468-NS-EM1（小ボードなし）にのみ添付されています。

2. エミュレーションCPUは、サブシリーズにより次のとおりです。

μPD789327サブシリーズ、

μPD179327サブシリーズ : I/Oエバチップ “μPD78F9328GK V1.31”

（出荷時、エミュレーション・ボードIC1に搭載）

μPD789467サブシリーズ : I/Oエバチップ “μPD78F9468GK E1.3”

（出荷時、添付品として梱包箱に添付）

3. ドライバ

エミュレーションCPUを搭載しているソケット（IC1）を固定しているネジの取り外し、取り付けに使用するドライバです。なお、ドライバは専用ドライバですので紛失せずに使用してください。

2.1 ボード各部の名称

IE-789468-NS-EM1の各部の名称は、図2-1のとおりです。

図2-1 IE-789468-NS-EM1 (小ボードあり)の各部の名称

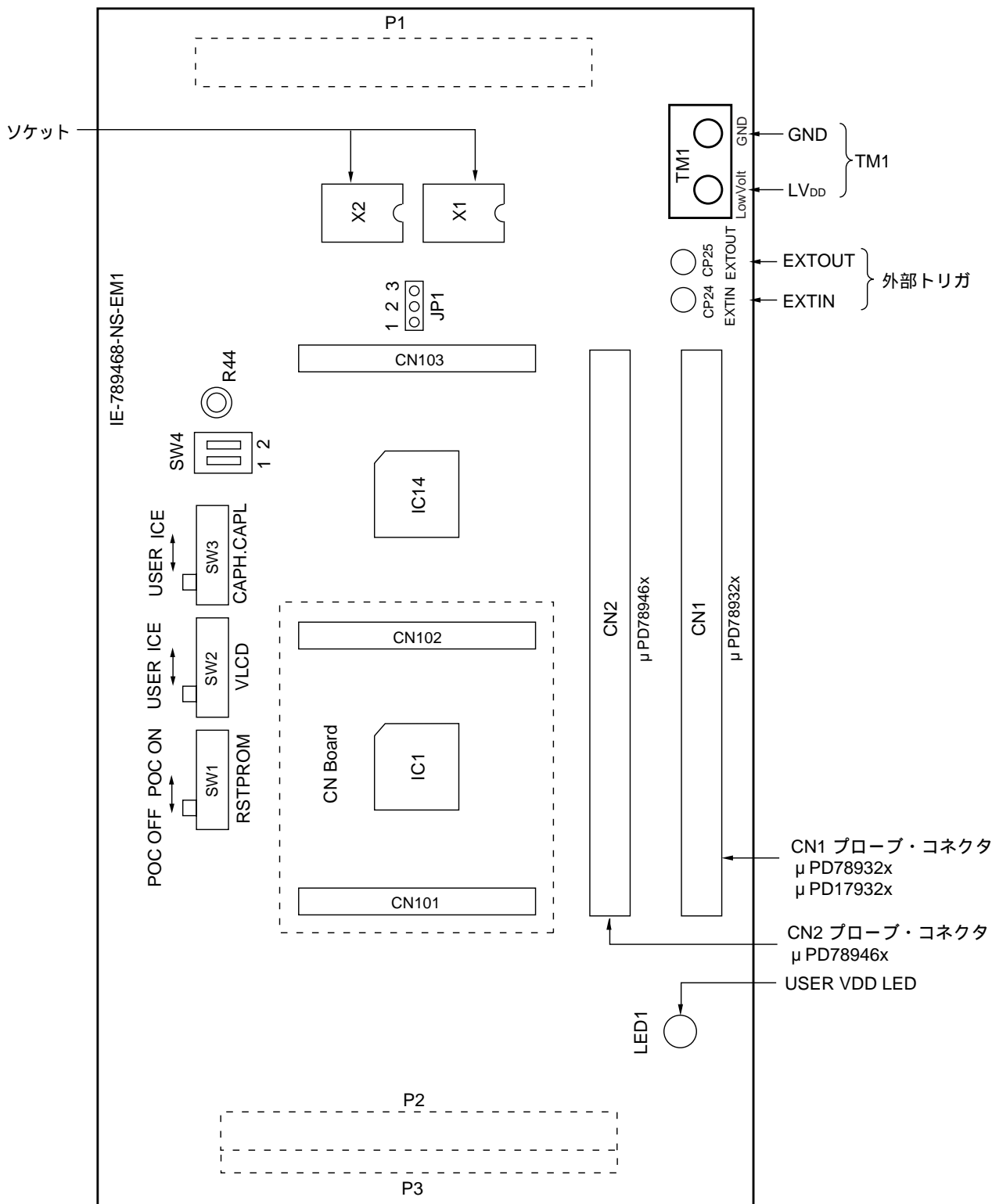
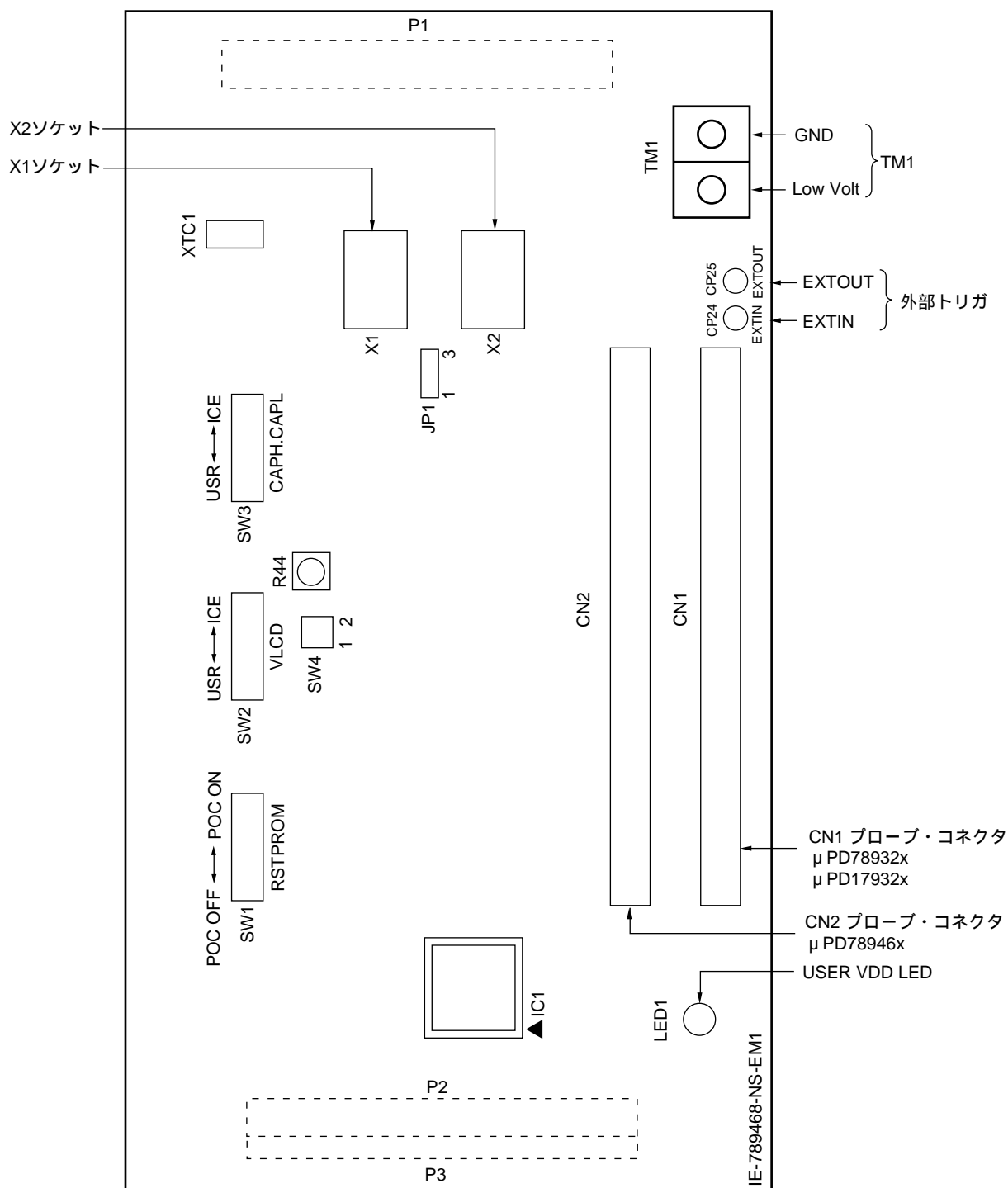


図2 - 2 IE-789468-NS-EM1 (小ボードなし) の各部の名称



2.2 スイッチおよびジャンパの初期設定

IE-789468-NS-EM1のスイッチおよびジャンパの初期設定は、表2 - 1のとおりです。

スイッチおよびジャンパの設定は、3.5.4 **スイッチの設定**を参照してください。

表2 - 1 スイッチおよびジャンパの初期設定

	SW1	SW2	SW3	SW4-1	SW4-2	JP1
初期設定	POC ON側	USER (USR) 側	USER (USR) 側	OFF側 (固定)	OFF側 (固定)	2-3ショート

備考 R44は使用しません。

第3章 設 置

この章では、IE-789468-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aおよびエミュレーション・プローブなどへ接続する方法について説明します。また、各モード設定を行う方法についてもあわせて説明します。

注意 ターゲット・システムとの接続、取り外しおよびスイッチなどの設定変更は、IEシステムおよびターゲット・システムの電源をOFFにしてから行ってください。

3.1 エミュレーション設定

3.1.1 エミュレーションCPUの設定

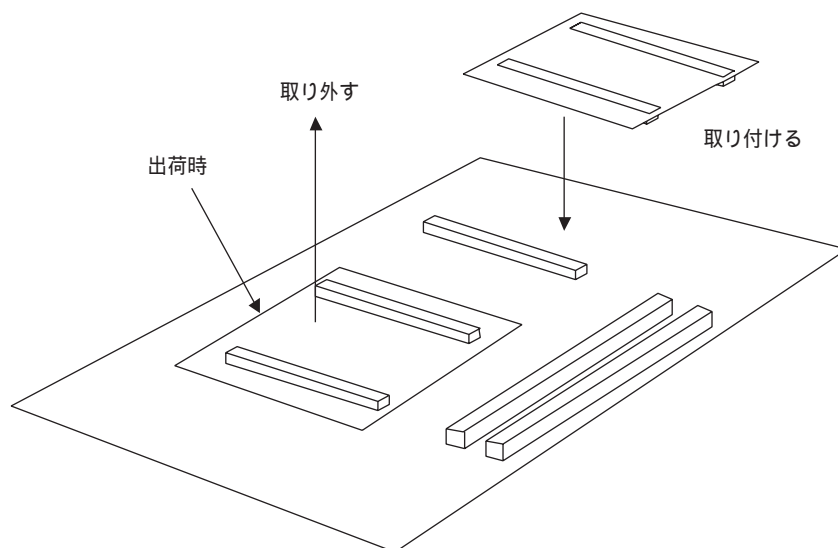
(1) IE-789468-NS-EM1 (小ボードあり)

IE-789468-NS-EM1のエミュレーションCPUは、サブシリーズによって異なります。

出荷時には、 μ PD789327, 179327サブシリーズのディバグ用のエミュレーションCPU (I/Oエパチップ) μ PD78F9328GK側に設定されています。出荷時と同じ状態であれば、ハードウェア上で変更は不要です。

μ PD789467サブシリーズのディバグ時は、CN101-CN102間に搭載されているCN Boardを取り外し、CN102-CN103間に取り付けてください。サブシリーズのディバグ用のエミュレーションCPU (I/Oエパチップ) μ PD78F9468GKに設定されます。

図3 - 1 エミュレーションCPUの切り替え IE-789468-NS-EM1 (小ボードあり)



注意 CN Boardはコネクタのピン番号 (1ピンの位置) を合わせて取り付けてください。

エミュレーションCPUの切り替えはIE-78K0S-NSまたはIE-78K0S-NS-Aの電源をOFFにしてから行ってください。電源をONでエミュレーションCPUの切り替えをするとIEシステムが破壊されます。

(2) IE-789468-NS-EM1 (小ボードなし)

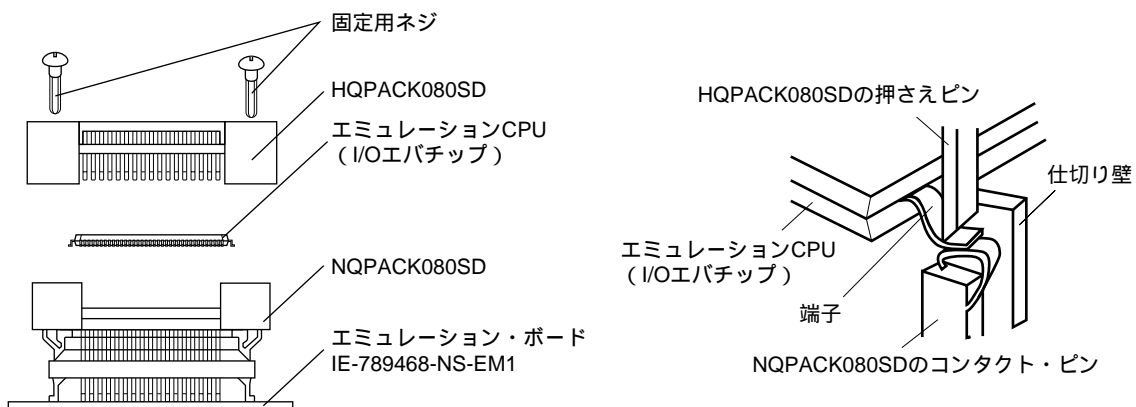
IE-789468-NS-EM1のエミュレーションCPUは、サブシリーズによって異なります。

出荷時には、 μ PD789327, 179327サブシリーズのディバグ用のエミュレーションCPU (I/Oエバチップ) μ PD78F9328GK V1.31がソケット (IC1) に搭載されています。出荷時と同じ状態であれば、ハードウェア上で変更は不要です。

μ PD789467サブシリーズのディバグ時は、ソケット (IC1) に搭載されている μ PD789327, 179327サブシリーズのディバグ用のエミュレーションCPU (I/Oエバチップ) μ PD78F9328GK V1.31を取り外し、添付品として梱包箱に添付されている μ PD789467サブシリーズのディバグ用のエミュレーションCPU (I/Oエバチップ) μ PD78F9468GK E1.3をソケット (IC1) に搭載してください。

なお、エミュレーションCPU (I/Oエバチップ) の各端子は、NQPACK080SDのコンタクト・ピンとHQPACK080SDの押さえピンにより、プラスチックの仕切り壁の中でそれぞれ固定されます。隣り合ったエミュレーションCPU (I/Oエバチップ) の端子がショートすることはありません。

図3 - 2 エミュレーションCPUの交換 IE-789468-NS-EM1 (小ボードなし)



<手順>

HQPACK080SDを固定しているネジ (4箇所: M2×6 mm) を添付のドライバでHQPACK080SDから取り外してください。

搭載されているエミュレーションCPU (I/Oエバチップ) を取り外します。

ディバグするサブシリーズのエミュレーションCPU (I/Oエバチップ) を搭載します (エミュレーションCPU (I/Oエバチップ) の1ピンとNQPACK080SDの1ピン位置を間違わず搭載してください)。

HQPACK080SDをセットし固定用ネジ (4箇所: M2×6 mm) で、HQPACK080SDとエミュレーションCPU (I/Oエバチップ)、NQPACK080SDを固定します。なお、ネジは、付属のドライバかトルク・ゲージ付きドライバで4隅を対角に、順次均等に締めてください (1箇所だけを強く締めないでください)。ネジの締め付けトルクは、0.55 kg・f・cm (0.054 N・m) MAX.です。ネジの締め付けが強過ぎると導通不良の原因となります。

注意1. エミュレーションCPUの交換は、IE-78K0S-NSまたはIE-78K0S-NS-Aの電源をOFFにしてから行ってください。電源をONでエミュレーションCPUの交換をするとIEシステムが破壊されます。

- 注意2. エミュレーションCPUの装着は、エミュレーションCPU (I/Oエバチップ)の1ピンとソケット (IC1)の1ピンの位置を正しく合わせて装着してください。1ピンの位置を間違えてエミュレーションCPU (I/Oエバチップ)の交換をするとエミュレーションCPUが破壊されます。
3. エミュレーションCPU (I/Oエバチップ)のリードは、折り曲がった状態で装着すると正常にエミュレーションCPUが動作しません。
 4. エミュレーションCPU (I/Oエバチップ)をNQPACK080SBに装着する前に樹脂のバリ、端子の折れや曲がり、バリなどの異常がないかを確認してください。また、HQPACK080SDでカバーする場合、HQPACK080SDの押さえピンに折れや曲がりがないか確認してから装着してください。ピンの折れや曲がりがあった場合は、ナイフの刃のような薄い平面状のものを使って矯正してください。

3.2 接 続

(1) IE-78K0S-NSまたはIE-78K0S-NS-Aの本体との接続方法

IE-789468-NS-EM1をIE-78K0S-NSへ接続する方法については、IE-78K0S-NS ユーザーズ・マニュアル (U13549J) を参照してください^注。

注 IE-78K0S-NS-Aを使用する場合は、IE-78K0S-NS-A ユーザーズ・マニュアル (U15207J) を参照してください。

(2) エミュレーション・プローブの接続方法

IE-789468-NS-EM1へエミュレーション・プローブを接続する方法については、IE-78K0S-NS ユーザーズ・マニュアル (U13549J) を参照してください^注。

μ PD789327, 179327サブシリーズのデバッグ時、エミュレーション・プローブをCN1へ接続してください。

μ PD789467サブシリーズのデバッグ時、エミュレーション・プローブをCN2へ接続してください。

注 IE-78K0S-NS-Aを使用する場合は、IE-78K0S-NS-A ユーザーズ・マニュアル (U15207J) を参照してください。

注意 接続方法を間違えると、IEシステムが破壊されることがあります。

なお、接続の詳細については、各エミュレーション・プローブのユーザーズ・マニュアルを参照してください。

図3-3 エミュレーション・プローブの接続 (小ボードあり)

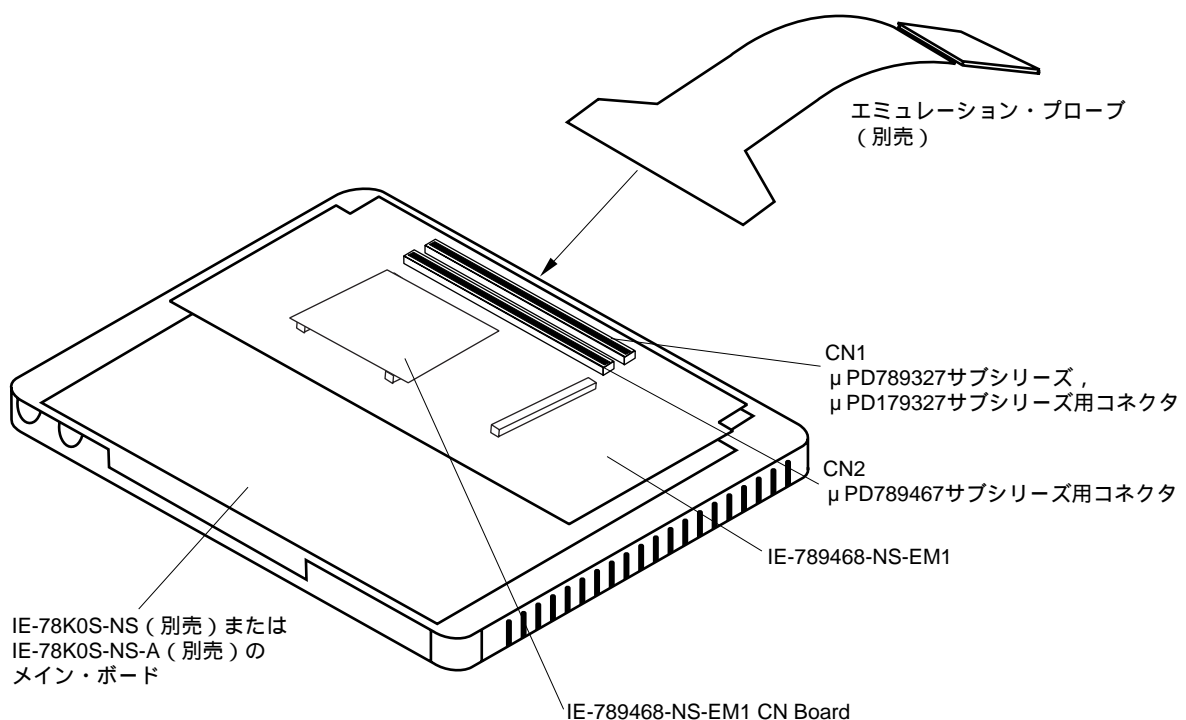
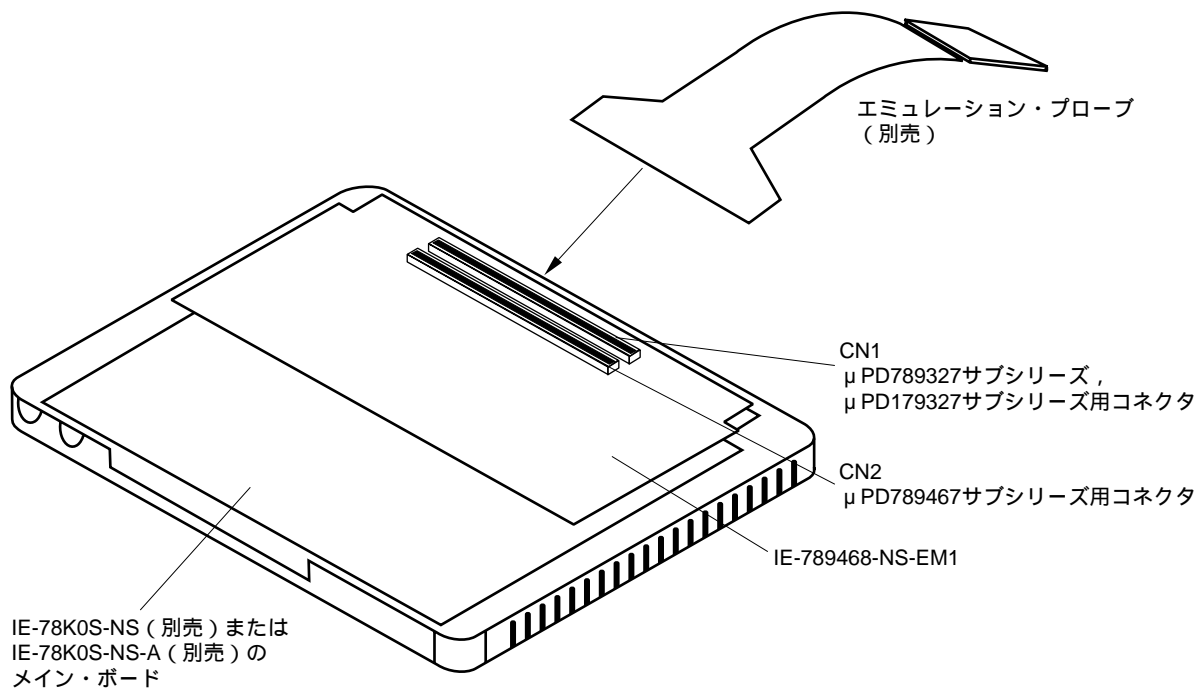


図3 - 4 エミュレーション・プローブの接続（小ボードなし）



3.3 本体のスイッチおよびジャンパ設定

(1) IE-78K0S-NSの設定

IE-789468-NS-EM1を使用するには、IE-78K0S-NSの各スイッチおよびジャンパの設定を、表3 - 1のとおりにしてください。

なお、スイッチおよびジャンパの位置については、IE-78K0S-NS ユーザーズ・マニュアル (U13549J) を参照してください。

表3 - 1 IE-78K0S-NSのスイッチおよびジャンパ設定

	SW1	SW3	SW4	JP1	JP4
設定	OFF	すべてON (固定)	すべてON (固定)	2-3ショート	1-2ショート

注意 設定を間違えると、破損する場合があります。

(2) IE-78K0S-NS-Aの設定

IE-789468-NS-EM1を使用するには、IE-78K0S-NS-Aの各スイッチおよびジャンパの設定を表3 - 2のとおりにしてください。

なお、スイッチおよびジャンパの位置については、IE-78K0S-NS-A ユーザーズ・マニュアル (U15207J) を参照してください。

表3 - 2 IE-78K0S-NS-Aのスイッチおよびジャンパ設定

	SW1	JP1	JP3
設定	OFF	1-2ショート	ショート (固定)

注意 設定を間違えると、破損する場合があります。

3.4 ターゲット・インタフェースの電源電圧設定

IEシステムは、ターゲット・システムの電源電圧と同レベルの電圧でエミュレーション可能です。

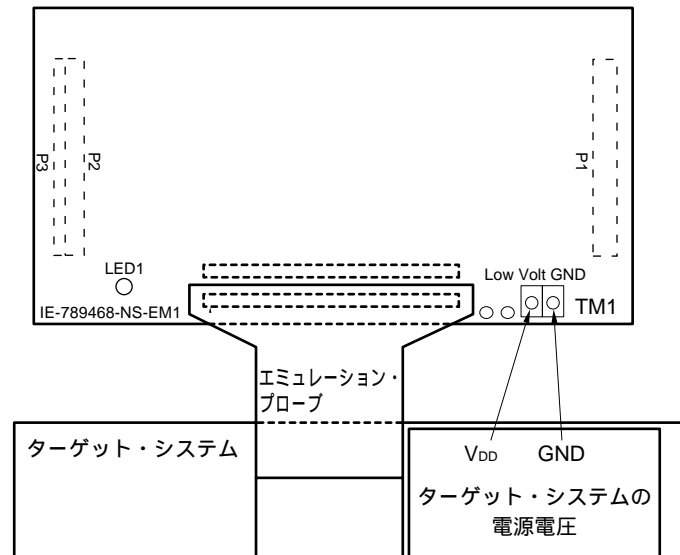
ターゲット・システムを接続しない場合は、自動的にエミュレータ内部電源（5 V）で動作するようになります。ターゲット・システムの電圧と同レベルの電圧でデバッグする場合、IE-789468-NS-EM1のTM1ターミナル・ピンにターゲット・システムと同じ電圧を供給してください（5 Vのときも同様です）。なお、ターゲット電圧は、1.8 ~ 5.5 Vに設定してください。動作電源の選択方法については、ID78K0S-NS Ver.2.52 操作編 ユーザーズ・マニュアル（U16584J）を参照してください。

- ・ TM1の最大消費電流 1.8 ~ 5.5 V : 約100 mA

表3 - 3 ターゲット・インタフェースの電源設定

ターゲット・インタフェースの電源（LVcc）		統合デバッグ （ID78K0S-NS）
		動作電源選択
ターゲット・システムを接続する場合	1.8 ~ 5.5 V	Target
ターゲット・システムを接続しない場合	5 V	Internal

図3 - 5 TM1とターゲット・システムの電源電圧との接続（μPD789327サブシリーズ時）



注意 ボード上のTM1とターゲット・システムの電源電圧の接続は、IE-78K0S-NSまたはIE-78K0S-NS-Aの電源をOFFにしてから行ってください。

備考 ターゲット・システムの VDD端子は、IE-789468-NS-EM1内ではターゲット・システムの電源が接続されていることをモニタするLED1（USER VDD）のコントロールのみに使用しています。

3.5 クロックの設定

3.5.1 クロック設定の概要

ディバグ時のメイン・システム・クロック，サブシステム・クロックは次の(1)-(3)から選択できます。

- (1) エミュレーション・ボードに実装済みのクロック
- (2) ユーザが実装するクロック
- (3) ターゲット・システムからパルスを入力

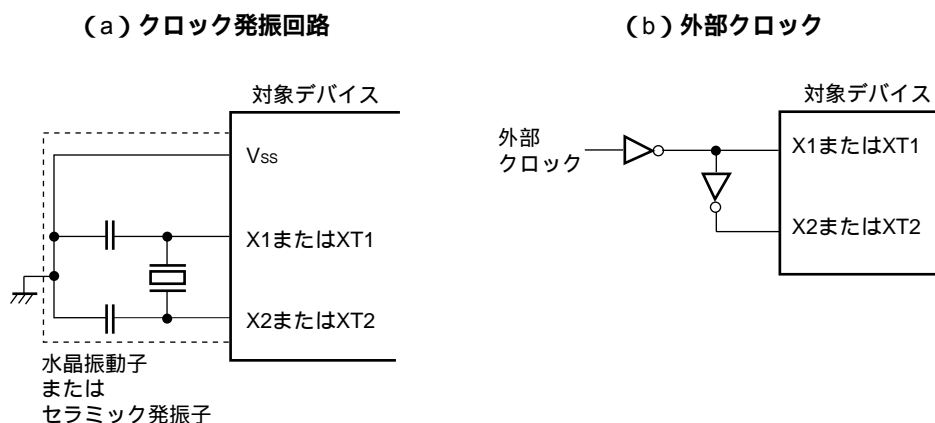
ターゲット・システム上にクロック発振回路を組んでいる場合には，(1) **エミュレーション・ボードに実装済みのクロック**または(2) **ユーザが実装するクロック**を選択してください。クロック発振回路とは，対象デバイスに発振子を接続して対象デバイス内部の発振回路を使用することをいいます。図3-3(a)に外付け回路を示します。エミュレーション時には，ターゲット・システムに実装した発振回路は使用しません。

IE-78K0S-NSまたはIE-78K0S-NS-A内にインストールされているエミュレーション・ボードに実装されたクロックを使用します。

ターゲット・システム上に外部クロックを組んでいる場合には，(1) **エミュレーション・ボードに実装済みのクロック**，(2) **ユーザが実装するクロック**または(3) **ターゲット・システムからパルスを入力**を選択してください。外部クロックとは，対象デバイスの外部からクロックを供給することをいい，対象デバイス内部の発振回路は使用しません。図3-3(b)に外付け回路を示します。

注意 メイン・システム・クロックが正常に供給されていないと，IEシステムがハングアップします。また，ターゲット・システムからのパルスは，矩形波を入力してください。ただし，X2, XT2端子にクロックを供給する必要はありません。また，水晶振動子を直接X1（メイン・システム・クロックの場合）とXT1（サブシステム・クロックの場合）に接続しても動作しません。

図3-6 システム・クロック発振回路の外付け回路



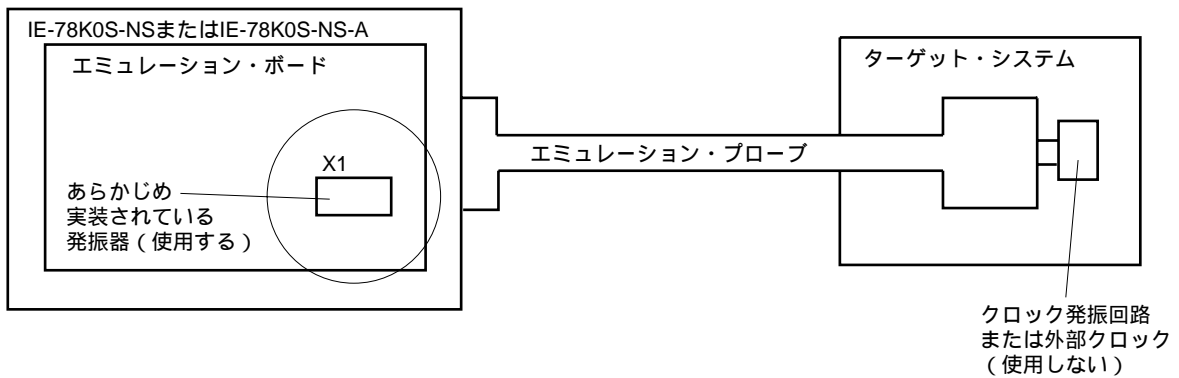
(1) エミュレーション・ボードに実装済みのクロック

IE-789468-NS-EM1に実装している発振回路を使用できます。

(a) メイン・システム・クロックの場合

エミュレーション・ボード上にあらかじめ水晶発振器(X1)が実装されています。周波数は、5.0 MHzです。

図3 - 7 エミュレーション・ボードに実装済みのクロックを使用する場合（メイン・システム・クロック）

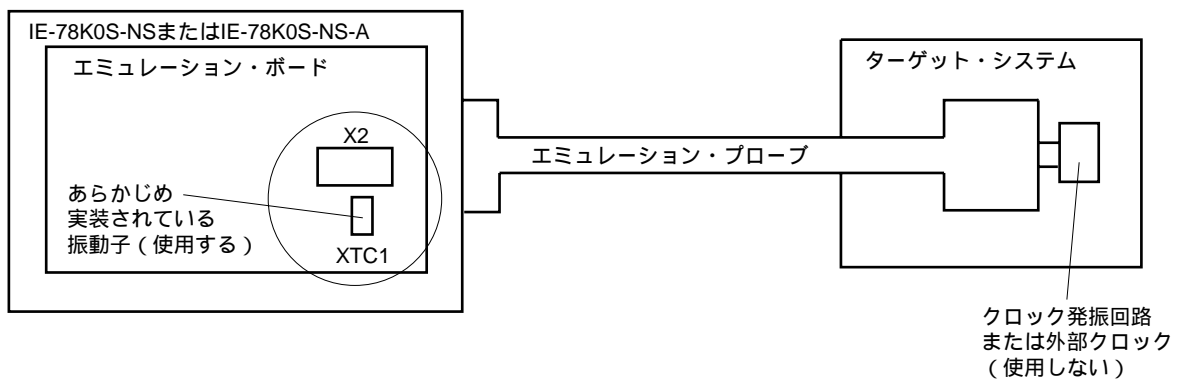


備考 IE-789468-NS-EM1上（円内）の発振器から供給されるクロックを使用します。

(b) サブシステム・クロックの場合

エミュレーション・ボード上にあらかじめ水晶振動子(XTC1)が実装されています。周波数は、32.768 kHzです。

図3 - 8 エミュレーション・ボードに実装済みのクロックを使用する場合（サブシステム・クロック）



備考 IE-789468-NS-EM1上（円内）の振動子から供給されるクロックを使用します。

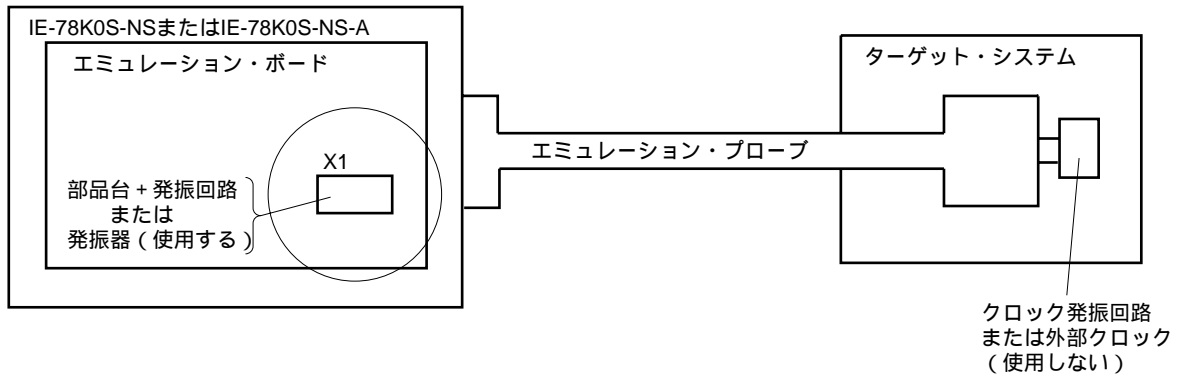
(2) ユーザが実装するクロック

ユーザのセット使用に応じたクロックをIE-789468-NS-EM1に実装して使用できます。あらかじめ実装されているクロックとは異なる周波数でデバッグしたいときに有効です。

(a) メイン・システム・クロックの場合

エミュレーション・ボード上に装着済みの水晶発振器 (X1) を取り外し、使用する発振子を装着した部品台または使用する発振器を実装します。

図3 - 9 ユーザが実装するクロックを使用する場合 (メイン・システム・クロック)

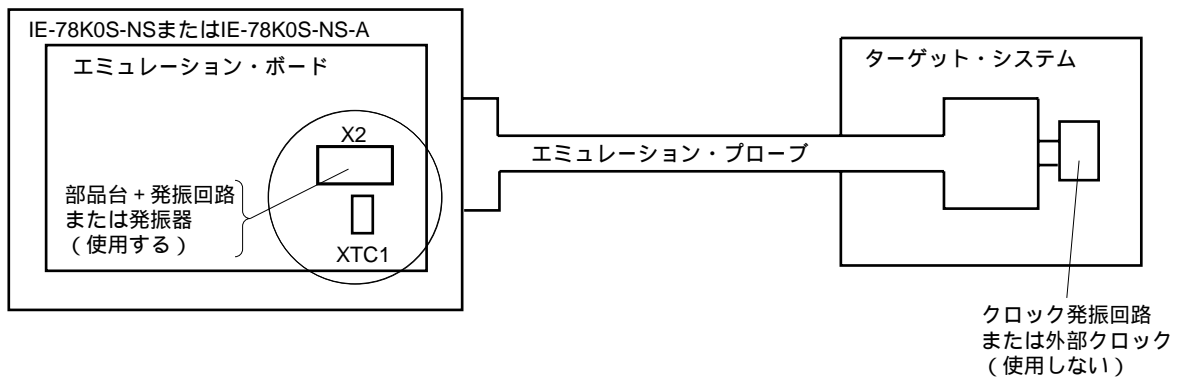


備考 IE-789468-NS-EM1上(円内)の発振子または発振器から供給されるクロックを使用します。

(b) サブシステム・クロックの場合

エミュレーション・ボード上に装着済みの部品台 (X2) を取り外し、使用する発振子を装着した部品台または使用する発振器を実装します。

図3 - 10 ユーザが実装するクロックを使用する場合 (サブシステム・クロック)

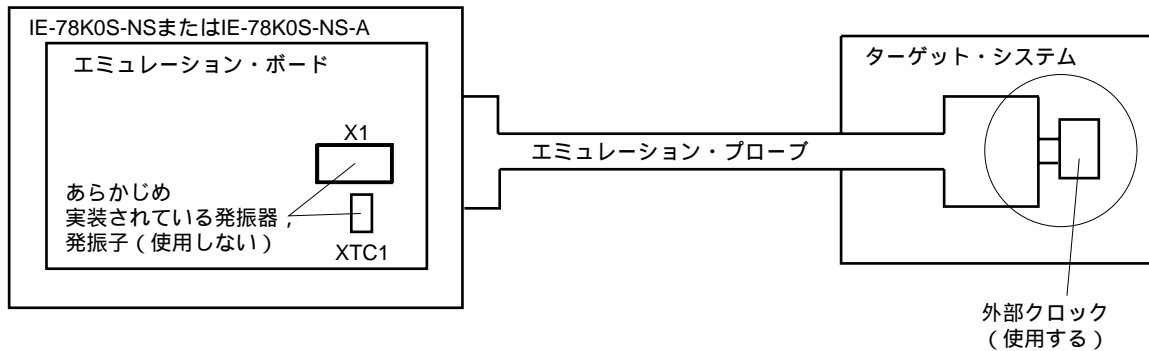


備考 IE-789468-NS-EM1上(円内)の発振子または発振器から供給されるクロックを使用します。

(3) ターゲット・システムからパルスを入力

ターゲット・システム上のメイン・システム・クロック，サブシステム・クロックとも外部クロックをエミュレーション・プローブを介して使用できます。

図3 - 11 ターゲット・システムからパルスを入力する場合



備考 ターゲット・システム上（円内）の外部クロックから供給されるパルスを使用します。

3.5.2 メイン・システム・クロックの設定

IE-789468-NS-EM1のメイン・システム・クロックの設定は，表3 - 4のとおりです。

表3 - 4の(1)から(3)の使用するメイン・システム・クロックについて，IE-789468-NS-EM1の設定を次に示します。

表3 - 4 メイン・システム・クロックの設定内容

使用するメイン・システム・クロック周波数		IE-789468-NS-EM1	CPUクロック・ソース選択 (ID78K0S-NS)
		X1ソケット	
(1)エミュレーション・ボードに実装済みのクロックを使用する場合	5.0 MHz	発振器	Internal
(2)ユーザが実装するクロックを使用する場合	5.0 MHz以外	発振器または 発振回路を組む	
(3)ターゲット・システムからパルスを入力する場合		発振器（使用しません）	External

注意 ターゲット・システムからパルスを入力する場合には，統合デバッグ(ID78K0S-NS)起動時にコンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア(Clock)を“ External ”に選択してください(ユーザ・クロックの選択)。

備考 IE-789468-NS-EM1の出荷時には，「エミュレーション・ボードに実装済みのクロックを使用する場合」の設定内容になっています。

(1) エミュレーション・ボードに実装済みのクロックを使用する場合

出荷時には，5.0 MHzの水晶発振器がIE-789468-NS-EM1上のX1のソケットに装着されています。出荷時と同じ状態であれば，ハードウェア上の設定は不要です。

統合デバッグ(ID78K0S-NS)起動時には，コンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア(Clock)を“ Internal ”に選択してください(エミュレータ内クロックの選択)。

(2) ユーザが実装するクロックを使用する場合

使用するクロックの種類によって、次の (a) または (b) に示す設定を行ってください。

統合デバッグ (ID78K0S-NS) 起動時には、コンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア (Clock) を “Internal” に選択してください (エミュレータ内クロックの選択)。

(a) セラミック発振子 / 水晶振動子を用いる場合

準備するもの

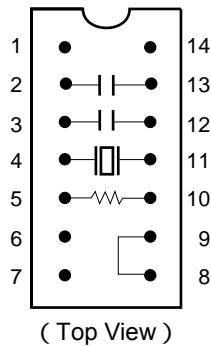
- ・ 部品台
- ・ セラミック発振子または水晶振動子
- ・ 抵抗Rx
- ・ コンデンサCA
- ・ コンデンサCB
- ・ 半田付け用具一式

<手 順>

部品台に使用するセラミック発振子または水晶振動子、その発振周波数に適合する抵抗Rx、コンデンサCA、コンデンサCBを次のとおり半田付けします。

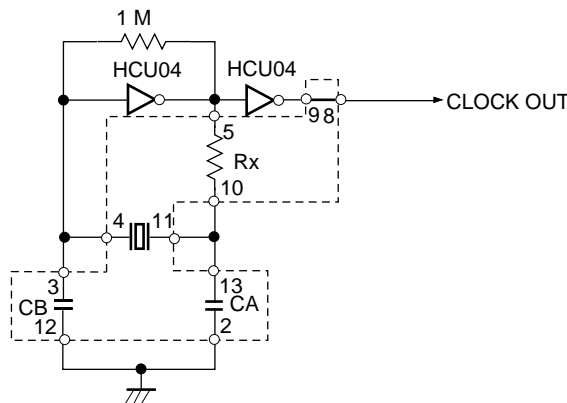
図3 - 12 部品台との接続 (メイン・システム・クロック)

部品台 (X1)



端子番号	接 続
2-13	コンデンサCA
3-12	コンデンサCB
4-11	セラミック発振子 / 水晶振動子
5-10	抵抗Rx
8-9	ショート

回路図



- 備考1.** 破線で囲まれた箇所は、部品台に取り付ける部分を示します。
- 2.** 抵抗Rx、コンデンサCA、CBの値については、使用する発振子メーカーのデータ・シートを参照してください。

IE-789468-NS-EM1を用意します。

IE-789468-NS-EM1上のX1ソケットに装着されている水晶発振器を取り外します。

で水晶発振器を外したX1ソケットに、の部品台を装着します。このとき1番ピン・マークの方向に注意して差し込んでください。

部品台が、図3 - 12のように配線されているか確認してください。

IE-789468-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aにインストールします。

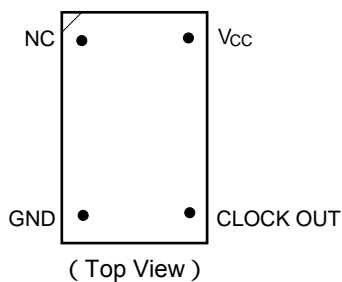
前述の手順で回路が構成され、実装した発振器からエミュレーション・デバイスにクロックを供給できます。

(b) 水晶発振器を用いる場合

準備するもの

- ・水晶発振器（端子が図3 - 13のとおりで、電源電圧：+5 V、出力レベル：CMOSレベルのもの）

図3 - 13 水晶発振器（メイン・システム・クロック）



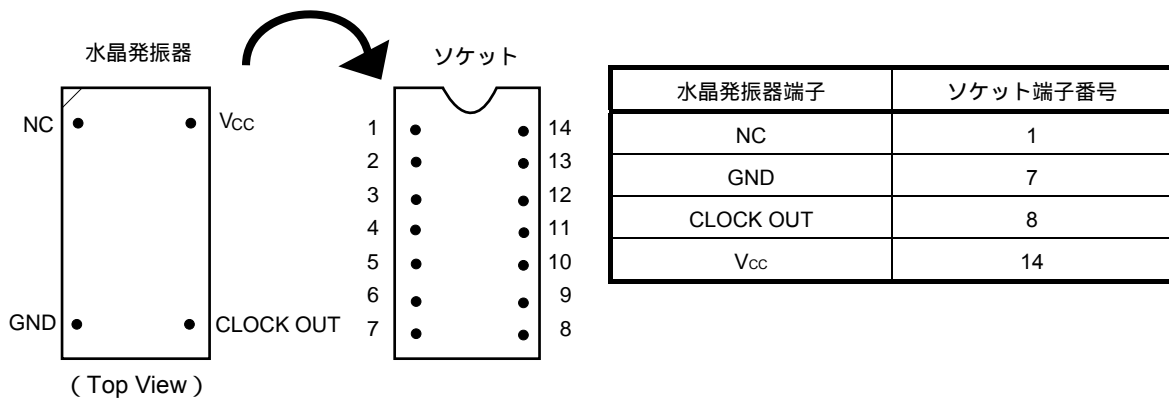
<手 順>

IE-789468-NS-EM1を用意します。

IE-789468-NS-EM1上のX1ソケットに装着されている水晶発振器を取り外します。

で水晶発振器を外したX1ソケットに、水晶発振器を装着します。このとき次に示すとおり水晶発振器の端子をソケット端子に差し込んでください。

図3 - 14 水晶発振器とソケットの対応 (メイン・システム・クロック)



IE-789468-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aにインストールします。

(3) ターゲット・システムからパルスを入力する場合

ハードウェア上の設定は不要です。

統合ディバッガ(ID78K0S-NS)起動時には,コンフィギュレーション・ダイアログのCPUクロック・ソース選択エリア (Clock) を “ External ” に選択してください (ユーザ・クロックの選択)。

3.5.3 サブシステム・クロックの設定

IE-789468-NS-EM1のサブシステム・クロックの設定は、表3 - 5のとおりです。

表3 - 5の(1)から(3)の使用するサブシステム・クロックについて、IE-789468-NS-EM1の設定を次に示します。

表3 - 5 サブシステム・クロックの設定内容

使用するサブシステム・クロック周波数		IE-789468-NS-EM1	
		X2ソケット	JP1
(1) エミュレーション・ボードに実装済みのクロック(XTC1)を使用する場合	32.768 kHz	6-8ショート	2-3側ショート
(2) ユーザが実装するクロックを使用する場合	32.768 kHz以外	発振回路を組む	
(3) ターゲット・システムからパルスを入力する場合		使用しません	1-2側ショート

注意 ボード上のクロックと外部クロックを切り替えるJP1の設定は、IE-78K0S-NSまたはIE-78K0S-NS-Aの電源をOFFにしてから行ってください。

備考 IE-789468-NS-EM1の出荷時には、「エミュレーション・ボードに実装済みのクロックを使用する場合」の設定内容になっています。

(1) エミュレーション・ボードに実装済みのクロックを使用する場合

出荷時には、32.768 kHzの水晶振動子(XTC1)と、6番ピンと8番ピンをショートさせた部品台(X2)が、IE-789468-NS-EM1上に装着されています。IE-789468-NS-EM1上のジャンパ(JP1)は2-3側をショートしてください。統合ディバッガ(ID78K0S-NS)上では、設定は不要です。

(2) ユーザが実装するクロックを使用する場合

使用するクロックの種類によって、次の(a)または(b)に示す設定を行ってください。また、IE-789468-NS-EM1上のジャンパ(JP1)は2-3側をショートしてください。

統合ディバッガ(ID78K0S-NS)上では、設定は不要です。

(a) セラミック発振子/水晶振動子を用いる場合

準備するもの

- ・セラミック発振子または水晶振動子
- ・抵抗Rx
- ・コンデンサCA
- ・コンデンサCB
- ・半田付け用具一式

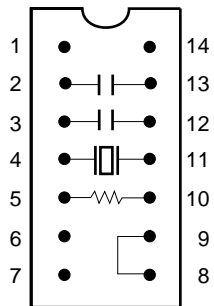
<手 順>

IE-789468-NS-EM1を用意します。

部品台(X2)に、使用するセラミック発振子または水晶振動子、その発振周波数に適合する抵抗Rx、コンデンサCA、およびコンデンサCBを次のように半田付けします。

図3 - 15 部品台との接続 (サブシステム・クロック)

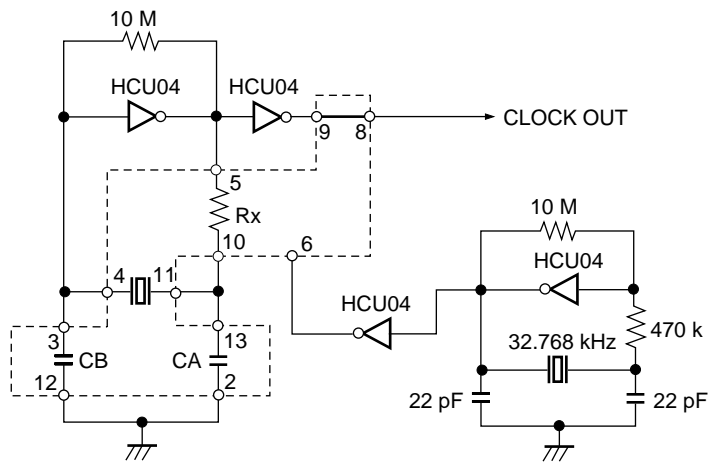
部品台 (X2)



(Top View)

端子番号	接 続
2-13	コンデンサCA
3-12	コンデンサCB
4-11	セラミック発振子 / 水晶振動子
5-10	抵抗Rx
8-9	ショート

回路図



備考1. 破線で囲まれた箇所は、部品台に取り付ける部分を示します。

2. 抵抗Rx, コンデンサCA, CBの値については、使用する発振子メーカーのデータ・シートを参照してください。

部品台 (X2) が、図3 - 15のように配線されているか確認してください。

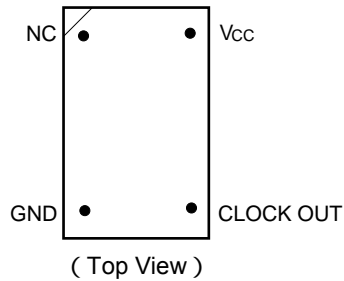
IE-789468-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aにインストールします。

(b) 水晶発振器を用いる場合

準備するもの

- ・水晶発振器（端子が図3 - 16のとおりで、電源電圧：+5 V, 出力レベル：CMOSレベルのもの）

図3 - 16 水晶発振器（サブシステム・クロック）



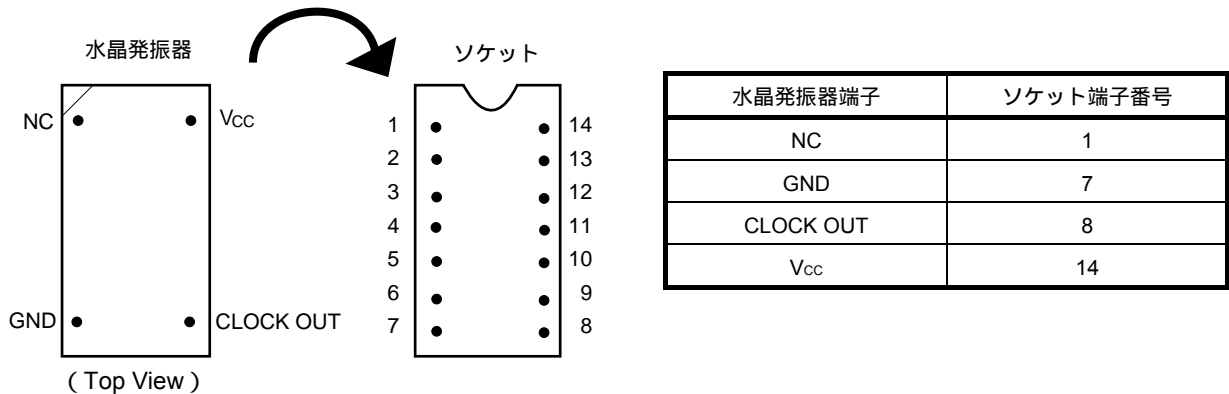
< 手 順 >

IE-789468-NS-EM1を用意します。

IE-789468-NS-EM1上のX2ソケットに装着されている部品台を取り外します。

で部品台を外したX2ソケットに、水晶発振器を装着します。このとき次に示すとおり水晶発振器端子をソケット端子に差し込んでください。

図3 - 17 水晶発振器とソケットの対応（サブシステム・クロック）



IE-789468-NS-EM1をIE-78K0S-NSまたはIE-78K0S-NS-Aにインストールします。

(3) ターゲット・システムからパルスを入力する場合

IE-789468-NS-EM1上のジャンパ（JP1）を1-2ショートしてください。

統合デバッグ（ID78K0S-NS）上では、設定は不要です。

3.5.4 スイッチの設定

IE-789468-NS-EM1のスイッチの設定は、サブシリーズによって異なります。表3 - 6のとおりです。

表3 - 6 IE-789468-NS-EM1のスイッチおよびジャンパの設定

μPD789327, 179327サブシリーズ

	SW1	SW2	SW3	SW4-1	SW4-2	JP1
設定	POC ON側 または POC OFF側	USER (USR)側 (固定)	USER (USR)側 (固定)	OFF側 (固定)	OFF側 (固定)	2-3ショート または 1-2ショート

μPD789467サブシリーズ

	SW1	SW2	SW3	SW4-1	SW4-2	JP1
設定	POC ON側 または POC OFF側	ICE側または USER (USR)側	ICE側または USER (USR)側	OFF側 (固定)	OFF側 (固定)	2-3ショート または 1-2ショート

備考 SW1 POC回路を使用する / しない選択設定

POC ON側 : 使用時

POC OFF側 : 未使用時

SW2 VLC0 ~ VLC2端子に接続するコンデンサの設定

ICE側 : エミュレーション・ボード上のコンデンサ使用時

USER (USR) 側 : ターゲット・システム上のコンデンサ使用時

SW3 CAPL, CAPH端子間に接続するコンデンサの設定

ICE側 : エミュレーション・ボード上のコンデンサ使用時

USER (USR) 側 : ターゲット・システム上のコンデンサ使用時

SW4-1, SW4-2 OFF側固定

JP1 サブシステム・クロックの設定

2-3ショート : エミュレーション・ボード上のクロック使用時

1-2ショート : ターゲット・システムからのパルス使用時

注意1. スイッチの設定は、IE-78K0S-NSまたはIE-78K0S-NS-Aの電源をOFFにしてから行ってください。

2. R44は使用しません。

3.6 マスク・オプションの設定

3.6.1 μ PD789327, 179327サブシリーズのディバグ時のマスク・オプション

IE-789468-NS-EM1では、 μ PD789327, 179327サブシリーズのマスク・オプション発振安定時間の選択ができません。 μ PD78F9328（フラッシュ・メモリ製品）と同じ発振安定ウエイト時間になります。

$\cdot 2^{15}/f_x$ （固定）

3.6.2 μ PD789327, 789467, 179327サブシリーズのディバグ時のマスク・オプション

IE-789468-NS-EM1では、 μ PD789327, 789467, 179327サブシリーズのマスク・オプションPOC回路の使用可否を選択可能です。スイッチの接続内容を表3-7に示します。

表3-7 POC回路の使用選択

POC回路	SW1
使用する	POC ON側
使用しない	POC OFF側

- 注意1. 初期設定は、POC回路を使用する“POC ON側”です。
2. スイッチの設定は、IE-78K0S-NSまたはIE-78K0S-NS-Aの電源をOFFにしてから行ってください。

3.7 外部トリガ

外部トリガは、IE-789468-NS-EM1のチェック・ピンであるEXTOUT、EXTINにそれぞれ接続してください。

なお、端子特性については、IE-78K0S-NS ユーザーズ・マニュアル(U13549J)またはIE-78K0S-NS-A ユーザーズ・マニュアル(U15207J)を参照してください。また、使用方法については、ID78K0S-NS Ver.2.52 操作編 ユーザーズ・マニュアル(U16584J)を参照してください。

(1) EXTOUT

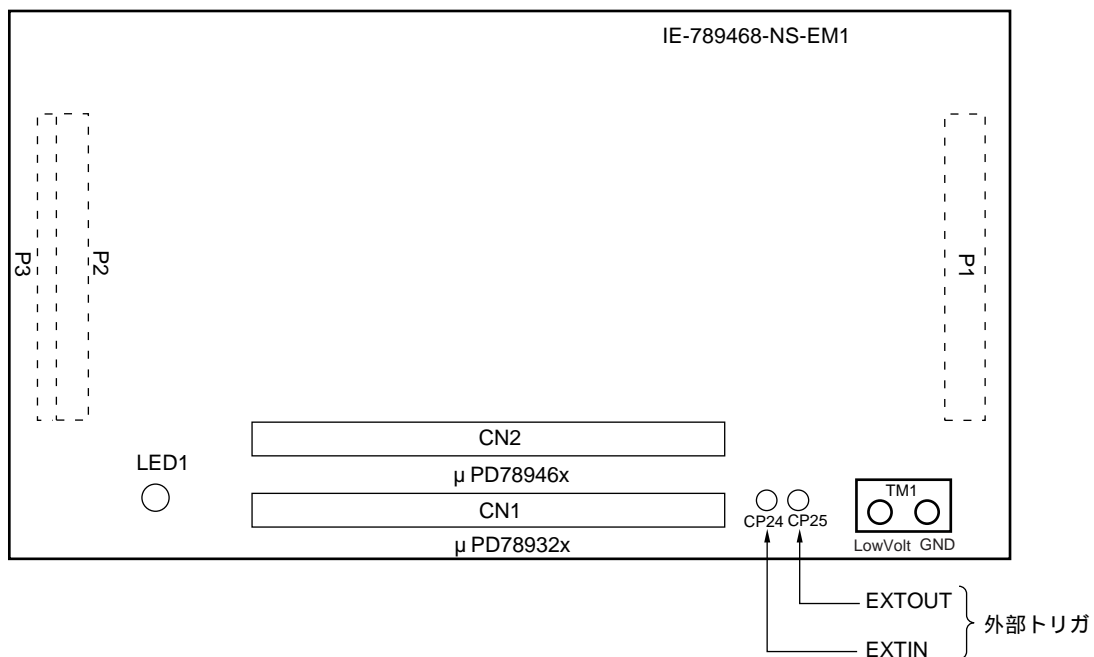
IE-789468-NS-EM1上のEXTOUT端子より、ブレーク・イベント発生時に1.3 μ sの間、ロウ・レベルを出力します。

注意 オープン・ドレーン出力のため、ターゲット・システム上でプルアップ抵抗を接続してください。

(2) EXTIN

IE-789468-NS-EM1上のEXTIN端子より、イベント信号を入力できます。2CPU動作クロック以上、ハイ・レベルのパルス信号を入力してください。

図3 - 18 外部トリガの入力位置



第4章 対象デバイスとターゲット・インタフェース回路の相違

この章では、対象デバイスの信号線とIEシステムのターゲット・インタフェース回路の信号線との相違について説明します。

IEシステムのターゲット・インタフェース回路は、エミュレーションCPU, TTL, CMOS-ICなどによるエミュレーション回路構成でエミュレーションを実現しています。また、保護回路などがあるために対象デバイスの電気的特性との相違があります。

- (1) エミュレーションCPUから直接入出力される信号
- (2) ターゲット・システムからゲートを通して入力される信号
- (3) その他の信号

上記の(1)から(3)の信号について、IE-789468-NS-EM1の回路を次に示します。なお、兼用端子の処理についても同様であり、IEシステム内での回路はありません。

(1) エミュレーションCPUから直接入出力される信号

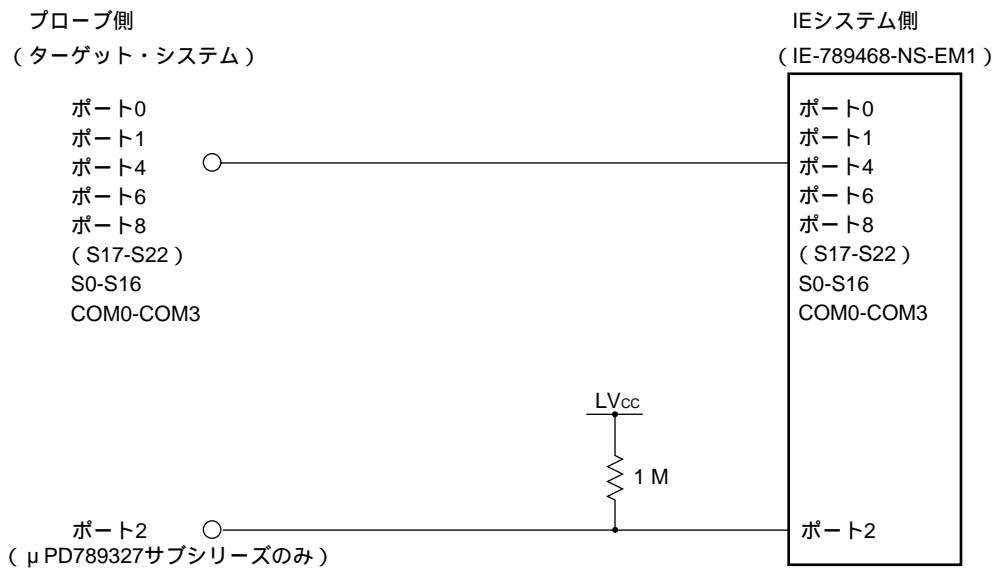
図4 - 1 エミュレーション回路の等価回路1を参照してください。次の信号は、 μ PD789327, 789467, 179327サブシリーズと同じ動作をします。

- ・ポート0関係の信号
- ・ポート1関係の信号
- ・ポート4関係の信号
- ・ポート6関係の信号
- ・ポート8 (S17-S22) 関係の信号
- ・S0-S16
- ・COM0-COM3

ただし、次の信号は1 M のプルアップ抵抗が直接に接続しています。

- ・ポート2関係の信号 (μ PD789327サブシリーズのみ)

図4 - 1 エミュレーション回路の等価回路1

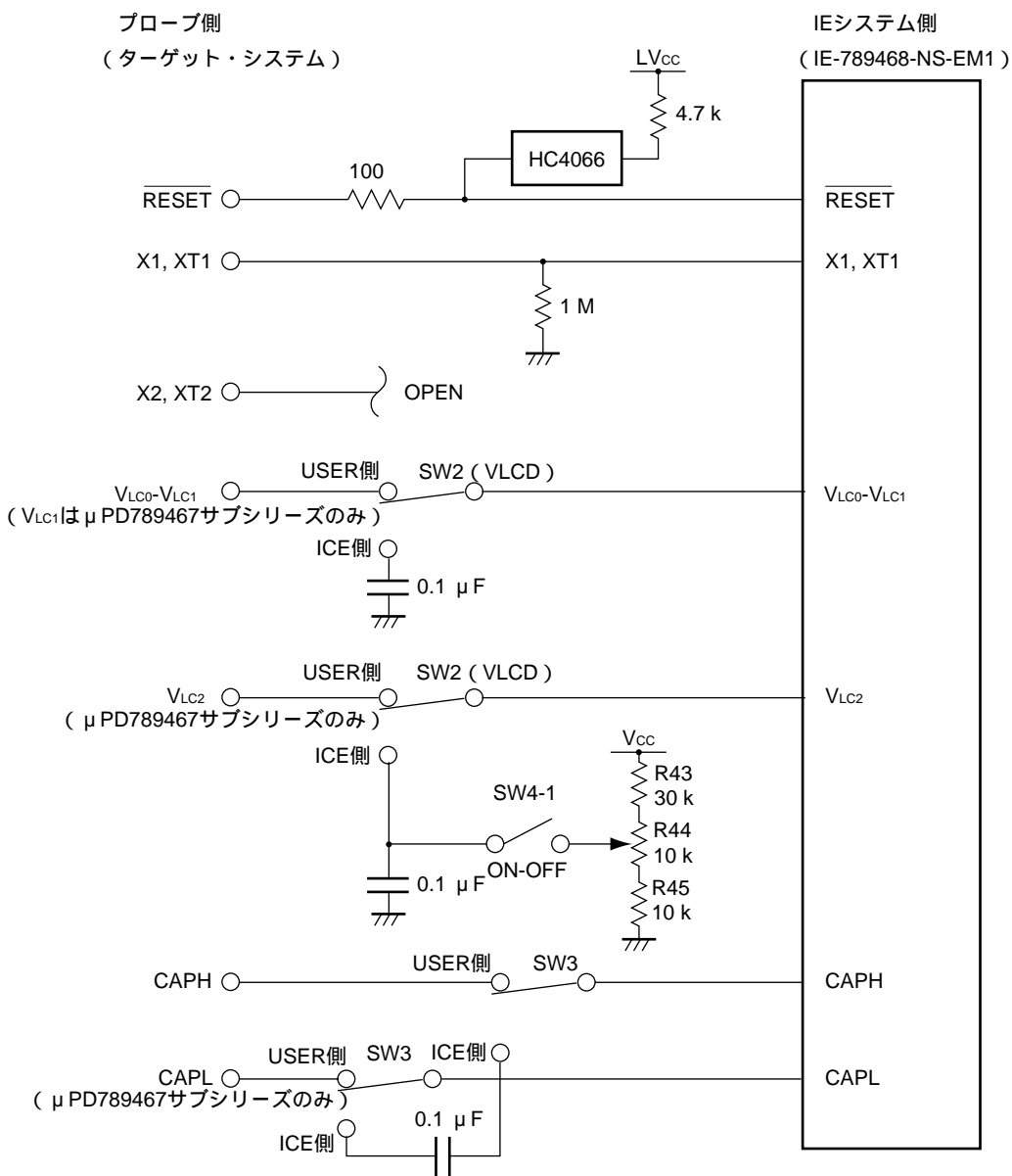


(2) ターゲット・システムからゲートを通して入力される信号

次の信号は、ゲートを通して入力されるため、 μ PD789327, 789467, 179327サブシリーズより信号が遅れます。図4-2 エミュレーション回路の等価回路2を参照してください。

- ・ $\overline{\text{RESET}}$ 信号
- ・ クロック入力関係の信号
 - X2, XT2端子は、IE-789468-NS-EM1では使用していません。
- ・ CAPH, CAPL (μ PD789467サブシリーズのみ)
- ・ V_{LC0}-V_{LC2} (V_{LC1}, V_{LC2}は、 μ PD789467サブシリーズのみ)

図4-2 エミュレーション回路の等価回路2



(3) その他の信号

図4 - 3 エミュレーション回路の等価回路3を参照してください。

・ VDD端子

エミュレーションCPUの電源は、ターゲット・システム未接続時には内部電源電圧(5V)で動作し、ターゲット・システム接続時には低電圧供給端子(TM1)から供給した電圧(LVcc)で動作します。ターゲット・システムのVDD端子は、IE-789468-NS-EM1内ではターゲット・システムの電源が入っていることをモニタするLED1 (USER VDD)のコントロールのみに使用しています。

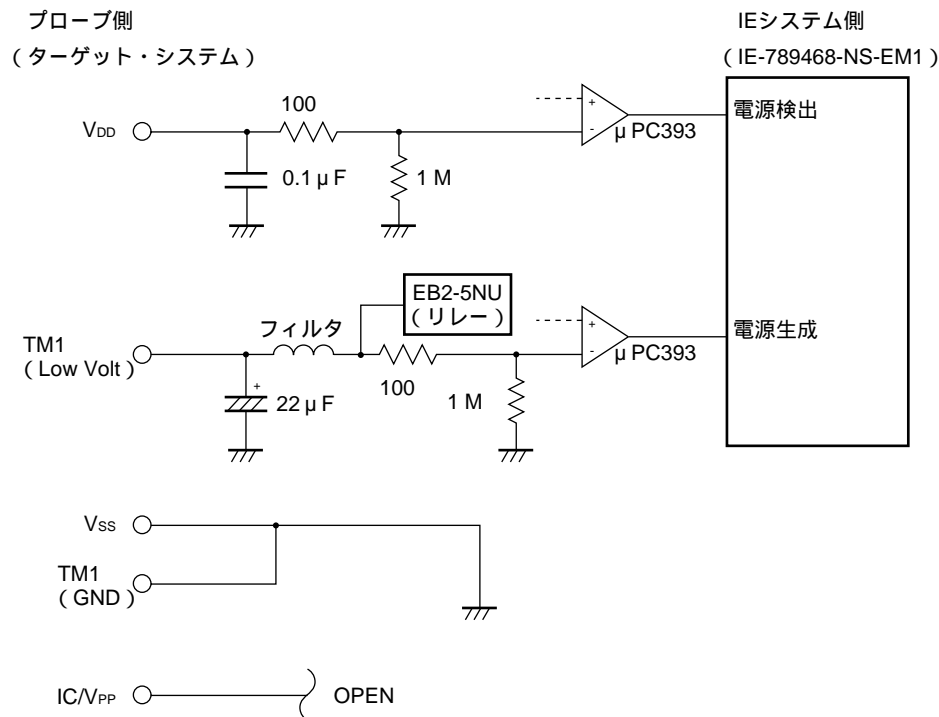
・ VSS端子

VSS端子は、IE-789468-NS-EM1内でGNDに接続されています。

・ IC/VPP端子

IE-789468-NS-EM1では、使用していません。

図4 - 3 エミュレーション回路の等価回路3



第5章 注意事項

この章では、対象デバイスとIEシステム仕様との相違について説明します。IEシステムのエミュレーション回路は、エミュレーションCPU, TTL, CMOS-ICなどによる構成でエミュレーションを実現しています。そのため、対象デバイスとIEシステム仕様とに相違があります。

(1) ターゲット・システム未接続時のポート2のリード値

μ PD789327サブシリーズ時のポート2は、直接1 M のプルアップ抵抗が接続しています。ターゲット・システム未接続で入力モードのポートの値を読み出した場合、07Hを読み出します。

(2) 発振安定ウエイト時間を変更不可

μ PD789327, 179327サブシリーズ(マスクROM製品)時のリセットまたはPOCによるストップ・モード解除後の発振安定ウエイト時間は、 μ PD78F9328(フラッシュ・メモリ製品)と同じです。

$\cdot 2^{15}/f_x$ (固定)

付録A エミュレーション・プローブのピン対応表

表A - 1 NP-H52GB-TQのピン対応表

エミュレーション・ プローブ	CN1, CN2ピン番号	エミュレーション・ プローブ	CN1, CN2ピン番号
1	118	27	4
2	114	28	8
3	108	29	14
4	104	30	18
5	100	31	22
6	94	32	28
7	30	33	92
8	29	34	91
9	24	35	98
10	20	36	102
11	16	37	106
12	10	38	112
13	6	39	116
14	33	40	87
15	37	41	83
16	43	42	77
17	47	43	73
18	51	44	69
19	57	45	63
20	59	46	61
21	55	47	65
22	49	48	71
23	45	49	75
24	41	50	79
25	35	51	85
26	31	52	89

- 備考1. NP-H52GB-TQは、株式会社内藤電誠町田製作所の製品です。
2. エミュレーション・プローブ欄の数字は、エミュレーション・プローブ先端のピン番号を表していません。

付録B ターゲット・システム設計上の注意

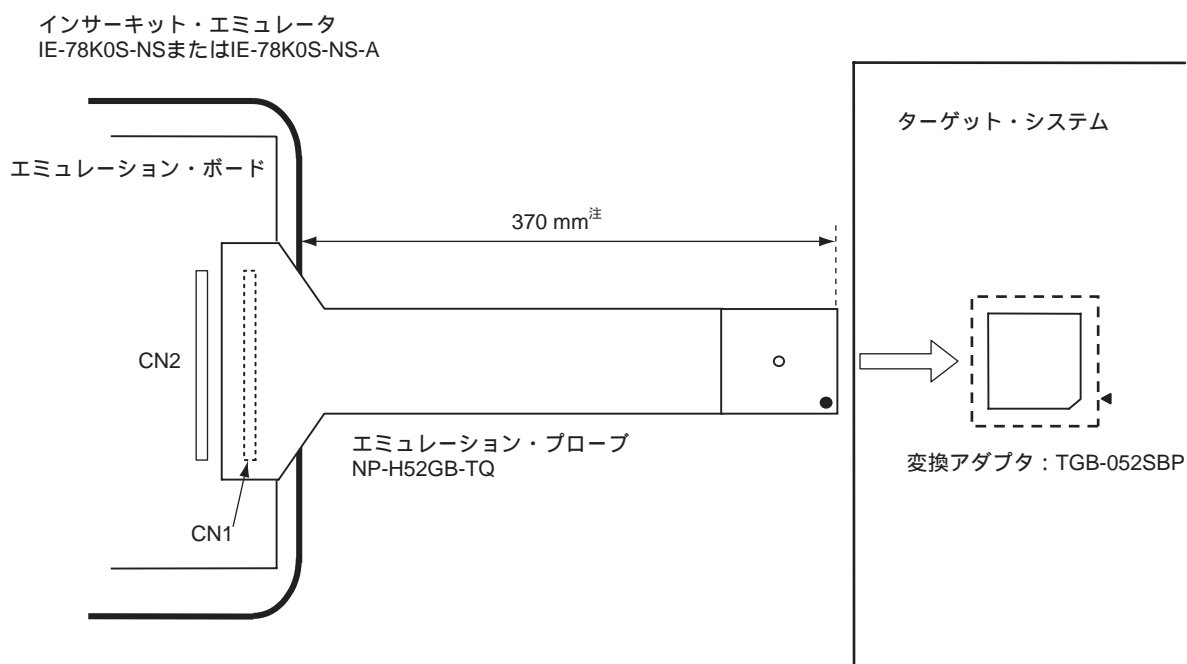
エミュレーション・プローブと変換アダプタとの接続条件図を次に示します。ターゲット・システム上に実装する部品の形状などを考慮したうえで、この構成によってシステム設計をしてください。

なお、この付録に記載されている製品名のうちNP-H52GB-TQは、株式会社内藤電誠町田製作所の製品です。また、TGB-052SBPは、東京エレテック株式会社の製品です。

表B - 1 IEシステムから変換アダプタまでの距離

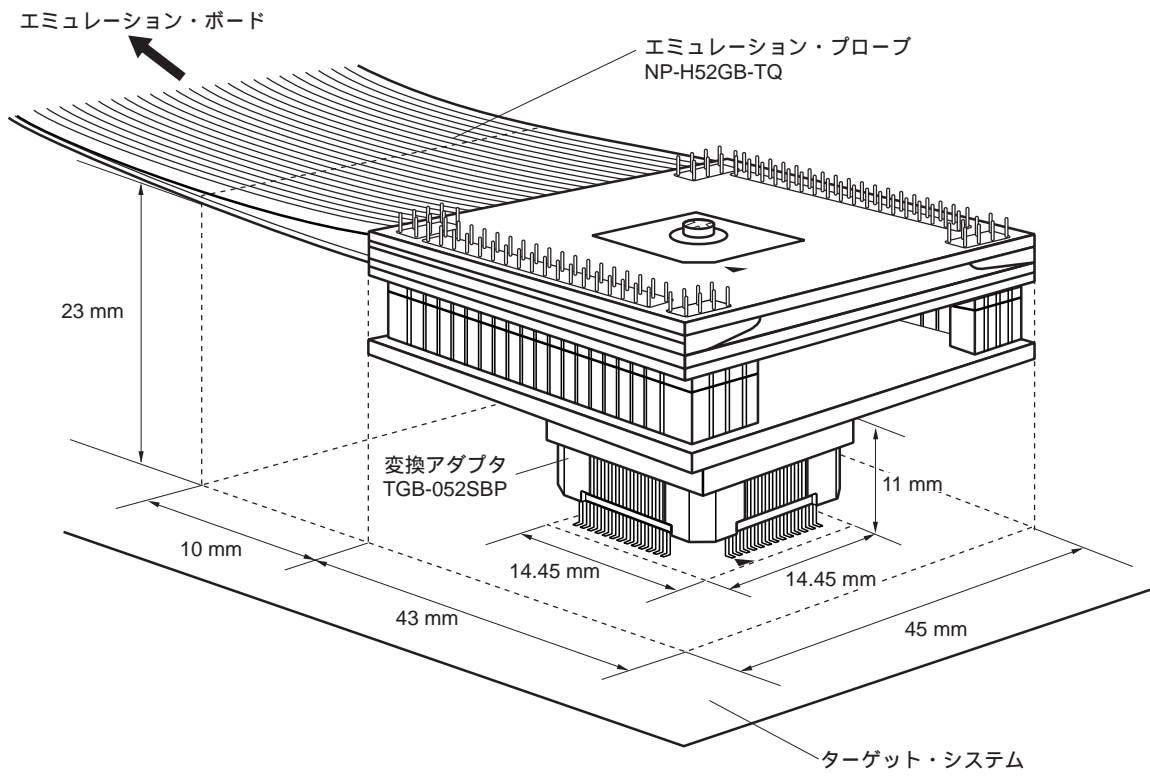
エミュレーション・プローブ	変換アダプタ	IEシステムから変換アダプタまでの距離
NP-H52GB-TQ	TGB-052SBP	370 mm (μ PD789327, 179327サブシリーズ時)
		350 mm (μ PD789467サブシリーズ時)

図B - 1 インサーキット・エミュレータから変換アダプタまでの距離



注 μ PD789327, 179327サブシリーズ時 (CN1接続) の場合の距離です。 μ PD789467サブシリーズ時 (CN2接続) の場合は、350 mmです。

図B-2 ターゲット・システムの接続条件



〔メモ〕

〔メモ〕

【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

—— お問い合わせ先 ——

【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電 話 : 044-435-9494

E-mail : info@necel.com

【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。
