

お客様各位

---

## カタログ等資料中の旧社名の扱いについて

---

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日  
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

# ユーザズ・マニュアル

## IE-703107-MC-EM1

### インサーキット・エミュレータ・オプション・ボード

---

#### 対象デバイス

V850E/MA1

V850E/MA2

(メモ)

# 目次要約

第1章	概 説	...	11
第2章	各部の名称と機能	...	21
第3章	製品出荷時の設定一覧	...	34
第4章	注意事項	...	35
第5章	対象デバイスとターゲット・インタフェース回路の相違	...	37
付録A	製品外形図	...	50
付録B	ターゲット接続用コネクタの使用例	...	72
付録C	ターゲット接続用コネクタ	...	73
付録D	プラスチック・スペーサの取り付け	...	83
付録E	改版履歴	...	84

Windowsは米国Microsoft Corporationの米国およびその他の国における登録商標または商標です。  
PC/ATは米国IBM Corp.の商標です。

- 本資料に記載されている内容は2004年7月現在のものです、今後、予告なく変更することがあります。量産設計の際には最新の個別データ・シート等をご参照ください。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- 当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- 本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- 当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定していただく「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。意図されていない用途で当社製品の使用をお客様が希望する場合には、事前に当社販売窓口までお問い合わせください。

(注)

- (1) 本事項において使用されている「当社」とは、NECエレクトロニクス株式会社およびNECエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいう。
- (2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

# 本製品の取り扱いに関する一般的な注意事項

## 1. 製品保障外となる場合

- ・本製品をお客様自身により分解，改造，修理した場合
- ・落下，倒れなど強い衝撃を与えた場合
- ・過電圧での使用，保障温度範囲外での使用，保障温度範囲外での保存
- ・電源アダプタ，インタフェース・ケーブル，ターゲット・システムとの接続が不十分な状態で電源を投入した場合
- ・電源アダプタのケーブル，PCインタフェース・ケーブル，延長プローブなどに過度の曲げ，引っ張りを与えた場合
- ・添付品以外の電源アダプタを使用した場合
- ・本製品を濡らしてしまった場合
- ・本製品のGNDとターゲット・システムのGNDに電位差がある状態で本製品とターゲット・システムを接続した場合
- ・本製品の電源投入中にコネクタやケーブルの抜き差しを行った場合
- ・コネクタやソケットに過度の負荷を与えた場合

## 2. 安全上の注意

- ・長時間使用していると，高温（50～60 程度）になることがあります。低温やけどなど，高温になることによる障害にご注意ください。
- ・感電には十分注意をしてください。上記，1. **製品保障外となる場合**に書かれているような使用方法をすると感電する恐れがあります。

# はじめに

**対象者** このマニュアルは、V850E/MA1, V850E/MA2の応用システムを設計、開発するユーザを対象とします。

**目的** このマニュアルは、IE-703107-MC-EM1の基本仕様と正しい使用方法を理解していただくことを目的としています。

**構成** このマニュアルは、大きく分けて次の内容で構成しています。

概説

各部の名称と機能

製品出荷時の設定一覧

注意事項

対象デバイスとターゲット・インタフェース回路の相違

**読み方** このマニュアルの読者には、電気、論理回路、マイクロコンピュータに関する一般知識が必要です。なお、IE-703107-MC-EM1は、インサーキット・エミュレータ「IE-V850E-MC-A」に接続して使用します。このマニュアルでは、基本的なセットアップ手順と、IE-703107-MC-EM1のスイッチ類の設定内容を記載しています。

IE-V850E-MC-Aの各部の名称や機能、構成部品の接続などについては、別冊のIE-V850E-MC, IE-V850E-MC-A **ユーザズ・マニュアル (U14487J)** を参照してください。

基本仕様と使用方法を一通り理解しようとするとき

目次に従ってお読みください。

IE-V850E-MC-AおよびIE-703107-MC-EM1の操作方法やコマンドの機能など、ソフトウェアに関する設定について知りたいとき

使用するデバッグ (別売) のユーザズ・マニュアルを参照してください。

**本文欄外の★印は、本版で改訂された主な箇所を示しています。**

- 凡例**
- 注 : 本文中につけた注の説明
  - 注意 : 気をつけて読んでいただきたい内容
  - 備考 : 本文の補足説明
- 数の表記 : 2進数 ...xxxxまたはxxxxB  
10進数...xxxx  
16進数...xxxxH
- 2のべき数を示す接頭語 (アドレス空間, メモリ容量) :
- K (キロ) :  $2^{10} = 1024$
  - M (メガ) :  $2^{20} = 1024^2$

**用語** このマニュアルで使用する用語について、その意味を下表に示します。

対象デバイス	エミュレーションの対象となっているデバイスです。
ターゲット・システム	ディバグの対象となるシステムです（ユーザの作成したシステム）。ターゲット・プログラムとユーザの作成したハードウェアを含みます。

**関連資料** このマニュアルを使用する場合は、次の資料もあわせてご覧ください。

関連資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。

あらかじめご了承ください。

#### 開発ツールに関する資料（ユーザズ・マニュアル）

資料名	資料番号
IE-V850E-MC, IE-V850E-MC-A（インサーキット・エミュレータ）	U14487J
IE-703107-MC-EM1（インサーキット・エミュレータ・オプション・ボード）	このマニュアル
V850E/MA1 ハードウェア編	U14359J
V850E/MA2 ハードウェア編	U14980J
V850シリーズ開発ツール（32ビット対応）Windows®ベース （アプリケーション・ノート）	チュートリアル・ガイド U16544J
CA850 Ver.2.70 Cコンパイラ・パッケージ	操作編 U16932J C言語編 U16930J アセンブリ言語編 U16931J リンク・ディレクティブ編 U16933J
PM plus Ver.5.20	U16934J
ID850 Ver.2.50 統合ディバッガ	操作編 U16217J
SM850 Ver.2.50 システム・シミュレータ	操作編 U16218J
RX850 リアルタイムOS	基礎編 U13430J インストレーション編 U13410J テクニカル編 U13431J
RX850 Pro リアルタイムOS	基礎編 U13773J インストレーション編 U13774J テクニカル編 U13772J
RD850 Ver.3.01 タスク・ディバッガ	U13737J
RD850 Pro Ver.3.01 タスク・ディバッガ	U13916J
AZ850 Ver.3.20 システム・パフォーマンス・アナライザ	U14410J
PG-FP4 フラッシュ・メモリ・プログラマ	U15260J

# 目 次

<b>第1章 概 説</b> ...	11
1.1 製品構成 ...	12
1.2 ハードウェア仕様 (IE-V850E-MC-Aに接続した場合) ...	13
1.3 IE-703107-MC-EM1のシステム仕様 (IE-V850E-MC-Aに接続した場合) ...	14
1.4 システム構成 ...	15
1.5 梱包内容 ...	18
1.6 IE-V850E-MC-AとIE-703107-MC-EM1の接続 ...	19
<b>第2章 各部の名称と機能</b> ...	21
2.1 IE-703107-MC-EM1の各部の名称と機能 ...	22
2.2 クロックの設定 ...	25
2.2.1 クロック設定の概要 ...	25
2.2.2 クロックの設定方法 ...	26
2.3 動作モードの設定 ...	30
2.4 電源供給の設定 ...	31
2.4.1 エミュレータ単体で使用する場合のJP2の設定 ...	31
2.5 エミュレーション・メモリ ...	32
2.5.1 エミュレーション・メモリのウエイト設定 ...	32
2.5.2 エミュレーション・メモリについての注意事項 ...	33
<b>第3章 製品出荷時の設定一覧</b> ...	34
<b>第4章 注意事項</b> ...	35
4.1 端子のターミネーションに関する注意事項 ...	35
4.2 内蔵RAMに関する注意事項 ...	36
<b>第5章 対象デバイスとターゲット・インタフェース回路の相違</b> ...	37
<b>付録A 製品外形図</b> ...	50
A.1 対応パッケージの製品外形図 ...	50
A.2 インサーキット・エミュレータ・オプション・ボードと変換コネクタの接続条件図 ...	68
<b>付録B ターゲット接続用コネクタの使用例</b> ...	72
<b>付録C ターゲット接続用コネクタ</b> ...	73
C.1 使用方法 (LQFPパッケージの場合) ...	73
C.2 各コネクタの取り扱い上の注意 (LQFPパッケージの場合) ...	76
C.3 基板設計上の注意 (FBGAパッケージの場合) ...	77
C.4 CSSOCKET (本体コネクタ)をターゲット・ボードに半田付けするとき (FBGAパッケージの場合) ...	78
C.5 LSPACKを使用しIC実装を行う場合 (FBGAパッケージの場合) ...	80
C.6 エミュレータ接続を行う場合 (FBGAパッケージの場合) ...	81

C.7	LSPACK/CSSOCKETの取り扱い上の注意 (FBGAパッケージの場合)	...	82
付録D	プラスチック・スペーサの取り付け	...	83
付録E	改版履歴	...	84

# 第1章 概 説

IE-703107-MC-EM1は、インサーキット・エミュレータ「IE-V850E-MC-A」用のオプション・ボードです。IE-703107-MC-EM1をIE-V850E-MC-Aに接続することにより、V850E/MA1, V850E/MA2を用いたシステム開発においてハードウェア、ソフトウェアを効率的にデバッグできます。

このマニュアルでは、基本的なセットアップ手順と、IE-V850E-MC-Aと接続した場合のIE-703107-MC-EM1のスイッチ類の設定内容を記載しています。IE-V850E-MC-Aの各部の名称や機能、構成部品の接続などについては、別冊のIE-V850E-MC, IE-V850E-MC-A **ユーザース・マニュアル** (U14487J) を参照してください。

## 1.1 製品構成



注1. 問い合わせ先：大丸興業株式会社 東京電子部 ( TEL ( 03 ) 3820-7112 )

大阪電子部 ( TEL ( 06 ) 6244-6672 )

2. 問い合わせ先：株式会社内藤電誠町田製作所 ( TEL ( 045 ) 475-4191 )

## 1.2 ハードウェア仕様 (IE-V850E-MC-Aに接続した場合)

表1 - 1 ハードウェア仕様

項 目	数 値	
対象デバイス	V850E/MA1	$\mu$ PD703103AGJ-UEN $\mu$ PD703105AGJ-xxx-UEN $\mu$ PD703106AGJ-xxx-UEN $\mu$ PD703107AGJ-xxx-UEN $\mu$ PD70F3107AGJ-UEN $\mu$ PD703106AF1-xxx-EN4 $\mu$ PD703107AF1-xxx-EN4 $\mu$ PD70F3107AF1-EN4 $\mu$ PD703106AGJ(A)-xxx-UEN $\mu$ PD703107AGJ(A)-xxx-UEN $\mu$ PD70F3107AGJ(A)-xxx-UEN
	V850E/MA2	$\mu$ PD703108GC-8EU
ターゲット・ボード・インタフェース電圧	$V_{DD} = AV_{DD} = CV_{DD} = AV_{REF} = 3.3 \pm 0.3 V$ $V_{SS} = AV_{SS} = CV_{SS} = 0 V$	
最大動作周波数	50 MHz ( V850E/MA2用エミュレータとして使用する場合は 40 MHz )	
外形寸法 ( 付録A 製品外形図参照 )	高さ	15 mm
	横幅	206 mm
	奥行き	96 mm
消費電力	9.1 W ( Max. )	
重量	190 g	

備考 “ xxx ” はROMコード番号

非常に軽量でコンパクトです。

信号線間のバッファ類を排除することによって、対象デバイスとの等価性を高めています。

外部ロジック・プローブ ( 付属 ) を接続することで8ビットの外部トレースが可能です。

次の端子はマスクできます。

RESET, NMI, WAIT, HLDRQ, STOP

### 1. 3 IE-703107-MC-EM1のシステム仕様（IE-V850E-MC-Aに接続した場合）

表1 - 2 IE-703107-MC-EM1のシステム仕様（IE-V850E-MC-Aに接続した場合）

項 目		仕 様
エミュレーション・メモリ容量	内部ROM	1 Mバイト (Max.)
	外部メモリ	4 Mバイト (Max.)
実行 / 通過検出カバレッジ	内部ROM対象	1 Mバイト (Max.)
プログラム実行機能	リアルタイム実行機能	継続して実行，カーソル位置から実行，自動継続実行，カーソル位置まで実行，リスタート，リターン・アウト
	ノン・リアルタイム実行機能	ステップ・イン，ネクスト・オーバ，スロー・モーション
ブレーク機能		イベント検出ブレーク，ソフトウェア・ブレーク 強制ブレーク，Come機能によるブレーク， ステップ実行時の条件成立によるブレーク， フェイル・セーフ・ブレーク
トレース機能	トレース条件	全トレース，セクション・トレース， クオリファイ・トレース
	メモリ容量	168ビット×32 Kフレーム
その他機能		マッピング機能，イベント機能，スナップ・ショット機能， スタブ機能，レジスタ操作機能，メモリ操作機能， 時間測定機能，リアルタイムRAMサンプリング機能

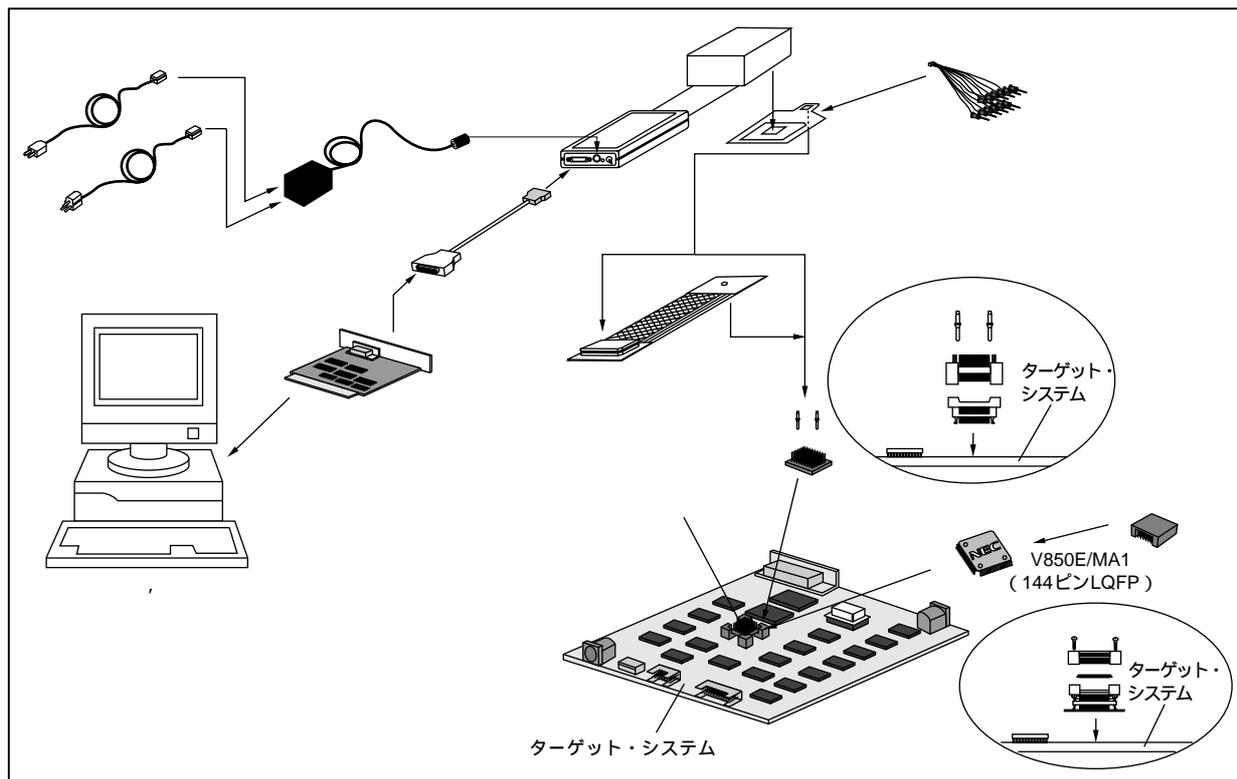
**注意** 使用するデバッガによっては，すべての機能がサポートされない場合があります。

## 1.4 システム構成

IE-703107-MC-EM1にIE-V850E-MC-Aを接続し、さらにパソコン（PC-9800シリーズ、PC/AT™互換機）と接続して使用する場合のシステム構成を次に示します。

- ・ V850E/MA1（144ピンLQFP）の場合：図1-1を参照
- ・ V850E/MA1（161ピンFBGA）の場合：図1-2を参照
- ・ V850E/MA2（100ピンLQFP）の場合：図1-3を参照

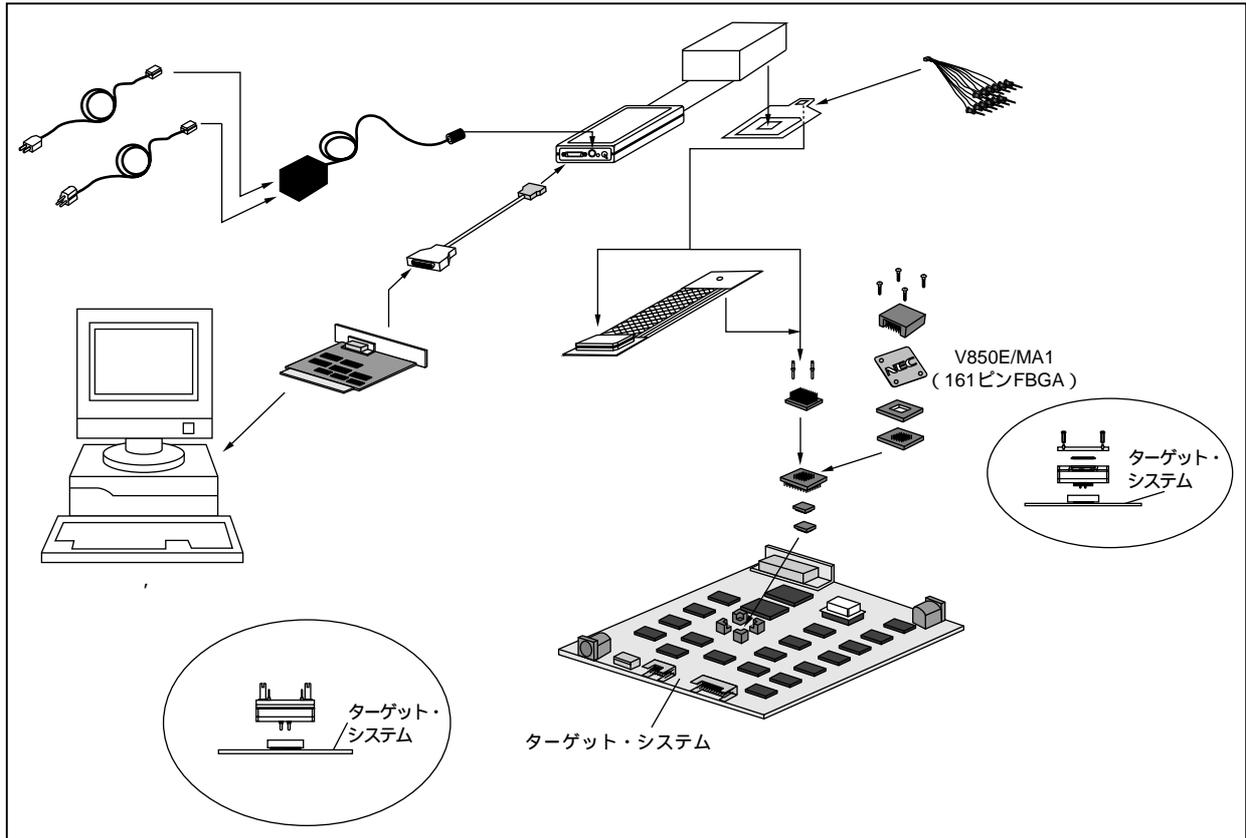
図1-1 システム構成（V850E/MA1 144ピンLQFPの場合）



- 備考1.**
- ：パソコン（PC-9800シリーズ、PC/AT互換機）
  - ：ディバग्ガ（別売）、デバイス・ファイル
  - ：PCインタフェース・ボード（IE-70000-PCI-IF-A）、IE-70000-CD-IF-A：別売）
  - ：PCインタフェース・ケーブル（IE-V850E-MC-Aに付属）
  - ：インサキット・エミュレータ（IE-V850E-MC-A：別売）
  - ：インサキット・エミュレータ・オプション・ボード（IE-703107-MC-EM1：本製品）
  - ：外部ロジック・プローブ（IE-703107-MC-EM1に付属）
  - ：延長プローブ（SC-144SDN, SWEX-144SD-1：別売）
  - ：ガイド・ネジ（YQGUIDE：付属）
  - ：144ピンLQFP用IE接続コネクタ（YQPACK144SD：付属）
  - ：144ピンLQFP用ターゲット接続ソケット（NQPACK144SD：付属）
  - ：144ピンLQFP用デバイス実装カバー（HQPACK144SD：付属）
  - ：電源アダプタ（IE-70000-MC-PS-B：別売）
  - ：AC100 V用電源ケーブル（別売：IE-70000-MC-PS-Bに付属）
  - ：AC220 V用電源ケーブル（別売：IE-70000-MC-PS-Bに付属）

2. 図中の丸に囲まれた箇所は、ターゲット接続用コネクタの拡大図です。

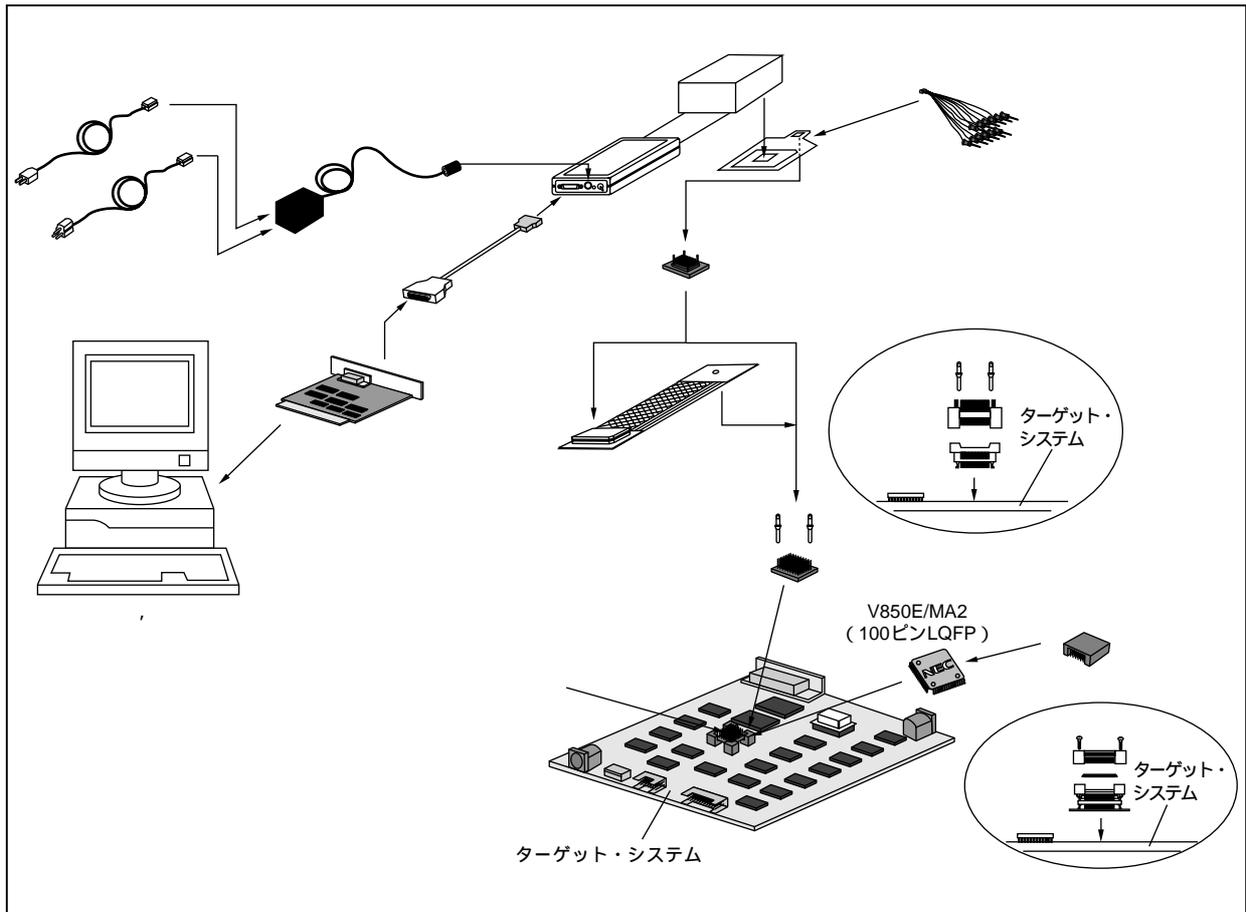
図1 - 2 システム構成 (V850E/MA1 161ピンFBGAの場合)



- 備考1.**
- : パソコン (PC-9800シリーズ, PC/AT互換機)
  - : ディバッガ (別売), デバイス・ファイル
  - : PCインタフェース・ボード (IE-70000-PCI-IF-(A), IE-70000-CD-IF-A : 別売)
  - : PCインタフェース・ケーブル (IE-V850E-MC-Aに付属)
  - : インサーキット・エミュレータ (IE-V850E-MC-A : 別売)
  - : インサーキット・エミュレータ・オプション・ボード (IE-703107-MC-EM1 : 本製品)
  - : 外部ロジック・プローブ (IE-703107-MC-EM1に付属)
  - : 延長プローブ (SC-144SDN, SWEX-144SD-1 : 別売)
  - : ガイド・ネジ (YQGUIDE : 付属)
  - : 161ピンFBGA用IE接続コネクタ (CSICE161A1413N02 : 別売)
  - : 161ピンFBGA用ポゴピン式コネクタ (LSPACK161A1413N01 : 別売)
  - : 161ピンFBGA用段重ね用ソケット (オプション) (CSSOCKET161A1413N01S1 : 別売)
  - : 161ピンFBGA用ターゲット接続ソケット (CSSOCKET161A1413N01N : 別売)
- ターゲット接続ソケットのガイド・ピンなしタイプです。  
 ガイド・ピンありの場合は「CSSOCKET161A1413N01」になります。
- : デバイス実装用ネジ (LSPACK161A1413N01に付属)
  - : デバイス実装用カバー (LSPACK161A1413N01に付属)
  - : デバイス実装用スペーサ (LSPACK161A1413N01に付属)
  - : デバイス実装用案内板 (LSPACK161A1413N01に付属)
  - : 電源アダプタ (IE-70000-MC-PS-B : 別売)
  - : AC100 V用電源ケーブル (別売 : IE-70000-MC-PS-Bに付属)
  - : AC220 V用電源ケーブル (別売 : IE-70000-MC-PS-Bに付属)

2. 図中の丸に囲まれた箇所は, ターゲット接続用コネクタの拡大図です。

図1 - 3 システム構成 (V850E/MA2 100ピンLQFPの場合)



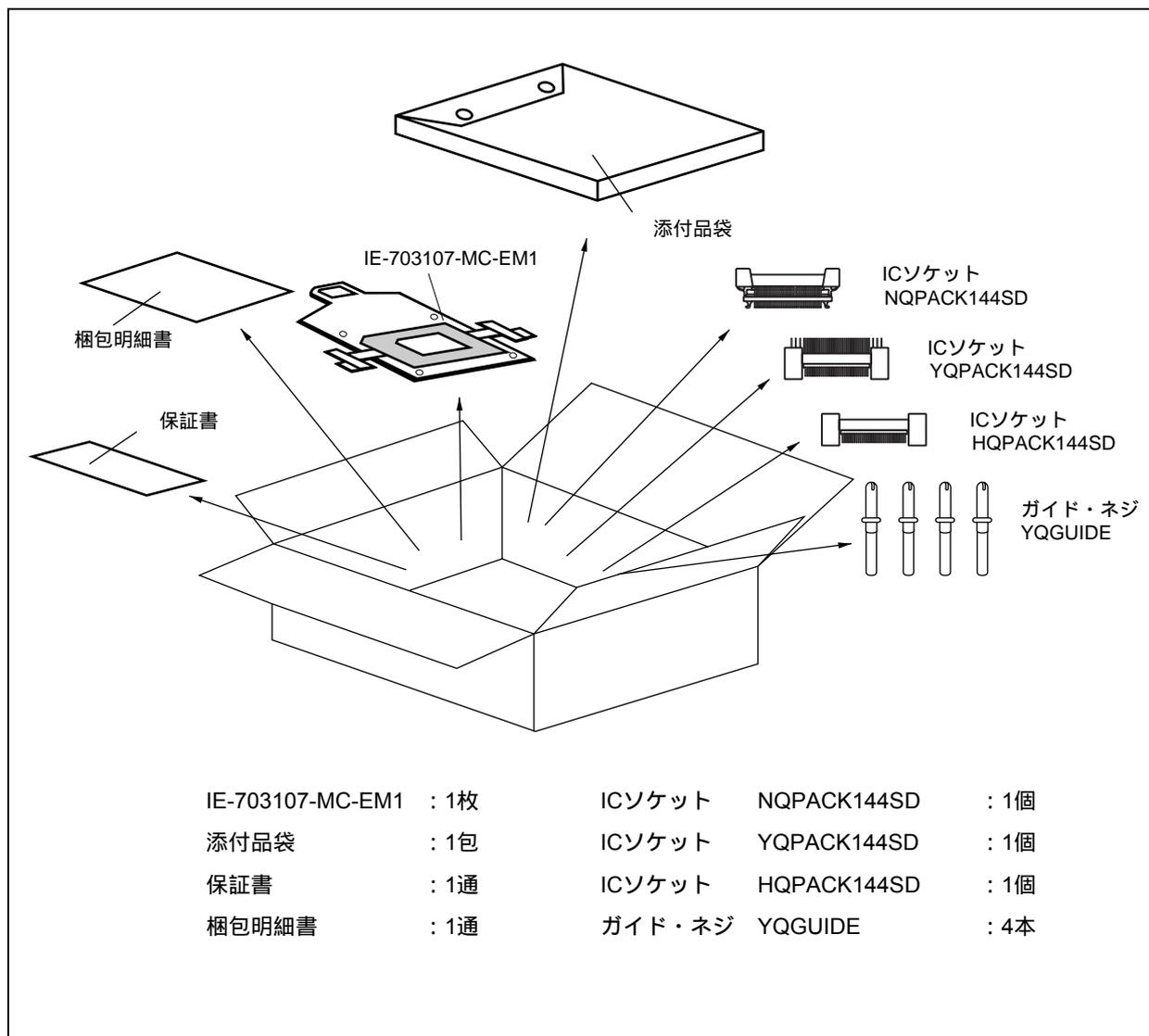
- 備考1. : パソコン (PC-9800シリーズ, PC/AT互換機)  
 : ディバッガ (別売), デバイス・ファイル  
 : PCインタフェース・ボード (IE-70000-PCI-IF(-A), IE-70000-CD-IF-A : 別売)  
 : PCインタフェース・ケーブル (IE-V850E-MC-Aに付属)  
 : インサーキット・エミュレータ (IE-V850E-MC-A : 別売)  
 : インサーキット・エミュレータ・オプション・ボード (IE-703107-MC-EM1 : 本製品)  
 : 外部ロジック・プローブ (IE-703107-MC-EM1に付属)  
 : 144ピン-100ピン変換アダプタ (VP-V850E/MA1-MA2 : 別売)  
 : 延長プローブ (SC-100SDN, SWEX-100SD-1 : 別売)  
 : ガイド・ネジ (YQGUIDE : 付属)  
 : 100ピンLQFP用IE接続コネクタ (YQPACK100SD : VP-V850E/MA1-MA2に付属)  
 : 100ピンLQFP用ターゲット接続ソケット (NQPACK100SD : VP-V850E/MA1-MA2に付属)  
 : 100ピンLQFP用デバイス実装カバー (HQPACK100SD : VP-V850E/MA1-MA2に付属)  
 : 電源アダプタ (IE-70000-MC-PS-B : 別売)  
 : AC100 V用電源ケーブル (別売 : IE-70000-MC-PS-Bに付属)  
 : AC220 V用電源ケーブル (別売 : IE-70000-MC-PS-Bに付属)
2. 図中の丸に囲まれた箇所は, ターゲット接続用コネクタの拡大図です。

## 1.5 梱包内容

IE-703107-MC-EM1の梱包箱の中には、本体と保証書、梱包明細書、添付品を収めた袋が入っています。

添付品袋の中には、このマニュアルとコネクタ類が入っているので、内容を確認してください。万一、不足や破損などがありましたら、当社販売員または特約店までご連絡ください。

図1-4 梱包内容



添付品袋には、このマニュアルと添付品リスト（1通）、外部ロジック・プローブ（1本）、および制限事項文書（1冊）が入っているかをお確かめください。

## 1.6 IE-V850E-MC-AとIE-703107-MC-EM1の接続

IE-V850E-MC-AとIE-703107-MC-EM1の接続手順を次に示します。

**注意** コネクタのピンを折ったり、曲げたりしないよう注意して接続してください。

IE-V850E-MC-AのPOD部カバー（下部）を取り外します。

IE-703107-MC-EM1のPGAソケット・レバーを図1-5（b）のOPENの位置にセットします。

POD部裏のPGAソケットとIE-703107-MC-EM1を接続します（図1-5（c）参照）。

接続時には、IE-V850E-MC-AとIE-703107-MC-EM1が水平になるようにしてください。

なお、POD部を固定させるためにスペーサを取り付けることが可能です（付録D プラスチック・スペーサの取り付け参照）。

IE-703107-MC-EM1のPGAソケット・レバーを図1-5（b）のCLOSEの位置にセットします。

POD部カバー（下部）をIE-703107-MC-EM1の半田面に、IE-V850E-MC-Aに添付されているナイロン・リベットで固定します。

図1-5 IE-V850E-MC-AとIE-703107-MC-EM1の接続（1/2）

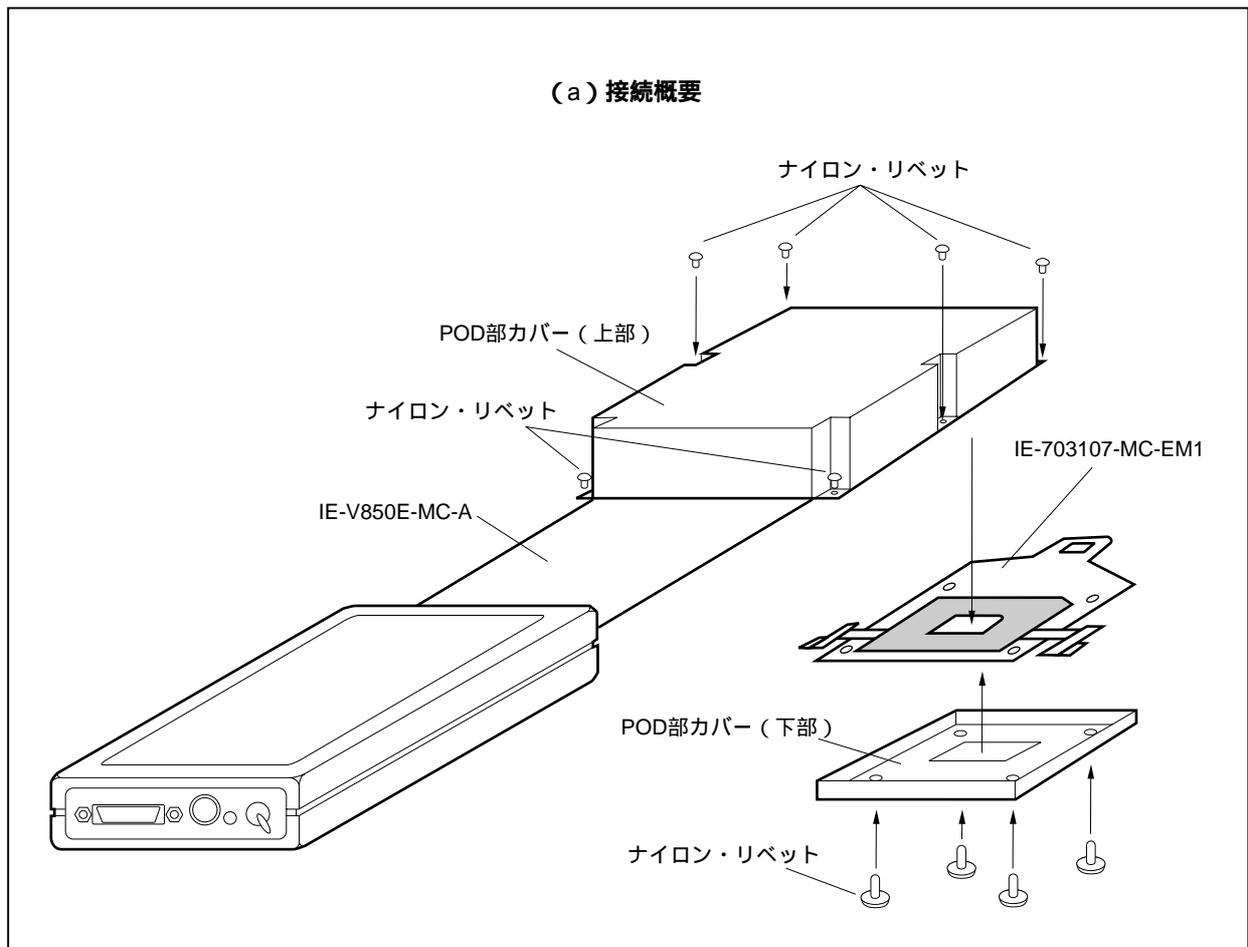
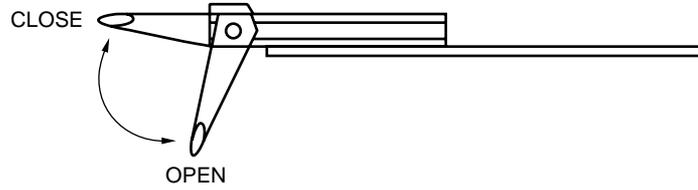
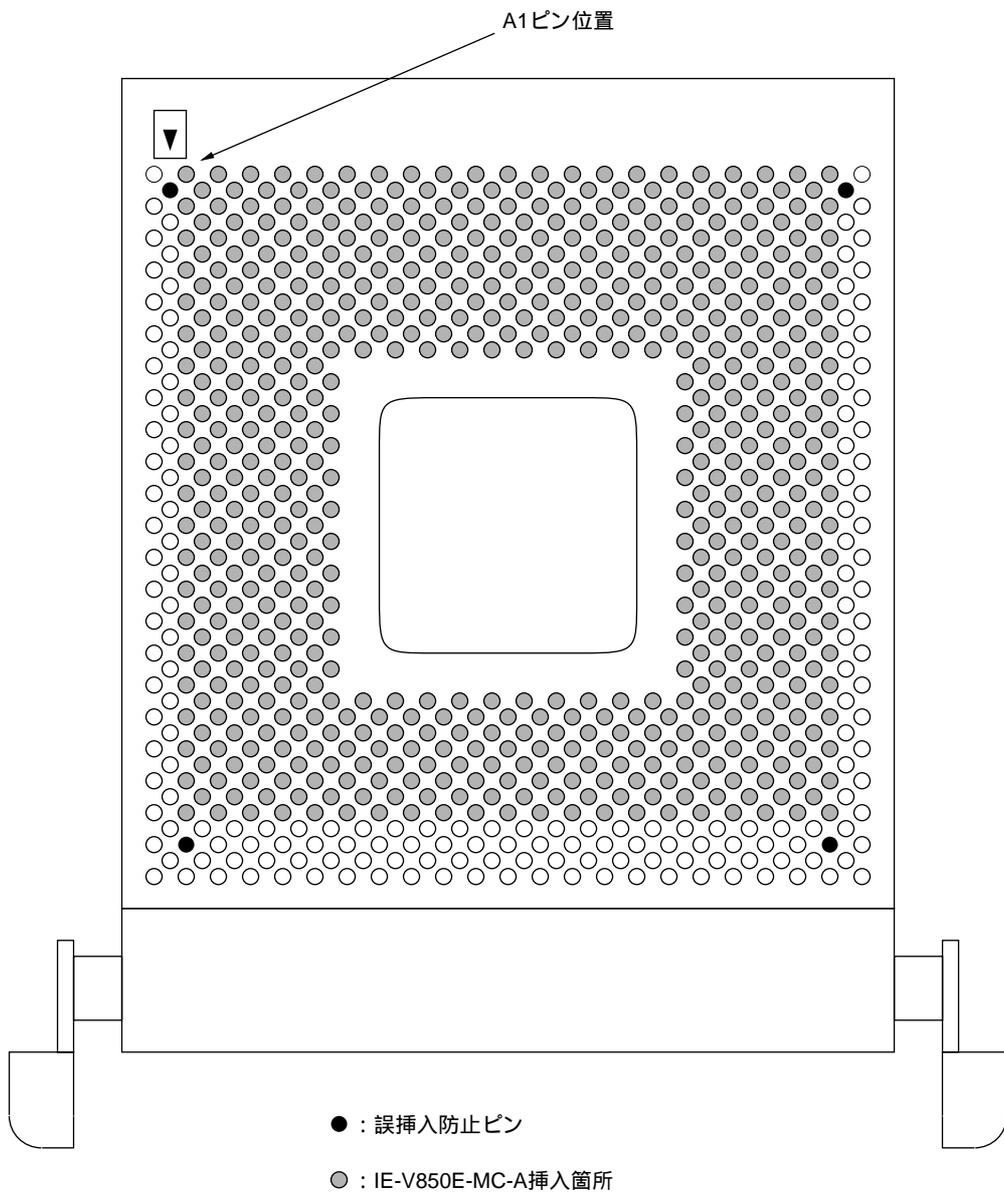


図1 - 5 IE-V850E-MC-AとIE-703107-MC-EM1の接続 (2/2)

(b) IE-703107-MC-EM1のPGAソケット・レバー



(c) 接続箇所 (IE-703107-MC-EM1)



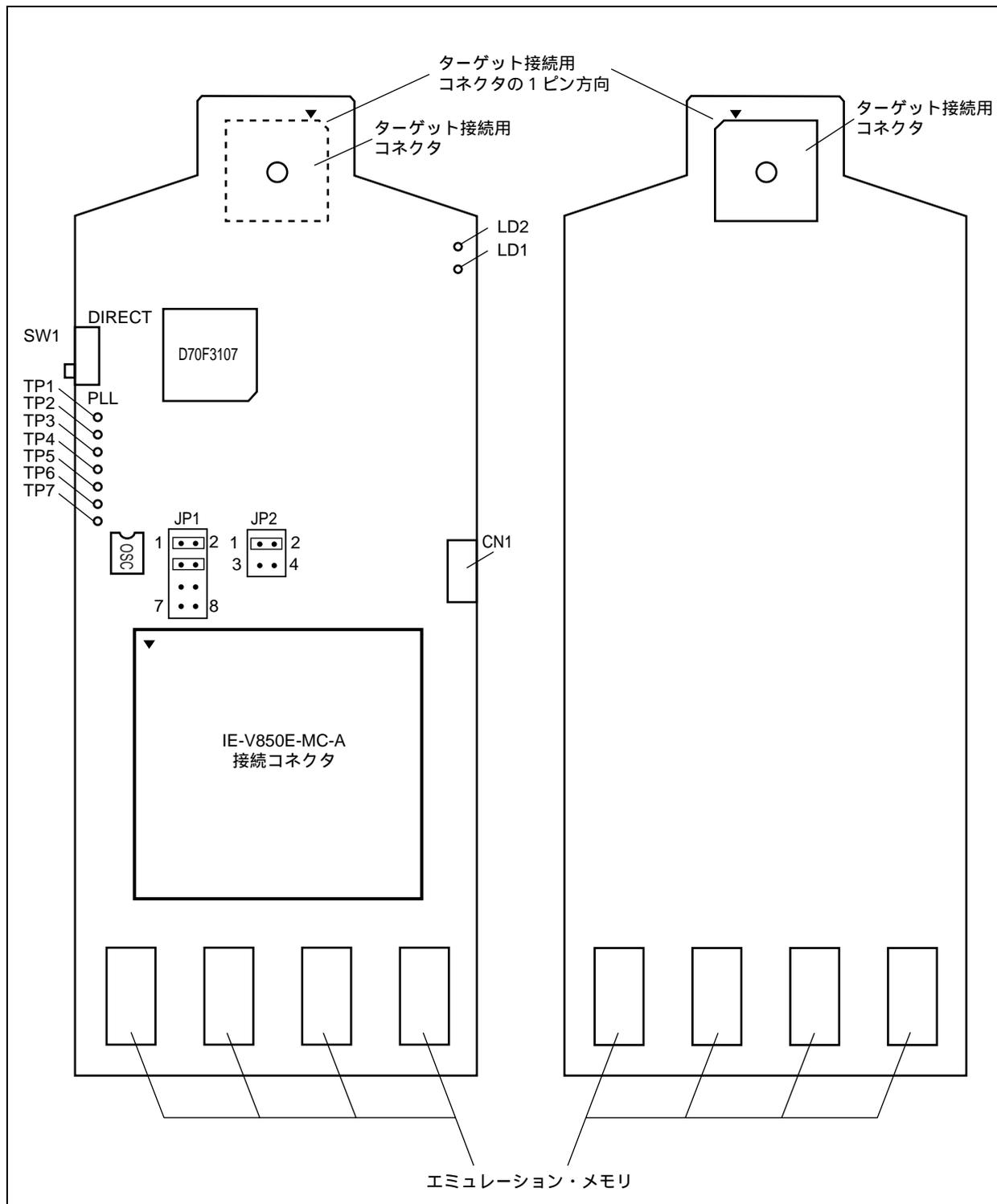
## 第2章 各部の名称と機能

この章では、IE-703107-MC-EM1の各部の名称と機能，スイッチの設定について説明します。

POD部，ジャンパ，スイッチの位置などの詳細については，IE-V850E-MC, IE-V850E-MC-A **ユーザズ・マニュアル** (U14487J) を参照してください。

## 2.1 IE-703107-MC-EM1の各部の名称と機能

図2 - 1 IE-703107-MC-EM1



(1) テスト・ピン (TP1-TP7)

DMAサイクルやリフレッシュ・サイクルをトレーサに残したい場合、またはブレークさせたい場合に外部ロジック・プローブと接続して使用します。

- TP1 : GND
- TP2 :  $\overline{\text{REFRQ}}$
- TP3 : DMAAK0
- TP4 : DMAAK1
- TP5 : DMAAK2
- TP6 : DMAAK3
- TP7 : 出荷検査用のテスト・ピン

(2) SW1

クロック・モードの切り替えスイッチです (詳細は2.2 クロックの設定を参照してください)。

(3) JP1

クロック供給源の切り替えジャンパです (詳細は2.2 クロックの設定を参照してください)。

(4) JP2

電源供給の切り替えジャンパです (詳細は2.4 電源供給の設定を参照してください)。

(5) CN1

外部ロジック・プローブ (付属品) を接続します。

(6) LD1 (CKSEL : 緑)

CKSEL端子への入力レベルを示すLEDです。ターゲット・システムが未接続の場合はSW1の設定で点灯 / 消灯が決まります。

LEDの状態	単体で使用する時	ターゲット・システムを接続して使用する時
点灯	SW1 = DIRECT	ターゲット・システムからのCKSEL信号がハイ・レベル
消灯	SW1 = PLL	ターゲット・システムからのCKSEL信号がロウ・レベル

(7) LD2 (RUN : 黄)

プログラム実行中かどうかを示すLEDです。

LEDの状態	意 味
点灯	ユーザ・プログラム実行中
消灯	ユーザ・プログラム停止中

(8) IE-V850E-MC-A接続コネクタ

IE-V850E-MC-Aと接続するコネクタです。

(9) ターゲット接続用コネクタ

ターゲット・システム、または延長プローブと接続するコネクタです。

(10) エミュレーション・メモリ

ターゲット・システム上のメモリ/メモリ・マップトI/Oを代替するためのメモリです。

詳細は2.5 エミュレーション・メモリを参照してください。

## 2.2 クロックの設定

### 2.2.1 クロック設定の概要

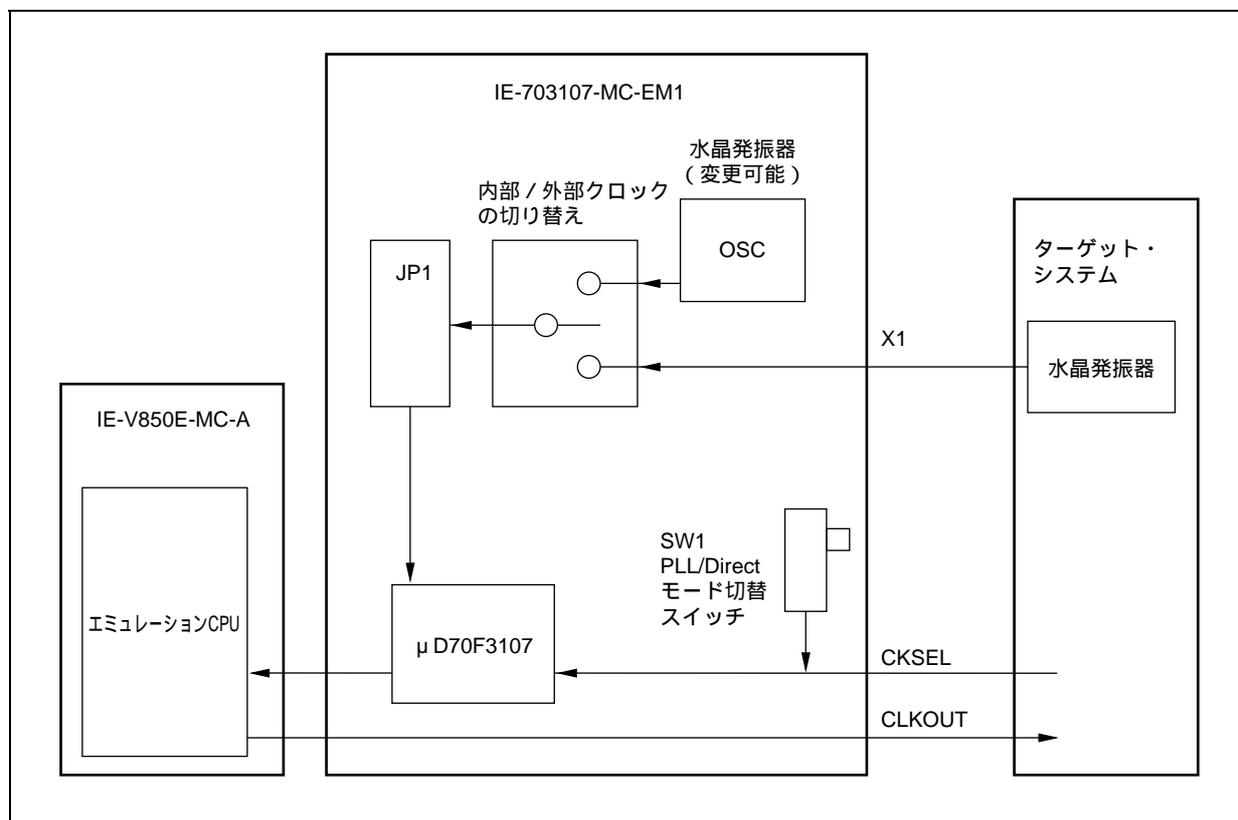
クロックの設定には次の3通りの方法があります。

詳細は2.2.2 クロックの設定方法を参照してください。

- (1) IE-703107-MC-EM1上に実装されている水晶発振器を内部クロックとして使用する。
- (2) IE-703107-MC-EM1上に実装されている水晶発振器を変更して内部クロックとして使用する。
- (3) ターゲット・システム上の水晶発振器を外部クロックとして使用する。

**注意** 外部クロックを使用する場合、X1端子には方形波を入力してください。  
水晶振動子/セラミック発振器で生成したクロックでは、動作しません。

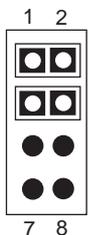
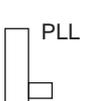
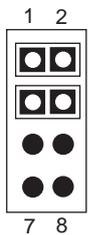
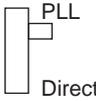
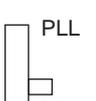
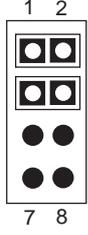
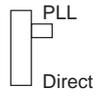
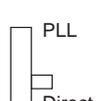
図2-2 クロック設定の概要



## 2.2.2 クロックの設定方法

クロック設定時のハードウェア設定一覧を示します。

表2-1 各クロックの設定時のハードウェア設定一覧

使用するクロックの種類	クロック・ソース選択 <sup>注1</sup>	OSCの水晶発振器	JP1の設定	クロック・モード	SW1	CKSEL端子 <sup>注2</sup>
(1) IE-703107-MC-EM1上に実装されている水晶発振器 (OSC) を内部クロックとして使用する。	Internal	出荷時設定 (5.000 MHz)		PLL		ロウ・レベル入力
				ダイレクト		ハイ・レベル入力
(2) IE-703107-MC-EM1上に実装されている水晶発振器 (OSC) を変更して内部クロックとして使用する <sup>注3</sup> 。	Internal	変更する (5.000 MHz 以外)		PLL		ロウ・レベル入力
				ダイレクト		ハイ・レベル入力
(3) ターゲット・システム上の水晶発振器を外部クロックとして使用する。	External	水晶発振器 搭載 / 非搭載 可能		PLL		ロウ・レベル入力
				ダイレクト		ハイ・レベル入力

注1. クロック・ソース選択はディバッガ上のコンフィギュレーション・ダイアログのクロック・ソース選択エリアで行ってください。

2. CKSEL端子への入力設定はターゲット・システム接続時のみです。エミュレータを単体で動作させる場合はオープンにしてください。SW1の設定で動作します。

3. エミュレータ上の水晶発振器を交換する場合、発振器は下記のものをお使いください。

電源電圧	5 V
出力レベル	CMOS
形状	8ピン・タイプ
ピン配置	1ピン : NC 4ピン : GND 5ピン : OUT 8ピン : VDD

注意 上記以外の設定は禁止です。

(1) IE-703107-MC-EM1上に実装されている水晶発振器 (OSC) を内部クロックとして使用する。

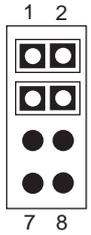
出荷時に搭載されている5.000 MHzの水晶発振器をIE-703107-MC-EM1のOSCソケットに搭載します (出荷時設定のままです)。

JP1を表2 - 2に合わせて変更します (出荷時設定のままです)。

使用するクロック・モードに合わせてSW1, CKSEL端子の設定を表2 - 2のとおりに行ってください。

統合デバッグ (ID850) 起動時には, コンフィギュレーション・ダイアログのクロック・ソース選択エリアで “Internal” を選択してください (エミュレータ内のクロックの選択)。

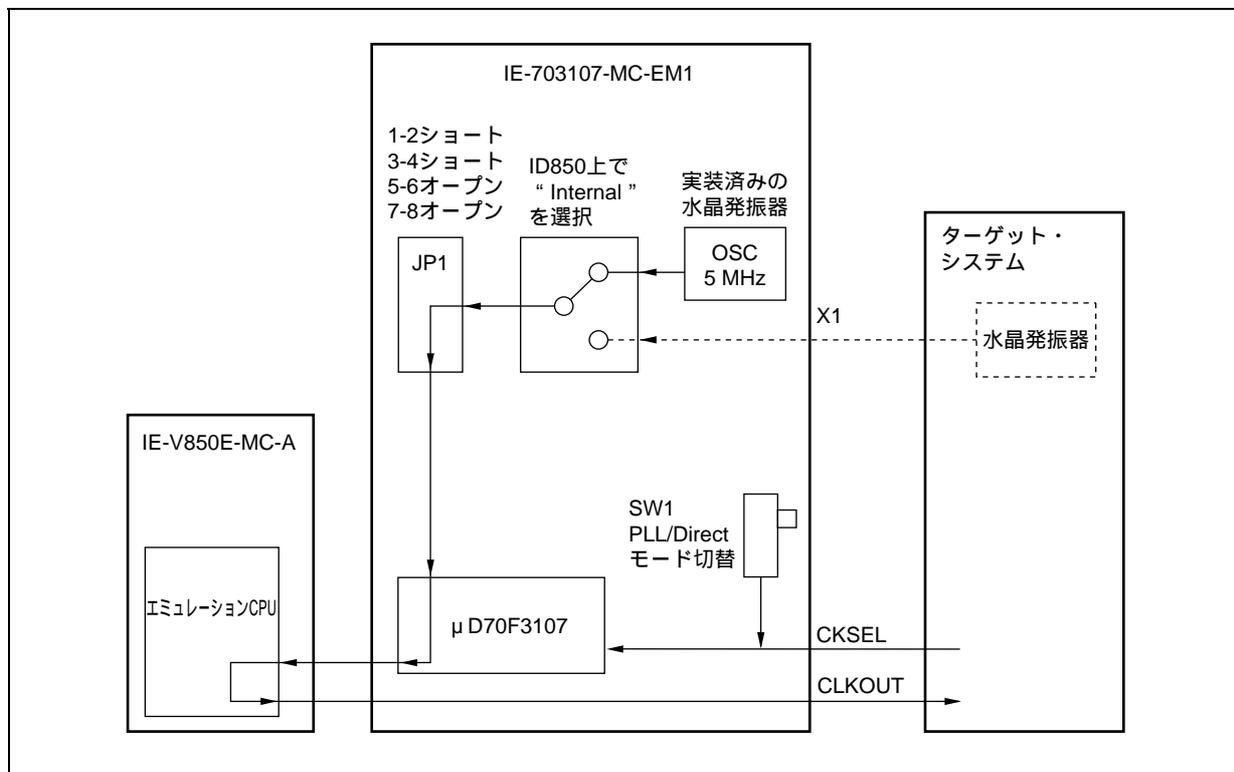
表2 - 2 実装されている内部クロックを使用する場合の設定

使用するクロックの種類	クロック・ソース選択	OSCの水晶発振器	JP1の設定	クロック・モード	SW1	CKSEL端子 <sup>注</sup>
IE-703107-MC-EM1上に実装されている水晶発振器 (OSC) を内部クロックとして使用する。	Internal	出荷時設定 (5.000 MHz)		PLL		ロウ・レベル入力
				ダイレクト		ハイ・レベル入力

注 CKSEL端子への入力設定はターゲット・システム接続時のみです。

エミュレータを単体で動作させる場合はオープンにしてください。SW1の設定で動作します。

図2 - 3 実装されている内部クロックを使用する場合の概要



(2) IE-703107-MC-EM1上に実装されている水晶発振器（OSC）を変更して内部クロックとして使用する。

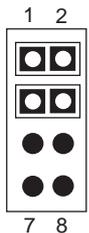
IE-703107-MC-EM1上に装着済みの水晶発振器（OSC）を取り外し，ご使用になる発振器を装着してください。

JP1を表2 - 3に合わせて設定してください（出荷時設定のままです）。

使用するクロック・モードに応じてSW1, CKSEL端子の設定を表2 - 3のとおり行ってください。

統合デバッグ（ID850）上のコンフィギュレーション・ダイアログのクロック・ソース選択エリアでは“Internal”を選択してください。

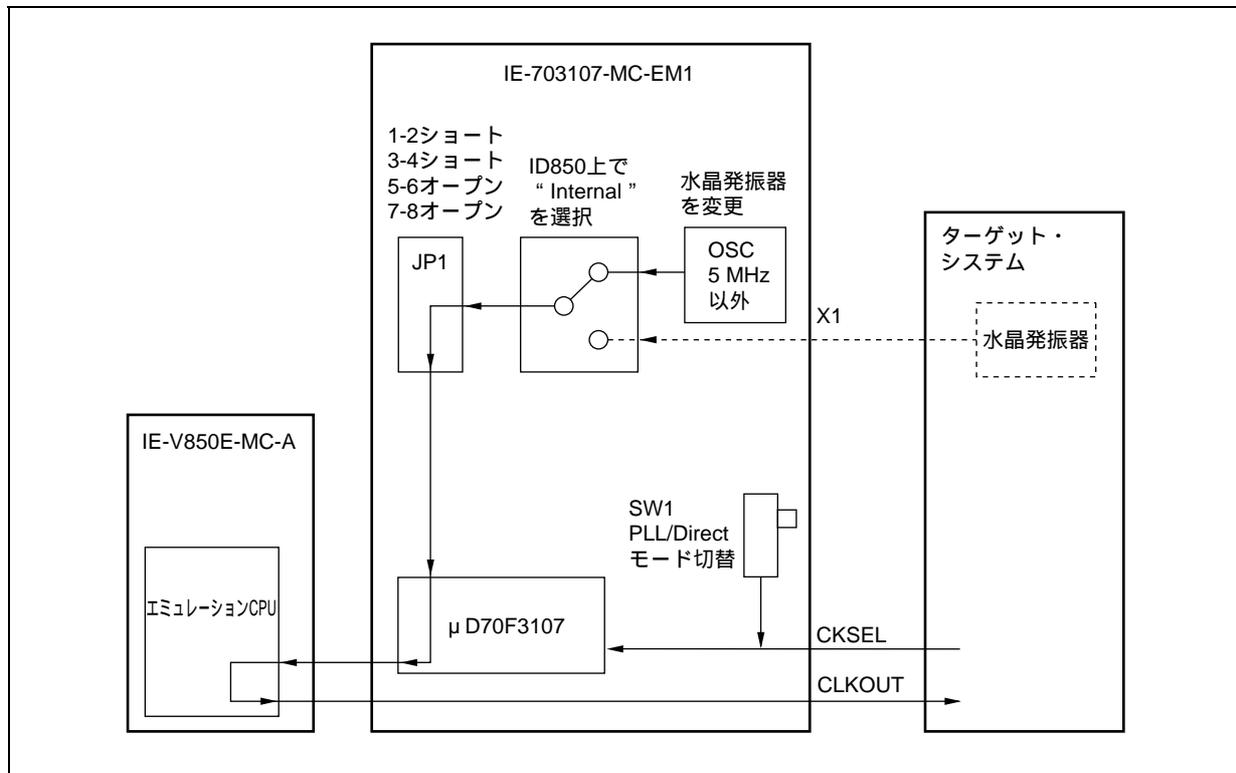
表2 - 3 実装されている内部クロックを変更する場合の設定

使用するクロックの種類	クロック・ソース選択	OSCの水晶発振器	JP1の設定	クロック・モード	SW1	CKSEL端子 <sup>注</sup>
IE-703107-MC-EM1上に実装されている水晶発振器を変更して内部クロックとして使用する。	Internal	変更する (5.000 MHz 以外)		PLL		ロウ・レベル 入力
				ダイレクト		ハイ・レベル 入力

注 CKSEL端子への入力設定はターゲット・システム接続時のみです。

エミュレータを単体で動作させる際はオープンにしてください。SW1の設定で動作します。

図2 - 4 実装されている水晶発振器を変更して内部クロックとして使用する場合の概要



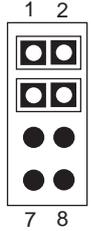
(3) ターゲット・システムの水晶発振器を外部クロックとして使用する。

JP1を表2 - 5に合わせて設定してください(出荷時設定のままです)。

使用するクロック・モードに応じてSW1, CKSEL端子の設定を表2 - 5のとおり行ってください。

統合デバッグ(ID850)上のコンフィギュレーション・ダイアログのクロック・ソース選択エリアでは“External”を選択してください。

表2 - 4 外部クロックを使用する場合の設定

使用するクロックの種類	クロック・ソース選択	OSCの水晶発振器	JP1の設定	クロック・モード	SW1	CKSEL端子 <sup>注</sup>
ターゲット・システム上の水晶発振器を外部クロックとして使用する。	External	水晶発振器搭載 / 非搭載可能		PLL		ロウ・レベル入力
				ダイレクト		ハイ・レベル入力

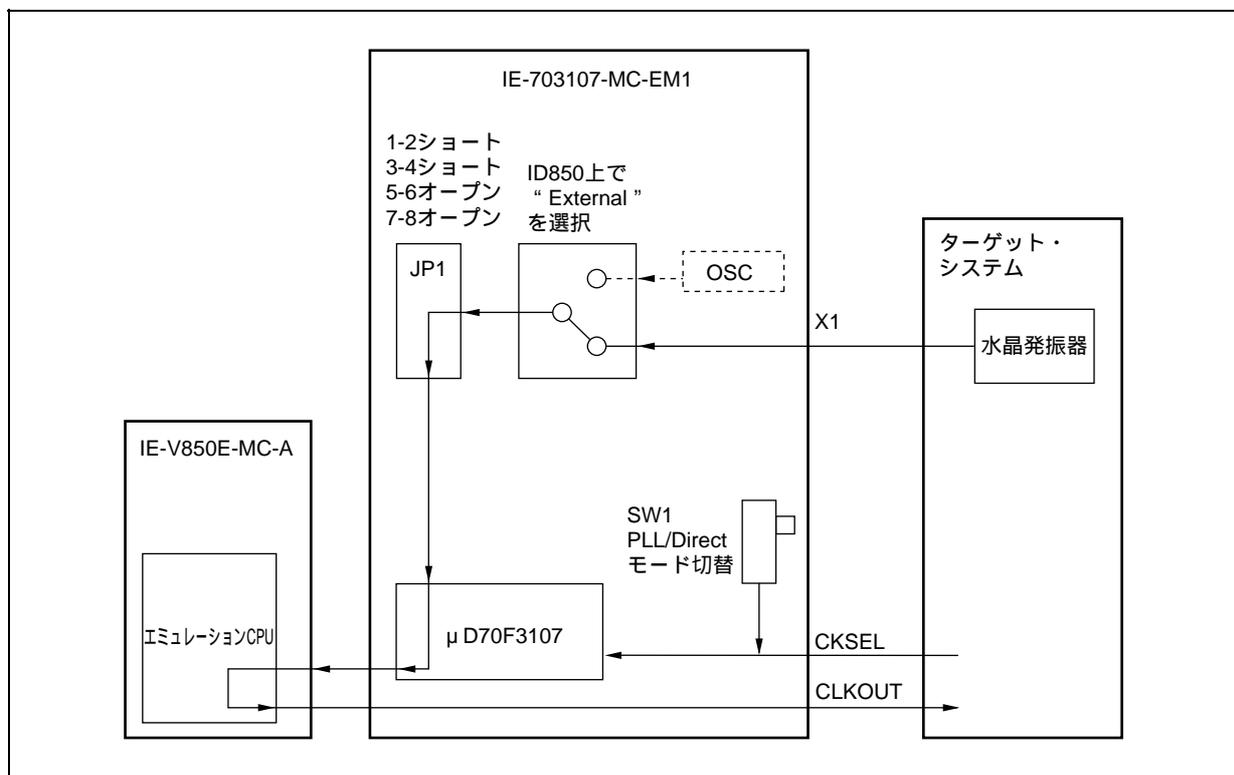
注 CKSEL端子への入力設定はターゲット・システム接続時のみです。

エミュレータを単体で動作させる際はオープンにしてください。SW1の設定で動作します。

注意 X1端子には必ず方形波を入力してください。

水晶振動子 / セラミック発振器で生成したクロックでは動作しません。

図2 - 5 ターゲット・システム上の水晶発振器を外部クロックとして使用する場合の概要



## 2.3 動作モードの設定

IE-703107-MC-EM1は下記のように実デバイスと等価な動作モードをサポートしています。

動作モードの設定はディバッカ上で行います。

★

対象デバイス	動作モード	ID850内での選択肢 <sup>※</sup>
V850E/MA1	シングルチップ・モード0	MODE02
	シングルチップ・モード1	MODE03
	ROMレス・モード0	MODE00
	ROMレス・モード1	MODE01
V850E/MA2	ROMレス・モード0	MODE00
	ROMレス・モード1	MODE01

**注** 使用する動作モードに合わせてディバッカ (ID850) 起動時のコンフィギュレーション・ダイアログ内のマスク設定エリアで設定を行ってください。

**注意** ROMレス・モード選択時でエミュレータを動作させる場合、必ずエミュレーション・メモリもしくはターゲット・システム上のメモリを0H番地からマッピングしてください。

IE-703107-MC-EM1では、MODE端子への入力レベルをディバッカの端子マスク機能によって実現しているため、MODE端子のエミュレーションを行うことができませんのでご注意ください。

ターゲット・システム上の端子設定についてはV850E/MA1 **ユーザズ・マニュアル ハードウェア編** (U14359J)、もしくはV850E/MA2 **ユーザズ・マニュアル ハードウェア編** (U14980J)を参照してください。

## 2.4 電源供給の設定

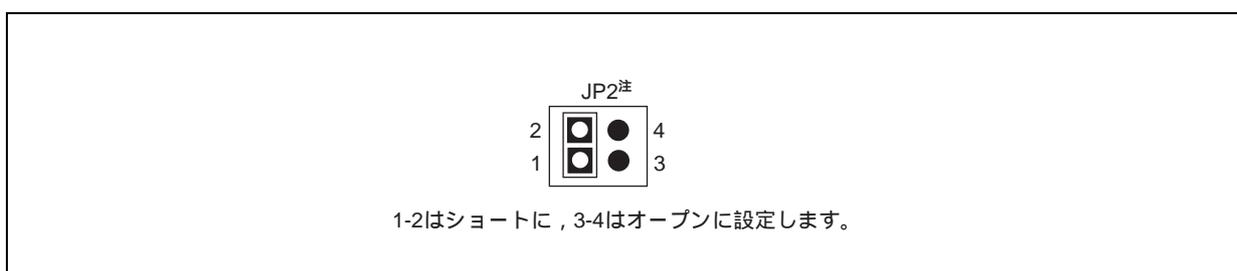
電源供給 ( $V_{DD}$ ) の設定はJP2で行います。

### 2.4.1 エミュレータ単体で使用する場合のJP2の設定

JP2を図2 - 6のように設定することでIE-703107-MC-EM1ではターゲット・システム側の電源を検出して、 $V_{DD}$ をエミュレータ内蔵の電源から供給するか、ターゲット・システムから供給するかを自動的に切り替えます（出荷時設定のままです）。

**注意** JP2の設定を誤ると、エミュレータが故障することがあります。

図2 - 6 JP2の設定（自動切り換え設定）



**注** 電源の切り替えにはリレーを使用しています。ターゲット・システムとの組み合わせによっては、ターゲット・システムの電源OFF時にリレーがON/OFFを繰り返して切り替え音が連続してなる場合があります。このような場合は図2 - 7の設定を行ってください。

**注意** JP2の設定を誤ると、エミュレータが故障することがあります。

図2 - 7 JP2の設定（ターゲット・システムからの電源を使用）

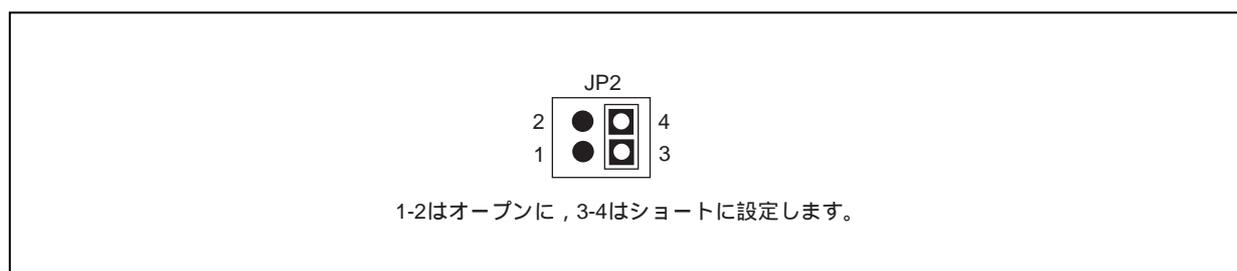


図2 - 7の設定により、ターゲット・システムから $V_{DD}$ に対して電源を供給します。

ただし、本設定を行うことでターゲット・システム未接続時はエミュレータが動作しませんのでご注意ください。

## 2.5 エミュレーション・メモリ

ターゲット・システム上のメモリもしくはメモリ・マップトI/Oをエミュレーションするための代替メモリです（容量：4 Mバイト）。

エミュレーション・メモリはIE-703107-MC-EM1上に実装されています。

### 2.5.1 エミュレーション・メモリのウエイト設定

エミュレーション・メモリに対するデータ・ウエイト/アドレス・ウエイト/アイドル・ステートはそれぞれ次のように設定できます。

#### (1) ID850の場合

コンフィギュレーション画面で、次の3種類から選択してください。

選択肢	ウエイト・タイプ	エミュレーション・メモリ・アクセス	外部メモリ・アクセス
WAIT MASK	データ・ウエイト	0ウエイト固定	DWC0, 1レジスタの設定に依存 WAIT信号はマスク
	アドレス・ウエイト	0ウエイト固定	ASCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
1 WAIT ACCESS	データ・ウエイト	1ウエイト固定	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	ASCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
TARGET WAIT	データ・ウエイト	DWC0, 1レジスタの設定に依存 ただし0ウエイト設定時は1ウエイト	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	ASCレジスタの設定に依存
	アイドル・ステート	BCCレジスタの設定に依存	BCCレジスタの設定に依存

#### (2) MULTIの場合

“Pinmask” コマンドによって、WAIT, EMWAITのマスク/マスク解除を選択してください。

選択肢	ウエイト・タイプ	エミュレーション・メモリ・アクセス	外部メモリ・アクセス
WAIT : マスク EMWAIT : マスク	データ・ウエイト	0ウエイト固定	DWC0, 1レジスタの設定に依存 WAIT信号はマスク
	アドレス・ウエイト	0ウエイト固定	ASCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
WAIT : アンマスク EMWAIT : マスク	データ・ウエイト	1ウエイト固定	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	ASCレジスタの設定に依存
	アイドル・ステート	0サイクル固定	BCCレジスタの設定に依存
WAIT : アンマスク EMWAIT : アンマスク	データ・ウエイト	DWC0, 1レジスタの設定に依存 ただし0ウエイト設定時は1ウエイト	DWC0, 1レジスタの設定および WAIT信号の状態に依存
	アドレス・ウエイト	0ウエイト固定	ASCレジスタの設定に依存
	アイドル・ステート	BCCレジスタの設定に依存	BCCレジスタの設定に依存

## 2.5.2 エミュレーション・メモリについての注意事項

### (1) エミュレーション・メモリ・アクセスに必要なデータ・ウェイト数について

エミュレーション・メモリ・アクセスに必要なデータ・ウェイト挿入数はエミュレータの動作周波数により次のように変わります。

4 MHz	動作周波数 < 25 MHz	0ウェイト
25 MHz	動作周波数 40 MHz	1ウェイト
40 MHz < 動作周波数		2ウェイト

### (2) バス・サイジングについて

バス・サイジングは16ビットにしてください (BSCレジスタのBSn0に“1”を設定してください)。  
8ビット・バスは使用できません。

### (3) $\overline{\text{WAIT}}$ 端子について

エミュレーション・メモリに対するデータ・ウェイト数は $\overline{\text{WAIT}}$ 端子の影響を受けません。

### (4) アドレス・ウェイトについて

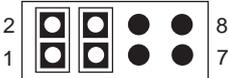
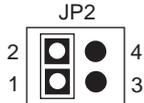
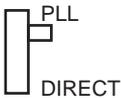
エミュレーション・メモリにはアドレス・ウェイトを挿入することができません。  
アドレス・ウェイトを挿入する必要がある場合には次のように設定してください。

エミュレーション・メモリの CS空間に対する データ・ウェイト数	=	外部メモリまたは 外部I/Oに対する アドレス・ウェイト数	+	外部メモリまたは 外部I/Oに対する データ・ウェイト数
----------------------------------------	---	-------------------------------------	---	------------------------------------

パフォーマンス測定などで、エミュレーション・メモリへのアクセス・スピードを外部メモリや外部I/Oなどへのアクセス・スピードと等しくしたい場合に有効です。

エミュレーション・メモリへのウェイト挿入方法は2.5.1 **エミュレーション・メモリのウェイト設定**を参照してください。

### 第3章 製品出荷時の設定一覧

項目	設定内容	備考
JP1		出荷時の設定以外は，設定禁止。
JP2		ターゲット・システム側の電源を検出して， $V_{DD}$ をエミュレータ内蔵の電源から供給するか，ターゲット・システムから供給するかを自動的に切り替えます。
SW1		PLLモードに設定。
OSC	5.000 MHzの水晶発振器を実装	水晶発振器を交換することで周波数を可変にできます。

## 第4章 注意事項

### 4.1 端子のターミネーションに関する注意事項

エミュレータ内で特別な処理を行っている端子を下記に示します。

詳しい回路構成は、第5章 対象デバイスとターゲット・インタフェース回路の相違を参照してください。

#### (1) エミュレーションできない端子

下記に示す端子はエミュレータ内でオープン、もしくは抵抗を介して3.3 VやGNDに接続されているため、エミュレーションできません。対象デバイスを使って評価を行ってください。

表4 - 1 エミュレーションできない端子

端子名1	対象デバイス	ピン番号
MODE0	V850E/MA1 (144ピンLQFP)	58
	V850E/MA1 (161ピンFBGA)	M8
	V850E/MA2 (100ピンLQFP)	36
MODE1	V850E/MA1 (144ピンLQFP)	57
	V850E/MA1 (161ピンFBGA)	P8
	V850E/MA2 (100ピンLQFP)	35
MODE2	V850E/MA1 (144ピンLQFP)	18
	V850E/MA1 (161ピンFBGA)	G1
	V850E/MA2 (100ピンLQFP)	21
X2	V850E/MA1 (144ピンLQFP)	62
	V850E/MA1 (161ピンFBGA)	N9
	V850E/MA2 (100ピンLQFP)	40
CV <sub>DD</sub>	V850E/MA1 (144ピンLQFP)	61
	V850E/MA1 (161ピンFBGA)	P9
	V850E/MA2 (100ピンLQFP)	39

#### (2) X1端子

外部クロック選択時、X1端子は33 kΩでプルダウンされます。

また、74HC157を介してクロック・ジェネレータへ入力されるため、最大13.2 ns程度の遅延が生じます。

内部クロック選択時は、33 kΩでプルダウンされています。接続先はオープンになります。

#### (3) CKSEL端子

CKSEL端子はSW1の設定により、プルアップ/プルダウンの切り替えができます。

SW1で「PLL」選択時は33 kΩでプルダウンされます。「DIRECT」選択時は33 kΩでプルダウンされません。

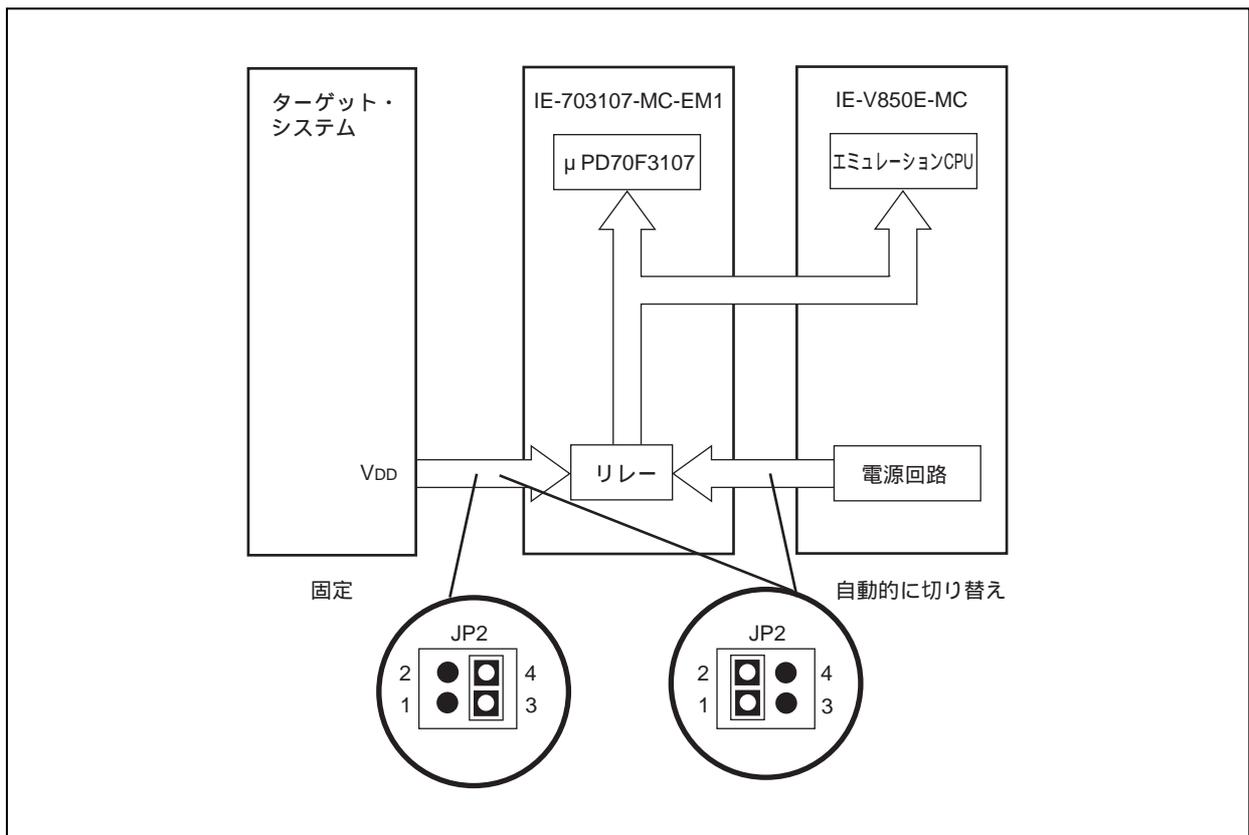
(4) V<sub>DD</sub>端子

ターゲット・システムのV<sub>DD</sub>はエミュレータ内の回路を動作させるために使用しています。

JP2を1-2ショート,3-4オープンに設定すると,エミュレータはターゲット・システムのV<sub>DD</sub>を検出し,ターゲット側のV<sub>DD</sub>を使用するか,エミュレータの内蔵電源を使用するかを自動的に切り替えます。

JP2を1-2オープン,3-4ショートに設定すると,エミュレータは必ずターゲット・システムのV<sub>DD</sub>を使用します。本設定では,ターゲット・システムを接続しない場合エミュレータが動作しませんが,電源の回りこみを回避できます。

図4 - 1 電源の取り回し概略図



## 4.2 内蔵RAMに関する注意事項

エミュレータでは内蔵RAMを0xFFFFC000 ~ 0xFFFFEFFFの12 KB空間にマッピングしています。

V850E/MA1（内蔵RAM：4 KB）の場合 : 0xFFFFC000 ~ 0xFFFFCFFF

V850E/MA1（内蔵RAM：10 KB）の場合 : 0xFFFFC000 ~ 0xFFFFE7FF

V850E/MA2（内蔵RAM：4 KB）の場合 : 0xFFFFC000 ~ 0xFFFFCFFF

対象デバイスは上記のようにマッピングされるため、上位8 KBの空間（0xFFFFD000 ~ 0xFFFFEFFF）、もしくは上位2 KBの空間（0xFFFFE800 ~ 0xFFFFEFFF）には対象デバイスが持っていない内蔵RAMが存在します。

上位8 KB、もしくは2 KBの空間にアクセスが発生した場合、エミュレータはフェイル・セーフ・ブレイクを発行できないため、あらかじめアクセス・ブレイクを設定するなどの注意が必要です。

# 第5章 対象デバイスとターゲット・インタフェース回路の相違

この章では、ターゲット・システムと接続されるエミュレータの信号についてエミュレータ内の等価回路を記載しています。エミュレータ内の処理によってエミュレーションできない端子があります（第4章 注意事項参照）。ご注意ください。

等価回路を図5 - 1～図5 - 10に示します。

各等価回路に対応した端子一覧を表5 - 1～表5 - 10に示します。

図5 - 1 端子等価回路1

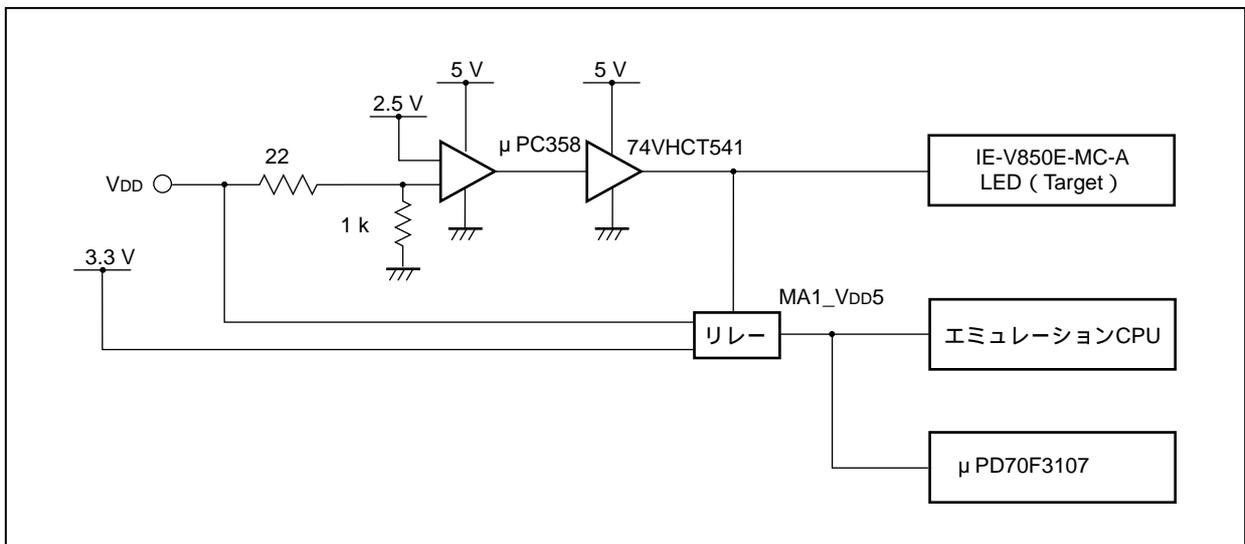


表5 - 1 対応端子一覧（端子等価回路1）

端子名1	対象デバイス	ピン番号
V <sub>DD</sub>	V850E/MA1 (144ピンLQFP)	8, 27, 37, 47, 81, 98, 112, 124, 134
	V850E/MA1 (161ピンFBGA)	A12, C6, C8, F4, L6, F12, J3, K14, P1
	V850E/MA2 (100ピンLQFP)	11, 33, 55, 83, 93

図5 - 2 端子等価回路2

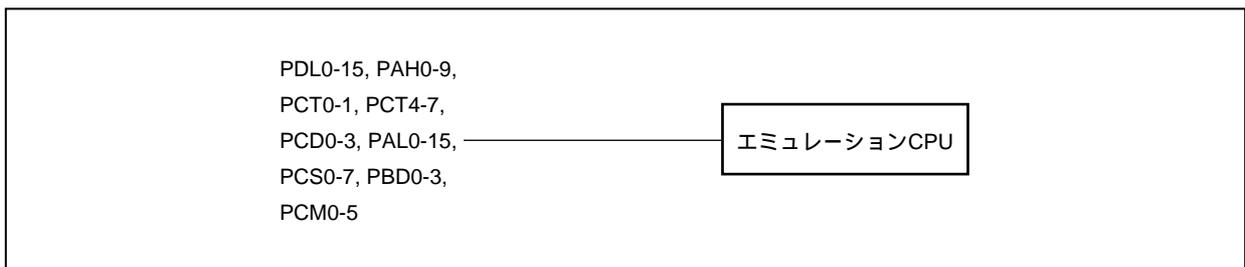


表5 - 2 対応端子一覧（端子等価回路2）（1/5）

端子名1	端子名2	端子名3	端子名4	対象デバイス	ピン番号
PDL0	D0	-	-	V850E/MA1 (144ピンLQFP)	17
				V850E/MA1 (161ピンFBGA)	G3
				V850E/MA2 (100ピンLQFP)	20
PDL1	D1	-	-	V850E/MA1 (144ピンLQFP)	16
				V850E/MA1 (161ピンFBGA)	H4
				V850E/MA2 (100ピンLQFP)	19
PDL2	D2	-	-	V850E/MA1 (144ピンLQFP)	15
				V850E/MA1 (161ピンFBGA)	F1
				V850E/MA2 (100ピンLQFP)	18
PDL3	D3	-	-	V850E/MA1 (144ピンLQFP)	14
				V850E/MA1 (161ピンFBGA)	F2
				V850E/MA2 (100ピンLQFP)	17
PDL4	D4	-	-	V850E/MA1 (144ピンLQFP)	13
				V850E/MA1 (161ピンFBGA)	F3
				V850E/MA2 (100ピンLQFP)	16
PDL5	D5	-	-	V850E/MA1 (144ピンLQFP)	12
				V850E/MA1 (161ピンFBGA)	E1
				V850E/MA2 (100ピンLQFP)	15
PDL6	D6	-	-	V850E/MA1 (144ピンLQFP)	11
				V850E/MA1 (161ピンFBGA)	G4
				V850E/MA2 (100ピンLQFP)	14
PDL7	D7	-	-	V850E/MA1 (144ピンLQFP)	10
				V850E/MA1 (161ピンFBGA)	E2
				V850E/MA2 (100ピンLQFP)	13
PDL8	D8	-	-	V850E/MA1 (144ピンLQFP)	7
				V850E/MA1 (161ピンFBGA)	E3
				V850E/MA2 (100ピンLQFP)	10
PDL9	D9	-	-	V850E/MA1 (144ピンLQFP)	6
				V850E/MA1 (161ピンFBGA)	C2
				V850E/MA2 (100ピンLQFP)	9
PDL10	D10	-	-	V850E/MA1 (144ピンLQFP)	5
				V850E/MA1 (161ピンFBGA)	D2
				V850E/MA2 (100ピンLQFP)	8
PDL11	D11	-	-	V850E/MA1 (144ピンLQFP)	4
				V850E/MA1 (161ピンFBGA)	E4
				V850E/MA2 (100ピンLQFP)	7
PDL12	D12	-	-	V850E/MA1 (144ピンLQFP)	3
				V850E/MA1 (161ピンFBGA)	B2
				V850E/MA2 (100ピンLQFP)	6
PDL13	D13	-	-	V850E/MA1 (144ピンLQFP)	2
				V850E/MA1 (161ピンFBGA)	C3
				V850E/MA2 (100ピンLQFP)	5

表5 - 2 対応端子一覧（端子等価回路2）（2/5）

端子名1	端子名2	端子名3	端子名4	対象デバイス	ピン番号
PDL14	D14	-	-	V850E/MA1 (144ピンLQFP)	1
				V850E/MA1 (161ピンFBGA)	D3
				V850E/MA2 (100ピンLQFP)	4
PDL15	D15	-	-	V850E/MA1 (144ピンLQFP)	144
				V850E/MA1 (161ピンFBGA)	A2
				V850E/MA2 (100ピンLQFP)	3
PAH0	A16	-	-	V850E/MA1 (144ピンLQFP)	123
				V850E/MA1 (161ピンFBGA)	D8
				V850E/MA2 (100ピンLQFP)	82
PAH1	A17	-	-	V850E/MA1 (144ピンLQFP)	122
				V850E/MA1 (161ピンFBGA)	A9
				V850E/MA2 (100ピンLQFP)	81
PAH2	A18	-	-	V850E/MA1 (144ピンLQFP)	121
				V850E/MA1 (161ピンFBGA)	B9
				V850E/MA2 (100ピンLQFP)	80
PAH3	A19	-	-	V850E/MA1 (144ピンLQFP)	120
				V850E/MA1 (161ピンFBGA)	C9
				V850E/MA2 (100ピンLQFP)	79
PAH4	A20	-	-	V850E/MA1 (144ピンLQFP)	119
				V850E/MA1 (161ピンFBGA)	D9
				V850E/MA2 (100ピンLQFP)	78
PAH5	A21	-	-	V850E/MA1 (144ピンLQFP)	118
				V850E/MA1 (161ピンFBGA)	B10
				V850E/MA2 (100ピンLQFP)	77
PAH6	A22	-	-	V850E/MA1 (144ピンLQFP)	117
				V850E/MA1 (161ピンFBGA)	C10
				V850E/MA2 (100ピンLQFP)	76
PAH7	A23	-	-	V850E/MA1 (144ピンLQFP)	116
				V850E/MA1 (161ピンFBGA)	D10
				V850E/MA2 (100ピンLQFP)	75
PAH8	A24	-	-	V850E/MA1 (144ピンLQFP)	115
				V850E/MA1 (161ピンFBGA)	A11
				V850E/MA2 (100ピンLQFP)	74
PAH9	A25	-	-	V850E/MA1 (144ピンLQFP)	114
				V850E/MA1 (161ピンFBGA)	B11
				V850E/MA2 (100ピンLQFP)	-
PCT0	$\overline{\text{LCAS}}$	$\overline{\text{LWR}}$	LDQM	V850E/MA1 (144ピンLQFP)	97
				V850E/MA1 (161ピンFBGA)	F13
				V850E/MA2 (100ピンLQFP)	65
PCT1	$\overline{\text{UCAS}}$	$\overline{\text{UWR}}$	UDQM	V850E/MA1 (144ピンLQFP)	96
				V850E/MA1 (161ピンFBGA)	F14
				V850E/MA2 (100ピンLQFP)	64

表5 - 2 対応端子一覧（端子等価回路2）（3/5）

端子名1	端子名2	端子名3	端子名4	対象デバイス	ピン番号
PCT4	$\overline{\text{RD}}$	-	-	V850E/MA1 (144ピンLQFP)	95
				V850E/MA1 (161ピンFBGA)	F11
				V850E/MA2 (100ピンLQFP)	63
PCT5	$\overline{\text{WE}}$	-	-	V850E/MA1 (144ピンLQFP)	94
				V850E/MA1 (161ピンFBGA)	G12
				V850E/MA2 (100ピンLQFP)	62
PCT6	$\overline{\text{OE}}$	-	-	V850E/MA1 (144ピンLQFP)	93
				V850E/MA1 (161ピンFBGA)	G14
				V850E/MA2 (100ピンLQFP)	-
PCT7	$\overline{\text{BCYST}}$	-	-	V850E/MA1 (144ピンLQFP)	92
				V850E/MA1 (161ピンFBGA)	G13
				V850E/MA2 (100ピンLQFP)	-
PCD0	SDCKE	-	-	V850E/MA1 (144ピンLQFP)	111
				V850E/MA1 (161ピンFBGA)	D11
				V850E/MA2 (100ピンLQFP)	73
PCD1	SDCLK	-	-	V850E/MA1 (144ピンLQFP)	110
				V850E/MA1 (161ピンFBGA)	B12
				V850E/MA2 (100ピンLQFP)	72
PCD2	$\overline{\text{LBE}}$	$\overline{\text{SDCAS}}$	-	V850E/MA1 (144ピンLQFP)	109
				V850E/MA1 (161ピンFBGA)	A13
				V850E/MA2 (100ピンLQFP)	71
PCD3	$\overline{\text{UBE}}$	$\overline{\text{SDRAS}}$	-	V850E/MA1 (144ピンLQFP)	108
				V850E/MA1 (161ピンFBGA)	A14
				V850E/MA2 (100ピンLQFP)	70
PAL0	A0	-	-	V850E/MA1 (144ピンLQFP)	143
				V850E/MA1 (161ピンFBGA)	B3
				V850E/MA2 (100ピンLQFP)	2
PAL1	A1	-	-	V850E/MA1 (144ピンLQFP)	142
				V850E/MA1 (161ピンFBGA)	C4
				V850E/MA2 (100ピンLQFP)	1
PAL2	A2	-	-	V850E/MA1 (144ピンLQFP)	141
				V850E/MA1 (161ピンFBGA)	A3
				V850E/MA2 (100ピンLQFP)	100
PAL3	A3	-	-	V850E/MA1 (144ピンLQFP)	140
				V850E/MA1 (161ピンFBGA)	D4
				V850E/MA2 (100ピンLQFP)	99
PAL4	A4	-	-	V850E/MA1 (144ピンLQFP)	139
				V850E/MA1 (161ピンFBGA)	B4
				V850E/MA2 (100ピンLQFP)	98
PAL5	A5	-	-	V850E/MA1 (144ピンLQFP)	138
				V850E/MA1 (161ピンFBGA)	A4
				V850E/MA2 (100ピンLQFP)	97

表5 - 2 対応端子一覧（端子等価回路2）（4/5）

端子名1	端子名2	端子名3	端子名4	対象デバイス	ピン番号
PAL6	A6	-	-	V850E/MA1 (144ピンLQFP)	137
				V850E/MA1 (161ピンFBGA)	D5
				V850E/MA2 (100ピンLQFP)	96
PAL7	A7	-	-	V850E/MA1 (144ピンLQFP)	136
				V850E/MA1 (161ピンFBGA)	C5
				V850E/MA2 (100ピンLQFP)	95
PAL8	A8	-	-	V850E/MA1 (144ピンLQFP)	133
				V850E/MA1 (161ピンFBGA)	B6
				V850E/MA2 (100ピンLQFP)	92
PAL9	A9	-	-	V850E/MA1 (144ピンLQFP)	132
				V850E/MA1 (161ピンFBGA)	A6
				V850E/MA2 (100ピンLQFP)	91
PAL10	A10	-	-	V850E/MA1 (144ピンLQFP)	131
				V850E/MA1 (161ピンFBGA)	D6
				V850E/MA2 (100ピンLQFP)	90
PAL11	A11	-	-	V850E/MA1 (144ピンLQFP)	130
				V850E/MA1 (161ピンFBGA)	C7
				V850E/MA2 (100ピンLQFP)	89
PAL12	A12	-	-	V850E/MA1 (144ピンLQFP)	129
				V850E/MA1 (161ピンFBGA)	A7
				V850E/MA2 (100ピンLQFP)	88
PAL13	A13	-	-	V850E/MA1 (144ピンLQFP)	128
				V850E/MA1 (161ピンFBGA)	B7
				V850E/MA2 (100ピンLQFP)	87
PAL14	A14	-	-	V850E/MA1 (144ピンLQFP)	127
				V850E/MA1 (161ピンFBGA)	D7
				V850E/MA2 (100ピンLQFP)	86
PAL15	A15	-	-	V850E/MA1 (144ピンLQFP)	126
				V850E/MA1 (161ピンFBGA)	A8
				V850E/MA2 (100ピンLQFP)	85
PCS0	-	-	-	V850E/MA1 (144ピンLQFP)	107
				V850E/MA1 (161ピンFBGA)	D12
				V850E/MA2 (100ピンLQFP)	69
PCS1	-	-	-	V850E/MA1 (144ピンLQFP)	106
				V850E/MA1 (161ピンFBGA)	B13
				V850E/MA2 (100ピンLQFP)	-
PCS2	-	-	-	V850E/MA1 (144ピンLQFP)	105
				V850E/MA1 (161ピンFBGA)	C13
				V850E/MA2 (100ピンLQFP)	-
PCS3	-	-	-	V850E/MA1 (144ピンLQFP)	104
				V850E/MA1 (161ピンFBGA)	C12
				V850E/MA2 (100ピンLQFP)	68

表5 - 2 対応端子一覧 (端子等価回路2) (5/5)

端子名1	端子名2	端子名3	端子名4	対象デバイス	ピン番号
PCS4	-	-	-	V850E/MA1 (144ピンLQFP)	103
				V850E/MA1 (161ピンFBGA)	E12
				V850E/MA2 (100ピンLQFP)	67
PCS5	-	-	-	V850E/MA1 (144ピンLQFP)	102
				V850E/MA1 (161ピンFBGA)	D13
				V850E/MA2 (100ピンLQFP)	-
PCS6	-	-	-	V850E/MA1 (144ピンLQFP)	101
				V850E/MA1 (161ピンFBGA)	E11
				V850E/MA2 (100ピンLQFP)	-
PCS7	-	-	-	V850E/MA1 (144ピンLQFP)	100
				V850E/MA1 (161ピンFBGA)	E13
				V850E/MA2 (100ピンLQFP)	66
PBD0	DMAAK0	-	-	V850E/MA1 (144ピンLQFP)	32
				V850E/MA1 (161ピンFBGA)	L4
				V850E/MA2 (100ピンLQFP)	28
PBD1	DMAAK1	-	-	V850E/MA1 (144ピンLQFP)	31
				V850E/MA1 (161ピンFBGA)	K3
				V850E/MA2 (100ピンLQFP)	27
PBD2	DMAAK2	-	-	V850E/MA1 (144ピンLQFP)	30
				V850E/MA1 (161ピンFBGA)	L2
				V850E/MA2 (100ピンLQFP)	-
PBD3	DMAAK3	-	-	V850E/MA1 (144ピンLQFP)	29
				V850E/MA1 (161ピンFBGA)	K4
				V850E/MA2 (100ピンLQFP)	-
PCM0	$\overline{\text{WAIT}}$	-	-	V850E/MA1 (144ピンLQFP)	91
				V850E/MA1 (161ピンFBGA)	G11
				V850E/MA2 (100ピンLQFP)	61
PCM1	CLKOUT	BUSCLK	-	V850E/MA1 (144ピンLQFP)	90
				V850E/MA1 (161ピンFBGA)	H14
				V850E/MA2 (100ピンLQFP)	60
PCM2	$\overline{\text{HLDAK}}$	-	-	V850E/MA1 (144ピンLQFP)	89
				V850E/MA1 (161ピンFBGA)	H13
				V850E/MA2 (100ピンLQFP)	59
PCM3	$\overline{\text{HLDRQ}}$	-	-	V850E/MA1 (144ピンLQFP)	88
				V850E/MA1 (161ピンFBGA)	H13
				V850E/MA2 (100ピンLQFP)	59
PCM4	$\overline{\text{REFRQ}}$	-	-	V850E/MA1 (144ピンLQFP)	87
				V850E/MA1 (161ピンFBGA)	H11
				V850E/MA2 (100ピンLQFP)	57
PCM5	SELEFRQ	-	-	V850E/MA1 (144ピンLQFP)	86
				V850E/MA1 (161ピンFBGA)	J13
				V850E/MA2 (100ピンLQFP)	-

図5 - 3 端子等価回路3

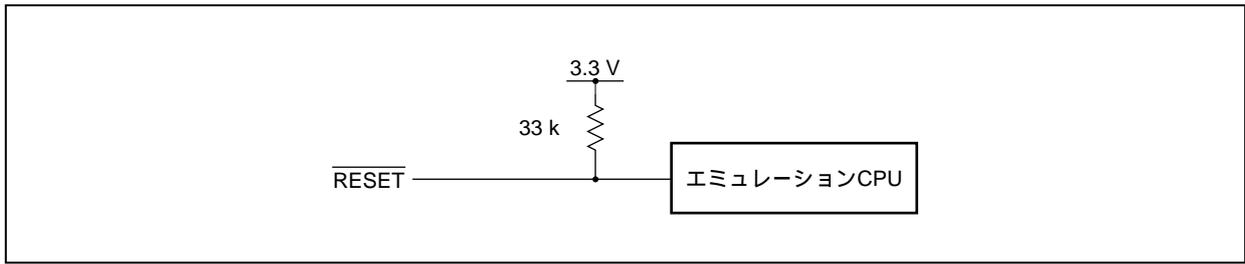


表5 - 3 対応端子一覧 (端子等価回路3)

端子名1	対象デバイス	ピン番号
RESET	V850E/MA1 (144ピンLQFP)	59
	V850E/MA1 (161ピンFBGA)	L9
	V850E/MA2 (100ピンLQFP)	37

図5 - 4 端子等価回路4

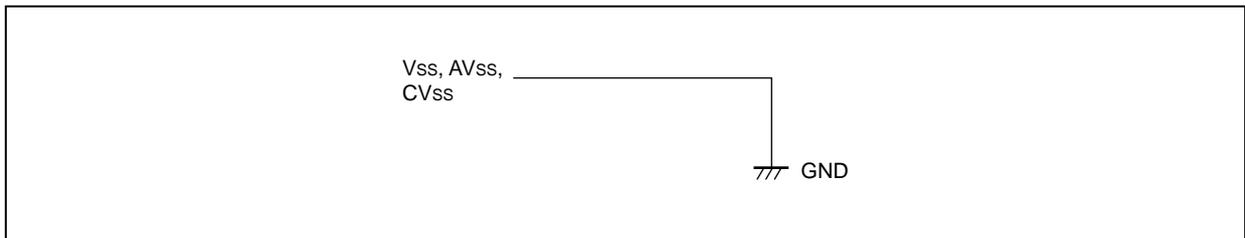


表5 - 4 対応端子一覧 (端子等価回路4)

端子名1	対象デバイス	ピン番号
Vss	V850E/MA1 (144ピンLQFP)	9, 28, 113, 125, 135, 48, 38, 99, 82
	V850E/MA1 (161ピンFBGA)	B5, B8, C11, D1, E14, K2, K13, M6, P2
	V850E/MA2 (100ピンLQFP)	12, 34, 56, 84, 94
AVss0	V850E/MA1 (144ピンLQFP)	72
	V850E/MA1 (161ピンFBGA)	N13
	V850E/MA2 (100ピンLQFP)	50
CVss	V850E/MA1 (144ピンLQFP)	64
	V850E/MA1 (161ピンFBGA)	N10
	V850E/MA2 (100ピンLQFP)	42

図5 - 5 端子等価回路5



表5 - 5 対応端子一覧 (端子等価回路5)

端子名1	端子名2	パッケージ	ピン番号
CV <sub>DD</sub>	-	V850E/MA1 (144ピンLQFP)	61
		V850E/MA1 (161ピンFBGA)	P9
		V850E/MA2 (100ピンLQFP)	39
MODE2	V <sub>PP</sub>	V850E/MA1 (144ピンLQFP)	18
		V850E/MA1 (161ピンFBGA)	G1
		V850E/MA2 (100ピンLQFP)	-
X2	-	V850E/MA1 (144ピンLQFP)	62
		V850E/MA1 (161ピンFBGA)	N9
		V850E/MA2 (100ピンLQFP)	40
NC	-	V850E/MA1 (144ピンLQFP)	-
		V850E/MA1 (161ピンFBGA)	A1, A5, A10, B1, B14, C1, C14, D14, E5, L1, M1, M14, N1, N14, P5, P11, P14
		V850E/MA2 (100ピンLQFP)	-

図5 - 6 端子等価回路6

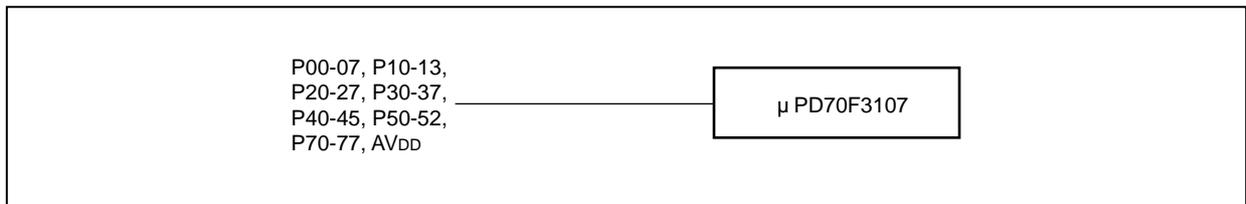


表5 - 6 対応端子一覧 (端子等価回路6) (1/4)

端子名1	端子名2	端子名3	対象デバイス	ピン番号
P00	PWM0	-	V850E/MA1 (144ピンLQFP)	26
			V850E/MA1 (161ピンFBGA)	K1
			V850E/MA2 (100ピンLQFP)	-
P01	TI000	INTP000	V850E/MA1 (144ピンLQFP)	25
			V850E/MA1 (161ピンFBGA)	J2
			V850E/MA2 (100ピンLQFP)	26
P02	INTP001	-	V850E/MA1 (144ピンLQFP)	24
			V850E/MA1 (161ピンFBGA)	J4
			V850E/MA2 (100ピンLQFP)	25
P03	TO00	-	V850E/MA1 (144ピンLQFP)	23
			V850E/MA1 (161ピンFBGA)	J1
			V850E/MA2 (100ピンLQFP)	24

表5 - 6 対応端子一覧 (端子等価回路6) (2/4)

端子名1	端子名2	端子名3	対象デバイス	ピン番号
P04	$\overline{\text{DMARQ0}}$	$\overline{\text{INTP100}}$	V850E/MA1 (144ピンLQFP)	22
			V850E/MA1 (161ピンFBGA)	H3
			V850E/MA2 (100ピンLQFP)	23
P05	$\overline{\text{DMARQ1}}$	$\overline{\text{INTP101}}$	V850E/MA1 (144ピンLQFP)	21
			V850E/MA1 (161ピンFBGA)	H2
			V850E/MA2 (100ピンLQFP)	22
P06	$\overline{\text{DMARQ2}}$	$\overline{\text{INTP102}}$	V850E/MA1 (144ピンLQFP)	20
			V850E/MA1 (161ピンFBGA)	H1
			V850E/MA2 (100ピンLQFP)	-
P07	$\overline{\text{DMARQ3}}$	$\overline{\text{INTP103}}$	V850E/MA1 (144ピンLQFP)	19
			V850E/MA1 (161ピンFBGA)	G2
			V850E/MA2 (100ピンLQFP)	-
P10	PWM1	-	V850E/MA1 (144ピンLQFP)	36
			V850E/MA1 (161ピンFBGA)	N2
			V850E/MA2 (100ピンLQFP)	-
P11	INTP020	TI010	V850E/MA1 (144ピンLQFP)	35
			V850E/MA1 (161ピンFBGA)	L3
			V850E/MA2 (100ピンLQFP)	30
P12	INTO011	-	V850E/MA1 (144ピンLQFP)	34
			V850E/MA1 (161ピンFBGA)	M2
			V850E/MA2 (100ピンLQFP)	29
P13	TO01	-	V850E/MA1 (144ピンLQFP)	33
			V850E/MA1 (161ピンFBGA)	M3
			V850E/MA2 (100ピンLQFP)	-
P20	NMI	-	V850E/MA1 (144ピンLQFP)	46
			V850E/MA1 (161ピンFBGA)	N5
			V850E/MA2 (100ピンLQFP)	32
P21	INTP020	TI020	V850E/MA1 (144ピンLQFP)	45
			V850E/MA1 (161ピンFBGA)	M5
			V850E/MA2 (100ピンLQFP)	-
P22	INTP021	-	V850E/MA1 (144ピンLQFP)	44
			V850E/MA1 (161ピンFBGA)	P4
			V850E/MA2 (100ピンLQFP)	-
P23	TO02	-	V850E/MA1 (144ピンLQFP)	43
			V850E/MA1 (161ピンFBGA)	L5
			V850E/MA2 (100ピンLQFP)	-
P24	$\overline{\text{TC0}}$	$\overline{\text{INTP110}}$	V850E/MA1 (144ピンLQFP)	42
			V850E/MA1 (161ピンFBGA)	N4
			V850E/MA2 (100ピンLQFP)	31
P25	$\overline{\text{TC1}}$	$\overline{\text{INTP111}}$	V850E/MA1 (144ピンLQFP)	41
			V850E/MA1 (161ピンFBGA)	P3
			V850E/MA2 (100ピンLQFP)	-

表5 - 6 対応端子一覧 (端子等価回路6) (3/4)

端子名1	端子名2	端子名3	対象デバイス	ピン番号
P26	$\overline{\text{TC2}}$	$\overline{\text{INTP112}}$	V850E/MA1 (144ピンLQFP)	40
			V850E/MA1 (161ピンFBGA)	M4
			V850E/MA2 (100ピンLQFP)	-
P27	$\overline{\text{TC3}}$	$\overline{\text{INTP113}}$	V850E/MA1 (144ピンLQFP)	39
			V850E/MA1 (161ピンFBGA)	N3
			V850E/MA2 (100ピンLQFP)	-
AV <sub>DD</sub>	AV <sub>REF</sub>	-	V850E/MA1 (144ピンLQFP)	71
			V850E/MA1 (161ピンFBGA)	N12
			V850E/MA2 (100ピンLQFP)	49
P30	SO2	$\overline{\text{INTP130}}$	V850E/MA1 (144ピンLQFP)	56
			V850E/MA1 (161ピンFBGA)	N8
			V850E/MA2 (100ピンLQFP)	-
P31	SI2	$\overline{\text{INTP131}}$	V850E/MA1 (144ピンLQFP)	55
			V850E/MA1 (161ピンFBGA)	L8
			V850E/MA2 (100ピンLQFP)	-
P32	$\overline{\text{SCK2}}$	$\overline{\text{INTP132}}$	V850E/MA1 (144ピンLQFP)	54
			V850E/MA1 (161ピンFBGA)	P7
			V850E/MA2 (100ピンLQFP)	-
P33	TXD2	$\overline{\text{INTP133}}$	V850E/MA1 (144ピンLQFP)	53
			V850E/MA1 (161ピンFBGA)	N7
			V850E/MA2 (100ピンLQFP)	-
P34	RXD2	$\overline{\text{INTP120}}$	V850E/MA1 (144ピンLQFP)	52
			V850E/MA1 (161ピンFBGA)	M7
			V850E/MA2 (100ピンLQFP)	-
P35	$\overline{\text{INTP121}}$	-	V850E/MA1 (144ピンLQFP)	51
			V850E/MA1 (161ピンFBGA)	P6
			V850E/MA2 (100ピンLQFP)	-
P36	$\overline{\text{INTP122}}$	-	V850E/MA1 (144ピンLQFP)	50
			V850E/MA1 (161ピンFBGA)	L7
			V850E/MA2 (100ピンLQFP)	-
P37	ADTRG	INTP123	V850E/MA1 (144ピンLQFP)	49
			V850E/MA1 (161ピンFBGA)	N6
			V850E/MA2 (100ピンLQFP)	-
P40	TXD0	SO0	V850E/MA1 (144ピンLQFP)	70
			V850E/MA1 (161ピンFBGA)	M11
			V850E/MA2 (100ピンLQFP)	48
P41	RXD0	SI0	V850E/MA1 (144ピンLQFP)	69
			V850E/MA1 (161ピンFBGA)	P13
			V850E/MA2 (100ピンLQFP)	47
P42	$\overline{\text{SCK0}}$	-	V850E/MA1 (144ピンLQFP)	68
			V850E/MA1 (161ピンFBGA)	N11
			V850E/MA2 (100ピンLQFP)	46

表5 - 6 対応端子一覧 (端子等価回路6) (4/4)

端子名1	端子名2	端子名3	対象デバイス	ピン番号
P43	TXD1	SC1	V850E/MA1 (144ピンLQFP)	67
			V850E/MA1 (161ピンFBGA)	L10
			V850E/MA2 (100ピンLQFP)	45
P44	RXD1	SI1	V850E/MA1 (144ピンLQFP)	66
			V850E/MA1 (161ピンFBGA)	P12
			V850E/MA2 (100ピンLQFP)	44
P45	SCK1	-	V850E/MA1 (144ピンLQFP)	65
			V850E/MA1 (161ピンFBGA)	M10
			V850E/MA2 (100ピンLQFP)	43
P50	INTP030	TI30	V850E/MA1 (144ピンLQFP)	85
			V850E/MA1 (161ピンFBGA)	J12
			V850E/MA2 (100ピンLQFP)	-
P51	INTP031	-	V850E/MA1 (144ピンLQFP)	84
			V850E/MA1 (161ピンFBGA)	J14
			V850E/MA2 (100ピンLQFP)	-
P52	TO03	-	V850E/MA1 (144ピンLQFP)	83
			V850E/MA1 (161ピンFBGA)	J11
			V850E/MA2 (100ピンLQFP)	-
P70	ANI0	-	V850E/MA1 (144ピンLQFP)	80
			V850E/MA1 (161ピンFBGA)	K12
			V850E/MA2 (100ピンLQFP)	54
P71	ANI1	-	V850E/MA1 (144ピンLQFP)	79
			V850E/MA1 (161ピンFBGA)	K11
			V850E/MA2 (100ピンLQFP)	53
P72	ANI2	-	V850E/MA1 (144ピンLQFP)	78
			V850E/MA1 (161ピンFBGA)	L14
			V850E/MA2 (100ピンLQFP)	52
P73	ANI3	-	V850E/MA1 (144ピンLQFP)	77
			V850E/MA1 (161ピンFBGA)	L13
			V850E/MA2 (100ピンLQFP)	51
P74	ANI4	-	V850E/MA1 (144ピンLQFP)	76
			V850E/MA1 (161ピンFBGA)	L12
			V850E/MA2 (100ピンLQFP)	-
P75	ANI5	-	V850E/MA1 (144ピンLQFP)	75
			V850E/MA1 (161ピンFBGA)	M13
			V850E/MA2 (100ピンLQFP)	-
P76	ANI6	-	V850E/MA1 (144ピンLQFP)	74
			V850E/MA1 (161ピンFBGA)	M12
			V850E/MA2 (100ピンLQFP)	-
P77	ANI7	-	V850E/MA1 (144ピンLQFP)	73
			V850E/MA1 (161ピンFBGA)	L11
			V850E/MA2 (100ピンLQFP)	-

図5 - 7 端子等価回路7

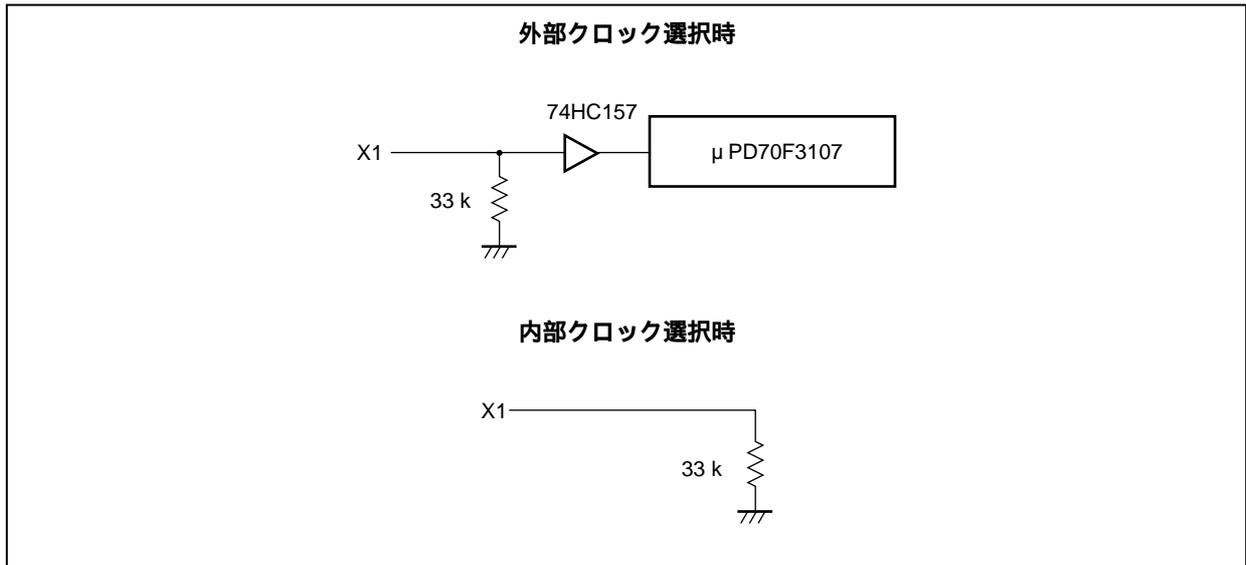


表5 - 7 対応端子一覧 (端子等価回路7)

端子名1	パッケージ	ピン番号
X1	V850E/MA1 (144ピンLQFP)	63
	V850E/MA1 (161ピンFBGA)	P10
	V850E/MA2 (100ピンLQFP)	41

図5 - 8 端子等価回路8

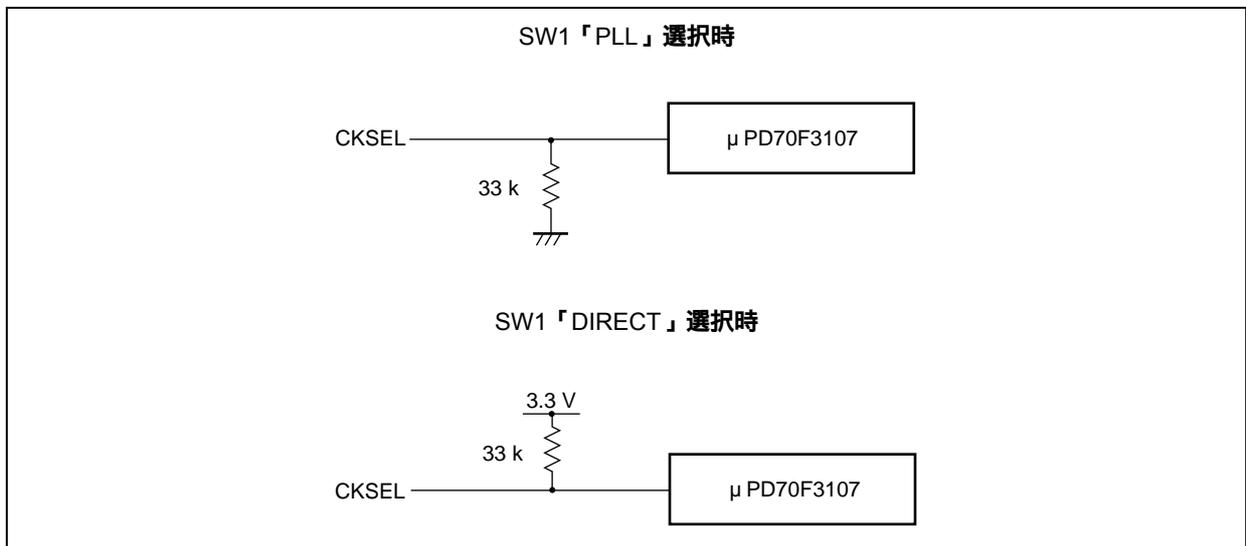


表5 - 8 対応端子一覧 (端子等価回路8)

端子名1	パッケージ	ピン番号
CKSEL	V850E/MA1 (144ピンLQFP)	60
	V850E/MA1 (161ピンFBGA)	M9
	V850E/MA2 (100ピンLQFP)	38

図5 - 9 端子等価回路9

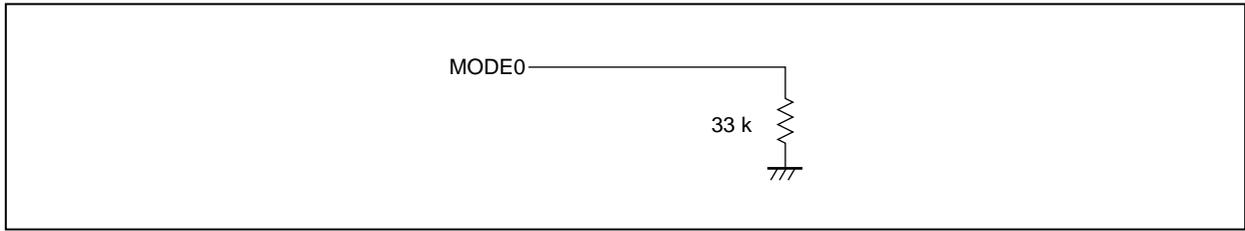


表5 - 9 対応端子一覧 (端子等価回路9)

端子名1	パッケージ	ピン番号
MODE0	V850E/MA1 (144ピンLQFP)	58
	V850E/MA1 (161ピンFBGA)	M8
	V850E/MA2 (100ピンLQFP)	36

図5 - 10 端子等価回路10

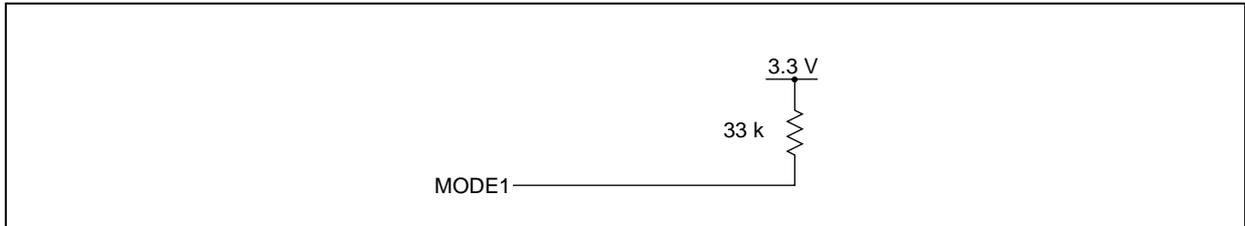


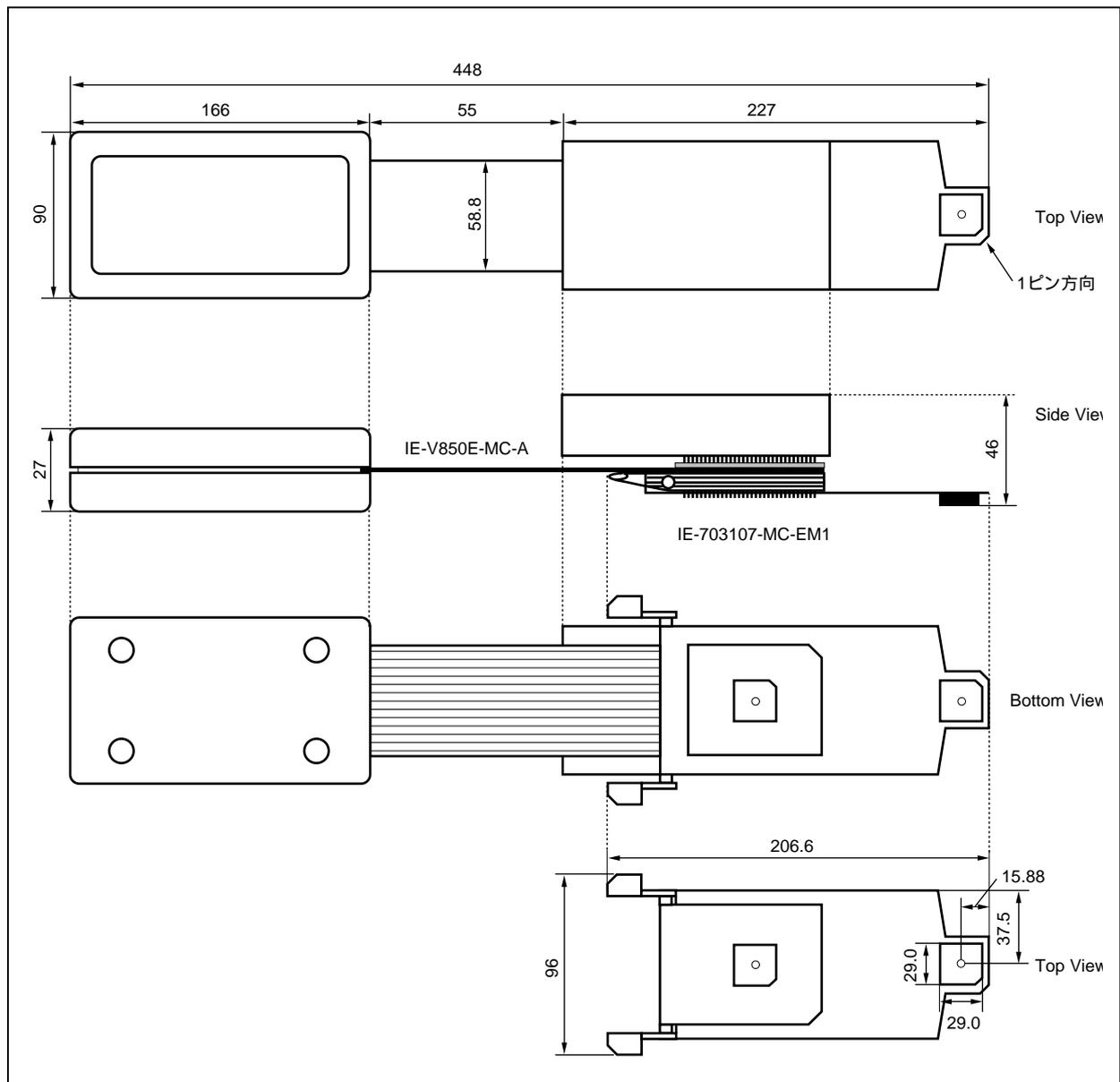
表5 - 10 対応端子一覧 (端子等価回路10)

端子名1	パッケージ	ピン番号
MODE1	V850E/MA1 (144ピンLQFP)	57
	V850E/MA1 (161ピンFBGA)	P8
	V850E/MA2 (100ピンLQFP)	35

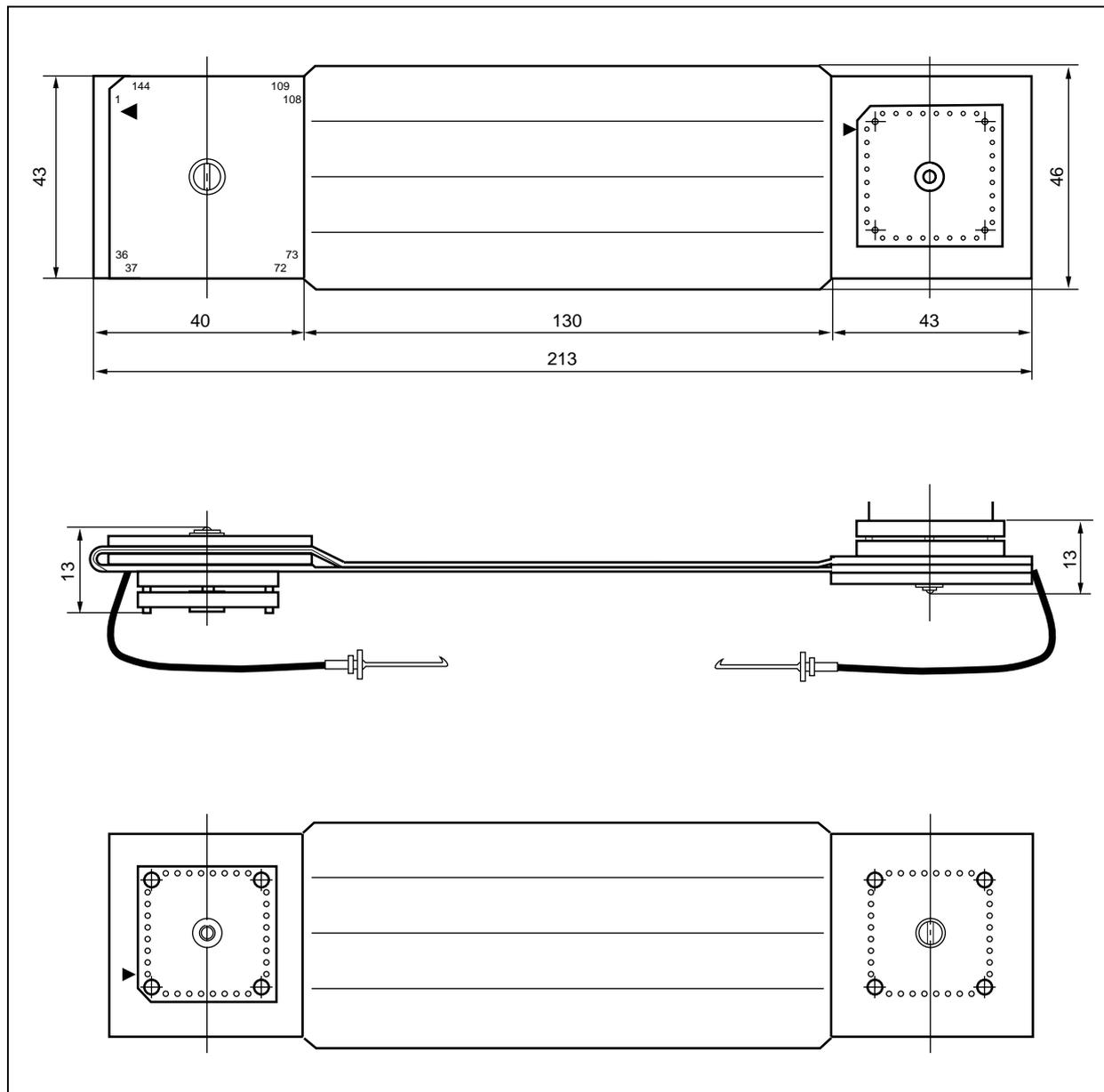
# 付録A 製品外形図

## A. 1 対応パッケージの製品外形図

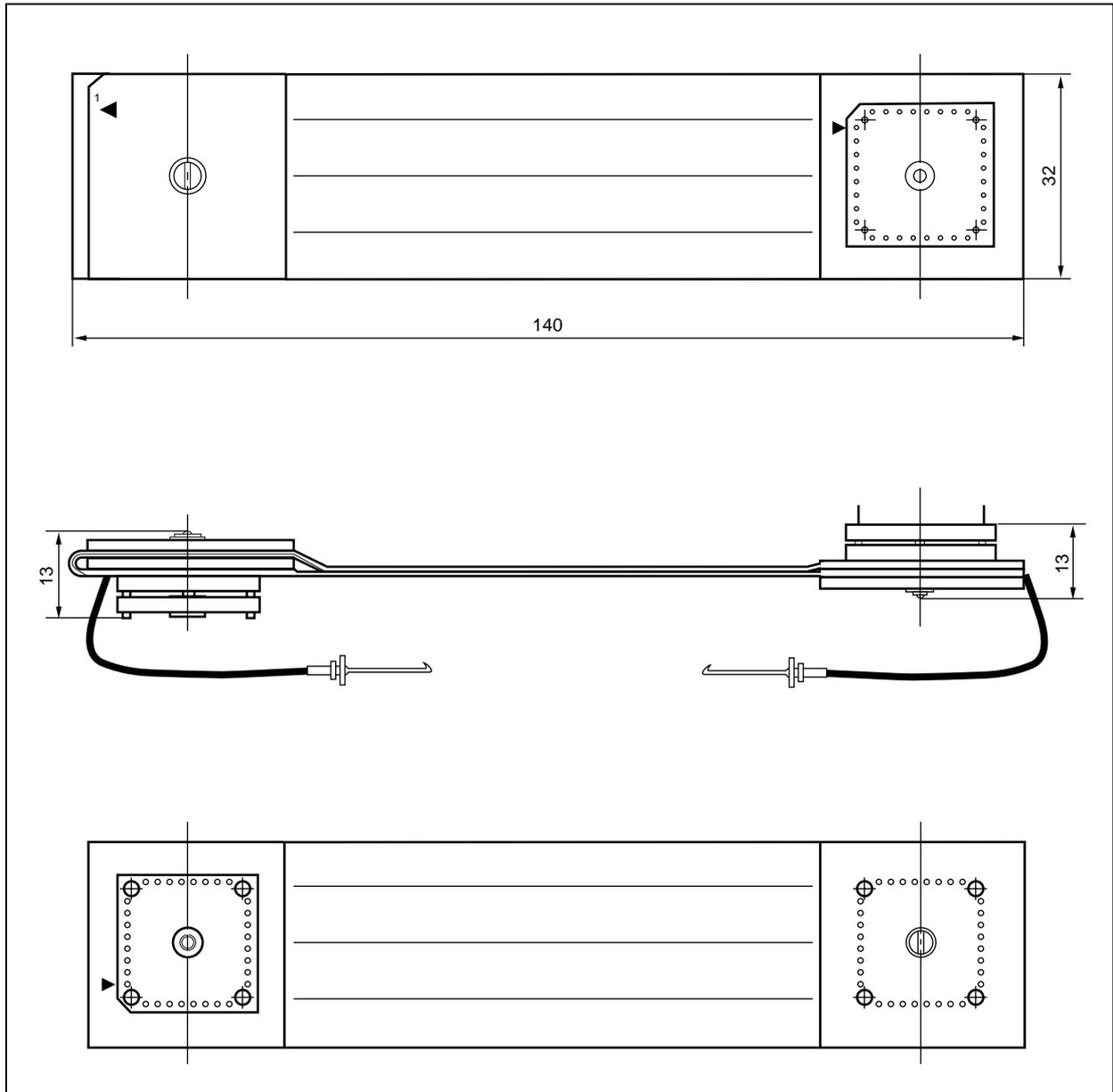
(1) IE-V850E-MC-A + IE-703107-MC-EM1 (単位 : mm)



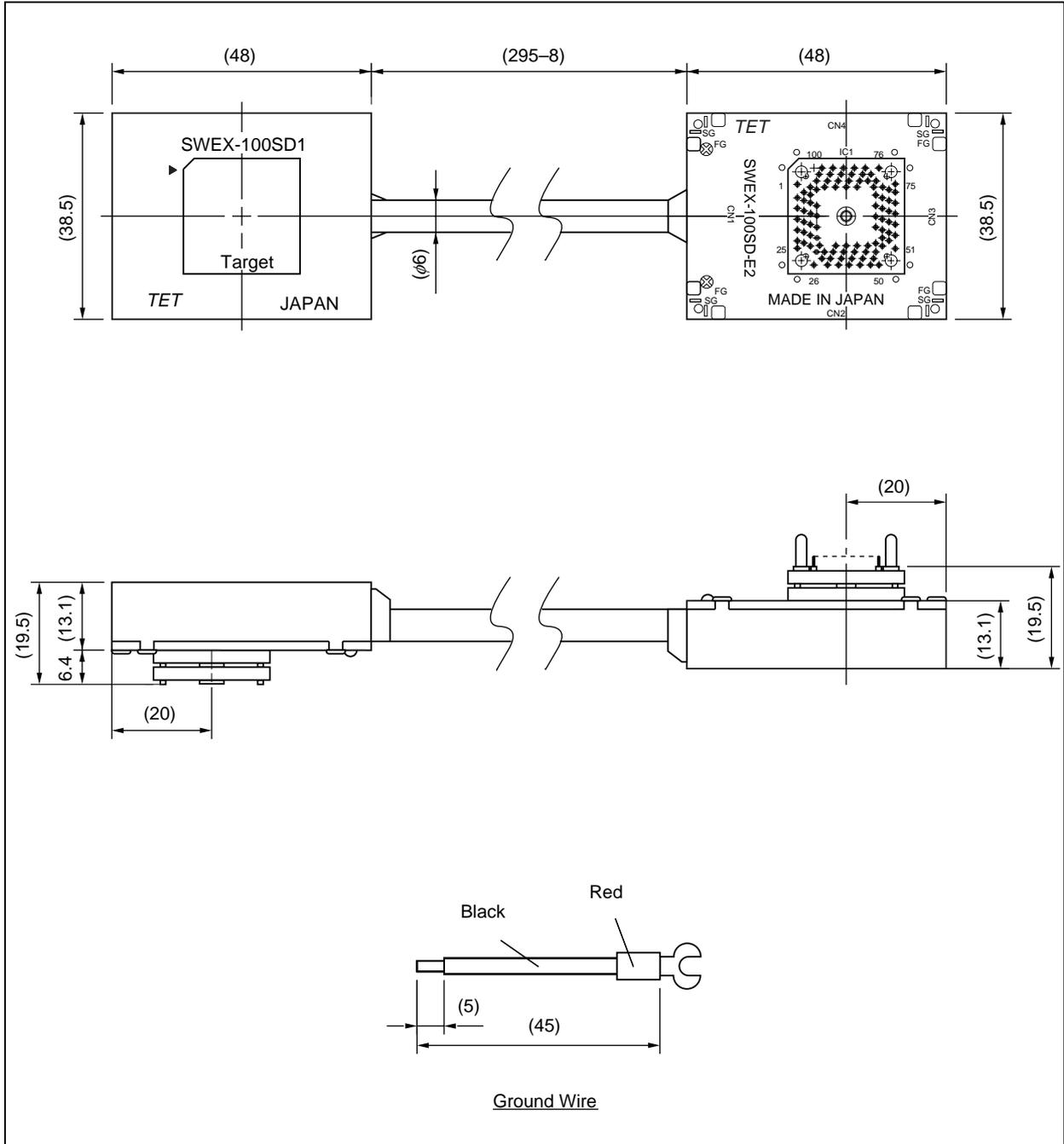
(2) SC-144SDN (単位 : mm)



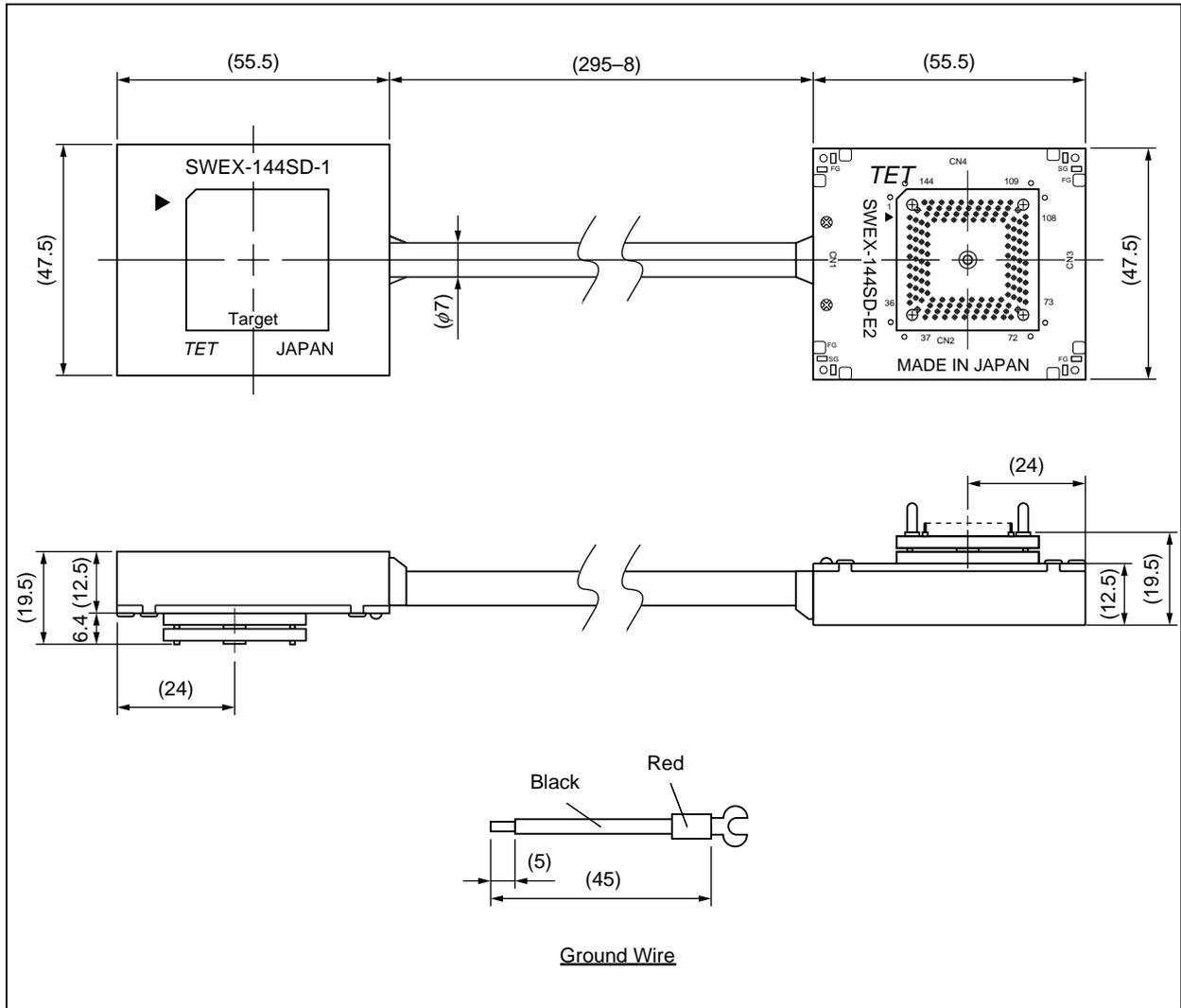
(3) SC-100SDN (単位 : mm)



(4) SWEX-100SD-1 (単位: mm)

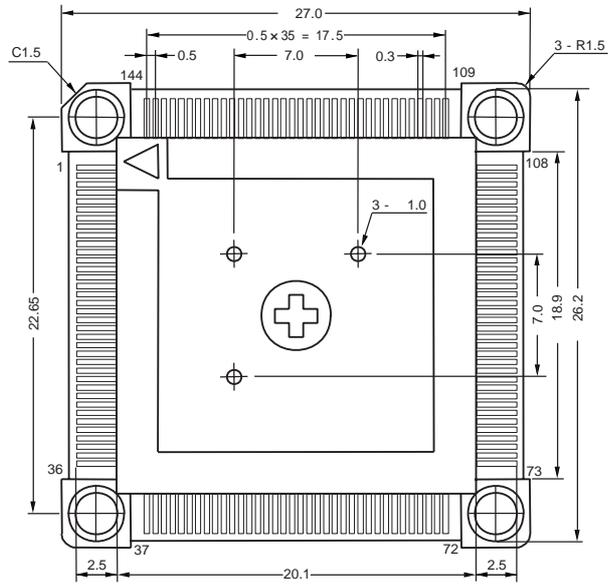


(5) SWEX-144SD-1 (単位: mm)

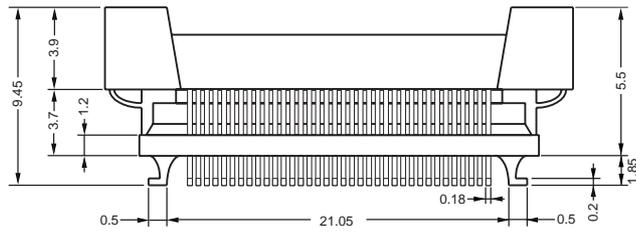


(6) NQPACK144SD (単位: mm)

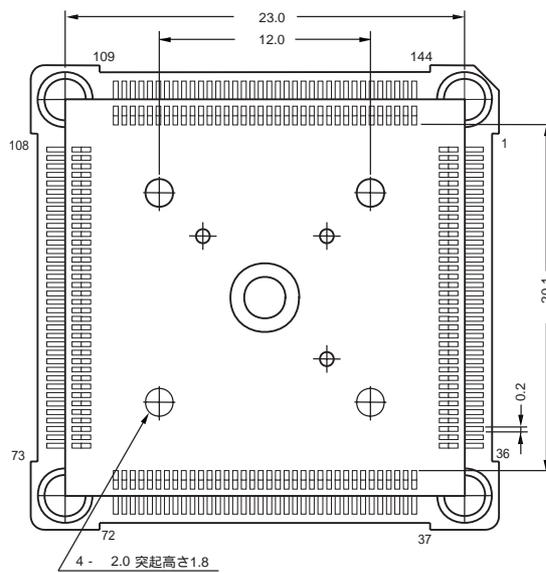
【Top View】



【Side View】

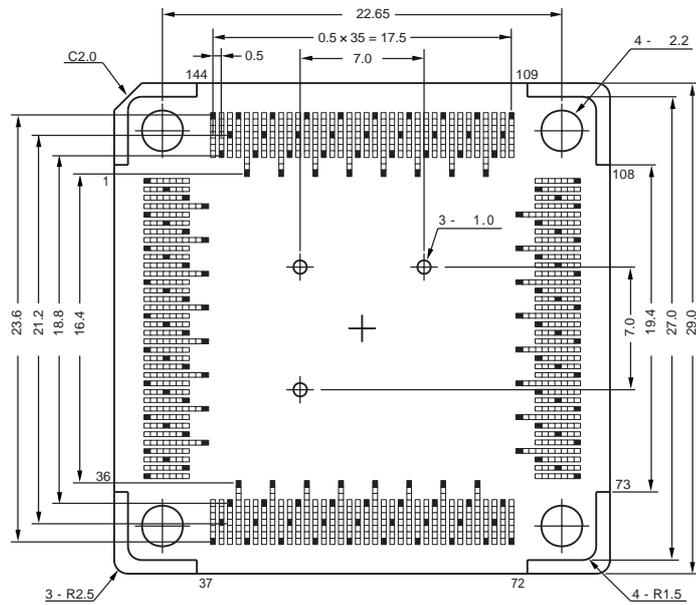


【Bottom View】

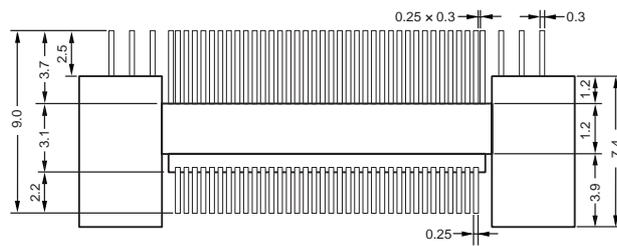


(7) YQPACK144SD (単位: mm)

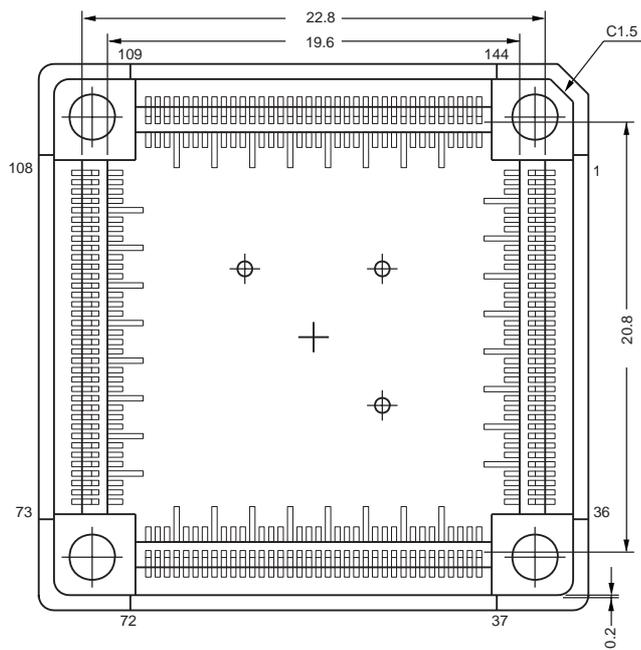
【Top View】



【Side View】

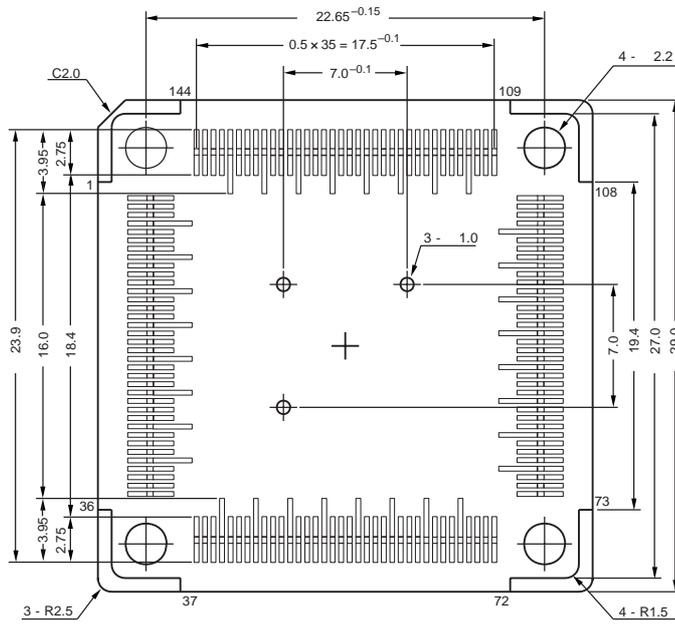


【Bottom View】

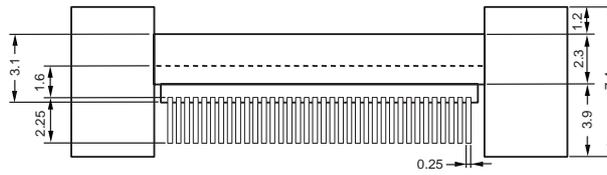


(8) HQPACK144SD (単位: mm)

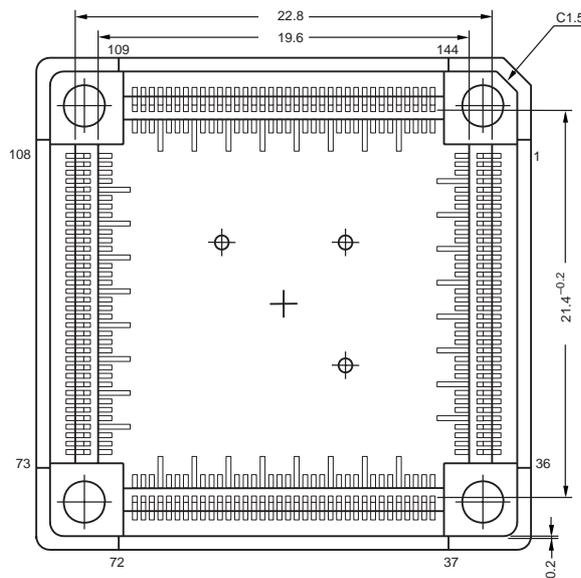
【Top View】



【Side View】



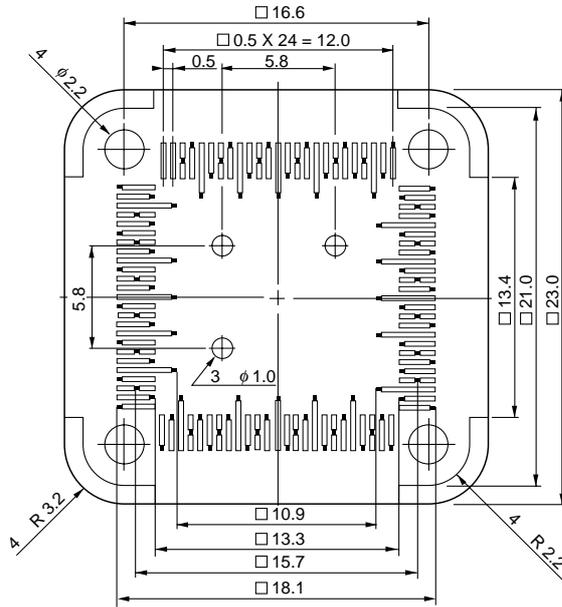
【Bottom View】



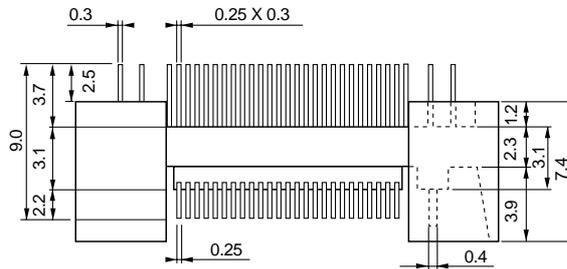


(10) YQPACK100SD (単位 : mm)

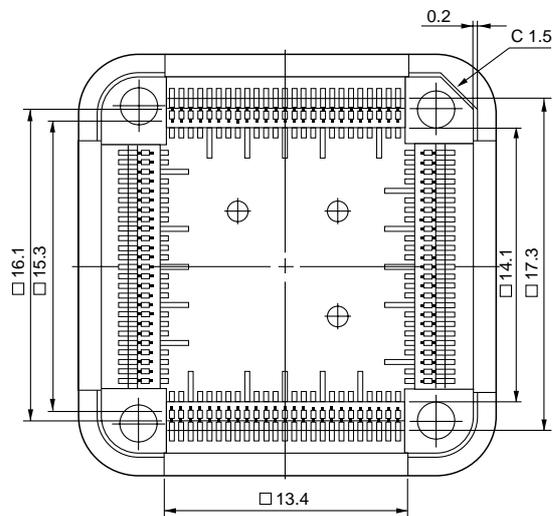
【Top View】



【Side View】

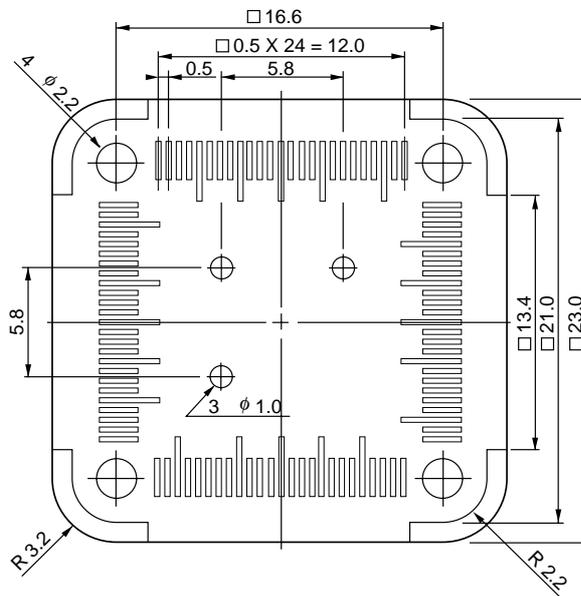


【Bottom View】

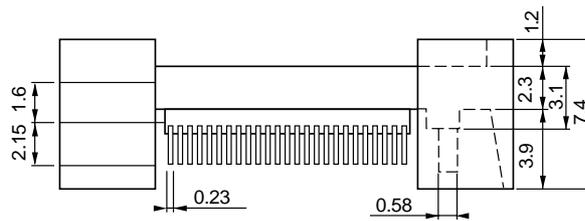


(11) HQPACK100SD (単位: mm)

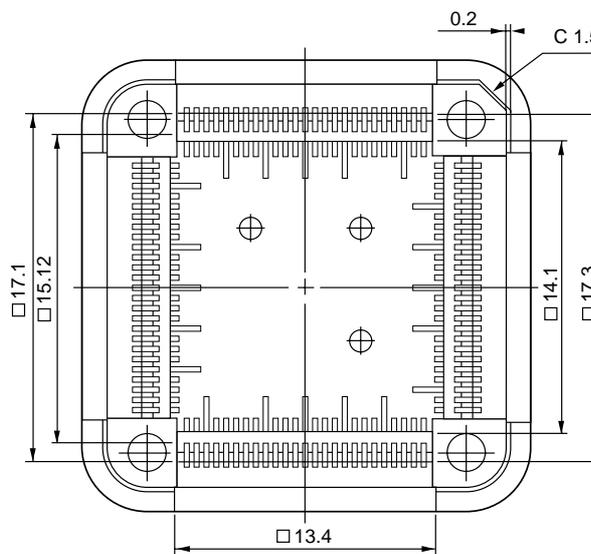
【Top View】



【Side View】

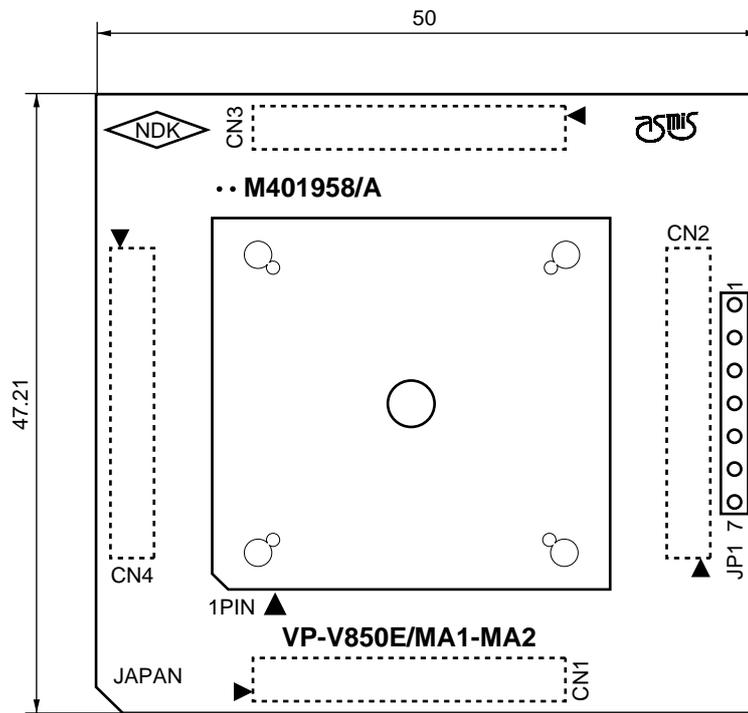


【Bottom View】

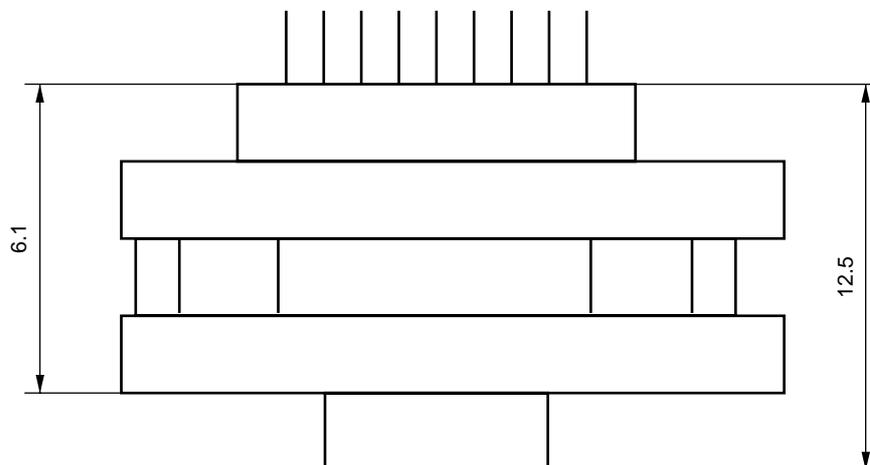


(12) VP-V850E/MA1-MA2 (単位: mm)

【Top View】

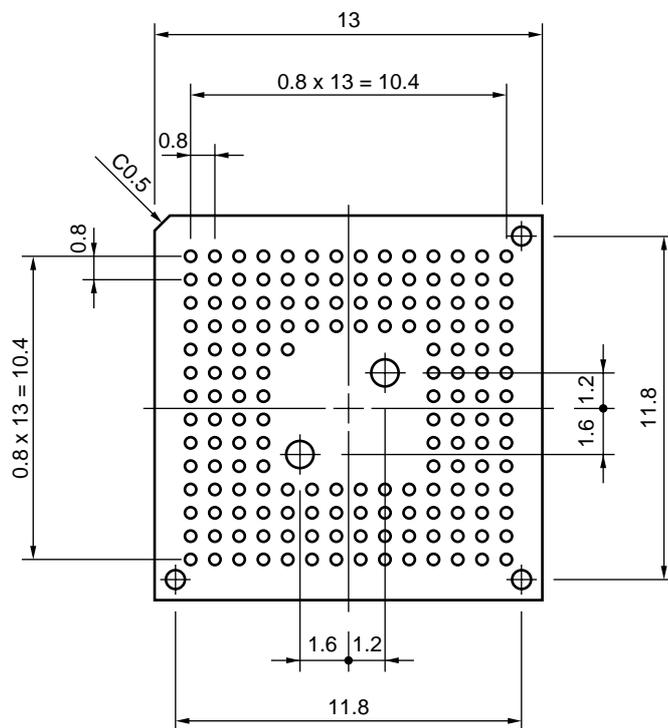


【Side View】

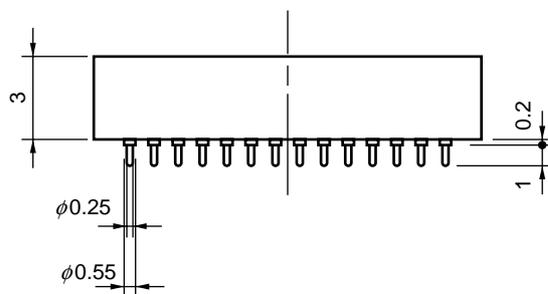


(13) CSSOCKET161A1413N01N (単位: mm)

【Top View】

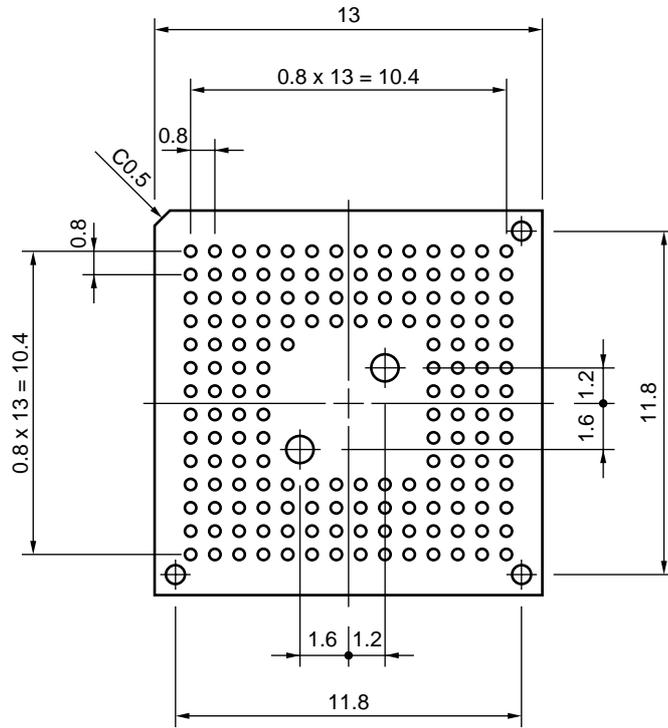


【Side View】

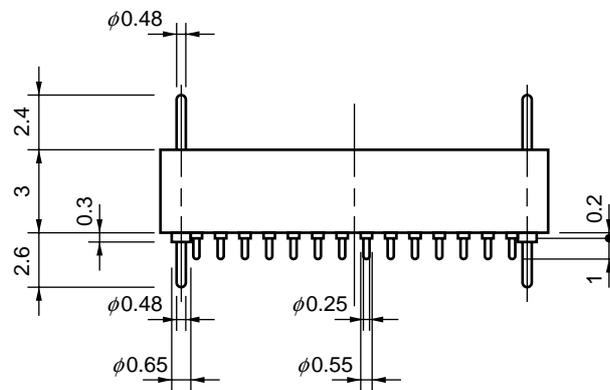


(14) CSSOCKET161A1413N01 (単位 : mm)

【Top View】

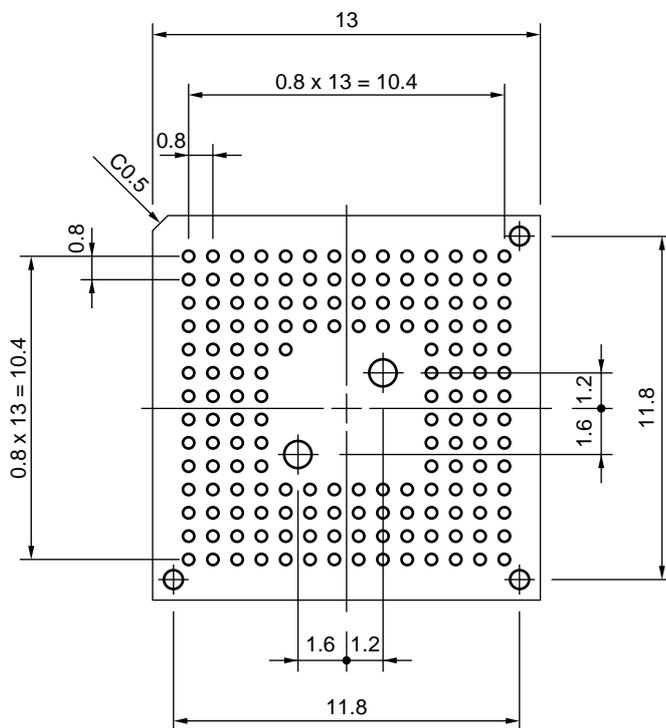


【Side View】

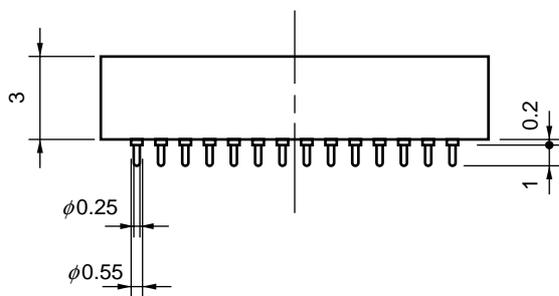


(15) CSSOCKET161A1413N01S1 (単位 : mm)

【Top View】

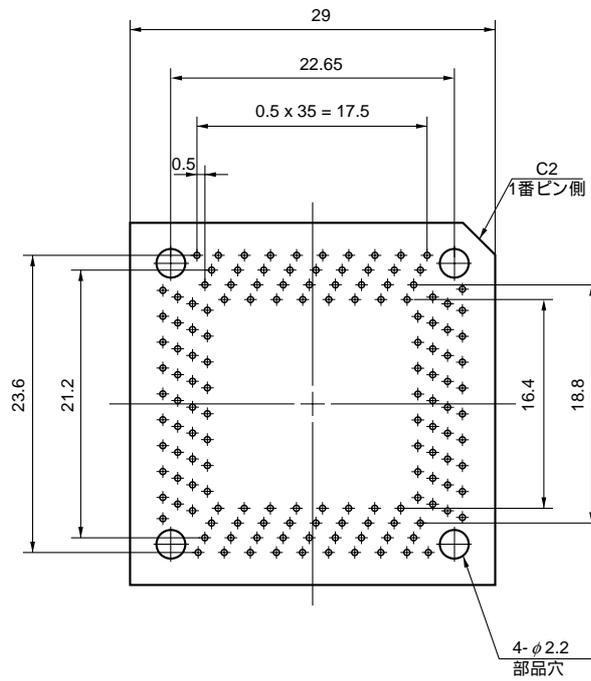


【Side View】

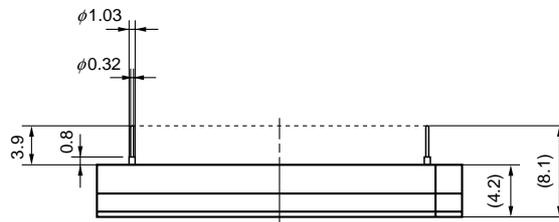


(16) CSICE161A1413N02 (単位: mm)

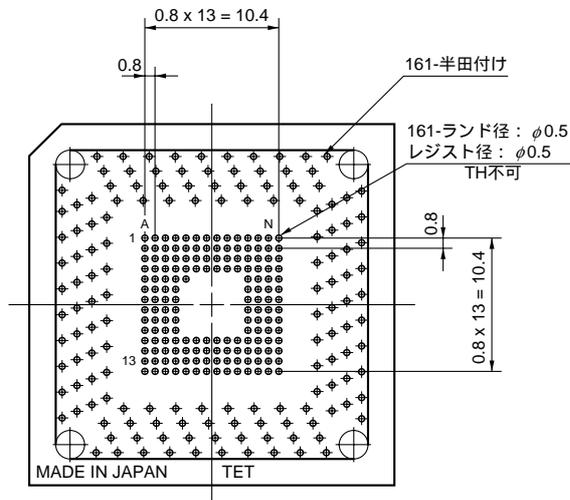
【Top View】



【Side View】

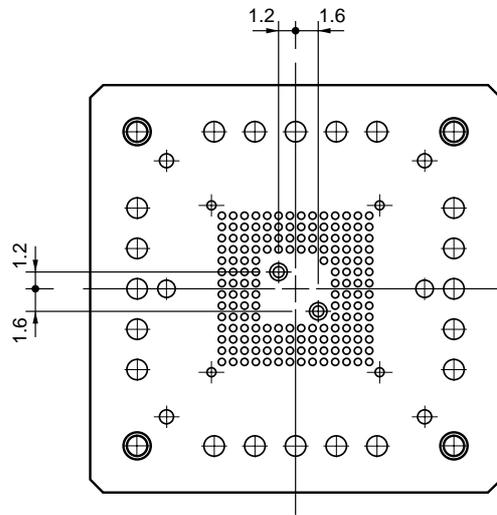


【Bottom View】

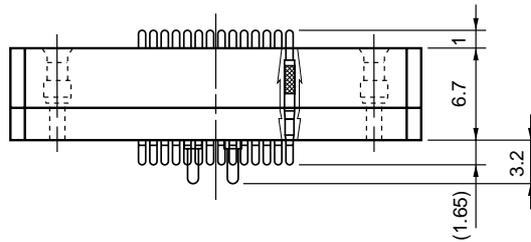


(17) LSPACK161A1413N01 (CSICE, デバイス実装カバー未使用時) (単位: mm)

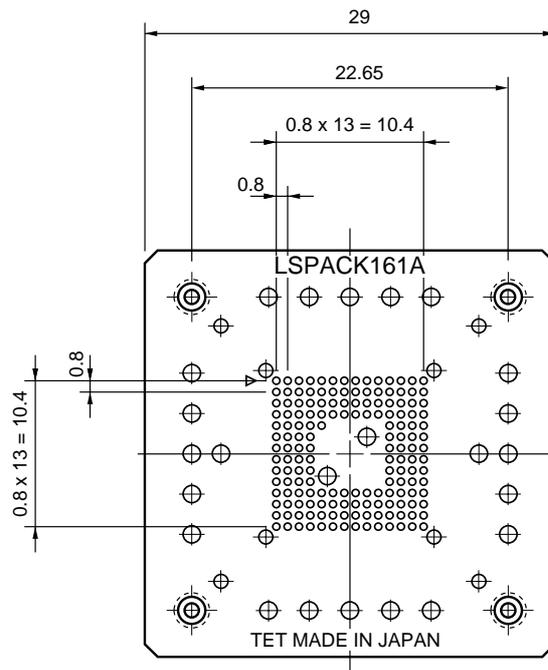
【Top View】



【Side View】

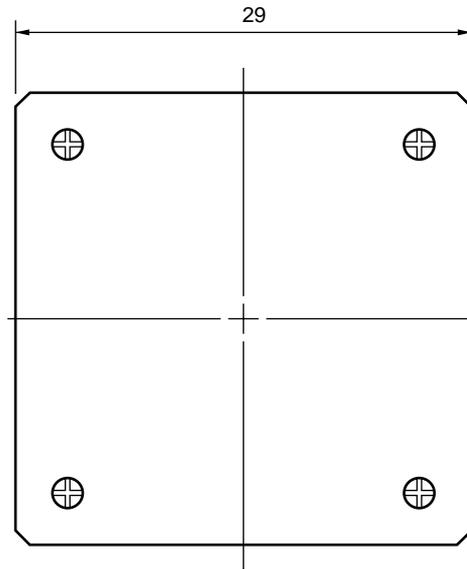


【Bottom View】

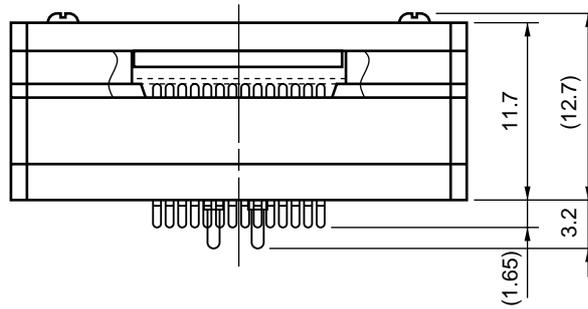


(18) LSPACK161A1413N01 (デバイス実装カバー使用時) (単位: mm)

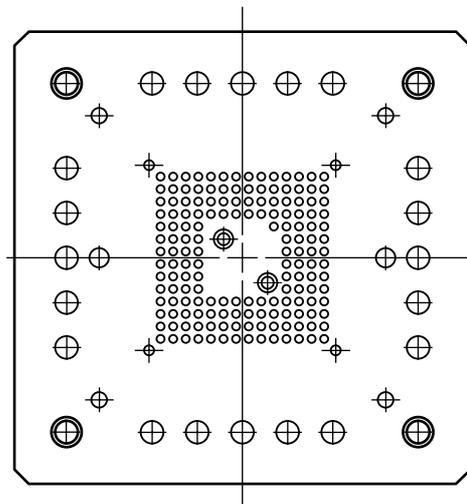
【Top View】



【Side View】



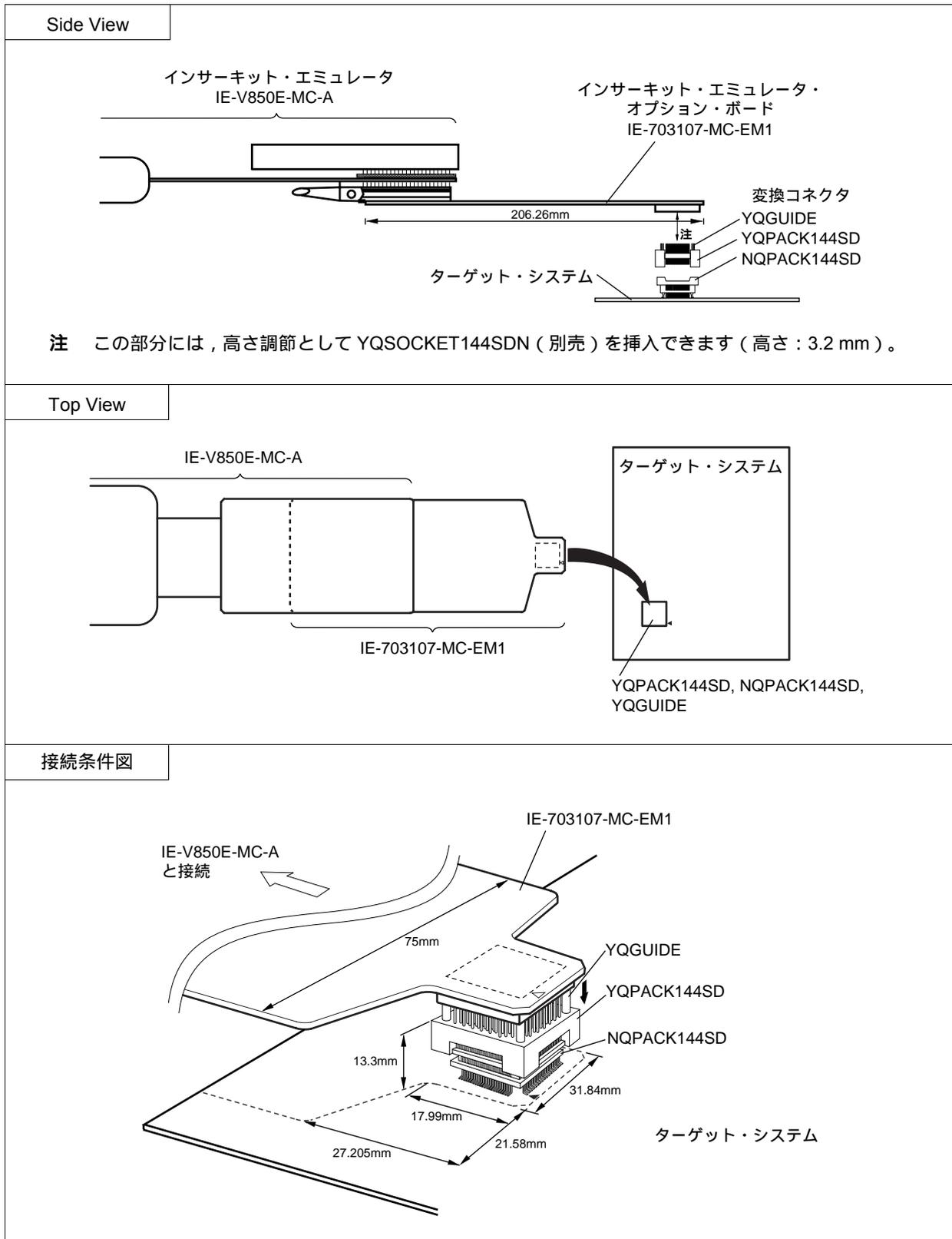
【Bottom View】



## A. 2 インサーキット・エミュレータ・オプション・ボードと変換コネクタの接続条件図

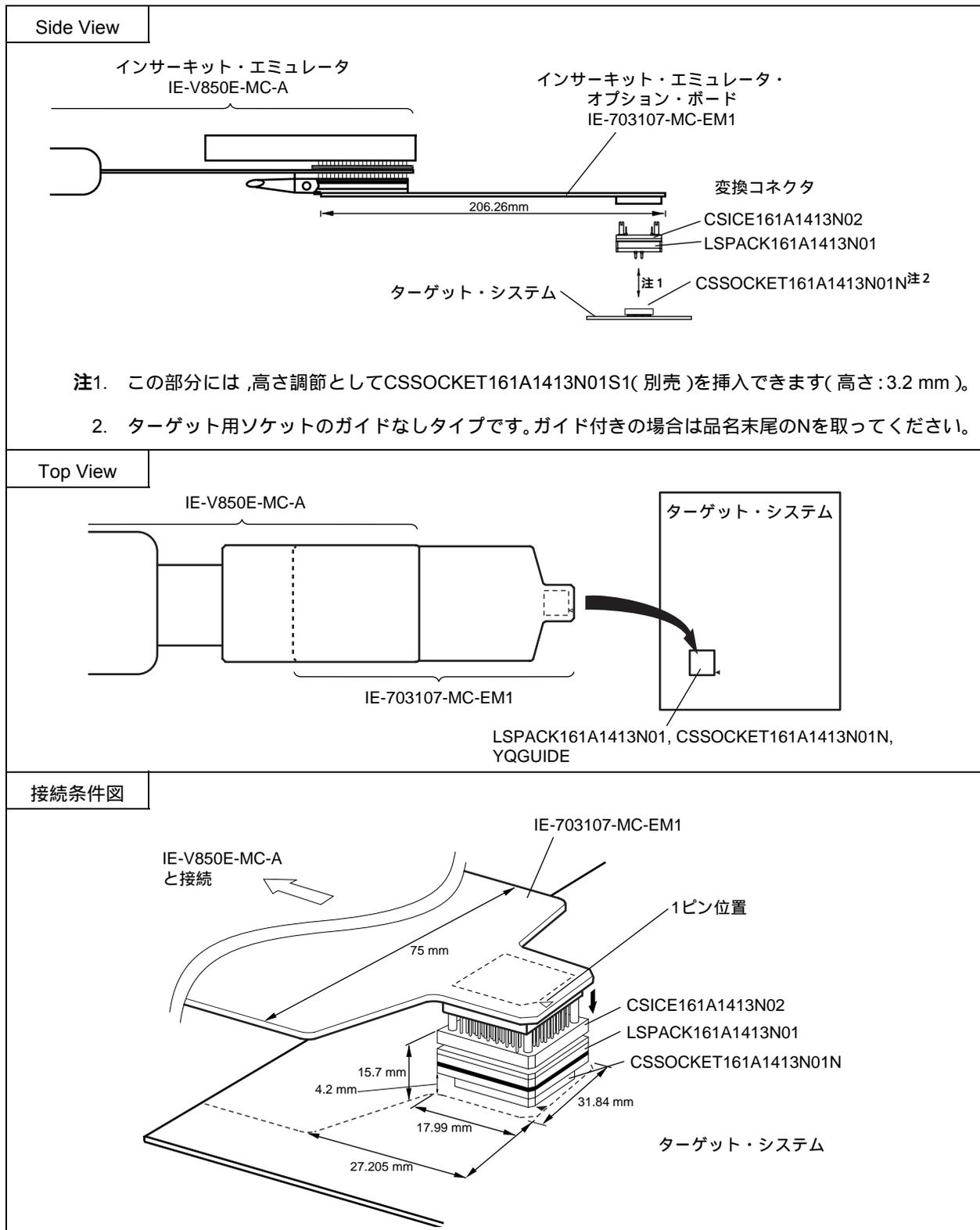
インサーキット・エミュレータ・オプション・ボードと変換コネクタの接続条件図を次に示します。この構成によってターゲット・システム上に実装する部品の形状などを考慮してシステム設計をしてください。

(1) V850E/MA1 144ピン・プラスチックLQFP (ファインピッチ) (20×20) の場合

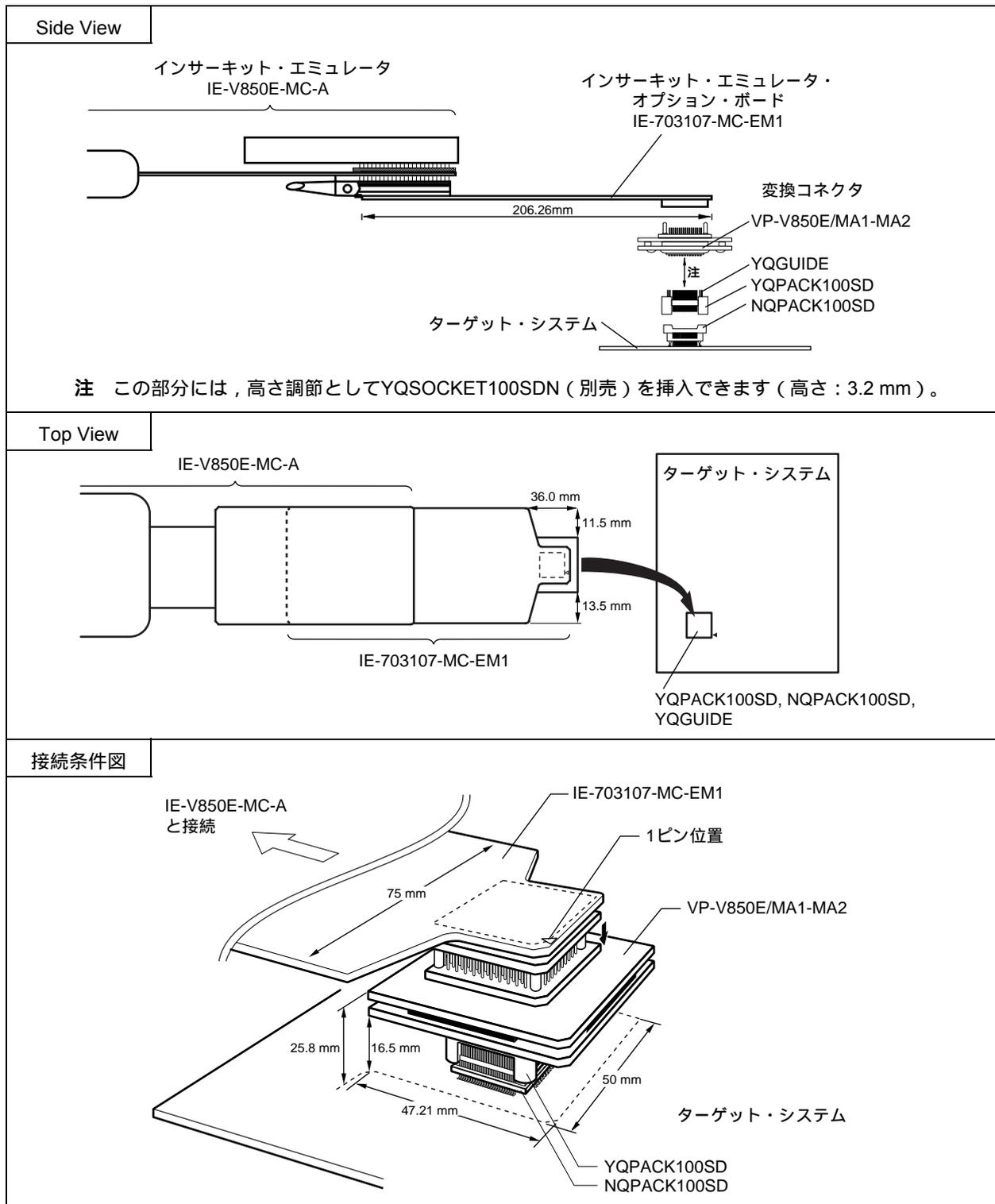


備考 161ピン・プラスチックFBGAパッケージ用の変換コネクタは開発中です。

(2) V850E/MA1 161ピン・プラスチックFBGA (13×13) の場合

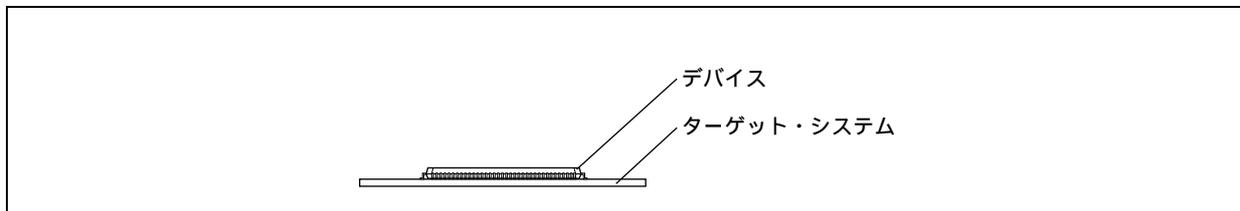


(3) V850E/MA2 100ピン・プラスチックLQFP (ファインピッチ) (14×14) の場合



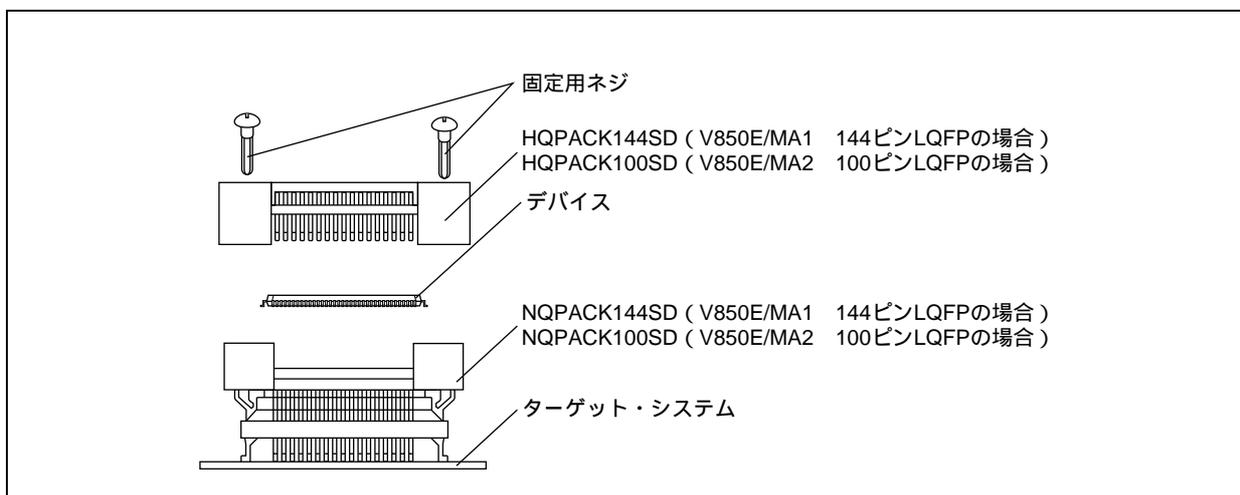
## 付録B ターゲット接続用コネクタの使用例

(1) デバイスをターゲット・システムに直付けする場合（ターゲット接続用コネクタ未使用）

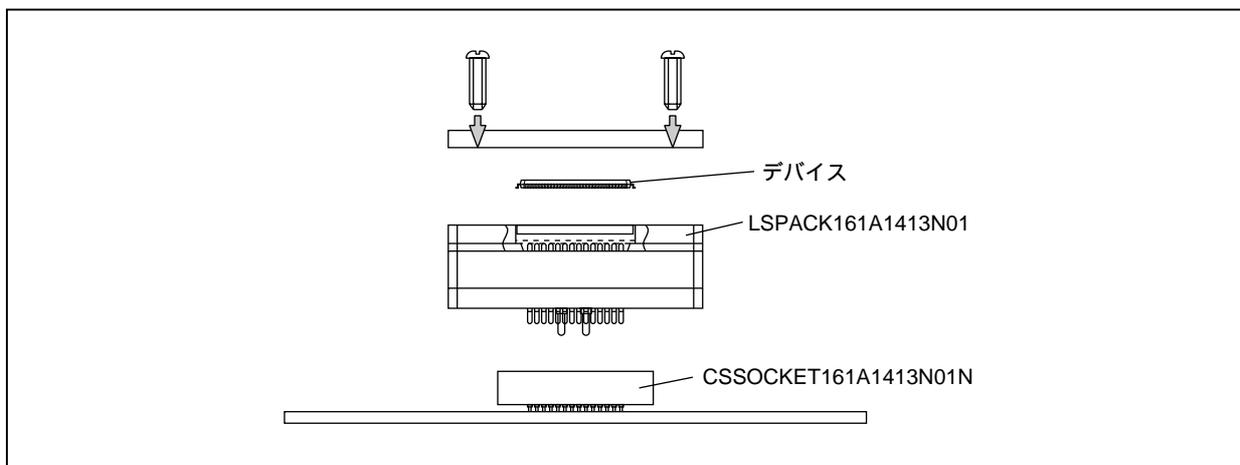


(2) ターゲット接続用コネクタを用いてデバイスを使用する場合

(a) LQFPパッケージの場合



(b) FBGAパッケージの場合



## 付録C ターゲット接続用コネクタ

### C.1 使用方法（LQFPパッケージの場合）

#### (1) NQPACK144SDをターゲット・システムに実装する場合

NQPACK144SDまたは100SD底面の4本の突起（角）の先端に2液硬化型エポキシ系接着剤（硬化時間30分以上）を塗布し、ターゲット・システムに接着固定します。正しく接着固定しないと、ターゲット・システムからエミュレータを取り外すときに、プリント基板のパッドがはがれる場合があります。

NQPACK144SDまたは100SDのリードとターゲット・システムのパッドの位置合わせが難しいときは、に従って位置合わせしてください。

NQPACK144SDまたは100SDに付属している位置合わせ用ガイド・ピン（NQGUIDE）を、NQPACK144SDまたは100SDの上面のピン穴から差し込み、位置合わせをします（図C-1参照）。

部品穴は $\phi = 1.0 \text{ mm}$ 、ノンスルー・ホールは3箇所です（付録A 製品外形図参照）。

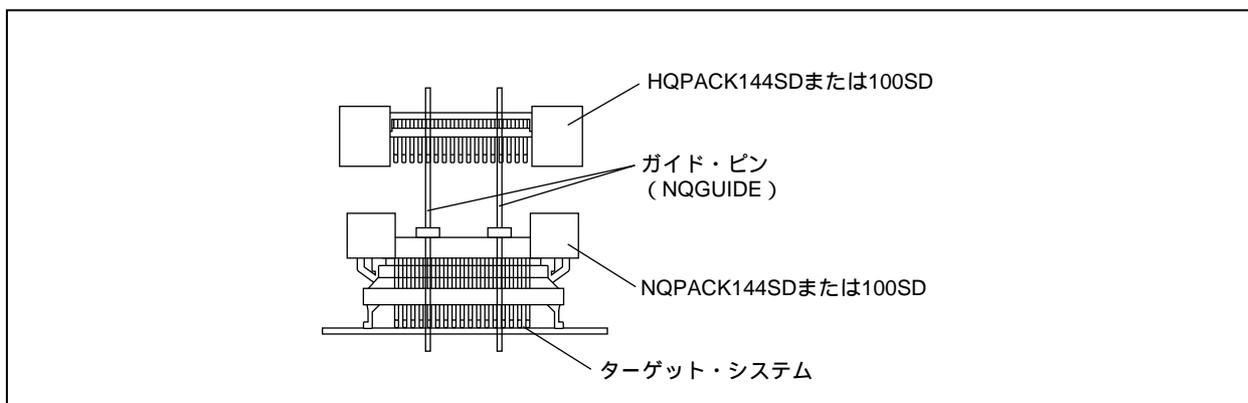
HQPACK144SDまたは100SDを装着してから、NQPACK144SDまたは100SDをターゲット・システムに半田付けしてください。

半田付け時にフラックス、半田などが飛散して、NQPACK144SDまたは100SDのコンタクト・ピンに付着するなどのトラブルを防ぐためです。

半田付け推奨条件...リフロ : 240 , 20秒以内  
端子部分加熱 : 240 , 10秒以内（1端子当たり）

ガイド・ピンを取り去ります。

図C-1 NQPACK144SDまたは100SDの実装



備考 NQPACK144SDまたは100SD : ターゲット接続用コネクタ

HQPACK144SDまたは100SD : デバイス搭載用カバー

## (2) デバイスを搭載する場合

**注意** デバイスをNQPACK144SDまたは100SDに装着する前に樹脂のバリ、端子の折れや曲がり、バリなどの異常がないかを確認してください。また、HQPACK144SDまたは100SDでカバーする場合、HQPACK144SDまたは100SDの押さえピンに折れや曲がりがないか確認してから装着してください。ピンの折れや曲がりがあった場合は、ナイフの刃のような薄い平面状のものを使って矯正してください。

デバイスをNQPACK144SDまたは100SDに装着する前に、NQPACK144SDまたは100SD上に汚れがないことと、デバイスの端子の平行性（平面性）を確認してください。

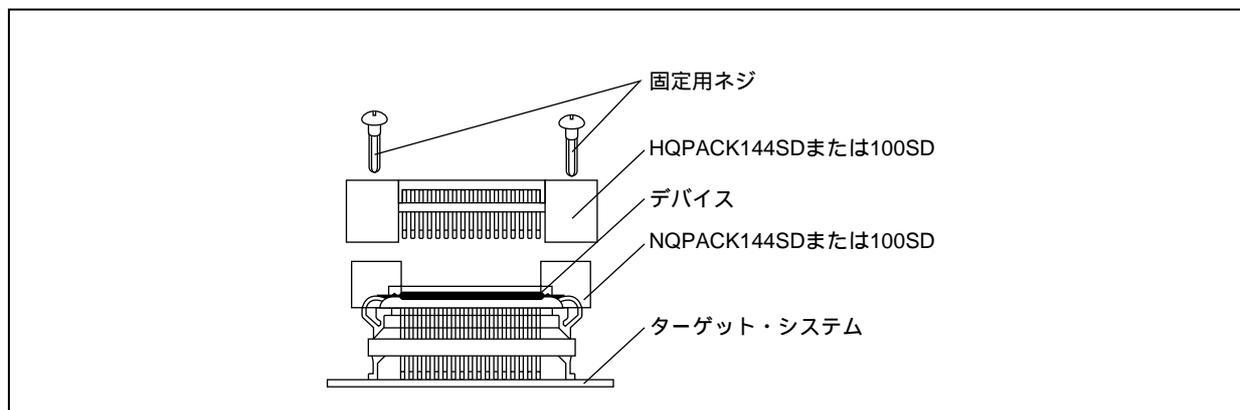
続いてNQPACK144SDまたは100SDをターゲット・ボードに実装したあとデバイスを搭載し、HQPACK144SDまたは100SDをセットします（図C-2参照）。

HQPACK144SDまたは100SDに付属の固定用ネジ（4箇所：M2×6 mm）で、HQPACK144SDまたは100SDとデバイス、NQPACK144SDまたは100SDを固定します。

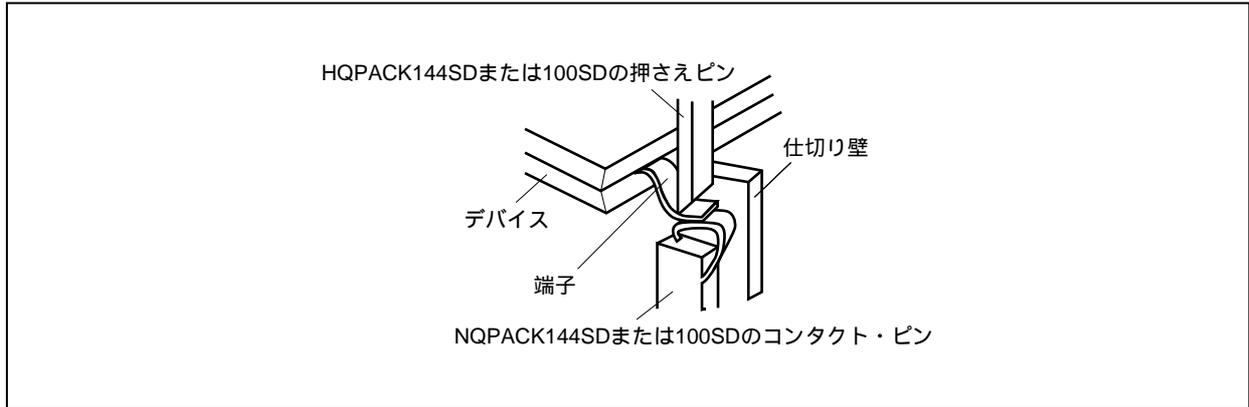
ネジは、付属のドライバかトルク・ゲージ付きドライバで4隅を対角に、順次均等に締めてください（1箇所だけを強く締めないでください）。ネジの締め付けトルクは、0.55 kg・f・cm (0.054 Nm) Max.です。ネジの締め付けが強過ぎると導通不良の原因となります。

このとき、デバイスの各端子は、NQPACK144SDまたは100SDのコンタクト・ピンとHQPACK144SDまたは100SDの押さえピンにより、プラスチックの仕切り壁の中でそれぞれ図C-3のように固定されます。このため、隣り合ったデバイスの端子がショートすることはありません。

図C-2 デバイスを搭載する場合の使用法



図C - 3 NQPACK144SDまたは100SDとデバイスの端子



## C.2 各コネクタの取り扱い上の注意（LQFPパッケージの場合）

- (1) 各コネクタをケースから取り出すときは、本体を押さえてからスポンジを先に取り出してください。
- (2) NQPACK144SDまたは100SDをターゲット・システムに半田付けするときは、フラックス飛散防止のため、HQPACK144SDまたは100SDをカバーとしてかぶせてください。

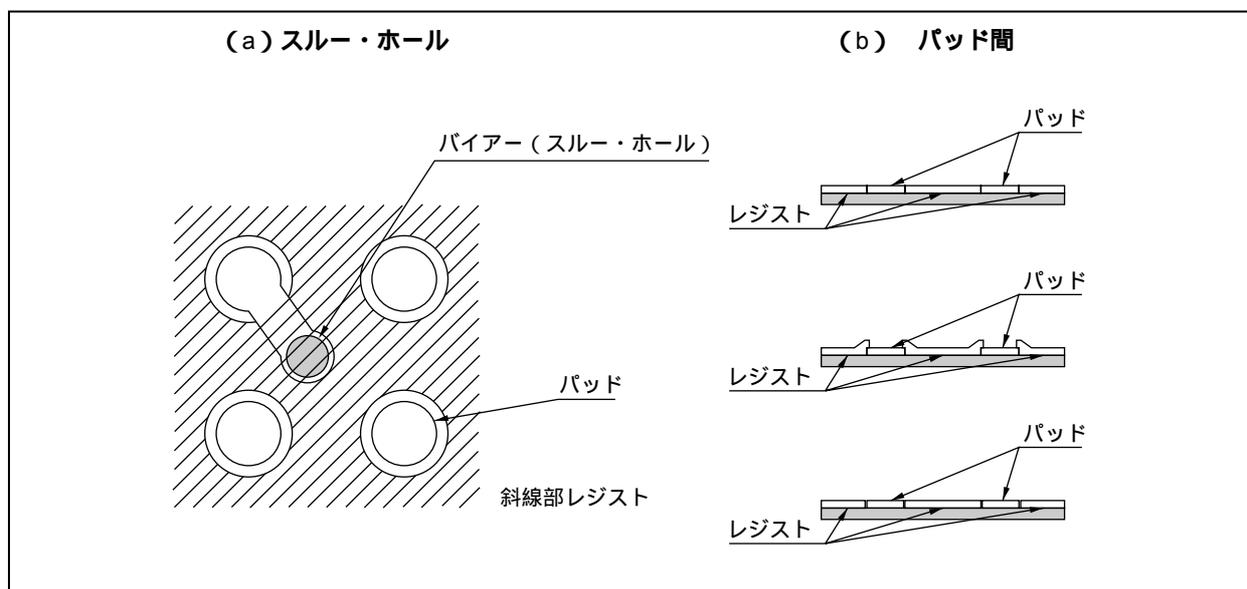
半田付け推奨条件...リフロ : 240 , 20秒以内  
端子部分加熱 : 240 , 10秒以内 (1端子当たり)

- (3) デバイスをNQPACK144SDまたは100SDに装着する前に樹脂のバリ、端子の折れや曲がり、バリなどの異常がないか必ず確認してください。また、HQPACK144SDまたは100SDでカバーする場合、HQPACK144SDまたは100SDの押さえピンに折れや曲がりがないか確認してから装着してください。ピンの折れや曲がりがあった場合は、ナイフの刃のような薄い平面状のものを使って矯正してください。
- (4) NQPACK144SDまたは100SDに、YQPACK144SDまたは100SD（エミュレータ接続用コネクタ）やHQPACK144SDまたは100SDをネジ止めするとき、付属のドライバかトルク・ゲージ付きドライバで4箇所をネジを仮止めしたあと、4隅を対角に順次均等に締めてください（トルクは、0.054 Nm (Max.) で固定してください）。  
1箇所だけを強く締めると、接続不良の原因となることがあります。  
ネジ止め後に導通不良が起きた場合、ネジをさらに締めることは避けてください。必ずネジを外し、NQPACK144SDまたは100SD上に汚れがないことと、デバイスの端子の平行性（平面性）を再度確認してください。
- (5) デバイスの端子は強度が弱いいため、NQPACK144SDまたは100SDへ数回脱着することにより、端子が曲がる場合があります。デバイスをNQPACK144SDまたは100SDへ装着するときは、端子の曲がりを点検、補正してください。

### C.3 基板設計上の注意 (FBGAパッケージの場合)

- (1) ICパッド内および隣接した場所にスルー・ホールを設けると、クリーム半田が溶けて流れ込み、オープンの原因になります。
- (2) ICパッド内にスルー・ホールを設ける場合、スルー・ホールは穴詰めしてください。
- (3) ICパッドと隣接した場所にスルー・ホールを設ける必要がある場合、図C-4(a)のようにパッドとの間に必ずレジストを塗布してください。スルー・ホール・パッド上にもレジストを塗布することを推奨します。また、図C-5(b)のようにパッド間には必ずレジストを付けてください。

図C-4 レジストの塗布



- (4) 電源、GND用などでパッド同士をパターンでつなぐ場合、パターン幅を広くすると熱が逃げて半田が溶けにくくなる場合があります。
- (5) CSSOCKETのガイド付きを使用する場合は部品穴またはスルー・ホールが必要です。穴位置、寸法図は個別の図面を参照ください。  
ガイド・ピンにはステンレス製（半田付け不可）、金メッキ製（半田付け可）があります。ステンレス製の場合はガイドの役目のみですが、金メッキ製の場合は、ガイド穴をスルー・ホールにするとターゲット基板裏面よりガイド・ピンを半田付けすることができ、コネクタと基板が強固に接着できるため、コネクタにかかるストレスを緩和することができます。

## C. 4 CSSOCKET (本体コネクタ) をターゲット・ボードに半田付けするとき (FBGAパッケージの場合)

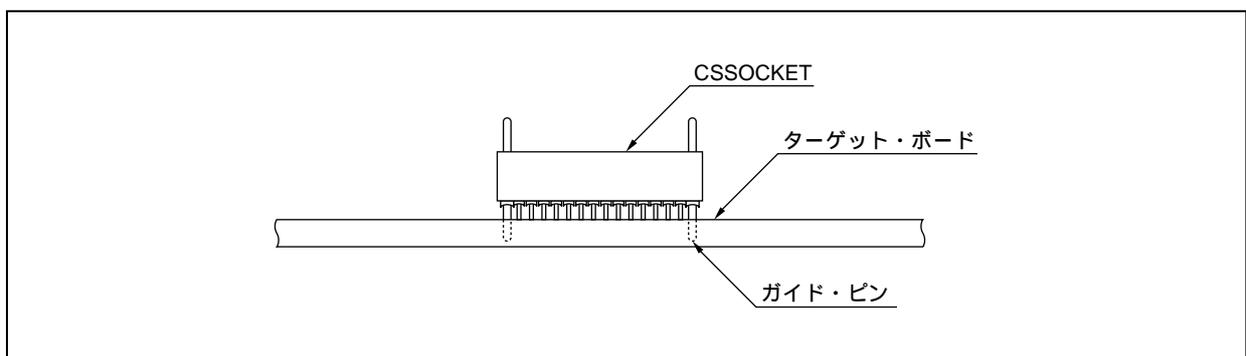
- (1) ターゲット・ボードのBGAパッド部へクリーム半田を塗布してください。パッドのクリーム半田の厚さは、 $100 \sim 150 \mu\text{m}$ が適当です。厚すぎるとショートの原因になります。
- (2) CSSOCKETはリフロ時の飛散フラックス付着防止のため、LSPACKとの嵌合面に保護テープ(ポリイミド・テープ)が貼ってあります。半田リフロ終了までは保護テープを付けておいてください。
- (3) 図C-5のようにCSSOCKETの位置合わせガイド・ピンを、ターゲット・ボードのガイド用部品穴に合わせて取り付けます。基板のパッドとCSSOCKETが正しく位置合わせされていることを確認してください。
- (4) CSSOCKETの実装  
 CSSOCKETの外形寸法は実際のICパッケージと同じサイズです。  
 CSSOCKET実装リフロ条件の本加熱において、 $210$  以上、 $30 \sim 60$ 秒程度にしてください。  
 推奨リフロ条件を表C-1に示します。なお図C-6にCSSOCKETの実装プロファイル例を示します。

表C-1 推奨リフロ条件

	CSSOCKETコネクタの表面温度
プリヒート	$150 \sim 180$ , 180秒程度
本加熱	$210$ 以上、 $30 \sim 60$ 秒程度

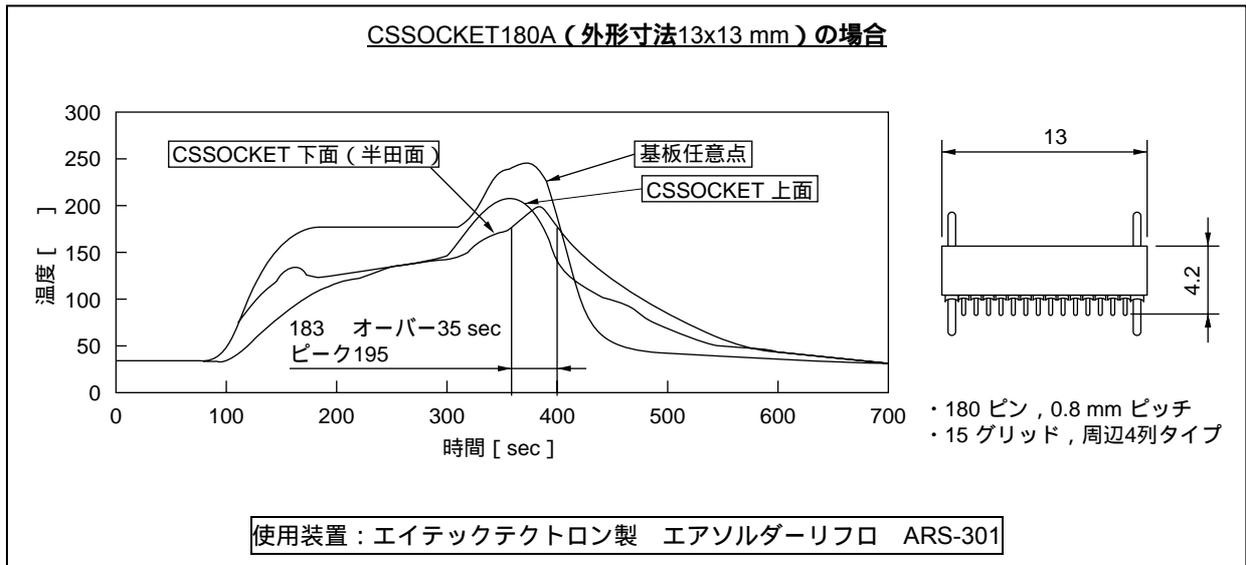
- (5) 表面に貼ってある保護テープを取り去ります。

図C-5 CSSOCKETのターゲット・ボードへの搭載



**注意** CSSOCKETはフラックスなどの洗浄はしないでください。

図C - 6 CSSOCKETの実装プロファイル例

**注意**

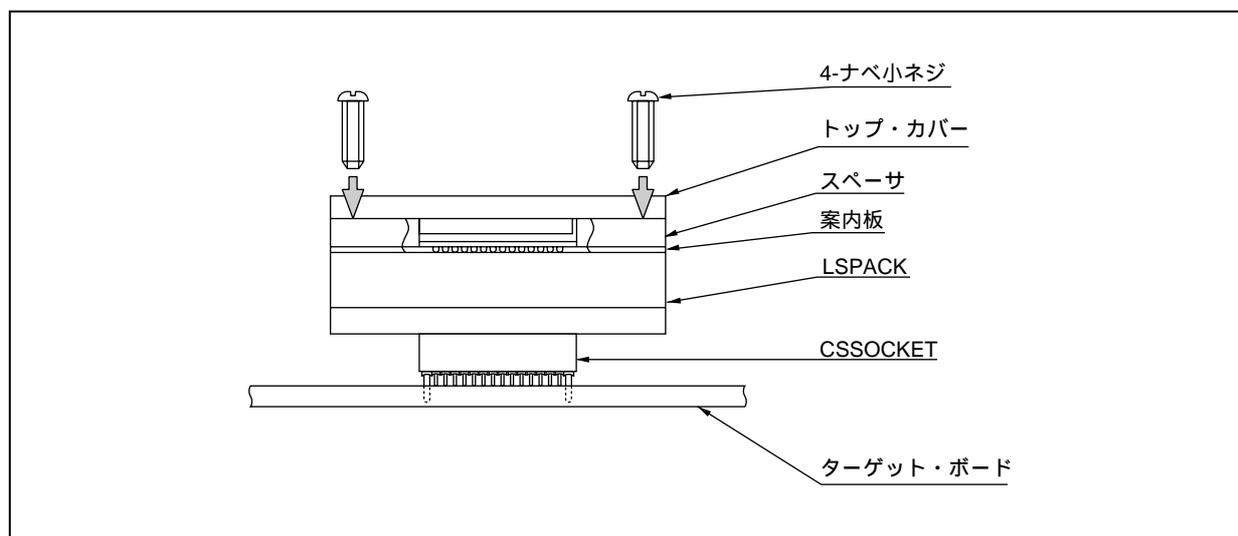
- ・CSSOCKETは、構造上フラックスおよび洗浄液がコネクタ内に残るため、フラックスの浸漬、フラックス洗浄は絶対に行わないでください。また、他のDIP部品との併用においてもDIP部品側のフラックスなどが入る恐れがありますので、同様にフラックス洗浄は行わないでください。
- ・ガイド・ピンなし仕様を半田付けする場合は、基板のパッドとの位置合わせに注意してください。
- ・CSSOCKETコネクタを半田付け後、強度補強のためにコネクタのガイド・ピンを基板下側より半田付けするか、コネクタ周辺部を樹脂などで固定することをお奨めします。接着剤はエポキシ樹脂2液混合・硬化タイプの他、表面実装部品固定用接着剤などをお奨めします。

## C.5 LSPACKを使用しIC実装を行う場合（FBGAパッケージの場合）

半田付けが終了したCSSOCKETとLSPACK本体を案内板、スペーサ、トップ・カバーの組み合わせで使用します。

- (1) CSSOCKETとLSPACKのガイドを合わせて、CSSOCKETにLSPACKをはめ合わせます。
- (2) LSPACKの上に案内板（H12.11以降開発品に付属）、スペーサの順に置いてください。LSPACKと案内板の部品穴に、スペーサのガイドを合わせてください。
- (3) IC（BGA）を1ピン位置に注意し、コネクタ・ピン位置に合わせスペーサ中央の開口部に上から静かに置いてください。
- (4) スペーサの上にトップ・カバーを乗せます。案内板とスペーサ、トップ・カバーの四隅の穴位置は一致します。添付品のネジを使用しLSPACKとトップ・カバーを止めます。ネジ締めは、添付の専用ドライバを使いLSPACKとCSSOCKETの半田付け部にストレスがかからないようにLSPACKを指で側面から押さえ、四隅のネジを順次平均に締めてください。ネジの締め付けトルクは、 $0.55 \text{ kg} \cdot \text{f} \cdot \text{cm}$  ( $0.054 \text{ Nm}$ ) Max.です。
- (5) トップ・カバーをLSPACKから外す時は、LSPACKとCSSOCKETの半田付け部にストレスがかからないように側面から保持しトップ・カバーのネジを取り外してください。

図C-7 IC実装時組み合わせ



## C.6 エミュレータ接続を行う場合 (FBGAパッケージの場合)

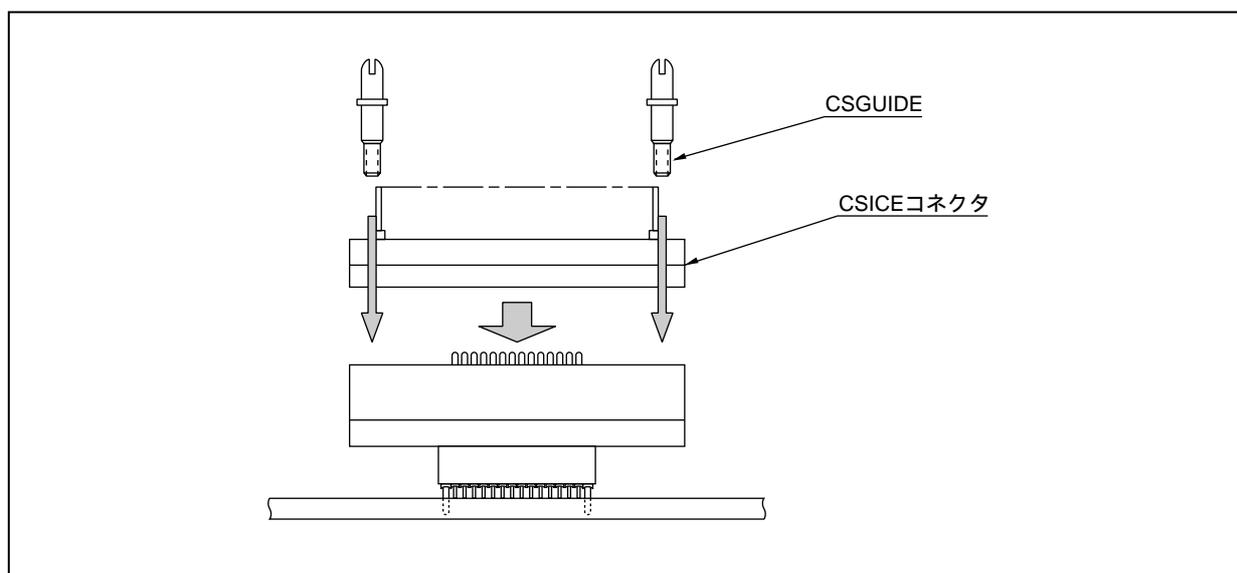
CSICEコネクタ：TQPACK/NQPACK (QFP) 対応の既存のツールとLSPACKを接続するための変換アダプタ。  
(BGA QFPに変換) BGAの異なるピッチへの変換も可能。

半田付けが終了したCSSOCKETとLSPACK本体を案内板、スペーサ、トップ・カバーの組み合わせで使用します。

(1) CSICEコネクタの패드面側をLSPACKに乗せます。四隅の穴位置を合わせてください。

(2) 添付品のCSICE用ガイド・ネジ (CSGUIDE) を使用し、LSPACKとCSICEコネクタを止めます。ネジ締めは、LSPACKとCSSOCKETの半田付け部にストレスがかからないようにLSPACKを指で側面から押さえ、四隅のCSGUIDEを順次平均に締めてください。CSGUIDEの締め付けトルクは、 $0.55 \text{ kg} \cdot \text{f} \cdot \text{cm}$  ( $0.054 \text{ Nm}$ ) Max.です。外す場合は、LSPACKとCSSOCKETの半田付け部にストレスがかからないようにLSPACKを押さえ、ネジを取り外してください。

図C - 8 CSICE接続



## C. 7 LSPACK/CSSOCKETの取り扱い上の注意（FBGAパッケージの場合）

**注意** CSSOCKETを初めて実装する場合は、C.3 基板設計上の注意（FBGAパッケージの場合）、C.4 CSSOCKET（本体コネクタ）をターゲット・ボードに半田付けするとき（FBGAパッケージの場合）を参照してください。

- (1) LSPACKをケースから取り出すとき、本体を押さえてからスポンジを先に取り出してください。
- (2) ケースを50 以上の場所に長時間放置するとまれに変形する場合がありますので、保管については、40 以下の直射日光の当たらない場所に置いてください。
- (3) CSSOCKETは飛散フラックスの付着防止のため、保護テープが貼ってあります。半田リフロ終了までは保護テープを付けておいてください。
- (4) 推奨リフロ条件  
CSSOCKETの表面温度  
プリヒート：150～180 ，180秒程度  
本加熱 ：210 以上，30秒～60秒程度
- (5) CSSOCKETは、構造上フラックスおよび洗浄液がコネクタ内に残るため、フラックスの浸漬、フラックス洗浄は絶対に行わないでください。また、他のDIP部品との併用においてもコネクタ内に入る恐れがありますので、フラックス洗浄は行わないでください。
- (6) LSPACKをネジ止めするとき、添付の専用ドライバ(+ )またはトルクドライバで4ヶ所のネジを仮止め後、順次ネジを締めてください。ネジの締め付けトルクは、0.55 kg・f・cm (0.054 Nm) Max.です。1ヶ所のみを強く締めると、接触不良の原因となることがあります。
- (7) CSSOCKETを半田付け後、強度補強のためにコネクタのガイド・ピンを基板下側より半田付けするか、コネクタ周辺部を樹脂などで固定することをお奨めします。
- (8) CSSOCKETとLSPACKの間に段重ね用としてCSSOCKETを使用する場合は段重ね用のCSSOCKETのピン曲がりなどには十分注意願います。
- (9) LSPACK/CSSOCKETは、評価用のコネクタとしてご使用ください。
- (10) LSPACK/CSSOCKETは、振動および衝撃環境にはご使用になれません。
- (11) 本製品は、システムでの開発、評価での使用を想定したものです。また国内の使用に際し、電気製品取締法および電磁波障害対策の適用を受けておりません。

## 付録D プラスチック・スペーサの取り付け

IE-V850E-MC-Aに添付されているプラスチック・スペーサの取り付けについて説明します。

エミュレータをターゲット・システムと接続して使用する際、POD部を水平に安定させるため、図D - 1に示すようにプラスチック・スペーサをIE-V850E-MC-Aに取り付けてください。

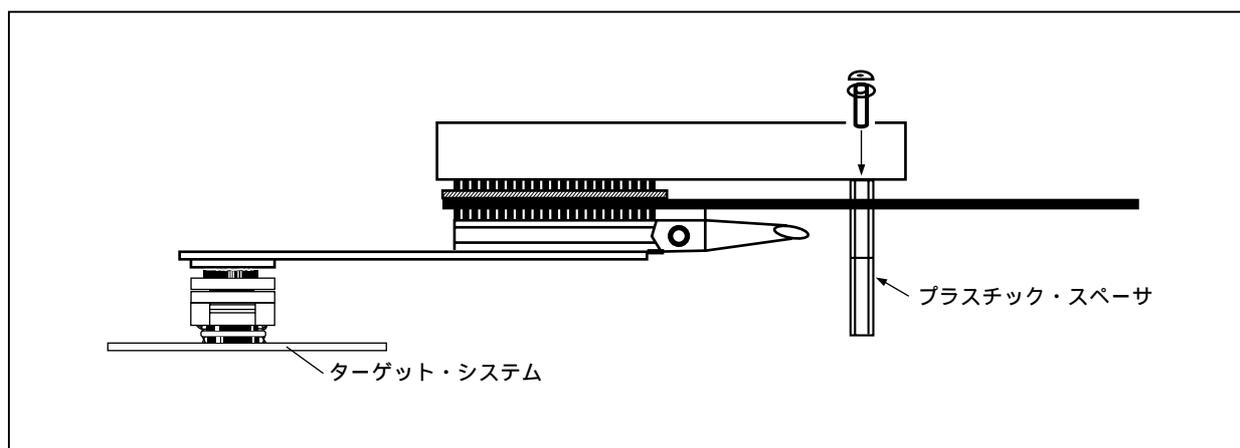
### IE-V850E-MC-Aにプラスチック・スペーサを取り付ける手順

POD部の最後部のナイロン・リベットを外します。

プラスチック・スペーサを添付のプラスチック・ネジで固定します。

高さの調整は、ユーザのスペーサを使用するか、台を使用して調整してください。

図D - 1 プラスチック・スペーサの取り付け方法



# 付録E 改版履歴

これまでの改版履歴を次に示します。なお、適用箇所は各版での章を示します。

( 1/2 )

版 数	前版からの改版内容	適用箇所
第2版	1.1 製品構成 延長プローブにSWEX-xxxSDを追加。V850E/MA1 (161ピンFBGA)用変換ソケットを追加。V850E/MA2 (100ピンLQFP)用変換ソケットを追加。	第1章 概説
	1.2 特徴 (IE-V850E-MC-Aに接続した場合)を1.2 ハードウェア仕様 (IE-V850E-MC-Aに接続した場合)に変更。	
	1.3 機能仕様 (IE-V850E-MC-Aに接続した場合)を1.3 IE-703107-MC-Aのシステム仕様 (IE-V850E-MC-Aに接続した場合)に変更。	
	図1-1 システム構成を図1-1 システム構成 (V850E/MA1 144ピンLQFP)に変更。	
	図1-2 システム構成 (V850E/MA1 161ピンFBGA)を追加。	
	図1-3 システム構成 (V850E/MA2 100ピンLQFP)を追加。	
	1.5 梱包内容 記述追加および変更。	
	図1-4 梱包内容を変更。	
	図1-5 IE-V850E-MC-AとIE-703107-MC-EM1の接続を変更。	
	図2-1 IE-703107-MC-EM1を変更。	
	2.1 (6) - (10) 記述追加および変更。	
	2.2 クロックの設定 記述追加および変更。	
	図2-2 クロック設定の概要を追加。	
	表2-1 クロックの設定 (エミュレータ単体で使用する時)を表2-1 各クロックの設定時のハードウェア設定一覧に変更。	
	表2-2 クロックの設定 (ターゲット・システムを接続して使用する時)を表2-2 実装されている内部クロックを使用する場合の設定に変更。	
	図2-3 実装されている内部クロックを使用する場合の概要を追加。	
	表2-3 実装されているクロックを変更する場合の設定を追加。	
	図2-4 実装されている水晶発振器を変更して内部クロックとして使用する場合の概要を追加。	
	表2-4 外部クロックを使用する場合の設定を追加。	
	図2-5 ターゲット・システム上の水晶発振器を外部クロックとして使用する場合の概要を追加。	
	2.3 MODE端子の設定を2.3 動作モードに変更。	
	2.4 電源供給の設定 記述追加および変更。	
	2.5 エミュレーション・メモリについてを追加。	
	第3章 製品出荷時の設定一覧 記述追加および変更。	第3章 製品出荷時の設定一覧
	第4章 注意事項 記述追加および変更。	第4章 注意事項
	第5章 対象デバイスとターゲット・インタフェース回路の相違を追加。	第5章 対象デバイスとターゲット・インタフェース回路の相違

版 数	前版からの改版内容	適用箇所
第2版	A. 1 対応パッケージの製品外形図 ・ (1) を変更 ・ (3) - (5) , (9) - (18) を追加	付録A 製品外形図
	A. 2 インサーキット・エミュレータ・オプション・ボードと変換コネクタの接続条件図 ・ (1) - (3) を追加	
	付録B (b) エミュレータとターゲット・システムの接続を (b) ターゲット接続用コネクタを用いてデバイスを使用する場合 (FBGAパッケージの場合) に変更。	付録B ターゲット接続用コネクタの使用例
	C. 1 使用方法 (LQFPパッケージの場合) 記述追加および変更。	付録C ターゲット接続用コネクタ
	C. 2 各コネクタの取り扱い上の注意 (LQFPパッケージの場合) 記述追加および変更。	
	C. 3 基板設計上の注意 (FBGAパッケージの場合) を追加。	
	C. 4 CSSOCKET (本体コネクタ) をターゲットボードに半田付けするとき (FBGAパッケージの場合) を追加。	
	C. 5 LSPACKを使用しIC実装を行う場合 (FBGAパッケージの場合) を追加。	
	C. 6 ICE接続を行う場合 (FBGAパッケージの場合) を追加。	
	C. 7 LSPACK/CSSOCKETの取り扱い上の注意 (FBGAパッケージの場合) を追加。	
図D - 1 プラスチック・スペーサの取り付け方法を変更。	付録D プラスチック・スペーサの取り付け	
第3版	2. 3 動作モードの内容を修正	第2章 各部の名称と機能

## 【発 行】

NECエレクトロニクス株式会社

〒211-8668 神奈川県川崎市中原区下沼部1753

電話（代表）：044(435)5111

お問い合わせ先

---

## 【ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.necel.co.jp/>

---

## 【営業関係，技術関係お問い合わせ先】

半導体ホットライン

(電話：午前 9:00～12:00，午後 1:00～5:00)

電 話 : 044-435-9494

E-mail : [info@necel.com](mailto:info@necel.com)

---

## 【資料請求先】

NECエレクトロニクスのホームページよりダウンロードいただくか，NECエレクトロニクスの販売特約店へお申し付けください。

---