

# CB-40 LRD タイプ

ユーザーズマニュアル メモリマクロ編

CMOS セルベース IC

本資料に記載の全ての情報は本資料発行時点のものであり、ルネサス エレクトロニクスは、予告なしに、本資料に記載した製品または仕様を変更することがあります。  
ルネサス エレクトロニクスのホームページなどにより公開される最新情報をご確認ください。

## ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。  
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット  
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）  
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

## CMOS デバイスの一般的注意事項

### (1) 入力端子の印加波形

入力ノイズや反射波による波形歪みは誤動作の原因になりますので注意してください。

CMOS デバイスの入力がノイズなどに起因して、 $V_{IL}(\text{MAX.})$  から  $V_{IH}(\text{MIN.})$  までの領域にとどまるような場合は、誤動作を引き起こす恐れがあります。入力レベルが固定な場合はもちろん、 $V_{IL}(\text{MAX.})$  から  $V_{IH}(\text{MIN.})$  までの領域を通過する遷移期間中にチャタリングノイズ等が入らないようご使用ください。

### (2) 未使用入力の処理

CMOS デバイスの未使用端子の入力レベルは固定してください。

未使用端子入力については、CMOS デバイスの入力に何も接続しない状態で動作させるのではなく、プルアップかプルダウンによって入力レベルを固定してください。また、未使用の入出力端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して  $V_{DD}$  または  $GND$  に接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

### (3) 静電気対策

MOS デバイス取り扱いの際は静電気防止を心がけてください。

MOS デバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、当社が出荷梱包に使用している導電性のトレーやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOS デバイスを実装したボードについても同様の扱いをしてください。

### (4) 初期化以前の状態

電源投入時、MOS デバイスの初期状態は不定です。

電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

### (5) 電源投入切断順序

内部動作および外部インタフェースで異なる電源を使用するデバイスの場合、原則として内部電源を投入した後に外部電源を投入してください。切断の際には、原則として外部電源を切断した後に内部電源を切断してください。逆の電源投入切断順により、内部素子に過電圧が印加され、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源投入切断シーケンス」についての記載のある製品については、その内容を守ってください。

### (6) 電源 OFF 時における入力信号

当該デバイスの電源が OFF 状態の時に、入力信号や入出力プルアップ電源を入れないでください。

入力信号や入出力プルアップ電源からの電流注入により、誤動作を引き起こしたり、異常電流が流れ内部素子を劣化させたりする場合があります。

資料中に「電源 OFF 時における入力信号」についての記載のある製品については、その内容を守ってください。

# このマニュアルの使い方

**対象者** このマニュアルは、弊社の高速、高集積 CMOS セルベース IC CB-40LRD タイプを使用して LSI を設計する方を対象としています。

**目的** このマニュアルは、弊社の高速、高集積 CMOS セルベース IC CB-40LRD タイプを使用して LSI を設計していただくうえでの各種制限事項、注意事項などをまとめたものです。

**構成** このマニュアルは、大きく分けて次の内容で構成しています。

## 概要

同期式 1 ポート Bit Write 機能付き RAM

同期式 2 ポート (1RW+1RW) Bit Write 機能付き RAM

**読み方** このマニュアルを読むにあたっては、電気、論理回路、マイクロコンピュータ、LSI 設計に関する一般的知識が必要となります。

マニュアルに記載された事項（一般事項、注意事項、制限事項）は必ずお守りください。

お守りいただけない場合、LSI 製品の品質、性能の低下や動作の異常が生じることがあります。

**凡例**

データ表記の重み	: 左が上位桁, 右が下位桁
注	: 本文中につけた注の説明
注意	: 気をつけて読んでいただきたい内容
備考	: 本文中の補足説明
数の表記	: 2 進数 ... x x x x または x x x x B
	10 進数 ... x x x x
	16 進数 ... x x x x H

**関連資料** 関係資料は暫定版の場合がありますが、この資料では「暫定」の表示をしておりません。あらかじめ、ご了承ください。

CB-40 LRD タイプ ユーザーズマニュアル 製品データ編 (T.B.D.)

CB-40 LRD タイプ ユーザーズマニュアル 回路設計編 (T.B.D.)

CB-40 LRD タイプ ユーザーズマニュアル メモリマクロ編 (このマニュアル)

CB-40LRD DType WIDE 1.1 V User's Manual: Block Library (R05UH0021E)

この資料に記載されている会社名、製品名などは、各社の商標または登録商標です。

# 目 次

<b>第 1 章 概 要</b> .....	<b>1</b>
1.1 概 要.....	1
1.2 メモリマクロの種類.....	2
1.3 SRAMラッパー回路.....	3
1.4 RAMマクロのテスト .....	4
1.5 ROMコードのフォーマット .....	5
1.6 リード時のタイミング・エラーにおける注意.....	5
1.7 注意事項.....	6
1.7.1 各同期式RAM, ROMの注意事項 .....	6
1.7.2 同期式 1 ポートRAM.....	7
1.7.3 同期式 2 ポート ( 1RW+1RW ) RAM.....	8
<b>第 2 章 同期式 1 ポートBit Write機能付きRAM</b> .....	<b>9</b>
2.1 概 要.....	9
2.1.1 コンパイルド・レンジ .....	9
2.1.2 シンボル図 .....	10
2.1.3 端子容量 .....	11
2.2 端子機能一覧 .....	12
2.2.1 レジューム・スタンバイ機能 .....	13
2.3 動作真理値表 .....	14
2.4 マクロ・サイズ.....	15
2.5 電気的特性.....	16
2.6 動作消費電力 .....	17
2.6.1 通常モード時の動作消費電力 .....	18
2.6.2 スタンバイ・モード時の動作消費電力 .....	19
2.7 タイミング .....	20
2.8 タイミング・チャート.....	25
<b>第 3 章 同期式 2 ポート ( 1RW+1RW ) Bit Write機能付きRAM</b> .....	<b>26</b>
3.1 概 要.....	26
3.1.1 コンパイルド・レンジ .....	26
3.1.2 シンボル図 .....	27
3.1.3 端子容量 .....	28
3.2 端子機能一覧 .....	29
3.3 動作真理値表 .....	30
3.4 マクロ・サイズ.....	32
3.5 電気的特性.....	32

<b>3.6 動作消費電力</b> .....	<b>33</b>
3.6.1 通常モード時の動作消費電力 .....	34
3.6.2 スタンバイ・モード時の動作消費電力 .....	35
<b>3.7 タイミング</b> .....	<b>36</b>
<b>3.8 タイミング・チャート</b> .....	<b>40</b>
<b>3.9 リード・ポート, ライト・ポート間の動作タイミング制約</b> .....	<b>41</b>
3.9.1 Aポート = ライト, Bポート = ライト ( CENA = 0, CENB = 0, WENA = 0, WENB = 0 ) .....	41
3.9.2 Aポート = ライト, Bポート = リード ( CENA = 0, CENB = 0, WENA = 0, WENB = 1 ) .....	42

## 第1章 概 要

### 1.1 概 要

CB-40LRD タイプのメモリマクロは、コンパイルド・タイプです。

お客様の使用するメモリサイズ・要求性能に合わせて最適なメモリマクロを選択し、ラッパ回路と合わせて提供いたします。メモリマクロのコンパイルド・レンジを越えるメモリサイズの要求に対しても、ラッパ回路にて対応いたします。

## 1.2 メモリマクロの種類

CB-40LRD タイプには、表 1 - 1 に示す 2 種類のメモリマクロが用意されています。

また、2 ポート (1RW+1RW) SRAM は、BitWrite タイプのマクロのみを用意しておりますが、同時にご提供するラッパ回路内部で BWNA/BWNB 端子を Low にクランプすることにより、ノーマル・タイプのマクロとして使用可能です。

表1 - 1 メモリマクロの種類 (1/2)

種 類		コンパイルド・レンジ	マクロ名
同期式 1 ポート Bit Write 機能付き RAM (第 2 章 参照)	高速	4 ~ 37 ビット, 64 ~ 2048 ワード (1 ビット / 64 ワード単位で可変)	WSPA76[p]2****3ZZ*ZZ
		4 ~ 37 ビット, 2304 ~ 4096 ワード (1 ビット / 256 ワード単位で可変)	
同期式 2 ポート (1RW + 1RW) Bit Write 機能付き RAM (第 3 章 参照)	高速	4 ~ 73 ビット, 32 ~ 512 ワード (1 ビット / 16 ワード単位で可変)	WDPA76[p]3****1ZZ*ZZ



### 1.3 SRAM ラッパ回路

弊社から SRAM のライブラリを提供する際には、図 1 - 1 の SRAM マクロに加え、図 1 - 2 に示す SRAM ラッパ回路を合わせて提供いたします。

回路設計の際には SRAM ラッパ回路をインスタンスーションしてください。

SRAM マクロにはテスト専用端子がありますが、SRAM ラッパ回路の内部でクランプ処理しますので、回路設計時に考慮する必要はありません。

リダンダンシ適用の有無	ラッパ回路名
非適用時	mem_メモリタイプ [word] w [bit] b_4a001
適用時 (標準)	mem_メモリタイプ [word] w [bit] b_4a101

**備考** リダンダンシの適用については、別途弊社から提案いたします。

図1 - 1 SRAMマクロ (シンボル図の例)

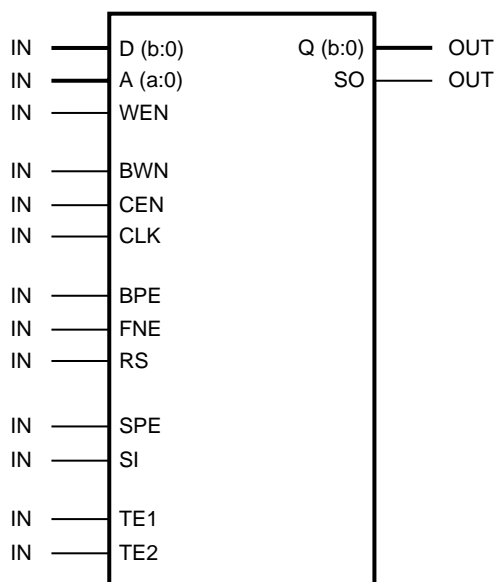
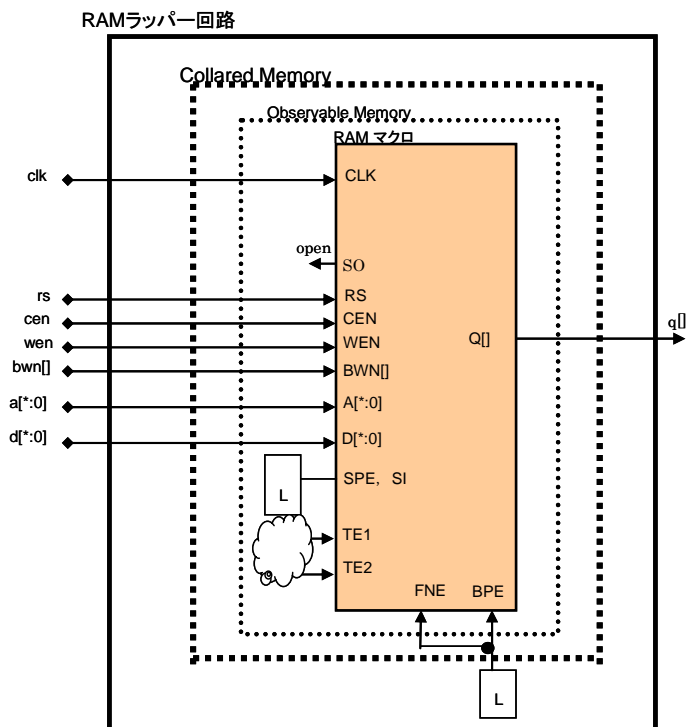


図1 - 2 SRAMラッパー回路例



## 1.4 RAM マクロのテスト

RAM マクロは、容量が大きい場合でも動作は単純ですが、ユーザ回路に組み込まれた状態でテスト・パターンを組むと、そのパターン設計作業は容易ではありません。特に、RAM のすべての機能をチェックするパターンは、かなり複雑です。

弊社ではRAM の特性に合わせた RAM BIST ( Built in Self Test ) の自動挿入ツールを用意し、これにより最適なパターンの生成、およびテスト回路の面積抑制を行っております。RAM BIST は、SRAM ラッパー内に自動挿入されるので、回路設計時に考慮する必要はありません。



## 1.7 注意事項

### 1.7.1 各同期式 RAM, ROM の注意事項

#### (1) 端子のクランプ処理

メモリ入力端子をクランプ・セルのハイに接続する場合は、バッファを介してください。

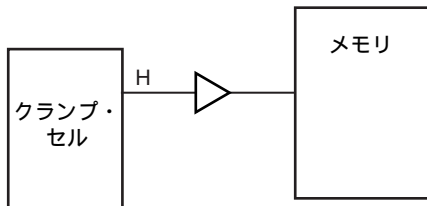
直接クランプ・セルに接続することはできません。

マクロ名 6 文字目の[p] : プロセスシリーズ名によりハイ/ロウ クランプの可否が異なります。

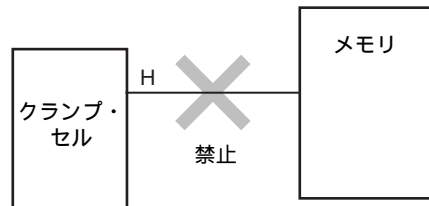
端 子		[p] = V	
1 ポート RAM	2 ポート(1RW+1RW) RAM	ロウ・クランプ	ハイ・クランプ
D	DA/DB		x
A	AA/AB		x
CLK	CLKA/CLKB		x
RS	-		x
CEN	CENA/CENB		x
WEN	WENA/WENB		x
BWN	BWNA/BWNB		x

: 直接接続可能 x : 直接接続不可

(a) 良い接続例



(b) 悪い接続例



#### (2) NOP 時の消費電力について

CEN 端子を制御する必要がない場合、ロウ・レベルにクランプすることができます。しかし、CLK を入力している間は動作時と同じ消費電流が流れます。

消費電力を抑えるためには、ユーザ回路で CEN をロウ・レベルにクランプするか、クロック・ゲーティングによりクロックの制御を行ってください。CEN をロウ・レベルにクランプした場合にも少量の電力を消費しますので、NOP 時の消費電力見積もり式を用いて見積もりを行ってください。

#### (3) シミュレーション時における架空アドレスへのアクセス

シミュレーション時にメモリの架空アドレスにアクセスした場合、次のログが表示されます。

```
Sim時刻   マクロ名   warning Msg番号   Access Memory out of WORDNUM.
```

このように表示されてもメモリ・データに影響はありません。

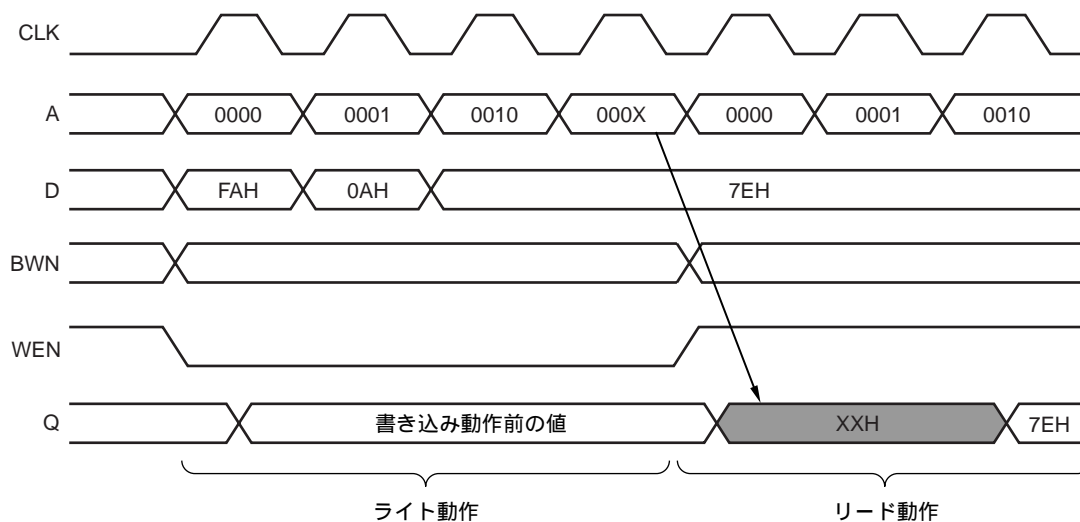
ただし、非存在アドレスへアクセスしているため、そのサイクルの出力は不定“X”となります。

書き込み時は、書き込む前の値を保持します。

## 1.7.2 同期式 1 ポート RAM

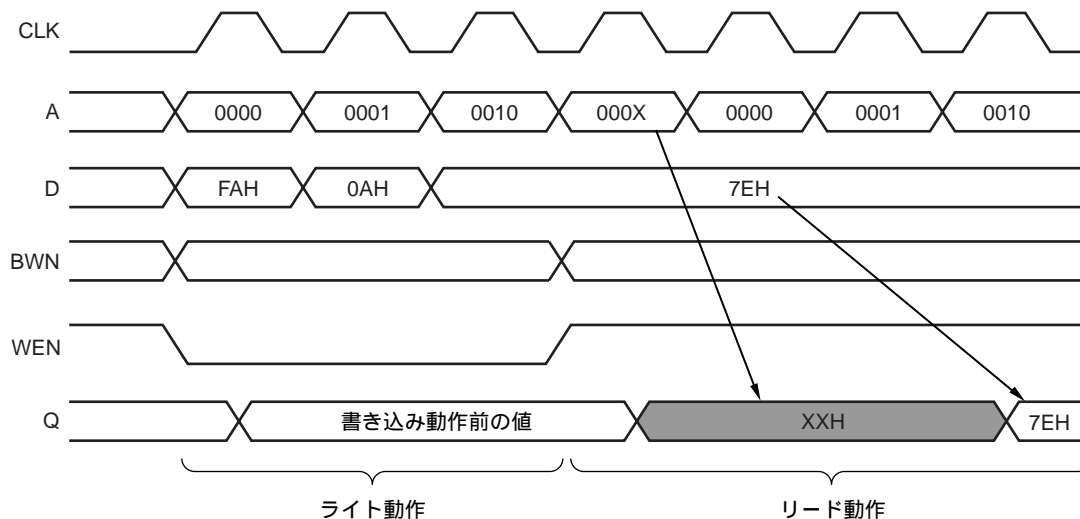
### (1) 不定アドレスでのアクセス

#### (a) 不定アドレスでライト・オペレーションを行った場合の動作 (CEN = 0)



不定アドレスでライト・オペレーションを行うと、すべてのアドレスに不定が書き込まれます。  
ライト動作中の出力 Q は、書き込み動作前の値を保持します。

#### (b) 不定アドレスでリード・オペレーションを行った場合の動作 (CEN = 0)

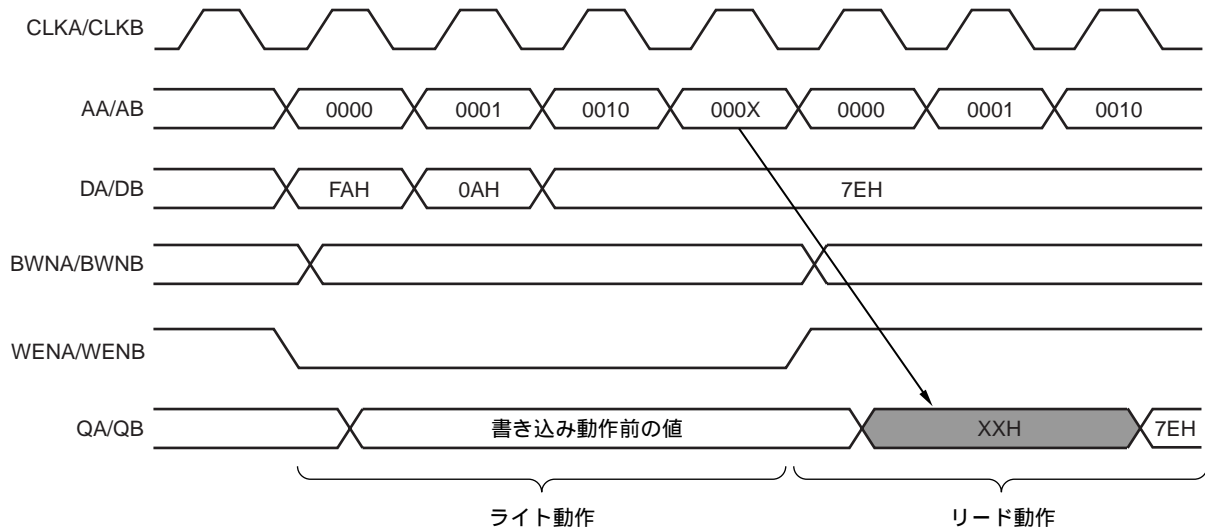


不定アドレスでリード・オペレーションを行うと、すべてのアドレスのデータが不定になります。

### 1.7.3 同期式 2 ポート (1RW+1RW) RAM

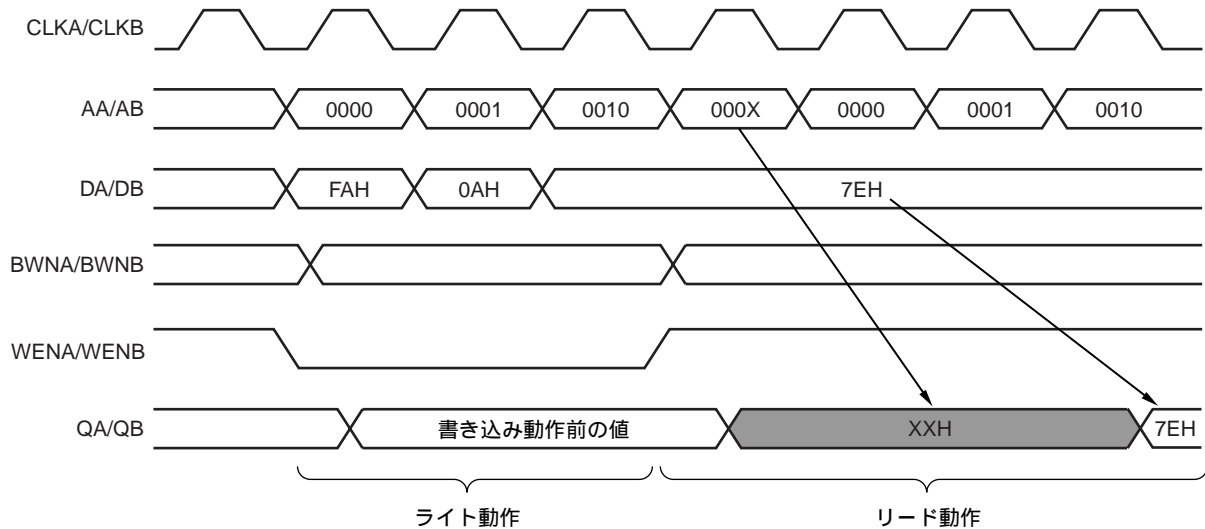
#### (1) 不定アドレスでのアクセス

##### (a) 不定アドレスでライト・オペレーションを行った場合の動作



不定アドレスでライト・オペレーションを行うと、すべてのアドレスに不定が書き込まれます。  
ライト動作中の出力 Q は、書き込み動作前の値を保持します。

##### (b) 不定アドレスでリード・オペレーションを行った場合の動作



不定アドレスでリード・オペレーションを行うと、すべてのアドレスに不定が書き込まれます。  
ライト動作時にはライト動作前の値を保持します。

## 第2章 同期式 1 ポート Bit Write 機能付き RAM

### 2.1 概 要

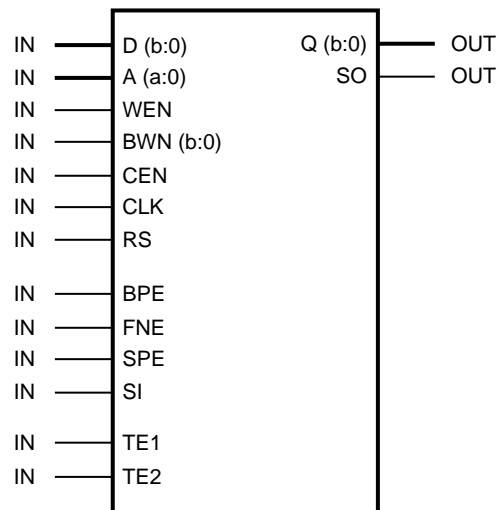
- 1ポート RAM
- フリー・サイズ・メモリ
  - メモリ・コンパイラにより高効率マクロ配置を実現
  - ビット数：4～37 ビット
  - ワード数：64～4096 ワード
- 動作電圧：1.1 ± 0.1 V
- 動作周囲温度：-40～+85 °C

#### 2.1.1 コンパイルド・レンジ

タイプ	MUX	最小サイズ	最大サイズ	ステップ	マクロ名
高速	8	64 ワード×4 ビット	2048 ワード×37 ビット	64 ワード/1 ビット	WSPA76[p]2****3ZZ*ZZ
		2304 ワード×4 ビット	4096 ワード×37 ビット	256 ワード/1 ビット	

**備考** このマクロは、ライト・スルー・タイプではありません。ライト・モード時に前のデータを出力します。

## 2.1.2 シンボル図



**備考** “a” = (アドレス本数) - 1

ただし, 5 a 11 (WSPA76[p]2\*\*\*\*3ZZ\*ZZ)

(アドレス本数) =  $\log_2$  (ワード数) 小数点以下切り上げです。

“b” = (ビット数) - 1

ただし, 3 b 36 (WSPA76[p]2\*\*\*\*3ZZ\*ZZ)



## 2.1.3 端子容量

(1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ

Input		Output	
Pin Name/Symbol	C <sub>IN</sub> (pF)	Pin Name/Symbol	C <sub>MAX</sub> (pF)
D (b : 0)	T.B.D.	Q (b : 0)	T.B.D.
A (a : 0)	T.B.D.	SO	T.B.D.
CEN	T.B.D.		
WEN	T.B.D.		
BWN (b : 0)	T.B.D.		
CLK	T.B.D.		
RS	T.B.D.		
BPE	T.B.D.		
FNE	T.B.D.		
SPE	T.B.D.		
SI	T.B.D.		
TE1	T.B.D.		
TE2	T.B.D.		

## 2.2 端子機能一覧

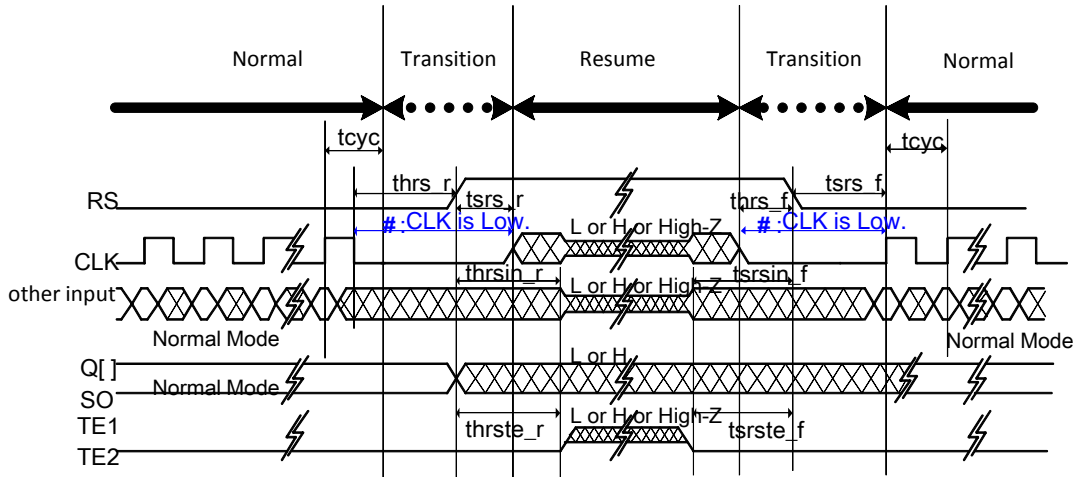
端子名	属性	モード	機 能
D (b : 0)	入力	ノーマル	データ入力
Q (b : 0)	出力	ノーマル	データ出力
A (a : 0)	入力	ノーマル	アドレス入力
CEN <sup>注1</sup>	入力	ノーマル	チップ・イネーブル入力 (アクティブ・ロウ) CEN = 0 : 動作モード CEN = 1 : 非動作モード
WEN	入力	ノーマル	ライト・イネーブル入力 (アクティブ・ロウ) WEN = 0 : ライト動作 WEN = 1 : リード動作
BWN (b : 0)	入力	ノーマル	Bit write イネーブル入力 (WEN = L 時, Bit 単位で Write Mask, "L"で Write / "H"で Write mask)
CLK	入力	ノーマル	クロック入力
RS	入力	ノーマル	Resume Standby : 低リーク・データ保持モード (アクティブ・ハイ)
BPE	入力	テスト	Bypass イネーブル (アクティブ・ハイ)
FNE	入力	テスト	NOP for Scan mode (アクティブ・ハイ : 強制 NOP 制御モジュール選択)
SPE	入力	テスト	Scan パス・イネーブル (アクティブ・ハイ : Scan Path operation)
SI	入力	テスト	Scan チェーン入力
TE1	入力	テスト	MBIST テスト・モード (加速選別制御)
TE2	入力	テスト	MBIST テスト・モード (加速選別制御)
SO	出力	テスト	Scan チェーン出力

注 1. 弊社が提供する RAM ラッパーにより, ロウ・レベルにクランプされます。

### 2.2.1 レジューム・スタンバイ機能

レジューム・スタンバイ機能とは、SRAM 周辺回路の電源をマクロ内部でオフにすることで、メモリデータを保持したままリーク電流を減らす機能です。CB-40LRD では、1 ポート SRAM マクロで本機能をサポートしています。

Resume stand by mode Operation



注意

- (a) 必ず上記タイミング・チャートを守ってください。
- (b) レジューム・スタンバイ・モード突入・復帰時は、CLKは必ずLowに固定してください（上記タイミング・チャートの#）。それ以外の入力信号の論理は問いません。
- (c) レジューム・スタンバイ・モード時の論理は 2.3 動作真理値表の通りです。全ての出力信号は不定となります。RS 以外の入力信号の論理は問いません（High-Z も許容）。

	value(ns)
tcyc : Cycle Time.	-
thrs_r : RS signal Hold Time.	5
tsrs_r : RS signal Setup Time.	10
thrs_f : RS signal Hold Time.	5
tsrs_f : RS signal Setup Time.	30
thrsin_r : other input signals Hold Time by RS signal for becoming Resume stand by mode.	10
tsrsin_f : other input signals Setup Time by RS signal released of Resume stand by mode.	5
thrste_r : TE1, TE2 signal Hold Time by RS signal for becoming Resume stand by mode.	10
tsrste_f : TE1, TE2 signal Setup Time by RS signal released of Resume stand by mode.	5

## 2.3 動作真理値表

動作真理値表中の記号の意味は次のとおりです。

- X: ハイ・インピーダンスを含まない不定
- XZ: ハイ・インピーダンスを含む不定
- Ax: 任意データ
- Dx: 入力データ
- [Ax]: メモリ内データ (アドレス Ax 内のデータを示します。)
- : Don't care

RS	CLK	CEN	WEN	A (a:0)	BWN (b:0)	D (b:0)	Q (b:0)	動作
0	↑	0	0	Ax	0	Dx	前データ	ライト
0	↑	0	0	Ax	1	Dx	前データ	ライト <sup>注1</sup>
0	↑	0	0	Ax	X	-	前データ	ライト <sup>注2</sup>
0	↑	0	1	Ax	-	-	[Ax]	リード
0	↑	1	-	-	-	-	前データ	NOP
0	↑	0	0	X	-	-	X	Violation <sup>注2</sup>
0	↑	0	1	X	-	-	X	Violation <sup>注2</sup>
0	↑	0	X	-	-	-	X	Violation <sup>注2</sup>
1	XZ	XZ	XZ	XZ	XZ	XZ	X	Resume Stand-by

注 1. BWN (b:0) を 1 に設定したビットのみライト・マスク

注 2. すべてのビットに不定が書き込まれます。

## 2.4 マクロ・サイズ

マクロ・サイズを算出する際には、次の式で求めてください。

$$\text{マクロ・サイズ} = X \times Y (\mu\text{m}^2)$$

W : ワード数

B : ビット数

N : アドレス本数  $N = \log_2 W$  (小数点以下切り上げ)

ROUNDUP (a, b) : a を小数点以下 b 桁に切り上げます。

**例**  $W = 240$  のとき (ROUNDUP (W/128, 0)

$$\text{ROUNDUP} (240/128, 0) = \text{ROUNDUP} (1.875, 0) = 2$$

ROUNDDOWN (a, b) : a を小数点以下 b 桁で切り捨てます。

MOD (a, b) : a を b で除算した余りを示します。

**例**  $\text{MOD} (3, 2) = 1$

### (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ

$$X = 0.132 \times \text{ROUNDUP}(((\text{BIT} \times 6.6) + 14.784) / 0.132, 0) \quad [\mu\text{m}]$$

$$Y = 0.132 \times \text{ROUNDUP}(((\text{WORD} / 8 \times 0.363) + ((\text{ROUNDUP}(\text{WORD} / 256, 0) - 1) \times 0.726) + 17.094) / 0.132, 0) \quad [\mu\text{m}]$$

## 2.5 電気的特性

### 絶対最大定格

項 目	略 号	定 格	単 位
電源電圧	V <sub>DD</sub>	-0.45 ~ +1.8	V
動作周囲温度	T <sub>A</sub>	-40 ~ +85	°C
保存温度	T <sub>stg</sub>	-65 ~ +125	°C

**注意** 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。

つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。

必ずこの定格値を越えない状態で製品をご使用ください。

### 推奨動作範囲 (V<sub>DD</sub> = 1.1 ± 0.1 V時)

項 目	略 号	MIN.	TYP.	MAX.	単 位
電源電圧	V <sub>DD</sub>	1.0	1.1	1.2	V
動作周囲温度	T <sub>A</sub>	-40	+25	+85	°C

## 2.6 動作消費電力

動作消費電力 (P<sub>DD</sub>) は、メモリのビット数、ワード数、アドレス本数、動作周波数に依存します。  
動作消費電力の値は次の式で求められます。

$$P_{DD} (\text{Worst}) = P_{DDR}(\text{Worst}) \times A_R + P_{DDW} (\text{Worst}) \times A_W + P_{DDN}(\text{Worst})(1-(A_R+A_W)) + \text{スタンバイ電力} [\text{uW}]$$

$$P_{DD} (\text{TYP.}) = P_{DDR} (\text{TYP.}) \times A_R + P_{DDW} (\text{TYP.}) \times A_W + P_{DDN}(\text{TYP.})(1-(A_R+A_W)) + \text{スタンバイ電力} [\text{uW}]$$

上記の式のうち P<sub>DDR</sub>, P<sub>DDW</sub>, P<sub>DDN</sub> は 2.6.1 通常モード時の動作消費電力 の式で求められます。

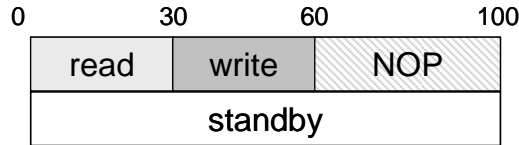
ユーザ回路でクロック・ゲーティングによるクロック制御を行うことにより、P<sub>DDN</sub>(NOP)の消費電力を削減する事ができます。

なお、記号は次のとおりです。

B : ビット数	f <sub>R</sub> : リード動作周波数 (MHz)	N : アドレス本数 N = log <sub>2</sub> W
W : ワード数	f <sub>W</sub> : ライト動作周波数 (MHz)	(小数点以下切り上げ)
Cl : 外部負荷容量 (pF)	A <sub>R</sub> : リード動作率 <sup>注</sup> (100% = 1)	A <sub>W</sub> : ライト動作率 <sup>注</sup> (100% = 1)

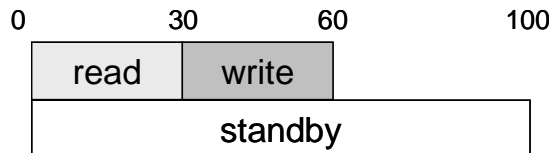
**注** この動作率とは、RAM の全動作期間 (リード、ライト、スタンバイ、NOP) に対して、リードおよびライト動作が占める割合です。

**例 1** RAM の全動作期間においてリード 30%、ライト 30% の場合、動作率はリード 0.3、ライト 0.3、NOP 0.4 になります。



$$P_{DD} = P_{DDR} \times 0.3 + P_{DDW} \times 0.3 + \text{NOP} \times 0.4 + \text{standby} [\text{uW}]$$

**例 2** RAM の全動作期間においてリード 30%、ライト 30%、NOP 期間をクロック・ゲーティングでクロック制御した場合、動作率はリード 0.3、ライト 0.3 になります。



$$P_{DD} = P_{DDR} \times 0.3 + P_{DDW} \times 0.3 + \text{standby} [\text{uW}]$$

## 2.6.1 通常モード時の動作消費電力

下記値は、入出力データの動作率 50% で算出しています。

### (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ

動作	条件	計算式 (uW)
リード (P <sub>DDR</sub> )	MIN1	$(7.490 \times 10^{-1} + 2.999 \times 10^{-4} \times W + 4.103 \times 10^{-1} \times B + 6.475 \times 10^{-5} \times W \times B + 3.600 \times 10^{-1} \times C_{L \times B}) \times f_R$
	MIN2	$(8.744 \times 10^{-1} + 3.555 \times 10^{-4} \times W + 4.250 \times 10^{-1} \times B + 6.021 \times 10^{-5} \times W \times B + 3.600 \times 10^{-1} \times C_{L \times B}) \times f_R$
	TYP.	$(6.723 \times 10^{-1} + 2.454 \times 10^{-4} \times W + 3.077 \times 10^{-1} \times B + 5.074 \times 10^{-5} \times W \times B + 3.025 \times 10^{-1} \times C_{L \times B}) \times f_R$
	MAX1	$(5.314 \times 10^{-1} + 2.041 \times 10^{-4} \times W + 2.198 \times 10^{-1} \times B + 3.337 \times 10^{-5} \times W \times B + 2.500 \times 10^{-1} \times C_{L \times B}) \times f_R$
	MAX2	$(5.589 \times 10^{-1} + 1.994 \times 10^{-4} \times W + 2.141 \times 10^{-1} \times B + 3.822 \times 10^{-5} \times W \times B + 2.500 \times 10^{-1} \times C_{L \times B}) \times f_R$
ライト (P <sub>DDW</sub> )	MIN1	$(7.320 \times 10^{-1} + 3.017 \times 10^{-4} \times W + 4.233 \times 10^{-1} \times B + 1.085 \times 10^{-4} \times W \times B) \times f_W$
	MIN2	$(8.607 \times 10^{-1} + 3.563 \times 10^{-4} \times W + 4.386 \times 10^{-1} \times B + 1.041 \times 10^{-4} \times W \times B) \times f_W$
	TYP.	$(6.549 \times 10^{-1} + 2.493 \times 10^{-4} \times W + 3.116 \times 10^{-1} \times B + 8.826 \times 10^{-5} \times W \times B) \times f_W$
	MAX1	$(5.221 \times 10^{-1} + 2.082 \times 10^{-4} \times W + 2.118 \times 10^{-1} \times B + 6.587 \times 10^{-5} \times W \times B) \times f_W$
	MAX2	$(5.464 \times 10^{-1} + 2.030 \times 10^{-4} \times W + 2.061 \times 10^{-1} \times B + 6.977 \times 10^{-5} \times W \times B) \times f_W$
NOP (P <sub>DDN</sub> )	MIN1	$(2.850 \times 10^{-1} + 4.789 \times 10^{-5} \times W + 3.659 \times 10^{-2} \times B - 1.014 \times 10^{-7} \times W \times B) \times f$
	MIN2	$(4.608 \times 10^{-1} + 6.698 \times 10^{-5} \times W + 3.455 \times 10^{-2} \times B - 1.090 \times 10^{-7} \times W \times B) \times f$
	TYP.	$(2.435 \times 10^{-1} + 3.973 \times 10^{-5} \times W + 2.999 \times 10^{-2} \times B - 4.183 \times 10^{-10} \times W \times B) \times f$
	MAX1	$(2.017 \times 10^{-1} + 3.380 \times 10^{-5} \times W + 2.467 \times 10^{-2} \times B - 2.114 \times 10^{-8} \times W \times B) \times f$
	MAX2	$(1.978 \times 10^{-1} + 3.250 \times 10^{-5} \times W + 2.435 \times 10^{-2} \times B + 1.410 \times 10^{-8} \times W \times B) \times f$

備考 1. リード : CEN = 0, WEN = 1

ライト : CEN = 0, WEN = 0

NOP : CEN=1

(1) アドレス / データが固定でも, CEN = 0, かつ CLK が入力される状態の電流は, 動作電流 (リード / ライト時) と同じになります。

2. 消費電流を計算する際の条件は次のとおりです。T<sub>J</sub> は, ジャンクション温度です。

Worst : V<sub>DD</sub> = 1.2V, Process = fast, T<sub>J</sub> = 125°C

TYP.: V<sub>DD</sub> = 1.1 V, Process = typical, T<sub>J</sub> = 25 °C

3. ビット・ライト動作時の消費電力 (P<sub>DDW</sub>) は, ライト・ビット数の比率で計算します。

$$P_{DDW} = P_{DDR} \times \{(\text{全ビット数} - \text{ライト・ビット数}) / \text{全ビット数}\} + P_{DDW} \times (\text{ライト・ビット数} / \text{全ビット数})$$



## 2.6.2 スタンバイ・モード時の動作消費電力

### (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ

動作	条 件	計算式 (uW)
Normal	TYP.	$5.720 \times 10^{-5} \times W \times B + 1.863 \times 10^{-3} \times W + 6.524 \times 10^{-2} \times B + 2.185 \times 10^{-1}$
	Worst	$9.880 \times 10^{-3} \times W \times B + 1.945 \times 10^{-1} \times W + 7.837 \times B + 2.792 \times 10^{-1}$
Resume Stand by mode	TYP.	$5.720 \times 10^{-5} \times W \times B + 1.146 \times 10^{-5} \times W + 8.170 \times 10^{-3} \times B + 1.388 \times 10^{-2}$
	Worst	$9.880 \times 10^{-3} \times W \times B + 2.115 \times 10^{-4} \times W + 1.150 \times 10^{-1} \times B + 1.931 \times 10^{-1}$

備考 1. リード : CEN = 0, WEN = 1

ライト : CEN = 0, WEN = 0

(1) スタンバイ状態とは、全入力 (CLK 含む) が固定されている状態です。

(2) アドレス/データが固定でも、CEN = 0, かつ CLK が入力される状態の電流は、動作電流 (リード/ライト時) と同じになります。

2. 消費電流を計算する際の条件は次のとおりです。T<sub>J</sub>は、ジャンクション温度です。

Worst : V<sub>DD</sub> = 1.2V,      Process = fast,      T<sub>J</sub> = 125°C

TYP.: V<sub>DD</sub> = 1.1 V,      Process = typical,      T<sub>J</sub> = 25 °C

## 2.7 タイミング

タイミングの値は、次の式で求めることができます。

ワード/ビットの構成により負の値を持った場合は、0 とみなしててください。

なお、表中の記号は次のとおりです。

W：ワード数

B：ビット数

CL：外部負荷容量 (pF)

### 動作条件

条 件	プロセス	電源電圧	周囲温度 (TA)
MIN1	Fast	1.2 V	-40 °C
MIN2	Fast	1.2 V	+85 °C
TYP	Typical	1.1 V	+25 °C
MAX1	Slow	1.0 V	+85 °C
MAX2	Slow	1.0 V	-40 °C

### タイミング規定の説明

- tcyc: CLK の最小周期 (これ以上の周期でなければ、メモリは正常に動作しません)
- tcq: アクセス・タイム, CLK の立ち上がり後に Q 出力にデータが出力されるまでの時間
- thq: リード・アクセス時に前のデータが保持される時間
- tlck: CLK のロウ幅の最小時間 (これ以上の幅がなければ、メモリは正常に動作しません)
- thck: CLK のハイ幅の最小時間 (これ以上の幅がなければ、メモリは正常に動作しません)
- tSA: アドレスのセットアップ時間  
(CLK の立ち上がりに対して、この時間以上前にアドレスが決まっていなければならない時間)
- tSBW: ビット・ライト・イネーブルのセットアップ時間 (CLK の立ち上がりに対して、この時間以上前に BWEN が入力されなければならない時間)
- tSCE: チップ・イネーブルのセットアップ時間  
(CLK の立ち上がりに対して、この時間以上前に CEN が入力されなければならない時間)
- tSD: データのセットアップ時間  
(CLK の立ち上がりに対して、この時間以上前にデータが決まっていなければならない時間)
- tSWE: ライト・イネーブルのセットアップ時間  
(CLK の立ち上がりに対して、この時間以上前に WEN が入力されなければならない時間)
- tHA: アドレスのホールド時間  
(CLK の立ち上がりに対して、この時間以上アドレスが保持されなければならない時間)
- tHBW: ビット・ライト・イネーブルのセットアップ時間 (CLK の立ち上がりに対して、この時間以上 BWEN が保持されなければならない時間)
- tHCE: チップ・イネーブルのホールド時間  
(CLK の立ち上がりに対して、この時間以上 CEN が保持されなければならない時間)
- tHD: データのホールド時間  
(CLK の立ち上がりに対して、この時間以上データが保持されなければならない時間)
- tHWE: ライト・イネーブルのホールド時間  
(CLK の立ち上がりに対して、この時間以上 WEN が保持されなければならない時間)

## (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ (1/4)

リード/ライト・オペレーション (V<sub>DD</sub> = 1.1 ± 0.1 V, T<sub>A</sub> = -40 ~ +85 °C)

項目	略号	条件		計算式	単位
Cycle Time.	t <sub>CYC</sub>	MAX1	64W	$2.233 + 4.915 \times 10^{-3} \times B$	ns
			128 W 4096	$2.226 - 2.796 \times 10^{-6} \times W \times B + 4.869 \times 10^{-3} \times B + 5.220 \times 10^{-4} \times W + 8.965 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	64W	$2.372 + 4.417 \times 10^{-3} \times B$	ns
			128 W 4096	$2.361 - 3.657 \times 10^{-6} \times W \times B + 5.064 \times 10^{-3} \times B + 5.193 \times 10^{-4} \times W + 1.398 \times 10^{-11} \times W^2 \times B^2$	ns
Clock Access Time.	t <sub>CQ</sub> Q[]=fall	MAX1	64W	$1.356 + 5.254 \times 10^{-3} \times B$	ns
			128 W 4096	$1.343 + 2.571 \times 10^{-8} \times W \times B + 5.091 \times 10^{-3} \times B + 3.354 \times 10^{-4} \times W - 6.574 \times 10^{-13} \times W^2 \times B^2$	ns
		MAX2	64W	$1.406 + 5.444 \times 10^{-3} \times B$	ns
			128 W 4096	$1.390 - 3.753 \times 10^{-7} \times W \times B + 5.479 \times 10^{-3} \times B + 3.502 \times 10^{-4} \times W + 1.605 \times 10^{-12} \times W^2 \times B^2$	ns
	t <sub>CQ</sub> Q[]=rise	MAX1	64W	$1.295 + 5.377 \times 10^{-3} \times B$	ns
			128 W 4096	$1.279 - 6.006 \times 10^{-9} \times W \times B + 5.237 \times 10^{-3} \times B + 3.315 \times 10^{-4} \times W - 3.250 \times 10^{-13} \times W^2 \times B^2$	ns
		MAX2	64W	$1.341 + 5.593 \times 10^{-3} \times B$	ns
			128 W 4096	$1.323 - 4.903 \times 10^{-7} \times W \times B + 5.664 \times 10^{-3} \times B + 3.478 \times 10^{-4} \times W + 2.158 \times 10^{-12} \times W^2 \times B^2$	ns
Read Data Valid Time.	t <sub>HQ</sub> Q[]=fall	MIN1	64W	$4.111 \times 10^{-1} + 1.015 \times 10^{-3} \times B$	ns
			128 W 4096	$4.026 \times 10^{-1} - 5.002 \times 10^{-8} \times W \times B + 1.107 \times 10^{-3} \times B + 9.196 \times 10^{-5} \times W + 1.676 \times 10^{-13} \times W^2 \times B^2$	ns
		MIN2	64W	$4.696 \times 10^{-1} + 1.003 \times 10^{-3} \times B$	ns
			128 W 4096	$4.492 \times 10^{-1} - 2.165 \times 10^{-7} \times W \times B + 1.164 \times 10^{-3} \times B + 1.129 \times 10^{-4} \times W + 1.096 \times 10^{-12} \times W^2 \times B^2$	ns
	t <sub>HQ</sub> Q[]=rise	MIN1	64W	$4.111 \times 10^{-1} + 1.015 \times 10^{-3} \times B$	ns
			128 W 4096	$4.026 \times 10^{-1} - 5.002 \times 10^{-8} \times W \times B + 1.107 \times 10^{-3} \times B + 9.196 \times 10^{-5} \times W + 1.676 \times 10^{-13} \times W^2 \times B^2$	ns
		MIN2	64W	$4.696 \times 10^{-1} + 1.003 \times 10^{-3} \times B$	ns
			128 W 4096	$4.492 \times 10^{-1} - 2.165 \times 10^{-7} \times W \times B + 1.164 \times 10^{-3} \times B + 1.129 \times 10^{-4} \times W + 1.096 \times 10^{-12} \times W^2 \times B^2$	ns
Clock Low-level width.	t <sub>LCK</sub>	MAX1	64W	$6.488 \times 10^{-1} - 1.503 \times 10^{-4} \times B$	ns
			128 W 4096	$6.487 \times 10^{-1} - 2.223 \times 10^{-8} \times W \times B - 1.401 \times 10^{-4} \times B + 2.032 \times 10^{-7} \times W + 1.302 \times 10^{-13} \times W^2 \times B^2$	ns
		MAX2	64W	$7.202 \times 10^{-1} - 1.588 \times 10^{-4} \times B$	ns
			128 W 4096	$7.201 \times 10^{-1} - 2.156 \times 10^{-8} \times W \times B - 1.470 \times 10^{-4} \times B + 1.257 \times 10^{-7} \times W + 1.275 \times 10^{-13} \times W^2 \times B^2$	ns
Clock High-level width.	t <sub>HCK</sub>	MAX1	64W	$6.334 \times 10^{-1} + 5.267 \times 10^{-3} \times B$	ns
			128 W 4096	$6.340 \times 10^{-1} + 4.018 \times 10^{-8} \times W \times B + 5.249 \times 10^{-3} \times B + 5.603 \times 10^{-7} \times W - 8.887 \times 10^{-14} \times W^2 \times B^2$	ns
		MAX2	64W	$6.777 \times 10^{-1} + 5.556 \times 10^{-3} \times B$	ns
			128 W 4096	$6.786 \times 10^{-1} + 5.595 \times 10^{-8} \times W \times B + 5.529 \times 10^{-3} \times B + 7.767 \times 10^{-7} \times W - 1.514 \times 10^{-13} \times W^2 \times B^2$	ns

## (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ (2/4)

リード/ライト・オペレーション (V<sub>DD</sub> = 1.1 ± 0.1 V, T<sub>A</sub> = -40 ~ +85 °C)

項目	略号	条件		計算式	単位		
Address Setup Time.	t <sub>SA</sub> A[]=fall	MAX1	64W	$1.631 \times 10^{-1} + 2.417 \times 10^{-5} \times B$	ns		
			128 W 4096	$1.754 \times 10^{-1} + 2.030 \times 10^{-7} \times W \times B - 5.200 \times 10^{-5} \times B + 4.136 \times 10^{-6} \times W - 1.091 \times 10^{-12} \times W^2 \times B^2$	ns		
		MAX2	64W	$1.578 \times 10^{-1} + 3.161 \times 10^{-5} \times B$	ns		
			128 W 4096	$1.684 \times 10^{-1} + 2.951 \times 10^{-7} \times W \times B - 8.325 \times 10^{-5} \times B + 5.068 \times 10^{-6} \times W - 1.597 \times 10^{-12} \times W^2 \times B^2$	ns		
		MAX1	64W	$1.765 \times 10^{-1} + 4.329 \times 10^{-8} \times B$	ns		
			128 W 4096	$1.939 \times 10^{-1} + 5.270 \times 10^{-7} \times W \times B - 2.050 \times 10^{-4} \times B + 7.917 \times 10^{-6} \times W - 2.844 \times 10^{-12} \times W^2 \times B^2$	ns		
	t <sub>SA</sub> A[]=rise	MAX2	64W	$1.761 \times 10^{-1} + 5.452 \times 10^{-6} \times B$	ns		
			128 W 4096	$1.912 \times 10^{-1} + 5.579 \times 10^{-7} \times W \times B - 2.106 \times 10^{-4} \times B + 8.173 \times 10^{-6} \times W - 3.026 \times 10^{-12} \times W^2 \times B^2$	ns		
		B Write Enable Setup Time.	t <sub>SBW</sub> BW[]=fall	MAX1	64W	$1.772 \times 10^{-1} - 3.157 \times 10^{-3} \times B$	ns
					128 W 4096	$1.803 \times 10^{-1} - 1.825 \times 10^{-7} \times W \times B - 3.133 \times 10^{-3} \times B + 1.129 \times 10^{-6} \times W + 1.028 \times 10^{-12} \times W^2 \times B^2$	ns
				MAX2	64W	$1.751 \times 10^{-1} - 3.696 \times 10^{-3} \times B$	ns
					128 W 4096	$1.791 \times 10^{-1} - 1.403 \times 10^{-7} \times W \times B - 3.665 \times 10^{-3} \times B + 8.630 \times 10^{-7} \times W + 7.940 \times 10^{-13} \times W^2 \times B^2$	ns
MAX1	64W			$2.022 \times 10^{-1} - 3.133 \times 10^{-3} \times B$	ns		
	128 W 4096			$2.053 \times 10^{-1} - 1.809 \times 10^{-7} \times W \times B - 3.113 \times 10^{-3} \times B + 1.114 \times 10^{-6} \times W + 1.020 \times 10^{-12} \times W^2 \times B^2$	ns		
t <sub>SBW</sub> BW[]=rise	MAX2	64W	$2.067 \times 10^{-1} - 3.661 \times 10^{-3} \times B$	ns			
		128 W 4096	$2.107 \times 10^{-1} - 1.404 \times 10^{-7} \times W \times B - 3.641 \times 10^{-3} \times B + 8.593 \times 10^{-7} \times W + 7.967 \times 10^{-13} \times W^2 \times B^2$	ns			
	Cell Enable Hold Time.	t <sub>SCE</sub> CEN=fall	MAX1	64W	$3.929 \times 10^{-1} - 2.067 \times 10^{-5} \times B$	ns	
				128 W 4096	$3.969 \times 10^{-1} + 9.090 \times 10^{-9} \times W \times B - 1.847 \times 10^{-5} \times B + 2.912 \times 10^{-7} \times W - 5.437 \times 10^{-14} \times W^2 \times B^2$	ns	
			MAX2	64W	$3.966 \times 10^{-1} - 1.223 \times 10^{-5} \times B$	ns	
				128 W 4096	$3.968 \times 10^{-1} + 6.116 \times 10^{-10} \times W \times B - 1.526 \times 10^{-5} \times B + 2.594 \times 10^{-7} \times W - 9.912 \times 10^{-15} \times W^2 \times B^2$	ns	
MAX1			64W	$3.214 \times 10^{-1} - 5.106 \times 10^{-6} \times B$	ns		
			128 W 4096	$3.250 \times 10^{-1} - 7.901 \times 10^{-9} \times W \times B - 7.191 \times 10^{-6} \times B - 4.052 \times 10^{-7} \times W + 5.505 \times 10^{-14} \times W^2 \times B^2$	ns		
MAX2		64W	$3.216 \times 10^{-1} - 4.086 \times 10^{-6} \times B$	ns			
		128 W 4096	$3.209 \times 10^{-1} - 1.144 \times 10^{-8} \times W \times B + 4.431 \times 10^{-6} \times B - 4.414 \times 10^{-7} \times W + 6.122 \times 10^{-14} \times W^2 \times B^2$	ns			
Write Data Setup Time.		t <sub>SD</sub> D[]=fall	MAX1	64W	$1.750 \times 10^{-1} - 3.155 \times 10^{-3} \times B$	ns	
				128 W 4096	$1.802 \times 10^{-1} - 1.786 \times 10^{-7} \times W \times B - 3.130 \times 10^{-3} \times B + 1.154 \times 10^{-6} \times W + 9.994 \times 10^{-13} \times W^2 \times B^2$	ns	
			MAX2	64W	$1.726 \times 10^{-1} - 3.682 \times 10^{-3} \times B$	ns	
				128 W 4096	$1.776 \times 10^{-1} - 1.413 \times 10^{-7} \times W \times B - 3.656 \times 10^{-3} \times B + 8.762 \times 10^{-7} \times W + 7.960 \times 10^{-13} \times W^2 \times B^2$	ns	
	MAX1		64W	$2.204 \times 10^{-1} - 3.461 \times 10^{-3} \times B$	ns		
			128 W 4096	$2.269 \times 10^{-1} - 2.669 \times 10^{-7} \times W \times B - 3.435 \times 10^{-3} \times B + 1.490 \times 10^{-6} \times W + 1.557 \times 10^{-12} \times W^2 \times B^2$	ns		
	MAX2	64W	$2.349 \times 10^{-1} - 4.084 \times 10^{-3} \times B$	ns			
		128 W 4096	$2.403 \times 10^{-1} - 1.547 \times 10^{-7} \times W \times B - 4.045 \times 10^{-3} \times B + 7.978 \times 10^{-7} \times W + 9.259 \times 10^{-13} \times W^2 \times B^2$	ns			

## (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ (3/4)

リード/ライト・オペレーション (V<sub>DD</sub> = 1.1 ± 0.1 V, T<sub>A</sub> = -40 ~ +85 °C)

項目	略号	条件		計算式	単位	
Write Enable Setup Time.	t <sub>SWE</sub> WEN=fall	MAX1	64W	$1.746 \times 10^{-1} + 2.736 \times 10^{-5} \times B$	ns	
			128 W 4096	$1.779 \times 10^{-1} + 2.789 \times 10^{-8} \times W \times B + 1.137 \times 10^{-5} \times B + 4.128 \times 10^{-7} \times W - 2.071 \times 10^{-13} \times W^2 \times B^2$	ns	
		MAX2	64W	$1.691 \times 10^{-1} + 2.521 \times 10^{-5} \times B$	ns	
			128 W 4096	$1.715 \times 10^{-1} + 1.351 \times 10^{-8} \times W \times B + 2.051 \times 10^{-5} \times B + 3.024 \times 10^{-7} \times W - 8.467 \times 10^{-14} \times W^2 \times B^2$	ns	
		t <sub>SWE</sub> WEN=rise	MAX1	64W	$1.774 \times 10^{-1} + 2.493 \times 10^{-5} \times B$	ns
				128 W 4096	$1.793 \times 10^{-1} + 6.134 \times 10^{-9} \times W \times B + 2.065 \times 10^{-5} \times B - 2.966 \times 10^{-7} \times W - 8.819 \times 10^{-14} \times W^2 \times B^2$	ns
	MAX2		64W	$1.746 \times 10^{-1} + 2.833 \times 10^{-5} \times B$	ns	
			128 W 4096	$1.751 \times 10^{-1} - 3.249 \times 10^{-9} \times W \times B + 4.081 \times 10^{-5} \times B - 5.544 \times 10^{-7} \times W + 1.839 \times 10^{-13} \times W^2 \times B^2$	ns	
	Address Hold Time.	t <sub>HA</sub> A[]=fall	MAX1	64W	$1.632 \times 10^{-1} - 9.309 \times 10^{-5} \times B$	ns
				128 W 4096	$1.654 \times 10^{-1} - 8.183 \times 10^{-10} \times W \times B - 9.115 \times 10^{-5} \times B - 2.105 \times 10^{-8} \times W + 1.508 \times 10^{-14} \times W^2 \times B^2$	ns
			MAX2	64W	$1.626 \times 10^{-1} - 9.445 \times 10^{-5} \times B$	ns
				128 W 4096	$1.631 \times 10^{-1} + 1.272 \times 10^{-9} \times W \times B - 9.410 \times 10^{-5} \times B - 2.847 \times 10^{-8} \times W + 3.471 \times 10^{-15} \times W^2 \times B^2$	ns
t <sub>HA</sub> A[]=rise			MAX1	64W	$1.754 \times 10^{-1} - 9.258 \times 10^{-5} \times B$	ns
				128 W 4096	$1.772 \times 10^{-1} - 9.560 \times 10^{-9} \times W \times B - 8.655 \times 10^{-5} \times B - 2.928 \times 10^{-8} \times W + 6.501 \times 10^{-14} \times W^2 \times B^2$	ns
		MAX2	64W	$1.761 \times 10^{-1} - 9.379 \times 10^{-5} \times B$	ns	
			128 W 4096	$1.760 \times 10^{-1} - 8.483 \times 10^{-9} \times W \times B - 8.940 \times 10^{-5} \times B - 2.263 \times 10^{-8} \times W + 6.012 \times 10^{-14} \times W^2 \times B^2$	ns	
B Write Enable Hold Time.		t <sub>HBW</sub> BW[]=fall	MAX1	64W	$1.403 \times 10^{-1} + 5.735 \times 10^{-3} \times B$	ns
				128 W 4096	$1.412 \times 10^{-1} + 5.222 \times 10^{-8} \times W \times B + 5.720 \times 10^{-3} \times B - 3.232 \times 10^{-7} \times W - 3.128 \times 10^{-13} \times W^2 \times B^2$	ns
			MAX2	64W	$1.368 \times 10^{-1} + 5.946 \times 10^{-3} \times B$	ns
				128 W 4096	$1.378 \times 10^{-1} + 5.577 \times 10^{-8} \times W \times B + 5.928 \times 10^{-3} \times B - 3.536 \times 10^{-7} \times W - 3.452 \times 10^{-13} \times W^2 \times B^2$	ns
	t <sub>HBW</sub> BW[]=rise		MAX1	64W	$1.494 \times 10^{-1} + 5.734 \times 10^{-3} \times B$	ns
				128 W 4096	$1.503 \times 10^{-1} + 5.532 \times 10^{-8} \times W \times B + 5.717 \times 10^{-3} \times B - 3.381 \times 10^{-7} \times W - 3.309 \times 10^{-13} \times W^2 \times B^2$	ns
		MAX2	64W	$1.469 \times 10^{-1} + 5.945 \times 10^{-3} \times B$	ns	
			128 W 4096	$1.479 \times 10^{-1} + 5.923 \times 10^{-8} \times W \times B + 5.925 \times 10^{-3} \times B - 3.733 \times 10^{-7} \times W - 3.650 \times 10^{-13} \times W^2 \times B^2$	ns	
	Cell Enable Hold Time.	t <sub>HCE</sub> CEN=fall	MAX1	64W	$1.299 \times 10^{-1} - 9.388 \times 10^{-5} \times B$	ns
				128 W 4096	$1.318 \times 10^{-1} - 9.949 \times 10^{-9} \times W \times B - 8.736 \times 10^{-5} \times B - 1.891 \times 10^{-8} \times W + 6.714 \times 10^{-14} \times W^2 \times B^2$	ns
			MAX2	64W	$1.282 \times 10^{-1} - 9.534 \times 10^{-5} \times B$	ns
				128 W 4096	$1.282 \times 10^{-1} - 7.677 \times 10^{-9} \times W \times B - 9.058 \times 10^{-5} \times B - 2.561 \times 10^{-8} \times W + 5.490 \times 10^{-14} \times W^2 \times B^2$	ns
t <sub>HCE</sub> CEN=rise			MAX1	64W	$1.765 \times 10^{-1} - 9.674 \times 10^{-5} \times B$	ns
				128 W 4096	$1.782 \times 10^{-1} - 7.075 \times 10^{-9} \times W \times B - 8.654 \times 10^{-5} \times B - 5.962 \times 10^{-9} \times W + 4.564 \times 10^{-14} \times W^2 \times B^2$	ns
		MAX2	64W	$1.769 \times 10^{-1} - 9.915 \times 10^{-5} \times B$	ns	
			128 W 4096	$1.768 \times 10^{-1} - 6.595 \times 10^{-9} \times W \times B - 9.150 \times 10^{-5} \times B - 2.389 \times 10^{-8} \times W + 4.818 \times 10^{-14} \times W^2 \times B^2$	ns	

## (1) WSPA76[p]2\*\*\*\*3ZZ\*ZZ (4/4)

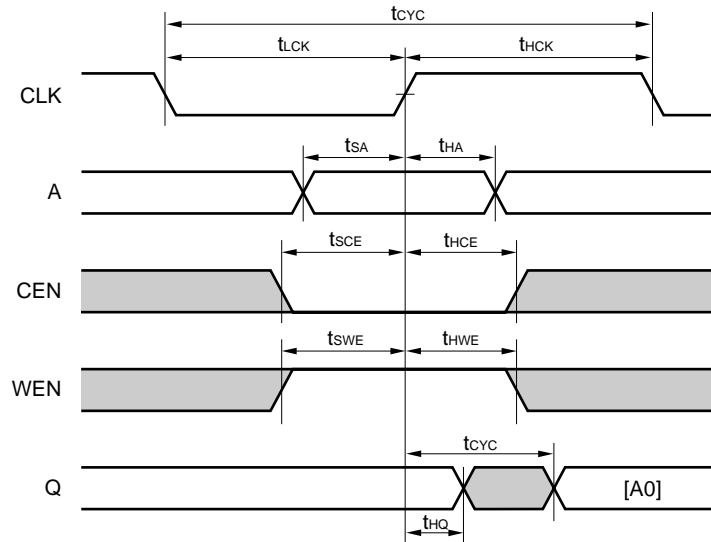
リード/ライト・オペレーション ( $V_{DD} = 1.1 \pm 0.1$  V,  $T_A = -40 \sim +85$  °C)

項目	略号	条件		計算式	単位		
Write Data Hold Time.	t <sub>HD</sub> D[]=fall	MAX1	64W	$1.365 \times 10^{-1} + 5.736 \times 10^{-3} \times B$	ns		
			128 W 4096	$1.376 \times 10^{-1} + 6.311 \times 10^{-8} \times W \times B + 5.715 \times 10^{-3} \times B - 3.885 \times 10^{-7} \times W - 3.738 \times 10^{-13} \times W^2 \times B^2$	ns		
		MAX2	64W	$1.320 \times 10^{-1} + 5.947 \times 10^{-3} \times B$	ns		
			128 W 4096	$1.331 \times 10^{-1} + 6.631 \times 10^{-8} \times W \times B + 5.923 \times 10^{-3} \times B - 4.138 \times 10^{-7} \times W - 4.046 \times 10^{-13} \times W^2 \times B^2$	ns		
		t <sub>HD</sub> D[]=rise	MAX1	64W	$1.479 \times 10^{-1} + 5.736 \times 10^{-3} \times B$	ns	
				128 W 4096	$1.489 \times 10^{-1} + 6.199 \times 10^{-8} \times W \times B + 5.715 \times 10^{-3} \times B - 3.718 \times 10^{-7} \times W - 3.716 \times 10^{-13} \times W^2 \times B^2$	ns	
	MAX2		64W	$1.444 \times 10^{-1} + 5.945 \times 10^{-3} \times B$	ns		
			128 W 4096	$1.456 \times 10^{-1} + 6.479 \times 10^{-8} \times W \times B + 5.921 \times 10^{-3} \times B - 4.055 \times 10^{-7} \times W - 3.967 \times 10^{-13} \times W^2 \times B^2$	ns		
	Write Enable Hold Time.		t <sub>HWE</sub> WEN=fall	MAX1	64W	$1.627 \times 10^{-1} - 9.234 \times 10^{-5} \times B$	ns
					128 W 4096	$1.635 \times 10^{-1} - 1.623 \times 10^{-8} \times W \times B - 8.507 \times 10^{-5} \times B - 6.674 \times 10^{-8} \times W + 1.182 \times 10^{-13} \times W^2 \times B^2$	ns
		MAX2		64W	$1.622 \times 10^{-1} - 9.394 \times 10^{-5} \times B$	ns	
				128 W 4096	$1.621 \times 10^{-1} - 1.158 \times 10^{-8} \times W \times B - 8.796 \times 10^{-5} \times B + 1.612 \times 10^{-9} \times W + 7.615 \times 10^{-14} \times W^2 \times B^2$	ns	
t <sub>HWE</sub> (@WEN=rise)		MAX1		64W	$1.749 \times 10^{-1} - 9.486 \times 10^{-5} \times B$	ns	
				128 W 4096	$1.767 \times 10^{-1} - 1.390 \times 10^{-8} \times W \times B - 8.607 \times 10^{-5} \times B - 2.876 \times 10^{-8} \times W + 9.867 \times 10^{-14} \times W^2 \times B^2$	ns	
		MAX2	64W	$1.754 \times 10^{-1} - 9.630 \times 10^{-5} \times B$	ns		
			128 W 4096	$1.764 \times 10^{-1} - 7.749 \times 10^{-9} \times W \times B - 9.017 \times 10^{-5} \times B - 8.318 \times 10^{-9} \times W + 5.414 \times 10^{-14} \times W^2 \times B^2$	ns		

## 2.8 タイミング・チャート

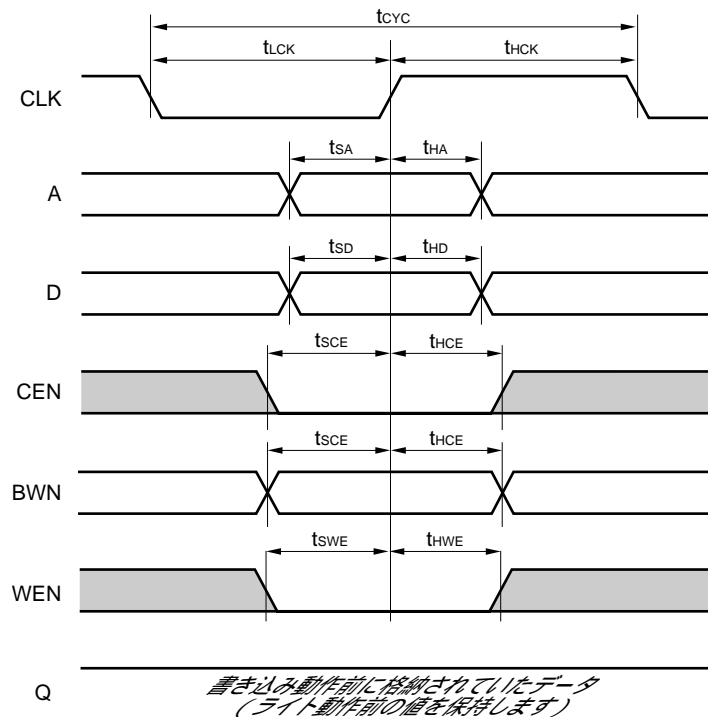
注意 タイミング・エラーが発生すると、メモリ中のデータは破壊されます。

### (1) リード・オペレーション



[Ax] : アドレス Ax 内のデータを示します。

### (2) ライト・オペレーション



備考 ライト動作時にはライト動作前の値を保持します。

## 第3章 同期式2ポート(1RW+1RW) Bit Write 機能付き RAM

### 3.1 概要

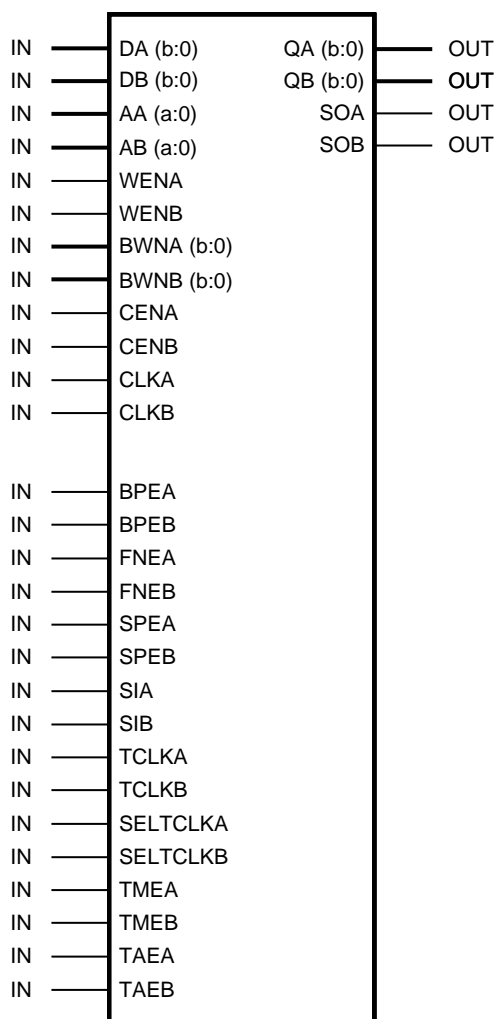
- 2ポート(1RW+1RW) RAM
- フリー・サイズ・メモリ
  - ビット・ライト機能付き
  - メモリ・コンパイラにより高効率マクロ配置を実現
  - ビット数: 4~73 ビット
  - ワード数: 32~512 ワード
- 動作電圧: 1.1 ± 0.1 V
- 動作周囲温度: -40 ~ +85 °C

#### 3.1.1 コンパイルド・レンジ

タイプ	MUX	最小サイズ	最大サイズ	ステップ	マクロ名
高速	2	32 ワード×4 ビット	512 ワード×73 ビット	16 ワード/1 ビット	WDPA76[p]3****1ZZ*ZZ



## 3.1.2 シンボル図



備考 1. “a” = (アドレス本数) - 1

ただし, 4 a 8 (WDPA76[p]3\*\*\*\*1ZZ\*ZZ)

(アドレス本数) =  $\log_2$  (ワード数) 小数点以下切り上げです。

“b” = (ビット数) - 1

ただし, 3 b 72 (WDPA76[p]3\*\*\*\*1ZZ\*ZZ)

2. TCLKA, TCLKB, TEST, EVALA0, EVALB0, RDMA, RDMB 端子は, 弊社が提供するラッパー回路により 0 に固定されます。

## 3.1.3 端子容量

(1) WDPA76[p]3\*\*\*\*1ZZ\*ZZ

Input		Output	
Pin Name/Symbol	C <sub>IN</sub> (pF)	Pin Name/Symbol	C <sub>MAX</sub> (pF)
DA (b : 0)	T.B.D.	QA (b : 0)	T.B.D.
AA (a : 0)	T.B.D.	QB (b : 0)	T.B.D.
CENA	T.B.D.	SOA	T.B.D.
WENA	T.B.D.	SOB	T.B.D.
CLKA	T.B.D.		
DB (b : 0)	T.B.D.		
AB (a : 0)	T.B.D.		
CENB	T.B.D.		
WENB	T.B.D.		
BWNA (b : 0)	T.B.D.		
BWNB (b : 0)	T.B.D.		
CLKB	T.B.D.		
BPEA	T.B.D.		
BPEB	T.B.D.		
FNEA	T.B.D.		
FNEB	T.B.D.		
SPEA	T.B.D.		
SPEB	T.B.D.		
SIA	T.B.D.		
SIB	T.B.D.		
TCLKA	T.B.D.		
TCLKB	T.B.D.		
SELTCKA	T.B.D.		
SELTCKB	T.B.D.		
TMEA	T.B.D.		
TMEB	T.B.D.		
TAEA	T.B.D.		
TAEB	T.B.D.		

## 3.2 端子機能一覧

端子名	属性	モード	機能
DA (b : 0)	入力	ノーマル	A ポート・データ入力
AA (a : 0)	入力	ノーマル	A ポート・アドレス入力
CENA	入力	ノーマル	A ポート・チップ・イネーブル入力 CENA = 0 : 動作モード CENA = 1 : 非動作モード
WENA	入力	ノーマル	ライト・イネーブル入力 (アクティブ・ロー)
BWNA (b : 0)	入力	ノーマル	ビット・ライト・イネーブル入力 (アクティブ・ロー) BWNA() = 0 : ライト動作 BWNA() = 1 : ライト・マスク動作
CLKA	入力	ノーマル	A ポート・クロック入力
QA (b : 0)	出力	ノーマル	A ポート・データ出力
DB (b : 0)	入力	ノーマル	B ポート・データ入力
AB (a : 0)	入力	ノーマル	B ポート・アドレス入力
CENB	入力	ノーマル	B ポート・チップ・イネーブル入力 CENB = 0 : 動作モード CENB = 1 : 非動作モード
WENB	入力	ノーマル	ライト・イネーブル入力 (アクティブ・ロー)
BWNB (b : 0)	入力	ノーマル	ビット・ライト・イネーブル入力 (アクティブ・ロー) BWNB() = 0 : ライト動作 BWNB() = 1 : ライト・マスク動作
CLKB	入力	ノーマル	B ポート・クロック入力
QB (b : 0)	出力	ノーマル	B ポート・データ出力
BPEA	入力	テスト	Bypass イネーブル(アクティブ・ハイ)
FNEA	入力	テスト	NOP for Scan mode (アクティブ・ハイ)
SPEA	入力	テスト	Scan パス・イネーブル (アクティブ・ハイ)
SIA	入力	テスト	Scan チェーン入力
TCLKA	入力	テスト	クロック入力 (テスト用)
SELTCKA	入力	テスト	クロック選択
TMEA	入力	テスト	テストモード
TAEA	入力	テスト	テストモード
SOA	出力	テスト	Scan チェーン出力
BPEB	入力	テスト	Bypass イネーブル(アクティブ・ハイ)
FNEB	入力	テスト	NOP for Scan mode (アクティブ・ハイ)
SPEB	入力	テスト	Scan パス・イネーブル (アクティブ・ハイ)
SIB	入力	テスト	Scan チェーン入力
TCLKB	入力	テスト	クロック入力 (テスト用)
SELTCKB	入力	テスト	クロック選択
TMEB	入力	テスト	テストモード
TAEB	入力	テスト	テストモード
SOB	出力	テスト	Scan チェーン出力

### 3.3 動作真理値表

動作真理値表中の記号の意味は次のとおりです。

- X: ハイ・インピーダンスを含まない不定
- AAx: 任意データ
- DAx: 入力データ
- ABx: 任意データ
- DBx: 入力データ
- [AAx]: メモリ内データ (アドレス AAx 内のデータを示します。)
- : Don't care

#### (1) モード設定

SELTKLKA	TMEA	SELTKLKB	TMEB	動作
0	0	0	0	ノーマル・モード
1	0	1	0	テスト・モード
1	1	1	0	ポート間の擬似干渉のためのテスト・モード <sup>注1</sup>
上記組み合わせ以外				禁止

#### (2) ファンクション

##### A ポート

CLKA	CENA	WENA	AA (a:0)	BWNA (b:0)	DA (b:0)	QA (b:0)	memory	動作
↑	0	0	AAx	0	DAx	前データ	[AAx] = Dx[]	ライト
				1	DAx		NOP	ライト <sup>注1</sup>
				X	-		[AAx] = X	ライト <sup>注2</sup>
		1	AAx	-	-	[AAx]	NOP	リード
		0	X	-	-	X	All mem[] = X	Violation <sup>注2</sup>
		1	X	-	-			
	X	-	-	-				
	1	-	-	-	-	-	前データ	NOP

注 1. BWN (b : 0) を 1 に設定したビットのみライト・マスク

注 2. すべてのビットに不定が書き込まれます。

##### B ポート

CLKA	CENA	WENA	AA (a:0)	BWNA (b:0)	DA (b:0)	QA (b:0)	memory	動作
↑	0	0	ABx	0	DBx	前データ	[ABx] = Dx[]	ライト
				1	DBx		NOP	ライト <sup>注1</sup>
				X	-		[ABx] = X	ライト <sup>注2</sup>
		1	ABx	-	-	[ABx]	NOP	リード
		0	X	-	-	X	All mem[] = X	Violation <sup>注2</sup>
		1	X	-	-			
	X	-	-	-				
	1	-	-	-	-	-	前データ	NOP

注 1. BWN (b : 0) を 1 に設定したビットのみライト・マスク

注 2. すべてのビットに不定が書き込まれます。

## (3) ポートの関係

Aポート	Bポート	制限事項
リード	リード	制限なし
リード	ライト	同じアドレスにアクセスする場合は、3.9 リード・ポート、ライト・ポート間の動作タイミング制約を参照してください。
ライト	リード	
ライト	ライト	同じアドレスから書き込まないでください。 回路の構成上デバイスが破壊される場合があります。

## (4) A ポート, B ポート同時アクセス

(AA ≠ AB)

CLKA CLKB	CENA CENB	WENA	WENB	AA AB	DA DB	QA QB	メモリ内	動作
↑	0	0	1	AAx ABx	DAx -	[AAx] = 前データ [ABx]	[AAx] = DAx NOP	Aポート: ライト Bポート: リード
↑	0	1	0	AAx ABx	- DBx	[AAx] [ABx] = 前データ	NOP [ABx] = DBx	Aポート: リード Bポート: ライト

備考 BWNB (b:0)を1に設定したビットのみライト・マスク

(AA = AB)

CLKA CLKB	CENA CENB	WENA	WENB	AA AB	DA DB	QA QB	メモリ内	動作
↑	0	0	1	AAx ABx	DAx -	[AAx] = 前データ [ABx] = X	[AAx] = DAx NOP	Aポート: ライト Bポート: リード
↑	0	1	0	AAx ABx	- DBx	[AAx] = X [ABx] = 前データ	NOP [ABx] = DBx	Aポート: リード Bポート: ライト

備考 BWNB (b:0)を1に設定したビットのみライト・マスク

### 3.4 マクロ・サイズ

マクロ・サイズを算出する際には、次の式で求めてください。

$$\text{マクロ・サイズ} = X \times Y (\mu\text{m}^2)$$

W : ワード数

B : ビット数

N : アドレス本数  $N = \log_2 W$  (小数点以下切り上げ)

ROUNDUP (a, b) : a を小数点以下 b 桁に切り上げます。

例 W = 240 のときの (ROUNDUP (W/128, 0)

$$\text{ROUNDUP} (240/128, 0) = \text{ROUNDUP} (1.875, 0) = 2$$

ROUNDDOWN (a, b) : a を小数点以下 b 桁で切り捨てます。

MOD (a, b) : a を b で除算した余りを示します。

例 MOD (3, 2) = 1

#### (1) WDPA76[p]3\*\*\*\*1ZZ\*ZZ

$$X = \text{ROUNDUP}((13.992 + 2.442 \times B + 2.574) / 0.132, 0) \times 0.132 \quad [\mu\text{m}]$$

$$Y = \text{ROUNDUP}((42.768 + 4.488 \times W/16 + 0.792 \times (\text{ROUNDUP}(W/64, 0) - 1)) / 0.132, 0) \times 0.132 \quad [\mu\text{m}]$$

### 3.5 電気的特性

#### 絶対最大定格

項目	略号	定格	単位
電源電圧	V <sub>DD</sub>	-0.45 ~ +1.8	V
動作周囲温度	T <sub>A</sub>	-40 ~ +85	°C
保存温度	T <sub>stg</sub>	-65 ~ +125	°C

**注意** 各項目のうち1項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。

つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。

必ずこの定格値を越えない状態で製品をご使用ください。

#### 推奨動作範囲 (V<sub>DD</sub> = 1.1 ± 0.1 V時)

項目	略号	MIN.	TYP.	MAX.	単位
電源電圧	V <sub>DD</sub>	1.0	1.1	1.2	V
動作周囲温度	T <sub>A</sub>	-40	+25	+85	°C

### 3.6 動作消費電力

動作消費電力 (P<sub>DD</sub>) は、メモリのビット数、ワード数、アドレス本数、動作周波数に依存します。

動作消費電力の値は次の式で求められます。

$$\begin{aligned}
 P_{DD}(\text{Worst}) &= P_{DDRA}(\text{Worst}) \times A_{RA} + P_{DDWA}(\text{Worst}) \times A_{WA} + P_{DDRB}(\text{Worst}) \times A_{RB} + P_{DDWB}(\text{Worst}) \times A_{WB} \\
 &\quad + P_{DDN}(\text{Worst})(1-(A_{RA}+A_{WA})) + P_{DDN}(\text{Worst})(1-(A_{RB}+A_{WB})) + \text{スタンバイ電力}(\text{Worst}) \quad [\mu\text{W}] \\
 P_{DD}(\text{TYP}) &= P_{DDRA}(\text{TYP}) \times A_{RA} + P_{DDWA}(\text{TYP}) \times A_{WA} + P_{DDRB}(\text{TYP}) \times A_{RB} + P_{DDWB}(\text{TYP}) \times A_{WB} \\
 &\quad + P_{DDN}(\text{Type})(1-(A_{RA}+A_{WA})) + P_{DDN}(\text{Type})(1-(A_{RB}+A_{WB})) + \text{スタンバイ電力}(\text{TYP}) \quad [\mu\text{W}]
 \end{aligned}$$

上記の式のうち P<sub>DDRA</sub>, P<sub>DDRB</sub>, P<sub>DDWA</sub>, P<sub>DDWB</sub> は 3.6.1 通常モード時の動作消費電力 の式で求められます。

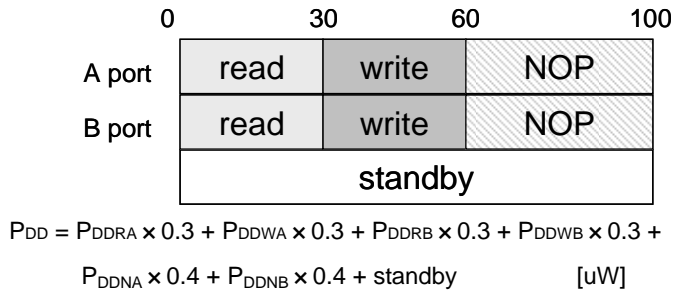
ユーザ回路でクロック・ゲーティングによるクロック制御を行うことにより、P<sub>DDN</sub>(NOP)の消費電力を削減する事ができます。

なお、表中の記号は次のとおりです。

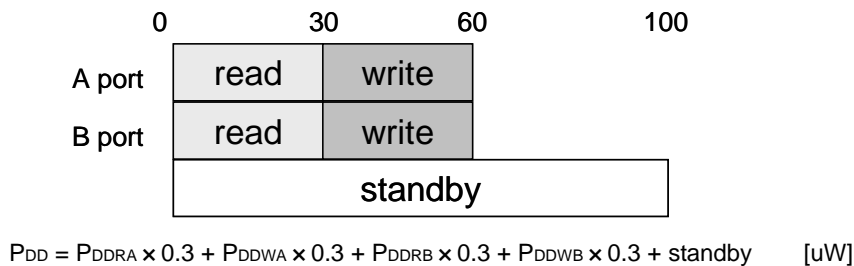
- B : ビット数                                      f<sub>R</sub> : リード動作周波数 (MHz)                      N : アドレス本数    N = log<sub>2</sub>W
- W : ワード数                                      f<sub>W</sub> : ライト動作周波数 (MHz)                      (小数点以下切り上げ)
- CL : 外部負荷容量 (pF)                      A<sub>RA</sub>/A<sub>RB</sub>/A<sub>WA</sub> /A<sub>WB</sub> : 動作率<sup>註</sup> (100% = 1)

**注** この動作率とは、RAMの全動作期間(リード、ライト、スタンバイ、NOP)に対して、リードおよびライト動作が占める割合です。  
マルチ・ポートの場合は、それぞれのポートごとにリードとライト動作率を計算式に反映してください。

**例** RAMの全動作期間においてリード30%、ライト30%の場合、動作率はリード0.3、ライト0.3、NOP0.4になります。



**例 2** RAMの全動作期間においてリード30%、ライト30%、NOP期間をクロック・ゲーティングでクロック制御した場合、動作率はリード0.3、ライト0.3になります。



### 3.6.1 通常モード時の動作消費電力

下記値は、入出力データの動作率 50% で算出しています。

(1) WDPA76[p]3\*\*\*\*1ZZ\*ZZ

動作	条 件	計算式 (μW)
リード (P <sub>DDR</sub> )	MIN1	$(7.691 \times 10^{-1} + 8.531 \times 10^{-4} \times W + 2.499 \times 10^{-1} \times B + 8.946 \times 10^{-5} \times W \times B + 3.600 \times 10^{-1} \times C_L \times B) \times f_R$
	MIN2	$(7.771 \times 10^{-1} + 9.025 \times 10^{-4} \times W + 2.546 \times 10^{-1} \times B + 8.542 \times 10^{-5} \times W \times B + 3.600 \times 10^{-1} \times C_L \times B) \times f_R$
	TYP.	$(6.875 \times 10^{-1} + 6.918 \times 10^{-4} \times W + 2.069 \times 10^{-1} \times B + 7.076 \times 10^{-5} \times W \times B + 3.025 \times 10^{-1} \times C_L \times B) \times f_R$
	MAX1	$(5.574 \times 10^{-1} + 5.713 \times 10^{-4} \times W + 1.635 \times 10^{-1} \times B + 4.923 \times 10^{-5} \times W \times B + 2.500 \times 10^{-1} \times C_L \times B) \times f_R$
	MAX2	$(5.681 \times 10^{-1} + 5.693 \times 10^{-4} \times W + 1.656 \times 10^{-1} \times B + 5.341 \times 10^{-5} \times W \times B + 2.500 \times 10^{-1} \times C_L \times B) \times f_R$
ライト (P <sub>DDW</sub> )	MIN1	$(7.185 \times 10^{-1} + 8.761 \times 10^{-4} \times W + 1.991 \times 10^{-1} \times B + 2.761 \times 10^{-4} \times W \times B) \times f_W$
	MIN2	$(7.277 \times 10^{-1} + 9.730 \times 10^{-4} \times W + 2.144 \times 10^{-1} \times B + 2.745 \times 10^{-4} \times W \times B) \times f_W$
	TYP.	$(6.342 \times 10^{-1} + 7.156 \times 10^{-4} \times W + 1.621 \times 10^{-1} \times B + 2.362 \times 10^{-4} \times W \times B) \times f_W$
	MAX1	$(5.250 \times 10^{-1} + 5.708 \times 10^{-4} \times W + 1.263 \times 10^{-1} \times B + 1.917 \times 10^{-4} \times W \times B) \times f_W$
	MAX2	$(5.185 \times 10^{-1} + 5.919 \times 10^{-4} \times W + 1.268 \times 10^{-1} \times B + 1.942 \times 10^{-4} \times W \times B) \times f_W$
NOP (P <sub>DDN</sub> )	MIN1	$(3.271 \times 10^{-1} + 2.076 \times 10^{-4} \times W + 3.794 \times 10^{-2} \times B + 1.744 \times 10^{-7} \times W \times B) \times f$
	MIN2	$(3.729 \times 10^{-1} + 2.255 \times 10^{-4} \times W + 3.753 \times 10^{-2} \times B + 1.657 \times 10^{-7} \times W \times B) \times f$
	TYP.	$(2.875 \times 10^{-1} + 1.753 \times 10^{-4} \times W + 3.252 \times 10^{-2} \times B + 1.192 \times 10^{-7} \times W \times B) \times f$
	MAX1	$(2.342 \times 10^{-1} + 1.306 \times 10^{-4} \times W + 2.704 \times 10^{-2} \times B - 8.305 \times 10^{-7} \times W \times B) \times f$
	MAX2	$(2.267 \times 10^{-1} + 1.432 \times 10^{-4} \times W + 2.630 \times 10^{-2} \times B + 2.768 \times 10^{-7} \times W \times B) \times f$

備考 1. リード : CENA/B = 0, WENA/B = 1

ライト : CENA/B = 0, WENA/B = 0

NOP : CENA/B = 1

(1) アドレス / データが固定でも ,CENA = 0 または CENB = 0 ,かつ CLK が入力される状態の電流は ,  
動作電流 (リード / ライト時) と同等になります。

2. 消費電流を計算する際の条件は次のとおりです。T<sub>J</sub>は、ジャンクション温度です。

Worst: V<sub>DD</sub> = 1.2 V, Process = fast, T<sub>J</sub> = 125 °C

TYP.: V<sub>DD</sub> = 1.1 V, Process = typical, T<sub>J</sub> = 25 °C

3. ビット・ライト動作時の消費電力 (P<sub>DDWA/B</sub>) は、ライト・ビット数の比率で計算します。

$P_{DDWA/B} = P_{DDR} \times \{(\text{全ビット数} - \text{ライト・ビット数}) / \text{全ビット数}\} + P_{DDW} \times (\text{ライト・ビット数} / \text{全ビット数})$



### 3.6.2 スタンバイ・モード時の動作消費電力

(1) WDP A76[p]3\*\*\*\*1ZZ\*ZZ

条件	計算式 (uW)
TYP.	$2.409 \times 10^{-4} \times W \times B + 4.233 \times 10^{-3} \times W + 2.333 \times 10^{-2} \times B + 2.991 \times 10^{-1}$
Worst	$3.528 \times 10^{-2} \times W \times B + 5.488 \times 10^{-1} \times W + 3.556 \times B + 3.997 \times 10^{-1}$

備考1. リード: CENA/B = 0, WENA/B = 1

ライト: CENA/B = 0, WENA/B = 0

(1) スタンバイ状態とは、全入力 (CLK 含む) が固定されている状態です。

(2) アドレス/データが固定でも、CENA = 0 または CENB = 0 ,かつ CLK が入力される状態の電流は、動作電流 (リード/ライト時) と同等になります。

2. 消費電流を計算する際の条件は次のとおりです。T<sub>J</sub>は、ジャンクション温度です。

Worst: V<sub>DD</sub> = 1.2 V, Process = fast, T<sub>J</sub> = 125 °C

TYP.: V<sub>DD</sub> = 1.1 V, Process = typical, T<sub>J</sub> = 25 °C

### 3.7 タイミング

タイミングの値は、次の式で求めることができます。

ワード/ビットの構成により負の値を持った場合は、0 とみなしていただきます。

なお、表中の記号は次のとおりです。

W：ワード数

B：ビット数

CL：外部負荷容量 (pF)

#### 動作条件

条 件	プロセス	電源電圧	周囲温度 (TA)
MIN1	Fast	1.2 V	-40 °C
MIN2	Fast	1.2 V	+85 °C
TYP	Typical	1.1 V	+25 °C
MAX1	Slow	1.0 V	+85 °C
MAX2	Slow	1.0 V	-40 °C

#### タイミング規定の説明

tcyc: CLK の最小周期 (これ以上の周期でなければ、メモリは正常に動作しません)

tcq: アクセス・タイム, CLK の立ち上がり後に Q 出力にデータが出力されるまでの時間

tcQA, tcQB: A ポート、B ポートのアクセス・タイム。タイミング計算式は、tcq に同じ。

thQ: リード・アクセス時に前のデータが保持される時間

thQA, thQB: A ポート、B ポートの出力ホールド・タイム。タイミング計算式は、thQ に同じ。

tlck: CLK のロウ幅の最小時間 (これ以上の幅がなければ、メモリは正常に動作しません)

thck: CLK のハイ幅の最小時間 (これ以上の幅がなければ、メモリは正常に動作しません)

tSA: アドレスのセットアップ時間

(CLK の立ち上がりに対して、この時間以上前にアドレスが決まっていなければならない時間)

tSBW: ビット・ライト・イネーブルのセットアップ時間 (CLK の立ち上がりに対して、この時間以上前に BWEN が入力されなければならない時間)

tSCE: チップ・イネーブルのセットアップ時間

(CLK の立ち上がりに対して、この時間以上前に CEN が入力されなければならない時間)

tSD: データのセットアップ時間

(CLK の立ち上がりに対して、この時間以上前にデータが決まっていなければならない時間)

tSWE: ライト・イネーブルのセットアップ時間

(CLK の立ち上がりに対して、この時間以上前に WEN が入力されなければならない時間)

tHA: アドレスのホールド時間

(CLK の立ち上がりに対して、この時間以上アドレスが保持されなければならない時間)

tHBW: ビット・ライト・イネーブルのセットアップ時間 (CLK の立ち上がりに対して、この時間以上 BWEN が保持されなければならない時間)

tHCE: チップ・イネーブルのホールド時間

(CLK の立ち上がりに対して、この時間以上 CEN が保持されなければならない時間)

tHD: データのホールド時間

(CLK の立ち上がりに対して、この時間以上データが保持されなければならない時間)

tHWE: ライト・イネーブルのホールド時間

(CLK の立ち上がりに対して、この時間以上 WEN が保持されなければならない時間)

tWPR: あとの READ が正常に読み出されるのに必要な Write プロセスの時間

## (1) WDP A76[p]3\*\*\*\*1ZZ\*ZZ(1/3)

リード/ライト・オペレーション ( $V_{DD} = 1.1 \pm 0.1$  V,  $T_A = -40 \sim +85$  °C)

項目	略号	条件	計算式	単位
Cycle Time.	tCYC	MAX1	$3.248 - 9.043 \times 10^{-7} \times W \times B + 2.494 \times 10^{-3} \times B + 8.879 \times 10^{-4} \times W + 1.958 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$3.382 - 1.324 \times 10^{-6} \times W \times B + 2.635 \times 10^{-3} \times B + 8.581 \times 10^{-4} \times W + 2.668 \times 10^{-11} \times W^2 \times B^2$	ns
Clock Access Time.	tCQ Q[]=fall	MAX1	$1.638 + 9.853 \times 10^{-7} \times W \times B + 2.803 \times 10^{-3} \times B + 9.349 \times 10^{-4} \times W - 2.123 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$1.717 + 6.238 \times 10^{-7} \times W \times B + 3.003 \times 10^{-3} \times B + 8.808 \times 10^{-4} \times W - 1.274 \times 10^{-11} \times W^2 \times B^2$	ns
	tCQ Q[]=rise	MAX1	$1.616 + 1.119 \times 10^{-6} \times W \times B + 3.017 \times 10^{-3} \times B + 8.738 \times 10^{-4} \times W - 2.644 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$1.702 + 9.640 \times 10^{-7} \times W \times B + 3.242 \times 10^{-3} \times B + 8.174 \times 10^{-4} \times W - 2.339 \times 10^{-11} \times W^2 \times B^2$	ns
Read Data Valid Time.	tHQ Q[]=fall	MIN1	$4.770 \times 10^{-1} + 7.730 \times 10^{-7} \times W \times B + 6.814 \times 10^{-4} \times B + 2.740 \times 10^{-4} \times W - 1.823 \times 10^{-11} \times W^2 \times B^2$	ns
		MIN2	$5.294 \times 10^{-1} + 8.713 \times 10^{-7} \times W \times B + 6.763 \times 10^{-4} \times B + 3.267 \times 10^{-4} \times W - 2.072 \times 10^{-11} \times W^2 \times B^2$	ns
	tHQ Q[]=rise	MIN1	$4.770 \times 10^{-1} + 7.730 \times 10^{-7} \times W \times B + 6.814 \times 10^{-4} \times B + 2.740 \times 10^{-4} \times W - 1.823 \times 10^{-11} \times W^2 \times B^2$	ns
		MIN2	$5.294 \times 10^{-1} + 8.713 \times 10^{-7} \times W \times B + 6.763 \times 10^{-4} \times B + 3.267 \times 10^{-4} \times W - 2.072 \times 10^{-11} \times W^2 \times B^2$	ns
Clock Low-level width.	tLCK	MAX1	$8.904 \times 10^{-1} - 2.344 \times 10^{-7} \times W \times B - 1.540 \times 10^{-4} \times B + 2.637 \times 10^{-6} \times W + 5.228 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$9.837 \times 10^{-1} - 1.817 \times 10^{-7} \times W \times B - 1.738 \times 10^{-4} \times B + 9.713 \times 10^{-7} \times W + 4.686 \times 10^{-12} \times W^2 \times B^2$	ns
Clock High-level width.	tHCK	MAX1	$9.916 \times 10^{-1} - 4.102 \times 10^{-6} \times W \times B + 2.109 \times 10^{-3} \times B + 5.141 \times 10^{-5} \times W + 9.236 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$1.041 - 3.274 \times 10^{-6} \times W \times B + 2.693 \times 10^{-3} \times B + 5.073 \times 10^{-5} \times W + 6.981 \times 10^{-11} \times W^2 \times B^2$	ns
Address Setup Time.	tSA A[]=fall	MAX1	$1.460 \times 10^{-1} + 8.108 \times 10^{-7} \times W \times B + 5.709 \times 10^{-5} \times B + 1.210 \times 10^{-4} \times W - 1.780 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$1.471 \times 10^{-1} + 6.098 \times 10^{-7} \times W \times B + 6.861 \times 10^{-5} \times B + 1.377 \times 10^{-4} \times W - 1.293 \times 10^{-11} \times W^2 \times B^2$	ns
	tSA A[]=rise	MAX1	$2.098 \times 10^{-1} + 1.462 \times 10^{-6} \times W \times B + 5.911 \times 10^{-5} \times B + 9.478 \times 10^{-5} \times W - 3.409 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$2.103 \times 10^{-1} + 1.356 \times 10^{-6} \times W \times B + 2.759 \times 10^{-5} \times B + 1.108 \times 10^{-4} \times W - 2.988 \times 10^{-11} \times W^2 \times B^2$	ns
B Write Enable Setup Time.	tSBW BW[]=fall	MAX1	$1.237 \times 10^{-1} - 1.227 \times 10^{-6} \times W \times B - 1.468 \times 10^{-3} \times B + 1.448 \times 10^{-5} \times W + 2.868 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$1.174 \times 10^{-1} - 8.978 \times 10^{-7} \times W \times B - 1.594 \times 10^{-3} \times B + 1.029 \times 10^{-5} \times W + 2.084 \times 10^{-11} \times W^2 \times B^2$	ns
	tSBW BW[]=rise	MAX1	$1.051 \times 10^{-1} - 1.183 \times 10^{-6} \times W \times B - 1.454 \times 10^{-3} \times B + 1.394 \times 10^{-5} \times W + 2.752 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$1.047 \times 10^{-1} - 7.906 \times 10^{-7} \times W \times B - 1.577 \times 10^{-3} \times B + 8.881 \times 10^{-6} \times W + 1.838 \times 10^{-11} \times W^2 \times B^2$	ns

## (1) WDP A76[p]3\*\*\*\*1ZZ\*ZZ (2/3)

リード/ライト・オペレーション (V<sub>DD</sub> = 1.1 ± 0.1 V, T<sub>A</sub> = -40 ~ +85 °C)

項目	略号	条件	計算式	単位
Cell Enable Hold Time.	t <sub>SCE</sub> CEN=fall	MAX1	$5.310 \times 10^{-1} + 1.602 \times 10^{-7} \times W \times B + 1.723 \times 10^{-5} \times B - 1.034 \times 10^{-6} \times W - 3.884 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$5.259 \times 10^{-1} + 5.519 \times 10^{-8} \times W \times B + 7.101 \times 10^{-6} \times B - 4.145 \times 10^{-7} \times W - 1.340 \times 10^{-12} \times W^2 \times B^2$	ns
	t <sub>SCE</sub> CEN=rise	MAX1	$4.617 \times 10^{-1} - 6.998 \times 10^{-8} \times W \times B - 1.920 \times 10^{-5} \times B + 1.711 \times 10^{-6} \times W + 1.626 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$4.673 \times 10^{-1} - 1.356 \times 10^{-7} \times W \times B - 1.078 \times 10^{-5} \times B + 2.202 \times 10^{-6} \times W + 2.841 \times 10^{-12} \times W^2 \times B^2$	ns
Write Data Setup Time.	t <sub>SD</sub> D[]=fall	MAX1	$3.512 \times 10^{-1} - 1.090 \times 10^{-6} \times W \times B - 1.436 \times 10^{-3} \times B + 1.372 \times 10^{-5} \times W + 2.431 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$3.517 \times 10^{-1} - 7.795 \times 10^{-7} \times W \times B - 1.567 \times 10^{-3} \times B + 1.030 \times 10^{-5} \times W + 1.679 \times 10^{-11} \times W^2 \times B^2$	ns
	t <sub>SD</sub> D[]=rise	MAX1	$3.172 \times 10^{-1} - 1.494 \times 10^{-6} \times W \times B - 1.468 \times 10^{-3} \times B + 1.854 \times 10^{-5} \times W + 3.337 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$3.443 \times 10^{-1} - 1.106 \times 10^{-6} \times W \times B - 1.575 \times 10^{-3} \times B + 1.421 \times 10^{-5} \times W + 2.398 \times 10^{-11} \times W^2 \times B^2$	ns
Write Enable Setup Time.	t <sub>SWE</sub> WEN=fall	MAX1	$1.980 \times 10^{-1} + 3.383 \times 10^{-7} \times W \times B + 5.111 \times 10^{-5} \times B - 3.242 \times 10^{-6} \times W - 7.423 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$1.869 \times 10^{-1} + 2.525 \times 10^{-7} \times W \times B + 5.901 \times 10^{-5} \times B - 2.475 \times 10^{-6} \times W - 5.663 \times 10^{-12} \times W^2 \times B^2$	ns
	t <sub>SWE</sub> WEN=rise	MAX1	$2.888 \times 10^{-1} + 3.557 \times 10^{-7} \times W \times B + 5.722 \times 10^{-5} \times B - 2.726 \times 10^{-6} \times W - 8.104 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.900 \times 10^{-1} + 2.685 \times 10^{-7} \times W \times B + 6.556 \times 10^{-5} \times B - 2.122 \times 10^{-6} \times W - 6.393 \times 10^{-12} \times W^2 \times B^2$	ns
Address Hold Time.	t <sub>HA</sub> A[]=fall	MAX1	$2.803 \times 10^{-1} - 1.190 \times 10^{-7} \times W \times B - 1.463 \times 10^{-4} \times B - 5.192 \times 10^{-6} \times W + 4.331 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.839 \times 10^{-1} - 4.236 \times 10^{-9} \times W \times B - 1.293 \times 10^{-4} \times B - 3.703 \times 10^{-6} \times W + 8.486 \times 10^{-13} \times W^2 \times B^2$	ns
	t <sub>HA</sub> A[]=rise	MAX1	$2.845 \times 10^{-1} - 1.411 \times 10^{-7} \times W \times B - 1.339 \times 10^{-4} \times B - 3.754 \times 10^{-6} \times W + 4.289 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.899 \times 10^{-1} - 3.082 \times 10^{-8} \times W \times B - 1.250 \times 10^{-4} \times B - 3.521 \times 10^{-6} \times W + 1.472 \times 10^{-12} \times W^2 \times B^2$	ns
B Write Enable Hold Time.	t <sub>HBW</sub> BW[]=fall	MAX1	$2.274 \times 10^{-1} - 7.541 \times 10^{-7} \times W \times B + 2.588 \times 10^{-3} \times B + 1.915 \times 10^{-6} \times W + 1.975 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$2.352 \times 10^{-1} - 4.517 \times 10^{-7} \times W \times B + 2.521 \times 10^{-3} \times B - 4.140 \times 10^{-7} \times W + 1.279 \times 10^{-11} \times W^2 \times B^2$	ns
	t <sub>HBW</sub> BW[]=rise	MAX1	$2.302 \times 10^{-1} - 7.947 \times 10^{-7} \times W \times B + 2.589 \times 10^{-3} \times B + 2.746 \times 10^{-6} \times W + 2.063 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$2.395 \times 10^{-1} - 5.055 \times 10^{-7} \times W \times B + 2.527 \times 10^{-3} \times B + 5.768 \times 10^{-7} \times W + 1.393 \times 10^{-11} \times W^2 \times B^2$	ns
Cell Enable Hold Time.	t <sub>HCE</sub> CEN=fall	MAX1	$2.535 \times 10^{-1} - 1.561 \times 10^{-7} \times W \times B - 1.265 \times 10^{-4} \times B - 2.774 \times 10^{-6} \times W + 4.197 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.591 \times 10^{-1} - 8.094 \times 10^{-9} \times W \times B - 1.285 \times 10^{-4} \times B - 3.402 \times 10^{-6} \times W + 8.560 \times 10^{-13} \times W^2 \times B^2$	ns
	t <sub>HCE</sub> CEN=rise	MAX1	$2.793 \times 10^{-1} - 1.471 \times 10^{-7} \times W \times B - 1.258 \times 10^{-4} \times B - 2.908 \times 10^{-6} \times W + 3.981 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.893 \times 10^{-1} - 1.373 \times 10^{-8} \times W \times B - 1.265 \times 10^{-4} \times B - 3.432 \times 10^{-6} \times W + 1.140 \times 10^{-12} \times W^2 \times B^2$	ns

(1) WDP A76[p]3\*\*\*\*1ZZ\*ZZ (3/3)

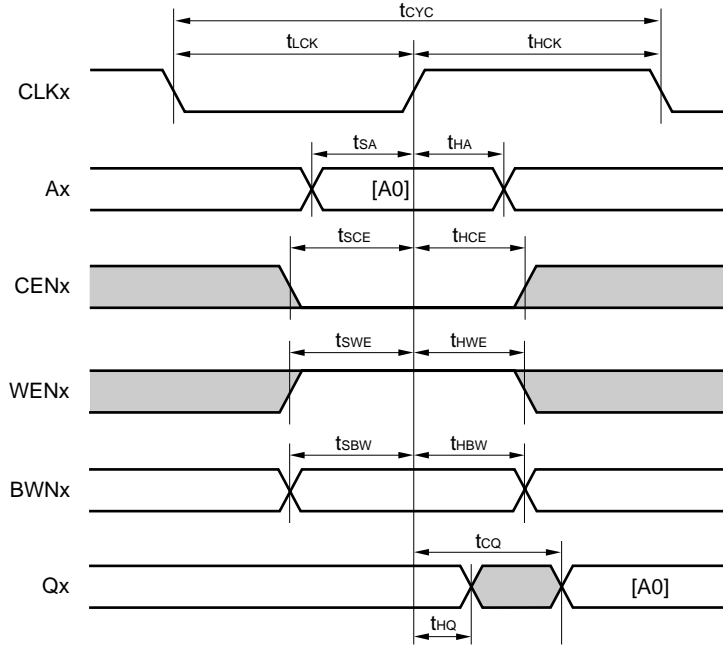
リード/ライト・オペレーション ( $V_{DD} = 1.1 \pm 0.1$  V,  $T_A = -40 \sim +85$  °C)

項目	略号	条件	計算式	単位
Write Data Hold Time.	t <sub>HD</sub> D[]=fall	MAX1	$2.131 \times 10^{-1} - 8.066 \times 10^{-7} \times W \times B + 2.613 \times 10^{-3} \times B + 5.450 \times 10^{-6} \times W + 1.953 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$2.187 \times 10^{-1} - 5.068 \times 10^{-7} \times W \times B + 2.546 \times 10^{-3} \times B + 3.058 \times 10^{-6} \times W + 1.270 \times 10^{-11} \times W^2 \times B^2$	ns
	t <sub>HD</sub> D[]=rise	MAX1	$2.147 \times 10^{-1} - 8.503 \times 10^{-7} \times W \times B + 2.616 \times 10^{-3} \times B + 6.375 \times 10^{-6} \times W + 2.032 \times 10^{-11} \times W^2 \times B^2$	ns
		MAX2	$2.228 \times 10^{-1} - 5.509 \times 10^{-7} \times W \times B + 2.551 \times 10^{-3} \times B + 3.578 \times 10^{-6} \times W + 1.348 \times 10^{-11} \times W^2 \times B^2$	ns
Write Enable Hold Time.	t <sub>HWE</sub> WEN=fall	MAX1	$2.752 \times 10^{-1} - 1.438 \times 10^{-7} \times W \times B - 1.273 \times 10^{-4} \times B - 2.943 \times 10^{-6} \times W + 3.918 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.838 \times 10^{-1} - 9.325 \times 10^{-9} \times W \times B - 1.292 \times 10^{-4} \times B - 3.583 \times 10^{-6} \times W + 9.280 \times 10^{-13} \times W^2 \times B^2$	ns
	t <sub>HWE</sub> WEN=rise	MAX1	$2.799 \times 10^{-1} - 1.644 \times 10^{-7} \times W \times B - 1.258 \times 10^{-4} \times B - 2.563 \times 10^{-6} \times W + 4.330 \times 10^{-12} \times W^2 \times B^2$	ns
		MAX2	$2.898 \times 10^{-1} - 4.186 \times 10^{-8} \times W \times B - 1.247 \times 10^{-4} \times B - 3.292 \times 10^{-6} \times W + 1.650 \times 10^{-12} \times W^2 \times B^2$	ns
Write process required time	t <sub>WPR</sub>		1.2	ns

### 3.8 タイミング・チャート

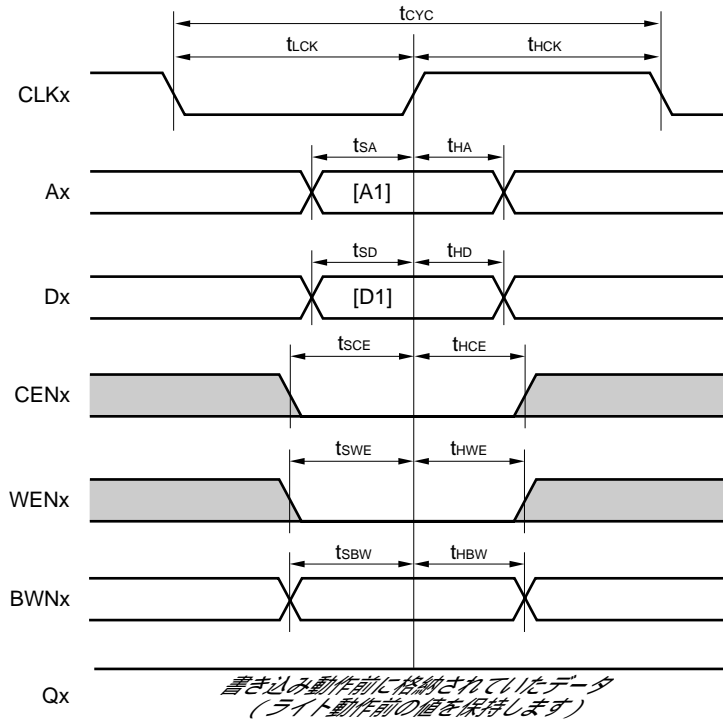
注意 タイミング・エラーが発生すると、メモリ中のデータは破壊されます。

#### (1) リード・オペレーション



[Ax0] : アドレス Ax0 内のデータを示します。

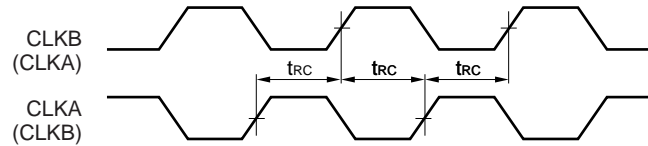
#### (2) ライト・オペレーション



## 3.9 リード・ポート, ライト・ポート間の動作タイミング制約

### 3.9.1 Aポート = ライト, Bポート = ライト

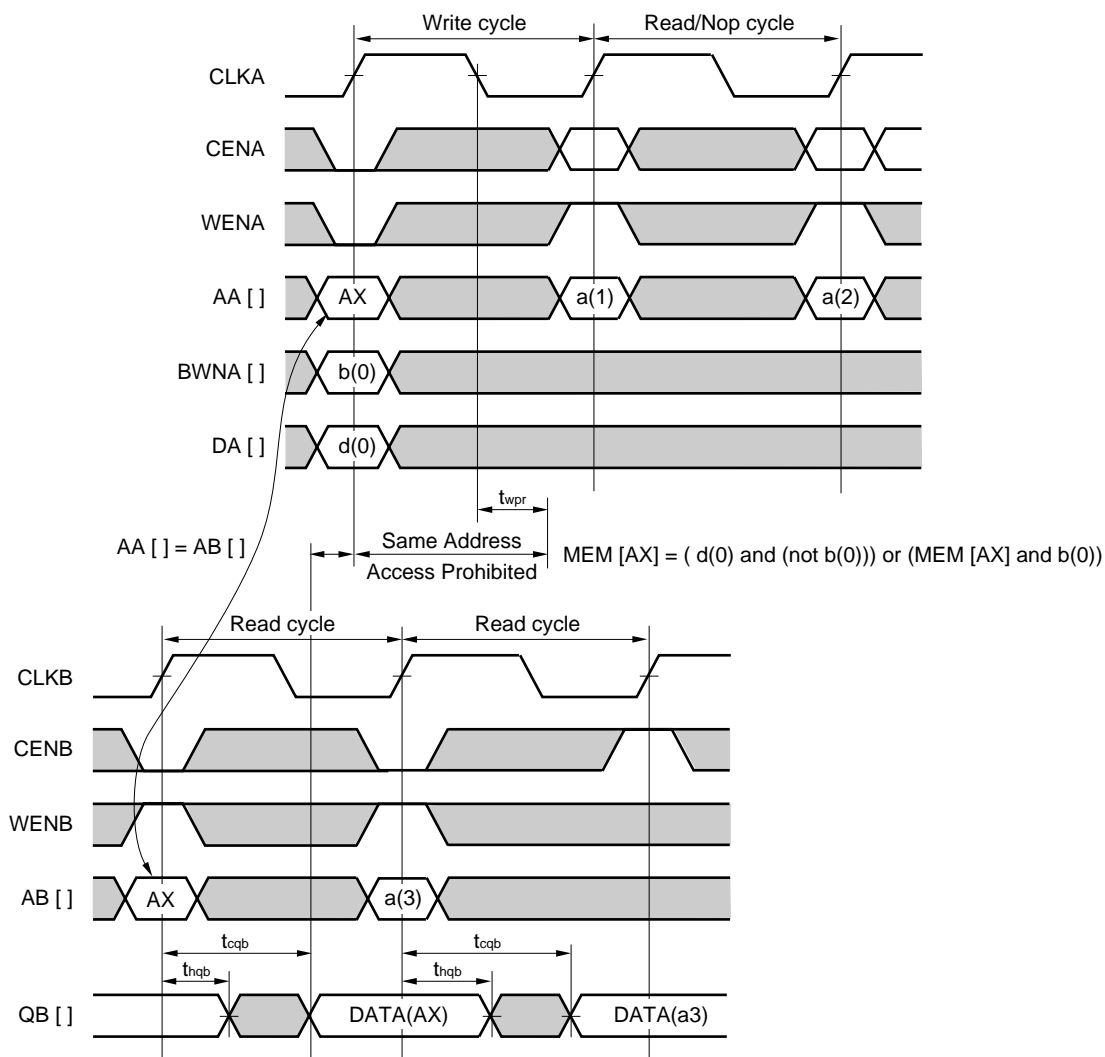
(CENA = 0, CENB = 0, WENA = 0, WENB = 0)



**注意** 同じアドレスへ同時に書き込まないでください。書き込み動作は正常に行われず、メモリ・データは保証されません。また、同じアドレスに書き込む場合は、CLKB - CLKA 間で  $t_{cyc}$  以上の時間差を確保してください。

### 3.9.2 A ポート = ライト, B ポート = リード (CENA = 0, CENB = 0, WENA = 0, WENB = 1)

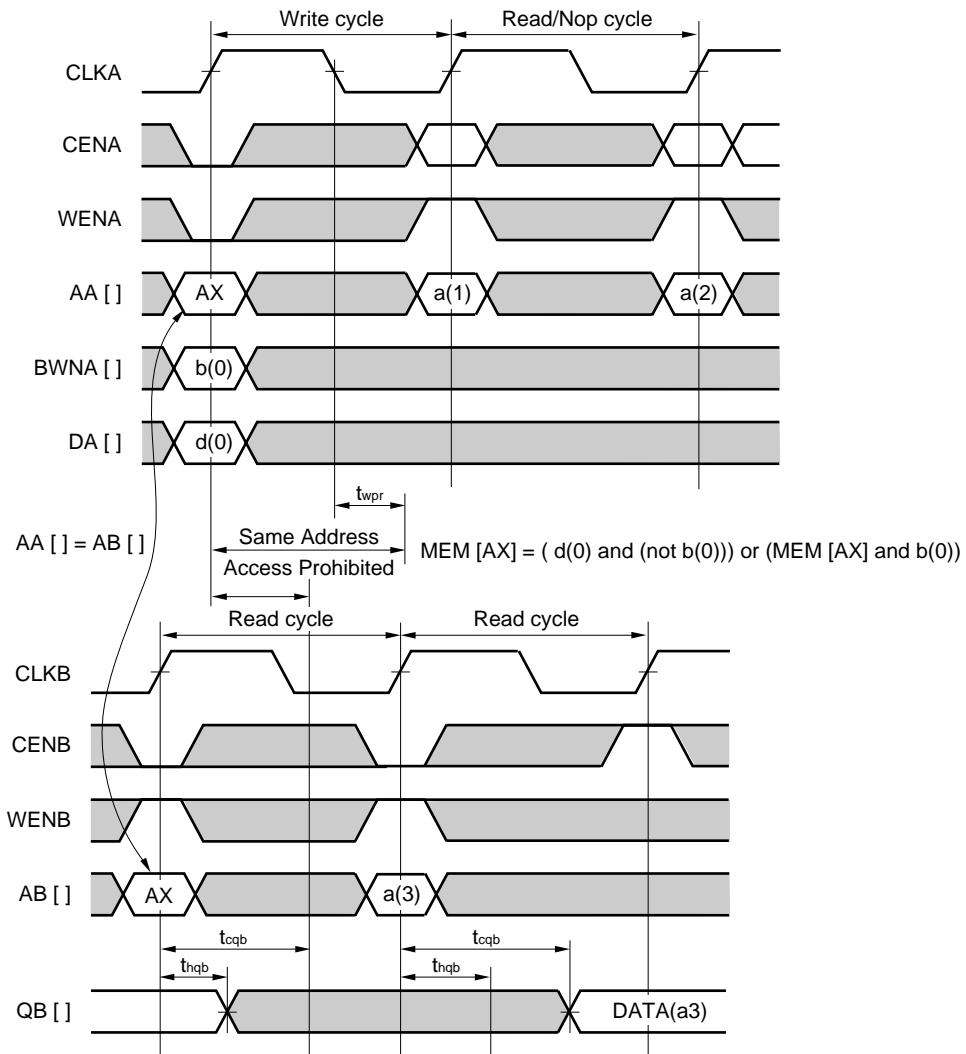
- (1) CLKB の立ち上がりタイミングが CLKA の立ち上がりタイミングより早く、CLKB の立ち上がり後に Q 出力にデータが出力されるまでの時間 (tcqb) 経過後 CLKA が立ち上がる場合  
(同一アドレス同時アクセスではない)



ライト・オペレーションは、正常に行われます。  
QB の出力データは、B ポートに書き込まれたあとのデータが出力されます。



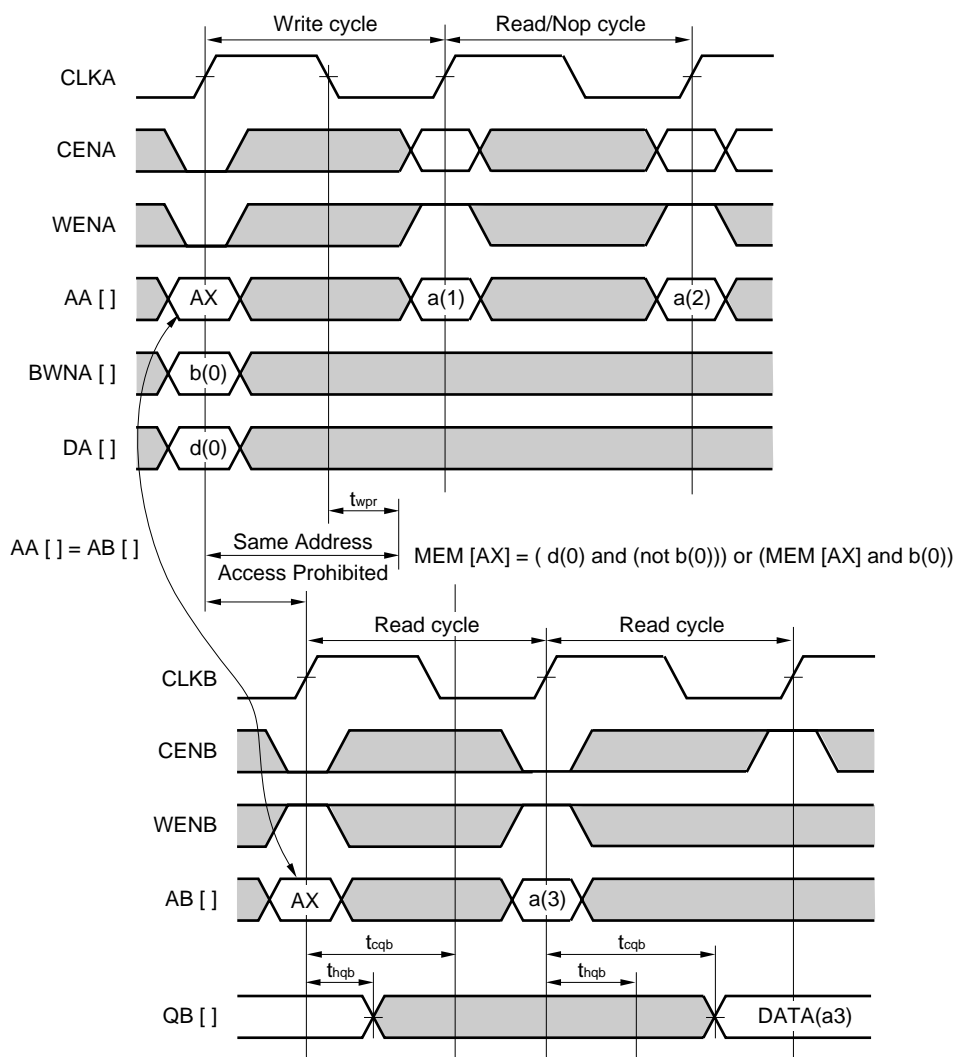
(2) CLKB の立ち上がりタイミングが CLKA の立ち上がりタイミングより早く、かつ CLKB の立ち上がり後に Q 出力にデータが出力されるまでの時間 ( $t_{CQB}$ ) 経過前に CLKA が立ち上がる場合 (同一アドレス同時アクセスとみなす)



ライト・オペレーションは、正常に行われます。

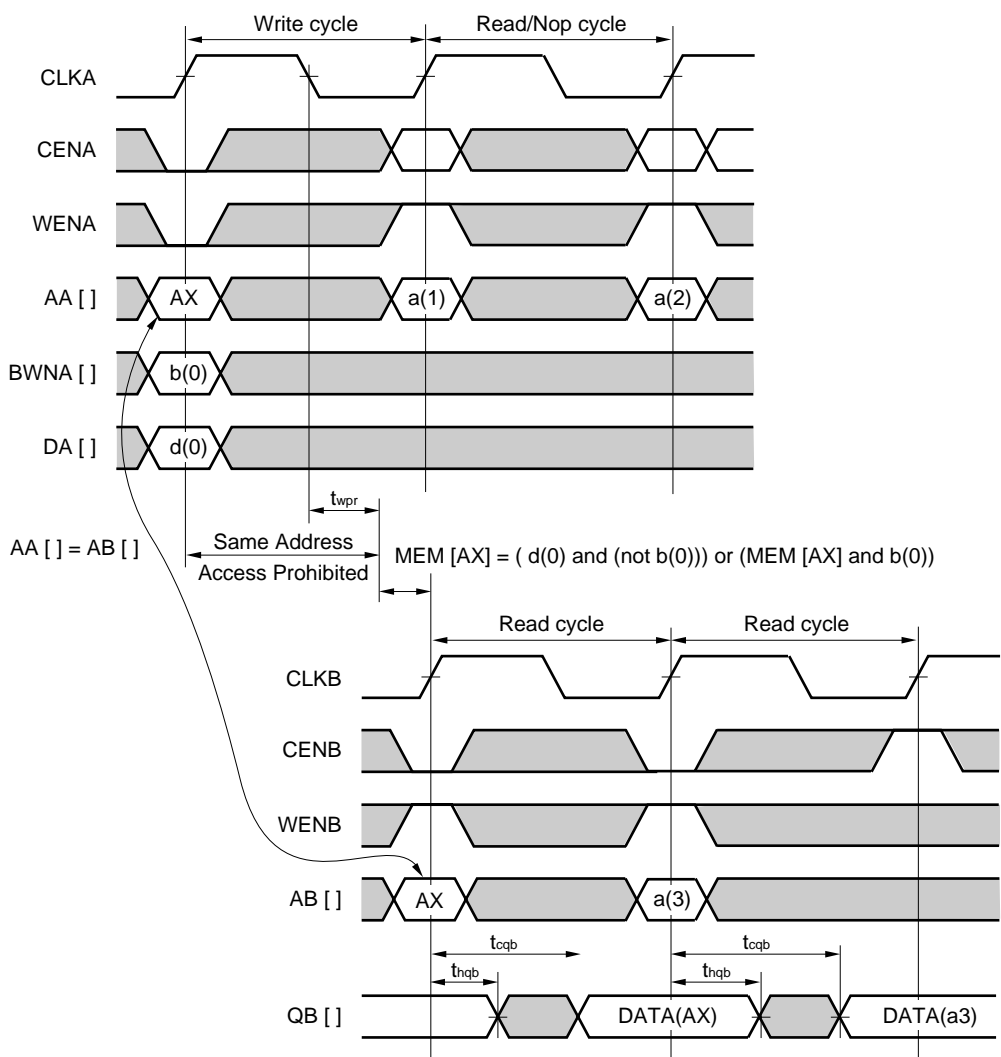
QB の出力データは、不定です。

- (3) CLKB の立ち上がりタイミングが CLKA の立ち上がりタイミングより遅れ、かつ CLKA の立ち下がりタイミングから READ が正常に読み出されるのに必要な Write プロセスの時間( $t_{wpr}$ )経過前に CLKB が立ち上がった場合  
 (同一アドレス同時アクセスとみなす)



ライト・オペレーションは、正常に行われます。  
 QB の出力データは、不定です。

(4) CLKB の立ち上がりタイミングが CLKA の立ち上がりタイミングより遅れ、かつ CLKA の立ち下がりタイミングから、正常に読み出されるのに必要な Write プロセスの時間 ( $t_{wpr}$ ) 経過後 CLKB が立ち上がった場合。  
(同一アドレス同時アクセスではない)



ライト・オペレーションは、正常に行われます。

QB の出力データは、A ポートに書き込まれた後のデータが出力されます。

**備考** A ポート = リード, B ポート = ライト (CENA = 0, CENB = 0, WENA = 1, WENB = 0) の場合は、CLKA と CLKB のタイミングが逆になり、QB (b:0) が QA (b:0) となります。

改訂記録	CB-40LRD タイプ ユーザーズマニュアル メモリマクロ編
------	---------------------------------

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2011. 7.15	－	初版発行

---

CB-40LRD タイプ ユーザーズマニュアル メモリマクロ編

発行年月日 2010年 7月 15日 Rev.1.00

発行 ルネサス エレクトロニクス株式会社  
〒211-8668 神奈川県川崎市中原区下沼部 1753

---



ルネサス エレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所・電話番号は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス販売株式会社 〒100-0004 千代田区大手町2-6-2 (日本ビル)

(03)5201-5307

■技術的なお問合せおよび資料のご請求は下記へどうぞ。

総合お問合せ窓口 : <http://japan.renesas.com/inquiry>

CB-40 LRD タイプ