

CMOS-12M シリーズ
ユーザーズマニュアル デザインマニュアル編
CMOSゲートアレイ
REV.8.00 2010.07

正誤表

2011.03.28 版

当資料は、「 CMOS-12M ユーザーズマニュアル デザインマニュアル編 CMOS ゲートアレイ」
Rev8.00 2010.07 (R05UH0003JJ0800)の正誤表 2011. 03. 28 版です。
次の箇所に訂正があります。
該当するページは、本資料を参照してください。

正誤内容

箇所	内容	発行年月日
Page 43 of 486	表 3-21 テスト容易化設計用テスト端子 (BoundarySCAN + MUXSCAN (MDA 対応)) -TDI,TMS,TCK,TRST,TDO の Netlist への記述を訂正 -RAM-BIST の RESULT 兼用端子の属性を訂正 訂正後のページを次のページに示します。(★:訂正した箇所)	2011年03月26日

(b) BoundarySCAN + MUXSCAN (MDA 対応用)

表 3-21 テスト容易化設計用テスト端子 (BoundarySCAN + MUXSCAN (MDA 対応用))

端子名	DFT兼用端子		属性	本数	兼用/専用	端子の扱い		
	RAM_BIST	MUXSCAN				Netlistへの記述	DIFへの記述 (端子名)	基板上の処置
TMC1	-	-	IN	1	専用	必要	必要 (端子名: TMC1)	"0"を入力 またはオープン
TMC2	-	-	IN	1	専用	必要	必要 (端子名: TMC2)	
NECTEN	-	NECTEN	IN	1	専用	必要	必要 (端子名: NECTEN)	"0"を入力
★ TDI	TDI	-	IN	1	専用	不要 ^{注2}	必要 (端子名: TDI)	注4
★ TMS	TMS	-	IN	1	専用	不要 ^{注2}	必要 (端子名: TMS)	
★ TCK	TCK	-	IN	1	専用	不要 ^{注2}	必要 (端子名: TCK)	
★ TRST	TRST	-	IN	1	専用	不要 ^{注2}	必要 (端子名: TRST)	
★ TDO	TDO	SOT0	OUT	1	専用	不要 ^{注2}	必要 (端子名: TDO)	オープン
ユーザ端子	START	SCK	IN	1	ユーザ端子と兼用 ^{注1, 注3, 注5}	-	-	-
ユーザ端子	-	DSCK	IN	1本以上 ^{注6}	ユーザ端子と兼用 ^{注1, 注3, 注5}	-	-	-
ユーザ端子	CLK	SCANTEST	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	ASC	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	SMC	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	ACK1	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	ACK2	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	SIN[31:0]	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
★ ユーザ端子	RESULT	SOT1	OUT	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
★ ユーザ端子	-	SOT[31:2]	OUT	30	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	RAMSEQ	IN	1	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	RAMSEQ_CSA	IN	4	ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	RAMSEQ_CSB	IN		ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	RAMSEQ_WEA	IN		ユーザ端子と兼用 ^{注1, 注3}	-	-	-
ユーザ端子	-	RAMSEQ_WEB	IN		ユーザ端子と兼用 ^{注1, 注3}	-	-	-

注1. 兼用可能な端子は、表3-17に記載するユーザ端子です。

注2. TESTACTで自動生成されます。

注3. APLL, SSCG, DLL, IPコアを使用する場合、そのテスト用にも兼用します。通常は自動的にユーザ端子と兼用されるため設計段階で意識することはありません。しかし、ユーザ端子がテスト・バス設計に適さないインタフェース・ブロックを使用しているため、テスト・バス兼用端子を確保できない場合があります。テスト・バス・テストを行う場合は、ユーザ端子のインタフェース・ブロックがテスト・バス端子と兼用可能であるかと、種類と数に注意してください。また、兼用端子が検出できない場合は、弊社までご相談ください。テスト・バス兼用できるインタフェース・ブロックの条件については、表3-17 ユーザ端子と兼用する際のユーザ・バッファ・タイプの使用可否、またはテスト容易化設計 TESTACT使用説明書 ユーザーズ・マニュアル (A17464J) を参照してください。

注4. お客様のBoundarySCANの仕様により異なります。

パワーオン時には、TAPコントローラを初期化する必要があります。初期化の方法にはハードウェア・リセットとソフトウェア・リセットがあり、少なくともどちらか1つを実施する必要があります。したがって、実施する初期化の方法により基板上での処理が異なります。詳細は、JTAG規格 (IEEE Std 1149.1) や、テスト容易化設計 TESTACT使用説明書 ユーザーズ・マニュアル (A17464J) を参照してください。

また、BoundarySCANを除外にする外部端子は所定のファイルに記載してください (10.3.2 (c) TESTBUS/BSCAN External Pin Set Fileを参照)。

注5. クロック入力端子との兼用はできません。

注6. 必要とするDSCK端子の本数は、MDAの見積もりモードを実行することで確認できます。