

お客様各位

カタログ等資料中の旧社名の扱いについて

2010 年 4 月 1 日を以って NEC エレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願い申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010 年 4 月 1 日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】 <http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社がその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

10/100 Mbps イーサネット™・コントローラ

μ PD98431 は、IEEE 802.3 および IEEE 802.3u に準拠した Media Access Control (MAC)機能を、8 ポート内蔵した、10/100 Mbps イーサネット・コントローラです。

各ポートは、受信 FIFO として 2K バイトのメモリを内蔵しており、受信パケットを 1 パケット分格納することができます。これにより、受信パケット・ロスの発生を抑えられます。

また、上位システムとのインタフェースである FIFO バス・インタフェースは、32 ビット・デュアル・バスと 64 ビット・シングル・バスの 2 つをサポートしており、いずれも 66 MHz 動作の高速バス・インタフェースを実現しています。

さらに、ポートごとに RMON/SNMP をサポートするための統計カウンタを内蔵しているため、LAN スイッチ、ルータなどのアプリケーションに最適です。

詳しい機能説明などは次のユーザズ・マニュアルに記載しております。設計の際には必ずお読みください。

μ PD98431 ユーザズ・マニュアル：S14054J

特 徴

- IEEE 802.3 および IEEE 802.3u に準拠した 10/100 Mbps イーサネット MAC を 8 ポート内蔵
- 物理層デバイスとのインタフェースとして MII および 10 Mbps シリアル・インタフェースをサポート
- ポートごとに、受信 FIFO：2K バイト、送信 FIFO：512 バイトの FIFO を内蔵
- 32/64 ビット×66 MHz の高速 FIFO データ・バス・インタフェースを実現
- 全二重動作可能で、IEEE 802.3x フロー制御にも対応
- RMON/SNMP をサポートするための統計情報カウンタを内蔵
- アドレス・タイプに応じたフィルタリング条件の設定が可能
- VLAN フレーム検出機能内蔵
- ミラー・ポート機能内蔵
- JTAG サポート
- 電源電圧: 3.3 V

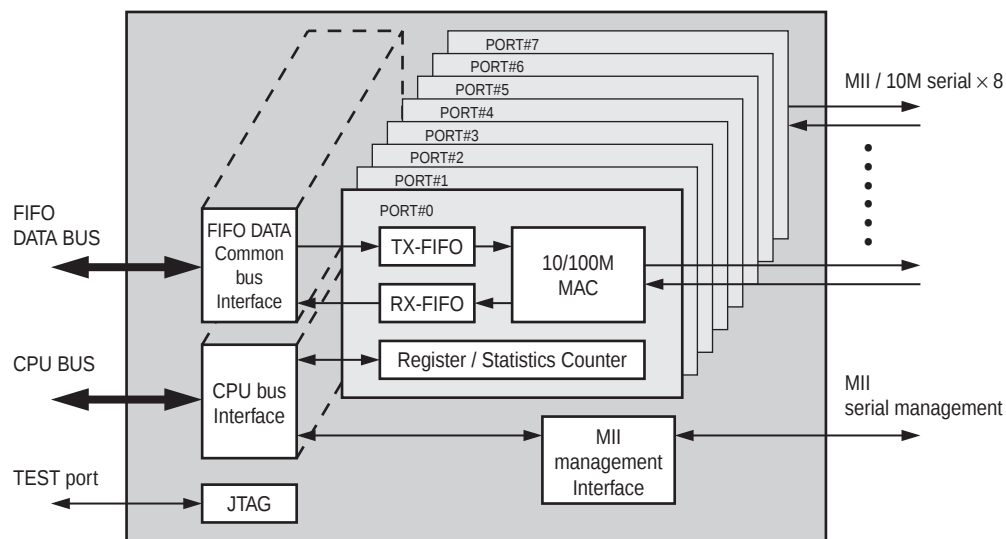
オーダ情報

オーダ名称	パッケージ
μ PD98431S1-F6	352 ピン・プラスチック BGA (35×35)

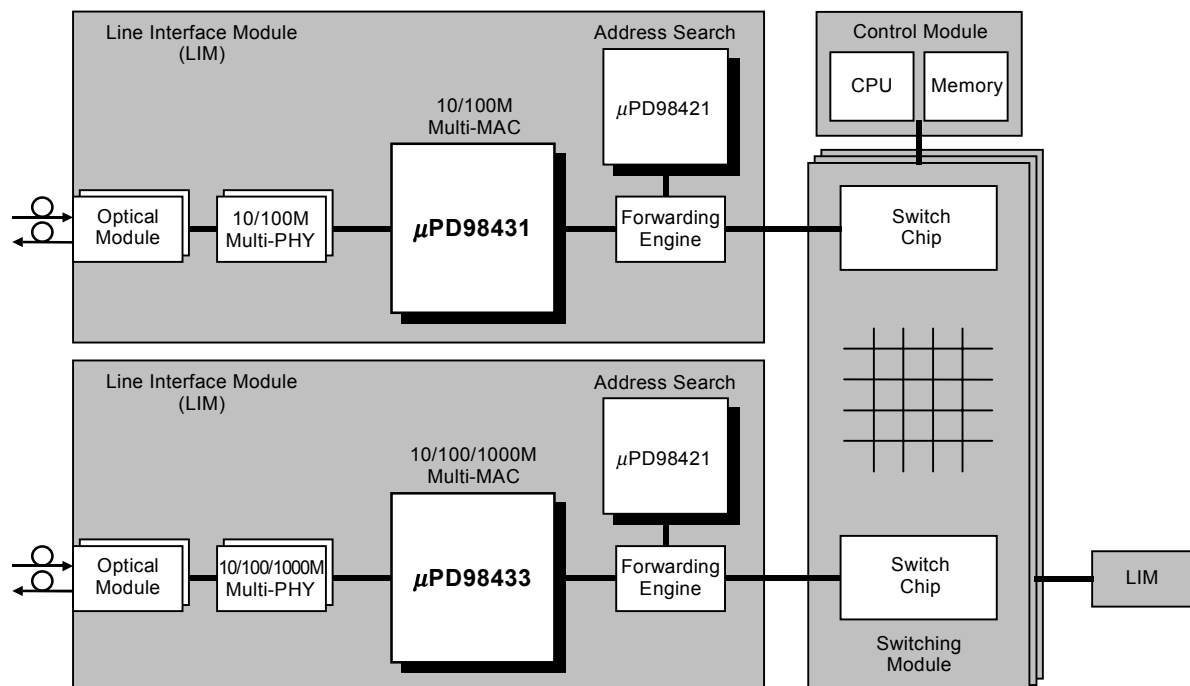
備考 このドキュメントでは、アクティブ・ロウの端子、信号名称を xxx# (端子、信号名のあとに#) と表しています。

本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。

ブロック図

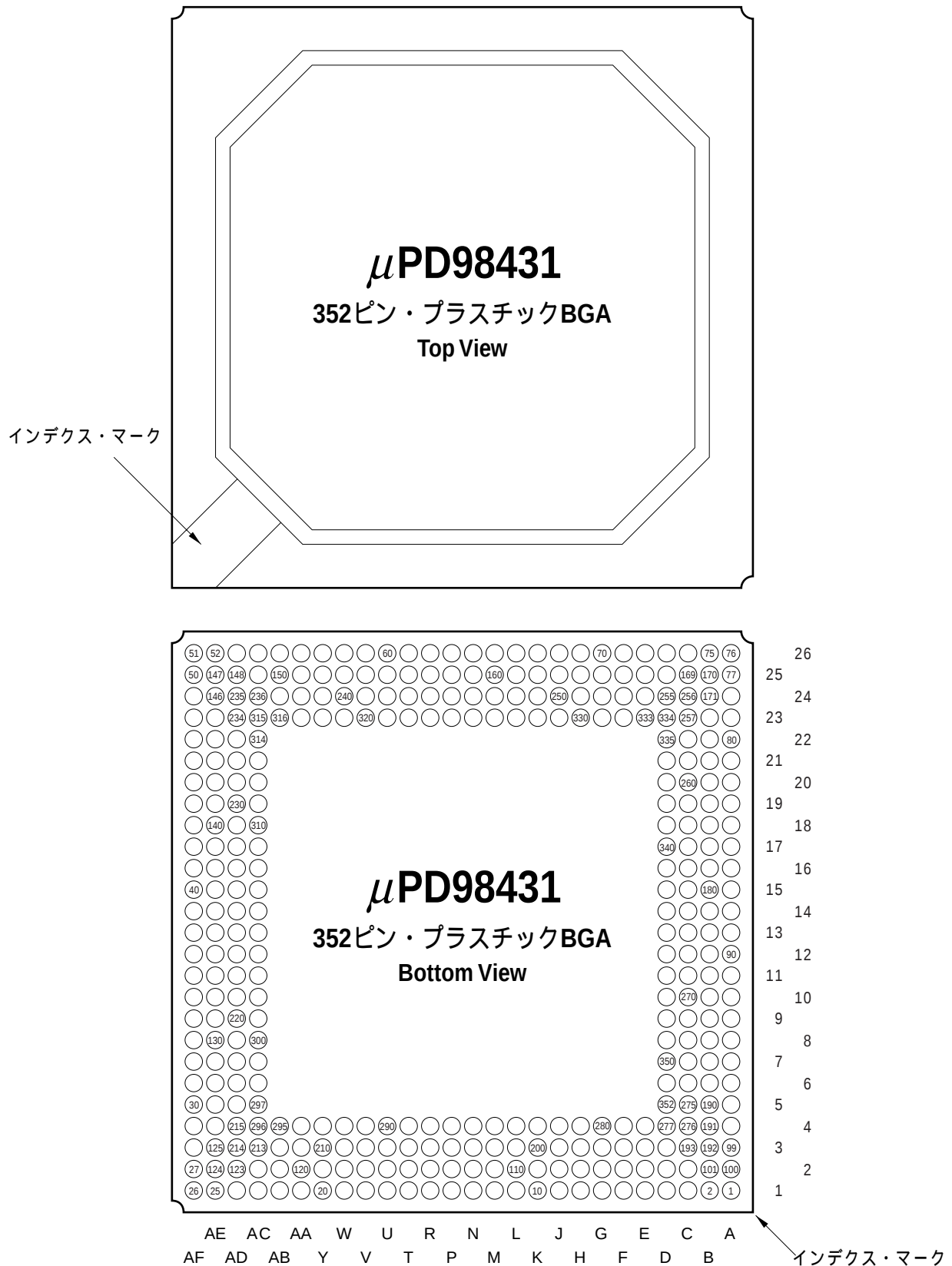


★ スイッチ/ルータ・システム構成例



端子配置

352 ピン・プラスチック BGA (35 × 35)

 μ PD98431S1-F6

端子名称

(1/2)

端子番号	端子名	端子番号	端子名	端子番号	端子名	端子番号	端子名
1(A1)	TXFD30/FD62	51(AF26)	D28	101(B2)	TXFD27/FD59	151(AA25)	D16
2(B1)	TXFD29/FD61	52(AE26)	D27	102(C2)	TXFD28/FD60	152(Y25)	D13
3(C1)	TXFD26/FD58	53(AD26)	D24	103(D2)	TXFD24/FD56	153(W25)	D9
4(D1)	TXFD23/FD55	54(AC26)	D21	104(E2)	TXFD21/FD53	154(V25)	D6
5(E1)	TXFD20/FD52	55(AB26)	D18	105(F2)	TXFD18/FD50	155(U25)	D3
6(F1)	TXFD17/FD49	56(AA26)	D15	106(G2)	TXFD15/FD47	156(T25)	TXFBA7
7(G1)	TXFD14/FD46	57(Y26)	D12	107(H2)	TXFD11/FD43	157(R25)	TXFBA4
8(H1)	TXFD10/FD42	58(W26)	D8	108(J2)	TXFD8/FD40	158(P25)	TXFBA0
9(J1)	TXFD7/FD39	59(V26)	D5	109(K2)	TXFD5/FD37	159(N25)	TXFBA1
10(K1)	TXFD4/FD36	60(U26)	D2	110(L2)	TXFD1/FD33	160(M25)	TXFPT2
11(L1)	TXFD0/FD32	61(T26)	TXFBA6	111(M2)	RXFDQ1/FDQ1	161(L25)	TXFPT0
12(M1)	RXFDQ2/FDQ2	62(R26)	TXFBA3	112(N2)	FCLK	162(K25)	TXFDQ1
13(N1)	RXFD31/FD31	63(P26)	RXFPT2	113(P2)	RXFA	163(J25)	TXFEN#/FRW
14(P1)	RXFD30/FD30	64(N26)	RXFPT1	114(R2)	RXFD28/FD28	164(H25)	ACK#
15(R1)	RXFD29/FD29	65(M26)	RXFPT0	115(T2)	RXFD26/FD26	165(G25)	RW
16(T1)	RXFD27/FD27	66(L26)	TXFPT1	116(U2)	RXFD23/FD23	166(F25)	A8
17(U1)	RXFD24/FD24	67(K26)	TXFDQ2	117(V2)	RXFD20/FD20	167(E25)	A5
18(V1)	RXFD21/FD21	68(J26)	RXFEN#/FEN#	118(W2)	RXFD17/FD17	168(D25)	A3
19(W1)	RXFD18/FD18	69(H26)	SKIP	119(Y2)	RXFD13/FD13	169(C25)	TCK
20(Y1)	RXFD14/FD14	70(G26)	CS#	120(AA2)	RXFD10/FD10	170(B25)	TEST3
21(AA1)	RXFD11/FD11	71(F26)	A9	121(AB2)	RXFD7/FD7	171(B24)	MDIO
22(AB1)	RXFD8/FD8	72(E26)	A6	122(AC2)	RXFD5/FD5	172(B23)	TXER0
23(AC1)	RXFD4/FD4	73(D26)	A2	123(AD2)	RXFD1/FD1	173(B22)	TXD02
24(AD1)	RXFD0/FD0	74(C26)	TDO	124(AE2)	TXD43	174(B21)	TXCLK0
25(AE1)	TEST0	75(B26)	TRST#	125(AE3)	TXEN4	175(B20)	RXD03
26(AF1)	CRS4	76(A26)	TDI	126(AE4)	TXD40	176(B19)	RXD00
27(AF2)	TXER4	77(A25)	MDC	127(AE5)	RXDV4	177(B18)	CRS1
28(AF3)	TXD42	78(A24)	COL0	128(AE6)	RXD41	178(B17)	TXD12
29(AF4)	TXCLK4	79(A23)	TXEN0	129(AE7)	COL5	179(B16)	TXCLK1
30(AF5)	RXD43	80(A22)	TXD01	130(AE8)	TXEN5	180(B15)	RXD13
31(AF6)	RXD40	81(A21)	RXER0	131(AE9)	TXD51	181(B14)	RXCLK1
32(AF7)	CRS5	82(A20)	RXD02	132(AE10)	RXDV5	182(B13)	RXD10
33(AF8)	TXD53	83(A19)	RXCLK0	133(AE11)	RXD51	183(B12)	TXEN2
34(AF9)	TXD50	84(A18)	TXER1	134(AE12)	COL6	184(B11)	TXD22
35(AF10)	RXD53	85(A17)	TXD11	135(AE13)	TXD63	185(B10)	RXER2
36(AF11)	RXD50	86(A16)	RXER1	136(AE14)	TXEN6	186(B9)	RXD22
37(AF12)	CRS6	87(A15)	RXD12	137(AE15)	TXCLK6	187(B8)	RXCLK2
38(AF13)	TXD62	88(A14)	COL2	138(AE16)	RXDV6	188(B7)	TXER3
39(AF14)	TXD61	89(A13)	CRS2	139(AE17)	RXD60	189(B6)	TXD32
40(AF15)	TXD60	90(A12)	TXER2	140(AE18)	CRS7	190(B5)	TXCLK3
41(AF16)	RXER6	91(A11)	TXD23	141(AE19)	TXD73	191(B4)	RXDV3
42(AF17)	RXD61	92(A10)	TXCLK2	142(AE20)	TXD70	192(B3)	RXD30
43(AF18)	COL7	93(A9)	RXD23	143(AE21)	RXDV7	193(C3)	TXFD31/FD63
44(AF19)	TXEN7	94(A8)	RXD20	144(AE22)	RXD71	194(D3)	TXFD25/FD57
45(AF20)	TXD71	95(A7)	CRS3	145(AE23)	RXCLK7	195(E3)	TXFD22/FD54
46(AF21)	RXER7	96(A6)	TXD33	146(AE24)	TEST2	196(F3)	TXFD19/FD51
47(AF22)	RXD72	97(A5)	TXD30	147(AE25)	D25	197(G3)	TXFD16/FD48
48(AF23)	RESET#	98(A4)	RXD33	148(AD25)	D26	198(H3)	TXFD12/FD44
49(AF24)	D31	99(A3)	RXCLK3	149(AC25)	D22	199(J3)	TXFD9/FD41
50(AF25)	D30	100(A2)	TEST1	150(AB25)	D19	200(K3)	TXFD6/FD38

備考 このドキュメントでは、アクティブ・ロウの端子、信号名称を xxx# (端子、信号名のあとに#) と表しています。

(2/2)

端子番号	端子名	端子番号	端子名	端子番号	端子名	端子番号	端子名
201(L3)	TXFD3/FD35	239(Y24)	D14	277(D4)	GND	315(AC23)	GND
202(M3)	TXFD2/FD34	240(W24)	D10	278(E4)	GND	316(AB23)	GND
203(N3)	RXFDQ0/FDQ0	241(V24)	D7	279(F4)	VDD	317(AA23)	VDD
204(P3)	RXFDQ3/FDQ3	242(U24)	D4	280(G4)	GND	318(Y23)	GND
205(R3)	RXFD25/FD25	243(T24)	D1	281(H4)	GND	319(W23)	GND
206(T3)	RXFD22/FD22	244(R24)	D0	282(J4)	TXFD13/FD45	320(V23)	D11
207(U3)	RXFD19/FD19	245(P24)	TXFBA5	283(K4)	VDD	321(U23)	VDD
208(V3)	RXFD16/FD16	246(N24)	TXFBA2	284(L4)	GND	322(T23)	GND
209(W3)	RXFD12/FD12	247(M24)	TXFDQ3	285(M4)	VDD	323(R23)	VDD
210(Y3)	RXFD9/FD9	248(L24)	TXFDQ0	286(N4)	GND	324(P23)	GND
211(AA3)	RXFD6/FD6	249(K24)	PASS	287(P4)	GND	325(N23)	GND
212(AB3)	RXFD3/FD3	250(J24)	HCLK	288(R4)	VDD	326(M23)	VDD
213(AC3)	RXFD2/FD2	251(H24)	A10	289(T4)	GND	327(L23)	GND
214(AD3)	COL4	252(G24)	A7	290(U4)	VDD	328(K23)	VDD
215(AD4)	TXD41	253(F24)	A4	291(V4)	RXFD15/FD15	329(J23)	INT#
216(AD5)	RXER4	254(E24)	A1	292(W4)	GND	330(H23)	GND
217(AD6)	RXD42	255(D24)	A0	293(Y4)	GND	331(G23)	GND
218(AD7)	RXCLK4	256(C24)	TMS	294(AA4)	VDD	332(F23)	VDD
219(AD8)	TXER5	257(C23)	CRS0	295(AB4)	GND	333(E23)	GND
220(AD9)	TXD52	258(C22)	TXD03	296(AC4)	GND	334(D23)	GND
221(AD10)	RXER5	259(C21)	TXD00	297(AC5)	VDD	335(D22)	VDD
222(AD11)	TXCLK5	260(C20)	RXDV0	298(AC6)	CLAMP	336(D21)	CLAMP
223(AD12)	RXD52	261(C19)	RXD01	299(AC7)	GND	337(D20)	GND
224(AD13)	RXCLK5	262(C18)	COL1	300(AC8)	VDD	338(D19)	VDD
225(AD14)	TXER6	263(C17)	TXD13	301(AC9)	CLAMP	339(D18)	CLAMP
226(AD15)	RXD63	264(C16)	TXEN1	302(AC10)	GND	340(D17)	GND
227(AD16)	RXCLK6	265(C15)	TXD10	303(AC11)	VDD	341(D16)	VDD
228(AD17)	TXER7	266(C14)	RXDV1	304(AC12)	CLAMP	342(D15)	CLAMP
229(AD18)	TXD72	267(C13)	RXD11	305(AC13)	GND	343(D14)	GND
230(AD19)	TXCLK7	268(C12)	TXD21	306(AC14)	RXD62	344(D13)	TXD20
231(AD20)	RXD73	269(C11)	RXDV2	307(AC15)	VDD	345(D12)	VDD
232(AD21)	RXD70	270(C10)	RXD21	308(AC16)	VDD	346(D11)	VDD
233(AD22)	TEST4	271(C9)	COL3	309(AC17)	GND	347(D10)	GND
234(AD23)	TEST5	272(C8)	TXEN3	310(AC18)	CLAMP	348(D9)	CLAMP
235(AD24)	D29	273(C7)	TXD31	311(AC19)	VDD	349(D8)	VDD
236(AC24)	D23	274(C6)	RXER3	312(AC20)	GND	350(D7)	GND
237(AB24)	D20	275(C5)	RXD32	313(AC21)	CLAMP	351(D6)	CLAMP
238(AA24)	D17	276(C4)	RXD31	314(AC22)	VDD	352(D5)	VDD

備考 このドキュメントでは、アクティブ・ロウの端子、信号名称を xxx# (端子、信号名のあとに#) と表しています。

1. 端子機能一覧

(1) レジスタ・インタフェース

(1/2)

端子名	端子番号	I/O	機 能
CS#	70	I	チップ・セレクト この信号がロウ・レベルであるとき、チップ内のレジスタへのアクセスが可能になります。
RW	165	I	ホスト・リード/ライト レジスタ・バスに対してホスト・システムがアクセスを行う際に使用します。この端子にハイ・レベルが入力されるとリード・アクセスを実行し、ロウ・レベルが入力されるとライト・アクセスを実行します。
A[10:0]	251, 71, 166, 252, 72, 167, 253, 168, 73, 254, 255	I	レジスタ・アドレス A[10:0] には、μPD98431 内のレジスタにアクセスする際、アクセスするポートおよびレジスタを選択するために必要なアドレスを与えます。 μPD98431 はポートごとに 32 ビット幅のレジスタを持っています。A[10:8]はポートを指定し、A[7:0]はレジスタ・アドレスを指定します。A[10:8]の設定とポート番号の関係を次に示します。 ポート 0 → A[10:8] = 000B ポート 1 → A[10:8] = 001B ポート 2 → A[10:8] = 010B ポート 3 → A[10:8] = 011B ポート 4 → A[10:8] = 100B ポート 5 → A[10:8] = 101B ポート 6 → A[10:8] = 110B ポート 7 → A[10:8] = 111B
D[31:0]	49, 50, 235, 51, 52, 148, 147, 53, 236, 149, 54, 237, 150, 55, 238, 151, 56, 239, 152, 57, 320, 240, 153, 58, 241, 154, 59, 242, 155, 60, 243, 244	I/O 3 ステート	レジスタ・データ μPD98431 内部のレジスタにアクセスするための双方向データ・バスです。
INT#	329	O オープン・ドレイン	割り込み信号 割り込み要求信号です。割り込み要因が発生した場合にロウ・レベルになります。割り込みが発生した場合、すべての割り込みステータスがクリアされるまで、ロウ・レベルを保持します。 この信号はオープン・ドレイン出力になっています。
RESET#	48	I	ハードウェア・リセット アクティブ・ロウの非同期リセット信号です。ハードウェア・リセット直後は、すべてのレジスタはデフォルト値となり、すべての FIFO およびすべてのカウンタはクリアされます。
ACK#	164	O 3 ステート	レジスタ・データ・アクノリッジ レジスタ・リード動作時には、D[31:0]上のデータが有効であることを示します。この信号がロウ・レベルのとき、D[31:0]上に読み出されたデータが存在します。レジスタ・ライト動作時には、書き込み動作が終了したことを示します。

(2/2)

端子名	端子番号	I/O	機 能
HCLK	250	I	レジスタ・インタフェース・クロック レジスタ・アクセスのための同期クロック入力です。最大周波数は 66 MHz となります。 注意 RXCLK および TXCLK の周波数を常に越えるように HCLK の周波数を設定してください。

(2) FIFO インタフェース

(1/3)

端子名	端子番号	I/O	機 能
RXFEN#/ FEN#	68	I	FIFO バス受信イネーブル/FIFO バス・イネーブル この信号の機能は、FIFO バス・モードによって異なります。 (1) 32 ビット・デュアル・バス・モード RXFEN#として機能します。 この信号がロウ・レベルになると、受信 FIFO バス・インタフェースがイネーブルされ、受信 FIFO からの読み出しが可能になります。 (2) 64 ビット・シングル・バス・モード FEN#として機能します。 この信号がロウ・レベルになると、FIFO バス・インタフェースがイネーブルされ、受信 FIFO からの読み出しおよび送信 FIFO への書き込みが可能になります。
TXFEN#/ FRW	163	I	FIFO バス送信イネーブル/FIFO バス方向 この信号の機能は、FIFO バス・モードによって異なります。 (1) 32 ビット・デュアル・バス・モード TXFEN#として機能します。この信号がロウ・レベルになると、送信 FIFO バス・インタフェースがイネーブルされ、送信 FIFO への書き込みが可能になります。 (2) 64 ビット・シングル・バス・モード FRW として機能します。FIFO バス・アクセスの方向を指定します。 この信号がハイ・レベルの場合、受信 FIFO からのリード・アクセスとなります。 この信号がロウ・レベルの場合、送信 FIFO へのライト・アクセスとなります。
FCLK	112	I	FIFO バス・クロック FIFO バスは FCLK に同期して動作します。最大周波数は 66 MHz となります。 注意 RXCLK および TXCLK の周波数を常に越えるように FCLK の周波数を設定してください。

(2/3)

端子名	端子番号	I/O	機 能
RXFPT[2:0]	63-65	O 3 ステート	受信ポート番号 受信 FIFO リード・アクセス時に、受信データが出力されるポート番号を示します。RXFPT[2:0]とポート番号の関係を次に示します。 ポート 0 → RXFPT[2:0]=000B ポート 1 → RXFPT[2:0]=001B ポート 2 → RXFPT[2:0]=010B ポート 3 → RXFPT[2:0]=011B ポート 4 → RXFPT[2:0]=100B ポート 5 → RXFPT[2:0]=101B ポート 6 → RXFPT[2:0]=110B ポート 7 → RXFPT[2:0]=111B
TXFPT[2:0]	160,66,161	I	送信ポート番号 送信 FIFO ライト・アクセス時に、送信データを書き込む送信 FIFO のポート番号を示します。TXFPT[2:0]とポート番号の関係を次に示します。 ポート 0 → TXFPT[2:0]=000B ポート 1 → TXFPT[2:0]=001B ポート 2 → TXFPT[2:0]=010B ポート 3 → TXFPT[2:0]=011B ポート 4 → TXFPT[2:0]=100B ポート 5 → TXFPT[2:0]=101B ポート 6 → TXFPT[2:0]=110B ポート 7 → TXFPT[2:0]=111B
TXFD[31:0], RXFD[31:0]/ FD[63:0]	193,1,2,102,101, 3,194,103,4,195, 104,5,196,105,6, 197,106,7,282, 198,107,8,199, 108,9,200,109, 10,201,202,110, 11,13-15,114,16, 115,205,17,116, 206,18,117,207, 19,118,208,291, 20,119,209,21, 120,210,22,121, 211,122,23,212, 213,123,24	I, O/ I/O 3 ステート	32 ビット送信 FIFO データ・バス、 32 ビット受信 FIFO データ・バス / 64 ビット FIFO データ・バス FIFO バス・インタフェースのデータ・バスを提供します。この信号の機能は、FIFO バス・モードによって異なります。 (1) 32 ビット・デュアル・バス・モード TXFD[31:0]および RXFD[31:0]として機能します。MISCR レジスタの BUSWTH ビットが 0 に設定されているとき、この 64 ビット幅のデータ・バスは、TXFD[31:0]と RXFD[31:0]の 2 つの単方向バスに分離されます。 (2) 64 ビット・シングル・バス・モード FD[63:0]として機能します。MISCR レジスタの BUSWTH ビットが 1 に設定されているとき、この 64 ビット幅のデータ・バスは、64 ビット双方向バスとして FIFO アクセスに用いられます。
TXFDQ[3:0]	247,67,162,248	I	送信データ属性 32 ビット・デュアル・バス・モードにおいて、FIFO バス上にある送信データの属性を示します。送信 FIFO へのライト・アクセス時に、FD[63:0]上においた送信データの属性を入力します。 64 ビット・シングル・バス・モードの場合、この信号は意味を持ちません。

(3/3)

端子名	端子番号	I/O	機 能
RXFDQ[3:0]/ FDQ[3:0]	204,12,111,203	O/ I/O 3 ステート	受信データ属性/FIFO バス属性 FIFO バス上にあるデータの属性を示します。この信号の機能はバス・モードによって異なります。 (1) 32 ビット・デュアル・バス・モード RXFDQ[3:0]として機能します。受信 FIFO からのリード・アクセス時、RXFD[31:0]上に出力された受信データの属性を出力します。 (2) 64 ビット・シングル・バス・モード FDQ[3:0]として機能します。送信 FIFO へのライト・アクセス時には、FD[63:0]上においた送信データの属性を入力します。受信 FIFO からのリード・アクセス時には、FD[63:0]上に出力された受信データの属性を出力します。
TXFBA[7:0]	156,61,245,157, 62,246,159,158	O 3 ステート	送信 FIFO バッファ・アベイラブル この信号がハイ・レベルのとき、送信 FIFO 内に送信データを書き込むための空間が空いていることを示します。送信 FIFO 内のデータ量が、TFIC レジスタの TFDMMH フィールドに設定される値を越えると、この信号はロウ・レベルになります。 TXFBA 信号はポートごとに設置されており、TXFBA[n]はポート n の TXFBA 信号を示しています。
RXFA	113	O 3 ステート	受信フレーム・アベイラブル この信号がハイ・レベルのとき、ホスト・システムへ転送することが可能な受信データ・ストリームが、RXFPT で示されるポートにおいて、少なくとも 1 パケット分、準備できていることを示します。
PASS	249	I	受信フレームのバス 受信 FIFO からのリード・アクセス時、現在 FIFO バス上にあるポートの受信データの転送を開始する場合に入力する信号です。
SKIP	69	I	受信フレームのスキップ 受信 FIFO からのリード・アクセス時に、現在 FIFO バス上にあるポートをスキップして、次のポートからの読み出しをするために入力する信号です。

(3) MII (Media Independent Interface)

(1/4)

端子名	端子番号	I/O	機 能
TXCLK[7:0]	230,137,222,29, 190,92,179,174	I	MII 送信クロック 各ポートに接続される PHY デバイスに対し、送信データを送出するために必要な送信クロック入力です (50 %デューティ)。各ポートからの送信データである TXD7[3:0]-TXD0[3:0]、および TXD 上の送信データが有効であることを示す TXEN[7:0]は、ポートごとにそれぞれこのクロックに同期して出力されます。 MII モードの場合、10 Mbps 動作では 2.5 MHz、100 Mbps 動作では 25 MHz のクロックが入力されます。このモードでは TXCLK の立ち上がりに同期して TXD および TXEN が出力されます。 10 Mbps シリアル・モードの場合、入力されるクロックは 10 MHz となります。このモードでは TXCLK の立ち上がりに同期して TXD および TXEN が出力されます。 未使用のポートについては、TXCLK をハイ・レベルまたはロウ・レベル固定にしておいてください。
TXD0[3:0]	258,173,80,259	O	MII 送信データ (ポート 0) ポート 0 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK0 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD0[0]のみを使用し、シリアル送信データを TXCLK0 の立ち上がりエッジに同期して出力します。
TXD1[3:0]	263,178,85,265	O	MII 送信データ (ポート 1) ポート 1 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK1 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD1[0]のみを使用し、シリアル送信データを TXCLK1 の立ち上がりエッジに同期して出力します。
TXD2[3:0]	91,184,268,344	O	MII 送信データ (ポート 2) ポート 2 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK2 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD2[0]のみを使用し、シリアル送信データを TXCLK2 の立ち上がりエッジに同期して出力します。
TXD3[3:0]	96,189,273,97	O	MII 送信データ (ポート 3) ポート 3 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK3 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD3[0]のみを使用し、シリアル送信データを TXCLK3 の立ち上がりエッジに同期して出力します。
TXD4[3:0]	124,28,215,126	O	MII 送信データ (ポート 4) ポート 4 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK4 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD4[0]のみを使用し、シリアル送信データを TXCLK4 の立ち上がりエッジに同期して出力します。

(2/4)

端子名	端子番号	I/O	機 能
TXD5[3:0]	33,220,131,34	O	MII 送信データ (ポート 5) ポート 5 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK5 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD5[0]のみを使用し、シリアル送信データを TXCLK5 の立ち上がりエッジに同期して出力します。
TXD6[3:0]	135,38-40	O	MII 送信データ (ポート 6) ポート 6 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK6 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD6[0]のみを使用し、シリアル送信データを TXCLK6 の立ち上がりエッジに同期して出力します。
TXD7[3:0]	141,229,45,142	O	MII 送信データ (ポート 7) ポート 7 の PHY デバイスに対する送信データ出力です。 MII モードの場合、ニブル幅 (4 ビット幅) の送信データを TXCLK7 の立ち上がりエッジに同期して出力します。 10 Mbps シリアル・モードの場合 TXD7[0]のみを使用し、シリアル送信データを TXCLK7 の立ち上がりエッジに同期して出力します。
TXEN[7:0]	44,136,130,125,272,183,264,79	O	MII 送信イネーブル ポートごとに、送信データ (TXD) が有効であるかどうかを示す信号です。 10 Mbps シリアル・モードの場合、プリアンプルの最初のビットから送信フレームの最後のビットが出力されるまで、ハイ・レベルとなります。 MII モードの場合、プリアンプルを示す最初のニブル・データから送信フレームの最後のニブル・データが出力されるまで、ハイ・レベルとなります。
RXCLK[7:0]	145,227,224,218,99,187,181,83	I	MII 受信クロック PHY デバイスから与えられる、受信クロック入力です (50 %デューティ)。各ポートからの受信データである RXD7[3:0]-RXD0[3:0]、および TXD 上の送信データが有効であることを示す TXEN[7:0]は、それぞれこのクロックに同期して出力されます。 MII モードの場合、10 Mbps 動作では 2.5 MHz、100 Mbps 動作では 25 MHz のクロックが入力されます。このモードでは RXCLK の立ち上がり同期して RXD および RXDV が入力されます。 10 Mbps シリアル・モードの場合、入力されるクロックは 10MHz となります。このモードでは RXCLK の立ち上がり同期して RXD が入力されます。 未使用のポートについては、RXCLK をハイ・レベルまたはロウ・レベル固定にしておいてください。
RXD0[3:0]	175,82,261,176	I	MII 受信データ (ポート 0) ポート 0 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK0 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD0[0]のみを使用し、シリアル受信データを RXCLK0 の立ち上がりエッジで入力します。

(3/4)

端子名	端子番号	I/O	機 能
RXD1[3:0]	180,87,267,182	I	MII 受信データ (ポート 1) ポート 1 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK1 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD1[0]のみを使用し、シリアル受信データを RXCLK1 の立ち上がりエッジで入力します。
RXD2[3:0]	93,186,270,94	I	MII 受信データ (ポート 2) ポート 2 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK2 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD2[0]のみを使用し、シリアル受信データを RXCLK2 の立ち上がりエッジで入力します。
RXD3[3:0]	98,275,276,192	I	MII 受信データ (ポート 3) ポート 3 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK3 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD3[0]のみを使用し、シリアル受信データを RXCLK3 の立ち上がりエッジで入力します。
RXD4[3:0]	30,217,128,31	I	MII 受信データ (ポート 4) ポート 4 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK4 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD4[0]のみを使用し、シリアル受信データを RXCLK4 の立ち上がりエッジで入力します。
RXD5[3:0]	35,223,133,36	I	MII 受信データ (ポート 5) ポート 5 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK5 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD5[0]のみを使用し、シリアル受信データを RXCLK5 の立ち上がりエッジで入力します。
RXD6[3:0]	226,306,42,139	I	MII 受信データ (ポート 6) ポート 6 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK6 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD6[0]のみを使用し、シリアル受信データを RXCLK6 の立ち上がりエッジで入力します。
RXD7[3:0]	231,47,144,232	I	MII 受信データ (ポート 7) ポート 7 の PHY デバイスからの受信データ入力です。 MII モードの場合、ニブル幅 (4 ビット幅) の受信データを RXCLK7 の立ち上がりエッジで入力します。 10 Mbps シリアル・モードの場合 RXD7[0]のみを使用し、シリアル受信データを RXCLK7 の立ち上がりエッジで入力します。
CRS[7:0]	140,37,32,26,95, 89,177,257	I	キャリア・センス 各ポートに接続される PHY デバイスからのキャリア・センス信号入力です。 未使用のポートについては、CRS をロウ・レベル固定にしてください。

(4/4)

端子名	端子番号	I/O	機 能
RXDV[7:0]	143,138,132,127, 191,269,266,260	I	MII 受信データ・バリッド MII モード時に RXD 上の受信データが有効であることを、ポートごとに示す信号です。 この信号がハイ・レベルのとき、RXD 上のデータが有効であることを示します。 未使用のポートについては、RXDV をハイ・レベルまたはロウ・レベル固定にしてください。
COL[7:0]	43,134,129,214, 271,88,262,78	I	コリジョン 各ポートに接続される PHY デバイスによって検出されたコリジョン信号入力です。 未使用のポートについては、COL をロウ・レベル固定にしてください。
TXER[7:0]	228,225,219,27, 188,90,84,172	O	MII 送信エラー 各ポートにおいて、送信中にμPD98431 でエラーが発生したことを示す信号です。
RXER[7:0]	46,41,221,216, 274,185,86,81	I	MII 受信エラー 各ポートにおいて、受信中に PHY デバイスで発生したエラーを検出するための入力信号です。 未使用のポートについては、RXER をロウ・レベル固定にしてください。
MDC	77	O	MII マネジメント・クロック MII シリアル・マネジメント・データの転送クロックです。
MDIO	171	I/O	MII マネジメント・データ 双方向の MII シリアル・マネジメント・データ信号です。

(4) JTAG ピン (お客様のご要求により、本機能をサポートすることができます。)

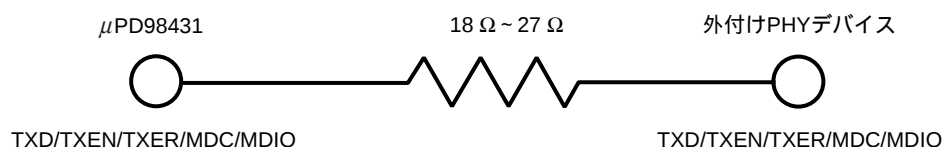
端子名	端子番号	I/O	機 能
TMS	256	I	JTAG テスト・モード・セレクト この信号はバウンダリ・スキャン・ステート・マシンの制御を行います。この端子は内部でプルアップされています (プルアップ抵抗: 50 kΩ)。
TDI	76	I	JTAG テスト・データ入力 この信号はバウンダリ・スキャン用のシリアル・データ入力です。この端子は内部でプルアップされています (プルアップ抵抗: 50 kΩ)。
TDO	74	O 3 ステート	JTAG テスト・データ出力 この信号はバウンダリ・スキャン用のシリアル・データ出力です。
TCK	169	I	JTAG テスト・クロック テスト・データ入出力の同期をとるために使われるクロック入力です。 この端子は内部でプルアップされています (プルアップ抵抗: 50 kΩ)。
TRST#	75	I	JTAG リセット この信号をロウ・レベルにするとバウンダリ・スキャン動作がリセットされます。バウンダリ・スキャン動作中はハイ・レベルにしておく必要があります。 JTAG 機能を使わない場合には、ロウ・レベル固定にしてください。 この端子は内部でプルアップされています (プルアップ抵抗: 50 kΩ)。

(5) テスト・ピンおよび電源ピン

端子名	端子番号	I/O	機 能
TEST[5:0]	234,233,170,146, 100,25	I	テスト・ピン デバイス・テスト用の端子です。常にロウ・レベル固定にしてください。
VDD	279,283,285,288, 290,294,297,300, 303,307,308,311, 314,317,321,323, 326,328,332,335, 338,341,345,346, 349,352	-	電源 (+3.3 V)
GND	277,278,280,281, 284,286,287,289, 292,293,295,296, 299,302,305,309, 312,315,316,318, 319,322,324,325, 327,330,331,333, 334,337,340,343, 347,350	-	グランド (0 V)
CLAMP	298,301,304,310, 313,336,339,342, 348,351	-	クランプ用電源 MII バッファ回路にクランプ電圧を与えます。外付けで 5V - PHY デバイスを使用する際には +5 V を供給します。また 3.3V - PHY デバイスを使用する際には +3.3 V を供給します。

(6) μPD98431 MII 出力信号端子の接続

MII 出力信号 (TXD, TXEN, TXER, MDC, MDIO) に PHY デバイスを接続する場合, MII 出力バッファの駆動能力を IEEE802.3u 規格に合わせるため, 次図のように各 MII 出力信号へ 18 Ω ~ 27 Ω の直列抵抗を接続してください。



2. 電気的特性

絶対最大定格

項 目	略 号	条 件	定 格	単位
電源電圧	V _{DD}		- 0.5 ~ + 4.6	V
クランプ電源電圧	V _{CLAMP}		- 0.5 ~ + 6.6	V
入出力電圧	V _{IO}	MII 信号を除く	- 0.5 ~ + 4.6	V
		MII 信号	- 0.5 ~ + 7.3	V
最大消費電力	P _{MAX}		2.60	W
動作周囲温度	T _A		- 40 ~ + 85	
保存温度	T _{stg}		- 65 ~ + 150	

注意 各項目のうち 1 項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

推奨動作条件

項目	略号	条 件	MIN.	TYP.	MAX.	単位
電源電圧	V _{DD}		3.135	3.3	3.465	V
クランプ電源電圧	V _{CLAMP}		3.135	V _{DD} / 5.0	5.5	V
動作周囲温度	T _A		0		70	

DC 特性 (T_A = 0 ~ + 70 , V_{DD} = + 3.3 V ± 5 %)

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
入力リーク電流	I _{LI}	V _I = 0.0 V ~ 3.3 V			10	μA
出力リーク電流	I _{LO}	V _O = 0.0 V ~ 3.3 V			10	μA
動作電流	I _{DD}				750	mA
クロック・ロウ・レベル入力電圧	V _{CL}	HCLK, FCLK			0.8	V
クロック・ハイ・レベル入力電圧	V _{CH}	HCLK, FCLK	2.0			V
ロウ・レベル入力電圧	V _{IL}		0		+ 0.8	V
ハイ・レベル入力電圧	V _{IH}	MII インタフェース以外	2.0		4.6	V
		MII インタフェース	2.0		5.5	V
ロウ・レベル出力電圧	V _{OL}	I _{OL} = 6 mA , FD[63:0], FDQ[3:0], TXFBA[7:0], RXFPT[2:0], RXFA			0.4	V
		I _{OL} = 4 mA , TXDn[0:3], TXEN[7:0], TXER[7:0]			0.4	V
		I _{OL} = 3 mA , 上記以外の信号			0.4	V
ハイ・レベル出力電圧	V _{OH}	I _{OH} = - 6 mA , FD [63:0], FDQ[3:0], TXFBA[7:0], RXFPT[2:0], RXFA	2.4			V
		I _{OH} = - 4 mA , TXDn[0:3], TXEN[7:0], TXER[7:0]	2.4			V
		I _{OH} = - 3 mA , 上記以外の信号	2.4			V

容量 (TA = 25 , fc = 1 MHz)

項目	略号	条 件	MIN.	TYP.	MAX.	単位
入力容量	C _i	V _i = 0 V			15	pF
入出力容量	C _{io}	V _{io} = 0 V			15	pF

AC 特性 (TA = 0 ~ +70 , VDD = +3.3 V ± 5 %)

すべての AC 特性は、次の条件の値です。

AC テスト条件

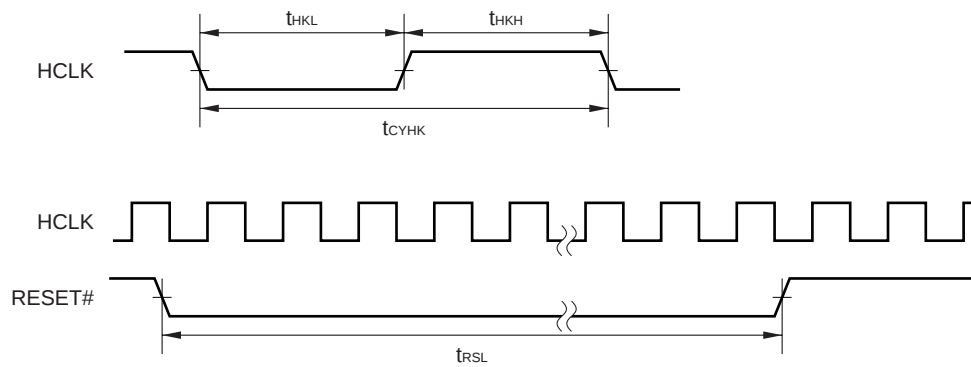
- ・ 負荷条件： 30 pF (1 Schottkey TTL Gate + C_L)
- ・ 入力パルス・レベル： 0.4 V ~ 2.4 V
- ・ 測定レファレンス・レベル： 1.5 V

レジスタ・バス・インタフェース・タイミング

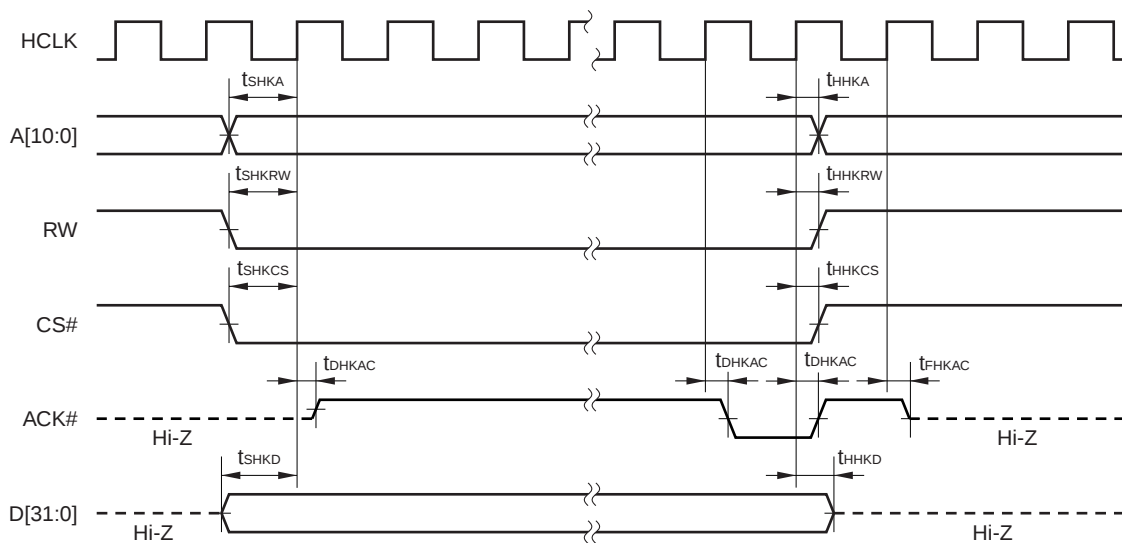
項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
HCLK クロック幅 ^注	t _{CYHK}		15		40	ns
HCLK ロウ・レベル幅	t _{HKL}		7		22	ns
HCLK ハイ・レベル幅	t _{HKH}		7		22	ns
RESET#パルス幅	t _{RSL}		16 t _{CYHK}			ns
A[10:0]セットアップ時間	t _{SHKA}		5			ns
A[10:0] ホールド時間	t _{HHKA}		0			ns
RW セットアップ時間	t _{SHKRW}		5			ns
RW ホールド時間	t _{HHKRW}		0			ns
CS# セットアップ時間	t _{SHKCS}		5			ns
CS# ホールド時間	t _{HHKCS}		0		t _{CYHK}	ns
ACK# 出力遅延時間	t _{DHKAC}				10	ns
ACK# フロート時間	t _{FHKAC}				10	ns
D[31:0] 出力遅延時間	t _{DHKD}				10	ns
D[31:0] セットアップ時間	t _{SHKD}		5			ns
D[31:0] ホールド時間	t _{HHKD}		0			ns
D[31:0] フロート時間	t _{FHKD}				10	ns

注 HCLK クロック幅は、RXCLK クロック幅および TXCLK クロック幅よりも常に短くなるようにしてください。

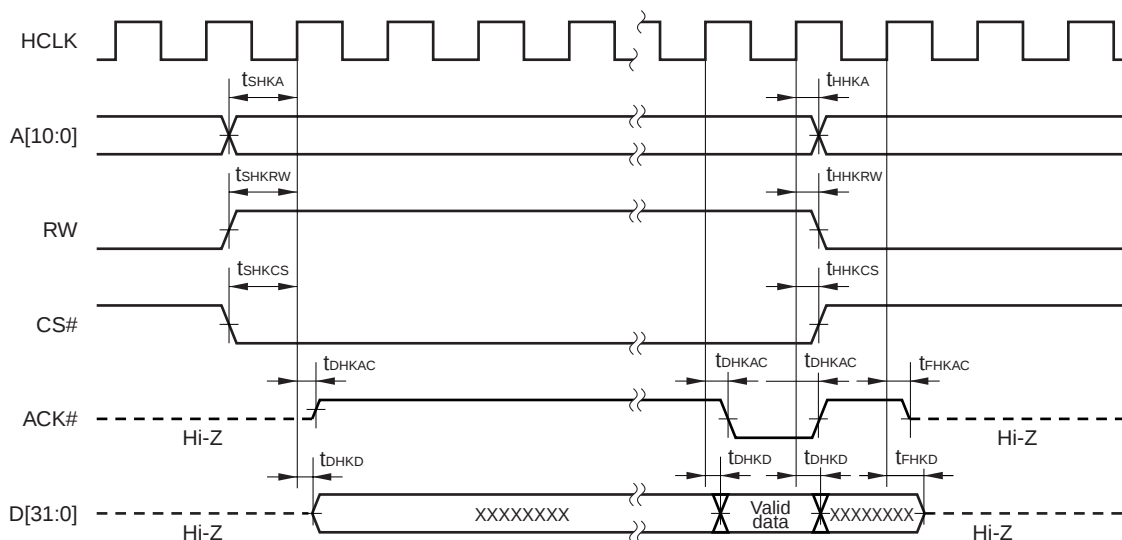
(1) HCLK タイミング



(2) レジスタ・バス・インタフェース・ライト・タイミング



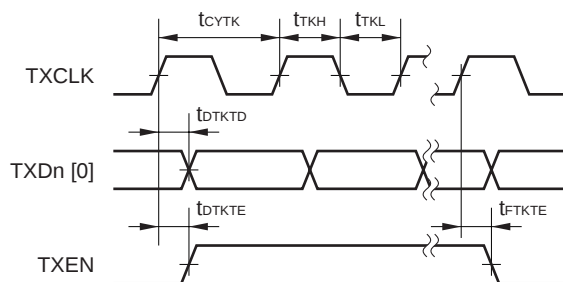
★ (3) レジスタ・バス・インタフェース・リード・タイミング



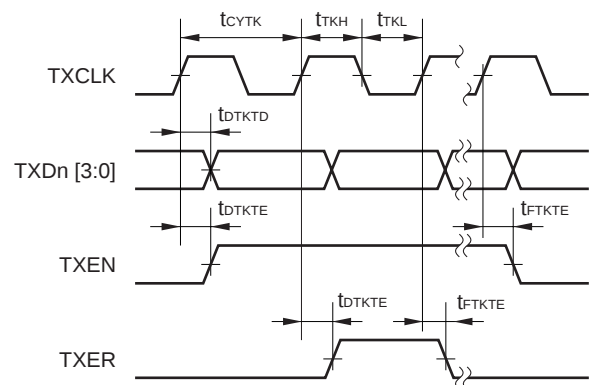
イーサネット送信インタフェース・タイミング

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
TXDn[3:0]遅延時間	t_{DTKTD}	$C_L=20\text{ pF}$			20	ns
送信信号アサート遅延時間	t_{DTKTE}	$C_L=20\text{ pF}$			20	ns
送信信号ディアサート遅延時間	t_{FTKTE}	$C_L=20\text{ pF}$			20	ns
TXCLK クロック幅	t_{CYTK}	MII モード		40 / 400		ns
		10 Mbps シリアル・モード		100		ns
TXCLK ハイ・レベル幅	t_{TKH}	MII モード		20 / 200		ns
		10 Mbps シリアル・モード		50		ns
TXCLK ロウ・レベル幅	t_{TKL}	MII モード		20 / 200		ns
		10 Mbps シリアル・モード		50		ns

(a) 10 Mbps serial mode



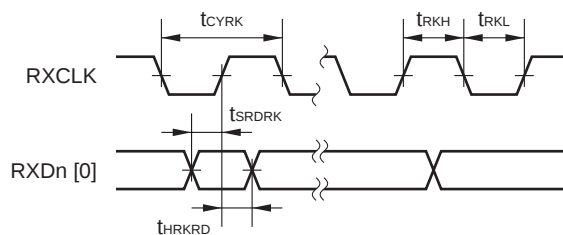
(b) MII mode



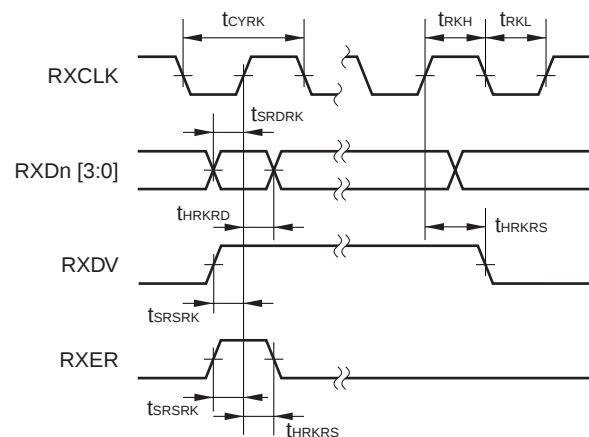
イーサネット受信インタフェース・タイミング

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
RXDn[3:0] セットアップ時間	t_{SRDRK}		5			ns
RXDn[3:0] ホールド時間	t_{HRKRD}		5			ns
受信信号セットアップ時間	t_{SRSRK}		5			ns
受信信号ホールド時間	t_{HRKRS}		5			ns
RXCLK クロック幅	t_{CYRK}	MII モード		40 / 400		ns
		10 Mbps シリアル・モード		100		ns
RXCLK ハイ・レベル幅	t_{RKH}	MII モード		20 / 200		ns
		10 Mbps シリアル・モード		50		ns
RXCLK ロウ・レベル幅	t_{RKL}	MII モード		20 / 200		ns
		10 Mbps シリアル・モード		50		ns

(a) 10 Mbps serial mode

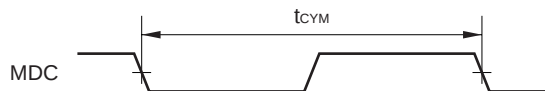


(b) MII mode

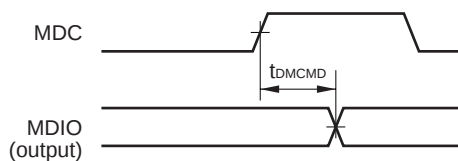


MII マネジメント・インタフェース・タイミング

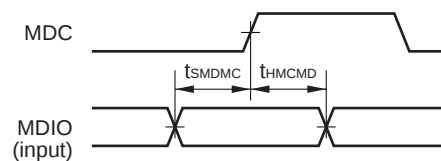
項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
MDC 周期	t_{CYM}		400		1080	ns
MDIO 遅延時間	t_{DMCMD}		$t_{CYHK} - 5$		$t_{CYHK} + 10$	ns
MDIO セットアップ時間	t_{SMDMC}		$t_{CYHK} + 20$			ns
MDIO ホールド時間	t_{HMCMD}		0			ns



(a) Output



(b) Input



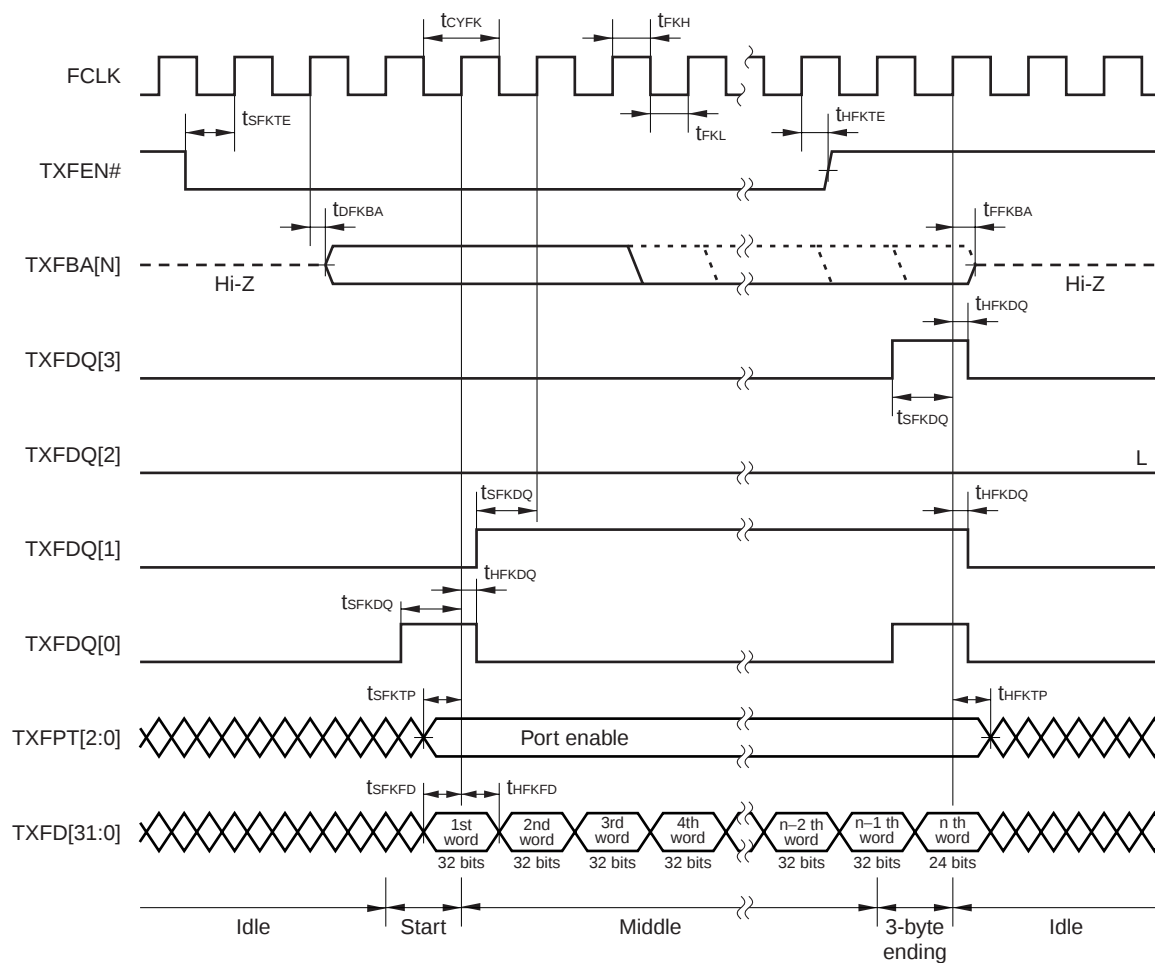
FIFO バス・インタフェース・ライト・タイミング

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
FCLK クロック幅 ^注	t_{CYFK}		15		40	ns
FCLK ハイ・レベル幅	t_{FKH}		7		22	ns
FCLK ロウ・レベル幅	t_{FKL}		7		22	ns
TXFEN#/FRW セットアップ時間	t_{SFKTE}		6			ns
TXFEN#/FRW ホールド時間	t_{HFKTE}		0			ns
TXFBA[N] 出力遅延時間	t_{DFKBA}				10	ns
TXFBA[N] フロート時間	t_{FFKBA}				10	ns
TXFDQ[3:0]/FDQ[3:0] セットアップ時間	t_{SFKDQ}		5			ns
TXFDQ[3:0]/FDQ[3:0] ホールド時間	t_{HFKDQ}		0			ns
TXFPT[2:0] セットアップ時間	t_{SFKTP}		5			ns
TXFPT[2:0] ホールド時間	t_{HFKTP}		0			ns
TXFD[31:0]/FD[63:0] セットアップ時間	t_{SFKFD}		6			ns
TXFD[31:0]/FD[63:0] ホールド時間	t_{HFKFD}		0			ns
RXFEN#/FEN# セットアップ時間	t_{SFKRE}		5			ns
RXFEN#/FEN# ホールド時間	t_{HFKRE}		0			ns

注 FCLK クロック幅は、RXCLK クロック幅および TXCLK クロック幅よりも常に短くなるようにしてください。

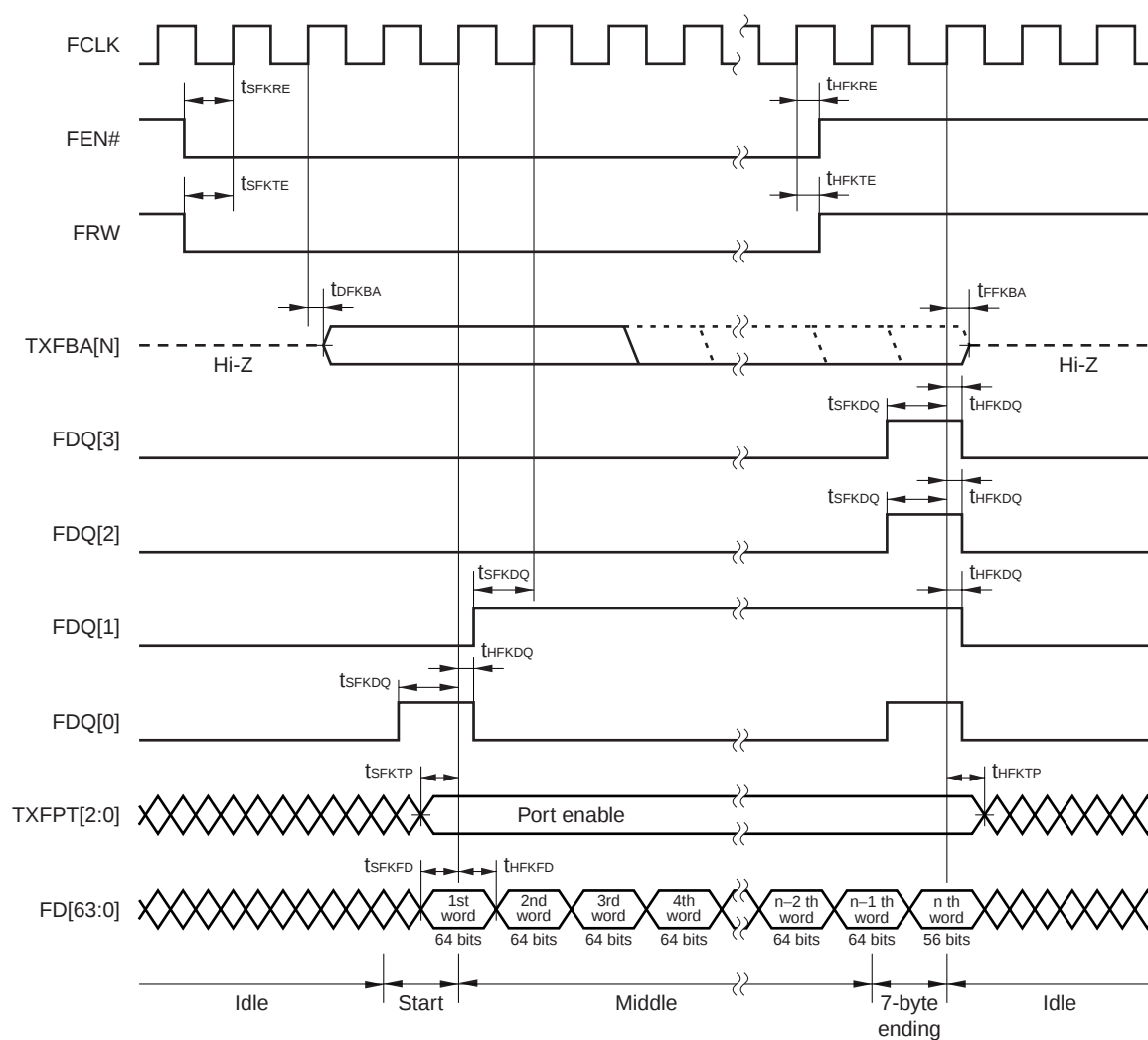
備考 TXFBA[N] : N = 0 - 7

(1) FIFO バス・インタフェース・ライト・タイミング (32 ビット・デュアル・バス・モード)



備考 TXFBA[N] : N = 0 - 7

(2) FIFO バス・インタフェース・ライト・タイミング (64 ビット・シングル・バス・モード)

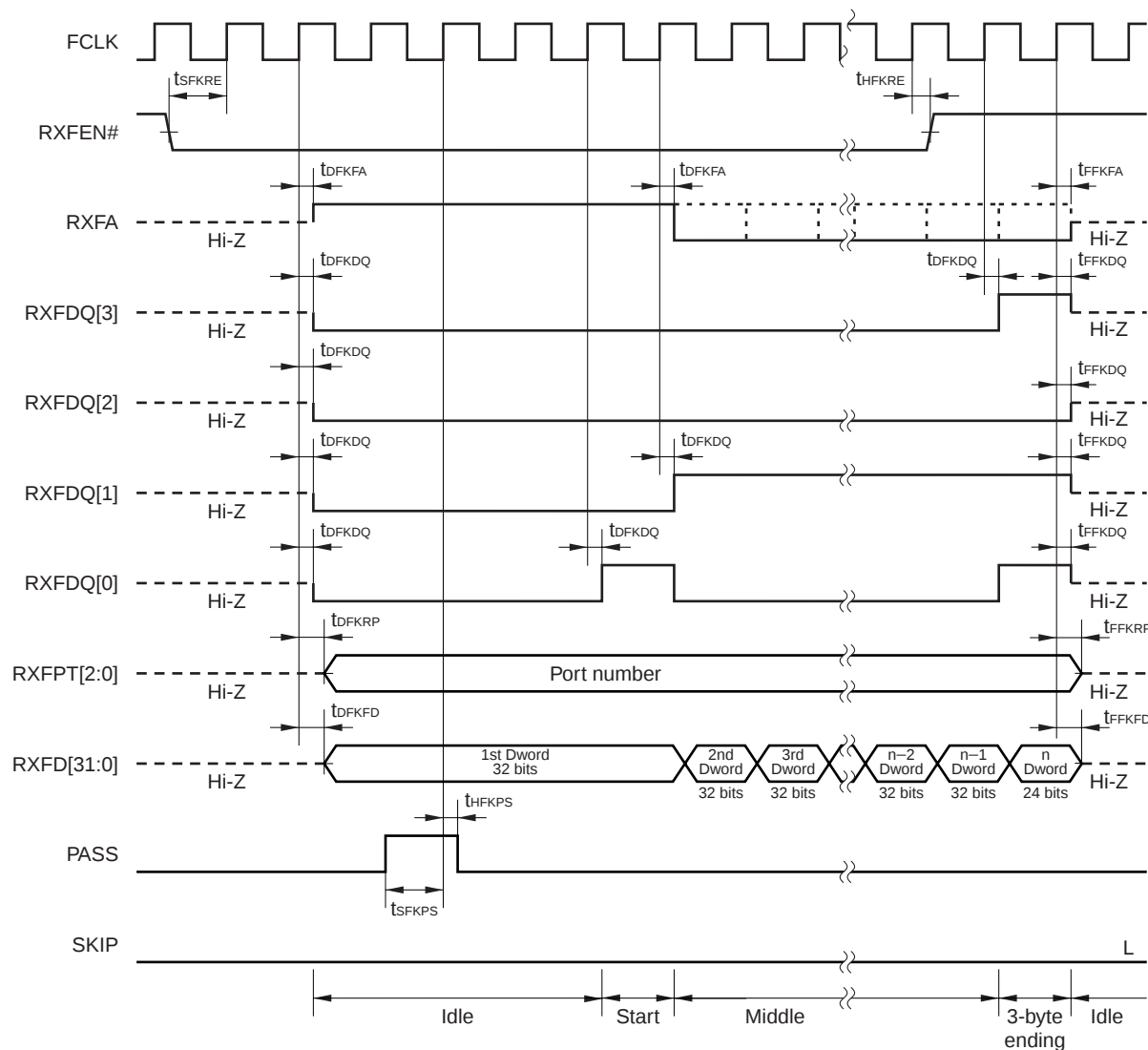


備考 TXFBA[N] : N = 0 - 7

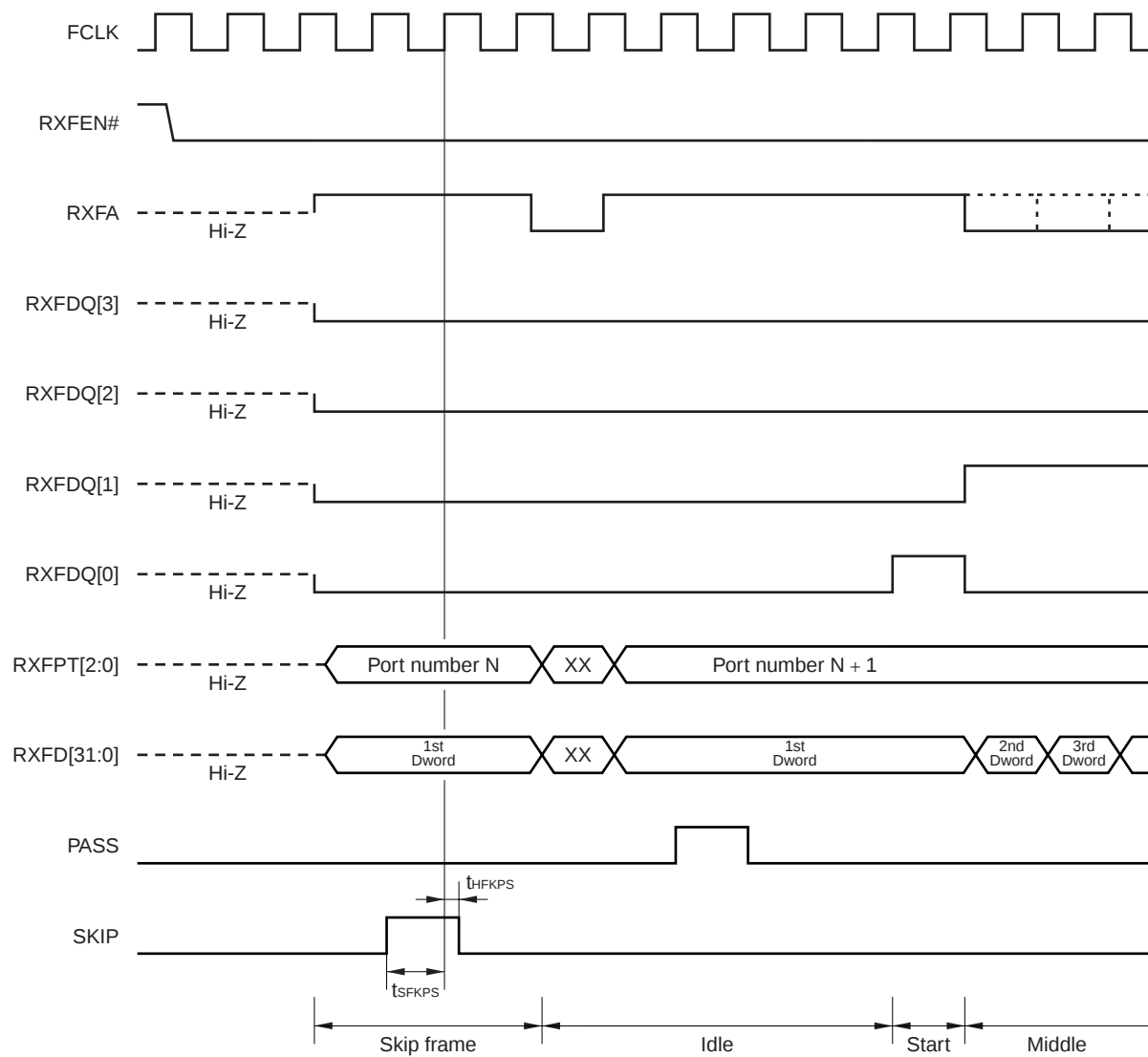
FIFO バス・インタフェース・リード・タイミング

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
RXFA 出力遅延時間	t_{DFKFA}				10	ns
RXFA フロート時間	t_{FFKFA}				10	ns
RXFDQ[3:0]/FDQ[3:0]出力遅延時間	t_{DFKDQ}				10	ns
RXFDQ[3:0]/FDQ[3:0]フロート時間	t_{FFKDQ}				10	ns
RXFPT[2:0] 出力遅延時間	t_{DFKRP}				10	ns
RXFPT[2:0] フロート時間	t_{FFKRP}				10	ns
RXFD[31:0]/FD[63:0]出力遅延時間	t_{DFKFD}				10	ns
RXFD[31:0]/FD[63:0]フロート時間	t_{FFKFD}				10	ns
PASS セットアップ時間	t_{SFKPS}		5			ns
PASS ホールド時間	t_{HFKPS}		0			ns
SKIP セットアップ時間	t_{SFKSP}		6			ns
SKIP ホールド時間	t_{HFKSP}		0			ns

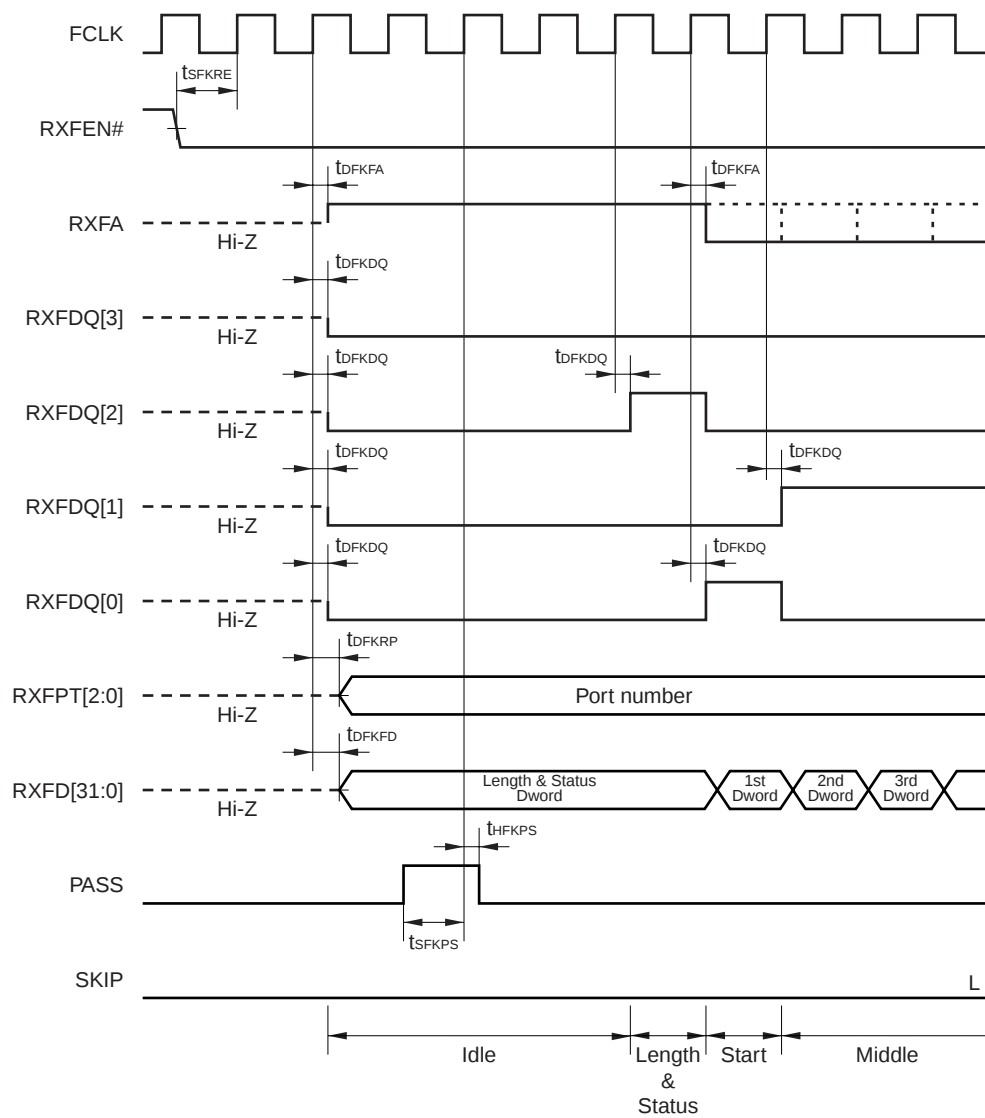
(1) FIFO バス・インタフェース・リード・タイミング (32 ビット・デュアル・バス・モード) 1



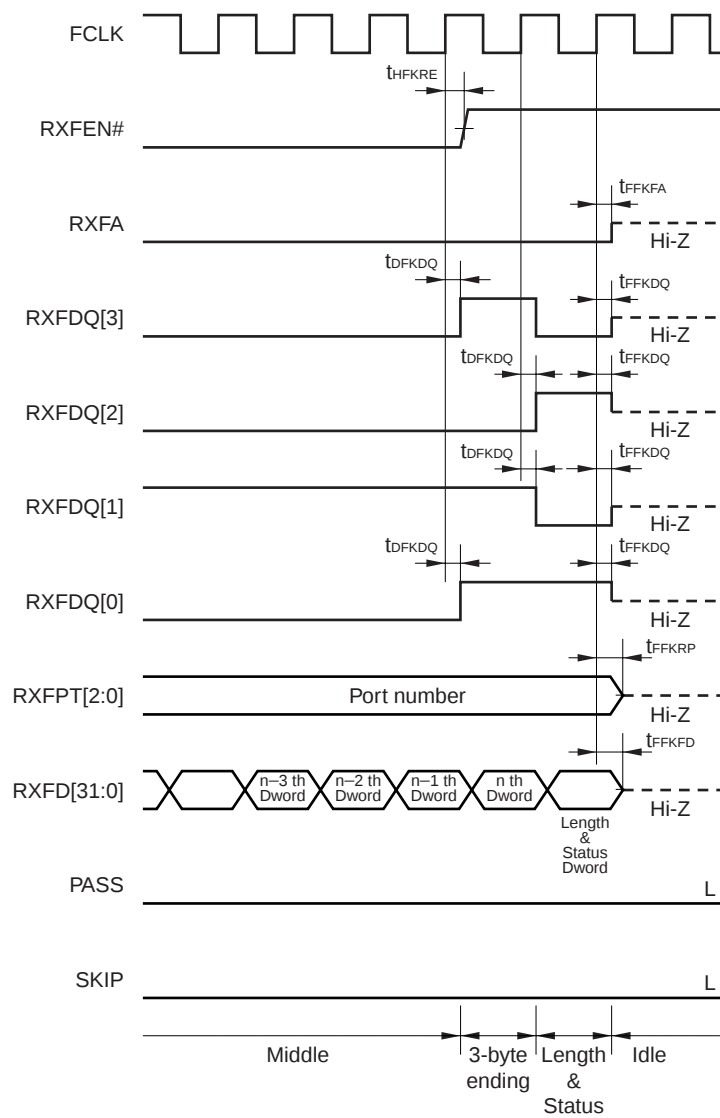
(2) FIFO バス・インタフェース・リード・タイミング (32 ビット・デュアル・バス・モード) 2



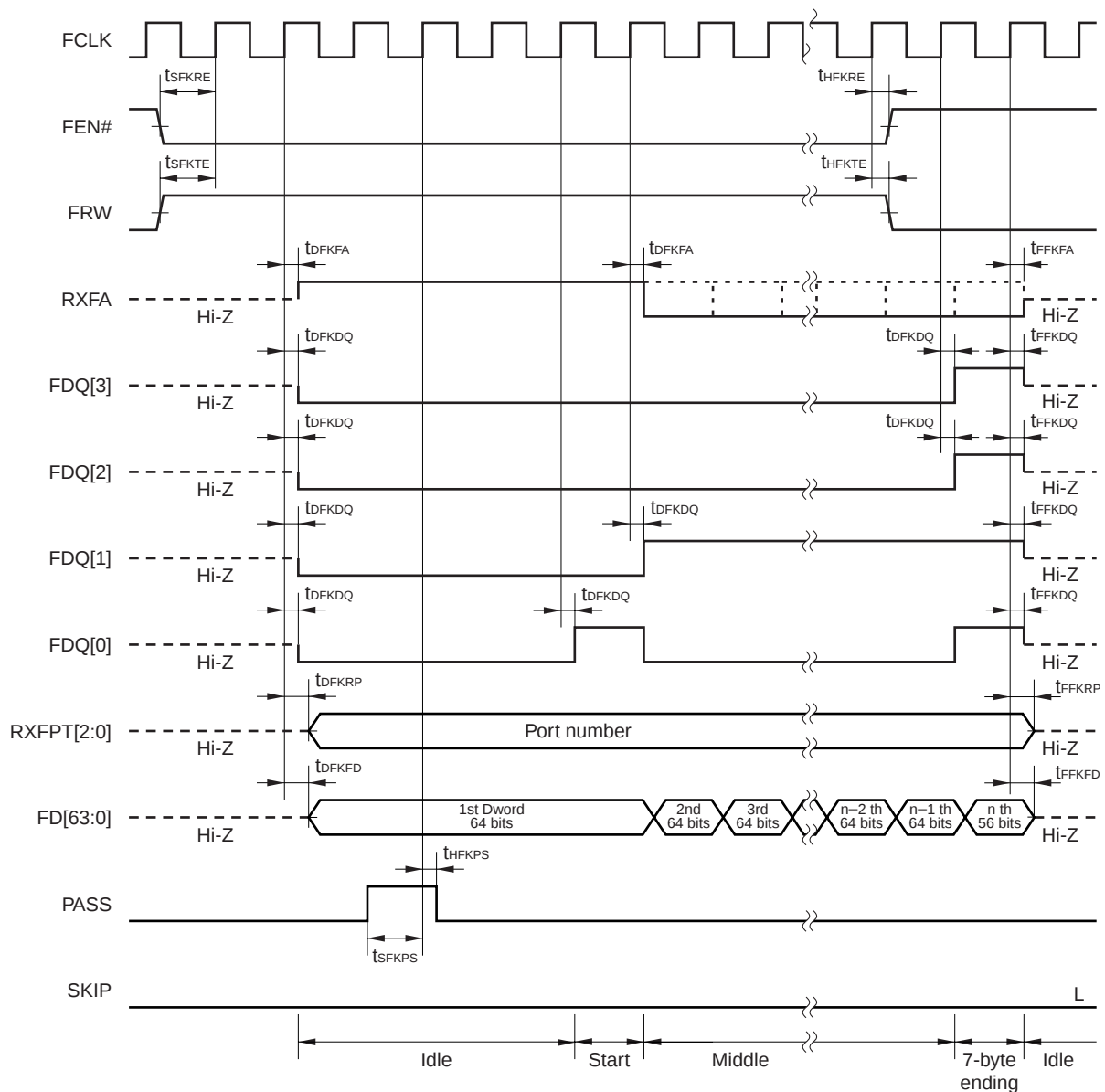
(3) FIFO バス・インタフェース・リード・タイミング (32 ビット・デュアル・バス・モード) 3



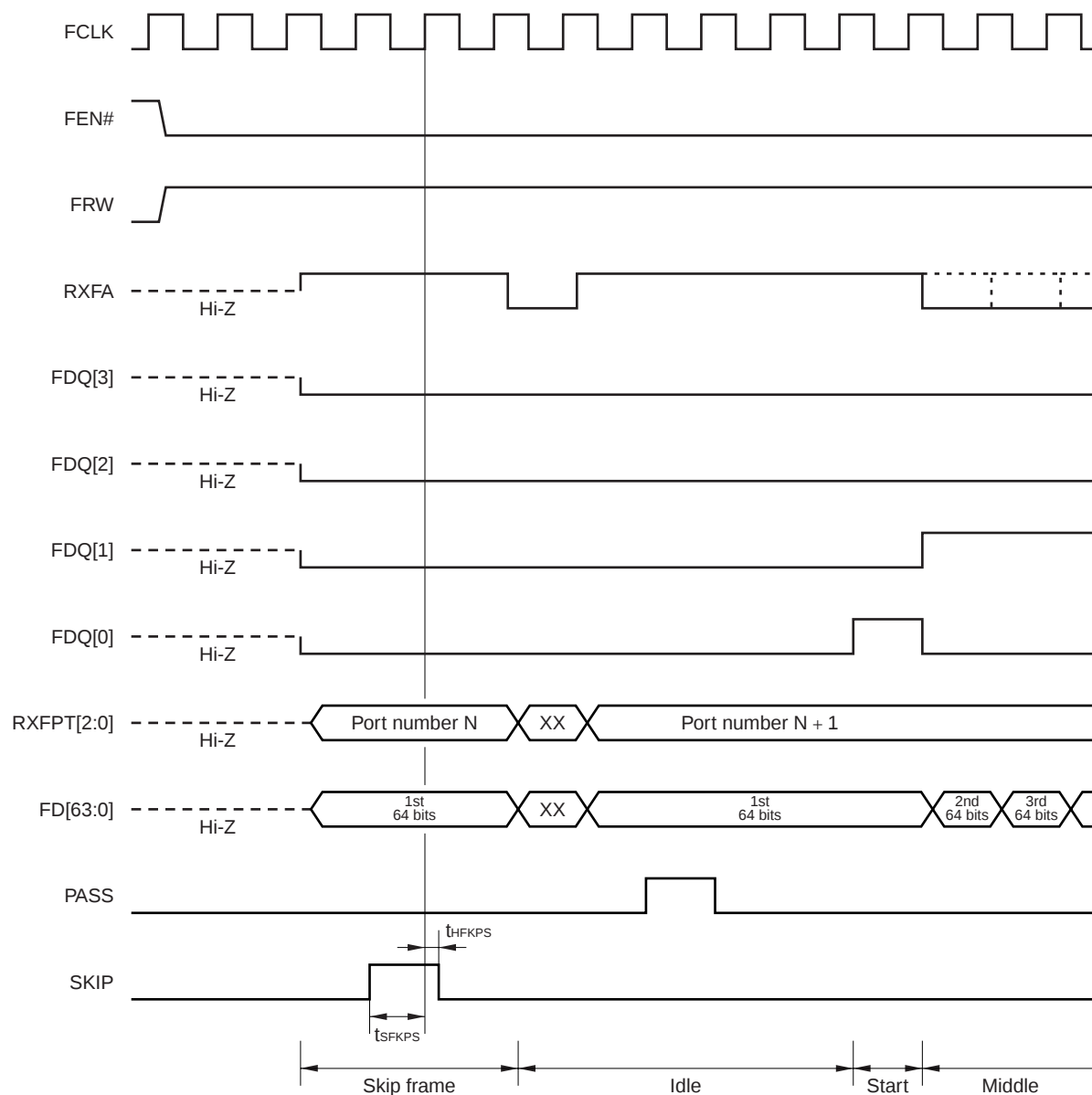
(4) FIFO バス・インタフェース・リード・タイミング (32 ビット・デュアル・バス・モード) 4



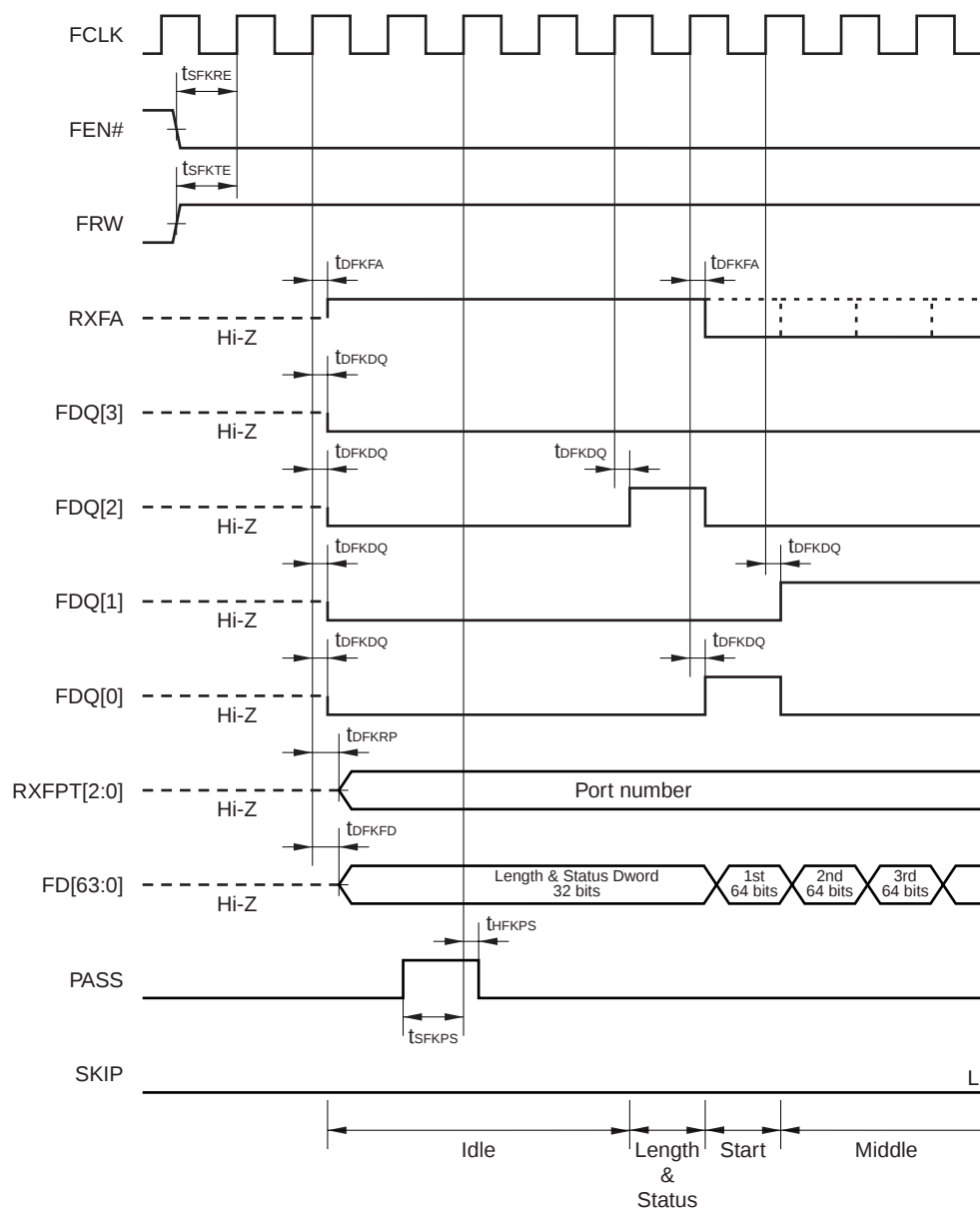
(5) FIFO バス・インタフェース・リード・タイミング (64 ビット・シングル・バス・モード) 1



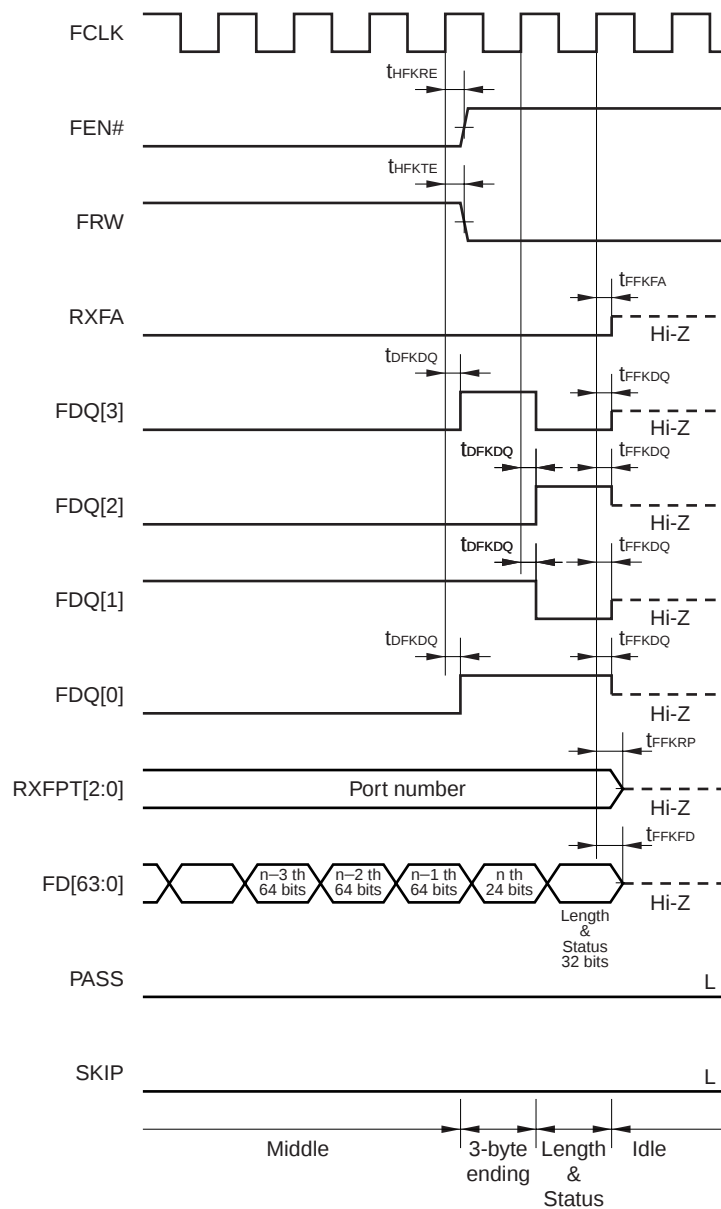
(6) FIFO バス・インタフェース・リード・タイミング (64 ビット・シングル・バス・モード) 2



(7) FIFO バス・インタフェース・リード・タイミング (64 ビット・シングル・バス・モード) 3

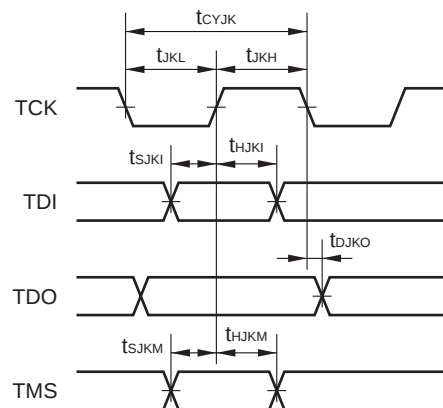


(8) FIFO バス・インタフェース・リード・タイミング (64 ビット・シングル・バス・モード) 4



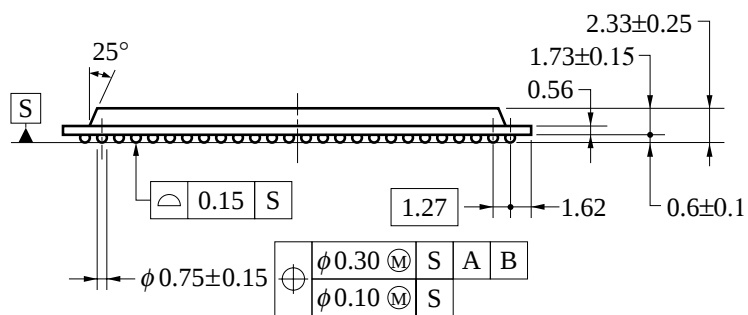
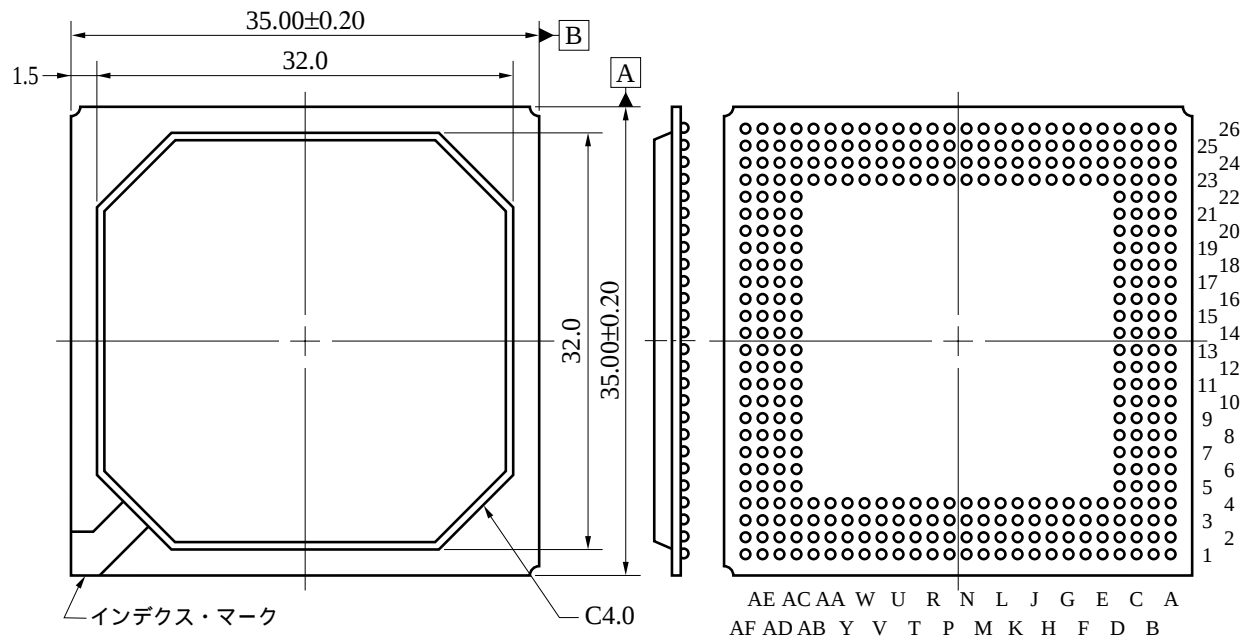
バウンダリ・スキャン (JTAG) タイミング

項 目	略 号	条 件	MIN.	TYP.	MAX.	単位
TCK クロック幅	t_{CYJK}		100			ns
TCK ロウ・レベル幅	t_{JKL}		50			ns
TCK ハイ・レベル幅	t_{JKH}		50			ns
TDI セットアップ時間	t_{SJKI}		5			ns
TDI ホールド時間	t_{HJKI}		10			ns
TDO 出力遅延時間	t_{DJKO}				15	ns
TMS セットアップ時間	t_{SJKM}		5			ns
TMS ホールド時間	t_{HJKM}		5			ns



3. 外形図

352ピン・プラスチック BGA (35x35) 外形図 (単位: mm)



Y352S1-127-F6-4

4. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

半田付け推奨条件の技術的内容については下記を参照してください。

「半導体デバイス実装マニュアル」(<http://www.ic.nec.co.jp/pkg/ja/jissou/index.html>)

表面実装タイプ

μPD98431S1-F6 : 352 ピン・プラスチック BGA (35×35)

半田付け方式	半田付け条件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：230℃，時間：30 秒以内（210℃ 以上），回数：3 回以内， 制限日数：3 日間 ^注 （以降は 125℃ プリベーク 20 時間必要） <留意事項> 耐熱トレイ以外（マガジン，テーピング，非耐熱トレイ）は，包装状態でのベーキングができません。	IR30-203-3

注 ドライパック開封後の保管日数で，保管条件は 25℃，65%RH 以下。

〔メ モ〕

〔メ モ〕

CMOSデバイスの一般的注意事項

静電気対策（MOS全般）

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

未使用入力の処理（CMOS特有）

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性（タイミングは規定しません）を考慮すると、個別に抵抗を介して V_{DD} またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

初期化以前の状態（MOS全般）

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

- 本資料の内容は予告なく変更することがありますので、最新のものであることをご確認の上ご使用ください。
- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。

標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット

特別水準：輸送機器（自動車、列車、船舶等）、交通用信号機器、防災／防犯装置、各種安全装置、生命維持を直接の目的としない医療機器

特定水準：航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等

当社製品のデータ・シート／データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。

M7 98.8

— お問い合わせ先 —

【技術的なお問い合わせ先】

NEC半導体テクニカルホットライン
(電話：午前 9:00～12:00、午後 1:00～5:00)

電話 : 044-435-9494
FAX : 044-435-9608
E-mail : info@lsi.nec.co.jp

【営業関係お問い合わせ先】

第一販売事業部

東京 (03)3798-6106, 6107, 6108
大阪 (06)6945-3178, 3200, 3208, 3212
広島 (082)242-5504
仙台 (022)267-8740

第二販売事業部

東京 (03)3798-6110, 6111, 6112
立川 (042)526-5981, 6167
松本 (0263)35-1662
静岡 (054)254-4794
金沢 (076)232-7303
松山 (089)945-4149

第三販売事業部

東京 (03)3798-6151, 6155, 6586, 1622, 1623, 6156
水戸 (029)226-1702
前橋 (027)243-6060
鳥取 (0857)27-5313
名古屋 (052)222-2170, 2190
福岡 (092)261-2806

【資料の請求先】

上記営業関係お問い合わせ先またはNEC特約店へお申しつけください。

【NECエレクトロニクス ホームページ】

NECエレクトロニクスの情報がインターネットでご覧になれます。

URL(アドレス) <http://www.ic.nec.co.jp/>