

お客様各位

カタログ等資料中の旧社名の扱いについて

2010年4月1日を以ってNECエレクトロニクス株式会社及び株式会社ルネサステクノロジが合併し、両社の全ての事業が当社に承継されております。従いまして、本資料中には旧社名での表記が残っておりますが、当社の資料として有効ですので、ご理解の程宜しくお願ひ申し上げます。

ルネサスエレクトロニクス ホームページ (<http://www.renesas.com>)

2010年4月1日
ルネサスエレクトロニクス株式会社

【発行】ルネサスエレクトロニクス株式会社 (<http://www.renesas.com>)

【問い合わせ先】<http://japan.renesas.com/inquiry>

ご注意書き

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、事前に当社営業窓口で最新の情報をご確認いただきますとともに、当社ホームページなどを通じて公開される情報に常にご注意ください。
2. 本資料に記載された当社製品および技術情報の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、当社は、一切その責任を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
3. 当社製品を改造、改変、複製等しないでください。
4. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
5. 輸出に際しては、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。本資料に記載されている当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途の目的で使用しないでください。また、当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器に使用することができません。
6. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りが無いことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質水準を「標準水準」、「高品質水準」および「特定水準」に分類しております。また、各品質水準は、以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認ください。お客様は、当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途に当社製品を使用することができません。また、お客様は、当社の文書による事前の承諾を得ることなく、意図されていない用途に当社製品を使用することができません。当社の文書による事前の承諾を得ることなく、「特定水準」に分類された用途または意図されていない用途に当社製品を使用したことによりお客様または第三者に生じた損害等に関し、当社は、一切その責任を負いません。なお、当社製品のデータ・シート、データ・ブック等の資料で特に品質水準の表示がない場合は、標準水準製品であることを表します。
標準水準： コンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボット
高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、防災・防犯装置、各種安全装置、生命維持を目的として設計されていない医療機器（厚生労働省定義の管理医療機器に相当）
特定水準： 航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器（生命維持装置、人体に埋め込み使用するもの、治療行為（患部切り出し等）を行うもの、その他直接人命に影響を与えるもの）（厚生労働省定義の高度管理医療機器に相当）またはシステム等
8. 本資料に記載された当社製品のご使用につき、特に、最大定格、動作電源電圧範囲、放熱特性、実装条件その他諸条件につきましては、当社保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
9. 当社は、当社製品の品質および信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害などを生じさせないようお客様の責任において冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、機器またはシステムとしての出荷保証をお願いいたします。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様が製造された最終の機器・システムとしての安全検証をお願いいたします。
10. 当社製品の環境適合性等、詳細につきましては製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関し、当社は、一切その責任を負いません。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを固くお断りいたします。
12. 本資料に関する詳細についてのお問い合わせその他お気付きの点等がございましたら当社営業窓口までご照会ください。

注 1. 本資料において使用されている「当社」とは、ルネサスエレクトロニクス株式会社およびルネサスエレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注 2. 本資料において使用されている「当社製品」とは、注 1 において定義された当社の開発、製造製品をいいます。

16/8 ビット・シングルチップ・マイクロコンピュータ

μPD78P334 は、μPD78334 の内部マスク ROM をワン・タイム PROM または EPROM に置き換えた製品です。ワン・タイム PROM 製品は、一度だけ書き込みが可能で、セットの多品種少量生産や早期立ち上げに有効です。また、EPROM 製品は、プログラムの書き込み、消去、再書き込みが可能で、システム評価に最適です。

詳しい機能説明などは次のユーザーズ・マニュアルに記載しております。設計の際には必ずお読みください。

μPD78334 ユーザーズ・マニュアル：IEU-729

特 徴

- μPD78334 コンパチブル
 - ・量産時にはマスク ROM 内蔵の μPD78334 に置き換え可能
- 内部 PROM：32768×8 ビット
 - ・一度だけ書き込み可能（窓なしワン・タイム PROM 製品）
 - ・紫外線消去、電氣的再書き込み可能（窓付き EPROM 製品）
- ECC 回路内蔵
 - ・内部 PROM 内容の高信頼性化が可能
- PROM プログラミング特性：μPD27C1001A コンパチブル
- QTOP™ マイコン対応

★

備考 QTOP マイコンとは、NEC が提供する「プログラム書き込みから捺印、スクリーニング、ベリファイまでトータル・サポートされたワン・タイム PROM 内蔵シングルチップ・マイコン」の総称です。

オーダ情報

オーダ名称	パッケージ	内部 ROM
μPD78P334GJ-5BG	94 ピン・プラスチック QFP (□20 mm)	ワン・タイム PROM
μPD78P334LQ	84 ピン・プラスチック QFJ (□1150 mil)	ワン・タイム PROM
μPD78P334KM-S	94 ピン・セラミック WQFN	EPROM
μPD78P334KW	84 ピン・セラミック WQFN	EPROM

品質水準

標準（一般電子機器用）

品質水準とその応用分野の詳細については当社発行の資料「NEC 半導体デバイスの品質水準」(IEI-620) をご覧ください。

本資料では、ワン・タイム PROM 製品と EPROM 製品の共通する部分を PROM という表記で代表しています。

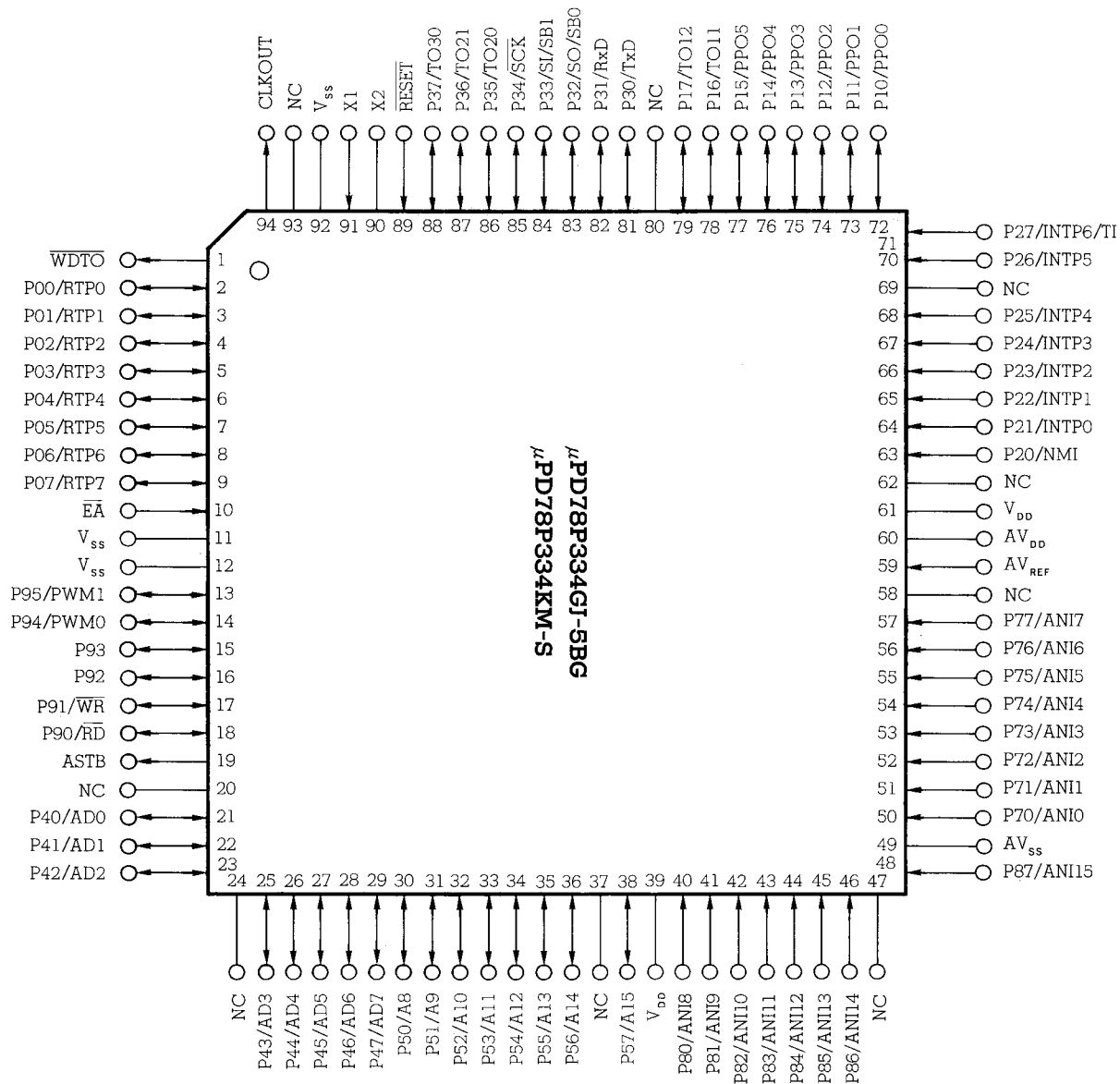
本資料の内容は、後日変更する場合があります。

端子接続図

(1) 通常動作モード

(a) 94ピン・プラスチックQFP (□20mm)

94ピン・セラミックWQFN

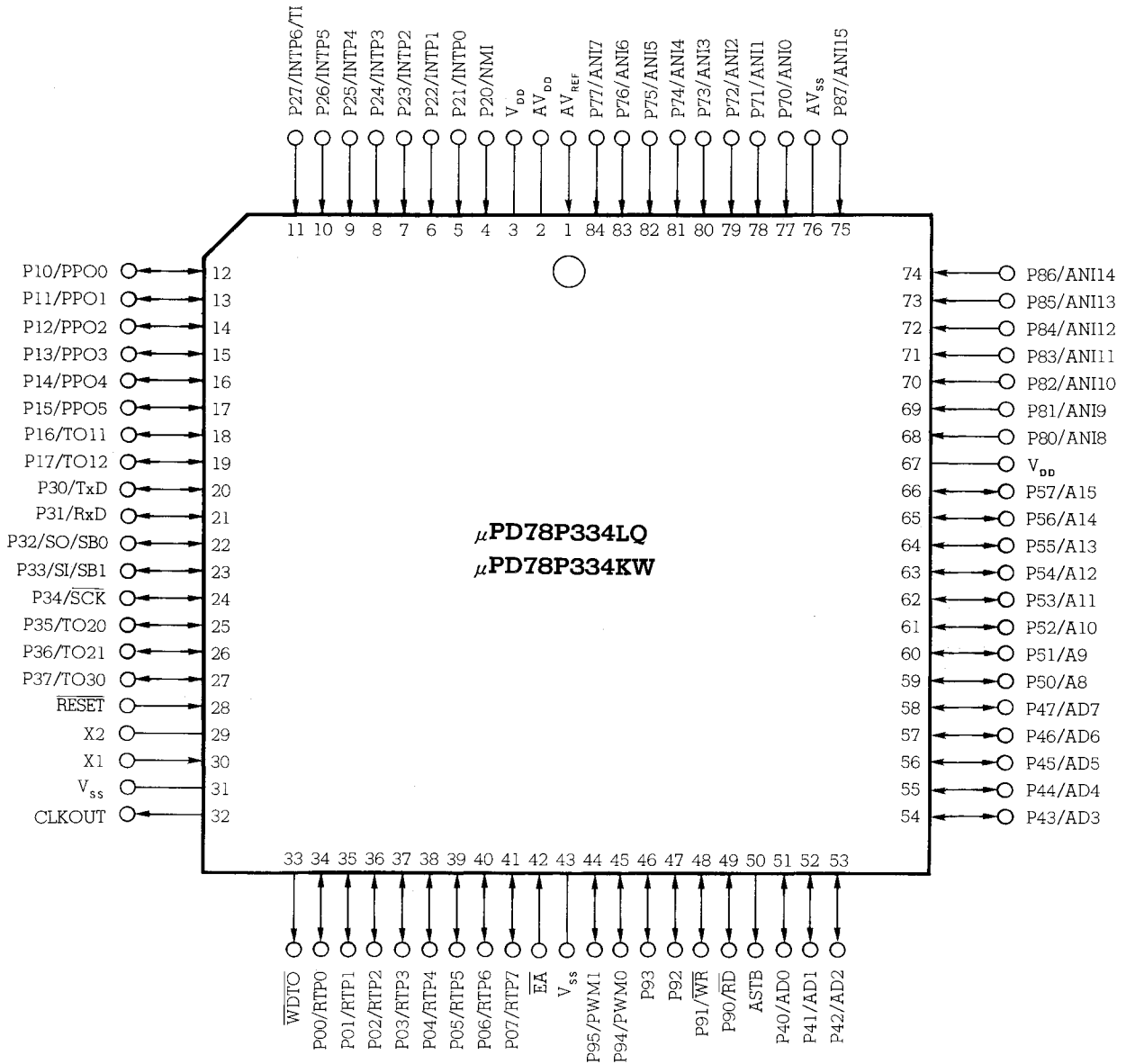


注意 NC 端子はノイズ対策のため V_{ss} に接続してください (ただし、オープンも可能)。

備考 μPD78334GJ とピン・コンパチブルです。

(b) 84ピン・プラスチック QFJ (□1150 mil)

84ピン・セラミック WQFN



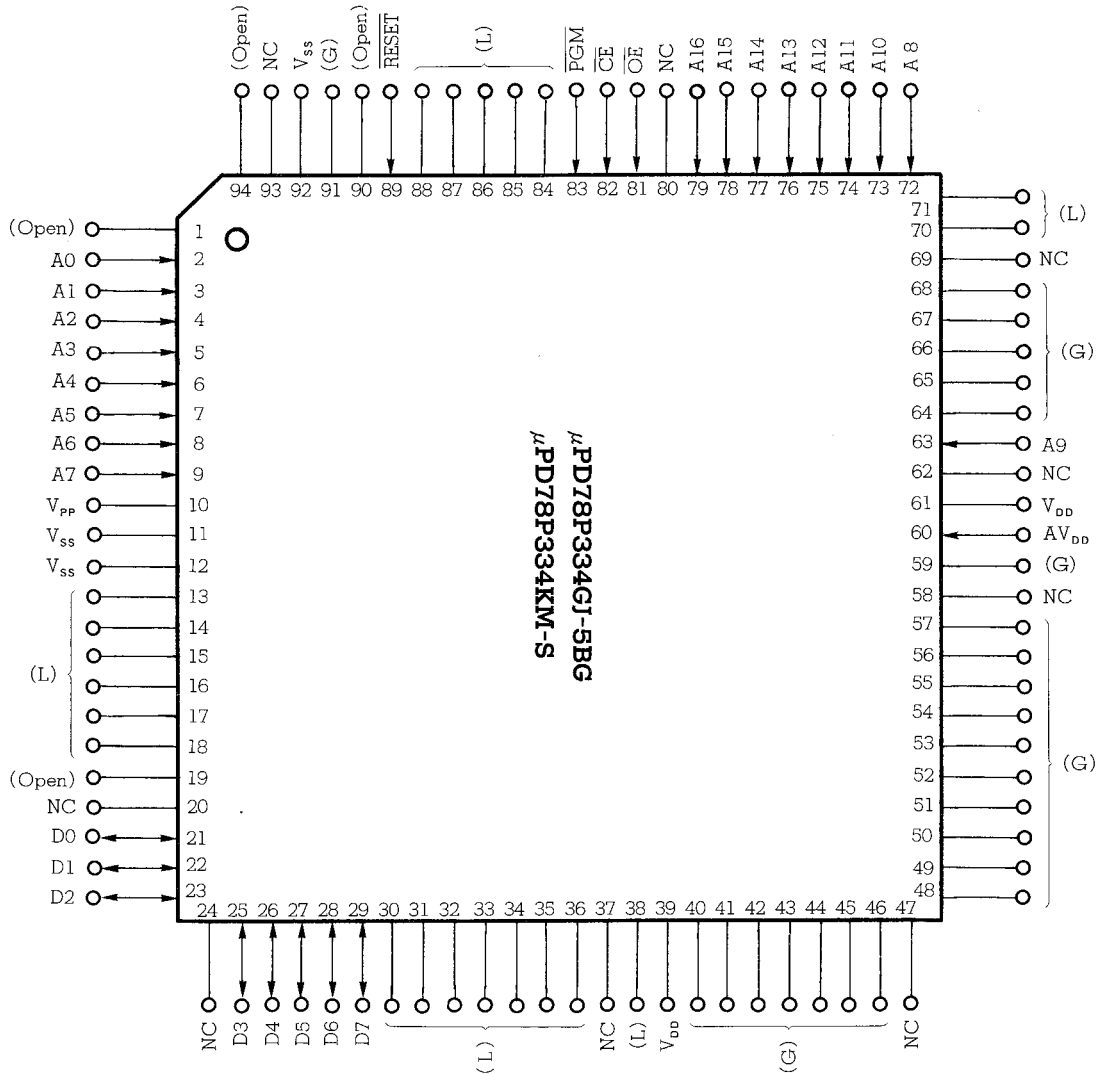
備考 μPD78334LQ とピン・コンパチブルです。

P00-P07	: Port 0	PPO0-PPO5	: Programmable Pulse Output
P10-P17	: Port 1	NMI	: Nonmaskable Interrupt
P20-P27	: Port 2	TxD	: Transmit Data
P30-P37	: Port 3	RxD	: Receive Data
P40-P47	: Port 4	SI	: Serial Input
P50-P57	: Port 5	SO	: Serial Output
P70-P77	: Port 7	SB0, SB1	: Serial Bus
P80-P87	: Port 8	\overline{SCK}	: Serial Clock
P90-P95	: Port 9	\overline{RD}	: Read Strobe
AD0-AD7	: Address/Data Bus	\overline{WR}	: Write Strobe
A8-A15	: Address Bus	ASTB	: Address Strobe
ANI0-ANI15	: Analog Input	\overline{EA}	: External Access
TI	: Timer Input	\overline{RESET}	: Reset
TO11, TO12	} Timer Output	X1, X2	: Crystal
TO20, TO21		\overline{WDTO}	: Watchdog Timer Output
TO30		AV_{DD}	: Analog V_{DD}
CLKOUT	: Clock Output	AV_{REF}	: Analog Reference Voltage
PWM0, PWM1	: Pulse Width Modulation Output	AV_{SS}	: Analog V_{SS}
INTP0-INTP6	: Interrupt From Peripherals	V_{DD}	: Power Supply
RTP0-RTP7	: Realtime Port	V_{SS}	: Ground
		NC	: Non-connection

(2) PROM プログラミング・モード ($\overline{\text{RESET}} = \text{H}$, $\text{AV}_{\text{DD}} = \text{L}$)

(a) 94ピン・プラスチック QFP (□20 mm)

94ピン・セラミック WQFN



注意 1. ()内は、PROM プログラミング・モードでは使用しない端子の処理です。

L : 個別に抵抗を介し、 V_{SS} あるいは、 V_{DD} に接続してください。

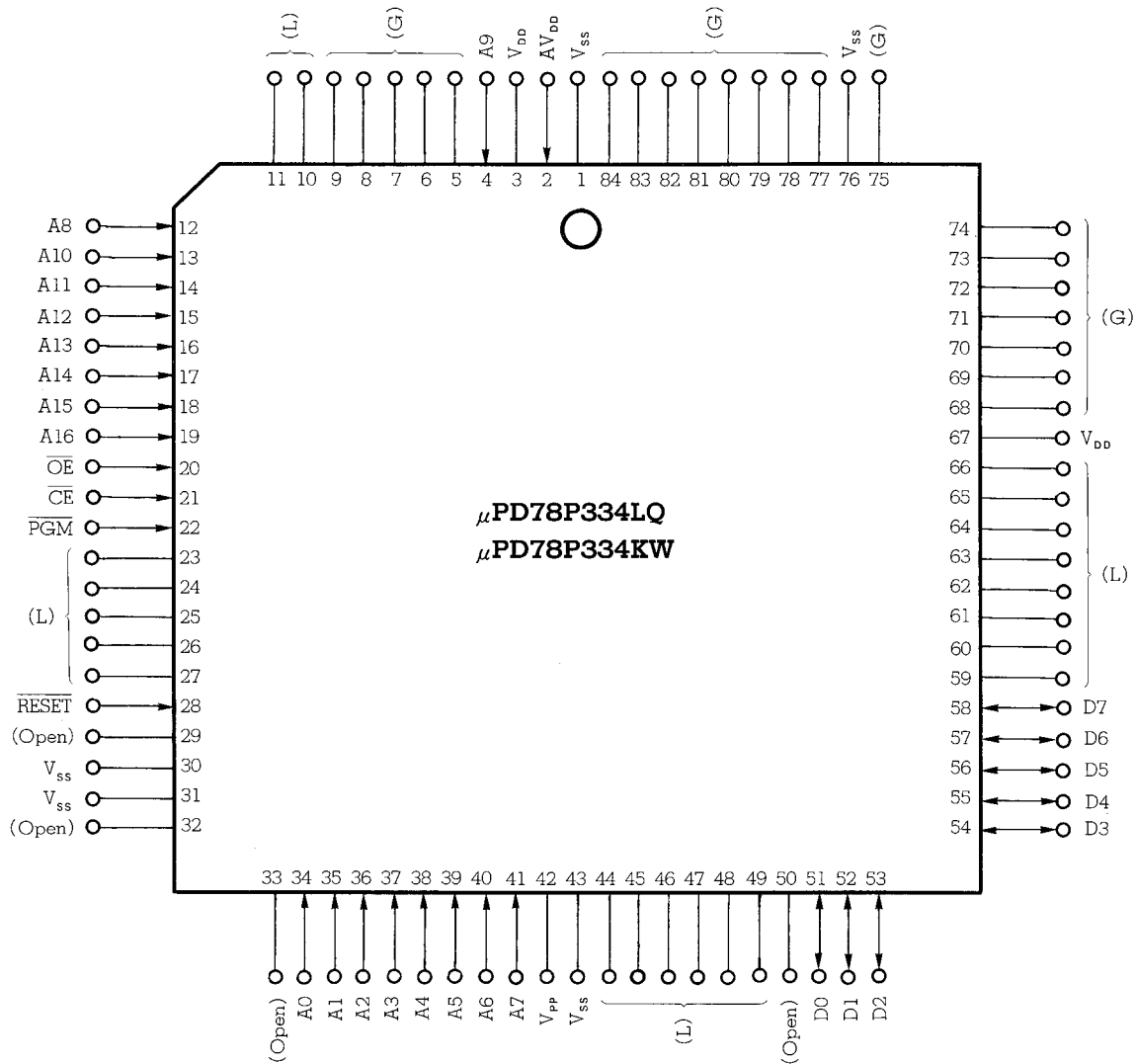
G : V_{SS} に接続してください。

Open : 何も接続しないでください。

2. NC 端子はノイズ対策のため V_{SS} に接続してください (ただし、オープンも可能)。

(b) 84ピン・プラスチック QFJ (□1150 mil)

84ピン・セラミック WQFN



注意 ()内は、PROM プログラミング・モードでは使用しない端子の処理です。

L : 個別に抵抗を介し、V_{SS}あるいは、V_{DD}に接続してください。

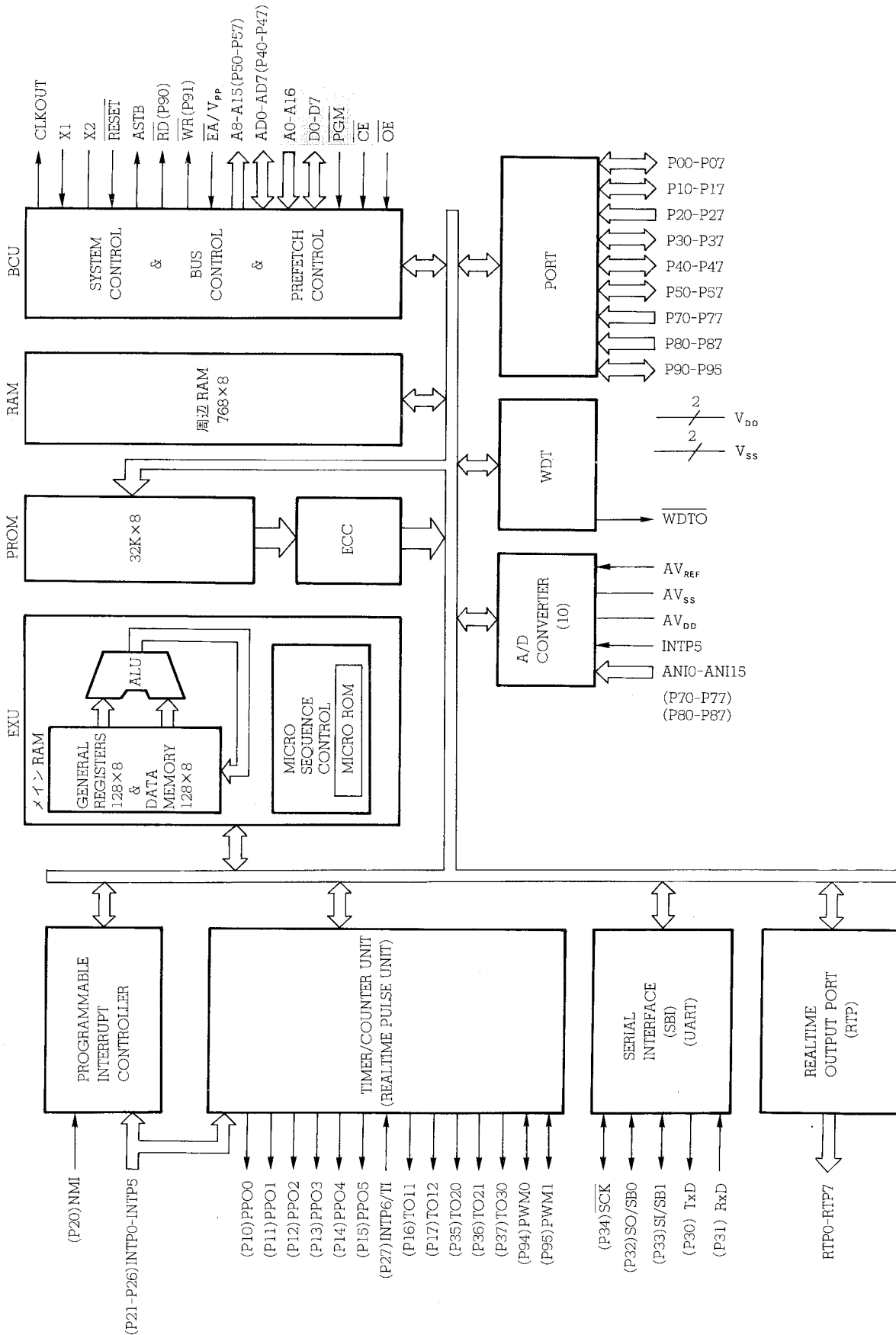
G : V_{SS}に接続してください。

Open : 何も接続しないでください。

A0-A16 : Address Bus
 D0-D7 : Data Bus
 CE : Chip Enable
 OE : Output Enable
 PGM : Programming Mode

RESET : } Programming Mode Set
 AV_{DD} : }
 V_{PP} : Programming Power Supply
 NC : Non-connection

ブロック図



備考 : PROM プログラミング・モード時

目 次

1. 端子機能一覧 … 9
 - 1.1 通常動作モード … 9
 - 1.2 PROM プログラミング・モード ($\overline{\text{RESET}} = \text{H}$, $\text{AV}_{\text{DD}} = \text{L}$) … 12
 - 1.3 端子の入出力回路 … 13
2. μ PD78P334 と μ PD78334 の違い … 15
3. PROM のプログラミング … 15
 - 3.1 動作モード … 16
 - 3.2 PROM 書き込みの手順 … 17
 - 3.3 PROM 読み出しの手順 … 19
4. 消去特性 (μ PD78P334KM, 78P334KW のみ) … 20
5. 消去用窓のシールについて (μ PD78P334KM, 78P334KW のみ) … 20
- ★ 6. ワン・タイム PROM 製品のスクリーニングについて … 20
7. 電気的特性 … 21
- ★ 8. 特性曲線 (参考値) … 35
9. 外形図 … 38
10. 半田付け推奨条件 … 42
- ★ 付録 A. 変換ソケットの外形図と基板取り付け推奨パターン … 43
- ★ 付録 B. ツール … 45
 - B.1 開発ツール … 45
 - B.2 評価ツール … 47
 - B.3 組み込み用ソフトウェア … 48

1. 端子機能一覧

1.1 通常動作モード

(1) ポート端子 (1/2)

端子名称	入出力	機 能	兼用端子
P00-P07	入出力	ポート 0 8ビット入出力ポート 1ビット単位で入力/出力の指定が可能 また、リアルタイム出力ポートとしても機能します	RTP0-RTP7
P10-P15	入出力	ポート 1 8ビット入出力ポート 1ビット単位で入力/出力の指定が可能 また、リアルタイム・パルス・ユニットのタイマ出力端子としても機能します	PPO0-PPO5
P16			TO11
P17			TO12
P20	入 力	ポート 2 8ビット入力専用ポート	NMI
P21			INTP0
P22			INTP1
P23			INTP2
P24			INTP3
P25			INTP4
P26			INTP5
P27			INTP6/TI
P30	入出力	ポート 3 8ビット入出力ポート 1ビット単位で入力/出力の指定が可能 または、シリアル・インタフェース用端子および、リアルタイム・パルス・ユニットからのタイマ出力端子としても機能します	TxD
P31			RxD
P32			SO/SB0
P33			SI/SB1
P34			SCK
P35			TO20
P36			TO21
P37			TO30
P40-P47	入出力	ポート 4 8ビット入出力ポート 8ビット単位で入力/出力の指定が可能	AD0-AD7
P50-P57	入出力	ポート 5 8ビット入出力ポート 1ビット単位で入力/出力の指定が可能	A8-A15
P70-P77	入 力	ポート 7 8ビット入力専用ポート または、アナログ入力端子としても機能	ANI0-ANI7
P80-P87	入 力	ポート 8 8ビット入力専用ポート または、アナログ入力端子としても機能	ANI8-ANI15

(1) ポート端子 (2/2)

端子名称	入出力	機 能	兼用端子
P90	入出力	ポート 9 6 ビット入出力ポート 1 ビット単位で入力/出力の指定が可能	\overline{RD}
P91			\overline{WR}
P92			-
P93			-
P94			PWM0
P95			PWM1

(2) ポート以外の端子 (1/2)

端子名称	入出力	機能	兼用端子
RTPO-RTP7	出力	リアルタイム・パルス・ユニット (RPU) からのトリガ信号に同期して、パルス出力を行うリアルタイム出力ポートです。	P00-P07
PPO0-PPO5	出力	リアルタイム・パルス・ユニット (RPU) からのプログラマブル・パルス出力です。	P10-P15
TO11	出力	リアルタイム・パルス・ユニット (RPU) からのタイマ出力です。	P16
TO12			P17
NMI	入力	ノンマスカブル割り込み要求入力です。	P20
INTPO-INTP5	入力	外部割り込み入力端子です。	P21-P26
INTP6			P27/TI
TI	入力	タイマ 1 (TM1) への外部カウント入力です。	P27/INTP6
TxD	出力	アシンクロナス・シリアル・インタフェース (UART) のシリアル・データ出力です。	P30
RxD	入力	アシンクロナス・シリアル・インタフェース (UART) のシリアル・データ入力です。	P31
SO	出力	クロック同期式シリアル・インタフェースの 3 線式モードでのシリアル・データ出力です。	P32/SB0
SI	入力	クロック同期式シリアル・インタフェースの 3 線式モードでのシリアル・データ入力です。	P33/SB1
SB0	入出力	クロック同期式シリアル・インタフェースのシリアル・バス・モードでのシリアル・データの入出力です。	P32/SO
SB1			P33/SI
\overline{SCK}	入出力	クロック同期式シリアル・インタフェースのシリアル・クロック入出力です。	P34
TO20	出力	リアルタイム・パルス・ユニット (RPU) からのタイマ出力です。	P35
TO21			P36
TO30			P37
AD0-AD7	入出力	外部にメモリを拡張する場合の、マルチプレクスト・アドレス/データ・バスです。	P40-P47
A8-A15	出力	外部にメモリを拡張する場合の、アドレス・バスです。	P50-P57
ANI0-ANI7	入力	A/D コンバータへのアナログ入力です。	P70-P77
ANI8-ANI15			P80-P87
\overline{RD}	出力	外部デバイスへのリード・ストロブ信号出力です。	P90
\overline{WR}		外部デバイスへのライト・ストロブ信号出力です。	P91
PWM0	出力	PWM 信号出力です。	P94
PWM1			P95
CLKOUT	出力	システム・クロック出力です。	-
\overline{WDTO}	出力	ウォッチドッグ・タイマ割り込みが発生したことを示す信号出力です。	-
ASTB	出力	アドレス・ストロブ信号出力です。	-
\overline{EA}	入力	外部メモリ・アクセスを選択するための制御信号入力です。通常、 V_{DD} に接続します。 \overline{EA} 端子を V_{SS} に接続することによって、ROM レス・モードとなり、外部メモリをアクセスします。 \overline{EA} 端子のレベルは、動作中に切り替えることはできません。	-

(2) ポート以外の端子 (2/2)

端子名称	入出力	機能	兼用端子
AV_{REF}	入 力	A/D コンバータ基準入力です。	—
AV_{DD}	—	A/D コンバータのアナログ電源です。	—
AV_{SS}	—	A/D コンバータの GND です。	—
\overline{RESET}	入 力	システム・リセット入力です。	—
X1	入 力	システム・クロック発振用クリスタル接続端子です。	—
X2	—	外部からクロックを供給する場合は、X1 端子に入力し、X2 端子にはその逆相を入力します (X2 端子はオープンも可能)。	—
V_{DD}	—	正電源供給端子です。	—
V_{SS}	—	GND 端子です。	—
NC	—	内部接続していません。 V_{SS} に接続してください (オープンも可能)。	—

1.2 PROM プログラミング・モード ($\overline{RESET} = H, AV_{DD} = L$)

端子名称	入出力	機能
AV_{DD}	入 力	PROM プログラミング・モード設定
\overline{RESET}		
A0-A16	入 力	アドレス・バス
D0-D7	入出力	データ・バス
\overline{PGM}	入 力	プログラム入力
\overline{CE}	入 力	PROM イネーブル入力
\overline{OE}	入 力	PROM へのリード・ストロープ
V_{PP}	—	書き込み/ベリファイ電源
V_{DD}		正電源
V_{SS}		GND
NC		V_{SS} に接続 (オープンも可能)

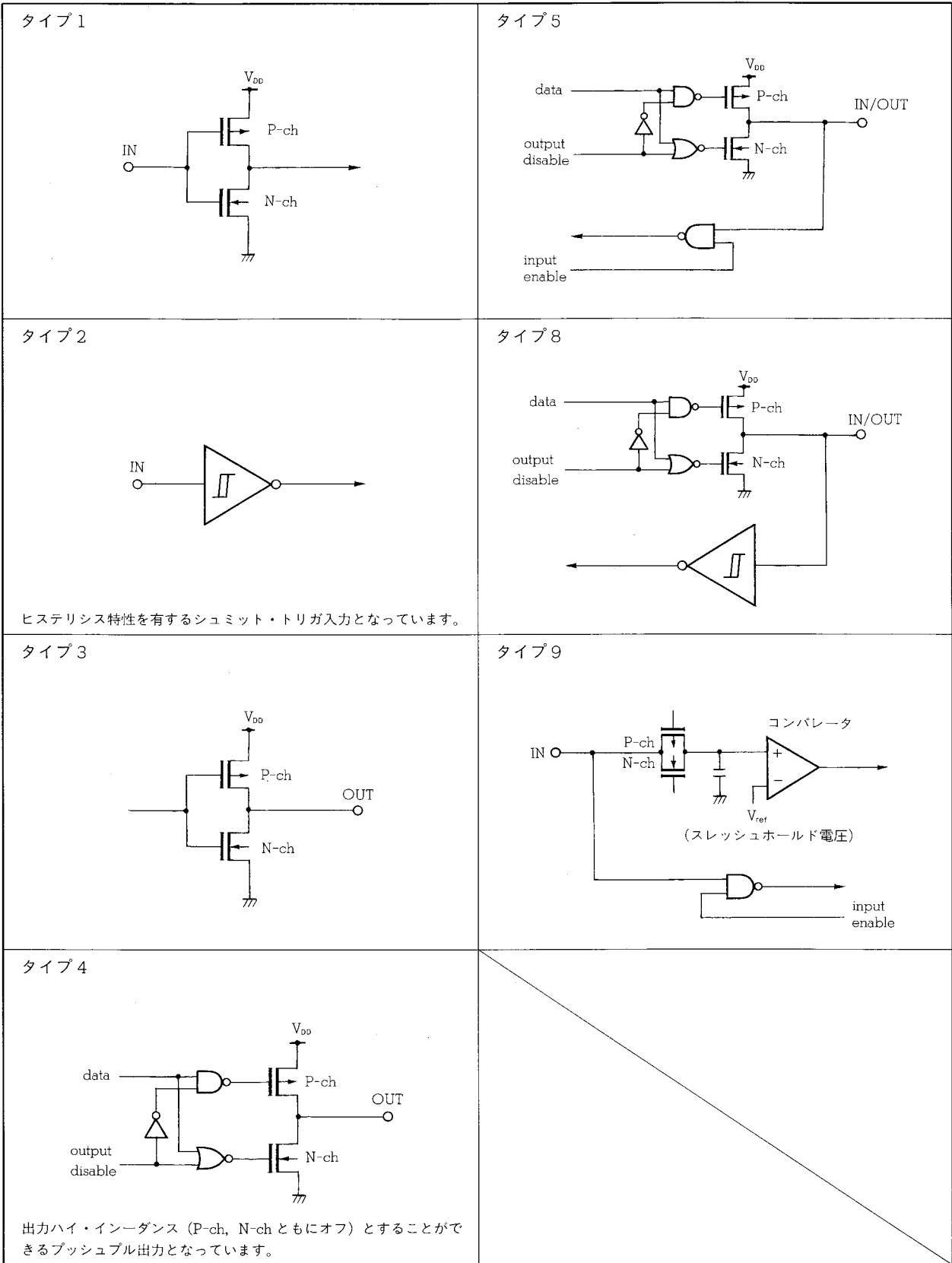
1.3 端子の入出力回路

表 1-1 は、各端子の入出力回路タイプと、未使用時の処理方法を示します。また、図 1-1 は各タイプの回路です。

表 1-1 端子の入出力回路タイプと未使用時の推奨接続方法

端 子	入出力回路タイプ	推 奨 接 続 方 法
P00/RTP0-P07/RTP7	5	入力状態：個別に抵抗を介して V_{DD} または、 V_{SS} に接続 出力状態：オープン
P10/PPO0-P15/PPO5		
P16/TO11, P17/TO12		
P20/NMI	2	V_{SS} に接続
P21/INTP0		
P22/INTP1		
P23/INTP2		
P24/INTP3		
P25/INTP4		
P26/INTP5		
P27/INTP6/TI	5	入力状態：個別に抵抗を介して V_{DD} または、 V_{SS} に接続 出力状態：オープン
P30/TxD		
P31/RxD	8	入力状態：個別に抵抗を介して V_{DD} または、 V_{SS} に接続 出力状態：オープン
P32/SO/SB0		
P33/SI/SB1		
P34/ \overline{SCK}	5	入力状態：個別に抵抗を介して V_{DD} または、 V_{SS} に接続 出力状態：オープン
P35/TO20		
P36/TO21		
P37/TO30		
P40/AD0-P47/AD7		
P50/A8-P57/A15	9	V_{SS} に接続
P70/ANI0-P77/ANI7		
P80/ANI8-P87/ANI15	5	入力状態：個別に抵抗を介して V_{DD} または、 V_{SS} に接続 出力状態：オープン
P90/ \overline{RD}		
P91/ \overline{WR}		
P92		
P93		
P94/PWM0, P95/PWM1	3	オープン
CLKOUT		
\overline{WDTO}		
ASTB		
\overline{EA}	1	—
\overline{RESET}	2	
$A_{V_{DD}}$	—	V_{DD} に接続
$A_{V_{REF}}$	—	V_{SS} に接続
$A_{V_{SS}}$	—	V_{SS} に接続
NC	—	V_{SS} に接続 (オープンも可能)

図 1-1 端子の入出力回路



2. μPD78P334 と μPD78334 の違い

μPD78P334 は μPD78334 の内部マスク ROM をワン・タイム PROM または EPROM に置き換えた製品です。したがって、これら 2 品種の機能は、ROM の仕様による差（たとえば、書き込み、ペリファイなど）を除いてすべて共通となります。両者の相違点を表 2-1 に示します。

なお、本資料では PROM 仕様の機能について解説しています。その他の機能の詳細については、μPD78334 の資料をご覧ください。

表 2-1 μPD78P334 と μPD78334 の違い

項目	μPD78P334		μPD78334
	ワン・タイム PROM (一度だけ書き込み可)	EPROM (再書き込み可)	マスク ROM (書き込み不能)
内部プログラム・メモリ (電氣的書き込み)	あり	あり	なし
ECC 回路	あり	あり	なし
PROM プログラミング端子	あり	あり	なし
パッケージ	<ul style="list-style-type: none"> 94 ピン・プラスチック QFP 84 ピン・プラスチック QFJ 	<ul style="list-style-type: none"> 94 ピン・セラミック WQFN 84 ピン・セラミック WQFN 	<ul style="list-style-type: none"> 94 ピン・プラスチック QFP 84 ピン・プラスチック QFJ

3. PROM のプログラミング

μPD78P334 は、電氣的書き込み可能な 32768×8 ビットのプログラム用 PROM および、8192×6 ビットの ECC 用 PROM を内蔵しています。図 3-1 にプログラミング・モード時のメモリ・マップを示します。

図 3-1 プログラミング・モード時のメモリ・マップ

A004H	ECC (ECW 用)
A003H	ECW
A000H	(4×8 ビット)
9FFFH	ECC 用 PROM ^注 8192×6 ビット
8000H	
7FFFH	プログラム用 PROM 32768×8 ビット
0000H	

注 ECC 用 PROM では、下位 6 ビットが有効です。

8000H-9FFFH の空間に ECC (エラー訂正コード) を書き込むことにより、電氣的に書き込むプログラム (0000H-7FFFH) の信頼性を高めることができます。

ECW (ECC コントロール・ワード) は、ECC 回路の付加を制御する 4 バイトのレジスタです。ECC 回路を使用するときは、ECW の最下位バイトの最下位ビット (A000.0) をリセットします。なお、ECC および ECW は、RA78K3 アセンブラ・パッケージに付属の ECCGEN で生成します (ECC は下位 6 ビットに生成され、上位 2 ビットは“1”に固定されます)。

プログラミングをするときは、 $\overline{\text{RESET}}$ 端子と AV_{DD} 端子を用いて PROM プログラミング・モードに設定します。

プログラミング特性は、μPD27C1001A とコンパチブルです。ただし、プログラミング・モードは、μPD27C1001A のバイト・プログラム・モードのみです。

表 3-1 プログラミング・モード時の端子機能

機 能	通常動作モード	プログラミング・モード
アドレス入力	P00-P07, P10, P20, P11-P17	A0-A16
データ入力	P40-P47	D0-D7
プログラム・パルス	P32	$\overline{\text{PGM}}$
チップ・イネーブル	P31	$\overline{\text{CE}}$
アウトプット・イネーブル	P30	$\overline{\text{OE}}$
プログラム電圧	V_{PP}	
モード電圧	$\overline{\text{RESET}}, \text{AV}_{\text{DD}}$	

3.1 動作モード

プログラミング書き込み/ベリファイ・モードにするときは、 $\overline{\text{RESET}} = \text{H}$, $\text{AV}_{\text{DD}} = \text{L}$ に設定します。このモードでは、さらに $\overline{\text{CE}}$, $\overline{\text{OE}}$ 端子の設定を行うことにより、表 3-2 の動作モードを選択することができます。

また、PROM の内容を読み出すときは、読み出しモードに設定します。

なお、未使用端子は、端子接続図の指示に従って処理してください。

表 3-2 PROM プログラミングの動作モード

モード	$\overline{\text{RESET}}$	AV_{DD}	$\overline{\text{CE}}$	$\overline{\text{OE}}$	$\overline{\text{PGM}}$	V_{PP}	V_{DD}	D0-D7
プログラム書き込み	H	L	L	H	L	+12.5 V	+6.5 V	データ入力
プログラム・ベリファイ			L	L	H			データ出力
プログラム・インヒビット			×	L	L			ハイ・インピーダンス
読み出し			L	L	H	+5 V	+5 V	データ出力
出力ディスエーブル			L	H	×			ハイ・インピーダンス
スタンバイ			H	×	×			ハイ・インピーダンス

備考 ×: L または H

3.2 PROM 書き込みの手順

PROM への書き込み手順は次のとおりです (図 3-3 参照)。

- (1) $\overline{\text{RESET}} = \text{H}$, $\text{AV}_{\text{DD}} = \text{L}$ に固定する。その他の未使用の端子は、端子接続図の指示に従って処理する。
- (2) V_{DD} 端子に +6.5 V, V_{PP} 端子には +12.5 V を供給し, $\overline{\text{CE}}$ 端子にロウ・レベルを入力する。
- (3) A0-A16 に初期アドレスを入力する。
- (4) D0-D7 に書き込みデータを入力する。
- (5) $\overline{\text{PGM}}$ 端子に 0.1 ms のプログラム・パルス (アクティブ・ロウ) を入力する。
- (6) ベリファイ・モード。書き込みデータが書き込まれたかどうか確認する。
 $\overline{\text{OE}}$ 端子にアクティブ・ロウのパルスを入力し, D0-D7 から書き込みデータを読み出す。
 - 書き込めたとき → (8) へ
 - 書き込めなかったとき → (4) ~ (6) を繰り返す。10 回繰り返しても書き込めなときは (7) へ
- (7) 不良デバイスとして書き込み動作を中止する。
- (8) アドレスをインクリメントする。
- (9) (4) ~ (8) を最終アドレスまで繰り返す。

上述の(2) ~ (7) のタイミングを図 3-2 に示します。

図 3-2 PROM の書き込み/ベリファイ・タイミング

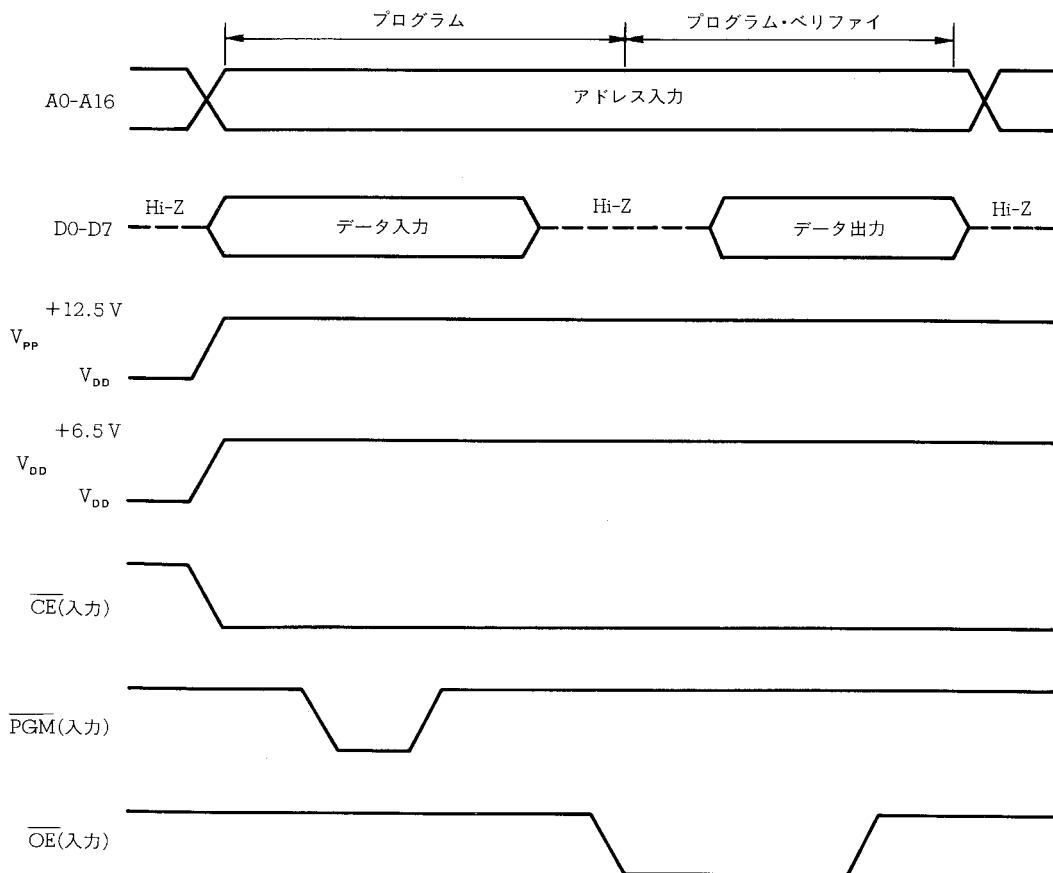
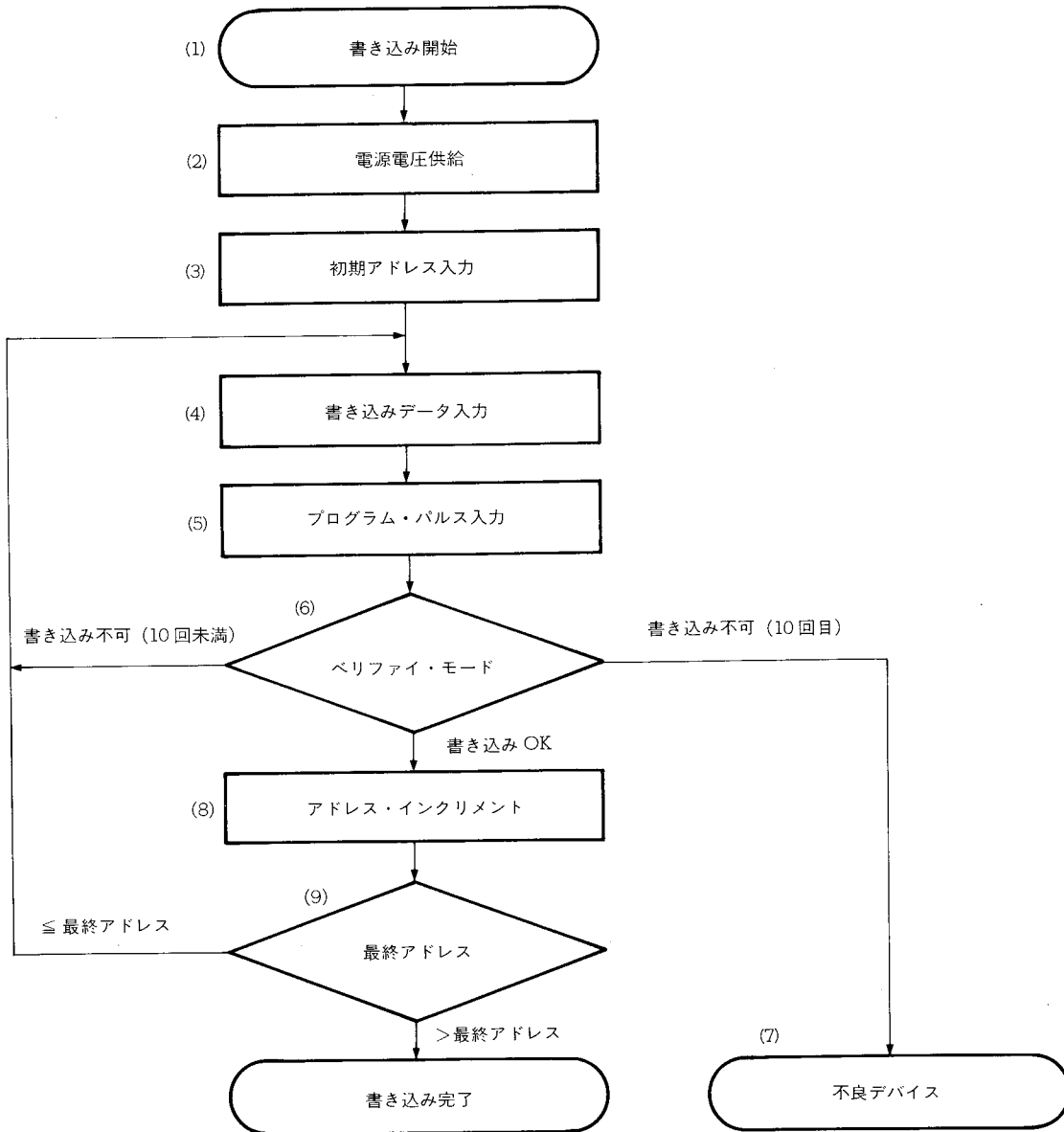


図 3-3 書き込み手順フロー・チャート



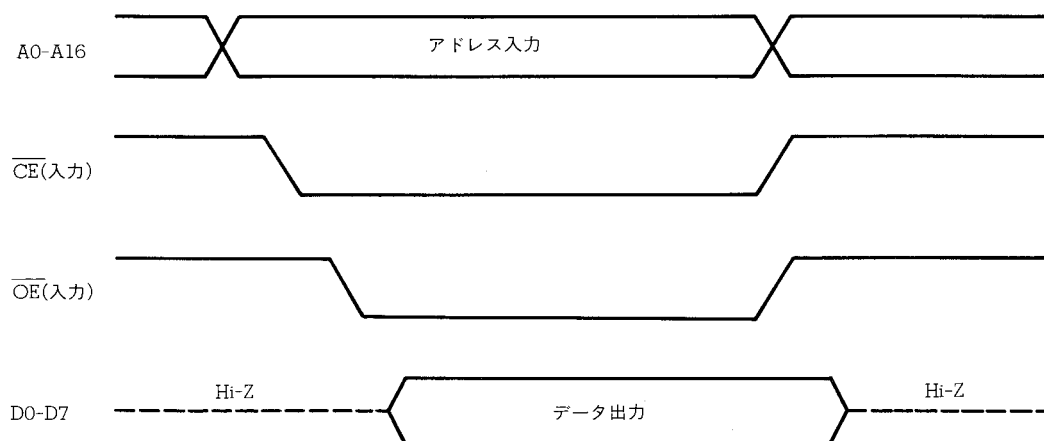
3.3 PROM 読み出しの手順

PROM の内容を外部データ・バス (D0-D7) に読み出すときの手順は、次のとおりです。

- (1) $\overline{\text{RESET}} = \text{H}$, $\text{AV}_{\text{DD}} = \text{L}$ に固定する。その他の未使用端子は、端子接続図の指示に従って処理する。
- (2) V_{DD} , V_{PP} 端子に +5 V を供給する。
- (3) 読み出すデータのアドレスを A0-A16 端子に入力する。
- (4) 読み出しモード ($\overline{\text{CE}} = \text{L}$, $\overline{\text{OE}} = \text{L}$)
- (5) データが D0-D7 端子に出力される。

上述の(2)～(5)のタイミングを図3-4に示します。

図3-4 PROM の読み出しタイミング



4. 消去特性 (μPD78P334KM, 78P334KW のみ)

μPD78P334KM, 78P334KW は、プログラム・メモリに書き込まれたデータの内容を消去 (FFH) して、再書き込みをすることができます。

データの内容を消去する場合は、約 400 nm より短い波長の光を消去用窓部に照射して行います。通常は、254 nm の波長の紫外線を照射します。データの内容を完全に消去するために必要な照射量は、次のとおりです。

- 紫外線強度×消去時間：15 W・s/cm² 以上
- 消去時間：15 ～ 20 分 (12,000 μW/cm² の紫外線ランプ使用の場合。ただし、紫外線ランプの性能劣化、消去用窓部の汚れなどにより長くかかる場合があります。)

なお、消去の場合は、紫外線ランプを消去用窓部から 2.5 cm 以内の位置に設置してください。また、紫外線ランプにフィルタが付いている場合は、そのフィルタを取り外してから照射を行ってください。

5. 消去用窓のシールについて (μPD78P334KM, 78P334KW のみ)

μPD78P334KM, 78P334KW の消去用窓部が、日光あるいは蛍光灯の光に長時間さらされると、EPROM のデータが消去されたり、内部回路が誤動作する場合があります。このような事故を防止するために、データの内容を消去するとき以外は、消去用窓部に保護用シールを張ってください。

なお、EPROM 内蔵窓付きパッケージ製品には、NEC が品質を保証した保護用シールを添付して出荷しております。

★ 6. ワン・タイム PROM 製品のスクリーニングについて

ワン・タイム PROM 製品 (μPD78P334GJ-5BG, 78P334LQ) は、その構造上、当社にて完全な試験をして出荷することはできません。必要なデータを書き込んだあと、下記の条件で高温保管後、PROM のベリファイを行うスクリーニングを実施することを推奨します。

保管温度	保管時間
125 °C	24時間

なお、NEC では、QTOP マイコンの名称でワン・タイム PROM の書き込みから捺印、スクリーニング、ベリファイを有料で行うサービスを実施しています。詳細につきましては、販売員にご相談ください。

7. 電気的特性

絶対最大定格 (T_a = 25 °C)

項目	略号	条件	定格	単位
電源電圧	V _{DD}		-0.5~+7.0	V
	AV _{DD}		-0.5~V _{DD} +0.5	V
	V _{PP}		-0.5~+13.5	V
	AV _{SS}		-0.5~+0.5	V
入力電圧	V _I	注1	-0.5~V _{DD} +0.5	V
出力電圧	V _O		-0.5~V _{DD} +0.5	V
ロウ・レベル出力電流	I _{OL}	全出力端子	4.0	mA
		全出力端子合計	90	mA
ハイ・レベル出力電流	I _{OH}	全出力端子	-1.0	mA
		全出力端子合計	-20	mA
アナログ入力電圧	V _{IAN}	注2 AV _{DD} >V _{DD}	-0.5~V _{DD} +0.5	V
		V _{DD} ≥AV _{DD}	-0.5~AV _{DD} +0.5	
A/Dコンバータ基準入力電圧	AV _{REF}	AV _{DD} >V _{DD}	-0.5~V _{DD} +0.5	V
		V _{DD} ≥AV _{DD}	-0.5~AV _{DD} +0.5	
動作温度	T _{opt}		-10~+70	°C
保存温度	T _{stg}		-65~+150	°C

注 1. 注 2 に記載以外の端子。

2. P70/AN10-P77/AN17, P80/AN18-P87/AN115 端子。

注意 各項目のうち 1 項目でも、また一瞬でも絶対最大定格を越えると、製品の品質を損なう恐れがあります。つまり絶対最大定格とは、製品に物理的な損傷を与えかねない定格値です。必ずこの定格値を越えない状態で、製品をご使用ください。

★

推奨動作条件

発振周波数	T _a	V _{DD}
8 MHz ≤ f _{xx} ≤ 16 MHz	-10~+70 °C	+5.0 V ± 10 %

容量 (T_a = 25 °C, V_{SS} = V_{DD} = 0 V)

項目	略号	条件	MIN.	TYP.	MAX.	単位
入力容量	C _I	f = 1 MHz 被測定端子以外は 0 V			20	pF
出力容量	C _O				20	pF
入出力容量	C _{IO}				20	pF

発振器特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

発振子	推奨回路	項目	MIN.	MAX.	単位
セラミック発振子 または水晶振動子		発振周波数 (f_{XX})	8	16	MHz
外部クロック		X1 入力周波数 (f_X)	8	16	MHz
		X1 入力立ち上がり, 立ち下がり時間 (t_{XR} , t_{XF})	0	20	ns
		X1 入力ハイ,ロウ・レベル幅 (t_{WXH} , t_{WXL})	25	80	ns

★ 注意 システム・クロック発振回路を使用する場合は、配線容量などの影響を避けるために、 の部分を次のように配線してください。

- 配線を極力短くする。
- ほかの信号線と交差させない。また、変化する大電流が流れる線と接近させない。
- 発振回路のコンデンサの接地点は、常に V_{SS} と同電位となるようにする。大電流が流れるグランド・パターンには接地しない。
- 発振回路から信号を取り出さない。

DC 特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位	
ロウ・レベル入力電圧	V_{IL}		0		0.8	V	
ハイ・レベル入力電圧	V_{IH1}	注1	2.2			V	
	V_{IH2}	注2	$0.8V_{DD}$				
ロウ・レベル出力電圧	V_{OL}	$I_{OL} = 2.0\text{mA}$			0.45	V	
ハイ・レベル出力電圧	V_{OH}	$I_{OH} = -400\mu\text{A}$	$V_{DD} - 1.0$			V	
入力リーク電流	I_{LI}	注3	$0\text{V} \leq V_i \leq V_{DD}$			± 10	μA
		$\overline{\text{EA}}/V_{PP}$ 端子	$V_i = V_{DD}$			+10	μA
			$V_i = 0\text{V}$			-200	μA
アナログ端子入力リーク電流	I_{LIAN}	注4	$0\text{V} \leq V_i \leq AV_{REF}$			± 10	μA
出力リーク電流	I_{LO}	$0\text{V} \leq V_o \leq V_{DD}$				± 10	μA
V_{DD} 電源電流	I_{DD1}	動作モード		65	125	mA	
	I_{DD2}	HALTモード		35	55	mA	
データ保持電圧	V_{DDDR}	STOPモード	2.5			V	
データ保持電流	I_{DDDR}	STOPモード	$V_{DDDR} = 2.5\text{V}$	2	15	μA	
			$V_{DDDR} = 5.0\text{V} \pm 10\%$	10	50	μA	
SBF 反転電圧	V_{DDFR}		0.9	1.4	2.4	V	

注 1. 注 2 に記載以外の端子。

2. $\overline{\text{RESET}}$, X1, X2, P20/NMI, P21/INTP0, P22/INTP1, P23/INTP2, P24/INTP3, P25/INTP4, P26/INTP5, P27/INTP6/TI, P32/SO/SB0, P33/SI/SB1, P34/ $\overline{\text{SCK}}$ 端子。
3. 入力および入出力端子 (ただし, $\overline{\text{EA}}/V_{PP}$, X1, X2, アナログ入力として使用している P70-P77, P80-P87 を除く)。
4. P70-P77, P80-P87 端子 (アナログ入力として使用している端子で, 非サンプリング動作時のみ)。

★

AC 特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$, $C_L = 100\text{pF}$)

非連続リード/ライト・オペレーション (汎用メモリ接続時)

項 目	略 号	条 件	MIN.	MAX.	単位
システム・クロック・サイクル・タイム	t_{CYK}		125	250	ns
アドレス・セットアップ時間 (対 ASTB↓)	t_{SAST}		22		ns
アドレス・ホールド時間 (対 ASTB↓)	t_{HSTA}		32		ns
アドレス → \overline{RD} ↓ 遅延時間	t_{DAR}		85		ns
\overline{RD} ↓ → アドレス・フロート時間	t_{FRA}			10	ns
アドレス → データ入力時間	t_{DAID}			222	ns
\overline{RD} ↓ → データ入力時間	t_{DRID}			112	ns
ASTB ↓ → \overline{RD} ↓ 遅延時間	t_{DSTR}		42		ns
データ・ホールド時間 (対 \overline{RD} ↑)	t_{HRID}		0		ns
\overline{RD} ↑ → アドレス・アクティブ時間	t_{DRA}		50		ns
\overline{RD} ロウ・レベル幅	t_{WRL}		157		ns
ASTB ハイ・レベル幅	t_{WSTH}		37		ns
アドレス → \overline{WR} ↓ 遅延時間	t_{DAW}		85		ns
ASTB ↓ → データ出力時間	t_{DSTOD}			102	ns
\overline{WR} ↓ → データ出力時間	t_{DWOD}			40	ns
ASTB ↓ → \overline{WR} ↓ 遅延時間	t_{DSTW}		42		ns
データ・セットアップ時間 (対 \overline{WR} ↑)	t_{SODW}		137		ns
データ・ホールド時間 (対 \overline{WR} ↑)	t_{HWOD}		22		ns
\overline{WR} ↑ → ASTB ↑ 遅延時間	t_{DWST}		42		ns
\overline{WR} ロウ・レベル幅	t_{WWL}		147		ns
上位アドレス・ホールド時間 (対 \overline{RD} ↑)	t_{HRHA}		27		ns
上位アドレス・ホールド時間 (対 \overline{WR} ↑)	t_{HWHA}		27		ns

クロック

項 目	略 号	条 件	MIN.	MAX.	単位
CLKOUT ロウ・レベル幅	t_{WKL}		42		ns
CLKOUT ハイ・レベル幅	t_{WKH}		42		ns
CLKOUT 立ち上がり時間	t_{RK}			15	ns
CLKOUT 立ち下がり時間	t_{FK}			15	ns

t_{CYK} 依存のバス・タイミング定義

項 目	計 算 式	MIN./MAX.	単 位
t_{SAST}	$0.5T-40$	MIN.	ns
t_{HSTA}	$0.5T-30$	MIN.	ns
t_{DAR}	$T-40$	MIN.	ns
t_{DAID}	$(2.5+n) T-90$	MAX.	ns
t_{DRID}	$(1.5+n) T-75$	MAX.	ns
t_{DSTR}	$0.5T-20$	MIN.	ns
t_{DRA}	$0.5T-12$	MIN.	ns
t_{WRL}	$(1.5+n) T-30$	MIN.	ns
t_{WSTH}	$0.5T-25$	MIN.	ns
t_{DAW}	$T-40$	MIN.	ns
t_{DSTOD}	$0.5T+40$	MAX.	ns
t_{DSTW}	$0.5T-20$	MIN.	ns
t_{SODW}	$1.5T-50$	MIN.	ns
t_{HWOD}	$0.5T-40$	MIN.	ns
t_{DWST}	$0.5T-20$	MIN.	ns
t_{WWL}	$(1.5+n) T-40$	MIN.	ns
t_{HRHA}	$0.5T-35$	MIN.	ns
t_{HWHA}	$0.5T-35$	MIN.	ns
t_{WKL}	$0.5T-20$	MIN.	ns
t_{WKH}	$0.5T-20$	MIN.	ns

備考 1. $T=t_{CYK}=1/f_{CLK}$ (f_{CLK} は内部システム・クロック周波数)

2. n はユーザ・ソフトウェアにより定義されるウェイト・サイクル数です。
3. バス・タイミングのうちこの表に示す項目のみ t_{CYK} に依存します。

シリアル・オペレーション ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

項目	略号	条件		MIN.	MAX.	単位
シリアル・クロック・サイクル・タイム	t_{CYSK}	$\overline{\text{SCK}}$ 出力	内部8分周	1		μs
		$\overline{\text{SCK}}$ 入力	外部クロック	1		μs
シリアル・クロック・ロウ・レベル幅	t_{WSKL}	$\overline{\text{SCK}}$ 出力	内部8分周	420		ns
		$\overline{\text{SCK}}$ 入力	外部クロック	420		ns
シリアル・クロック・ハイ・レベル幅	t_{WSKH}	$\overline{\text{SCK}}$ 出力	内部8分周	420		ns
		$\overline{\text{SCK}}$ 入力	外部クロック	420		ns
SI セットアップ時間(対 $\overline{\text{SCK}} \uparrow$)	t_{SRXSK}			80		ns
SI ホールド時間(対 $\overline{\text{SCK}} \uparrow$)	t_{HSKRX}			80		ns
$\overline{\text{SCK}} \downarrow \rightarrow \text{SO}$ 遅延時間	t_{DSKTX}	R=1 k Ω , C=100 pF			210	ns

t_{CYK} 依存のシリアル・オペレーション

項目	条件		計算式	MIN./MAX.	単位
t_{CYSK}	$\overline{\text{SCK}}$ 出力	内部8分周	8T	MIN.	ns
	$\overline{\text{SCK}}$ 入力	外部クロック	8T	MIN.	ns
t_{WSKL}	$\overline{\text{SCK}}$ 出力	内部8分周	4T-80	MIN.	ns
	$\overline{\text{SCK}}$ 入力	外部クロック	4T-80	MIN.	ns
t_{WSKH}	$\overline{\text{SCK}}$ 出力	内部8分周	4T-80	MIN.	ns
	$\overline{\text{SCK}}$ 入力	外部クロック	4T-80	MIN.	ns

備考 1. $T = t_{\text{CYK}} = 1/f_{\text{CLK}}$ (f_{CLK} は内部システム・クロック周波数)

2. シリアル・オペレーションのうち、この表に示す項目のみ t_{CYK} に依存します。

その他のオペレーション ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = 0\text{V}$)

項 目	略 号	条 件	MIN.	MAX.	単 位
NMI ハイ, ロウ・レベル幅	t_{WNIH}, t_{WNIL}	アナログ・ノイズ除去	4		μs
NMI立ち上がり, 立ち下がり時間	t_{RNI}, t_{FNI}		0	400	ns
INTP0 ハイ, ロウ・レベル幅	t_{WI0H}, t_{WI0L}		1		μs
INTP1 ハイ, ロウ・レベル幅	t_{WI1H}, t_{WI1L}		1		μs
INTP2 ハイ, ロウ・レベル幅	t_{WI2H}, t_{WI2L}		1		μs
INTP3 ハイ, ロウ・レベル幅	t_{WI3H}, t_{WI3L}		1		μs
INTP4 ハイ, ロウ・レベル幅	t_{WI4H}, t_{WI4L}		1		μs
INTP5 ハイ, ロウ・レベル幅	t_{WI5H}, t_{WI5L}		1		μs
INTP6 ハイ, ロウ・レベル幅	t_{WI6H}, t_{WI6L}		1		μs
RESET ハイ, ロウ・レベル幅	t_{WRSH}, t_{WRSL}	アナログ・ノイズ除去	3.5		μs
TI ハイ, ロウ・レベル幅	t_{WTIH}, t_{WTIL}		1		μs
NMIアナログ・ノイズ除去	除去パルス幅	t_{WNIP}		70	ns
	通過パルス幅		4		μs
RESETアナログ・ノイズ除去	除去パルス幅	t_{WRSP}		70	ns
	通過パルス幅		3.5		μs
V_{DD} 立ち上がり, 立ち下がり時間	t_{RVD}, t_{FVD}		200		μs

★

t_{CYK} 依存のその他のオペレーション

略 号	計 算 式	MIN./MAX.	単 位
t_{WI0H}	8T	MIN.	ns
t_{WI0L}	8T	MIN.	ns
t_{WI1H}	8T	MIN.	ns
t_{WI1L}	8T	MIN.	ns
t_{WI2H}	8T	MIN.	ns
t_{WI2L}	8T	MIN.	ns
t_{WI3H}	8T	MIN.	ns
t_{WI3L}	8T	MIN.	ns
t_{WI4H}	8T	MIN.	ns
t_{WI4L}	8T	MIN.	ns
t_{WI5H}	8T	MIN.	ns
t_{WI5L}	8T	MIN.	ns
t_{WI6H}	8T	MIN.	ns
t_{WI6L}	8T	MIN.	ns
t_{WTIH}	8T	MIN.	ns
t_{WTIL}	8T	MIN.	ns

備考 1. $T = t_{CYK} = 1/f_{CLK}$ (f_{CLK} は内部システム・クロック周波数)

2. この表に示す項目のみ t_{CYK} に依存します。

A/D コンバータ特性 ($T_a = -10 \sim +70^\circ\text{C}$, $V_{DD} = +5\text{V} \pm 10\%$, $V_{SS} = AV_{SS} = 0\text{V}$,
 $V_{DD} - 0.5\text{V} \leq AV_{DD} \leq V_{DD}$)

項目	略号	条件	MIN.	TYP.	MAX.	単位
分解能			10			bit
総合誤差 注1		$4.5\text{V} \leq AV_{REF} \leq AV_{DD}$			± 0.4	%FSR
		$3.4\text{V} \leq AV_{REF} \leq AV_{DD}$			± 0.7	%FSR
量子化誤差					$\pm 1/2$	LSB
変換時間	t_{CONV}		144			t_{CYK}
サンプリング時間	t_{SAMP}		24			t_{CYK}
ゼロスケール誤差 注1		$4.5\text{V} \leq AV_{REF} \leq AV_{DD}$		± 1.5	± 2.5	LSB
		$3.4\text{V} \leq AV_{REF} \leq AV_{DD}$		± 1.5	± 4.5	LSB
フルスケール誤差 注1		$4.5\text{V} \leq AV_{REF} \leq AV_{DD}$		± 1.5	± 2.5	LSB
		$3.4\text{V} \leq AV_{REF} \leq AV_{DD}$		± 1.5	± 4.5	LSB
非直線性誤差 注1		$4.5\text{V} \leq AV_{REF} \leq AV_{DD}$		± 1.5	± 2.5	LSB
		$3.4\text{V} \leq AV_{REF} \leq AV_{DD}$		± 1.5	± 4.5	LSB
アナログ入力電圧 注2	V_{IAN}		-0.3		AV_{DD}	V
アナログ入力インピーダンス	R_{AN}	非サンプリング時		10		MΩ
		サンプリング時		注3		
基準電圧	AV_{REF}		3.4		AV_{DD}	V
AV_{REF} 電流	AI_{REF}			1.0	3.0	mA
AV_{DD} 電源電流	AI_{DD}	動作モード		2.0	6.0	mA
A/D コンバータ・データ保持電流	AI_{DDDR}	STOP	$AV_{DDDR} = 2.5\text{V}$	2.0	15	μA
		モード	$AV_{DDDR} = 5\text{V} \pm 10\%$	10	50	μA

★

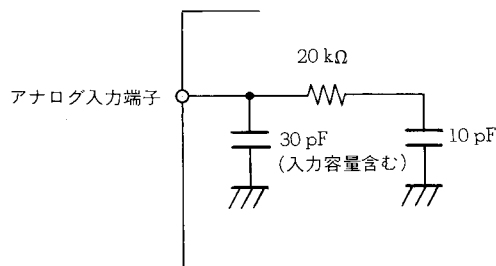
注1. 量子化誤差を除きます。

2. $-0.3\text{V} \leq V_{IAN} \leq 0\text{V}$ のときは、変換結果が 000H になります。

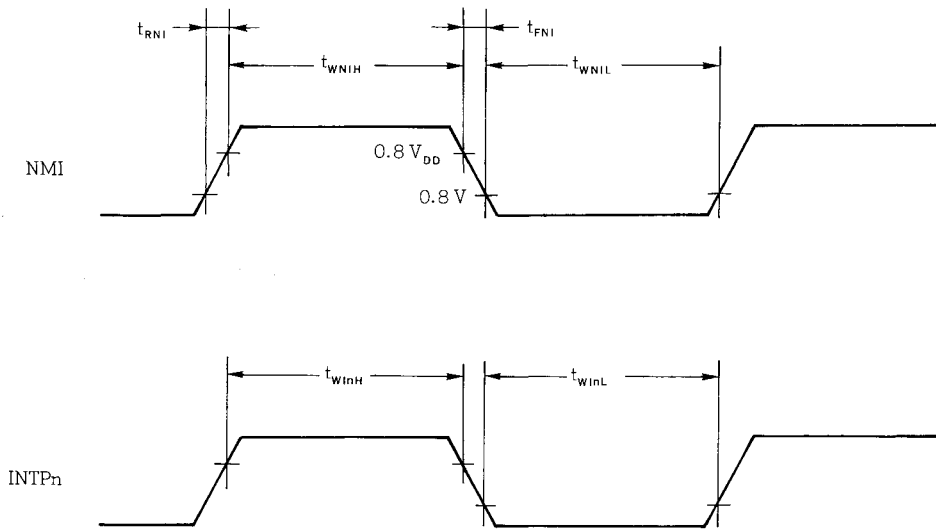
$0\text{V} < V_{IAN} < AV_{REF}$ のときは、10ビット分解能で変換を行います。

$AV_{REF} \leq V_{IAN} \leq AV_{DD}$ のときは、変換結果が 3FFH になります。

3. サンプリング時のアナログ入力インピーダンスは、下図の等価回路と同一となります(図中の値は TYP. 値で、保証値ではありません)。

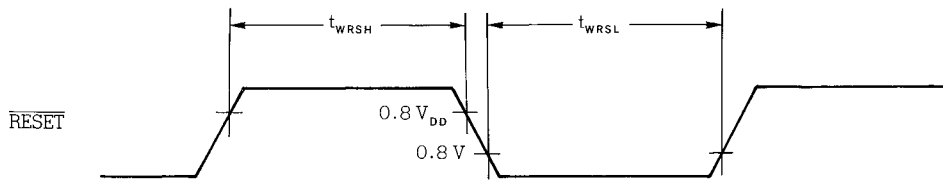


割り込み入カタイミング

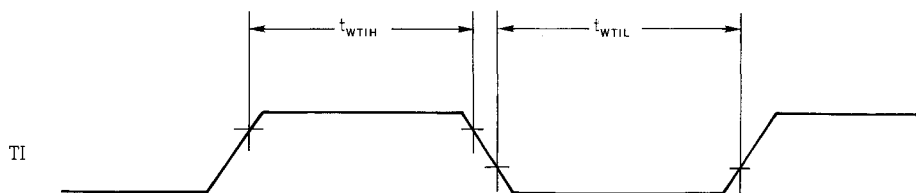


備考 n = 0-6

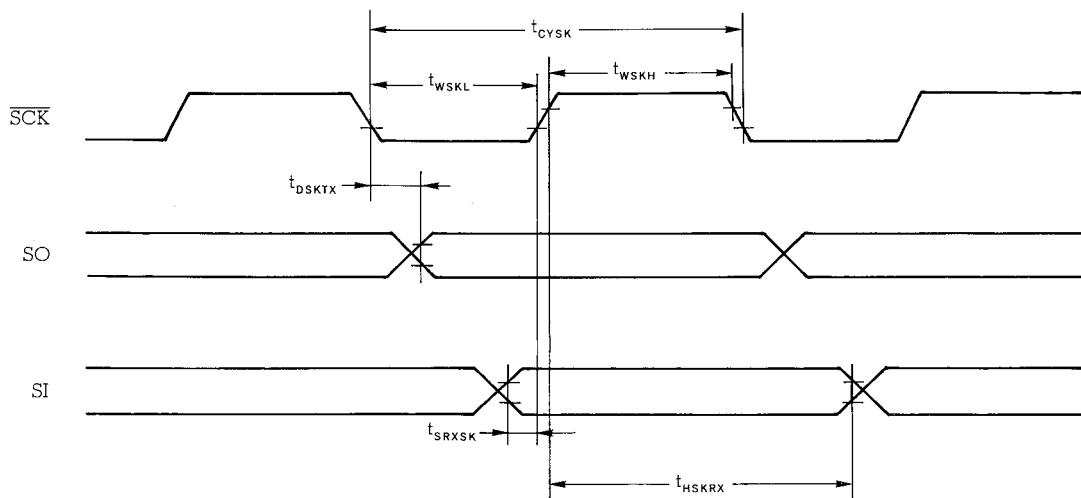
リセット入カタイミング



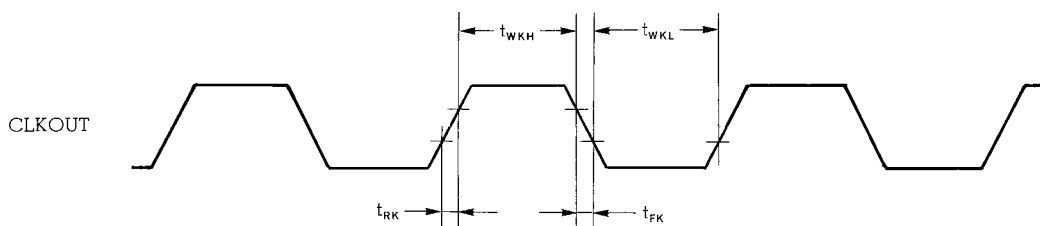
TI 端子入カタイミング



シリアル・オペレーション

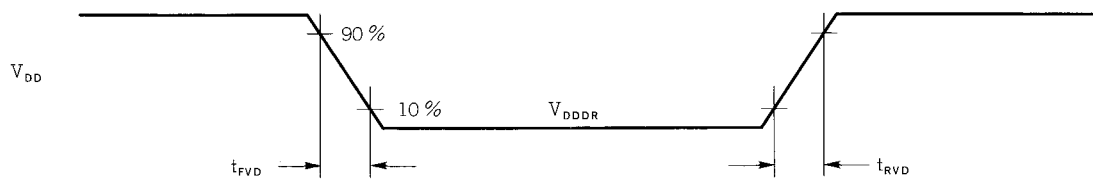


クロック



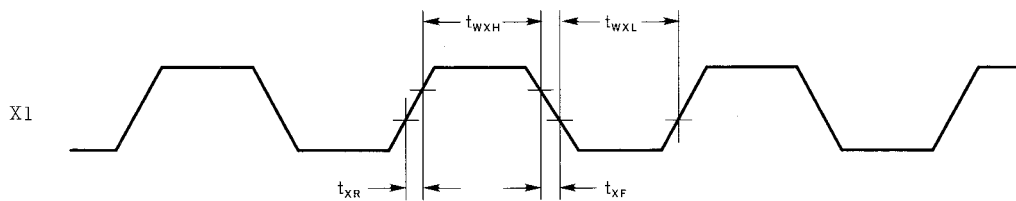
データ保持タイミング

★



外部クロック

★



DC プログラミング特性 (T_a=25±5 °C, V_{SS}=0 V)

項目	略号	略号注1	条件	MIN.	TYP.	MAX.	単位
ハイ・レベル入力電圧	V _{IH}	V _{IH}		2.4		V _{DDP} +0.3	V
ロウ・レベル入力電圧	V _{IL}	V _{IL}		-0.3		0.8	V
入力リーク電流	I _{LIP}	I _{LI}	0 ≤ V _I ≤ V _{DDP} 注2			±10	μA
ハイ・レベル出力電圧	V _{OH}	V _{OH}	I _{OH} = -400 μA	2.4			V
ロウ・レベル出力電圧	V _{OL}	V _{OL}	I _{OL} = 2.0 mA			0.45	V
入力電流	I _{A9}	-	A9 (P20/NMI) 端子, 0 ≤ V _O ≤ V _{DDP}			±10	μA
出力リーク電流	I _{LO}	-	0 ≤ V _O ≤ V _{DDP} , \overline{OE} = V _{IH}			±10	μA
V _{DDP} 電源電圧	V _{DDP}	V _{CC}	プログラム・メモリ書き込みモード	6.25	6.5	6.75	V
			プログラム・メモリ読み出しモード	4.5	5.0	5.5	V
V _{PP} 電源電圧	V _{PP}	V _{PP}	プログラム・メモリ書き込みモード	12.2	12.5	12.8	V
			プログラム・メモリ読み出しモード	V _{PP} = V _{DDP}			V
V _{DDP} 電源電流	I _{DD}	I _{DD}	プログラム・メモリ書き込みモード			30	mA
			プログラム・メモリ読み出しモード			50	mA
V _{PP} 電源電流	I _{PP}	I _{PP}	プログラム・メモリ書き込みモード \overline{CE} = \overline{PGM}			50	mA
			プログラム・メモリ読み出しモード V _{PP} = V _{DD}		1.0	100	μA

注1. 対応する μPD27C1001A の略号です。

2. V_{DDP} は、プログラミング時の V_{DD} 端子です。

ACプログラミング特性 ($T_a=25\pm 5^\circ\text{C}$, $V_{SS}=0\text{V}$)

PROM 書き込みモード時

項目	略号 ^{注1}	条件	MIN.	TYP.	MAX.	単位
アドレス・セットアップ時間	t_{AS}		2			μs
\overline{CE} セット時間	t_{CES}		2			μs
入力データ・セットアップ時間	t_{DS}		2			μs
アドレス・ホールド時間	t_{AH}		2			μs
入力データ・ホールド時間	t_{DH}		2			μs
出力データ・ホールド時間	t_{DF}		0		130	ns
V_{PP} セットアップ時間	t_{VPS}		2			μs
V_{DDP} セットアップ時間	t_{VDS} ^{注2}		2			μs
初期プログラム・パルス幅	t_{PW}		0.095	0.1	0.105	ms
\overline{OE} セット時間	t_{OES}		2			μs
$\overline{OE} \rightarrow$ 有効データ遅延時間	t_{OE}				200	ns

注 1. 対応する μPD27C1001A の略号と対応しています (t_{VDS} を除きます)。

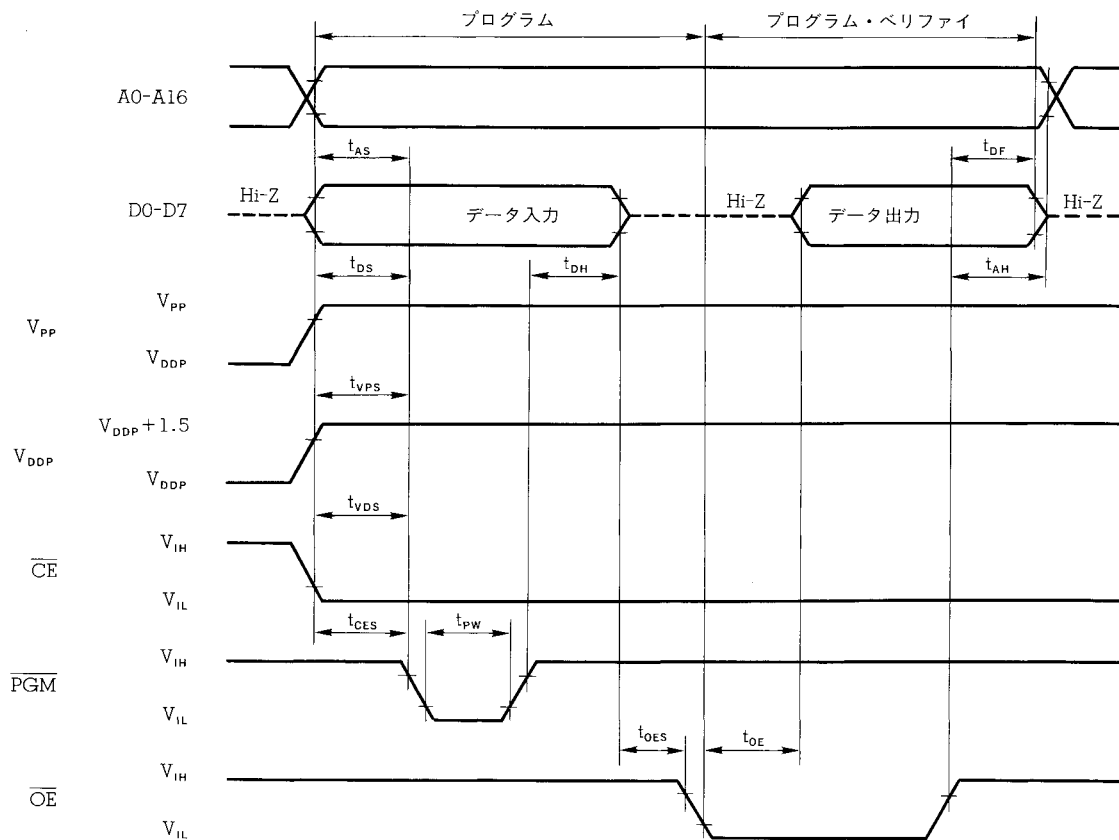
2. t_{VDS} の μPD27C1001A での略号は t_{VCS} です。

PROM 読み出しモード時

項目	略号	条件	MIN.	TYP.	MAX.	単位
アドレス → データ出力時間	t_{ACC}	$\overline{CE}=\overline{OE}=V_{IL}$			2	μs
$\overline{CE} \downarrow \rightarrow$ データ出力時間	t_{CE}	$\overline{OE}=V_{IL}$			1	μs
$\overline{OE} \downarrow \rightarrow$ データ出力時間	t_{OE}	$\overline{CE}=V_{IL}$			1	μs
データ・ホールド時間(対 $\overline{OE} \uparrow$, $\overline{CE} \uparrow$) ^注	t_{DF}	$\overline{CE}=V_{IL}$ または $\overline{OE}=V_{IL}$	0		130	ns
データ・ホールド時間 (対アドレス)	t_{OH}	$\overline{CE}=\overline{OE}=V_{IL}$	0			ns

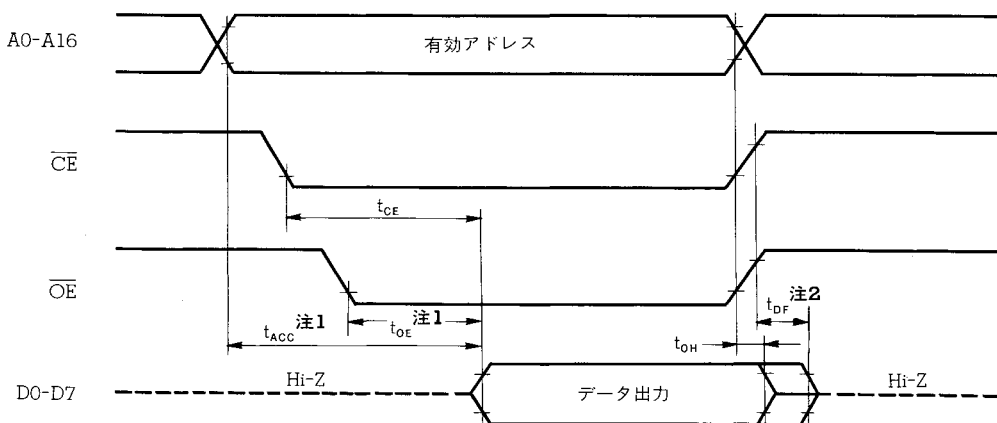
注 t_{DF} は, \overline{OE} , \overline{CE} のどちらかが最初に V_{IH} になったときからの時間です。

PROM 書き込みモード・タイミング



- 注意 1. V_{DDP} は V_{PP} より前に印加し、V_{PP} のあとから切断するようにしてください。
- 2. V_{PP} はオーバシュートを含めて +13.5 V 以上にならないようにしてください。
- 3. V_{PP} に +12.5 V が印加されている間に抜き差しした場合、信頼性上、悪影響を受ける可能性があります。

PROM 読み出しモード・タイミング

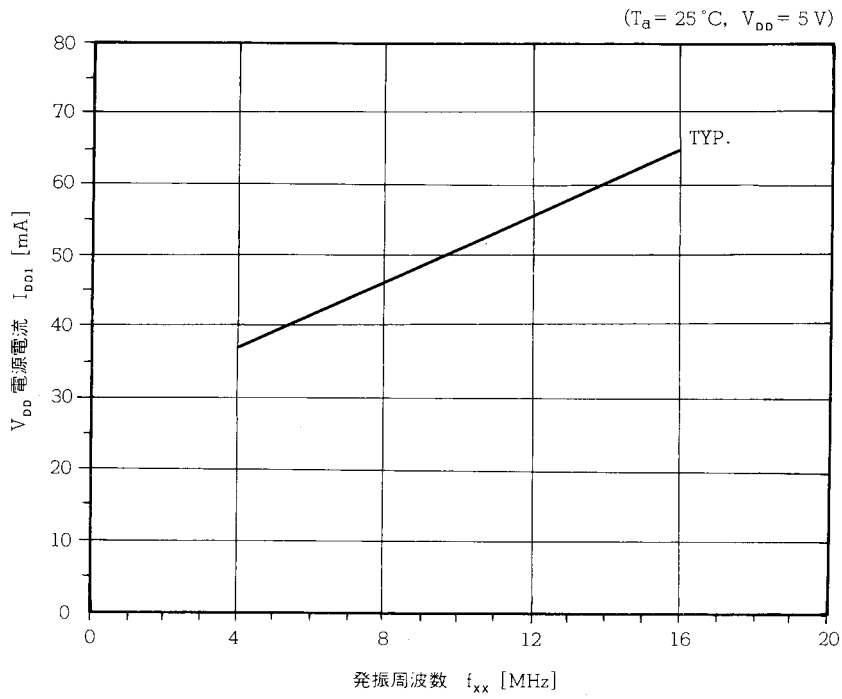


- 注 1. t_{ACC} の範囲内でリードしたい場合、OE 入力の CE の立ち下がりからの遅れ時間は最大 t_{ACC} - t_{OE} としてください。
- 2. t_{DF} は、OE, CE のどちらかが最初に V_{IH} になったときからの時間です。

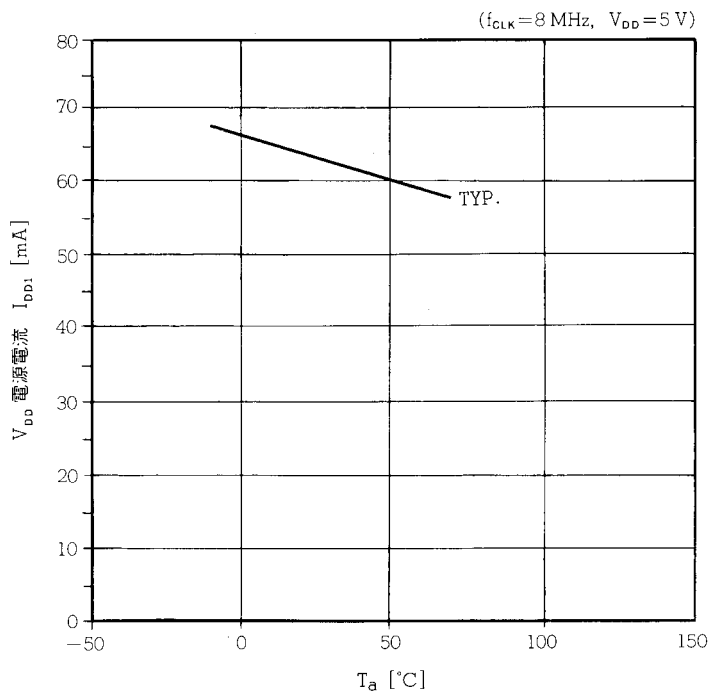
8. 特性曲線 (参考値)

★

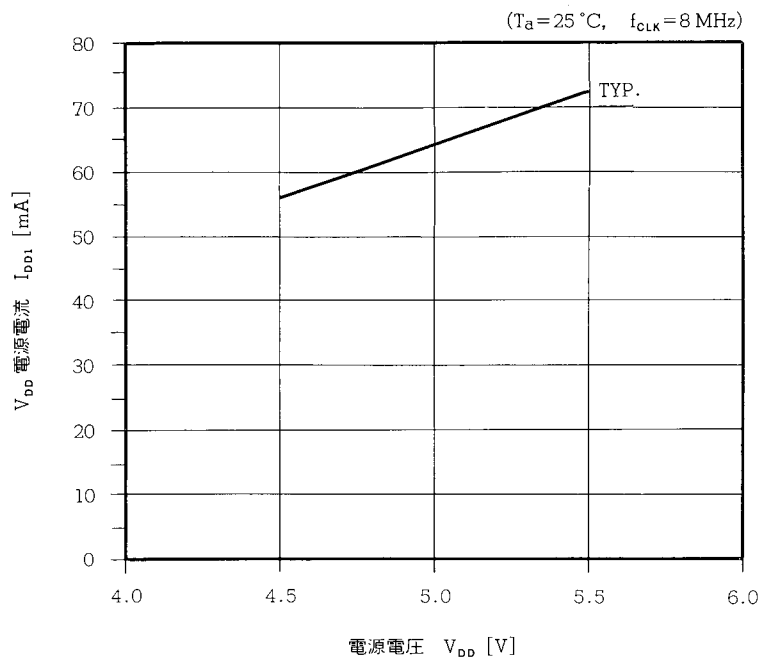
I_{DD1} vs f_{XX}



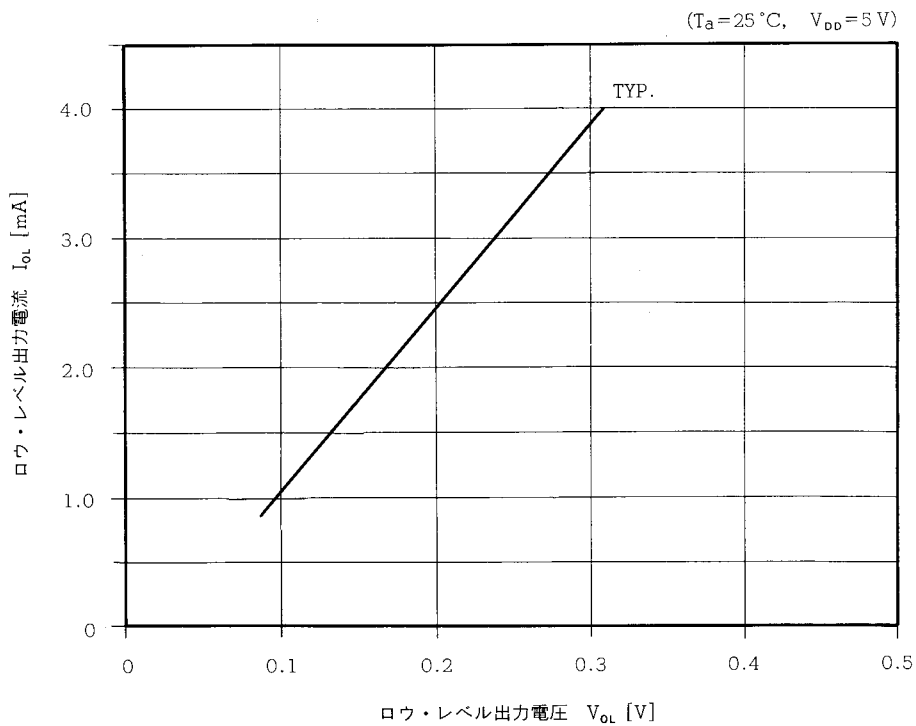
I_{DD1} vs T_a



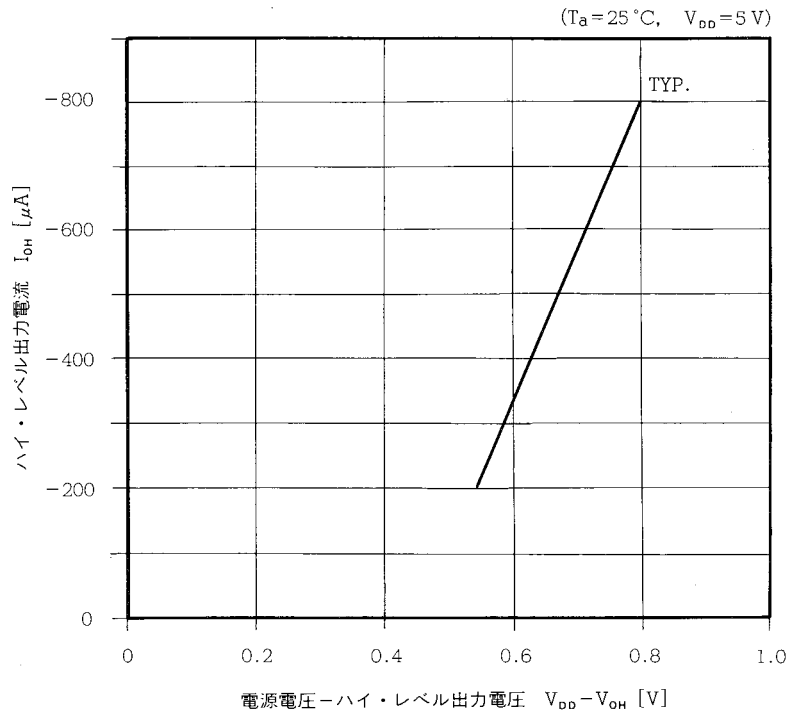
I_{DD1} vs V_{DD}



I_{OL} vs V_{OL}

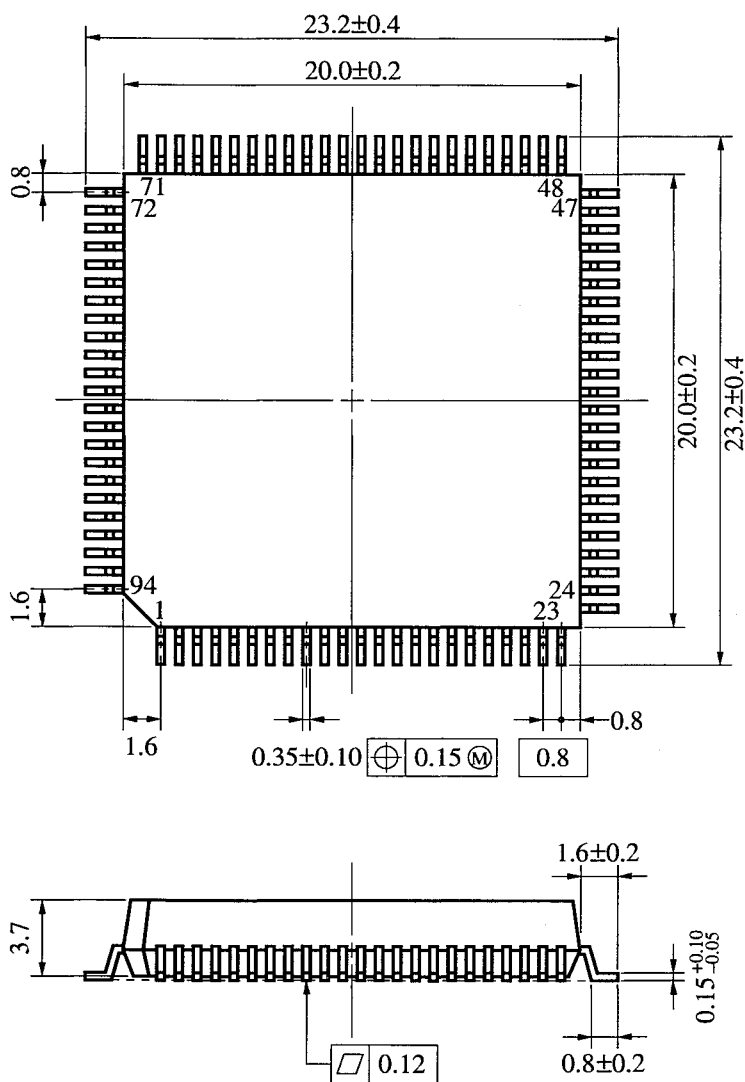


I_{OH} vs $(V_{DD} - V_{OH})$

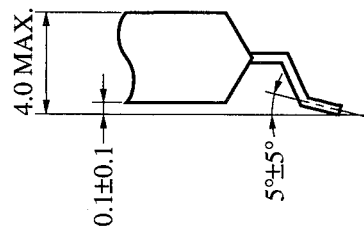


9. 外形図

94ピン・プラスチック QFP (□20) 外形図 (単位: mm)

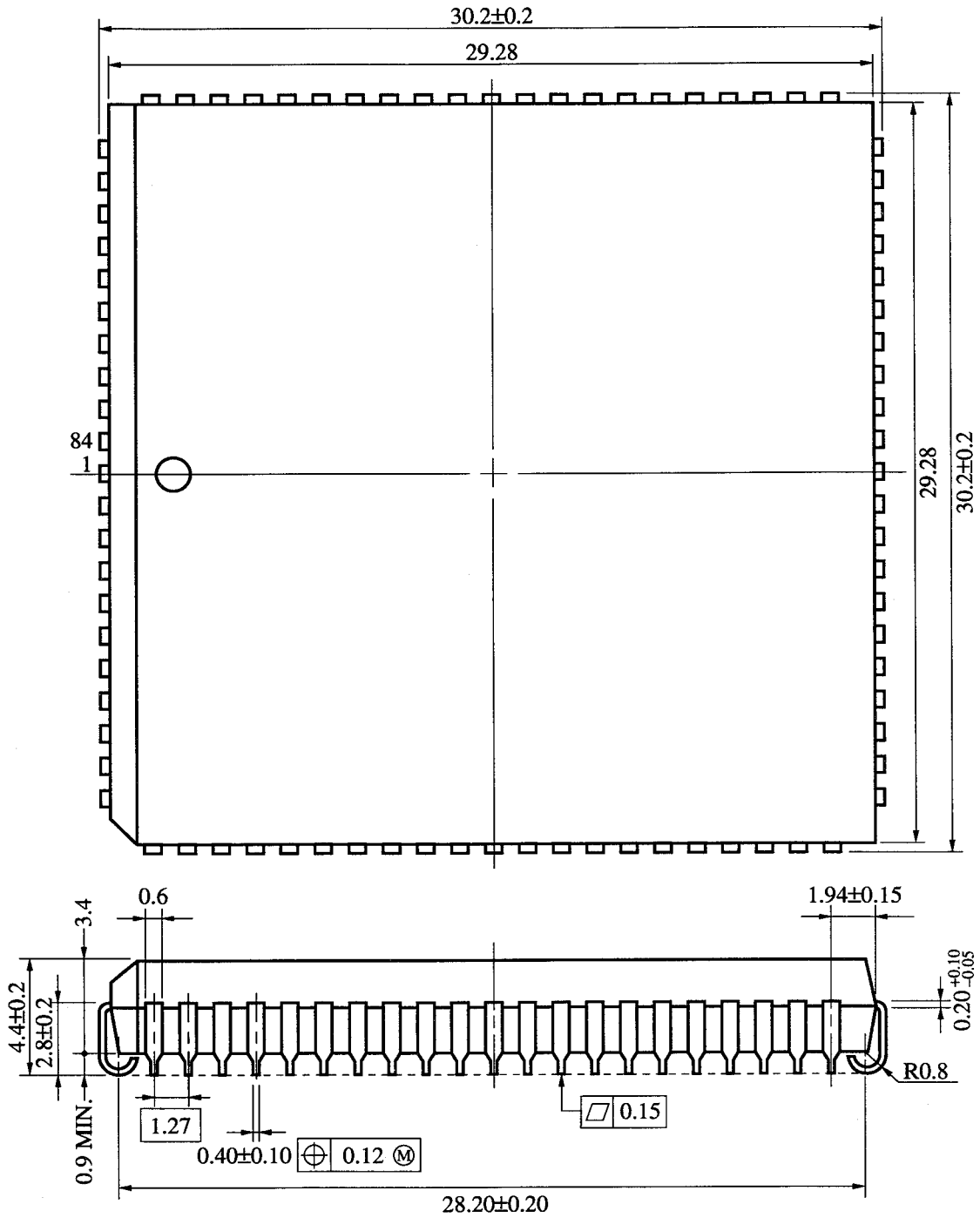


端子先端形状詳細図



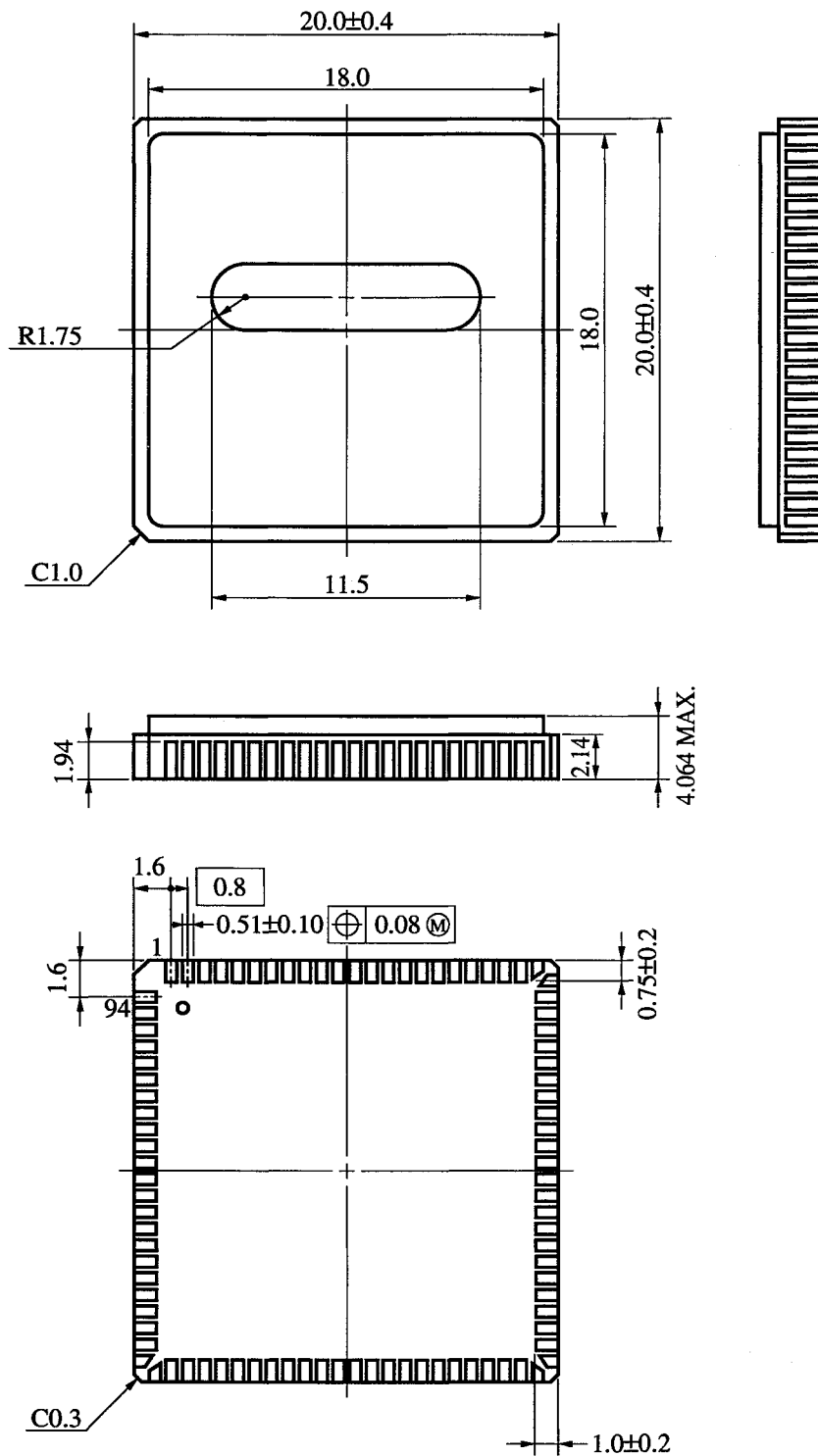
S94GJ-80-5BG-2

84ピン・プラスチック QFJ (□1150 mil) 外形図 (単位: mm)



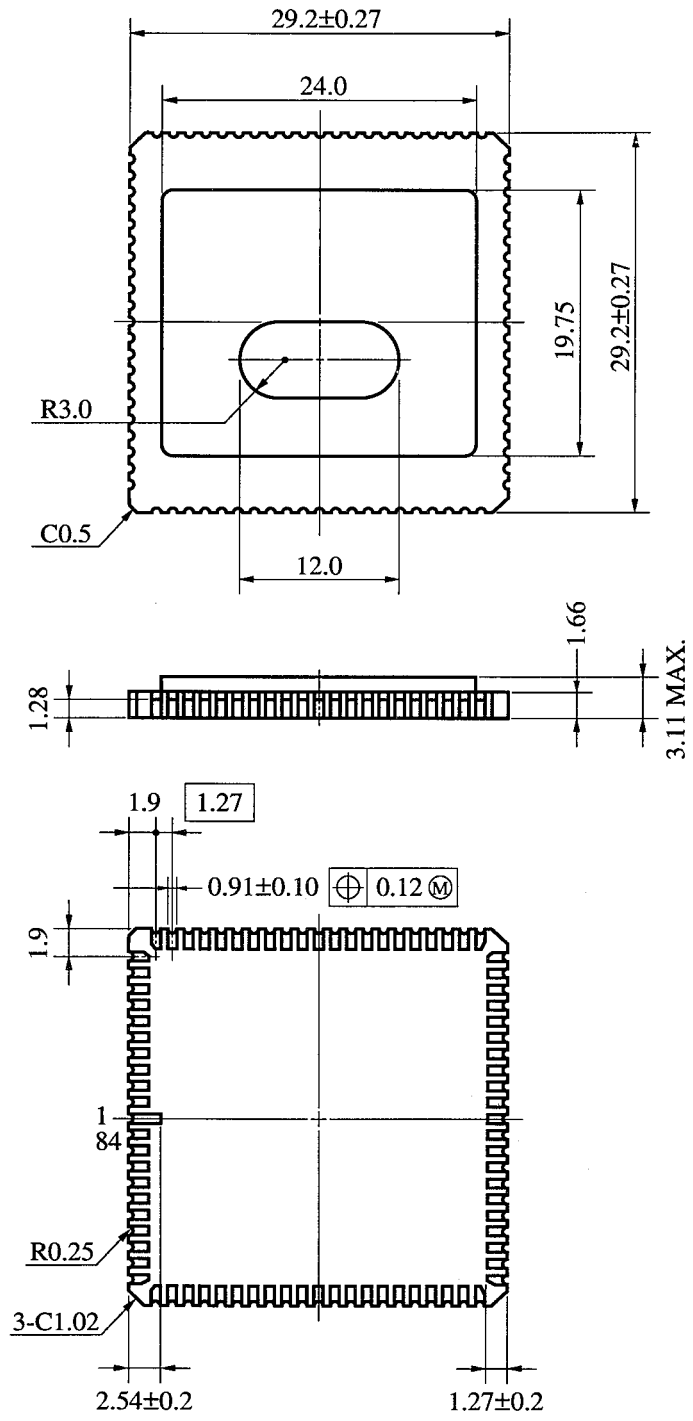
P84L-50A3-2

94ピン・セラミック WQFN 外形図 (単位: mm)



X94KW-80A-1

84ピン・セラミック WQFN 外形図 (単位: mm)



X84KW-50A1-1

10. 半田付け推奨条件

この製品の半田付け実装は、次の推奨条件で実施してください。

半田付け推奨条件の詳細は、インフォメーション資料「半導体デバイス実装マニュアル」(IEI-616)を参照してください。

なお、推奨条件以外の半田付け方式および半田付け条件については、当社販売員にご相談ください。

表 10-1 表面実装タイプの半田付け条件

μPD78P334GJ-5BG : 94ピン・プラスチック QFP (□20 mm)

μPD78P334LQ : 84ピン・プラスチック QFJ (□1150 mil)

半田付け方式	半 田 付 け 条 件	推奨条件記号
赤外線リフロ	パッケージ・ピーク温度：230 °C，時間：30秒以内 (210 °C 以上)，回数：1 回 制限日数：7 日間注 (以降は125 °C プリベーク36時間必要)	IR30-367-1
VPS	パッケージ・ピーク温度：215 °C，時間：40秒以内 (200 °C 以上)，回数：1 回 制限日数：7 日間注 (以降は125 °C プリベーク36時間必要)	VP15-367-1
端子部分加熱	端子部温度：300 °C 以下，時間：3 秒以内 (デバイスの一辺当たり)	—

注 ドライバック開封後の保管日数で、保管条件は25 °C，65 %RH 以下。

注意 半田付け方式の併用は避けください (ただし、端子部分加熱方式は除く)。

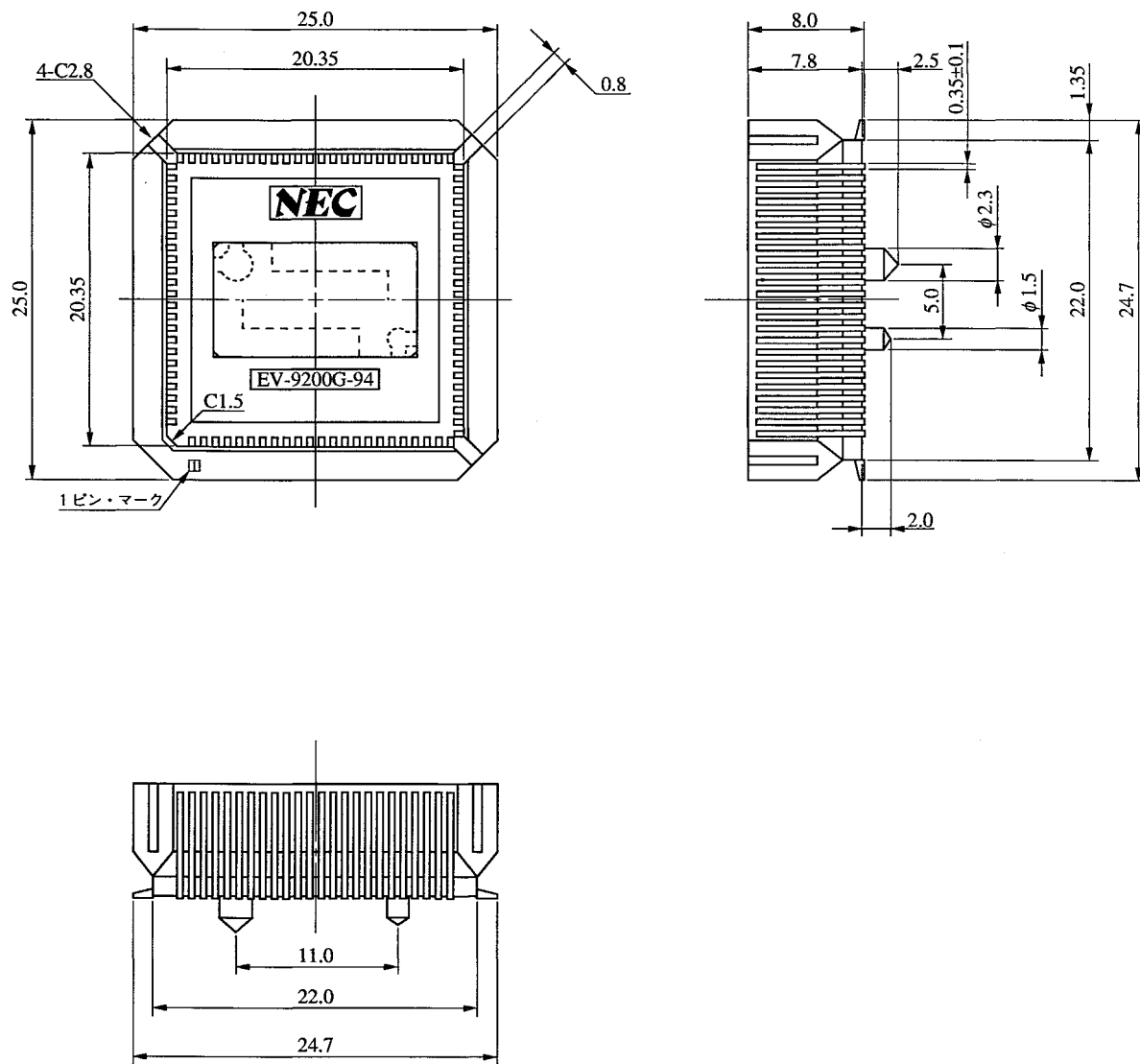
付録 A. 変換ソケットの外形図と基板取り付け推奨パターン

★

μPD78P334GJ-5BG 用のエミュレーション・プローブ (EP-78330GJ-R) は変換ソケット (EV-9200G-94) と組み合わせてターゲット・システムと接続します。

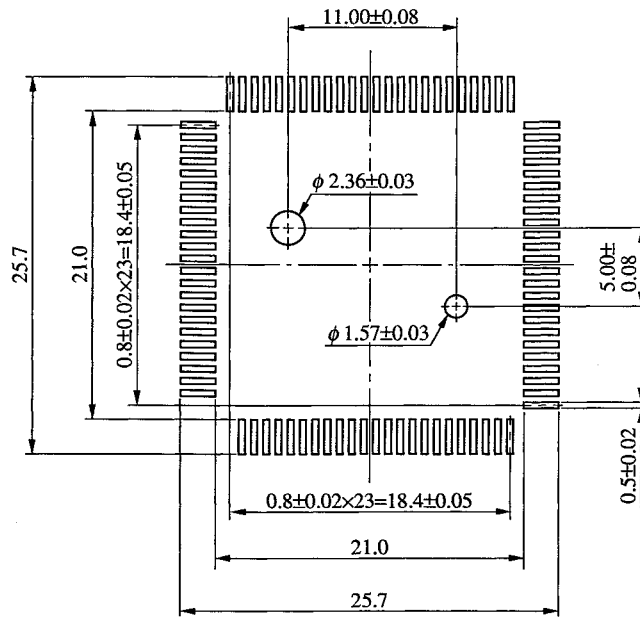
変換ソケットの外形図と基板取り付け推奨パターンを次に示します。

図 A - 1 変換ソケット (EV-9200G-94) 外形図 (参考) (単位 : mm)



EV-9200G-94-G0

図 A-2 変換ソケット (EV-9200G-94) 基板取り付け推奨パターン (参考) (単位: mm)



EV-9200G-94-P0

注意 EV-9200用のマウント・パッド寸法と、対象製品のマウント・パッド寸法 (QFP用) は、その一部が異なる場合があります。QFP用の推奨マウント・パッド寸法は、「半導体デバイス 実装マニュアル, IEI-616」をご参照ください。

付録 B. ツール

B.1 開発ツール

μPD78P334 を使用するシステム開発のために、次のような開発ツールを用意しています。

言語プロセッサ

78K/III シリーズ リロケータブル・アセンブラ (RA78K/III)	78K/III シリーズに共通に使用できるリロケータブル・アセンブラです。マクロ機能付きのリロケータブル・アセンブラですので、開発効率の向上が図れます。また、プログラム制御構造を明示的に記述できる構造化アセンブラも添付されており、プログラムの生産性や保守性を向上することができます。			
	ホスト・マシン	OS	供給媒体	
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^注 }	3.5インチ 2HD	μS5A13RA78K3
			5インチ 2HD	μS5A10RA78K3
IBM PC/AT TM	PC DOS TM (Ver.3.1)	5インチ 2HC	μS7B10RA78K3	
78K/III シリーズ C コンパイラ (CC78K/III)	78K/III シリーズに共通に使用できる C コンパイラです。C 言語で書かれたプログラムをマイコンの実行可能なオブジェクト・コードに変換するプログラムです。このコンパイラ使用時には、78K/III シリーズ リロケータブル・アセンブラ (RA78K/III) が必要です。			
	ホスト・マシン	OS	供給媒体	
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^注 }	3.5インチ 2HD	μS5A13CC78K3
			5インチ 2HD	μS5A10CC78K3
IBM PC/AT	PC DOS (Ver.3.1)	5インチ 2HC	μS7B10CC78K3	

注 Ver.5.00/5.00A にはタスク・スワップ機能がありますが、このソフトウェアではタスク・スワップ機能は使用できません。

備考 リロケータブル・アセンブラ、C コンパイラの動作は、上記のホスト・マシンと OS 上でのみ保証されます。

PROM 書き込み用ツール

ハ	PG-1500	付属ボードおよび別売のプログラマ・アダプタを接続することにより、PROM 内蔵のシングルチップ・マイクロコンピュータを、スタンド・アロンまたは、ホスト・マシンからの操作によりプログラミングできる PROM プログラマです。また、256 K ビットから 4 M ビットまでの代表的な PROM をプログラミングすることもできます。			
	UNISITE ^{注1}	データ・アイ・オー・ジャパン(株)製 PROM プログラマです。			
	2900 ^{注1}				
イ	3900 ^{注2}				
ド	R4945 ^{注1}	(株)アドバンテスト製 PROM プログラマです。別売のソケット・アダプタと組み合わせて使用します。			
	R4952 ^{注3}	R4945 用ソケット・アダプタ……R49451A	R4952 用	// ……R49512B	
ウ	PKW-1100+RX-1 ^{注4}	(株)アバールデータ製 PROM プログラマです。			
	PKW-3100+ADAPTER B mkII ^{注4}				
ア	PA-78P334GJ	PG-1500 などの汎用 PROM プログラマ上で、μPD78P334 にプログラムを書き込むための PROM プログラマ・アダプタです。 PA-78P334GJ ……μPD78P334GJ-5BG 用 PA-78P334LQ ……μPD78P334LQ 用 PA-78P334KM ……μPD78P334KM-S 用 PA-78P334KW ……μPD78P334KW 用			
	PA-78P334LQ				
	PA-78P334KM				
	PA-78P334KW ^{注5}				
ソフトウェア	PG-1500 コントローラ	PG-1500 とホスト・マシンをシリアル・インタフェースおよびパラレル・インタフェースで接続し、ホスト・マシン上で PG-1500 を制御します。			
		ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
		PC-9800 シリーズ	MS-DOS	3.5 インチ 2HD	μS5A13PG1500
			{ Ver.3.30 Ver.5.00A ^{注6} }	5 インチ 2HD	μS5A10PG1500
		IBM PC/AT	PC DOS (Ver.3.1)	5 インチ 2HC	μS7B10PG1500

注 1. μPD78P334KM-S のプログラミングは評価中

2. 評価中

3. μPD78P334GJ-5BG, 78P334KM-S, 78P334KW のプログラミングは評価中

4. μPD78P334GJ-5BG, 78P334LQ, 78P334KM-S のプログラミングは評価中

5. 従来品 “PA-78P334KE” も使用できます。

6. Ver.5.00/5.00A にはタスク・スワップ機能がありますが、このソフトウェアではタスク・スワップ機能は使用できません。

備考 PG-1500 コントローラの動作は、上記のホスト・マシンと OS 上でのみ保証されます。

デバッグ用ツール

ハードウェア	IE-78330-R	応用システムの開発、デバッグに使用できるインサートキット・エミュレータです。ホスト・マシンを接続して、デバッグを行います。			
	EP-78330GJ-R	IE-78330-R をターゲット・システムに接続するための94ピン・プラスチック QFP 用エミュレーション・プローブです。 ターゲット・システムとの接続に使用する変換ソケット EV-9200G-94 が1個添付されています。			
	EV-9200G-94				
	EP-78330LQ-R	IE-78330-R をターゲット・システムに接続するための84ピン・プラスチック QFJ 用エミュレーション・プローブです。			
ソフトウェア	IE-78330-R	IE-78330-R をホスト・マシン上でコントロールするためのプログラムです。コマンドの自動実行などを行うことができ、より効率の良いデバッグが可能です。			
	IE-78330-R コントロール・プログラム (IE コントローラ)	ホスト・マシン	OS	供給媒体	オーダ名称 (品名)
		PC-9800 シリーズ	MS-DOS { Ver. 3.30 Ver. 5.00A ^注 }	3.5インチ 2HD	μS5A13IE78330
				5インチ 2HD	μS5A10IE78330
IBM PC/AT	PC DOS (Ver. 3.1)	5インチ 2HC	μS7B10IE78330		

注 Ver. 5.00/5.00A にはタスク・スワップ機能がありますが、このソフトウェアではタスク・スワップ機能は使用できません。

備考 IE コントローラの動作は、上記のホスト・マシンと OS 上でのみ保証されます。

B.2 評価ツール

μPD78P334 の機能を評価するために、次のような評価ツールを用意しています。

オーダ名称 (品名)	ホスト・マシン	機能
EB-78330-98	PC-9800 シリーズ	ホスト・マシンと接続することにより、μPD78P334 が備える機能を簡単に評価することができます。EB-78330-98/PC のコマンド体系は、基本的に IE-78330-R のコマンド体系に準じています。このため、IE-78330-R による応用システムの開発作業への移行が容易に行えます。
EB-78330-PC	IBM PC/AT	

注意 1. EB-78330-98/PC は、μPD78P334 応用システムの開発ツールではありません。

2. EB-78330-98/PC では、μPD78P334 の内部 PROM 実行時のエミュレーション機能は備えていません。

B.3 組み込み用ソフトウェア

プログラム開発やメンテナンスをより効率的に行うために次の組み込み用ソフトウェアを用意しています。

リアルタイム OS

リアルタイム OS (RX78K/III)	RX78K/III は、リアルタイム性の要求される制御分野を対象として、マルチタスク環境を実現することを目的としています。CPU のアイドル時間を他の処理に割り当て、システム全体としての性能の向上を図ることができます。 RX78K/III では、μITRON 仕様に準拠したシステム・コールを提供しています。 RX78K/III パッケージでは、RX78K/III のニュークリアスと複数の情報テーブルを作成するためのツール（コンフィギュレータ）を提供します。			
	ホスト・マシン	OS	供給媒体	オーダ名称（品名）
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^注 }	3.5インチ 2HD	μS5A13RX78320
			5インチ 2HD	μS5A10RX78320
IBM PC/AT	PC DOS (Ver.3.1)	5インチ 2HC	μS7B10RX78320	

注 Ver.5.00/5.00A にはタスク・スワップ機能がありますが、このソフトウェアでは、タスク・スワップ機能は使用できません。

注意 ご購入される場合、事前に購入申込書にご記入のうえ、使用許諾契約書を締結する必要があります。

備考 RX78K/III リアルタイム OS を使用するときは、RA78K/III アセンブラ・パッケージ（別売）が必要です。

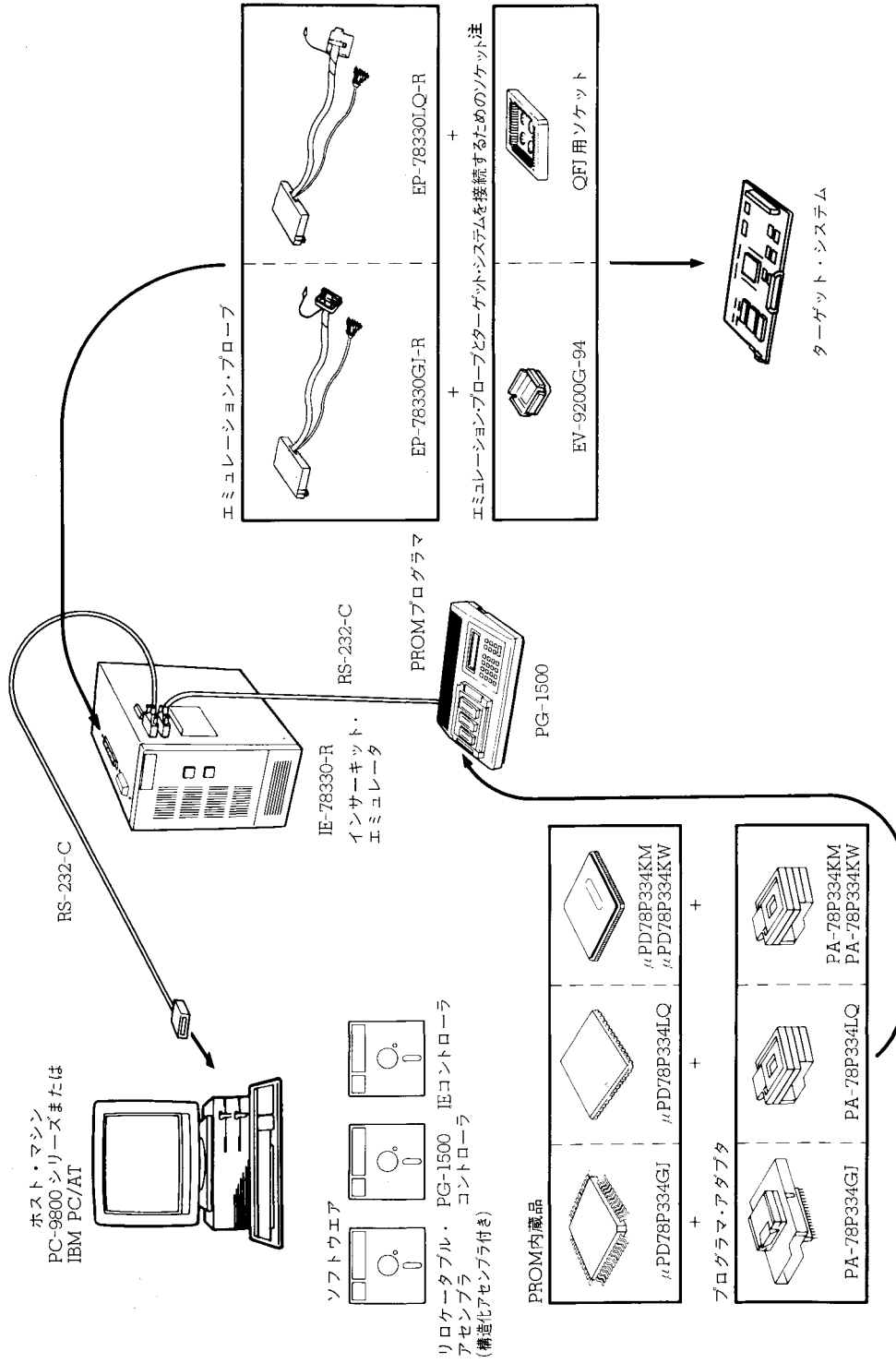
ファジィ推論開発支援システム

ファジィ知識データ作成ツール (FE9000)	ファジィ知識データ(ファジィ・ルールおよびメンバシップ関数)の入力/編集(エディット)と評価(シミュレーション)を支援するプログラムです。			
	ホスト・マシン	OS	供給媒体	
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^{注1}	3.5インチ 2HD	μS5A13FE9000
			5インチ 2HD	μS5A10FE9000
IBM PC/AT	PC DOS (Ver.3.1)	5インチ 2HC	μS7B10FE9000	
トランスレータ (FT78K3) 注2	ファジィ知識データ作成ツールを用いて得たファジィ知識データを RA78K/III 用のアセンブラ・ソース・プログラムに変換するプログラムです。			
	ホスト・マシン	OS	供給媒体	
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^{注1}	3.5インチ 2HD	μS5A13FT78K3
			5インチ 2HD	μS5A10FT78K3
IBM PC/AT	PC DOS (Ver.3.1)	5インチ 2HC	μS7B10FT78K3	
ファジィ推論モジュール (FI78K/III) 注2	ファジィ推論を実行するプログラムです。トランスレータで変換されたファジィ知識データとリンクすることでファジィ推論を実行します。			
	ホスト・マシン	OS	供給媒体	
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^{注1}	3.5インチ 2HD	μS5A13FI78K3
			5インチ 2HD	μS5A10FI78K3
IBM PC/AT	PC DOS (Ver.3.1)	5インチ 2HC	μS7B10FI78K3	
ファジィ推論ディバッガ (FD78K/III) 注2	インサーキット・エミュレータを使用し、ファジィ知識データをハードウェア・レベルで評価、調整するための支援ソフトウェアです。			
	ホスト・マシン	OS	供給媒体	
	PC-9800 シリーズ	MS-DOS { Ver.3.30 Ver.5.00A ^{注1}	3.5インチ 2HD	μS5A13FD78K3
			5インチ 2HD	μS5A10FD78K3
IBM PC/AT	PC DOS (Ver.3.1)	5インチ 2HC	μS7B10FD78K3	

注 1. Ver.5.00/5.00A にはタスク・スワップ機能がありますが、このソフトウェアでは、タスク・スワップ機能は使用できません。

2. 開発中

開発ツール構成



注 ソケットは、エミュレーション・プロンプに添付されています。

備考 ホスト・マシンと PG-1500 を RS-232-C で直接接続して使用することもできます。

CMOSデバイスの一般的注意事項

①静電気対策 (MOS全般)

注意 MOSデバイス取り扱いの際は静電気防止を心がけてください。

MOSデバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、NECが出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケースなどを利用し、組み立て工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、MOSデバイスを実装したボードについても同様の扱いをしてください。

②未使用入力の処理 (CMOS特有)

注意 CMOSデバイスの入力レベルは固定してください。

バイポーラやNMOSのデバイスと異なり、CMOSデバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。プルアップかプルダウンによって入力レベルを固定してください。また、未使用端子が出力となる可能性 (タイミングは規定しません) を考慮すると、個別に抵抗を介してV_{DD}またはGNDに接続することが有効です。

資料中に「未使用端子の処理」について記載のある製品については、その内容を守ってください。

③初期化以前の状態 (MOS全般)

注意 電源投入時、MOSデバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容などは保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作ののちに保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

[メモ]

本製品のうち、外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当するものについては、日本国外に輸出する際に、同法に基づき日本国政府の輸出許可が必要です。

非該当品 : μPD78P334KM-S, 78P334KW
 ユーザ判定品 : μPD78P334GJ-5BG, 78P334LQ

○文書による当社の承諾なしに本資料の転載複製を禁じます。

○この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。

○当社は、航空宇宙機器、海中継器、原子力制御システム、生命維持のための医療用機器などに推奨できる製品を標準的には用意していません。当社製品をこれらの用途にご使用をお考えのお客様、および、『標準』品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。

当社推奨の用途例
 標準：コンピュータ、OA機器、通信機器、計測機器、工作機械、産業用ロボット、AV機器、家電等
 特別：輸送機器（列車、自動車等）、交通信号機器、防災／防犯装置等

○この製品は耐放射線設計をしておりません。

M4 92.6

QTOP は、日本電気株式会社の商標です。

MS-DOS は、米国マイクロソフト社の商標です。

PC/AT, PC DOS は、米国 IBM 社の商標です。

お問い合わせは、最寄りのNECへ

本社	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	北海道支社	札幌 (011)231-0161	立川支社	立川 (0425)26-5981
コンシューマ半導体販売事業部		東北支社	仙台 (022)261-5511	川崎支社	川崎 (043)238-8116
OA半導体販売事業部	〒108-01 東京都港区芝五丁目7番1号 (NEC本社ビル)	山形支社	山形 (0196)51-4344	静岡支社	静岡 (054)255-2211
インダストリー半導体販売事業部	東京 (03)3454-1111	郡山支社	郡山 (0236)23-5511	津支社	津 (0559)63-4455
中部支社半導体販売部	〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)	いわき支社	いわき (0249)23-5511	浜松支社	浜松 (053)452-2711
	名古屋 (052)242-2755	長岡支社	長岡 (0246)21-5511	北福支社	北福 (0762)23-1621
関西支社半導体販売部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	神奈川支社	横浜 (0258)36-2155	富山支社	富山 (0776)22-1866
	大阪 (06)945-3178	馬場支社	馬場 (0292)26-1717	京都支社	京都 (0764)31-8461
	大阪 (06)945-3200	宇都宮支社	宇都宮 (045)324-5511	神戸支社	神戸 (078)344-7824
	大阪 (06)945-3208	山梨支社	山梨 (0273)26-1255	神戶支社	神戶 (078)332-3311
		長野支社	長野 (0276)46-4011	鳥取支社	鳥取 (082)242-5504
		小宮支社	小宮 (0286)21-2281	島根支社	島根 (0857)27-5311
		山梨支社	山梨 (0285)24-5011	岡山支社	岡山 (086)225-4455
		長野支社	長野 (0262)35-1444	高松支社	高松 (0878)36-1200
		諏訪支社	諏訪 (0263)35-1666	新居支社	新居 (0897)32-5001
		甲府支社	甲府 (0266)53-5350	松山支社	松山 (0899)45-4111
		埼玉支社	埼玉 (0552)24-4141	福井支社	福井 (092)271-7700
		埼玉支社	埼玉 (048)641-1411	北九州支社	北九州 (093)541-2887

(技術お問い合わせ先)

半導体応用技術本部	マイクロコンピュータ技術部	〒210 川崎市川崎区駅前本町15番5号 (十五番館)	川崎 (044)246-3921	半導体応用技術本部 インフォメーションセンター FAX(044)548-7900 (FAXで対応させていただきます)
半導体応用技術本部	中部応用システム技術部	〒460 名古屋市中区栄四丁目14番5号 (松下中日ビル)	名古屋 (052)242-2762	
半導体応用技術本部	西日本応用システム技術部	〒540 大阪市中央区城見一丁目4番24号 (NEC関西ビル)	大阪 (06)945-3383	